

UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEE
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

LUIZ RICARDO LIMA

INVERSOR MONOFÁSICO NPC COM *SNUBBER* REGENERATIVO

JOINVILLE, SC

2011

LUIZ RICARDO LIMA

INVERSOR MONOFÁSICO NPC COM *SNUBBER* REGENERATIVO

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Dr. Marcello Mezaroba.

Co-orientador: Dr. Yales Rômulo de Novaes.

JOINVILLE, SC

2011

FICHA CATALOGRÁFICA

L7321

LIMA, Luiz Ricardo

Inversor monofásico NPC com *snubber* regenerativo

/ Luiz Ricardo Lima;

Orientador: Marcello Mezaroba. – Joinville, 2011.

150 f. : il ; 30 cm.

Incluem referências.

Dissertação (mestrado) – Universidade do Estado de Santa Catarina, Centro de Ciências Tecnológicas, Mestrado em Engenharia Elétrica, Joinville, 2011.

1. Inversor NPC. 2. Snubber de Undeland Modificado 3. Snubber Regenerativo

CDD 621.31

INVERSOR MONOFÁSICO NPC COM *SNUBBER* REGENERATIVO

por

LUIZ RICARDO LIMA

Essa dissertação foi julgada adequada para a obtenção do título de

MESTRE EM ENGENHARIA ELÉTRICA

Área de concentração em “Sistemas Eletroeletrônicos”, e
aprovada em sua forma final pelo

**CURSO DE MESTRADO ACADÊMICO EM ENGENHARIA ELÉTRICA
DO CENTRO DE CIÊNCIAS TECNOLÓGICAS DA
UNIVERSIDADE ESTADUAL DE SANTA CATARINA**

Banca Examinadora:

Dr. Marcello Mezaroba
UDESC (orientador/presidente)

Dr. Yales Rômulo de Novaes
UDESC (co-orientador)

Dr. Alessandro Luiz Batschauer
UDESC (membro)

Dr. Cicero Marcos Tavares Cruz
UFC (membro)

Joinville, 12 de Agosto de 2011

À minha mãe Ana.
Ao meu pai Luiz.

AGRADECIMENTOS

O maior agradecimento é a minha mãe, Profa. Dra. Ana Mirthes Hackenberg, que me acompanhou em todos os passos da minha jornada até aqui, me deu suporte, educação e serviu de exemplo para minha formação profissional e moral.

A meu pai e amigo, Luiz Orlando Lima, que, a sua maneira peculiar, também ajudou na minha educação e formação do meu caráter.

Ao orientador Prof. Dr. Marcello Mezaroba e ao co-orientador Prof. Dr. Yales Rômulo de Novaes, pelo incentivo e paciência ao compartilhar conhecimentos essenciais para desenvolvimento desse trabalho.

A todos os bolsistas do nPEE – Núcleo de Processamento de Energia Elétrica – da UDESC, pela amizade e auxílio nas atividades desenvolvidas durante esse período.

RESUMO

Este trabalho apresenta um estudo do inversor NPC (*Neutral Point Clamped*) a três níveis com *snubber* de Undeland modificado, utilizando um conversor *Buck-Boost* para regeneração da energia processada pelo *snubber*. Inicialmente são feitas análises qualitativa e quantitativa desse inversor com a presença do *snubber* e é apresentada uma metodologia de projeto. As mesmas análises e projeto são feitos para o conversor *Buck-Boost* e é mostrado como ele pode operar com comutação ZVS (*Zero Voltage Switching*). A seguir são mostrados os modelos matemáticos de todos os circuitos necessários para se realizar o controle digital do inversor e é apresentado um projeto de controlador digital. Utilizando os dados de projeto do inversor NPC, do conversor *Buck-Boost* e do controle são apresentados os resultados de simulações feitas nos programas Orcad Pspice e Simulink. Por último, são apresentados detalhes de implementação e resultados experimentais de um protótipo de 1,5 kW, 800 V de tensão de barramento, 127 V de tensão de saída e 200 kHz de frequência de comutação.

Palavras-chave: Inversor NPC. *Snubber* de Undeland Modificado. *Snubber* Regenerativo

ABSTRACT

This work presents a study about the NPC (Neutral Point Clamped) three-level inverter with a modified Undeland snubber and using a *Buck-Boost* converter to regenerate the energy processed by the snubber. Initially, qualitative and quantitative analysis of this inverter with the presence of the snubber are presented and a project methodology is proposed. The same analysis and project are presented for the *Buck-Boost* converter and it is shown that this converter can operate under ZVS (Zero Voltage Switching). Next, mathematical models of all circuitry necessary for the realization of the digital control of the inverter are presented and a controller is projected. Using data of the projected NPC inverter, *Buck-Boost* converter and digital controller, simulation results are presented. These simulations were done using software's Orcad Pspice and Simulink. Finally, implementation details and experimental results of a 1.5 kW, 800 V input voltage, 127 V output voltage and 200 kHz switching frequency prototype are presented.

Key-Words: NPC Inverter. Modified Undeland Snubber. Regenerative snubber

LISTA DE ILUSTRAÇÕES

Figura 1 – Topologias estudadas: (a) Inversor NPC a três níveis e (b) <i>Snubber</i> de Undeland aplicado ao inversor meia ponte	22
Figura 2 – Sistema estudado	23
Figura 3 – Inversor NPC com <i>snubber</i> de Undeland modificado	25
Figura 4 - Regiões de operação do inversor	26
Figura 5 – Modulação utilizada	27
Figura 6 – Primeira etapa do primeiro quadrante de operação	28
Figura 7 – Segunda etapa do primeiro quadrante de operação	29
Figura 8 – Terceira etapa do primeiro quadrante de operação	30
Figura 9 – Quarta etapa do primeiro quadrante de operação	31
Figura 10 – Quinta etapa do primeiro quadrante de operação	32
Figura 11 – Sexta etapa do primeiro quadrante de operação	33
Figura 12 – Sétima etapa do primeiro quadrante de operação	34
Figura 13 – Formas de onda do primeiro quadrante de operação	36
Figura 14 – Primeira etapa do quarto quadrante de operação	37
Figura 15 – Segunda etapa do quarto quadrante de operação	39
Figura 16 – Terceira etapa do quarto quadrante de operação	40
Figura 17 – Quarta etapa do quarto quadrante de operação	40
Figura 18 – Quinta etapa do quarto quadrante de operação	41
Figura 19 – Sexta etapa do quarto quadrante de operação	42
Figura 20 – Sétima etapa do quarto quadrante de operação	43
Figura 21 – Oitava etapa do quarto quadrante de operação	45
Figura 22 – Formas de onda do quarto quadrante de operação	46
Figura 23 - Conexão do conversor <i>Buck-Boost</i> ao inversor	62
Figura 24 – Etapas de operação do conversor <i>Buck-Boost</i> QSC/ZVS	63
Figura 25 – Principais formas de onda do conversor <i>Buck-Boost</i> QSW/ZVS	64
Figura 26 – Esquema geral de controle	70
Figura 27 – Representação do inversor NPC como dois conversores tipo <i>Buck</i>	71
Figura 28 – Formas de onda na entrada do indutor L_0	71
Figura 29 – Circuito equivalente do inversor NPC	72
Figura 30 – Portadora triangular e sinal de referência	73
Figura 31 – Representação da lógica do PWM do DSP	73

Figura 32 – Filtro <i>anti-aliasing</i>	74
Figura 33 – Diagrama de blocos do sistema.....	75
Figura 34 – Diagrama de blocos simplificado do sistema.....	76
Figura 35 – Diagramas de bode para o sistema operando com carga mínima	78
Figura 36 - Diagramas de bode para o sistema operando com carga máxima	78
Figura 37 – Esquemático da simulação do inversor NPCu com razão cíclica fixa	81
Figura 38 – Corrente no indutor do filtro de saída e tensão na carga (2 A/div, 50 V/div, 500 ns/div)	81
Figura 39 – Corrente e tensão no indutor do <i>snubber</i> (4 A/div, 100 V/div, 500 ns/div).....	82
Figura 40 – Corrente e tensão no capacitor do <i>snubber</i> (7,5 A/div, 100 V/div, 500 ns/div)	82
Figura 41 – Correntes nos diodos de grameamento (2 A/div, 500 ns/div).....	83
Figura 42 – Corrente e tensão em D_{S1} (2,5 A/div, 100 V/div, 500 ns/div).....	83
Figura 43 – Corrente e tensão em D_{S2} (2,5 A/div, 100 V/div, 500 ns/div).....	84
Figura 44 – Corrente e tensão em S_1 (5 A/div, 100 V/div, 500 ns/div).....	84
Figura 45– Corrente e tensão em S_2 (2,5 A/div, 10 V/div, 500 ns/div).....	85
Figura 46 – Corrente e tensão em S_3 (1 A/div, 100 V/div, 500 ns/div).....	85
Figura 47 - Esquemático da simulação do inversor NPCu em malha aberta	86
Figura 48 – Tensão V_A e tensão na carga (120 V/div, 2ms/div)	88
Figura 49 - Corrente e tensão em S_1 durante um ciclo de comutação: (5 A/div, 100 V/div, 250 ns/div): (a) sem <i>snubber</i> , (b) com <i>snubber</i>	89
Figura 50 - Corrente e tensão em S_1 durante o bloqueio (2 A/div, 60 V/div, 2 ns/div): (a) sem <i>snubber</i> , (b) com <i>snubber</i>	90
Figura 51 – Corrente e tensão em S_1 durante a entrada em condução (5 A/div, 120 V/div, 5 ns/div): (a)	91
Figura 52 - Esquemático da simulação do conversor <i>Buck-Boost</i> QSC-ZVS com interruptores e diodos ideais	92
Figura 53 - Corrente e tensão no indutor <i>Buck-Boost</i> (4 A/div, 100 V/div, 1 μ s/div)	92
Figura 54 - Corrente e tensão no interruptor do conversor <i>Buck-Boost</i> (4 A/div, 100 V/div, 1 μ s/div).....	93
Figura 55 – Corrente e tensão de comando no interruptor do conversor <i>Buck-Boost</i> (2 A/div, 3 V/div, 1 μ s/div).....	93
Figura 56 – Simulação no Simulink – geração de referência e aquisição da tensão de saída ..	94
Figura 57 – Simulação no Simulink – blocos da lei de controle	95
Figura 58 – Simulação no Simulink - PWM	95

Figura 59 – Simulação no Simulink - estágio de potência	96
Figura 60 – Resultado de simulação de degrau de carga (50 V/div, 5 A/div, 2 ms/div).....	97
Figura 61 – Tensão de saída e de referência durante retirada de carga (5 V/div, 100 μ s/div) .	97
Figura 62 - Tensão de saída e de referência durante aumento de carga (5 V/div, 100 μ s/div)	98
Figura 63 – Resultados de simulação para carga RL (100 V/div, 5 A/div, 2 ms/div).....	98
Figura 64 - Componentes ímpares da tensão de saída com carga RL	99
Figura 65 – Carga não linear	99
Figura 66 – Resultados de simulação com carga não linear (50 V/div, 5 A/div, 2 ms/div)...	100
Figura 67 – Tensão na saída da carga não linear (1 V/div, 2 ms/div)	100
Figura 68 – Componentes ímpares da tensão de saída com carga não linear.....	101
Figura 69 – Componentes pares da corrente de saída com carga não linear	102
Figura 70 – Componentes ímpares da corrente de saída com carga não linear.....	101
Figura 71 – Diagrama geral do protótipo implementado	104
Figura 72 – Protótipo.....	105
Figura 73 – Esquemático do estágio de entrada	106
Figura 74 – Esquemático da fonte auxiliar.....	106
Figura 75 – Placa de condicionamento.....	107
Figura 76 – Circuito de condicionamento do sinal de erro do <i>drivers</i>	107
Figura 77 – Circuito de condicionamento dos sinais do DSP para os <i>drivers</i>	108
Figura 78 – Circuito de condicionamento da tensão de saída	108
Figura 79 – Kit do DSP	109
Figura 80 – <i>Driver</i> simples.....	110
Figura 81 – <i>Driver</i> duplo SKHI 20opa.....	111
Figura 82 - Placa de alimentação dos secundários dos <i>drivers</i>	111
Figura 83 – Placa de potência.....	112
Figura 84 – Fluxograma do programa do DSP.....	115
Figura 85 – Corrente e tensão no interruptor S_1 (2 A/div, 100 V/div, 1 μ s/div).....	118
Figura 86 - Corrente e tensão no bloqueio do interruptor S_1 (2 A/div, 100 V/div, 50 ns/div)	119
Figura 87 - Corrente e tensão na entrada em condução do interruptor S_1 (4 A/div, 100 V/div, 50 ns/div).....	120
Figura 88 – Corrente e tensão nos componentes L_1 e C_1 do <i>snubber</i> (5 A/div, 100 V/div, 1 μ s/div).....	120
Figura 89 – Tensão coletor-emissor sobre os interruptores S_1 e S_3 (100 V/div, 1 μ s/div)	121
Figura 90 - Tensão sobre os diodos D_{S1} e D_{S2} (100 V/div, 200 V/div, 1 μ s/div)	122

Figura 91 - Tensão sobre o diodo Dg_1 e tensão sobre o indutor do <i>snubber</i> (120 V/div, 1 μ s/div).....	122
Figura 92 – Corrente no indutor do filtro de saída (12 A/div, 1 μ s/div)	123
Figura 93 – Tensão antes e após o filtro de saída (120 V/div, 2 ms/div)	123
Figura 94 – Harmônicas pares da tensão de saída	124
Figura 95 - Harmônicas ímpares da tensão de saída	124
Figura 96 – Corrente e tensão nos interruptores do conversor <i>Buck-Boost</i> (2 A/div, 100 V/div, 1 μ s/div).....	125
Figura 97 - Corrente e tensão no interruptor do conversor <i>Buck-Boost</i> (2 A/div, 100 V/div, 20 ns/div)	126
Figura 98 – Corrente e tensão no indutor do conversor <i>Buck-Boost</i> (2,5 A/div, 200 V/div, 1 μ s/div).....	126
Figura 99 – Tensão de comando e tensão coletor-emissor no interruptor (5 V/div, 400 V/div, 1 μ s/div).....	127
Figura 100 - Tensão no interruptor controlado e no capacitor de grameamento (200 V/div, 10 V/div, 1 μ s/div).....	128
Figura 101 - Tensão no barramento e no capacitor de grameamento (100 V/div, 5 V/div, 2,5 ms/div).....	128
Figura 102 – Curvas de rendimento com tensão eficaz de saída de 220 V	130
Figura 103 Curvas de perdas com tensão eficaz de saída de 220 V	131
Figura 104 - Curvas de rendimento com tensão eficaz de saída de 127 V	132
Figura 105 - Curvas de perdas com tensão eficaz de saída de 127 V	133
Figura 106 – Degrau de carga de 50 % para 100 % (10 A/div, 100 V/div, 2,4 ms/div)	134
Figura 107 - Degrau de carga, 50 % para 100 % (4 A/div, 40 V/div, 200 μ s/div).....	134
Figura 108 – Degrau de carga de 100 % para 50 % (10 A/div, 100 V/div, 2,4 ms/div)	135
Figura 109 – Carga RL (2 A/div, 100 V/div, 4 ms/div)	135
Figura 110 – Formas de onda de corrente e tensão de saída com carga não linear e da tensão retificada (10 A/div, 50 V/div, 2 ms/div)	136
Figura 111 - Componentes ímpares da tensão de saída com carga não linear	137
Figura 112 - Componentes pares da tensão de saída com carga não linear.....	137
Figura 113 - Componentes ímpares da corrente de saída com carga não linear	138
Figura 114 - Componentes pares da corrente de saída com carga não linear.....	138
Figura 115 - Dimensões do núcleo do indutor do <i>snubber</i>	147

LISTA DE TABELAS

Tabela 1 – Principais características do diodo HFA15TB60	58
Tabela 2 – Principais características do IGBT IRGP50B60PD1	58
Tabela 3 - Resultados de simulação e teóricos para os esforços de corrente	59
Tabela 4 – Dados para projeto do conversor <i>Buck-Boost</i>	69
Tabela 5 – Resultados do projeto do conversor <i>Buck-Boost</i>	69
Tabela 6 - Resultados de simulação e teóricos para os esforços de corrente nos componentes do inversor	87
Tabela 7 –Potências dissipadas nos componentes do inversor e do conversor <i>Buck-Boost</i> em um período de rede	91
Tabela 8 – Esforços de corrente sobre os componentes do conversor <i>Buck-Boost</i>	94
Tabela 9 – Perdas e resistência térmica dos semicondutores	113
Tabela 10 - Temperatura máxima do dissipador para cada semicondutor	114
Tabela 11 – Comparação dos valores teóricos, de simulação e práticos das correntes mínima e máxima através do indutor <i>Buck-Boost</i>	127
Tabela 12 - Resultados de rendimento com tensão eficaz de saída de 220 V	130
Tabela 13 - Resultados de rendimento com tensão eficaz de saída de 127 V	131
Tabela 14 – Dados para projeto físico do indutor do <i>snubber</i>	146
Tabela 15 – Limites de projeto do indutor do <i>snubber</i>	146
Tabela 16 - Características do núcleo escolhido	147
Tabela 17 – Características do fio AWG 29	148
Tabela 18 – Dados para projeto físico do indutor <i>Buck-Boost</i>	149
Tabela 19 – Limites de projeto do indutor <i>Buck-Boost</i>	149

LISTA DE ABREVIACÕES E SIMBOLOGIA

AD	Analógico Digital
A_e	Área efetiva do núcleo
A_w	Área da janela do núcleo
B_{max}	Fluxo magnético máximo
C.F.	Condição Final
C.I.	Condição Inicial
C_{γ}	Capacitor do <i>snubber</i> de Undeland ou sua capacitância
C_a	Capacitor da realimentação do filtro <i>anti-aliasing</i> ou sua capacitância
C_{Dbb}	Capacitor intrínseco do diodo D_{bb} ou sua capacitância
C_f	Capacitor do filtro de saída ou sua capacitância
$C_{g\gamma}$	Capacitor de grampeamento ou sua capacitância
C_{load}	Capacitor da carga não linear ou sua capacitância
C_{Sbb}	Capacitor intrínseco do interruptor S_{bb} ou sua capacitância
C_V	Controlador de tensão ou o seu ganho
D	Razão cíclica
D_{29}	Diâmetro do fio AWG29 nu
$D_{bb\gamma}$	Diodo do conversor <i>Buck-Boost</i>
D_{Cmax}	Diâmetro máximo dos condutores
$D_{g\gamma}$	Diodo de grampeamento do inversor NPC
DHT	Distorção Harmônica Total
D_{nom}	Razão cíclica nominal do conversor <i>Buck-Boost</i>
$D_{S\gamma}$	Diodo do <i>snubber</i> de Undeland
DSP	<i>Digital Signal Processor</i>
E_{γ}	Fonte de entrada de um semi braço ou sua tensão
ef	Índice que indica valor eficaz dentro de um ciclo da tensão de carga
ei	Índice que indica valor eficaz dentro de um ciclo de comutação
Et.	Etapa
f_s	Frequência de comutação
f_{s0}	Frequência de corte do filtro de saída
G_{Faa}	Ganho do filtro <i>anti-aliasing</i>
G_h	Ganho do retentor
G_{PWM}	Ganho do comparador PWM
G_V	Ganho da planta do inversor

G_{V2}	Ganho da planta do inversor e do comparador PWM
I/O	<i>Inputs/Output</i>
$i_?$	Corrente sobre o componente ?
i_0	Corrente na carga
I_{0pk}	Corrente de pico na carga
I_{BM}	Pico de corrente sobre o indutor do conversor <i>Buck-Boost</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
i_L	Corrente sobre o indutor do <i>snubber</i>
$I_{L?}$	Corrente no indutor do <i>snubber</i> ao término da etapa ?
$I_{pk?}$	Valor do pico de corrente da etapa ?
I_{rr}	Corrente de recuperação reversa do diodo do conversor <i>Buck-Boost</i>
J_{max}	Densidade máxima de corrente
JTEG	<i>Join Test Action Group</i>
K_{AD}	Ganho do conversor AD
K_W	Fator de utilização da janela do núcleo
$L_?$	Indutor do <i>snubber</i> de Undeland ou sua indutância
$L_{bb?}$	Indutor do conversor <i>Buck-Boost</i> ou sua indutância
LED	<i>Light Emitting Diode</i>
L_f	Indutor do filtro de saída ou sua indutância
l_g	Entreferro do indutor
l_t	Comprimento médio de uma espira
$_{max}$	Índice que indica valor máximo
$_{med}$	Índice que indica valor médio dentro de um ciclo do sinal de carga
$_{mi}$	Índice que indica valor médio dentro de um ciclo de comutação
$_{min}$	Índice que indica valor mínimo
N_L	Número de fios em paralelo
N_p	Número de espiras do indutor
NPC	<i>Neutral-Point Clamped</i>
NPCu	NPC com <i>snubber</i> de Undeland modificado
$P_?$	Potência média dissipada em um ciclo por ?
P_0	Potência nominal do inversor
P_g	Potência processada pelo capacitor de grampeamento
PWM	<i>Pulse Width Modulation</i>
q	Relação entre a tensão de grampeamento do <i>snubber</i> e a tensão de entrada de um semi braço

Q_{rr}	Carga elétrica armazenada no diodo do conversor <i>Buck-Boost</i>
QSC	<i>Quasi-Square wave Converter</i>
R_0	Resistência de carga
R_{29}	Resistência do fio AWG29 a 100°C
R_a	Resistor da realimentação do filtro <i>anti-aliasing</i> ou sua resistência
RAM	<i>Random Access Memory</i>
R_b	Resistor de entrada do filtro <i>anti-aliasing</i> ou sua resistência
R_{DA}	Resistência térmica do dissipador de calor
R_g	Resistor de dissipação da energia processada pelo <i>snubber</i>
$R_{jd?}$	Resistência térmica entre a junção do semiconductor ? e o dissipador de calor
R_p	Resistência na saída da carga não linear
R_S	Resistência série da carga não linear
$S_?$	Interruptor controlado principal do inversor NPC
S_{29}	Área da secção do fio AWG29 nu
S_{29-iso}	Área da secção do fio AWG29 isolado
$S_{bb?}$	Interruptor controlado do conversor <i>Buck-Boost</i>
S_L	Área necessária da secção de condutores do indutor
t	Tempo
$t_?$	Instantes de tempo que indicam término e início de etapas de operação
T_a	Período de amostragem
T_{amb}	Temperatura ambiente
T_{DSP}	Período do <i>clock</i> do DSP
$T_{j?}$	Temperatura de máxima de junção do semiconductor ?
$T_{maxD?}$	Temperatura máxima que o dissipador pode atingir analisando-se o semiconductor ?
$t_{pk?}$	Instante de tempo em que ocorre o pico de corrente na etapa ?
t_{rr}	Tempo de recuperação reversa do diodo do conversor <i>Buck-Boost</i>
T_S	Período de comutação
t_{sw}	Tempo em que circula corrente positiva pelo interruptor controlado do conversor <i>Buck-Boost</i>
v_0	Tensão na carga
V_0^*	Tensão na carga amostrada
V_A	Tensão de saída do inversor antes do filtro de saída
V_{AD}	Tensão de comparação do conversor AD
v_C	Tensão sobre o capacitor do <i>snubber</i>
V_{erro}	Erro de tensão

$V_g?$	Fonte que substitui o capacitor C_g ou sua tensão
$v_{GS}?$	Tensão de comando do interruptor ?
v_M	Tensão de referência do PWM
V_n	Volume do núcleo
V_{offset}	Tensão de deslocamento
V_T	Valor de pico da portadora do PWM
$v_T?$	Portadora do PWM
Z	Impedância característica dos componentes do <i>snubber</i>
ZVS	<i>Zero Voltage Switching</i>
$\Delta t_{\eta-?}$	Tempo entre dois instantes de tempo que representam o início e término das etapas de operação
μ_0	Permeabilidade do ar
ω_0	Frequência angular de ressonância dos componentes do <i>snubber</i>
ω_a	Frequência angular de corte do filtro <i>anti-aliasing</i>
ω_r	Frequência angular

SUMÁRIO

1 INVERSOR NPC 3 NÍVEIS COM <i>SNUBBER</i> DE UNDELAND MODIFICADO ...	25
1.1 ANÁLISE QUALITATIVA.....	25
1.1.1 Primeiro quadrante: tensão e corrente positivas.....	27
1.1.2 Quarto quadrante: tensão positiva e corrente negativa.....	37
1.2 ANÁLISE QUANTITATIVA.....	47
1.2.1 Esforços nos componentes: primeiro quadrante	47
1.2.2 Esforços nos componentes: Quarto quadrante.....	50
1.2.3 Esforços nos componentes em um ciclo da corrente de carga.....	53
1.3 METODOLOGIA DE PROJETO	54
1.3.1 Cálculo do capacitor $C_{1,2}$ do <i>snubber</i>	54
1.3.2 Cálculo do indutor $L_{1,2}$ do <i>snubber</i>	55
1.3.3 Escolha de interruptores e diodos	55
1.3.4 Cálculo do capacitor C_g	55
1.3.5 Cálculo do resistor R_g	56
1.3.6 Projeto do filtro de saída.....	56
1.4 PROJETO DO INVERSOR	56
1.4.1 Escolha dos interruptores e diodos	57
1.4.2 Escolha do capacitor $C_{1,2}$ e do indutor $L_{1,2}$ do <i>snubber</i>	58
1.4.3 Escolha do capacitor C_g	59
1.4.4 Escolha do filtro de saída	59
1.5 CONCLUSÃO	60
2 ESTUDO DO CONVERSOR AUXILIAR PARA REGENERAÇÃO DE ENERGIA:	
<i>BUCK-BOOST</i> QSC-ZVS	61
2.1 ANÁLISE QUALITATIVA.....	62
2.1.1 Etapa 1 ($t_0 - t_1$)	64
2.1.2 Etapa 2 ($t_1 - t_2$)	65
2.1.3 Etapa 3 ($t_2 - t_3$)	65
2.1.4 Etapa 4 ($t_3 - t_4$)	65
2.1.5 Etapa 5 ($t_4 - T_S$).....	65
2.2 ANÁLISE QUANTITATIVA E METODOLOGIA DE PROJETO	66
2.2.1 Escolha do diodo	66

2.2.2	Cálculo da razão cíclica efetiva e do indutor	66
2.2.3	Esforços de corrente	67
2.2.4	Condições para comutação suave.....	68
2.3	PROJETO DO CONVERSOR	68
2.4	CONCLUSÃO	69
3	MODELAGEM E CONTROLE DO INVERSOR NPC.....	70
3.1	OBTENÇÃO DA PLANTA DE TENSÃO.....	70
3.2	MODELO DO MODULADOR PWM.....	73
3.3	MODELO DO SENSOR DE TENSÃO.....	74
3.4	MODELO DO FILTRO ANTI-ALIASING.....	74
3.5	MODELO DO CONVERSOR A/D	75
3.6	MODELO DO SISTEMA	75
3.7	PROJETO DO CONTROLADOR	77
3.8	CONCLUSÃO	79
4	SIMULAÇÕES NUMÉRICAS.....	80
4.1	COMPROVAÇÃO DO FUNCIONAMENTO DO INVERSOR NPC COM <i>SNUBBER</i> DE UNDELAND MODIFICADO	80
4.2	SIMULAÇÃO PARA ANÁLISE DA COMUTAÇÃO	88
4.3	SIMULAÇÕES DO CONVERSOR AUXILIAR <i>BUCK-BOOST</i>	92
4.4	SIMULAÇÃO DO CONTROLE	94
4.5	CONCLUSÃO	102
5	IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS.....	103
5.1	CIRCUITOS ELETRÔNICOS.....	105
5.1.1	Estágio de entrada	105
5.1.2	Fonte auxiliar	106
5.1.3	Placa de condicionamento.....	106
5.1.4	Módulo DSP	109
5.1.5	<i>Drivers</i>	110
5.1.6	Placa de potência	112
5.2	PROGRAMA DO DSP	114
5.3	RESULTADOS EXPERIMENTAIS	118
5.3.1	Funcionamento dos componentes do inversor	118
5.3.2	Funcionamento do conversor <i>Buck-Boost</i>	125
5.3.3	Resultados dos testes de rendimento.....	129

5.3.4 Resultados em malha fechada: degrau de carga e carga indutiva	133
5.4 CONCLUSÃO	139
CONCLUSÃO GERAL	140
BIBLIOGRAFIA	142
APENDICE A – PROJETO FÍSICO DO INDUTOR DO <i>SNUBBER</i>	146
APENDICE B – PROJETO FÍSICO DO INDUTOR <i>BUCK-BOOST</i>	149

INTRODUÇÃO

O domínio sobre a energia elétrica trouxe inúmeros benefícios para a sociedade no último século. Sua utilização traz conforto a nossas casas, alimenta nossas indústrias e outros setores econômicos, possibilitando atingir níveis de produtividade inimagináveis há décadas atrás. No entanto, o crescimento econômico acelerado cria uma demanda cada vez maior de energia elétrica.

O estudo e desenvolvimento de conversores estáticos de energia têm, como um de seus focos principais, a melhora no rendimento da utilização de energia elétrica sem gerar novos problemas, como: degradação da qualidade da energia devido à circulação de harmônicos, geração de ruído eletromagnético em excesso, aumento de custos, perda de confiabilidade, aumento de peso e volume de equipamentos.

Segundo [1], a necessidade de soluções que possam tratar a demanda crescente de energia elétrica tem alavancado a busca por conversores estáticos de energia e semicondutores com maiores capacidades de corrente e tensão.

Conversores estáticos multiníveis tem sido foco de pesquisa por mais de 30 anos [2] e tem encontrado grande aplicação na indústria [3]. Quando comparados com conversores a dois níveis, os multiníveis apresentam uma série de vantagens. A possibilidade de aumento dos níveis de tensão na saída acaba por diminuir o conteúdo harmônico da saída, que por sua vez possibilita a utilização de menores filtros de saída ou até sua eliminação. A utilização dos conversores multiníveis possibilita o aumento da tensão de entrada e saída, pois os esforços de tensão ficam divididos entre os semicondutores. Possibilita também a operação do conversor em frequências mais altas, diminuindo por sua vez o tamanho, peso e preço dos elementos magnéticos necessários, e permitindo um aumento da banda passante, que é desejável em aplicações onde há a necessidade de sintetização de harmônicas de alta frequência, como: filtros ativos, amplificadores classe D e cargas eletrônicas. A geração de ruído eletromagnético é menor, pois a utilização de níveis intermediários de tensão acarreta em menores derivadas de tensão.

Dentre os conversores multiníveis existentes, três merecem destaque: *Neutral Point Clamped* (NPC), *Cascaded H-Bridge* (CHB) e *Flying Capacitor* (FC). Estes conversores foram propostos na década de 60 e 70 e atingiram relevância industrial a partir da década de 90 [3].

O inversor NPC, que é um dos focos desse trabalho, foi proposto por Baker e Nabae em [2] e [4], respectivamente. Essa proposta envolve a utilização de interruptores eletrônicos

em série para dividir os esforços de tensão e diodos adicionais para garantir que esses esforços sejam igualmente divididos. Essa solução pode ser visualizada na Figura 1(a).

A redução dos esforços de tensão sobre os semicondutores possibilita, em alguns casos, a escolha de interruptores com melhores características de comutação, o que leva a uma diminuição das perdas de comutação e possibilita o aumento da frequência de comutação. No entanto, esse aumento continua limitado e tende a gerar mais ruído eletromagnético devido ao aumento da quantidade de comutações. Como forma de possibilitar a utilização de frequências de comutação ainda maiores e diminuir a geração de ruídos eletromagnéticos, duas linhas de estudo para reduzir as perdas de comutação se desenvolveram, uma utilizando técnicas ativas [6]-[8] e outra utilizando técnicas passivas[9]-[17].

As técnicas ativas para redução das perdas de comutação fazem uso de interruptores controlados auxiliares e, em geral, de magnéticos para realizar a comutação suave dos interruptores principais. A adição desses elementos ativos aumenta a complexidade do sistema e diminui sua confiabilidade. Além disso, na maioria dessas soluções, os tempos de comutação dos interruptores, tanto principal quanto auxiliar, devem ser precisamente sincronizados para garantir a comutação suave, o que acarreta a necessidade de esquemas especiais de modulação para geração dos sinais de comando dos interruptores e circuitos de comando mais precisos.

As técnicas passivas para redução das perdas de comutação não apresentam tais problemas de aumento tão acentuado de complexidade. No entanto, apesar de diminuírem as perdas de comutação, essas técnicas não propiciam comutação suave e tendem a adicionar mais componentes que as soluções ativas. A solução mais difundida e de fácil projeto são os *snubbers* RCD e RLD, mas sua utilização é desaconselhável em conversores multiníveis, pois uma célula de cada é necessária para cada interruptor principal do circuito de potência [15]. Duas topologias de *snubbers* que contornam o problema da adição de um número excessivo de componentes merecem destaque: o *snubber* de Undeland [11]-[15] e o *snubber* de McMurray [16]-[17].

O *snubber* de Undeland foi inicialmente proposto em 1976 [11][12] e tem sido estudado e aplicado a diversas topologias [11][13]. No contexto desse trabalho, a principal modificação ao *snubber* de Undeland foi proposta por Perez em [5]. Nesta modificação, o capacitor C_g , que pode ser visto na Figura 1(b), deixa de ser conectado ao ponto Y e passa a ser conectado ao ponto X. Essa modificação diminui drasticamente os esforços de tensão sobre o capacitor, possibilitando a utilização de capacitores de menor volume e custo, sem alterar o funcionamento do *snubber*.

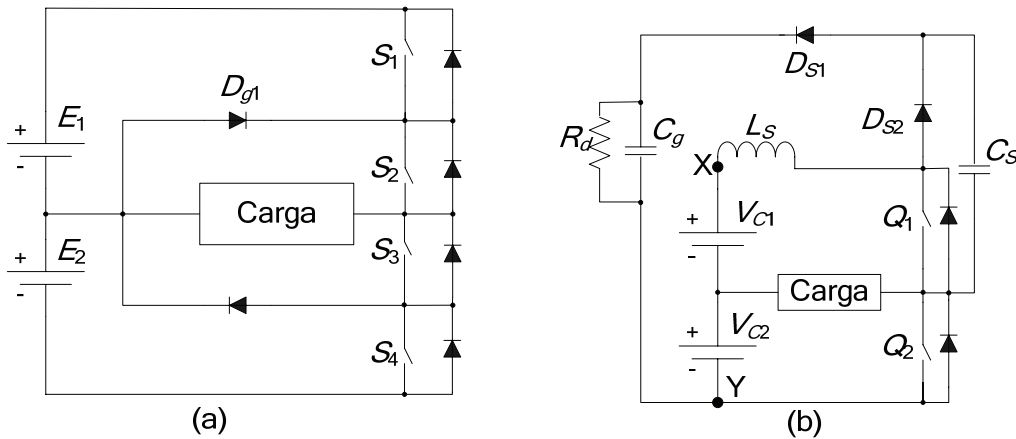


Figura 1 – Topologias estudadas: (a) Inversor NPC a três níveis e (b) *Snubber* de Undeland aplicado ao inversor meia ponte

A utilização de *snubbers* em conversores estáticos não trás, por si só, um aumento no rendimento do circuito, já que ele apenas remove boa parte das perdas de comutação dos interruptores principais e acumula essa energia em um capacitor ou, em alguns casos, em um indutor. Eventualmente essa energia deve ser redirecionada e a solução mais simples é dissipá-la em um resistor, formando um *snubber* dissipativo. Com a adição de novos componentes e aumento de circulação de energia reativa, as perdas gerais do circuito tendem a aumentar. Algumas maneiras de regenerar a energia do *snubber* tem sido foco de estudo [18]-[30], com o objetivo de devolver o rendimento do sistema ao patamar anterior ao acréscimo do *snubber*, ou até ultrapassar esse patamar.

As técnicas utilizadas para regenerar a energia dos *snubbers* podem ser divididas entre as que utilizam interruptores controlados para regenerar essa energia e as que não utilizam. As técnicas que não utilizam componentes ativos acabam fazendo uso de transformadores associados a diodos para realizar a regeneração de energia [18]-[22]. O aumento de peso e volume devido ao acréscimo do transformador é a grande desvantagem comum a todas essas técnicas. Uma exceção à utilização de transformadores e componentes ativos para regenerar a energia dos *snubbers* é apresentada por HE, *et. al* em [23], no tentando, há um acréscimo de componentes ao circuito de potência para realizar isso.

As técnicas que envolvem a utilização de interruptores controlados [24]-[30], não incorrem tanto no problema de aumento de peso, todavia, o comando dos interruptores controlados aumenta a complexidade do sistema.

Os trabalhos apresentados em [27]-[30] apresentam a utilização de um conversor *Buck-Boost* operando em malha aberta como solução para regenerar a energia acumulada pelo *snubber* de Undeland. As análises apresentadas em [28]-[30] ainda demonstram que esse

conversor pode operar em modo ZVS (*Zero-Voltage Switching*), o que diminui as perdas e a emissão de ruído eletromagnético desse conversor. Quando operando desta maneira, ele é chamado de conversor *Buck-Boost* QSC (*Quasi-Square wave Converter*) /ZVS.

A aplicação do *snubber* de Undeland modificado ao inversor NPC três níveis foi proposta por DE NOVAES em [13]-[14]. Sua funcionalidade foi comprovada, mas a regeneração da energia do *snubber* não foi contemplada nesse estudo.

O presente trabalho tem como objeto de estudo o inversor NPC três níveis com *snubber* de Undeland modificado (NPCu), conforme apresentado na Figura 2 (b). Nesta figura, os *snubbers* de Undeland estão destacados pelos retângulos.

A Figura 2 (a) apresenta o conversor *Buck-Boost* que é adicionado ao circuito para se realizar a regeneração da energia acumulada no capacitor. Quando operando com o conversor regenerativo, os resistores R_{g1} e R_{g2} são retirados do circuito. A comparação do rendimento com e sem o conversor regenerativo permite uma avaliação da eficácia do conversor *Buck-Boost*.

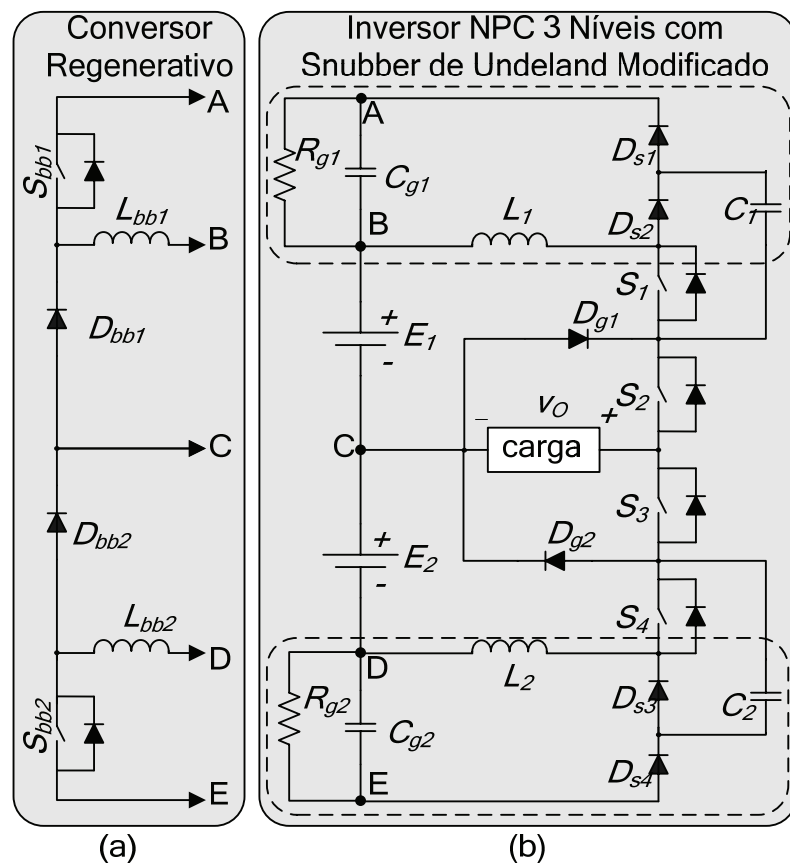


Figura 2 – Sistema estudado

No capítulo 1 é apresentado um estudo sobre o inversor NPCu, fazendo uma análise qualitativa de sua operação nos quatro quadrantes de operação, uma análise quantitativa com carga resistiva e é apresentada uma metodologia e exemplo de projeto.

O capítulo 2 apresenta um estudo sobre o conversor *Buck-Boost* QSC/ZVS que é utilizado para regenerar a energia desviada dos interruptores controlados do inversor NPCu para os capacitores de grampeamento. É apresentada uma análise qualitativa do conversor, uma metodologia de projeto junto à análise quantitativa e por último os dados do projeto elaborado.

O terceiro capítulo apresenta um estudo sobre controle clássico aplicado ao inversor NPC a 3 níveis. São obtidas as funções de transferência do inversor e de outros circuitos que fazem parte da malha de controle. No final do capítulo é apresentada a metodologia de projeto utilizada para calcular o controlador de tensão, o resultado desse projeto e a análise da resposta em frequência do sistema através de diagramas de Bode.

No capítulo 4 encontram-se as informações e resultados de simulações efetuadas para validar os estudos feitos e projetos apresentados nos três primeiros capítulos. Utilizando o programa Orcad Pspice são mostrados: os resultados de simulação utilizando semicondutores ideais do inversor NPCu e do conversor *Buck-Boost* para validar os estudos qualitativos e os resultados do inversor NPCu com modelos de semicondutores reais para validar as melhoras trazidas pelo acréscimo do *snubber*. Utilizando a ferramenta Simulink do programa Matlab é mostrado o resultado de simulação do inversor NPCu operando em malha fechada para demonstrar o correto funcionamento do controle projetado.

O quinto e último capítulo apresenta o hardware e detalhes de implementação do protótipo e os resultados experimentais. Além de apresentar uma comparação do rendimento do conversor funcionando com e sem regeneração da energia do *snubber* e também sem o *snubber*.

1 INVERSOR NPC 3 NÍVEIS COM *SNUBBER* DE UNDELAND MODIFICADO

Neste capítulo, será estudado o inversor NPC 3 níveis com *snubber* de Undeland modificado, que pode ser visto na Figura 3. Inicialmente será feita uma análise qualitativa, apresentando etapas de operação e as formas de onda de tensão e corrente nos quatro quadrantes de operação. A seguir são mostradas as equações para cálculo dos esforços de tensão e corrente sobre os componentes do circuito. Por último é apresentada uma metodologia e exemplo de projeto.

Na Figura 3, os capacitores C_g foram substituídos por fontes de tensão para facilitar as análises. Isso é possível, pois esses capacitores são projetados para que a ondulação sobre eles seja pequena durante um ciclo de rede.

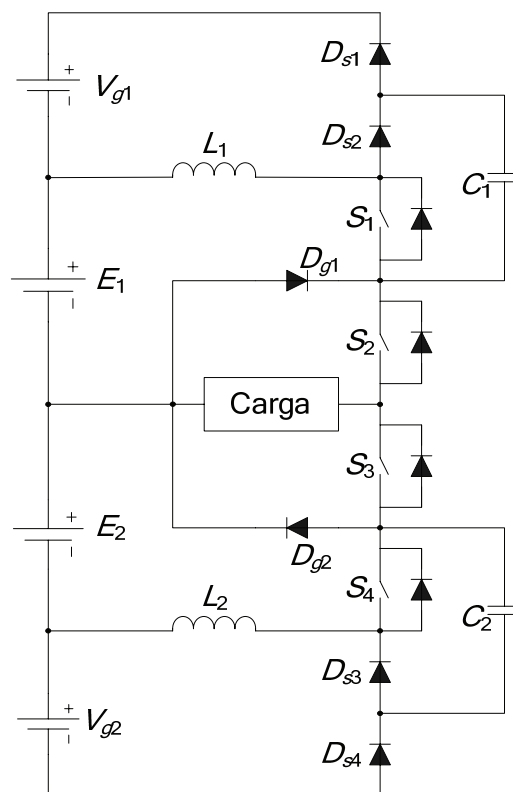


Figura 3 – Inversor NPC com *snubber* de Undeland modificado

1.1 ANÁLISE QUALITATIVA

A Figura 4 ilustra a tensão e corrente médias na carga em um período de rede de um inversor com carga indutiva. Através dessa figura, pode-se verificar as possíveis regiões (1 a 4) de operação do inversor que dependem das polaridades de tensão e corrente sobre a carga.

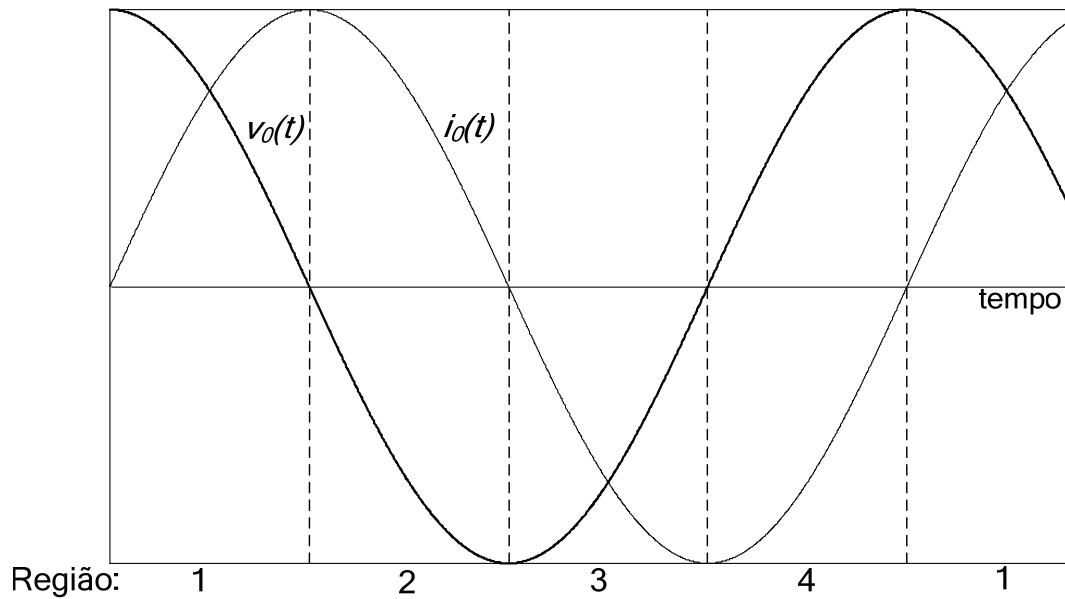


Figura 4 - Regiões de operação do inversor

Há uma equivalência entre quadrantes de operação. As correntes e tensões sobre os componentes da célula superior no primeiro quadrante 1 são similares as correntes e tensões sobre os componentes da célula inferior no quadrante 3 e vice-versa. O mesmo ocorre entre os quadrantes 2 e 4. Tal simetria foi também verificada por simulação. Tendo isso em vista, as análises qualitativa e quantitativa do circuito serão feitas apenas para o primeiro e o quarto quadrantes, nos quais a célula superior esta ativa.

Considerando-se uma carga linear e indutiva, a corrente na carga tem pequena variação em um ciclo de comutação. Por conta disso, a carga será substituída por uma fonte de corrente de amplitude I_0 e com sentido correspondente a região de operação. As fontes E_1 e E_2 apresentam tensão E e as fontes V_{g1} e V_{g2} tensão V_g .

Será utilizada modulação PWM (*Pulse Width Modulation*) senoidal com portadoras de simetria de um quarto de onda. Como apresentado por [14], essa técnica de modulação apresenta menor conteúdo harmônico na tensão de saída do que outras técnicas de modulação PWM, além de não incorrer em algumas desvantagens como, por exemplo, a limitação da tensão de saída em um quarto da tensão de entrada, como no caso da modulação PWM senoidal bipolar.

Como pode ser verificado na Figura 5, a modulação usada apresenta duas portadoras, v_{T1} e v_{T2} , uma positiva e outra negativa, defasadas em 180° . Elas são comparadas com uma tensão $v_M(t)$, que é a tensão de referência do PWM. Enquanto $v_M(t)$ for maior que v_{T1} , o interruptor S_1 permanecerá ativo e enquanto $v_M(t)$ for menor que v_{T2} , o interruptor S_4

permanece ativo. O comando do interruptor S_3 é complementar ao comando de S_1 e o sinal de comando de S_2 é complementar ao do interruptor S_4 .

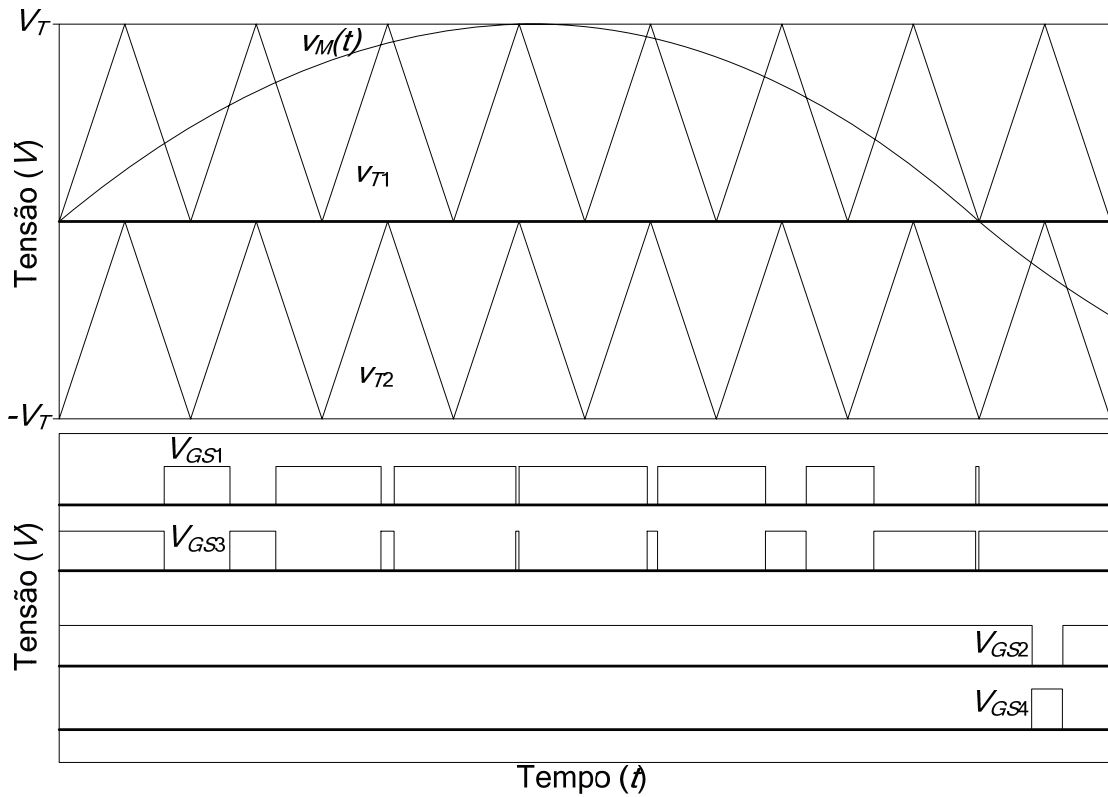


Figura 5 – Modulação utilizada

A seguir, serão mostradas as etapas de operação do circuito e as principais formas de onda na primeira e na quarta região de operação. Nessa análise, todos os componentes do circuito são considerados ideais.

1.1.1 Primeiro quadrante: tensão e corrente positivas

Na região 1 da Figura 4, a tensão média na carga em um ciclo de comutação é positiva, S_1 e S_3 são os interruptores controlados que comutam, enquanto o interruptor S_2 permanece sempre fechado e S_4 sempre aberto. A tensão de saída assume os valores 0, E e $E+V_g$.

ETAPA 1 ($t_0 - t_1$)

A primeira etapa inicia no momento que o indutor termina de descarregar sua energia através dos diodos D_{S1} e D_{S2} , e de V_{g1} . O circuito equivalente dessa etapa pode ser visto na

Figura 6. A corrente da carga circula em roda livre por D_{g1} e por S_2 , o interruptor S_2 está habilitado a conduzir e o S_1 está bloqueado. Não circulação de corrente por nenhum dos componentes da célula inferior do NPCu, por isso ela foi suprimida da figura abaixo.

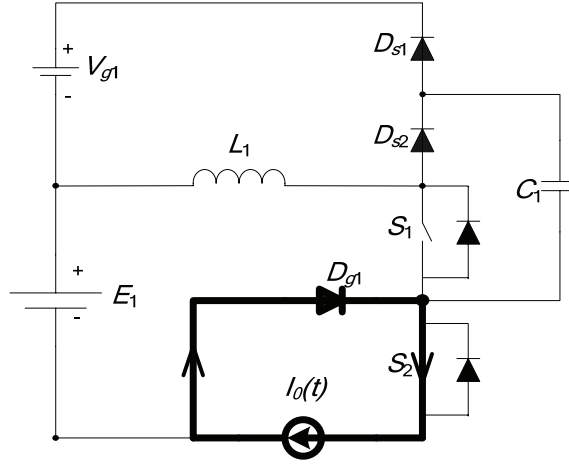


Figura 6 – Primeira etapa do primeiro quadrante de operação

Esta é uma etapa em que as correntes e tensões nos componentes não se alteram, onde:

$$i_{L1}(t) = 0A \quad (1.33)$$

$$v_C(t) = E + V_g \quad (1.34)$$

$$i_{s2}(t) = i_{Dg1}(t) = I_0(t) \quad (1.35)$$

Essa etapa dura até que os interruptores S_1 e S_3 sejam comutados. Sua duração é de $[1-D(t)] \cdot T_s$ menos os tempos das etapas 6 e 7. Onde $D(t)$ é a razão cíclica do interruptor S_1 .

ETAPA 2 ($t_1 - t_2$)

A segunda etapa se inicia no momento t_1 com a abertura do interruptor S_3 e simultâneo fechamento do interruptor S_1 . Nesta etapa, a tensão no capacitor não se altera e o indutor L_1 fica submetido à tensão da fonte E_1 . As condições iniciais dessa etapa, em termos de tensão no capacitor C_1 e corrente no indutor L_1 são:

$$\text{C.I.} \begin{cases} i_{L1}(t_1) = 0 \\ v_{C1}(t_1) = E + V_g \end{cases} \quad (1.1)$$

A etapa dura até o momento em que a corrente no indutor atinge a corrente de carga, ou seja:

$$\Delta t_{1-2} = I_0(t) \cdot \frac{L}{E} \quad (1.2)$$

A corrente no indutor nessa etapa é dada pela equação 1.3.

$$i_{L1}(t) = \frac{E \cdot t}{L} \quad (1.3)$$

A tensão na carga é nula e a corrente no diodo D_{g1} diminui à medida que o indutor assume a corrente de carga. A Figura 7 apresenta o circuito equivalente dessa etapa.

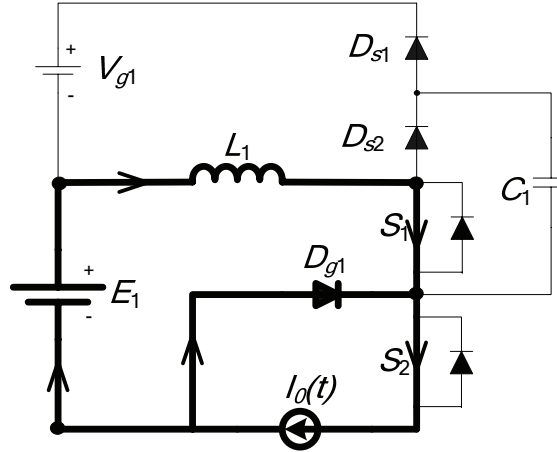


Figura 7 – Segunda etapa do primeiro quadrante de operação

ETAPA 3 ($t_2 - t_3$)

No instante t_1 , a corrente no indutor supera a corrente de carga. A diferença entre a corrente no indutor e na carga circula pelo capacitor C_1 , que é descarregado através de D_{s1} para V_{g1} . Esta é uma etapa ressonante entre L_1 e C_1 . As condições iniciais são dadas pela equação 1.4.

$$\text{C.I.} \begin{cases} i_{L1}(t_2) = I_0(t) \\ v_{C1}(t_2) = E + V_g \end{cases} \quad (1.4)$$

A tensão no indutor inicia a etapa em E e diminui até $-V_g$. As condições finais são:

$$\text{C.F.} \begin{cases} i_{L1}(t_3) = I_{L3} \\ v_{C1}(t_3) = 0V \end{cases} \quad (1.5)$$

A Figura 8 apresenta o circuito equivalente dessa etapa. Dele, obtêm-se as seguintes equações:

$$V_g = v_{C1}(t) - L \frac{di_{L1}(t)}{dt} \quad (1.6)$$

$$i_{L1}(t) = -C \frac{dv_{C1}(t)}{dt} \quad (1.7)$$

Resolvendo essas equações através da utilização da transformada de Laplace, obtêm-se:

$$v_{C1}(t) = E \cdot \cos(\omega_0 t) + V_g \quad (1.8)$$

$$i_{L1}(t) = I_0(t) + \frac{E}{Z} \sin(\omega_0 t) \quad (1.9)$$

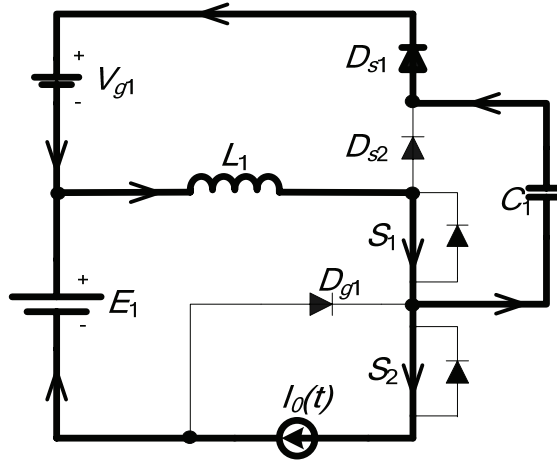


Figura 8 – Terceira etapa do primeiro quadrante de operação

Onde:

$$\omega_0 = \sqrt{\frac{1}{L \cdot C}} \quad (1.10)$$

$$Z = \sqrt{\frac{L}{C}} \quad (1.11)$$

A etapa termina quando a tensão no capacitor chega a zero e a duração dela pode ser calculada através da equação 1.12.

$$\Delta t_{2-3} = \frac{\arccos(-q)}{\omega_0} \quad (1.12)$$

Onde:

$$q = \frac{V_g}{E} \quad (1.13)$$

Substituindo a equação 1.12 na equação 1.9, obtém-se a corrente no indutor no final dessa etapa:

$$i_{L1}(t_2) = I_{L3} = I_0(t) + \frac{E}{Z} \sin(\arccos(-q)) \quad (1.14)$$

Durante essa etapa atinge-se um pico de corrente no indutor que pode ser relativamente maior que a corrente no final dessa etapa. O momento desse pico pode ser calculado derivando-se a equação da corrente no indutor e igualando-a a zero, resultando em:

$$t_{pk3} = \frac{\pi}{2\omega_0} \quad (1.15)$$

E a corrente de pico no indutor é dada por:

$$I_{Lpk3} = I_0(t) + \frac{E}{Z} \quad (1.16)$$

ETAPA 4 ($t_3 - t_4$)

Essa etapa se inicia no instante t_3 , quando a tensão no capacitor C_1 chega a zero e no indutor chega a $-V_g$. O circuito equivalente dessa etapa é mostrado na Figura 9 e as condições iniciais dessa etapa são:

$$\text{C.I.} \begin{cases} i_{L1}(t_3) = I_{L3} \\ v_{C1}(t_3) = 0V \end{cases} \quad (1.17)$$

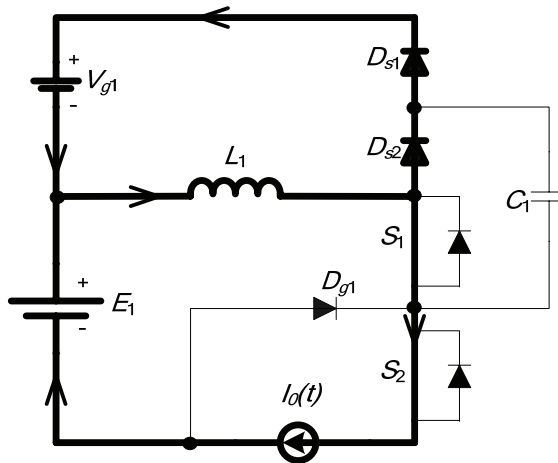


Figura 9 – Quarta etapa do primeiro quadrante de operação

Nessa etapa, a tensão no capacitor não se altera e o indutor fica submetido à tensão $-V_g$. A etapa dura até o momento em que a corrente no indutor atinge a corrente de carga, ou seja:

$$\Delta t_{2-3} = (I_{L3} - I_0(t)) \cdot \frac{L}{V_g} = \frac{E}{Z} \text{sen}(\text{acos}(-q)) \cdot \frac{L}{V_g} = \frac{\text{sen}(\text{acos}(-q))}{\omega_0 q} \quad (1.18)$$

A corrente do indutor que excede a corrente de carga circula por D_{s1} e D_{s2} para a fonte V_{g1} .

O indutor fica submetido à seguinte corrente durante essa etapa:

$$i_{L1}(t) = I_{L2} - \frac{V_g \cdot t}{L} = I_0(t) + \frac{E}{Z} \text{sen}(\text{acos}(-q)) - \frac{V_g \cdot t}{L} \quad (1.19)$$

ETAPA 5 ($t_4 - t_5$)

Essa etapa se inicia no instante t_4 , quando a corrente no indutor se iguala a corrente de carga, que circula toda por E_1 , L_1 , S_1 e S_2 . Não há circulação de corrente por nenhum outro componente do circuito e o capacitor C_1 está descarregado. A duração dessa etapa é dada por:

$$\Delta t_{4-5} = D(t) \cdot T_s - \Delta t_{1-4} \quad (1.20)$$

Onde Δt_{1-4} é a soma do tempo das etapas 2, 3 e 4. O circuito equivalente dessa etapa pode ser visto na Figura 10.

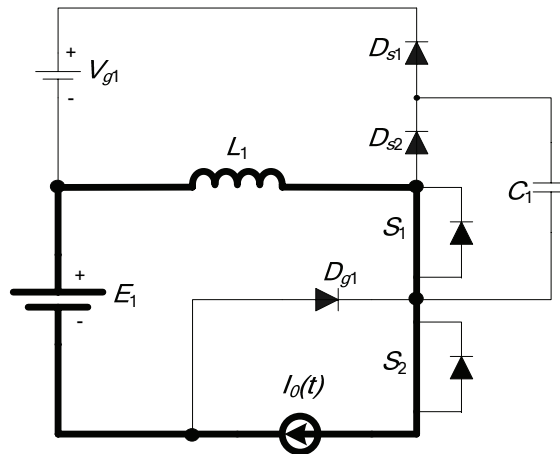


Figura 10 – Quinta etapa do primeiro quadrante de operação

ETAPA 6 ($t_5 - t_6$)

Essa etapa se inicia no instante t_5 , quando a interruptor S_1 é bloqueado e o S_3 é fechado.

O circuito equivalente dessa etapa pode ser visto na Figura 11. Esta é uma etapa ressonante entre L_1 e C_1 , onde as condições iniciais são:

$$\text{C.I.} \begin{cases} i_{L1}(t_5) = I_0(t) \\ v_{C1}(t_5) = 0V \end{cases} \quad (1.21)$$

A carga assume tensão nula e a tensão no indutor inicia em E e diminui até $-V_g$. As condições finais são:

$$\text{C.F.} \begin{cases} i_{L1}(t_6) = I_{L6} \\ v_{C1}(t_6) = E + V_g \end{cases} \quad (1.22)$$

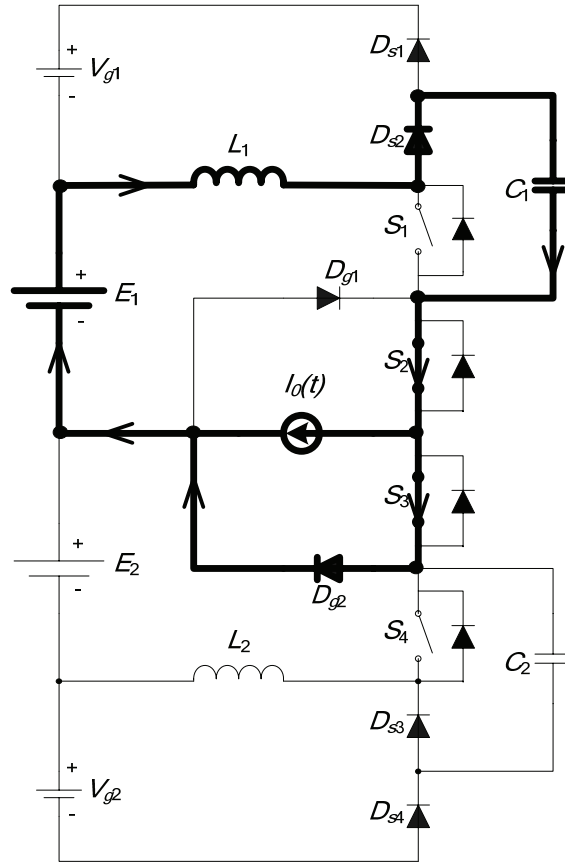


Figura 11 – Sexta etapa do primeiro quadrante de operação

Do circuito equivalente, obtêm-se as seguintes equações:

$$E = v_{C1}(t) + L \frac{di_{L1}(t)}{dt} \quad (1.23)$$

$$i_{L1}(t) = C \frac{dv_{C1}(t)}{dt} \quad (1.24)$$

Resolvendo essas equações através da utilização da transformada de Laplace, obtêm-se:

$$v_{C1}(t) = E \cdot (1 - \cos(\omega_0 t)) + I_0(t) \cdot Z \cdot \sin(\omega_0 t) \quad (1.25)$$

$$i_{L1}(t) = I_0(t) \cdot \cos(\omega_0 t) + \frac{E}{Z} \cdot \sin(\omega_0 t) \quad (1.26)$$

A corrente no indutor é superior a corrente de carga durante essa etapa. A diferença entre estas duas correntes circula por D_{g2} e S_3 .

A etapa termina quando a tensão no capacitor chega a $E + V_g$, resultando em:

$$\Delta t_{5-6} = \frac{\text{asen} \left[\frac{V_g}{\sqrt{E^2 + (I_0(t) \cdot Z)^2}} \right] + \text{atg} \left(\frac{-E}{I_0(t) \cdot Z} \right)}{\omega_0} \quad (1.27)$$

Substituindo essa última equação na equação da corrente, obtém-se a corrente no indutor no final dessa etapa:

$$i_L(\Delta t_{5-6}) = I_{L6} = I_0(t) \cdot \cos(\omega_0 \Delta t_{5-6}) + \frac{E}{Z} \cdot \sin(\omega_0 \Delta t_{5-6}) \quad (1.28)$$

Durante essa etapa atinge-se um pico de corrente no indutor que pode ser relativamente maior que a corrente no final dessa etapa. O momento desse pico pode ser calculado derivando-se a equação da corrente no indutor e igualando-a a zero, resultando em:

$$t_{pk6} = \frac{\text{atg}\left(\frac{E}{I_0(t) \cdot Z}\right)}{\omega_0} \quad (1.29)$$

E a corrente de pico no indutor é:

$$i_{L1}(t_{pk6}) = I_{Lpk6} = I_0(t) \cdot \cos\left[\text{atg}\left(\frac{E}{I_0(t) \cdot Z}\right)\right] + \frac{E}{Z} \cdot \sin\left[\text{atg}\left(\frac{E}{I_0(t) \cdot Z}\right)\right] \quad (1.30)$$

ETAPA 7 ($t_6 - T_s$)

No instante t_6 , a tensão no capacitor C_1 atinge $E + V_g$ e não circula mais corrente por ele. O circuito equivalente dessa etapa pode ser visto na Figura 12. As condições iniciais dessa etapa são:

$$\text{C.I.} \begin{cases} i_{L1}(t_6) = I_{L6} \\ v_{C1}(t_6) = E + V_g \end{cases} \quad (1.31)$$

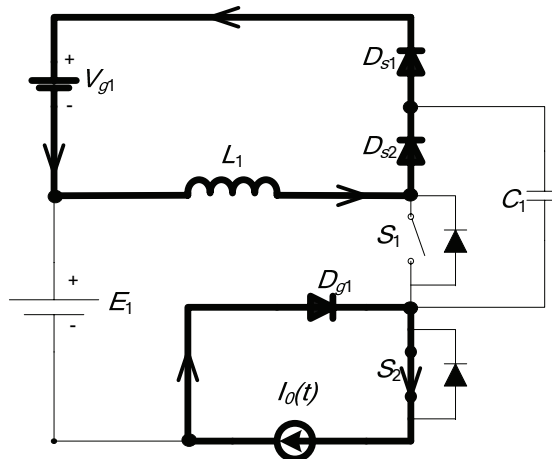


Figura 12 – Sétima etapa do primeiro quadrante de operação

Toda a corrente de carga circula em roda livre pelo diodo D_{g1} e pelo interruptor S_2 . A tensão sobre o indutor assume o valor $-V_g$, descarregando sua energia através dos diodos D_{s1} e

D_{s2} para a fonte V_{g1} . A tensão no capacitor não se altera e a etapa se estende até o instante t_7 , quando o indutor L_1 é totalmente descarregado, ou seja:

$$\Delta t_{6-TS} = (I_{L6}) \cdot \frac{L}{V_g} \quad (1.32)$$

O indutor fica submetido à seguinte corrente durante essa etapa:

$$i_{L1}(t) = I_{L6} - \frac{V_g \cdot t}{L} \quad (1.33)$$

Com o término dessa etapa completa-se um ciclo de comutação e o ciclo se reinicia.

FORMAS DE ONDA

Na Figura 13 estão representadas as principais formas de onda dessa região de operação.

Durante todas as etapas dessa região, os diodos D_{s3} , D_{s4} , o indutor L_2 , as fontes E_2 e V_{g2} e o capacitor $C2$ apresentam corrente nula. As tensões na carga, no interruptor S_3 e no diodo D_{g1} são iguais em todas as etapas desse quadrante de operação.

Ainda permanecem inalteradas durante todas as etapas, as tensões nos seguintes elementos: diodo D_{g2} e interruptor S_2 com tensão nula, interruptor S_4 com tensão igual a E e capacitor C_2 com tensão igual a $E+V_g$.

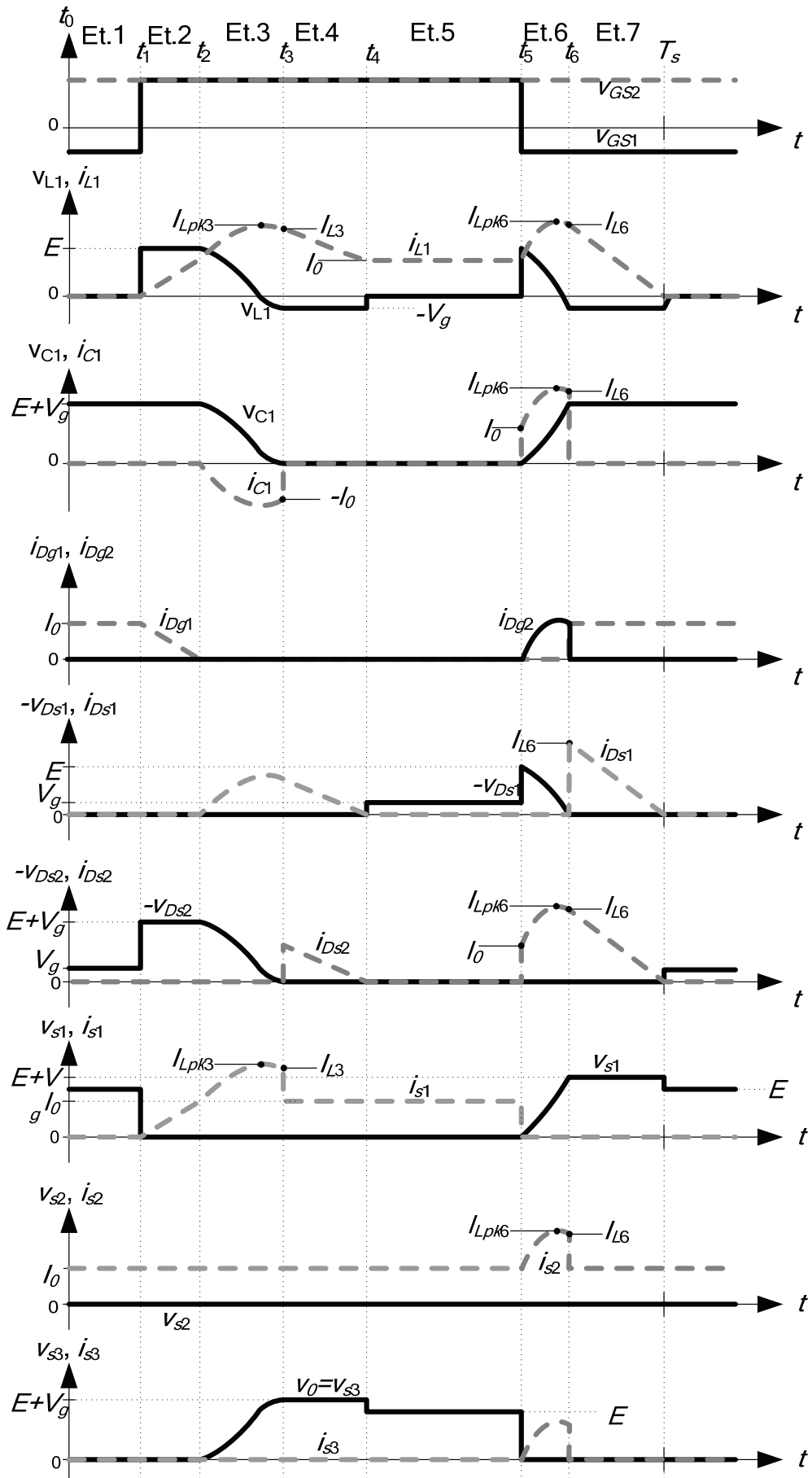


Figura 13 – Formas de onda do primeiro quadrante de operação

1.1.2 Quarto quadrante: tensão positiva e corrente negativa

Na área 4 da Figura 4, a tensão média na carga em um ciclo de comutação é positiva enquanto a corrente é negativa. Os interruptores que comutam são os interruptores S_1 e S_3 , enquanto o interruptor S_2 permanece sempre fechado e o S_4 sempre aberto. A tensão de saída varia entre 0 e $E+V_g$.

ETAPA 1 ($t_0 - t_1$)

A primeira etapa se inicia no momento que o indutor termina de descarregar sua energia através dos diodos D_{S1} e D_{S2} e de V_{g1} . A tensão sobre a carga é igual a zero. Os interruptores S_2 e S_3 estão fechadas e toda a corrente de carga passa pelo diodo D_{g2} e pelo interruptor S_3 . Ambos os capacitores, C_1 e C_2 , estão carregados com tensão $E+V_g$. A duração dessa etapa é dada por:

$$\Delta t_{0-1} = [1 - D(t)] \cdot T_s - \Delta t_{5-TS} \quad (1.34)$$

Onde Δt_{5-TS} é a soma do tempo das etapas 6, 7 e 8. A Figura 14 apresenta o circuito equivalente dessa etapa.

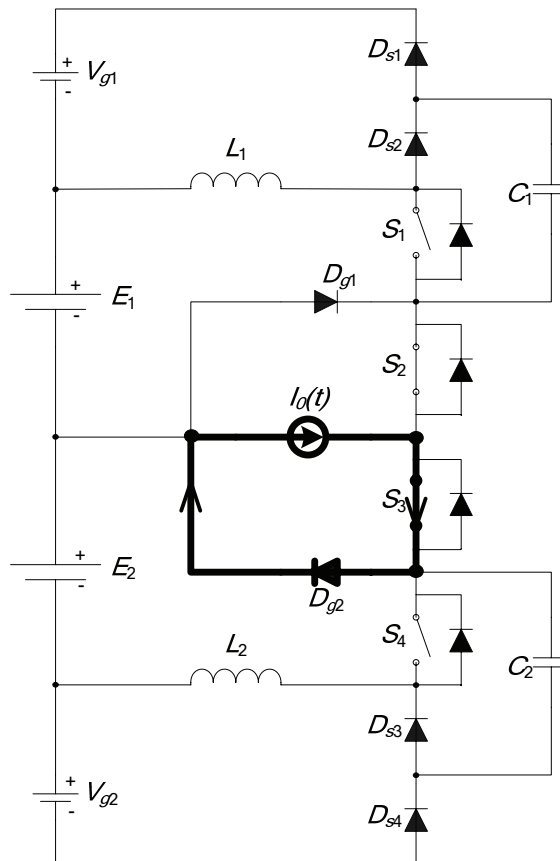


Figura 14 – Primeira etapa do quarto quadrante de operação

Está etapa finda quando o interruptor S_1 é comandado a conduzir e o S_3 é bloqueado.

ETAPA 2 ($t_1 - t_2$)

A segunda etapa se inicia no momento t_1 com a abertura do interruptor S_3 e simultâneo fechamento do interruptor S_1 . Esta é uma etapa ressonante entre L_1 e C_1 , onde as condições iniciais são:

$$\text{C.I.} \begin{cases} i_{L1}(t_1) = 0A \\ v_{C1}(t_1) = E + V_g \end{cases} \quad (1.35)$$

A tensão no indutor L_1 inicia em E e diminui até $-V_g$. As condições finais dessa etapa são:

$$\text{C.F.} \begin{cases} i_{L1}(t_2) = I_{L2} \\ v_{C1}(t_2) = 0V \end{cases} \quad (1.36)$$

Do circuito equivalente obtêm-se as seguintes equações

$$V_g + L \frac{di_{L1}(t)}{dt} = v_{C1}(t) \quad (1.37)$$

$$-C \frac{dv_{C1}(t)}{dt} = -I_0(t) + i_{L1}(t) \quad (1.38)$$

Resolvendo essas equações através da utilização da transformada de Laplace, obtêm-se:

$$v_{C1}(t) = V_g + E \cdot \cos(\omega_0 t) + I_0(t) \cdot Z \cdot \text{sen}(\omega_0 t) \quad (1.39)$$

$$i_{L1}(t) = I_0(t) \cdot [1 - \cos(\omega_0 t)] + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \quad (1.40)$$

A Figura 15 apresenta o circuito equivalente dessa etapa. Ela finda quando a tensão no capacitor chega a zero. A duração dessa etapa pode ser calculada pela equação 1.41.

$$\Delta t_{1-2} = \frac{\text{asen} \left[\frac{V_g}{\sqrt{E^2 + (I_0(t) \cdot Z)^2}} \right] + \text{atg} \left(\frac{E}{I_0(t) \cdot Z} \right)}{\omega_0} \quad (1.41)$$

Substituindo essa última equação na equação da corrente, obtêm-se a corrente no indutor L_1 no final dessa etapa:

$$i_{L1}(\Delta t_{1-2}) = I_{L2} = I_0(t) \cdot [1 - \cos(\omega_0 \Delta t_{0-1})] + \frac{E}{Z} \cdot \text{sen}(\omega_0 \Delta t_{0-1}) \quad (1.42)$$

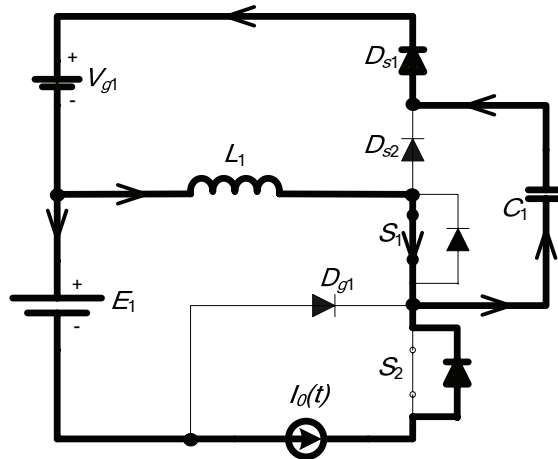


Figura 15 – Segunda etapa do quarto quadrante de operação

Durante essa etapa atinge-se um pico de corrente no indutor L_1 que pode ser relativamente maior que a corrente no final dessa etapa. O momento desse pico pode ser calculado derivando-se a equação da corrente no indutor e igualando-se a equação resultante a zero, ou seja:

$$t_{pk2} = \frac{\text{atg}\left(\frac{-E}{I_0(t) \cdot Z}\right)}{\omega_0} \quad (1.43)$$

E a corrente de pico no indutor L_1 é dada por:

$$i_{L1}(t_{pk2}) = I_{Lpk2} = I_0(t) \cdot \cos\left\{1 - \left[\text{atg}\left(\frac{-E}{I_0(t) \cdot Z}\right)\right]\right\} + \frac{E}{Z} \cdot \text{sen}\left[\text{atg}\left(\frac{-E}{I_0(t) \cdot Z}\right)\right] \quad (1.44)$$

ETAPA 3 ($t_2 - t_3$)

No instante t_1 , a tensão no capacitor C_1 atinge zero e a etapa 3 se inicia. As condições iniciais dessa etapa são:

$$\text{C.I.} \begin{cases} i_{L1}(t_2) = I_{L2} \\ v_{C1}(t_2) = 0V \end{cases} \quad (1.45)$$

A Figura 16 apresenta o circuito equivalente dessa etapa. Nessa etapa, a tensão no capacitor C_1 não se altera e o indutor fica submetido à tensão $-V_g$. A tensão na carga é igual a $E + V_g$ e tanto a corrente de carga, quanto a corrente do indutor L_1 , circulam por V_{g1} , D_{s2} e D_{s1} .

A etapa dura até o momento em que a corrente no indutor L_1 chega a zero e reverte o seu sentido, ou seja:

$$\Delta t_{2-3} = I_{L2} \cdot \frac{L}{V_g} \quad (1.46)$$

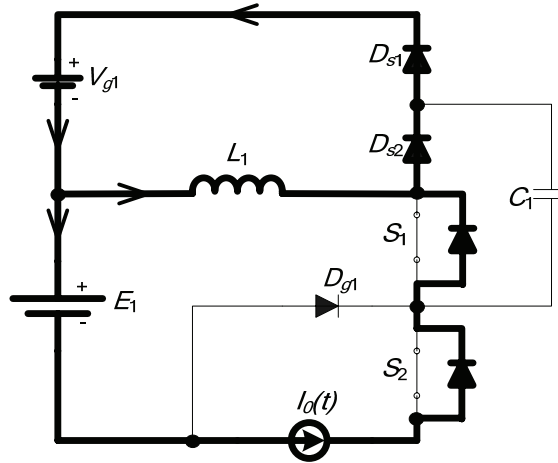


Figura 16 – Terceira etapa do quarto quadrante de operação

O indutor L_1 fica submetido à seguinte corrente durante essa etapa:

$$i_{L1}(t) = I_{L2} - \frac{V_g \cdot t}{L} \quad (1.47)$$

ETAPA 4 ($t_3 - t_4$)

Essa etapa se inicia no instante t_2 , quando a corrente em L_1 chega a zero e tem seu sentido invertido. O circuito equivalente dessa etapa pode ser visto na Figura 17. As condições iniciais são:

$$\text{C.I.} \begin{cases} i_{L1}(t_3) = 0A \\ v_{C1}(t_3) = 0V \end{cases} \quad (1.48)$$

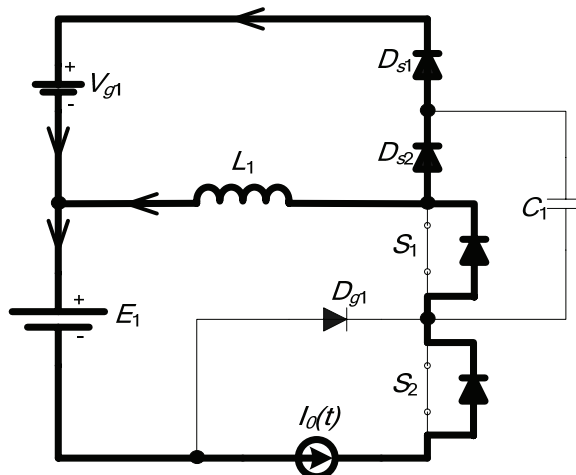


Figura 17 – Quarta etapa do quarto quadrante de operação

Nessa etapa, a tensão no capacitor C_1 não se altera e o indutor L_1 fica submetido à tensão $-V_g$. A tensão na carga permanece igual a $E+V_g$. A diferença de corrente que passa pela carga e a que passa pelo indutor L_1 , circula por V_{g1} , D_{s1} e D_{s2} .

A etapa dura até o momento em que a corrente no indutor L_1 atinge a corrente de carga e sua duração pode ser calculada pela equação 1.49.

$$\Delta t_{3-4} = -I_0(t) \cdot \frac{L}{V_g} \quad (1.49)$$

O indutor fica submetido à seguinte corrente durante essa etapa:

$$i_{L1}(t) = -\frac{V_g \cdot t}{L} \quad (1.50)$$

ETAPA 5 ($t_4 - t_5$)

Essa etapa se inicia no instante t_4 , quando a corrente em L_1 se iguala a corrente de carga e circula pelos diodos em antiparalelo dos interruptores S_1 e S_2 e pela fonte E_1 . Não circula corrente por nenhum outro componente do circuito e o capacitor C_1 está descarregado. A tensão na carga é igual a E .

O circuito equivalente dessa etapa pode ser visto na Figura 18 e sua duração é dada por:

$$\Delta t_{4-5} = D(t) \cdot T_s - \Delta t_{1-4} \quad (1.51)$$

Onde Δt_{1-4} é a soma do tempo das etapas 2, 3 e 4.

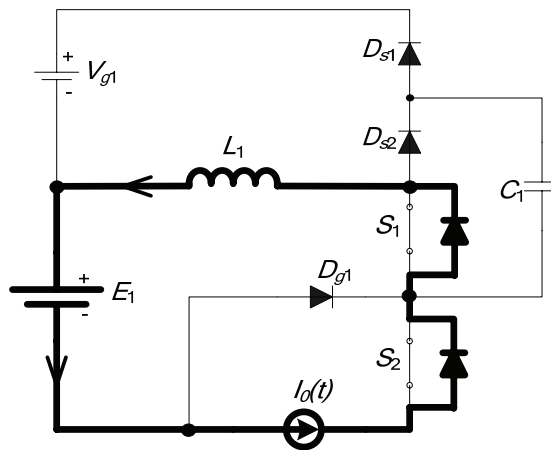


Figura 18 – Quinta etapa do quarto quadrante de operação

ETAPA 6 ($t_5 - t_6$)

Essa etapa se inicia no instante t_5 , quando o interruptor S_1 é aberto e o S_3 é fechado.

As condições iniciais dessa etapa são:

$$\text{C.I.} \begin{cases} i_{L1}(t_5) = I_o(t) \\ v_{C1}(t_5) = 0V \end{cases} \quad (1.52)$$

A Figura 19 apresenta o circuito equivalente dessa etapa. Nela, a tensão no capacitor não se altera e o indutor fica submetido à tensão E . A corrente de carga que excede a corrente de L_1 circula por D_{g2} e S_3 . A etapa dura até o momento em que a corrente no indutor L_1 zera, ou seja:

$$\Delta t_{5-6} = -I_o(t) \cdot \frac{L}{E} \quad (1.53)$$

O indutor fica submetido à seguinte corrente durante essa etapa:

$$i_{L1}(t) = I_o(t) + \frac{E \cdot t}{L} \quad (1.54)$$

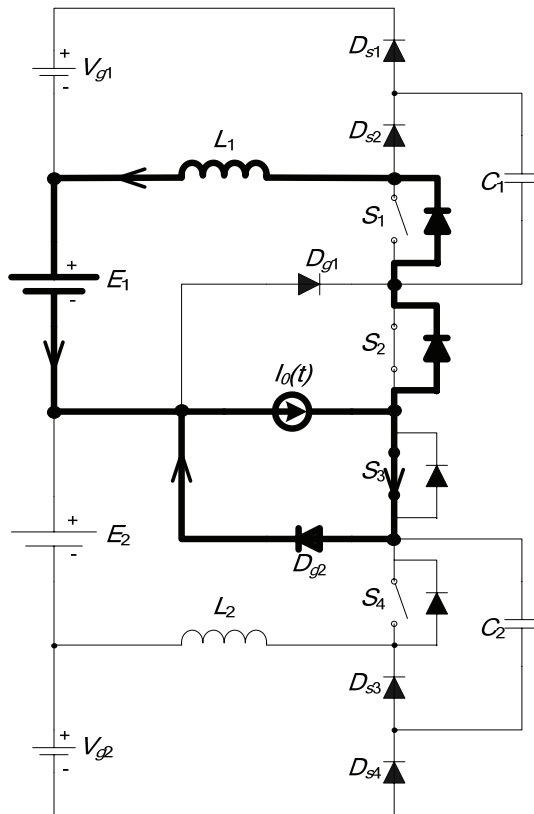


Figura 19 – Sexta etapa do quarto quadrante de operação

ETAPA 7 ($t_6 - t_7$)

Essa é uma etapa ressonante entre L_1 e C_1 , que se inicia no instante t_6 , quando a corrente em L_1 tem seu sentido invertido. Suas condições iniciais são:

$$\text{C.I.} \begin{cases} i_L(t_6) = 0A \\ v_C(t_6) = 0V \end{cases} \quad (1.55)$$

A tensão no indutor L_1 inicia em E e diminui até $-V_g$. A corrente de carga circula toda por D_{g2} , enquanto a corrente de L_1 circula por E_1 , D_{g2} , S_2 , S_3 , C_1 e D_{s2} , carregando C_1 até a tensão de $E+V_g$.

As condições finais são dadas pela equação 1.56.

$$\text{C.F.} \begin{cases} i_{L1}(t_7) = I_{L7} \\ v_{C1}(t_7) = E + V_g \end{cases} \quad (1.56)$$

O circuito equivalente dessa etapa pode ser visto na Figura 20.

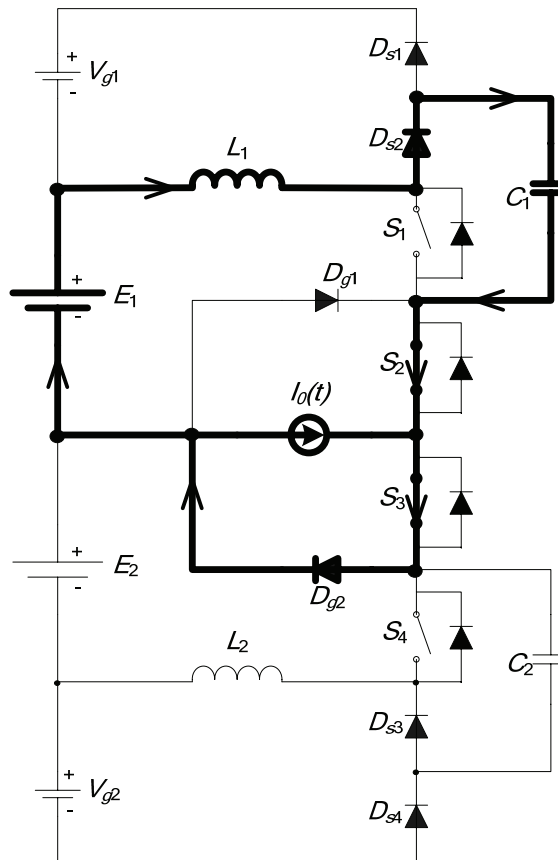


Figura 20 – Sétima etapa do quarto quadrante de operação

Desse circuito obtêm-se as seguintes equações:

$$E = v_{C1}(t) + L \frac{di_{L1}(t)}{dt} \quad (1.57)$$

$$i_{L1}(t) = C \frac{dv_{C1}(t)}{dt} \quad (1.58)$$

Resolvendo essas equações através da utilização da transformada de Laplace, obtém-se:

$$v_{C1}(t) = E \cdot [1 - \cos(\omega_0 t)] \quad (1.59)$$

$$i_{L1}(t) = \frac{E}{Z} \sin(\omega_0 t) \quad (1.60)$$

A etapa finda quando a tensão no capacitor C_1 chega a $E+V_g$, resultando em:

$$\Delta t_{6-7} = \frac{a \cos(-q)}{\omega_0} \quad (1.61)$$

Substituindo essa última equação na equação da corrente, obtém-se a corrente no indutor L_1 no final dessa etapa.

$$i_{L1}(\Delta t_{6-7}) = I_{L7} = \frac{E}{Z} \sin(\text{acos}(-q)) \quad (1.62)$$

Durante essa etapa atinge-se um pico de corrente no indutor L_1 que pode ser relativamente maior que a corrente no final dessa etapa. O momento desse pico pode ser calculado derivando-se a equação da corrente no indutor e igualando-se a equação resultante a zero, ou seja:

$$t_{pk7} = \frac{\pi}{2\omega_0} \quad (1.63)$$

E a corrente de pico no indutor é:

$$I_{Lpk7} = \frac{E}{Z} \quad (1.64)$$

ETAPA 8 ($t_7 - T_S$)

A etapa 8 se inicia no instante t_7 , quando a tensão no capacitor C_1 atinge $E+V_g$ e no indutor atinge $-V_g$. As condições iniciais dessa etapa são:

$$\text{C.I.} \begin{cases} i_{L1}(0) = I_{L7} \\ v_{C1}(0) = E + V_g \end{cases} \quad (1.65)$$

O circuito equivalente dessa etapa pode ser visto na Figura 21. Nessa etapa, a tensão no capacitor C_1 não se altera e o indutor L_1 fica submetido à tensão $-V_g$. A corrente de carga circula em roda livre por D_{g2} e S_3 . Através de D_{s1} e D_{s2} , o indutor L_1 descarrega sua energia em V_{g1} .

A etapa dura até o momento em que a corrente no indutor L_1 se extingue, ou seja:

$$\Delta t_{7-TS} = I_{L7} \cdot \frac{L}{V_g} = \frac{E}{Z} \sin(\text{acos}(-q)) \cdot \frac{L}{V_g} = \frac{\sin(\text{acos}(-q))}{\omega_0 \cdot q} \quad (1.66)$$

O indutor L_1 fica submetido à seguinte corrente durante essa etapa:

$$i_{L1}(t) = I_{L7} - \frac{V_g \cdot t}{L} \quad (1.67)$$

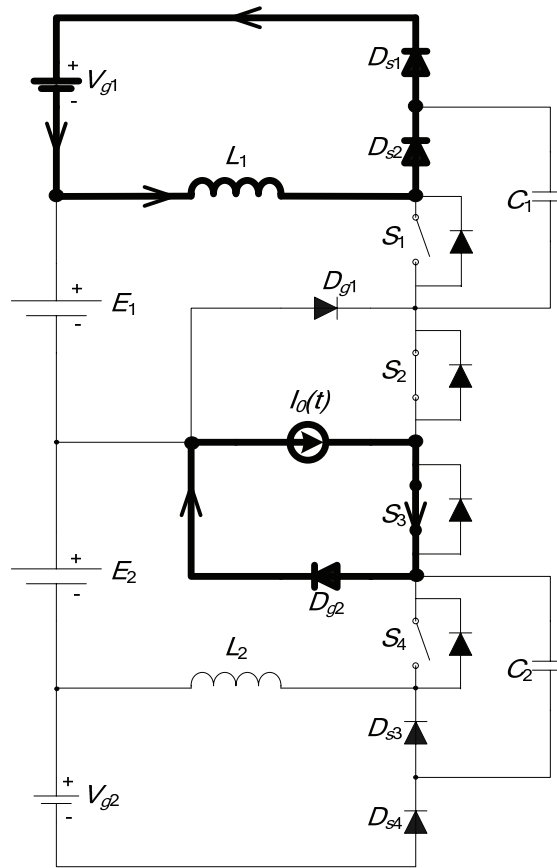


Figura 21 – Oitava etapa do quarto quadrante de operação

FORMAS DE ONDA

Na Figura 22 estão representadas as principais formas de onda dessa região de operação.

Durante todas as etapas dessa região, os diodos D_{s3} , D_{s4} , D_{g1} , o indutor L_2 , o interruptor S_4 e as fontes E_2 e V_{g2} apresentam corrente nula. A tensão na carga é sempre igual à tensão no interruptor S_3 e a tensão reversa do diodo D_{g1} .

Ainda permanecem inalteradas durante todas as etapas, as tensões nos seguintes elementos: diodo D_{g2} e interruptor S_2 com tensão nula, interruptor S_4 com tensão igual a E , capacitor C_2 com tensão igual a $E + V_g$ e o diodo D_{s3} com tensão igual a $-V_g$.

A corrente em D_{g2} é idêntica a S_3 , e a corrente em E_1 é igual a S_2 .

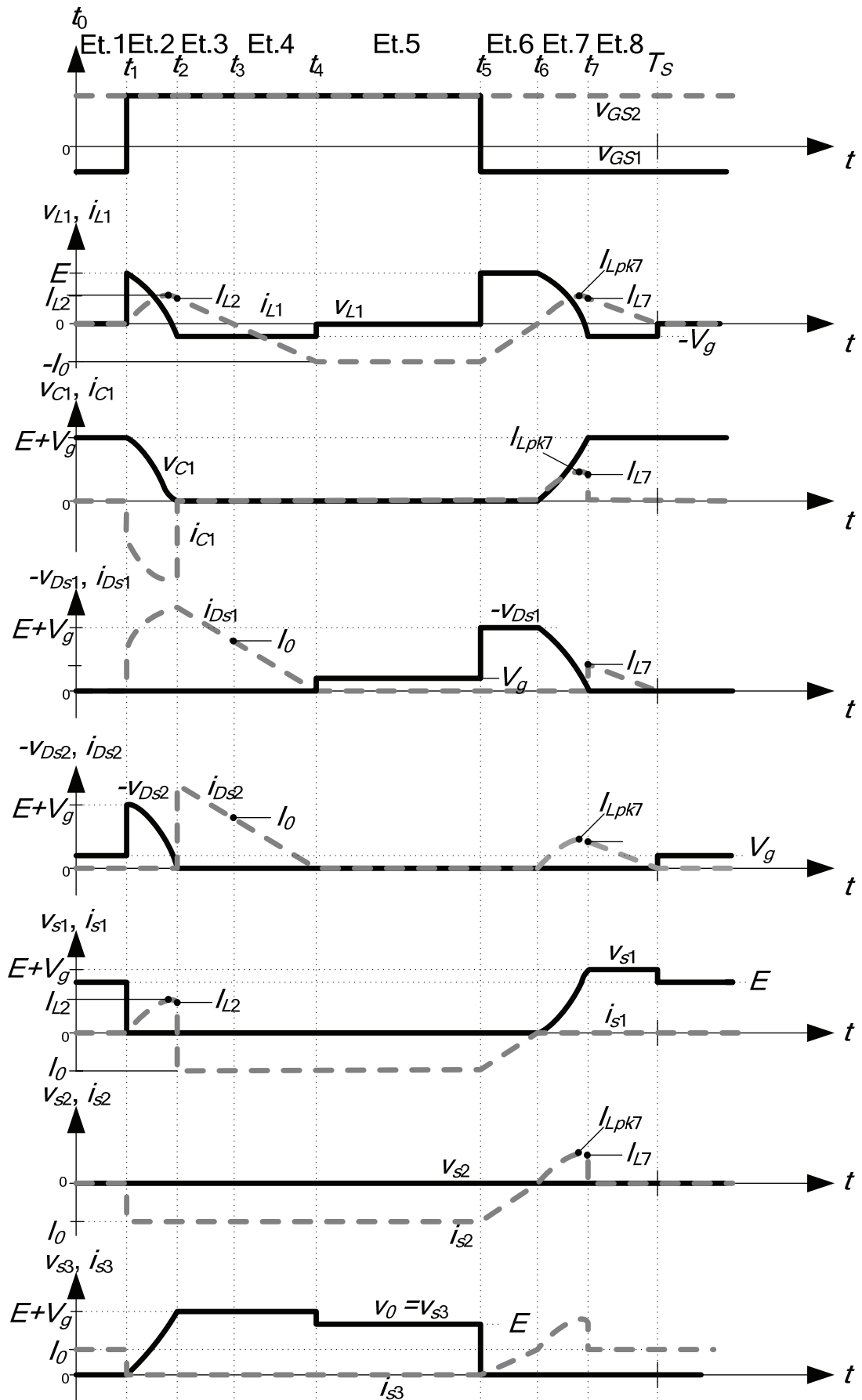


Figura 22 – Formas de onda do quarto quadrante de operação

1.2 ANÁLISE QUANTITATIVA

Esta seção contém as equações dos esforços de corrente sobre os componentes do inversor no primeiro e no quarto quadrantes de operação. Nesta análise, $I_0(t)$ será considerado constante. Isto é possível, pois, devido à alta frequência de comutação, dentro de um período de comutação essa corrente permanece quase inalterada.

1.2.1 Esforços nos componentes: primeiro quadrante

As integrais mostradas abaixo foram resolvidas apenas numericamente com o auxílio do programa Mathcad. Nas equações abaixo, o índice $_{mi}$ significa média instantânea e é a média da variável em um ciclo de comutação, e o índice $_{ei}$ é o valor eficaz instantâneo da variável.

ESFORÇOS DE CORRENTE NO INDUTOR

$$I_{Lmi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \left(\frac{E \cdot t}{L} \right) dt + \int_0^{\Delta t_{2-3}} \left[I_0 + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right] dt + \int_0^{\Delta t_{3-4}} \left[I_{L3} - V_g \cdot \frac{t}{L} \right] dt + \int_0^{\Delta t_{4-5}} I_0 dt + \int_0^{\Delta t_{5-6}} \left[I_0 \cdot \cos(\omega_0 t) + \frac{E}{Z} \text{sen}(\omega_0 t) \right] dt + \int_0^{\Delta t_{6-TS}} \left[I_{L6} - \frac{V_g \cdot t}{L} \right] dt \right\} \quad (1.68)$$

$$I_{Lei} = \left\{ \frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \left(\frac{E \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{2-3}} \left[I_0 + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right]^2 dt + \int_0^{\Delta t_{3-4}} \left[I_{L3} - V_g \cdot \frac{t}{L} \right]^2 dt + \int_0^{\Delta t_{4-5}} (I_0)^2 dt + \int_0^{\Delta t_{5-6}} \left[I_0 \cdot \cos(\omega_0 t) + \frac{E}{Z} \text{sen}(\omega_0 t) \right]^2 dt + \int_0^{\Delta t_{6-TS}} \left(I_{L6} - \frac{V_g \cdot t}{L} \right)^2 dt \right\} \right\}^{\frac{1}{2}} \quad (1.69)$$

ESFORÇOS DE CORRENTE NO CAPACITOR DO SNUBBER

$$I_{Cmi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{2-3}} -\frac{E}{Z} \cdot \text{sen}(\omega_0 t) dt + \int_0^{\Delta t_{5-6}} I_0 \cdot \cos(\omega_0 t) + \frac{E}{Z} \text{sen}(\omega_0 t) dt \right\} \quad (1.70)$$

$$I_{Cei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{2-3}} \left[-\frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right]^2 dt + \int_0^{\Delta t_{5-6}} \left[I_0 \cdot \cos(\omega_0 t) + \frac{E}{Z} \text{sen}(\omega_0 t) \right]^2 dt \right\}} \quad (1.71)$$

ESFORÇOS DE CORRENTE NO INTERRUPTOR S_1

$$I_{S1mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \left(\frac{E \cdot t}{L} \right) dt + \int_0^{\Delta t_{2-3}} \left[I_0 + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right] dt + \int_0^{\Delta t_{3-5}} I_0 dt \right\} \quad (1.72)$$

$$I_{S1ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \left(\frac{E \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{2-3}} \left[I_0 + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right]^2 dt + \int_0^{\Delta t_{3-5}} I_0^2 dt \right\}} \quad (1.73)$$

ESFORÇOS DE CORRENTE NO INTERRUPTOR S_2

$$I_{S2mi} = \frac{1}{T_s} \left\{ \int_0^{t_s} I_o dt + \int_0^{\Delta t_{5-6}} \left[I_0 \cdot \cos(\omega_0 t) + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right] dt + \int_{t_6}^{T_s} I_0 dt \right\} \quad (1.74)$$

$$I_{S2ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{t_s} I_o^2 dt + \int_0^{\Delta t_{5-6}} \left[I_0 \cdot \cos(\omega_0 t) + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right]^2 dt + \int_{t_6}^{T_s} I_0^2 dt \right\}} \quad (1.75)$$

ESFORÇOS DE CORRENTE NO DIODO GRAMPEADOR D_{G1}

$$I_{Dg1mi} = \frac{1}{T_s} \left\{ \int_0^{t_1} I_o dt + \int_0^{\Delta t_{1-2}} \left[I_0 + \frac{E \cdot t}{L} \right] dt + \int_{t_6}^{T_s} I_0 dt \right\} \quad (1.76)$$

$$I_{Dg1ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{t_1} I_o^2 dt + \int_0^{\Delta t_{1-2}} \left[I_0 + \frac{E \cdot t}{L} \right]^2 dt + \int_{t_6}^{T_s} I_0^2 dt \right\}} \quad (1.77)$$

ESFORÇOS DE CORRENTE NO DIODO GRAMPEADOR D_{G2}

$$I_{Dg2mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{5-6}} I_o \cdot (\cos(\omega_0 t) - 1) + \frac{E \cdot \text{sen}(\omega_0 t)}{Z} dt \right\} \quad (1.78)$$

$$I_{Dg2ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{5-6}} \left(I_o \cdot (\cos(\omega_0 t) - 1) + \frac{E \cdot \text{sen}(\omega_0 t)}{Z} \right)^2 dt \right\}} \quad (1.79)$$

ESFORÇOS DE CORRENTE NO DIODO DO $SNUBBER$ D_{S1}

$$I_{DS1mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{2-3}} \frac{E \cdot \text{sen}(\omega_0 t)}{Z} dt + \int_0^{\Delta t_{3-4}} I_{L3} - I_0 - \frac{V_g \cdot t}{L} dt + \int_0^{\Delta t_{6-TS}} I_{L6} - \frac{V_g \cdot t}{L} dt \right\} \quad (1.80)$$

$$I_{DS1ei} = \left\{ \frac{1}{T_s} \left[\int_0^{\Delta t_{2-3}} \left(\frac{E \cdot \sin(\omega_0 t)}{Z} \right)^2 dt + \int_0^{\Delta t_{3-4}} \left(I_{L3} - I_0 - \frac{V_g \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{6-TS}} \left(I_{L6} - \frac{V_g \cdot t}{L} \right)^2 dt \right] \right\}^{\frac{1}{2}} \quad (1.81)$$

ESFORÇOS DE CORRENTE NO DIODO DO *SNUBBER* D_{S2}

$$I_{DS2mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{3-4}} I_{L3} - I_0 - \frac{V_g \cdot t}{L} dt + \int_0^{\Delta t_{5-6}} I_0 \cdot \cos(\omega_0 t) \frac{E \cdot \sin(\omega_0 t)}{Z} dt + \int_0^{\Delta t_{6-TS}} I_{L6} - \frac{V_g \cdot t}{L} dt \right\} \quad (1.82)$$

$$I_{DS2ei} = \left\{ \frac{1}{T_s} \left[\int_0^{\Delta t_{3-4}} \left(I_{L3} - I_0 - \frac{V_g \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{5-6}} \left(I_0 \cdot \cos(\omega_0 t) \frac{E \cdot \sin(\omega_0 t)}{Z} \right)^2 dt + \int_0^{\Delta t_{6-TS}} \left(I_{L6} - \frac{V_g \cdot t}{L} \right)^2 dt \right] \right\}^{\frac{1}{2}} \quad (1.83)$$

ESFORÇOS DE CORRENTE NO INTERRUPTOR S_3

Neste quadrante, os esforços no interruptor S_3 são iguais ao diodo de grampeamento D_{g2} .

ESFORÇOS DE CORRENTE NA FONTE V_{G1}

Analisando apenas a corrente advinda do inversor, a fonte V_{g1} tem os mesmos esforços de corrente do que o diodo D_{S1} . Os esforços de corrente devido à regeneração da energia serão tratados no capítulo dedicado ao conversor responsável pela regeneração da energia.

ESFORÇOS NOS DIODOS INTRÍNSECOS DOS INTERRUPTORES

Neste quadrante não há circulação de corrente nos diodos dos interruptores.

ESFORÇOS NA FONTE E_1

$$I_{E1mi} = \frac{1}{T_s} \left[\int_0^{\Delta t_{1-2}} E \cdot \frac{t}{L} dt + \int_0^{\Delta t_{2-5}} I_0 dt + \int_0^{\Delta t_{5-6}} I_0 \cdot \cos(\omega_0 t) - \frac{E}{Z} \cdot \sin(\omega_0 t) dt \right] \quad (1.84)$$

$$I_{E1ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \left(E \cdot \frac{t}{L} \right)^2 dt + \int_0^{\Delta t_{2-5}} I_0^2 dt + \int_0^{\Delta t_{5-6}} \left[I_0 \cdot \cos(\omega_0 t) - \frac{E}{Z} \cdot \sin(\omega_0 t) \right]^2 dt \right\}} \quad (1.85)$$

1.2.2 Esforços nos componentes: Quarto quadrante

Assim como no primeiro quadrante, a corrente de carga é considerada constante em um ciclo de comutação.

ESFORÇOS DE CORRENTE NO INDUTOR L_1

$$\begin{aligned} I_{Lmi} = \frac{1}{T_s} & \left\{ \int_0^{\Delta t_{1-2}} I_0 \cdot [1 - \cos(\omega_0 t)] + \frac{E}{Z} \cdot \sin(\omega_0 t) dt + \int_0^{\Delta t_{2-3}} I_{L2} - V_g \cdot \frac{t}{L} dt + \right. \\ & \int_0^{\Delta t_{3-4}} \left(-V_g \cdot \frac{t}{L} \right) dt + \int_0^{\Delta t_{4-5}} I_0 dt + \int_0^{\Delta t_{5-6}} \left[I_0 + \frac{E}{Z} \cdot t \right] dt + \int_0^{\Delta t_{6-7}} \frac{E}{Z} \sin(\omega_0 t) + \\ & \left. \int_0^{\Delta t_{7-TS}} I_{L7} - \frac{V_g \cdot t}{L} dt \right\} \end{aligned} \quad (1.86)$$

$$\begin{aligned} I_{Lei} = \frac{1}{T_s} & \left\{ \int_0^{\Delta t_{1-2}} \left\{ I_0 \cdot [1 - \cos(\omega_0 t)] + \frac{E}{Z} \cdot \sin(\omega_0 t) \right\}^2 dt + \int_0^{\Delta t_{2-3}} \left(I_{L2} - V_g \cdot \frac{t}{L} \right)^2 dt \right. \\ & + \int_0^{\Delta t_{3-4}} \left(V_g \cdot \frac{t}{L} \right)^2 dt + \int_0^{\Delta t_{4-5}} I_0^2 dt + \int_0^{\Delta t_{5-6}} \left[I_0 + \frac{E}{Z} \cdot t \right]^2 dt + \int_0^{\Delta t_{6-7}} \left[\frac{E}{Z} \sin(\omega_0 t) \right]^2 dt \\ & \left. + \int_0^{\Delta t_{7-TS}} \left(I_{L7} - \frac{V_g \cdot t}{L} \right)^2 dt \right\}^{\frac{1}{2}} \end{aligned} \quad (1.87)$$

ESFORÇOS DE CORRENTE NO CAPACITOR DO *SNUBBER*

$$I_{Cmi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{5-6}} \frac{E}{Z} \sin(\omega_0 t) - I_0 \cdot \cos(\omega_0 t) dt + \int_0^{\Delta t_{6-7}} \left[-\frac{E}{Z} \cdot \sin(\omega_0 t) \right] dt \right\} \quad (1.88)$$

$$I_{Cei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{5-6}} \left[\frac{E}{Z} \sin(\omega_0 t) - I_0 \cdot \cos(\omega_0 t) \right]^2 dt + \int_0^{\Delta t_{6-7}} \left[-\frac{E}{Z} \cdot \sin(\omega_0 t) \right]^2 dt \right\}} \quad (1.89)$$

ESFORÇOS DE CORRENTE NO INTERRUPTOR S_1

$$I_{S1mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} I_0 \cdot [1 - \cos(\omega_0 t)] + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) dt \right\} \quad (1.90)$$

$$I_{S1ei} = \sqrt{\frac{1}{T_s} \int_0^{\Delta t_{1-2}} \left\{ I_0 \cdot [1 - \cos(\omega_0 t)] + \frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right\}^2 dt} \quad (1.91)$$

ESFORÇOS DE CORRENTE NO INTERRUPTOR S_2

$$I_{S2mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{6-7}} \frac{E}{Z} \cdot \text{sen}(\omega_0 t) dt \right\} \quad (1.92)$$

$$I_{S2ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{6-7}} \left[\frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right]^2 dt \right\}} \quad (1.93)$$

ESFORÇOS DE CORRENTE NO DIODO GRAMPEADOR D_{G2}

$$I_{Dg2mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{0-2}} -I_0 dt + \int_0^{\Delta t_{5-6}} E \cdot \frac{t}{L} dt + \int_0^{\Delta t_{6-7}} \frac{E \cdot \text{sen}(\omega_0 t)}{Z} - I_o dt + \int_{t_7}^{T_s} -I_0 dt \right\} \quad (1.94)$$

$$I_{Dg2ei} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{\Delta t_{0-2}} I_0^2 dt + \int_0^{\Delta t_{5-6}} \left(E \cdot \frac{t}{L} \right)^2 dt + \int_0^{\Delta t_{6-7}} \left[\frac{E \cdot \text{sen}(\omega_0 t)}{Z} - I_o \right]^2 dt + \int_{t_7}^{T_s} I_0^2 dt \right\}} \quad (1.95)$$

ESFORÇOS DE CORRENTE NO DIODO GRAMPEADOR D_{G1}

Neste quadrante não há circulação de corrente neste diodo neste quadrante.

ESFORÇOS DE CORRENTE NO DIODO DO $SNUBBER$ D_{S1}

$$I_{DS1mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \frac{E \cdot \text{sen}(\omega_0 t)}{Z} - I_0 \cdot \cos(\omega_0 t) dt + \int_0^{\Delta t_{2-3}} I_{L2} - I_0 - \frac{V_g \cdot t}{L} dt + \right. \\ \left. \int_0^{\Delta t_{3-4}} -I_0 - \frac{V_g \cdot t}{L} dt + \int_0^{\Delta t_{7-TS}} I_{L7} - \frac{V_g \cdot t}{L} dt \right\} \quad (1.96)$$

$$I_{DS1ei} = \left\{ \frac{1}{T_s} \left\{ \int_0^{\Delta t_{1-2}} \left[\frac{E \cdot \sin(\omega_0 t)}{Z} - I_0 \cdot \cos(\omega_0 t) \right]^2 dt + \int_0^{\Delta t_{2-3}} \left(I_{L2} - I_0 - \frac{V_g \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{3-4}} \left(-I_0 - \frac{V_g \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{7-TS}} \left(I_{L7} - \frac{V_g \cdot t}{L} \right)^2 dt \right\} \right\}^{\frac{1}{2}} \quad (1.97)$$

ESFORÇOS DE CORRENTE NO DIODO DO *SNUBBER* D_{S2}

$$I_{DS2mi} = \frac{1}{T_s} \left\{ \int_0^{\Delta t_{2-3}} I_{L2} - I_0 - \frac{V_g \cdot t}{L} dt + \int_0^{\Delta t_{3-4}} -I_0 - \frac{V_g \cdot t}{L} dt + \int_0^{\Delta t_{6-7}} \frac{E \cdot \sin(\omega_0 t)}{Z} dt + \int_0^{\Delta t_{7-TS}} I_{L7} - \frac{V_g \cdot t}{L} dt \right\} \quad (1.98)$$

$$I_{DS2ei} = \left\{ \frac{1}{T_s} \left\{ \int_0^{\Delta t_{2-3}} \left(I_{L2} - I_0 - \frac{V_g \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{3-4}} \left(-I_0 - \frac{V_g \cdot t}{L} \right)^2 dt + \int_0^{\Delta t_{6-7}} \left[\frac{E \cdot \sin(\omega_0 t)}{Z} \right]^2 dt + \int_0^{\Delta t_{7-TS}} \left(I_{L7} - \frac{V_g \cdot t}{L} \right)^2 dt \right\} \right\}^{\frac{1}{2}} \quad (1.99)$$

ESFORÇOS DE CORRENTE NA FONTE V_{G1}

Analisando apenas a corrente advinda do inversor, a fonte V_{G1} tem os mesmos esforços de corrente do que o diodo D_{S1} . Os esforços de corrente devido à regeneração da energia serão tratados no capítulo dedicado ao conversor responsável pela regeneração da energia.

ESFORÇOS DE CORRENTE NO INTERRUPTOR S_3

Neste quadrante, os esforços no interruptor S_3 são iguais aos do diodo de grameamento D_{g2} .

ESFORÇOS NO DIODO INTRÍNSECO DO INTERRUPTOR S_1

$$I_{S1Dmi} = \frac{1}{T_s} \cdot \left(\int_0^{\Delta t_{2-5}} -I_0 dt + \int_0^{\Delta t_{5-6}} E \cdot \frac{t}{L} dt \right) \quad (1.99)$$

$$I_{S1Dei} = \sqrt{\frac{1}{T_S} \cdot \left[\int_0^{\Delta t_{2-5}} I_0^2 dt + \int_0^{\Delta t_{5-6}} \left(E \cdot \frac{t}{L} \right)^2 dt \right]} \quad (1.100)$$

ESFORÇOS NO DIODO INTRÍNSECO DO INTERRUPTOR S_2

$$I_{S2Dmi} = \frac{1}{T_S} \cdot \left(\int_0^{\Delta t_{1-5}} -I_0 dt + \int_0^{\Delta t_{5-6}} -I_0 - E \cdot \frac{t}{L} dt \right) \quad (1.101)$$

$$I_{S2Dei} = \sqrt{\frac{1}{T_S} \cdot \left[\int_0^{\Delta t_{1-5}} I_0^2 dt + \int_0^{\Delta t_{5-6}} \left(I_0 + E \cdot \frac{t}{L} \right)^2 dt \right]} \quad (1.102)$$

ESFORÇOS NA FONTE E_1

$$I_{E1mi} = \frac{1}{T_S} \left[\int_0^{\Delta t_{1-5}} I_0 dt + \int_0^{\Delta t_{5-6}} I_0 + E \cdot \frac{t}{L} dt + \int_0^{\Delta t_{6-7}} \frac{E}{Z} \cdot \text{sen}(\omega_0 t) dt \right] \quad (1.103)$$

$$I_{E1Dei} = \sqrt{\frac{1}{T_S} \left\{ \int_0^{\Delta t_{1-5}} I_0^2 dt + \int_0^{\Delta t_{5-6}} \left(I_0 + E \cdot \frac{t}{L} \right)^2 dt + \int_0^{\Delta t_{6-7}} \left[\frac{E}{Z} \cdot \text{sen}(\omega_0 t) \right]^2 dt \right\}} \quad (1.104)$$

1.2.3 Esforços nos componentes em um ciclo da corrente de carga

Para um ciclo de rede, a corrente na carga não pode mais ser considerada constante. Para estes cálculos, essa corrente é considerada senoidal e defasada da tensão, conforme equação 1.105.

$$I_0(t) \rightarrow i_0(t) = I_{0pk} \cdot \text{sen}(\omega_r t + \theta) \quad (1.105)$$

Onde:

$$\theta - \text{ângulo de defasagem entre corrente e tensão} \quad (1.106)$$

$$\omega_r - \text{frequência angular da corrente na carga} \quad (1.107)$$

$$I_{0pk} - \text{valor de pico da corrente na carga} \quad (1.108)$$

Os esforços de corrente em um ciclo de rede são calculados através da integração das equações dos esforços em um período de comutação, com intervalo de integração igual ao correspondente ao tempo que o conversor opera no quadrante.

$$I_{X-med} = \frac{1}{2\pi} \left(\int_0^{\pi-\theta} I_{Xmi-q1} d\omega_r t + \int_{-\theta}^0 I_{Xmi-q4} d\omega_r t \right) \quad (1.109)$$

$$I_{X-ef} = \sqrt{\frac{1}{2\pi} \left[\int_0^{\pi-\theta} (I_{Xe1-q1})^2 d\omega_r t + \int_{-\theta}^0 (I_{Xe1-q4})^2 d\omega_r t \right]} \quad (1.110)$$

No caso dos diodos de grampeamento e dos interruptores centrais S_2 e S_3 , há circulação de corrente sobre eles nos quatro quadrantes, de forma que os esforços de corrente sobre eles são multiplicados por dois no caso da corrente média e por $\sqrt{2}$ no caso do valor eficaz.

1.3 METODOLOGIA DE PROJETO

A seguir serão expostos alguns passos que devem ser seguidos para projetar um conversor NPCu.

Inicialmente, deverão ser especificadas as condições nominais de operação e algumas condições limites do conversor:

P_0 – Potência de carga

V_0 – Tensão eficaz na carga

I_{0pk} – Corrente de pico de carga

E – Tensão de barramento

f_s – Frequência de comutação.

f_0 – Frequência da tensão na carga.

ΔI_{L0} – Máxima ondulação de corrente no indutor do filtro de saída

f_{s0} – Frequência de corte do filtro de saída

V_g – Tensão de grampeamento

Máxima sobrecorrente no interruptor/indutor

$\frac{dV_s}{dt} max$ - Máxima derivada de tensão nos interruptores

$\frac{dI_s}{dt} max$ - Máxima derivada de corrente nos interruptores

1.3.1 Cálculo do capacitor $C_{1,2}$ do *snubber*

A primeira equação que deve ser obedecida para o projeto do capacitor C é da máxima derivada de tensão, considerando-se a corrente no indutor L igual à máxima corrente de carga:

$$C_{min} = \frac{I_{0pk}}{\frac{dV_s}{dt} \max} \quad (1.111)$$

1.3.2 Cálculo do indutor $L_{1,2}$ do *snubber*

Assim como o projeto do capacitor, o indutor deve ter um valor mínimo para limitar a derivada de corrente no interruptor:

$$L_{min} = \frac{E}{\frac{dI_s}{dt} \max} \quad (1.112)$$

Além disso, o indutor limita a corrente de pico que circulará pelos interruptores principais. Quando não há defasagem entre tensão e corrente, essa corrente é dada por:

$$I_{Lmax} = I_{0pk} + \frac{E}{Z} \quad (1.113)$$

1.3.3 Escolha de interruptores e diodos

Com base nos valores mínimos de capacitor e indutor, calculam-se os esforços de corrente sobre os semicondutores para que se possa fazer a escolha deles.

Utilizando os modelos de simulação desses semicondutores escolhidos, devem ser feitas simulações para otimizar os valores de C e L , tendo em vista a diminuição das perdas do circuito, tanto por condução quanto por comutação. O aumento do capacitor C diminui as perdas nos interruptores principais durante o bloqueio, mas aumenta os esforços de corrente em todo o circuito e também os picos de corrente.

1.3.4 Cálculo do capacitor C_g

Após definir os valores do indutor e do capacitor, através de simulação é possível obter a potência recebida pelo capacitor C_g . Sabendo-se esse valor, é possível calcular o valor de C_g , que deve ser alto suficiente para que sua tensão não sofra grande alteração durante as etapas de funcionamento do circuito. Esse valor é dado pela equação abaixo:

$$C_g \geq \frac{P_g}{2 \cdot f_o \cdot V_g \cdot \Delta V_g} \quad (1.114)$$

1.3.5 Cálculo do resistor R_g

Para a operação com *snubber* dissipativo é necessário calcular o resistor que vai dissipar a energia acumulada em C_g . Esse resistor pode ser calculado através da equação 1.115.

$$R_g = \frac{V_g^2}{P_g} \quad (1.115)$$

1.3.6 Projeto do filtro de saída

O projeto do filtro de saída deve ser feito para limitar as oscilações de tensão e corrente na carga. Na metodologia exposta, baseada em [33], é estipulado um limite de oscilação da corrente no indutor do filtro e a frequência de corte do filtro, como segue abaixo.

$$L_f = \frac{E}{\Delta I_{L0} \cdot f_s} \quad (1.116)$$

$$C_f = \frac{1}{(2 \cdot \pi \cdot f_{s0})^2 \cdot L_f} \quad (1.117)$$

1.4 PROJETO DO INVERSOR

O conversor deverá seguir as seguintes especificações:

$$P_0 - 1,5 \text{ kW}$$

$$V_0 - 127 \text{ V a } 264 \text{ V}$$

$$I_{0pk} - 16,7 \text{ A}$$

$$E - 400 \text{ V}$$

$$f_s - 200 \text{ kHz}$$

$$f_0 - 60 \text{ Hz}$$

$$\Delta I_{L0} - 25 \%$$

$$f_{s0} - 3,2 \text{ kHz}$$

$$\Delta V_g - 10 \%$$

$$V_g - 40 \text{ V}$$

$$\text{Máxima corrente no interruptor/indutor} - 2 \cdot I_{0pk}$$

$$\frac{dV_s}{dt} \text{max} - 4000 \text{ V}/\mu\text{s}$$

$$\frac{dI_s}{dt} \text{max} - 200 \text{ A}/\mu\text{s}$$

Foi escolhida uma frequência de comutação relativamente alta. Essa escolha foi feita, pois os semicondutores utilizados apresentam boas características de comutação e a utilização de frequências de comutação mais baixas não justificariam a utilização de *snubber* nesse conversor.

A frequência de corte do filtro de saída poderia ser maior. A escolha por um valor tão baixo dessa frequência foi feito devido a problemas na implementação do controle e por disponibilidade de indutores.

As derivadas de tensão e corrente foram estipuladas levando-se em consideração os tempos de comutação dos interruptores escolhidos (IRGP50B60PD1) e fazendo com que o tempo de elevação da tensão e da corrente fossem cerca de oito vezes e seis vezes maior, respectivamente. Os tempos de comutação do interruptor foram obtidos através do *datasheet* do fabricante.

1.4.1 Escolha dos interruptores e diodos

Segundo as equações 1.111 e 1.112, os valores mínimos de capacitância e indutância são, respectivamente, 4,2 nF e 2 μ H. Utilizando esses valores de componentes podem-se calcular os esforços de corrente a que estarão submetidos interruptores e diodos. Baseado nesses esforços de corrente foi escolhido o IGBT IRGP50B60PD1 e o diodo HFA15TB60. As principais características desses componentes estão apresentadas nas tabelas 1 e 2.

Tabela 1 – Principais características do diodo HFA15TB60

Máxima Tensão Reversa	600 V
Queda de tensão direta @ 15A e 25°C	1,7 V
Máxima Corrente Média Direta	15 A
Pico Repetitivo de Corrente Máximo	60 A
Resistência Térmica Junção-Cápsula	0,5 °C/W
Máxima Temperatura de Junção	150 °C
Tempo de Recuperação Reversa	80 ns

Tabela 2 – Principais características do IGBT IRGP50B60PD1

Máxima Tensão Coletor Emissor	600 V
Máxima Corrente Contínua no Coletor	45 A
Máxima Corrente Pulsada	150 A
Resistência Térmica Junção-Cápsula	0,32 °C/W
Tensão de Saturação Emissor-Coletor @ 125°C	2,6 V

1.4.2 Escolha do capacitor $C_{1,2}$ e do indutor $L_{1,2}$ do *snubber*

Por simulação, fez-se um estudo de como as perdas nos interruptores se comportavam com a variação dos valores desses componentes. Observou-se que o aumento do capacitor do *snubber* resulta num aumento das correntes através dos componentes do circuito, elevando as perdas totais em praticamente todos os componentes. Por esse motivo, optou-se por utilizar o menor capacitor disponível que se enquadra no requisito de 4,2 nF de capacitância mínima, resultando na utilização de um capacitor de 4,7 nF.

A análise dos impactos do aumento do indutor no circuito é mais complexa. Um de seus efeitos é a diminuição dos picos de corrente nos semicondutores e nos capacitores do *snubber*. As corrente eficazes sobre os componentes do circuito diminuem até certo valor de indutância, passando a aumentar depois disso. A indutância que minimiza o esforço de corrente eficaz varia de acordo com o componente que se está analisando. Foi escolhido um indutor de 5 μ H, pois esse valor de indutor resulta em esforços de corrente eficaz próximo aos mínimos para diversos componentes do circuito.

O Cálculo físico do indutor L encontra-se no apêndice A.

Os resultados dos cálculos de esforços de corrente são mostrados na Tabela 3.

Tabela 3 - Resultados de simulação e teóricos para os esforços de corrente

Componente	Corrente (A)	Componente	Corrente (A)
I_{S1-ef}	5,74	I_{D2-ef}	3,57
I_{S1-med}	2,104	I_{D2-med}	1,529
I_{S2-ef}	8,73	I_{D3-ef}	3,54
I_{S2-med}	5,296	I_{D3-med}	1,491
I_{S3-ef}	8,448	I_{D4-ef}	3,531
I_{S3-med}	5,362	I_{D4-med}	1,488
I_{S4-ef}	5,803	I_{L1-ef}	8,15
I_{S4-med}	2,14	I_{L1-med}	4,5
I_{D1-ef}	3,507	I_{L2-ef}	8,17
I_{D1-med}	1,486	I_{L2-med}	4,498
I_{E1-ef}	5,422	I_{C1-ef}	2,143
I_{E1-med}	2,104	I_{C2-ef}	2,152
I_{E2-ef}	5,491	I_{Dg2-ef}	6,395
I_{E2-med}	2,14	$I_{Dg2-med}$	3,234
I_{Dg1-ef}	6,348	$I_{Dg1-med}$	3,2

1.4.3 Escolha do capacitor C_g

Através da utilização da equação 1.114 obteve-se o valor de 3,9 mF. Mas, com o *hardware* utilizado no projeto, cada conversor de regeneração só fica ativo durante meio período de rede, possibilitando a utilização de apenas metade dessa capacitância. Por questão de disponibilidade e para suportar os esforços de corrente, optou-se pela utilização de quatro capacitores EPCOS – B41821 de 470 μ F e 50 V.

1.4.4 Escolha do filtro de saída

Através das equações 1.116 e 1.117, e tendo em vista a disponibilidade de componentes, optou-se por utilizar um indutor toroidal de 560 μ H e dois capacitores em paralelo de 2,2 μ F, modelo PHE840E da fabricante RIFA.

1.5 CONCLUSÃO

A análise qualitativa do inversor NPC com *snubber* de Undeland Modificado possibilitou o entendimento das etapas de operação do circuito. As análises do segundo e do terceiro quadrantes puderam ser suprimidas devido à simetria entre os semi braços quando operando em diferentes quadrantes.

Através da análise quantitativa pode-se calcular os esforços de corrente nos componentes do circuito. O equacionamento desses esforços se mostrou bastante complexo, sendo que sua solução algébrica foi suprimida do trabalho. A solução numérica dessas equações, com o auxílio de programa, foi o meio utilizado para se obter os esforços de corrente sobre os componentes do circuito. Esses resultados são mostrados no capítulo 4, quando são comparados com os resultados de simulação

Uma possibilidade para se criar uma metodologia de cálculo de esforços e projeto mais práticos, é a simplificação ou supressão de etapas operação. Mas para isso, é necessário um estudo que aponte os erros gerados por essas simplificações e delimite condições nas quais elas podem ser feitas.

O inversor NPC se mostrou vantajoso por apresentar metade dos esforços de tensão sobre os componentes quando comparados a um inversor clássico. Também foi possível observar a geração do terceiro nível de tensão de saída, que leva a uma série de benefícios já apresentados na introdução deste trabalho.

A utilização do *snubber* de Undeland modificado se mostrou atraente, pois, ao se acrescentar poucos componentes passivos, pode-se melhorar as condições de comutação do circuito.

2 ESTUDO DO CONVERSOR AUXILIAR PARA REGENERAÇÃO DE ENERGIA: *BUCK-BOOST* QSC-ZVS

A utilização de *snubbers* em conversores estáticos, além de trazer a diminuição de perdas nos interruptores, diminuir a geração de ruídos eletromagnéticos e reduzir sobretensões em componentes do circuito, também causa alguns efeitos indesejáveis. Um desses efeitos é o aumento da circulação de energia reativa pelo circuito, que pode levar a uma diminuição do rendimento do conversor.

Para melhorar o rendimento do conversor, acrescenta-se um circuito adicional visando regenerar a energia captada pelo *snubber*. No presente trabalho, serão utilizados dois conversores estáticos *Buck-Boost*, um para cada semibraço do conversor. Estes conversores funcionam em modo QSC/ZVS. Ambas as siglas advém do inglês. A primeira, QSC, vem das iniciais de *Quase-Square wave Converter*, que significa “conversor com onda semi quadrada” devido ao formato dos esforços de tensão sobre os componentes do conversor. A segunda sigla, ZVS, vem das iniciais de *Zero Voltage Switching*, que significa “comutação sob tensão zero” devido ao fato do interruptor ser comandada a conduzir em um momento em que ele está submetido à tensão zero. Além disso, esses conversores funcionam com razão cíclica fixa, podendo funcionar em malha aberta.

O modo como esses conversores são conectados ao inversor pode ser visto na Figura 23.

Nesse capítulo são apresentadas a análise qualitativa e quantitativa desse conversor, bem como metodologia e exemplo de projeto.

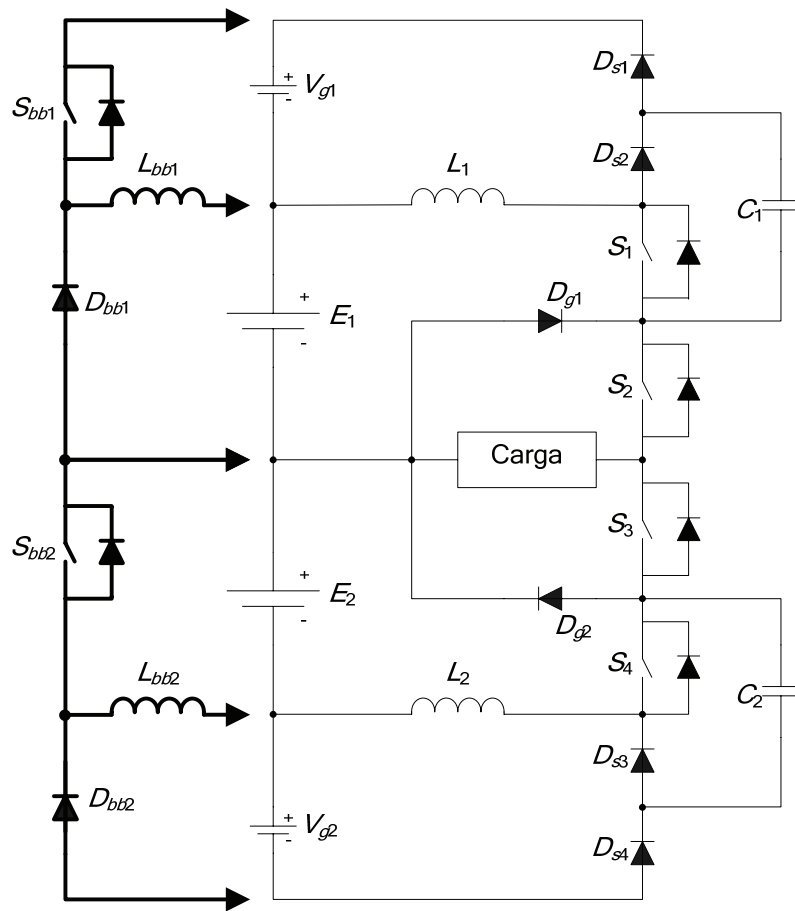


Figura 23 - Conexão do conversor *Buck-Boost* ao inversor

2.1 ANÁLISE QUALITATIVA

Os conversores de ambos os semi-braços funcionam da mesma maneira. De forma que os índices 1 e 2 dos componentes dos conversores serão suprimidos daqui em diante. Considerando as fontes E e V_g como sendo parte do conversor e redesenhando-o, chega-se a representação presente na Figura 24 (a) a (e), onde estão representadas as cinco etapas de operação deste circuito. Nessa figura também estão representadas as capacitâncias intrínsecas dos semicondutores utilizados na topologia, C_{Sbb} e C_{Dbb} , respectivamente do interruptor e do diodo.

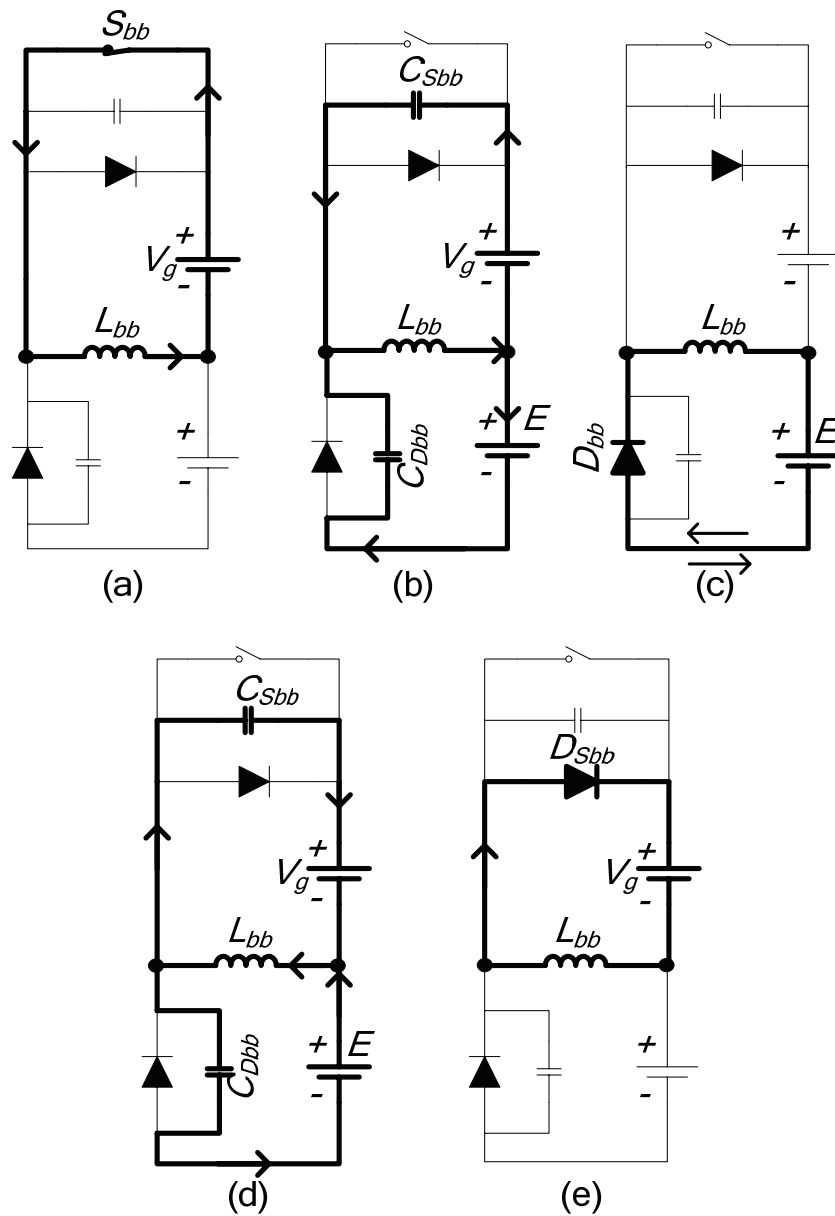


Figura 24 – Etapas de operação do conversor *Buck-Boost* QSC/ZVS

Na Figura 25 estão expostas as principais formas de onda de tensão e corrente nos componentes do conversor. A seguir será dada uma breve explicação das etapas de operação deste conversor.

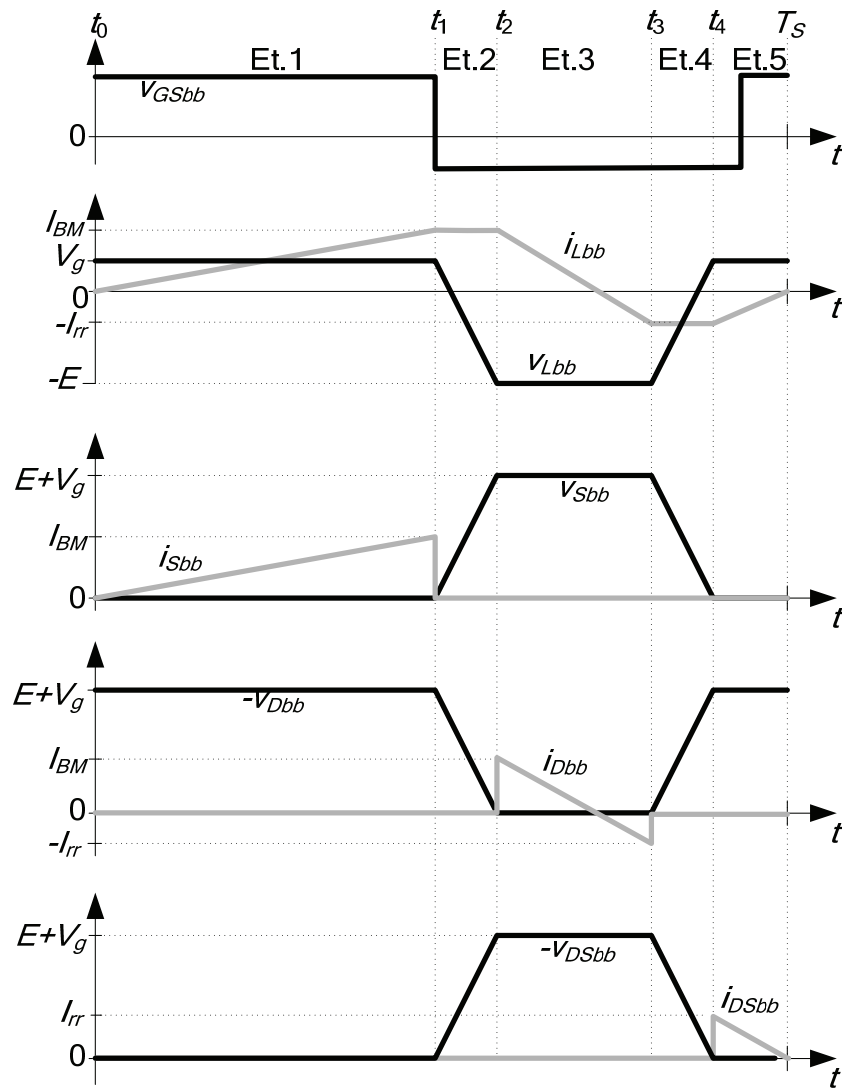


Figura 25 – Principais formas de onda do conversor *Buck-Boost* QSW/ZVS

2.1.1 Etapa 1 ($t_0 - t_1$)

Esta etapa se inicia quando a corrente no indutor se torna positiva, crescendo linearmente com tensão V_g sobre ele. A corrente sobre D_{Sbb} se torna nula e toda a corrente do indutor circula pelo interruptor. A etapa se encerra quando o interruptor é comandado a bloquear. O circuito equivalente dessa etapa está representado na Figura 24(a).

2.1.2 Etapa 2 ($t_1 - t_2$)

Com o bloqueio do interruptor, a corrente do indutor circula ressonantemente pelos capacitores intrínsecos do interruptor e do diodo. Esta etapa é muito curta, de modo que a variação da corrente no indutor pode ser desprezada.

A tensão no interruptor aumenta de zero a $V_g + E$ e no diodo de $-(V_g + E)$ até zero. A etapa se encerra quando esses dois componentes atingem essas tensões. O circuito equivalente dessa etapa está representado na Figura 24(b).

2.1.3 Etapa 3 ($t_2 - t_3$)

A Figura 24(c) apresenta o circuito equivalente dessa etapa.

Quando a tensão no interruptor atinge $V_g + E$, a corrente para de circular por sua capacitância intrínseca e o diodo passa a ser responsável por conduzir toda a corrente do indutor. O indutor fica submetido a uma tensão igual a $-E$ e sua corrente decresce linearmente até $-I_{RR}$, que é a corrente de recuperação reversa do diodo. Quando toda energia da recuperação reversa do diodo é transferida para o indutor, o diodo é bloqueado e essa etapa termina.

2.1.4 Etapa 4 ($t_3 - t_4$)

Após o bloqueio do diodo, a corrente do indutor circula de forma ressonante pelos capacitores parasitas do interruptor e do diodo. A tensão no interruptor decresce de $V_g + E$ até zero, enquanto no diodo a tensão decresce de 0 V a $-(V_g + E)$. Essa etapa termina quando o interruptor e o diodo atingem essas tensões. Devido ao fato dessa etapa ser muito breve, a corrente no indutor também pode ser considerada constante. O circuito equivalente dessa etapa está representado na Figura 24(d).

2.1.5 Etapa 5 ($t_4 - T_S$)

A Figura 24(e) apresenta o circuito equivalente dessa etapa.

Com o bloqueio do diodo e o carregamento total das capacitâncias intrínsecas do interruptor e do diodo, a corrente do indutor passa a circular pelo diodo D_{Sbb} , devolvendo parte da energia para a fonte V_g . A tensão no indutor é igual à V_g e a etapa dura até o momento que a corrente nele chega a zero. Durante essa etapa, o interruptor deve ser comandado a conduzir para a que comutação ocorra sob tensão nula.

2.2 ANÁLISE QUANTITATIVA E METODOLOGIA DE PROJETO

Nesta seção apresenta-se a análise quantitativa e a metodologia de projeto do conversor *Buck-Boost* QSC/ZVS.

2.2.1 Escolha do diodo

A corrente média que circula pelo diodo do conversor *Buck-Boost* é dada pela equação 2.1.

$$I_{Dbb-med} = \frac{P_g}{E} \quad (2.1)$$

Onde P_g é a potência que será processada pelo conversor. A partir dessa corrente é possível escolher o diodo que suporte essa corrente e uma tensão reversa máxima igual a $E + V_g$. Do *datasheet* do diodo é possível obter seu tempo de recuperação reversa (t_{rr}) e a carga elétrica armazenada nele durante a condução (Q_{rr}). A partir desses dados é possível calcular a corrente de recuperação reversa do diodo através da equação 2.2 [30].

$$I_{rr} = 2 \cdot \frac{Q_{rr}}{t_{rr}} \quad (2.2)$$

2.2.2 Cálculo da razão cíclica efetiva e do indutor

Segundo [30], quando funcionando no modo QSW/ZVS, o conversor *Buck-Boost* pode ser analisado como se estivesse operando em condução contínua. A razão cíclica efetiva para este conversor é dada por:

$$D_{nom} = \frac{E}{E + V_g} \quad (2.3)$$

A partir desses dados é possível calcular o indutor *Buck-Boost* através da equação 2.4.

$$L_{bb} = \left(a - \sqrt{a^2 - b} \right) \cdot E \cdot (1 - D_{nom}^2) \quad (2.4)$$

Onde:

$$a = \frac{1}{2 \cdot f_s \cdot I_{Dbb-med}} + \frac{4 \cdot Q_{rr}}{6 \cdot I_{Dbb-med}^2} \quad (2.5)$$

$$b = \frac{1}{4 \cdot f_s^2 \cdot I_{Dbb-med}^2} \quad (2.6)$$

2.2.3 Esforços de corrente

A corrente máxima sobre o indutor, que é atingida no início da etapa 2, pode ser calculada aproximadamente por:

$$I_{BM} = \frac{D_{nom} \cdot V_g}{f_s \cdot L_{bb}} - I_{rr} \quad (2.7)$$

A corrente eficaz e média através do indutor podem ser calculadas pelas equações 2.8 e 2.9, respectivamente.

$$I_{Lbb-med} = \frac{V_g \cdot D_{nom}}{2 \cdot f_s \cdot L_{bb}} - I_{rr} \quad (2.8)$$

$$I_{Lbb-ef} = \sqrt{\left(\frac{V_g \cdot D_{nom}}{\sqrt{3} \cdot f_{sbb} \cdot L_{bb}} \right)^2 - \frac{I_{rr} \cdot V_g \cdot D_{nom}}{f_{sbb} \cdot L_{bb}} + I_{rr}^2} \quad (2.9)$$

Esse valor é usado para o cálculo da corrente eficaz no diodo, que é dada por:

$$I_{Dbb-ef} = \sqrt{\frac{L_{bb} \cdot f_{sbb} \cdot (I_{rr}^3 - I_{BM}^3)}{3 \cdot E}} \quad (2.10)$$

A corrente média que circula pelo interruptor é dada por:

$$I_{Sbb-med} = \frac{f_{sbb} \cdot V_g \cdot t_{sw}^2}{2 \cdot L_{bb}} \quad (2.11)$$

Onde t_{sw} é o tempo em que circula corrente pelo interruptor e é dado pela equação 2.12.

$$t_{sw} = \frac{D_{nom}}{L_{bb}} - \frac{I_{rr} \cdot L_{bb}}{V_g} \quad (2.12)$$

A equação 2.13 é utilizada para calcular a corrente eficaz através o interruptor.

$$I_{Sbb-ef} = \frac{V_g \cdot T_S}{L_{bb}} \sqrt{\frac{D_{nom}^3}{3}} \quad (2.13)$$

2.2.4 Condições para comutação suave

Para garantir a comutação suave é necessário que a energia armazenada no indutor no final da terceira etapa seja suficiente para realizar a carga e descarga dos capacitores C_{Sbb} e C_{Dbb} durante a quarta etapa. Igualando-se essas energias chega-se a seguinte equação:

$$Q_{rr} \geq \frac{3 \cdot (C_{Dbb} + C_{Sbb}) \cdot (V_g + E)^2}{4 \cdot E} \quad (2.14)$$

Além disso, para que ocorra comutação sob tensão zero, é necessário que o interruptor seja habilitado durante a quinta etapa. Para tanto, a razão cíclica aplicada ao interruptor deve ficar entre o intervalo dado pela razão cíclica efetiva e uma razão cíclica mínima.

$$D_{bb-min} \leq D_{bb} \leq D_{bb-ef} \quad (2.15)$$

A duração da quinta etapa e a razão cíclica mínima são dadas pelas equações 2.14 e 2.15, respectivamente.

$$\Delta t_5 = T_S - t_4 = \frac{I_{Lbb-min} \cdot L_{bb}}{V_g} \quad (2.16)$$

$$D_{bb-min} = d_{bb-ef} - f_s \cdot \Delta t_5 \quad (2.17)$$

2.3 PROJETO DO CONVERSOR

Os parâmetros de entrada para se projetar o conversor estão na Tabela 4. A potência processada por ele foi obtida através da simulação do inversor NPCu.

A partir desses dados e da metodologia apresentada na seção anterior, foi feita a escolha dos semicondutores, calculados os esforços e parâmetros dos componentes do conversor. A Tabela 5 apresenta o resumo dos valores do projeto e alguns dados de catálogo dos semicondutores escolhidos. O diodo escolhido para ser usado neste conversor foi o HFA15TB60 e o interruptor escolhido foi o IGBT IRGP50B60PD1. Esses são os mesmos semicondutores utilizados no projeto do inversor NPCu.

Tabela 4 – Dados para projeto do conversor *Buck-Boost*

$P_g = 152 \text{ W}$	$E = 400 \text{ V}$
$V_g = 40 \text{ V}$	$f_{sbb} = 200 \text{ kHz}$

Tabela 5 – Resultados do projeto do conversor *Buck-Boost*

$t_{rr} = 80 \text{ ns}$	$Q_{rr} = 50 \text{ nC}$
$C_{Dbb} = 34 \text{ pC}$	$C_{Sbb} = 100 \text{ pF}$
$D_{nom} = 0,909$	$D_{min} = 0,798$
$L_{bb} = 18,5 \text{ } \mu\text{H}$	$I_{Lbb-pk} = 8,57 \text{ A}$
$I_{Lbb-med} = 3,80 \text{ A}$	$I_{Lbb-ef} = 4,79 \text{ A}$
$I_{Dbb-med} = 0,36 \text{ A}$	$I_{Dbb-ef} = 1,40 \text{ A}$
$I_{Sbb-med} = 3,40 \text{ A}$	$I_{Sbb-ef} = 4,41 \text{ A}$

Além desse projeto, é preciso verificar a condição para comutação suave representada na equação 2.14. Resolvendo o lado direito dessa equação obtém-se:

$$\frac{3 \cdot (C_{Dbb} + C_{Sbb}) \cdot (V_g + E)^2}{4 \cdot E} = 48,6 \text{ nC} \leq Q_{rr} \quad (2.18)$$

A equação 2.18 demonstra que o projeto cumpre a condição para comutação suave. O cálculo físico do indutor *Buck-Boost* encontra-se no apêndice B.

2.4 CONCLUSÃO

A utilização do conversor *Buck-Boost* QSC-ZVS se mostra interessante devido a sua fácil operação com razão cíclica fixa, que dispensa sensores e circuitos de controle, e devido ao fato de uma das comutações ser suave sem a necessidade de adição de componentes. Além disso, a metodologia de projeto apresentada é simples e direta. São essas características que o tornam interessantes para aplicá-lo na regeneração da energia acumulada no capacitor de grameamento. Essa regeneração traz uma melhora no rendimento geral do inversor com pequeno aumento na complexidade de implementação do sistema.

3 MODELAGEM E CONTROLE DO INVERSOR NPC

Este capítulo é dedicado ao estudo da planta do inversor NPC para que se possa realizar o controle do sistema a ser implementado. A primeira parte do capítulo terá como foco a obtenção do modelo da planta de tensão do inversor NPC a três níveis. A seguir, será feita uma breve análise dos modelos de outros circuitos que fazem parte da malha de controle: modulador PWM, sensor de tensão, conversor AD e filtro *anti-aliasing*. A última seção apresenta a metodologia adotada para elaborar o projeto do controlador de tensão. A Figura 26 apresenta o esquema geral de controle.

Nesse sistema, a tensão de saída é condicionada por um sensor de tensão e por um filtro *anti-aliasing* antes de chegar ao DSP. O sensor de tensão tem como função adequar o nível de tensão da tensão de saída a uma faixa aceitável pelo DSP, que interpreta valores de 0 a 3 V. O filtro *anti-aliasing* tem por função limitar a banda do sinal a ser lido pelo DSP para evitar problemas de sub-amostragem e recobrimento.

O DSP realiza a amostragem da tensão de saída através do conversor AD e compara esse valor com uma referência interna. O resultado dessa comparação passa pelo controlador de tensão, que gera a referência para o modulador PWM. A partir dessa referência, o modulador PWM gera o sinal de comando para os interruptores controlados do inversor, que está representado pela planta de tensão na Figura 26.

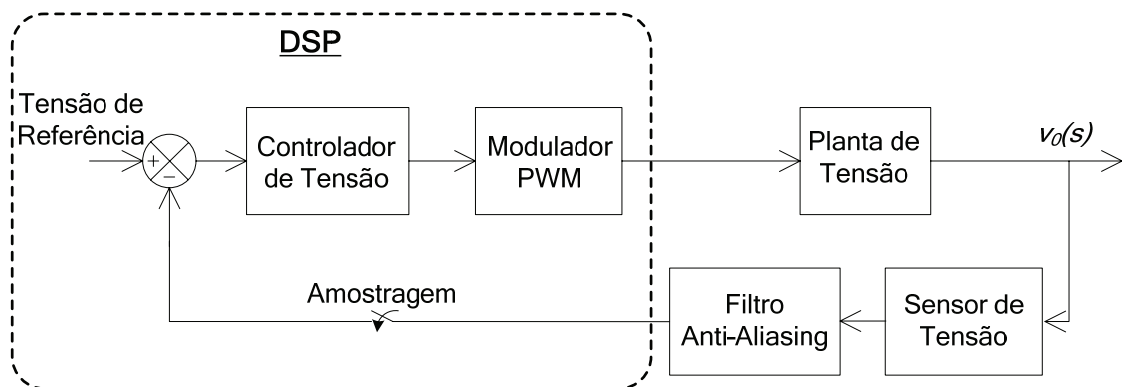


Figura 26 – Esquema geral de controle

3.1 OBTENÇÃO DA PLANTA DE TENSÃO

Tendo como foco a análise da tensão de saída em função da razão cíclica, o inversor NPC a três níveis, quando operando com a modulação definida no capítulo 1, pode ser analisado como dois conversores *Buck* como é ilustrado na Figura 27.

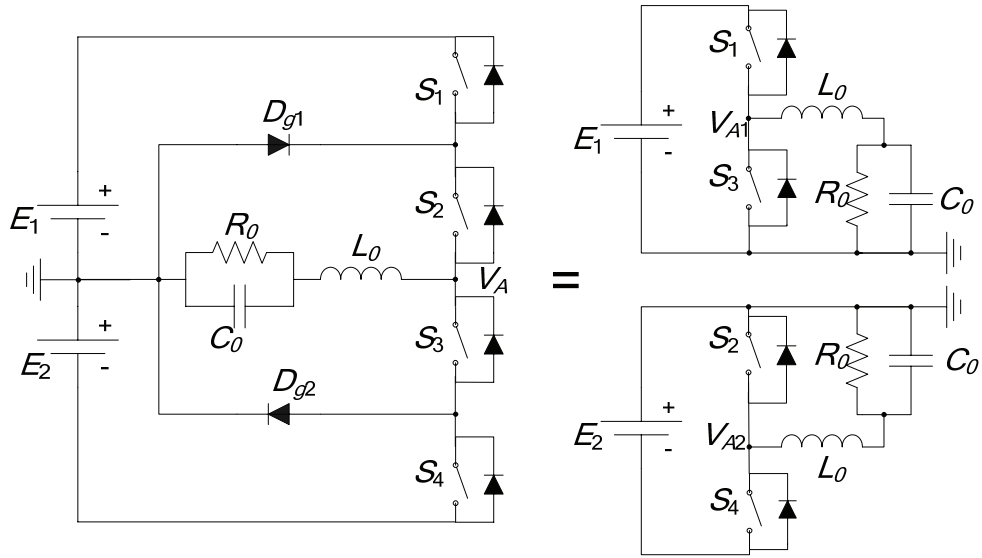


Figura 27 – Representação do inversor NPC como dois conversores tipo *Buck*

$$V_{A1} = \begin{cases} 0 & \text{se } D < 0 \\ E \cdot D & \text{se } D > 0 \end{cases} \quad (3.1)$$

$$V_{A2} = \begin{cases} E \cdot D & \text{se } D < 0 \\ 0 & \text{se } D > 0 \end{cases} \quad (3.2)$$

Para um ciclo de comutação, os valores médios da tensão na entrada do indutor são dados pelas equações 3.1 e 3.2. A Figura 28 ilustra as tensões V_{A1} e V_{A2} em função do tempo.

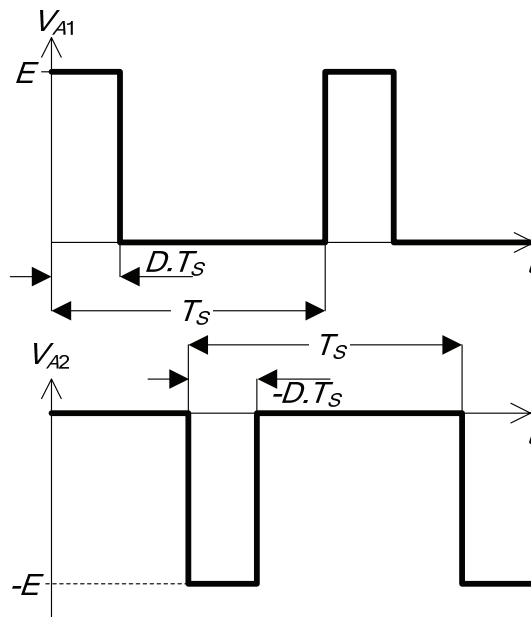


Figura 28 – Formas de onda na entrada do indutor L_0

A tensão média na entrada do indutor, válida para qualquer valor de razão cíclica, é dada por:

$$V_A = V_{A1} + V_{A2} = E \cdot D \quad (3.3)$$

Dessa forma, o conversor pode ser representado pelo circuito da Figura 29.

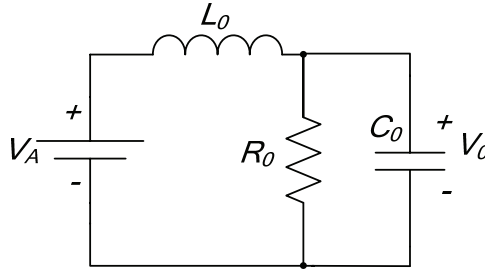


Figura 29 – Circuito equivalente do inversor NPC

Analisando o circuito da Figura 29, pode-se chegar à seguinte equação diferencial que representa o comportamento do circuito no tempo:

$$V_A = L_o C_o \cdot \frac{d^2 v_o(t)}{dt^2} + \frac{L_o}{R_o} \cdot \frac{dv_o(t)}{dt} + v_o(t) = E \cdot d(t) \quad (3.4)$$

Considerando um modelo de pequenos sinais, podem-se representar as variáveis dependentes do tempo como sendo valores constantes somados a uma variação.

$$v_o(t) = V_o + \Delta v_o(t) \quad (3.5)$$

$$d(t) = D + \Delta d(t) \quad (3.6)$$

Os valores constantes se anulam, de modo que a equação 3.4 fica da seguinte forma:

$$L_o C_o \cdot \frac{d^2 \Delta v_o(t)}{dt^2} + \frac{L_o}{R_o} \cdot \frac{d \Delta v_o(t)}{dt} + \Delta v_o(t) = E \cdot \Delta d(t) \quad (3.7)$$

Aplicando-se a transformada de Laplace e considerando as condições iniciais nulas, tem-se que a função transferência da tensão de saída pela razão cíclica fica na forma da equação 3.8.

$$G_v(s) = \frac{\Delta V_o(s)}{\Delta D(s)} = \frac{E}{s^2 L_o C_o + \frac{s L_o}{R_o} + 1} \quad (3.8)$$

3.2 MODELO DO MODULADOR PWM

O modulador PWM apresenta uma função de transferência igual ao inverso do pico da onda portadora, considerando que essa onda parta do zero e cresça linearmente. Essa portadora pode ser triangular ou dente de serra. Devido a características do DSP utilizado no projeto, decidiu-se por usar uma portadora triangular, que gera menos ruído no momento da aquisição do conversor AD. Além disso, a utilização de portadora triangular gera menor conteúdo harmônico do que a utilização da portadora dente-de-serra [31]. A Figura 30 mostra a geração do sinal PWM a partir de uma portadora triangular e um sinal de referência.

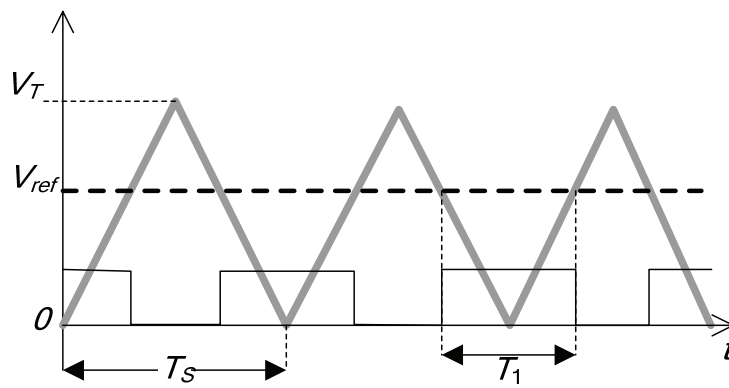


Figura 30 – Portadora triangular e sinal de referência

A função transferência do bloco PWM é dada pela equação 3.9.

$$G_{PWM}(s) = \frac{1}{V_T} \quad (3.9)$$

No DSP utilizado, a onda triangular é criada incrementando-se um registrador a cada período de *clock* do DSP até que esse registrador atinja V_T . Quando isso ocorre, esse registrador passa a ser decrementado até zero e o ciclo reinicia. Esse processo é representado pela Figura 31, onde T_{DSP} é o período do *clock* do DSP.

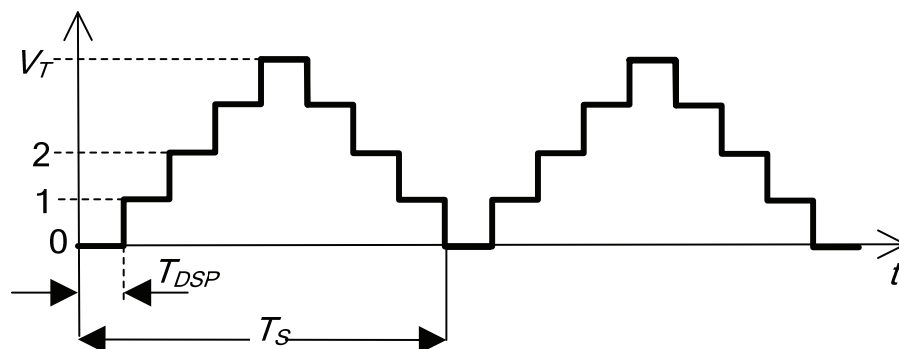


Figura 31 – Representação da lógica do PWM do DSP

Nesse sistema, o valor de V_T é dado pela divisão entre o período de comutação e duas vezes o período do *clock*.

$$V_T = \frac{T_s}{2 \cdot T_{DSP}} \quad (3.10)$$

3.3 MODELO DO SENSOR DE TENSÃO

O sensor de tensão utilizado no projeto foi um divisor resistivo. Sua função transferência é simplesmente o ganho do divisor e será representado por K_V .

3.4 MODELO DO FILTRO ANTI-ALIASING

A função do filtro *anti-aliasing* é limitar o espectro do sinal de entrada para evitar o fenômeno de recobrimento. No presente trabalho, o filtro *anti-aliasing* utilizado resume-se a um filtro passa-baixa de primeira ordem, com frequência de corte igual à metade da frequência de comutação e tem a seguinte função transferência:

$$G_{Faa}(s) = \frac{\omega_a}{2 \cdot s + \omega_a} \quad (3.11)$$

Onde ω_a é a frequência de amostragem em radianos por segundo. O filtro utilizado pode ser visualizado na Figura 32.

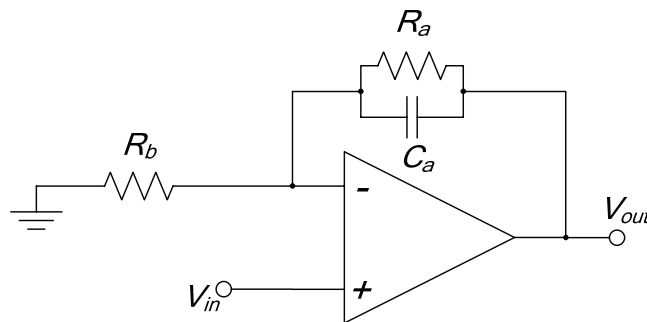


Figura 32 – Filtro *anti-aliasing*

A função transferência desse circuito é dada por:

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{R_a}{R_b} \frac{1}{R_a C_a \cdot s + 1} \quad (3.12)$$

Fazendo $R_a = R_b$, e igualando as equações 3.12 e 3.11, obtém-se que:

$$R_a = \frac{2}{C_a \omega_a} \quad (3.13)$$

3.5 MODELO DO CONVERSOR A/D

O conversor analógico-digital (AD) do DSP utilizado tem uma excursão de sinal de 0 até V_{AD} . Dentro dessa faixa de tensão, o conversor apresenta na sua saída um valor entre 0 e $2^n - 1$, proporcional a tensão de entrada, onde n é o número de *bits* do conversor AD. O ganho do conversor AD é dado pela expressão abaixo:

$$K_{AD} = \frac{2^n}{V_{AD}} \quad (3.14)$$

3.6 MODELO DO SISTEMA

A Figura 33 mostra o diagrama de blocos do sistema inteiro, unindo-se os blocos apresentados anteriormente.

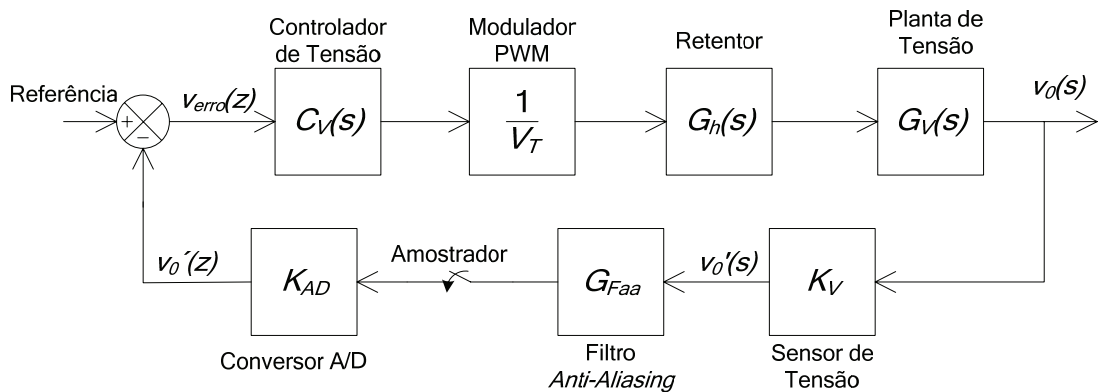


Figura 33 – Diagrama de blocos do sistema

A partir desse diagrama, é possível fazer algumas simplificações. Primeiramente, os ganhos do sensor de tensão e do conversor A/D podem ser unidos, bem como os ganhos da planta de tensão e do modulador PWM. O filtro *anti-aliasing* pode ser suprimido do diagrama, pois sua frequência de corte será projetada para ser suficientemente alta de maneira que o filtro tenha ganho unitário e fase próxima a zero para frequências abaixo da frequência de corte do sistema controlado. Com essas simplificações obtém-se o diagrama de blocos da Figura 34.

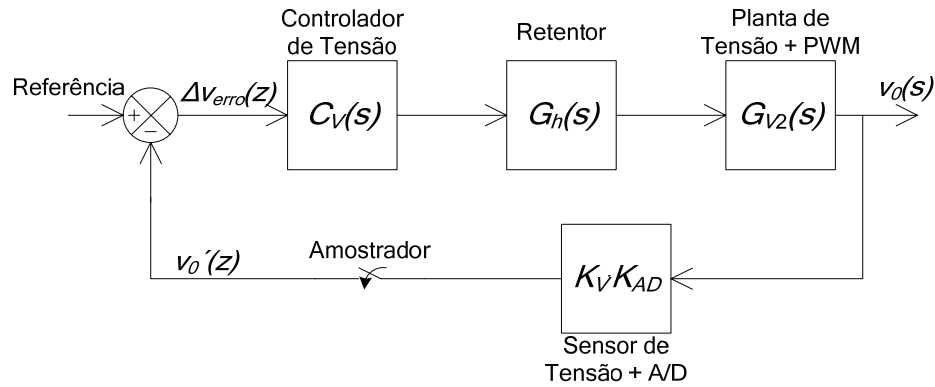


Figura 34 – Diagrama de blocos simplificado do sistema

A função transferência de laço aberto desse sistema é dada por:

$$G_{V2}(s) = \frac{K_{AD} \cdot G_{V2}(s)}{V_T} = \frac{K_{AD} \cdot E/V_T}{s^2 L_0 C_0 + \frac{s L_0}{R_0} + 1} \quad (3.15)$$

O próximo passo na análise é transformar a planta de tensão para o plano z , já que o controle será digital. Essa operação é dada pela equação 3.16.

$$G_{V2}(z) = Z \left[\frac{1 - e^{-sT_a}}{s} \cdot G_{V2}(s) \right] = Z \left[\frac{1 - e^{-sT_a}}{s} \cdot \frac{K_{AD} \cdot E/V_T}{s^2 L_0 C_0 + \frac{s L_0}{R_0} + 1} \right] \quad (3.16)$$

Rearranjando essa equação e separando em frações parciais, obtém-se:

$$G_{V2}(z) = \frac{K_{AD} \cdot E}{V_T} \cdot Z \left[(1 - e^{-sT_a}) \cdot \left(\frac{1}{s} - \frac{s + k_1}{(s + k_1)^2 + k_2} - \frac{k_1}{k_2} \cdot \frac{k_2}{(s + k_1)^2 + k_2} \right) \right] \quad (3.17)$$

Onde:

$$k_1 = \frac{1}{2 \cdot R \cdot C} \quad (3.18)$$

$$k_2 = \sqrt{\frac{1}{L \cdot C} - \frac{1}{(2 \cdot R \cdot C)^2}} \quad (3.19)$$

Aplicando a transformada Z:

$$G_{V2}(z) = \frac{K_{AD} \cdot E}{V_T} \cdot (1 - z^{-1}) \left\{ \frac{z}{z - 1} - \left[\frac{z^2 + ze^{-k_1 T_a} \cdot \left(\frac{k_1}{k_2} \text{sen}(k_2 \cdot T_a) - \cos(k_2 \cdot T_a) \right)}{z^2 - 2ze^{-k_1 T_a} \cos(k_2 \cdot T_a) + e^{-2k_1 T_a}} \right] \right\} \quad (3.20)$$

$$G_{V2}(z) = \frac{K_{AD} \cdot E}{V_T} \cdot \left\{ \frac{z \cdot \left[1 - k_3 \cdot \left[\frac{k_1}{k_2} \sin(k_2 \cdot T_a) + \cos(k_2 \cdot T_a) \right] \right]}{z^2 - 2zk_3 \cos(k_2 \cdot T_a) + k_3^2} + \frac{k_3 \cdot \left(k_3 + \frac{k_1}{k_2} \sin(k_2 \cdot T_a) - \cos(k_2 \cdot T_a) \right)}{z^2 - 2zk_3 \cos(k_2 \cdot T_a) + k_3^2} \right\} \quad (3.21)$$

A seguir, faz-se a transformada bilinear, do plano z para o w , para que se possam utilizar técnicas clássicas de controle.

$$w = \frac{2}{T_a} \frac{z-1}{z+z} \quad (3.22)$$

Após fazer a substituição da equação 3.22 na equação 3.21, obtém-se a equação 4.23.

$$G_{V2}(w) = \frac{K_{AD} \cdot E}{V_T} \cdot \left\{ \frac{w^2 T_a^2 \left[k_3 \left(k_3 + 2 \frac{k_1}{k_2} \sin(k_2 \cdot T_a) \right) - 1 \right] + w T_a \cdot 4k_3 (\cos(k_2 \cdot T_a))}{w^2 T_a^2 \cdot \left[1 + 2k_3 \cos(k_2 \cdot T_a) + k_3^2 \right] + w T_a \cdot 4(1 - k_3^2) + 4 \cdot (1 - 2k_3 \cos(k_2 \cdot T_a) + k_3^2)} - \frac{\frac{k_1}{k_2} \sin(k_2 \cdot T_a) - k_3 + 4 \left[k_3 (k_3 - 2 \cos(k_2 \cdot T_a)) + 1 \right]}{w^2 T_a^2 \cdot \left[1 + 2k_3 \cos(k_2 \cdot T_a) + k_3^2 \right] + w T_a \cdot 4(1 - k_3^2) + 4 \cdot (1 - 2k_3 \cos(k_2 \cdot T_a) + k_3^2)} \right\} \quad (3.23)$$

Onde:

$$k_3 = e^{-k_1 \cdot T_a} \quad (3.24)$$

3.7 PROJETO DO CONTROLADOR

Para projetar o controlador de tensão foi utilizada a ferramenta Sisotool do Matlab. O controle projetado consiste em um PID mais um pólo de alta frequência. O projeto foi feito de maneira que a frequência de cruzamento por 0 db da planta mais controlador ficasse entre 5 kHz e 10 kHz, e a margem de fase fosse maior que 30 ° no pior caso, que ocorre quando a carga consiste apenas do sensor de tensão. Os dois zeros do controlador foram alocados em 2 kHz e o pólo de alta frequência foi alocado em 50 kHz.

O diagrama de bode da equação 3.23, do controlador obtido e do sistema controlado podem ser visualizados na Figura 35 e na Figura 36. A Figura 35 mostra a resposta do sistema operando no pior ponto de operação, que é apenas com o divisor resistivo como carga. Como comprovação de que o sistema se mantém estável em outros pontos de operação, foi avaliada a função transferência com carga máxima, que é 10 Ω. A Figura 36 apresenta os diagramas de

Bode dessa análise. A função transferência do controlador projetado pode ser vista na equação 3.25.

$$C_V(w) = \frac{4,5w^2 + 113112w + 7,108 \cdot 10^8}{w^2 + 314200w} \quad (3.25)$$

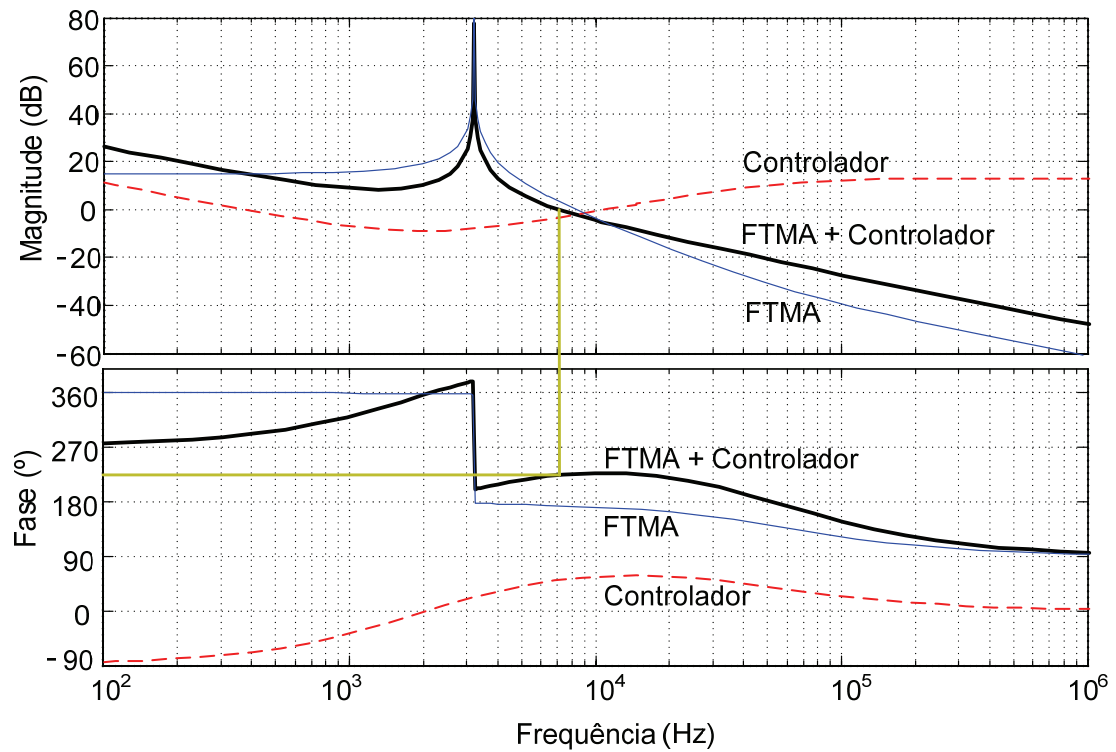


Figura 35 – Diagramas de bode para o sistema operando com carga mínima

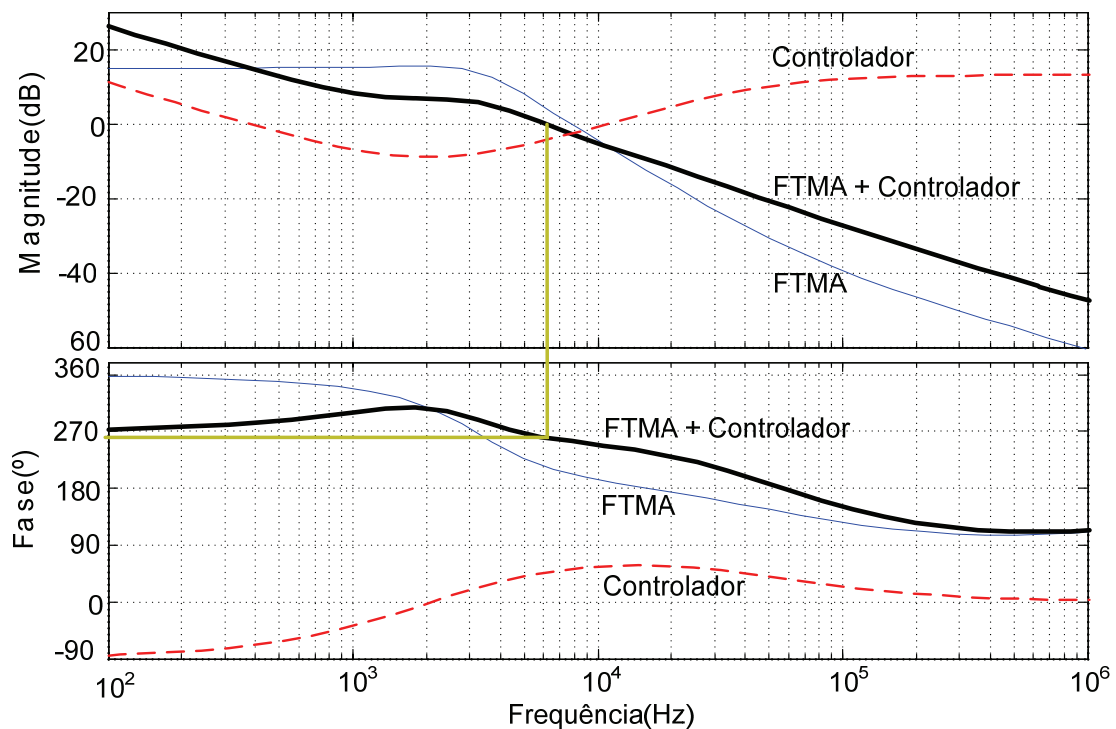


Figura 36 - Diagramas de bode para o sistema operando com carga máxima

Analisando os diagramas de bode acima, é possível observar que o controlador projetado atendeu as especificações estipuladas. Com carga mínima, a frequência de cruzamento por 0 db ficou igual a 7 kHz e a margem de fase igual 43,9°. Com carga máxima, obteve-se 6,1 kHz de frequência de cruzamento por 0 db e 80,8 ° de margem de fase.

Através da relação apresentada na equação 3.26, é possível calcular a função do controlador no plano z .

$$z = \frac{2 + w \cdot T_a}{2 - w \cdot T_a} \quad (3.26)$$

$$C_v(z) = \frac{2,6812z^2 - 5,0356z + 2,3644}{z^2 - 1,1201z + 0,12013} \quad (3.27)$$

A equação 3.28 é a equação a diferenças do controlador projetado.

$$v_{M(k)} = 2,6812 \cdot e_{(k)} - 5,0356 \cdot e_{(k-1)} + 2,3644 \cdot e_{(k-2)} + 1,1201 \cdot v_{M(k-1)} - 0,12013 \cdot v_{M(k-2)} \quad (3.28)$$

3.8 CONCLUSÃO

Através de metodologias de controle clássicas [32] e de modelamento de conversores [33] amplamente disseminados foi possível modelar o conversor e circuitos auxiliares, bem como projetar o controlador de tensão para o inversor. A utilização da ferramenta Sisotool do Matlab facilitou a tarefa de projetar o controle. Como o foco do trabalho não é teoria de controle optou-se por projetar um controlador não tão rápido quanto projeto permite, o que permite deixar o sistema mais estável. Caso fosse necessária a geração de sinais de maior frequência na saída do inversor, poder-se-ia projetar o controlador para que o sistema tivesse uma banda passante maior.

4 SIMULAÇÕES NUMÉRICAS

Visando comprovar o estudo teórico previamente desenvolvido e adquirir dados difíceis de serem obtidos teoricamente, uma série de simulações numéricas foi efetuada.

O programa Orcad Pspice 16.3 foi usado nas simulações que visavam comprovar o funcionamento teórico do inversor NPCu e do conversor *Buck-Boost* responsável pela regeneração, auxiliar na escolha dos componentes do *snubber* e estimar as perdas nos semicondutores e a energia desviada pelo *snubber*.

Para comprovar o funcionamento do controlador de tensão projetado foram feitas simulações com a ferramenta Simulink do programa Matlab, avaliando-se a resposta do sistema a degraus de carga e o funcionamento com carga indutiva e com carga não linear.

4.1 COMPROVAÇÃO DO FUNCIONAMENTO DO INVERSOR NPC COM *SNUBBER* DE UNDELAND MODIFICADO

Para comprovação das etapas de funcionamento do inversor NPCu, foi montado o circuito mostrado na Figura 37. Nessa simulação foram utilizados diodos e interruptores ideais. Os capacitores de grampeamento foram substituídos por fontes de tensão fixas, assim como no estudo teórico, e a razão cíclica foi mantida fixa, já que se pretendia avaliar o funcionamento do circuito dentro de apenas um ciclo de comutação. Nesta análise, o conversor opera apenas no primeiro quadrante.

A Figura 38 mostra as formas de onda de corrente no indutor do filtro de saída e a tensão sobre a carga. Pode-se observar uma baixa ondulação de corrente devido ao alto valor do indutor usado. A ondulação de tensão é quase nula, resultado de um filtro de saída com frequência de corte baixa e frequência de comutação elevada.

A Figura 39 mostra as formas de onda de tensão e corrente sobre o indutor do *snubber*. Podem ser observados os dois picos de corrente sobre o indutor, característica que está de acordo com a análise teórica dessa forma de onda.

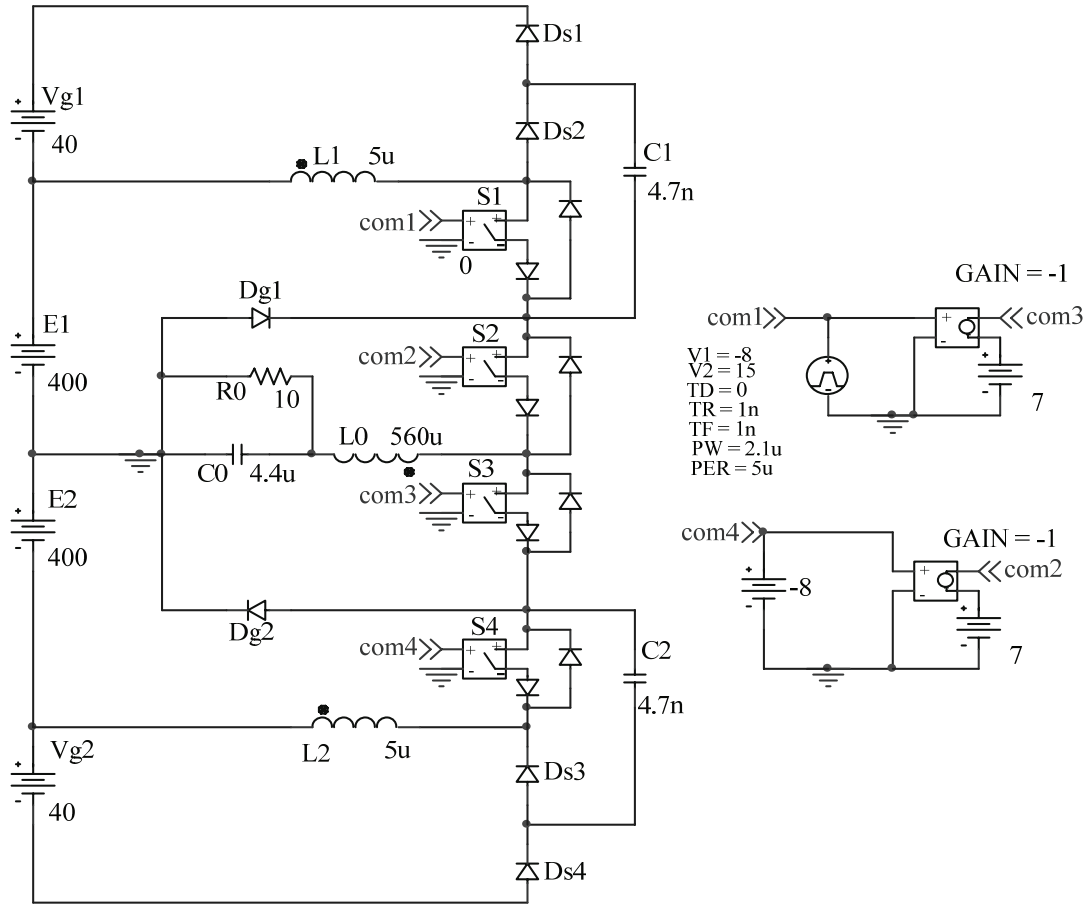


Figura 37 – Esquemático da simulação do inversor NPCu com razão cíclica fixa

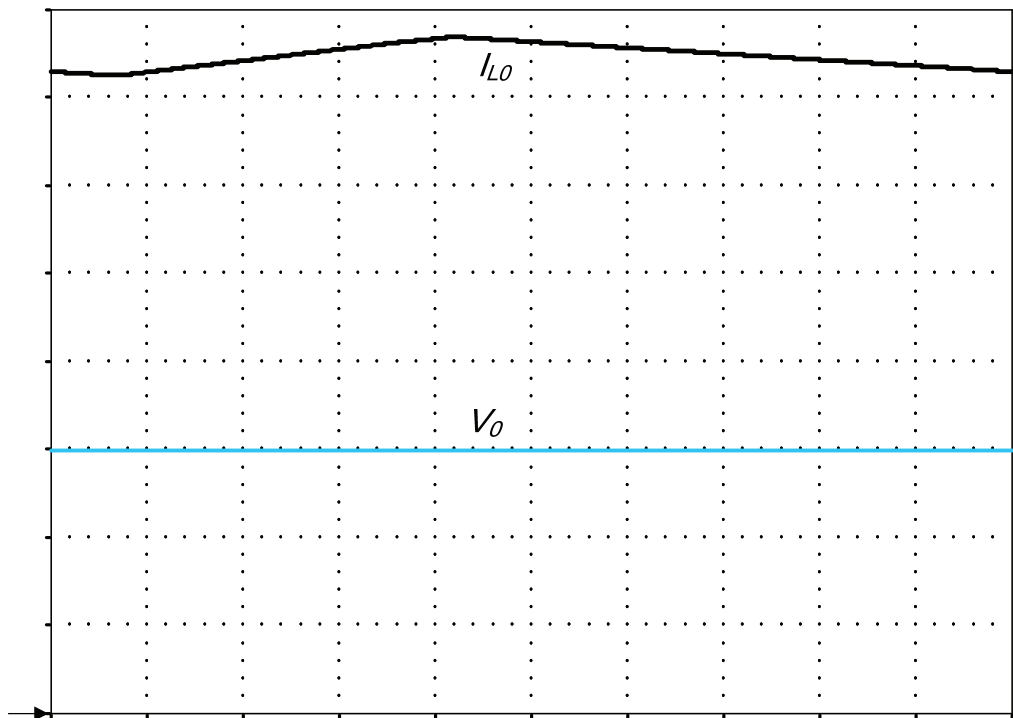


Figura 38 – Corrente no indutor do filtro de saída e tensão na carga (2 A/div, 50 V/div, 500 ns/div)

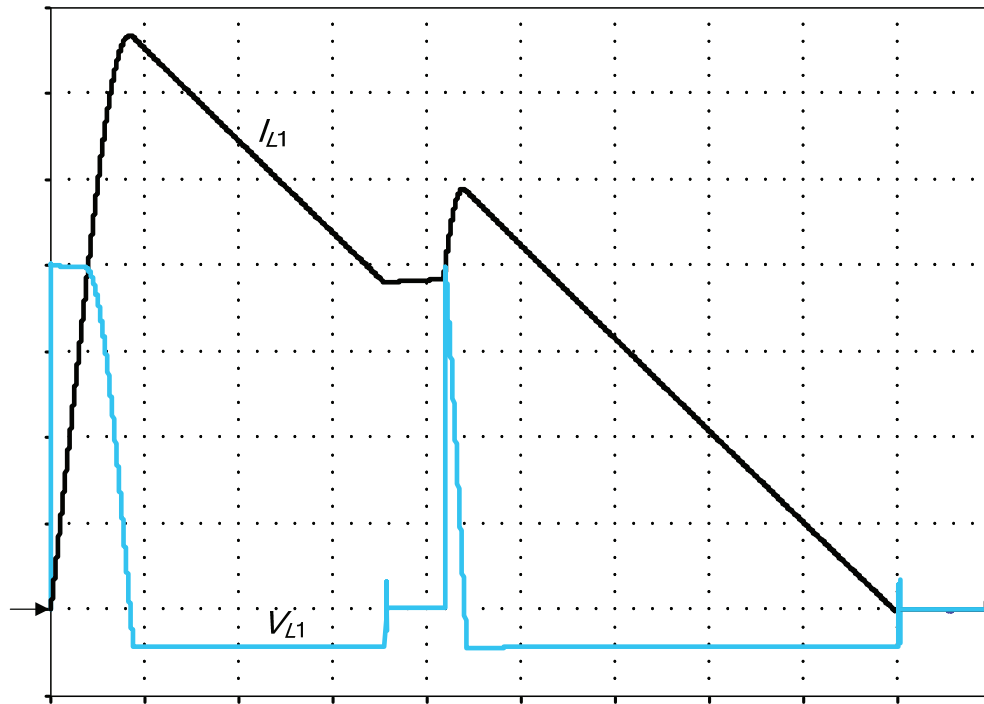


Figura 39 – Corrente e tensão no indutor do *snubber* (4 A/div, 100 V/div, 500 ns/div)

A Figura 40 apresenta as formas de onda de tensão e corrente sobre o capacitor do *snubber*, enquanto a Figura 41 apresenta as correntes sobre os diodos de grameamento. Nesse quadrante de funcionamento, a tensão reversa sobre o diodo D_{g1} é igual à tensão sobre o interruptor S1 e a tensão sobre o diodo D_{g2} é nula, por isso essas formas de onda não são mostradas.

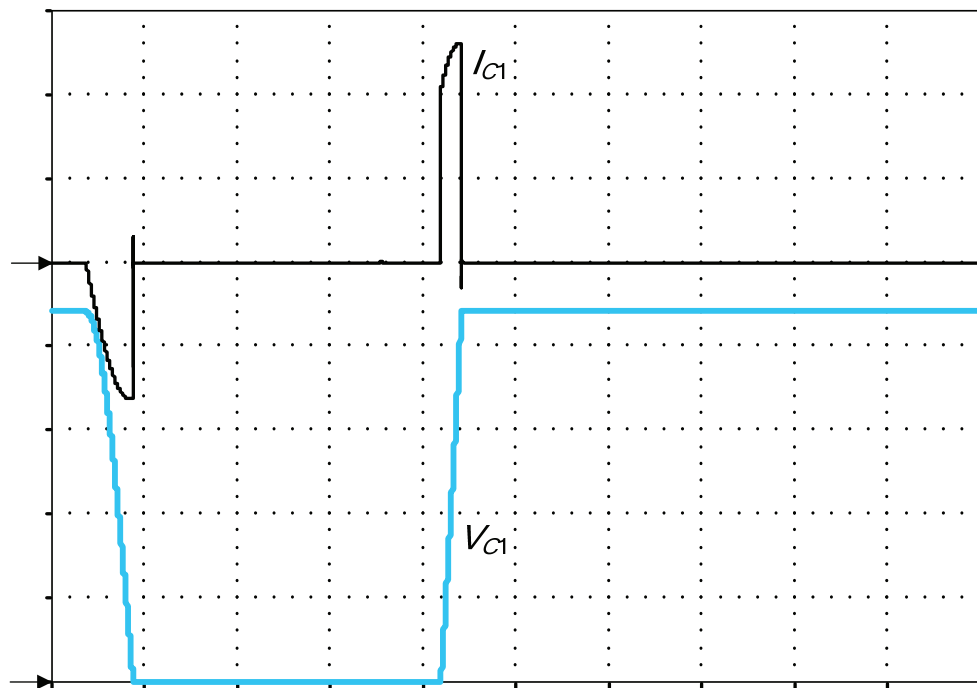


Figura 40 – Corrente e tensão no capacitor do *snubber* (7,5 A/div, 100 V/div, 500 ns/div)

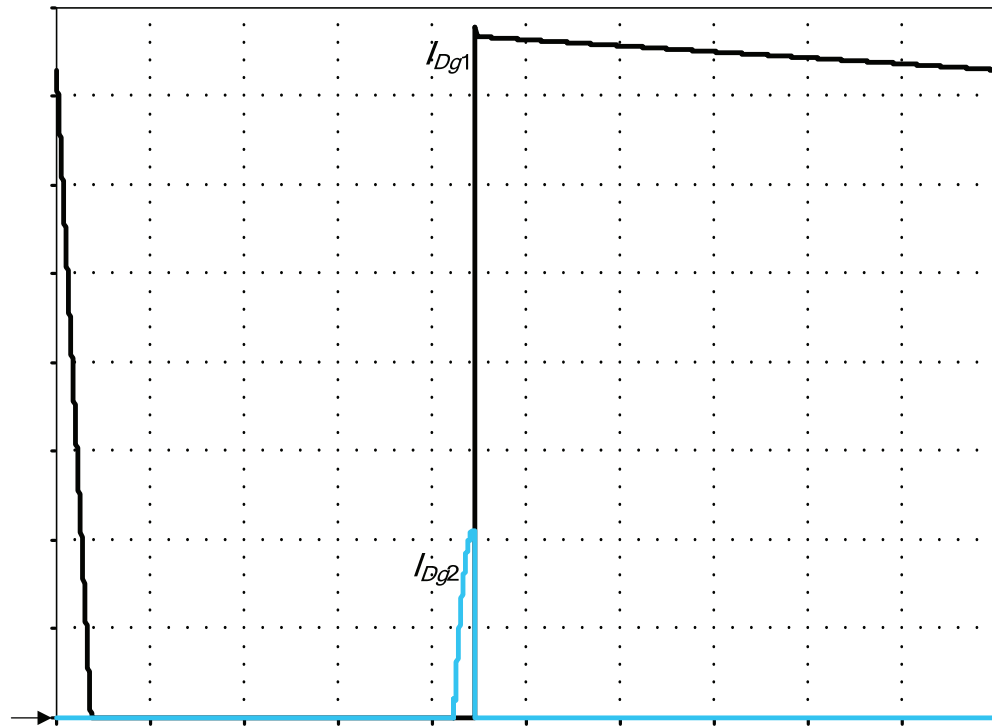


Figura 41 – Correntes nos diodos de grameamento (2 A/div, 500 ns/div)

A Figura 42 mostra as formas de onda de tensão de corrente no diodo D_{S1} . Nessa figura podem-se observar dois picos de corrente que ocorrem dentro de um período de comutação, como previstos na análise teórica. A mesma análise pode ser feita na Figura 43, que apresenta as formas de onda do diodo D_{S2} .

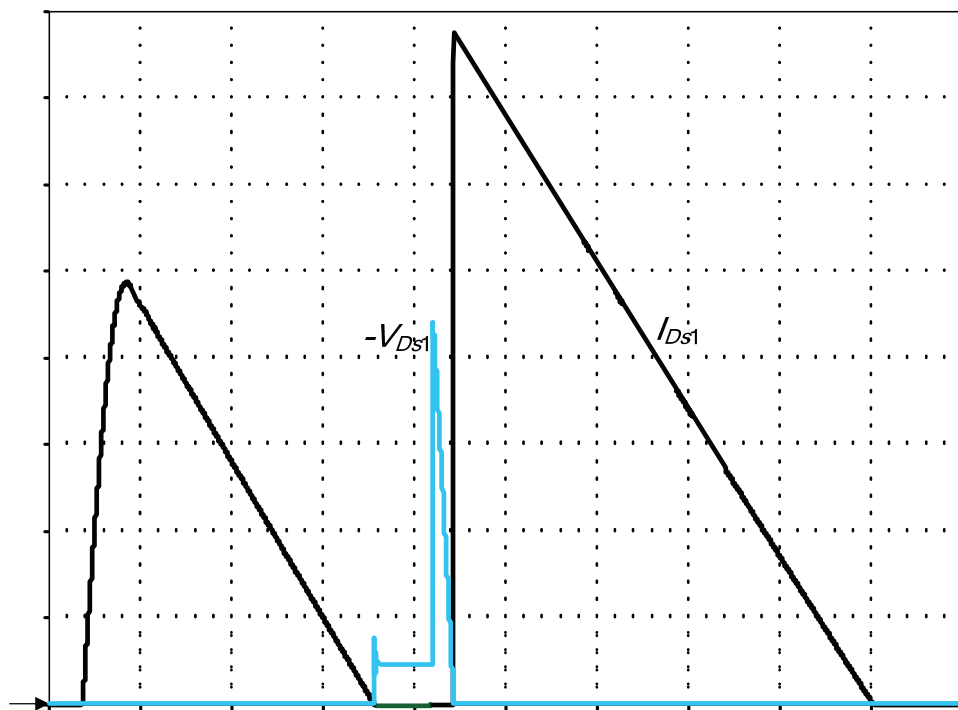


Figura 42 – Corrente e tensão em D_{S1} (2,5 A/div, 100 V/div, 500 ns/div)

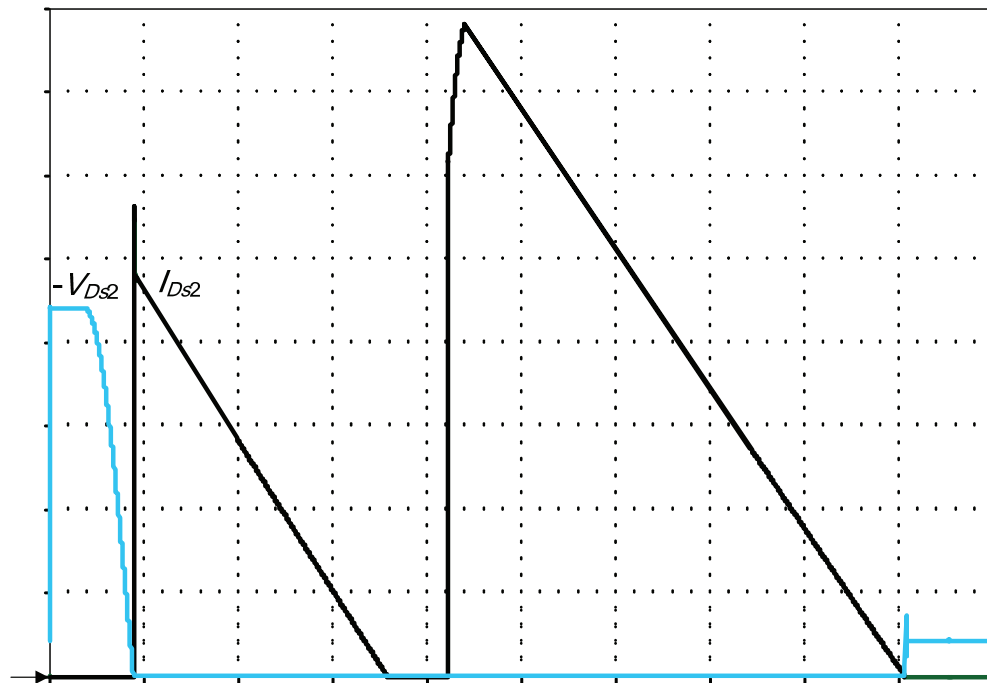


Figura 43 – Corrente e tensão em D_{S2} (2,5 A/div, 100 V/div, 500 ns/div)

Da Figura 44 a Figura 46 são mostradas as formas de onda dos interruptores S_1 , S_2 e S_3 . Sobre essas figuras, vale ressaltar os picos de corrente a que ficam submetidos esses interruptores devido à presença do *snubber*.

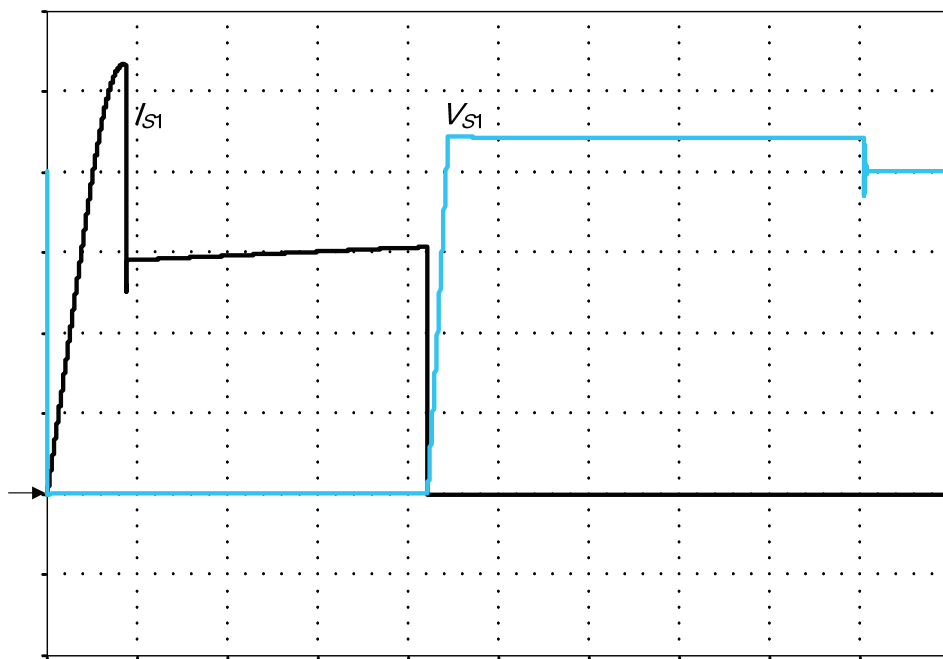


Figura 44 – Corrente e tensão em S_1 (5 A/div, 100 V/div, 500 ns/div)

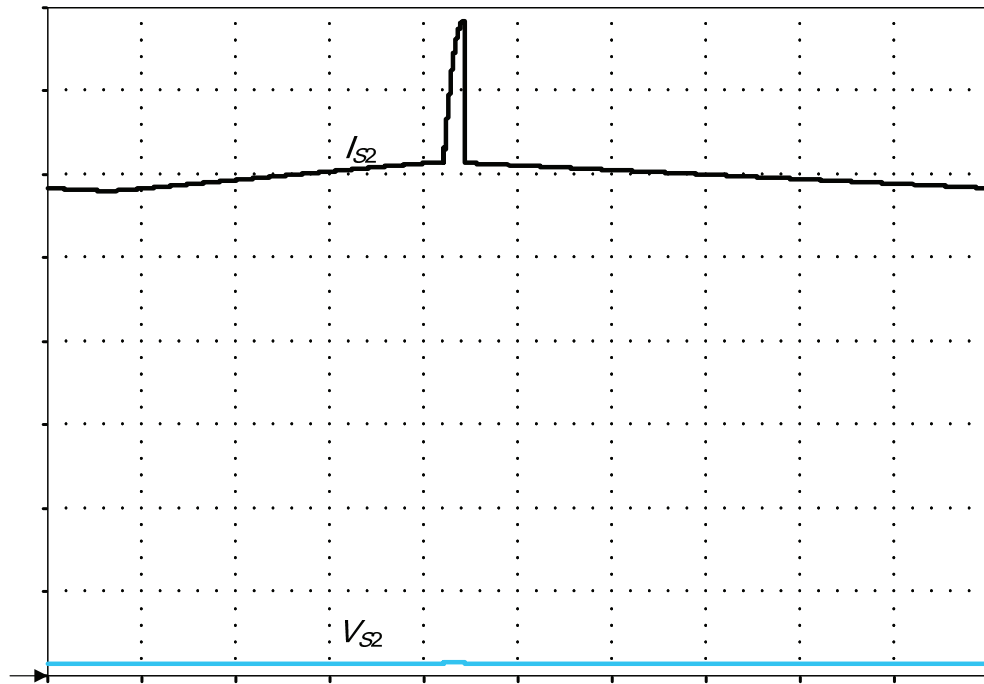


Figura 45– Corrente e tensão em S_2 (2,5 A/div, 10 V/div, 500 ns/div)

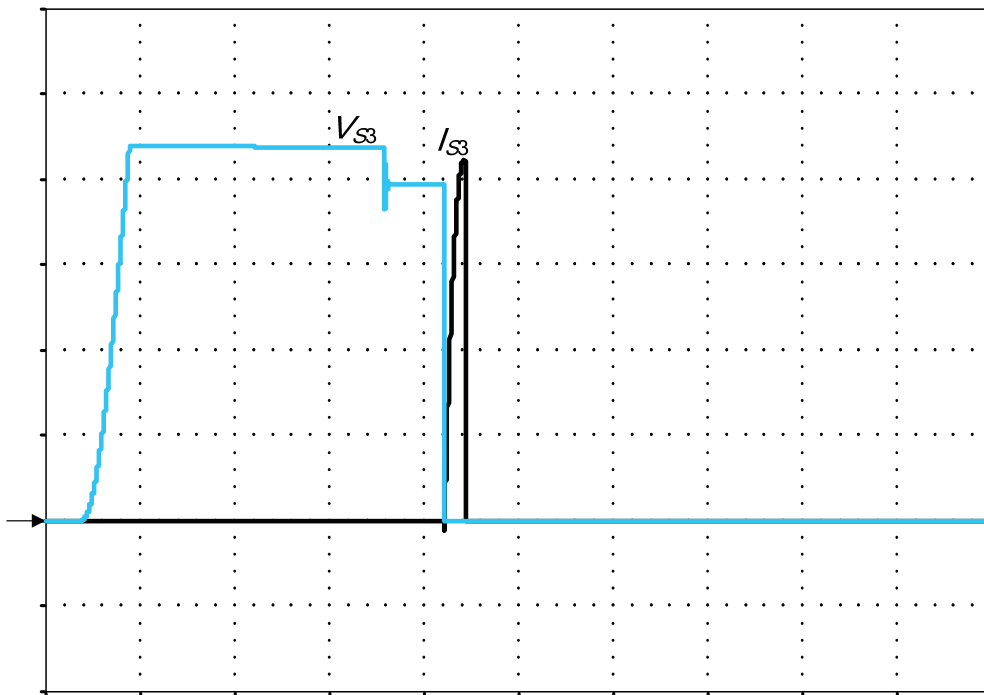


Figura 46 – Corrente e tensão em S_3 (1 A/div, 100 V/div, 500 ns/div)

A Figura 47 apresenta o esquemático do circuito simulado para se obter os esforços de corrente nos componentes em um ciclo de rede, que são apresentados na Tabela 6. Essa tabela também apresenta uma comparação desses valores com os valores teóricos. No cálculo do erro, o resultado de simulação foi considerado o correto. O erro de todas as variáveis

analisadas está dentro de limite aceitável. As únicas variáveis que apresentaram erros acima de 5% foram as correntes eficazes nos capacitores que apresentaram erro de 7,79 % e 8,91 %.

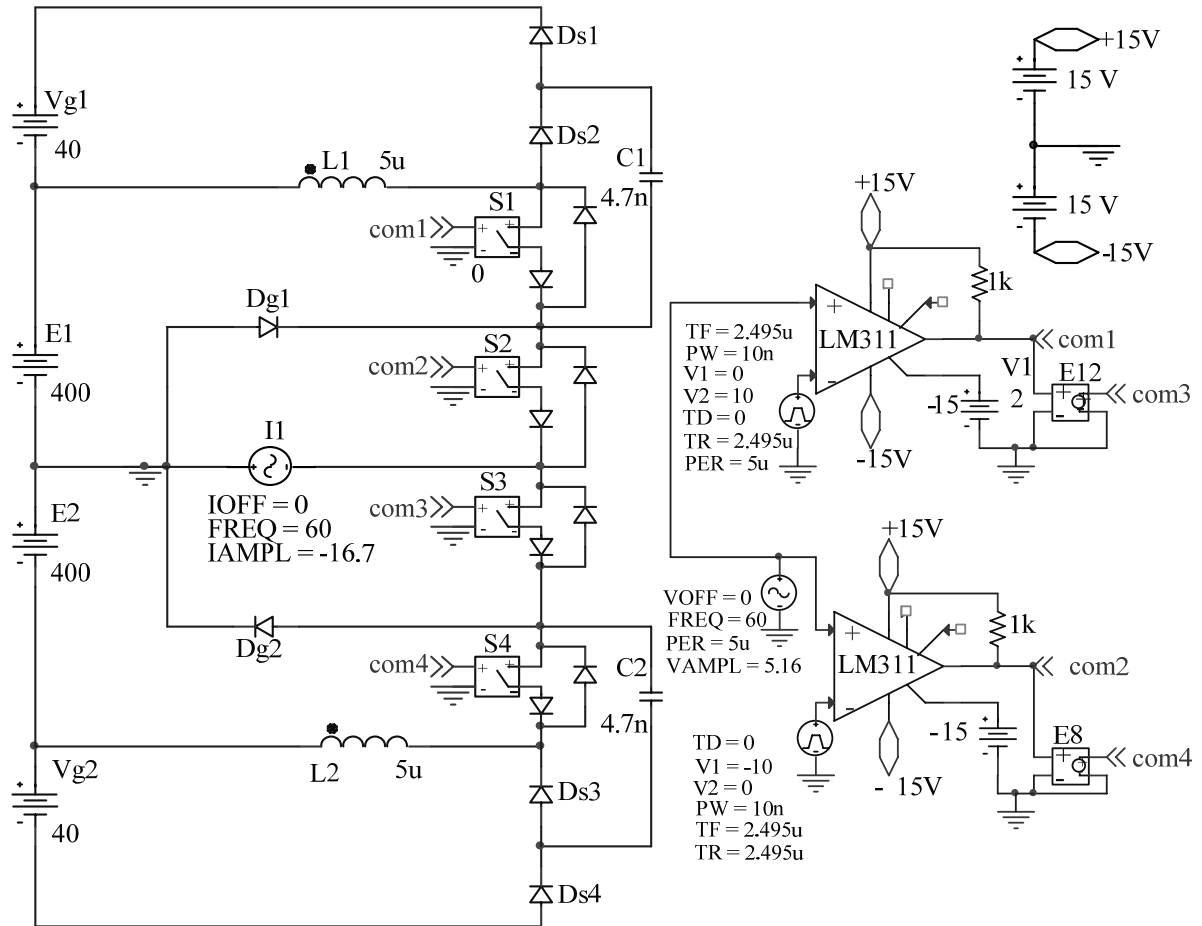


Figura 47 - Esquemático da simulação do inversor NPCu em malha aberta

Tabela 6 - Resultados de simulação e teóricos para os esforços de corrente nos componentes do inversor

	Simulação (A)	Cálculo (A)	Erro
I_{S1-ef}	5,93	5,854	-1,28 %
I_{S1-med}	2,25	2,198	-2,31 %
I_{S2-ef}	8,48	8,436	-0,52 %
I_{S2-med}	5,46	5,385	-1,37 %
I_{S3-ef}	8,48	8,436	-0,52 %
I_{S3-med}	5,46	5,385	-1,37 %
I_{S4-ef}	5,99	5,854	-2,27 %
I_{S4-med}	2,29	2,198	-4,02 %
I_{D1-ef}	5,5	5,426	-1,35 %
I_{D1-med}	2,68	2,725	1,68 %
I_{D2-ef}	5,61	5,535	-1,34 %
I_{D2-med}	2,68	2,734	2,01 %
I_{D3-ef}	5,63	5,535	-1,69 %
I_{D3-med}	2,7	2,734	1,26 %
I_{D4-ef}	5,51	5,426	-1,52 %
I_{D4-med}	2,71	2,725	0,55 %
I_{L1-ef}	9,04	9,124	0,93 %
I_{L1-med}	4,93	4,932	0,04 %
I_{L2-ef}	9,1	9,124	0,26 %
I_{L2-med}	4,98	4,932	-0,96 %
I_{C1-ef}	2,44	2,25	-7,79 %
I_{C2-ef}	2,47	2,25	-8,91 %
I_{E1-ef}	5,69	5,576	-2,00 %
I_{E1-med}	2,25	2,208	-1,87 %
I_{E2-ef}	5,73	5,576	-2,69 %
I_{E2-med}	2,28	2,208	-3,16 %
I_{Dg1-ef}	6,31	6,331	0,33 %
$I_{Dg1-med}$	3,21	3,23	0,62 %
I_{Dg2-ef}	6,27	6,331	0,97 %
$I_{Dg2-med}$	3,18	3,23	1,57 %

A Figura 48 apresenta as formas de onda no ponto V_A e na carga. Essa figura ilustra os três níveis de tensão aplicados sobre o filtro de saída.

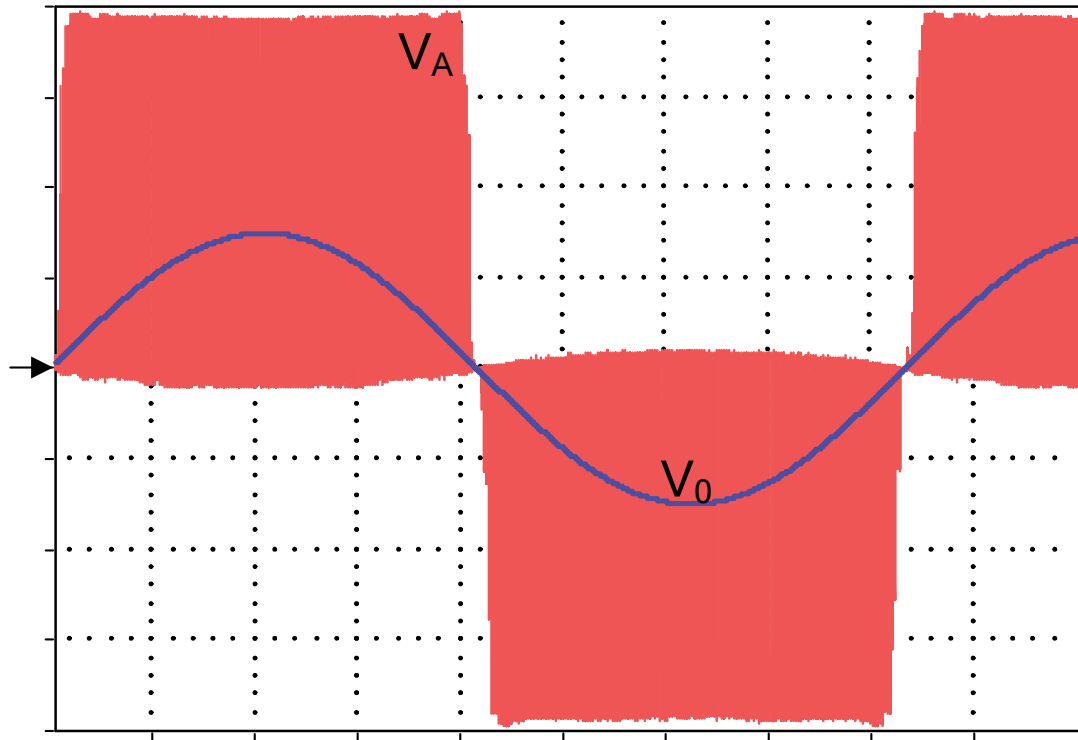


Figura 48 – Tensão V_A e tensão na carga (120 V/div, 2ms/div)

4.2 SIMULAÇÃO PARA ANÁLISE DA COMUTAÇÃO

As figuras a seguir mostram os resultados de simulação que demonstram diminuição nas perdas de comutação com o acréscimo do *snubber* ao circuito. O circuito utilizado é semelhante ao da Figura 37, substituindo-se a carga por uma fonte de corrente de 12 amperes, acrescentando-se resistores de gatilho de 12 ohms e substituindo-se os diodos e interruptores ideais para modelos reais. Durante as simulações verificou-se que o modelo de simulação disponibilizado pelo fabricante, não apresentava as mesmas características apresentadas nos catálogos do diodo e do IGBT. Por isso, foram usados outros modelos, que seus comportamentos se aproximavam mais aos dados apresentados nos catálogos dos fabricantes. No caso do diodo HFA15TB60, foi utilizado o modelo do diodo HFA25TB60. Ao invés do IGBT IRGP50B60PD1, foi utilizado o modelo do IGBT STGW39NC60 VD.

A Figura 49 apresenta um comparativo da corrente e da tensão no interruptor S_1 com e sem *snubber*. Pode-se verificar através dessa figura que sem *snubber* há uma sobreposição de

tensão e corrente nos instantes das comutações. Com snubber, a derivada de corrente é controlada na entrada em condução e o mesmo ocorre com a derivada de tensão no bloqueio. Esse controle nas derivadas resulta em uma menor sobreposição de tensão e corrente e, por consequência, menores perdas de comutação.

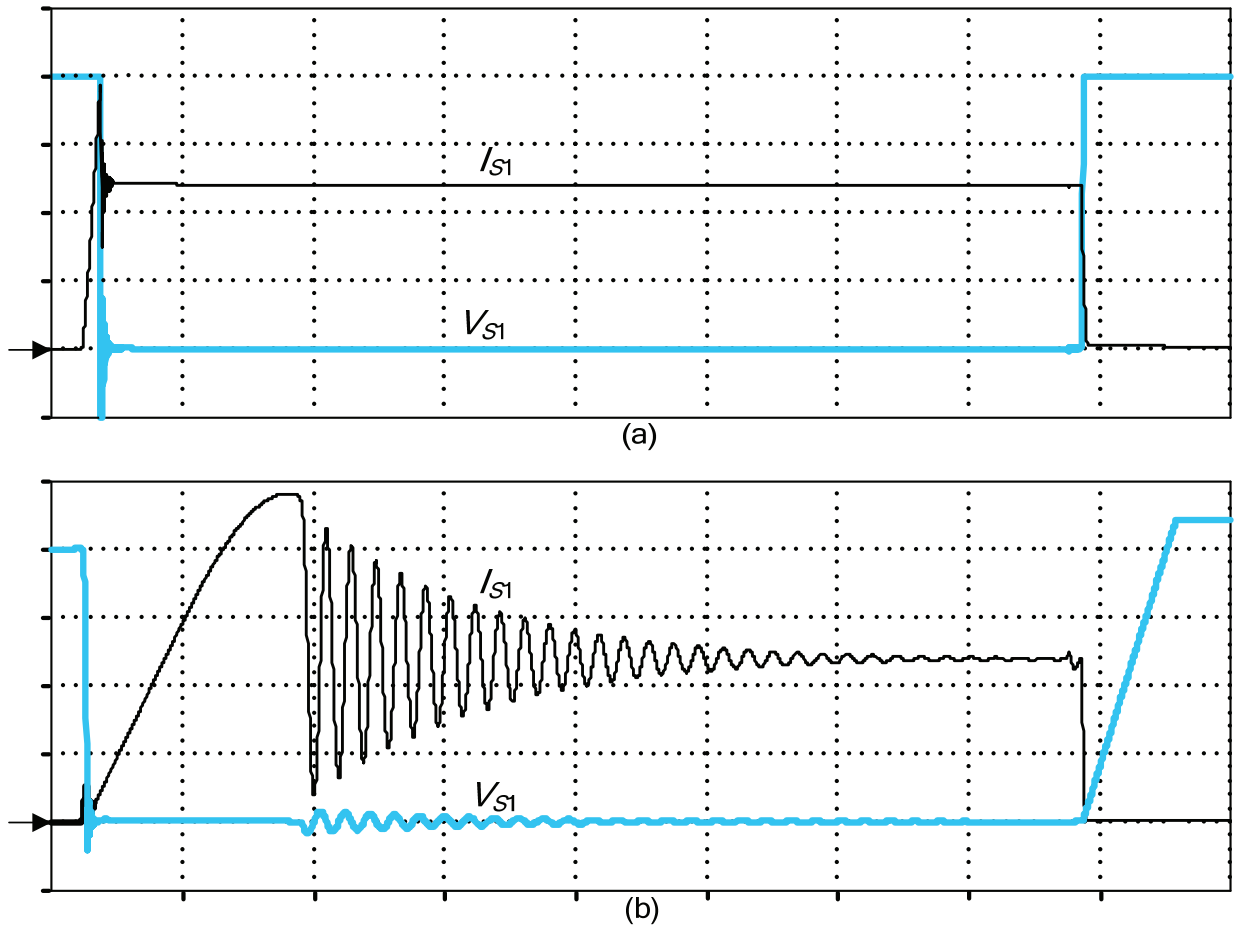


Figura 49 - Corrente e tensão em S_1 durante um ciclo de comutação: (5 A/div, 100 V/div, 250 ns/div): (a) sem snubber, (b) com snubber.

A Figura 50 apresenta o mesmo comparativo da Figura 49, mas com detalhe no momento do bloqueio do interruptor S_1 . Pode-se verificar que a sobreposição de tensão e corrente é bastante reduzida com a utilização do snubber.

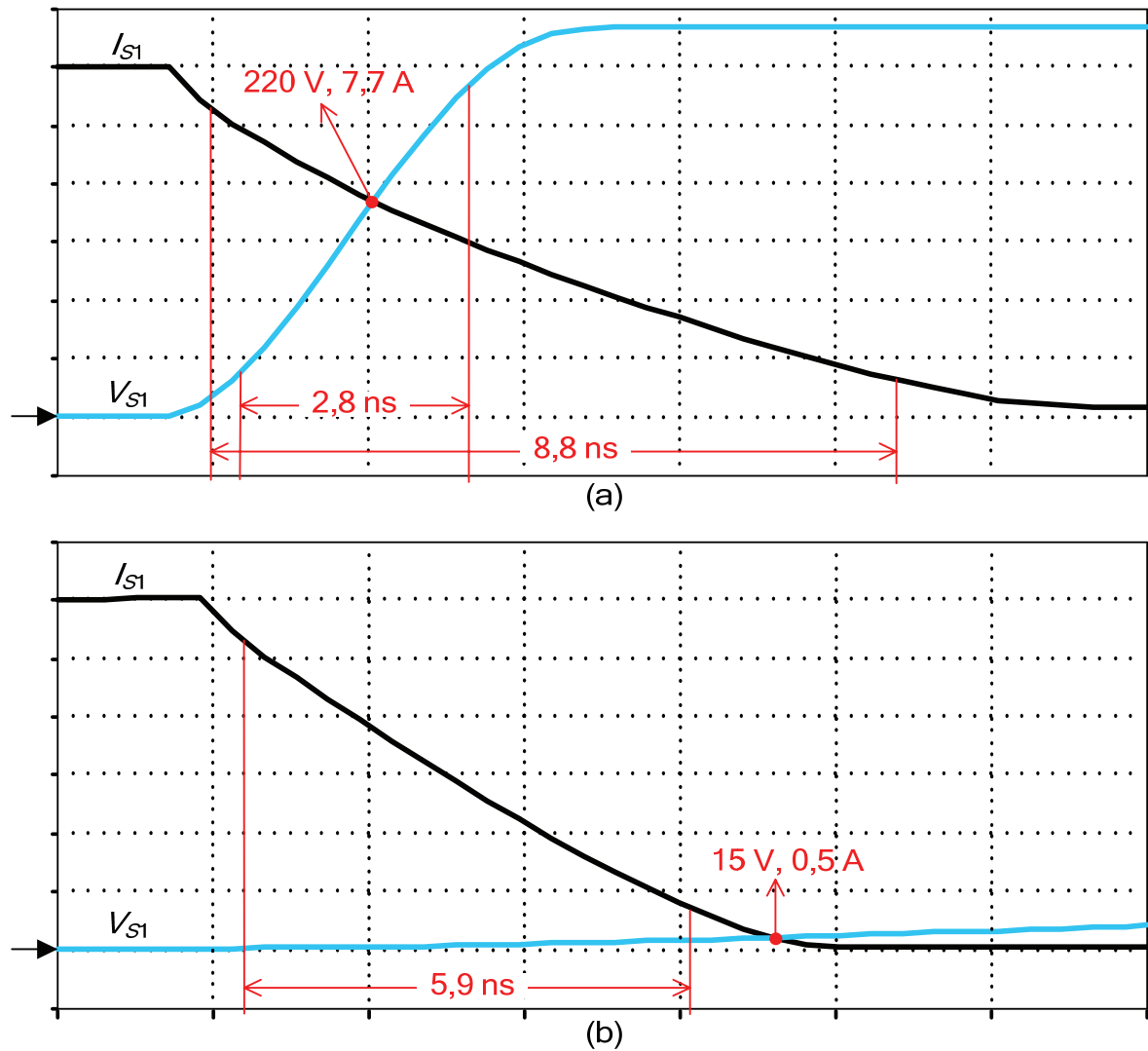


Figura 50 - Corrente e tensão em S_1 durante o bloqueio (2 A/div, 60 V/div, 2 ns/div): (a) sem *snubber*, (b) com *snubber*.

A Figura 51 apresenta o detalhe das comutações nos momentos de entrada em condução. Pode-se verificar que com *snubber*, a tensão começa a decrescer quando a corrente ainda é baixa e sem *snubber* a tensão só decresce quando a corrente já é alta.

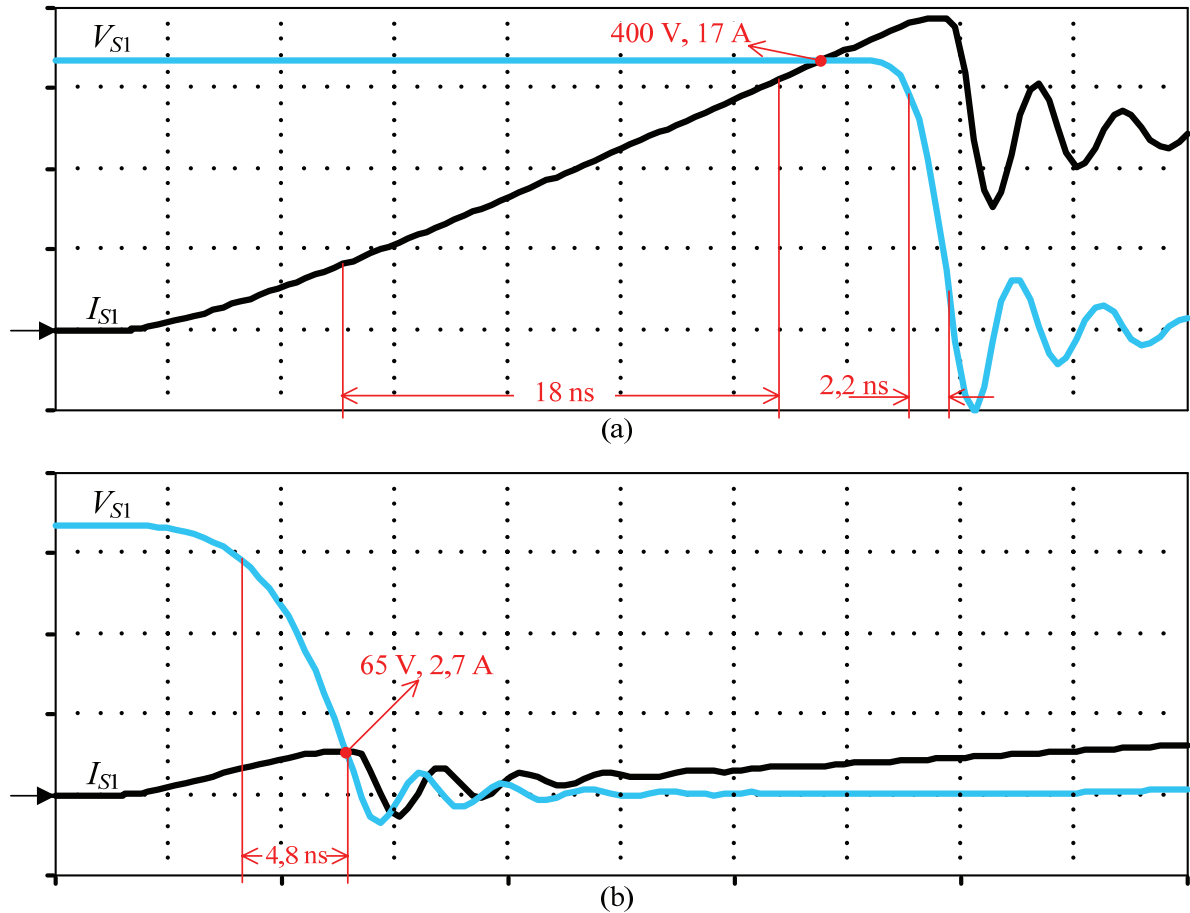


Figura 51 – Corrente e tensão em S_1 durante a entrada em condução (5 A/div, 120 V/div, 5 ns/div): (a) sem snubber, (b) com snubber

O mesmo circuito utilizado nessas simulações, também foi usado para simular o funcionamento do circuito em um período de rede e prever, dessa maneira, as perdas sobre os semicondutores e a potência que deve ser regenerada pelo conversor *Buck-Boost*. As condições dessa simulação foram tensão eficaz de saída de 127 V e carga nominal. A potência absorvida por V_{g1} e por V_{g2} e que deve ser regenerada pelo conversor *Buck-Boost* é de 76 W.

A Tabela 7 apresenta as perdas nos componentes do inversor e do conversor *Buck-Boost*.

Tabela 7 – Potências dissipadas nos componentes do inversor e do conversor *Buck-Boost* em um período de rede

Componentes	Perdas	Componentes	Perdas
S_1, S_4	2x 27,0 W	C_O	1x 0,4 W
S_2, S_3	2x 7,6 W	L_O	1x 14,7 W
D_{g1}, D_{g2}	2x 5,1 W	S_{bb1}, S_{bb2}	2x 15,9 W
$D_{S1}, D_{S2}, D_{S3}, D_{S4}$	4x 2,7 W	D_{bb1}, D_{bb2}	2x 0,7 W
L_1, L_2	2x 3,0 W	L_{bb1}, L_{bb2}	2x 1,3 W
C_1, C_2	2x 0,1 W	C_{g1}, C_{g2}	2x 2,0 W
Total = 150,8 W			

4.3 SIMULAÇÕES DO CONVERSOR AUXILIAR *BUCK-BOOST*

Também para verificar e confirmar o estudo teórico sobre o conversor *Buck-Boost* QSC/ZVS, foram feitas simulações no Pspice. Nesta simulação, para simular o comportamento do interruptor controlado foram utilizados diodos ideais, interruptores ideais e um capacitor de mesmo valor da capacitância intrínseca desse semiconductor. O modelo real do interruptor controlado não foi utilizado, pois se pretendia separar a corrente que circula pela capacitância intrínseca desse semiconductor, o que não foi possível utilizando o modelo real. Para o diodo, foi utilizado o modelo HFA25TB60. A Figura 52 apresenta o esquemático dessa simulação.

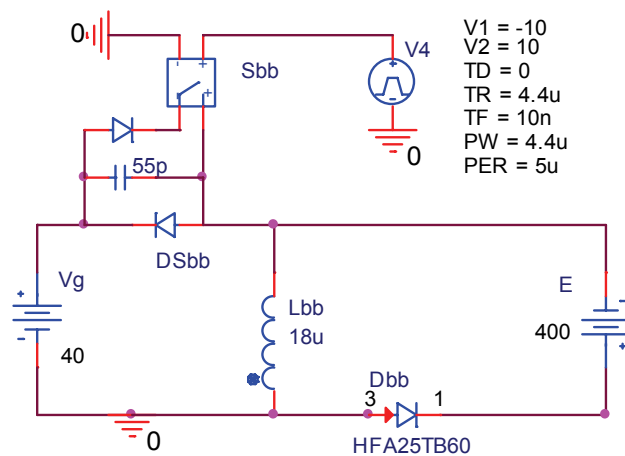


Figura 52 - Esquemático da simulação do conversor *Buck-Boost* QSC-ZVS com interruptores e diodos ideais

A Figura 53 apresenta as formas de onda de tensão e corrente sobre o indutor *Buck-Boost*.

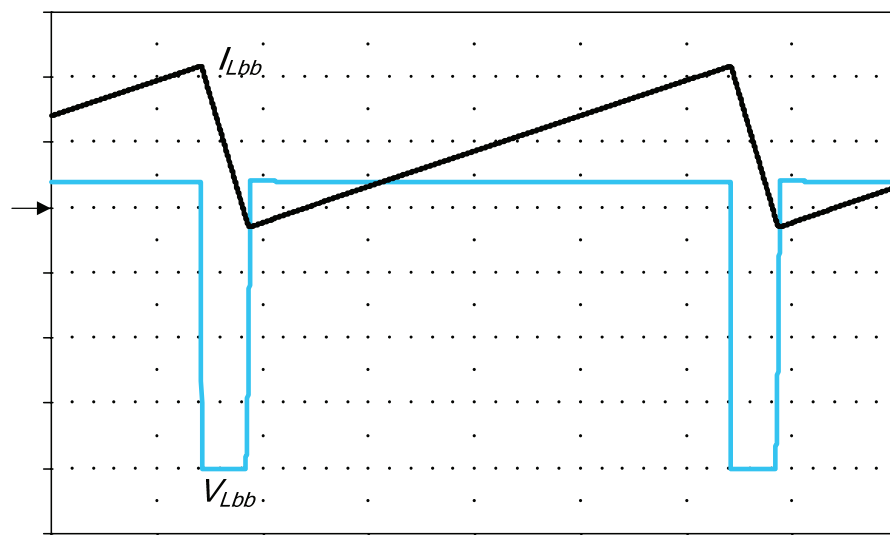


Figura 53 - Corrente e tensão no indutor *Buck-Boost* (4 A/div, 100 V/div, 1 μs/div)

A Figura 54 mostra as formas de onda sobre o interruptor S_{bb} . A tensão de comando desse interruptor é mostrado na Figura 55 junto com a corrente através dele. Por essas formas de onda é possível observar que esse interruptor é acionado sobre tensão zero, o que representa a comutação suave na entrada em condução.

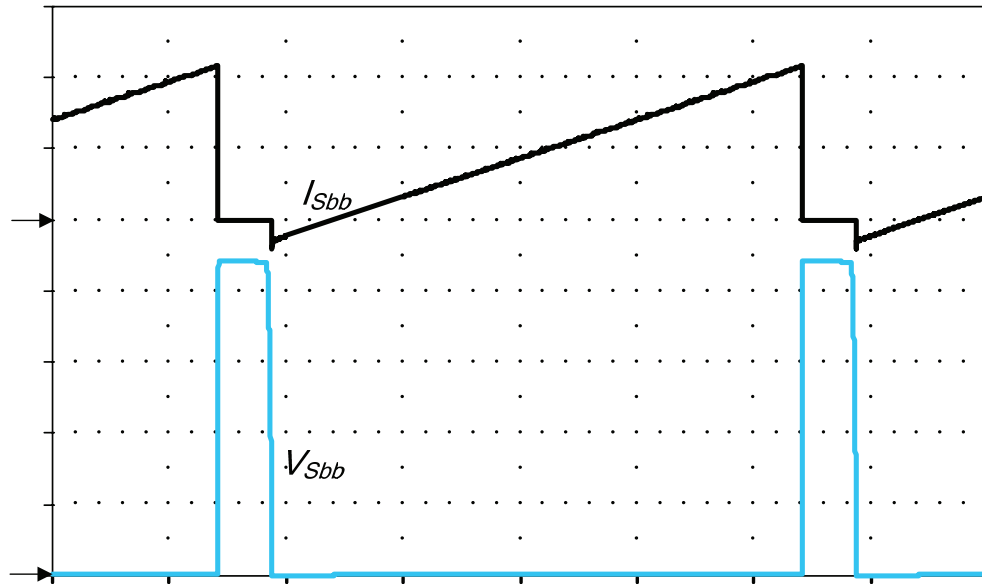


Figura 54 - Corrente e tensão no interruptor do conversor *Buck-Boost* (4 A/div, 100 V/div, 1 μ s/div)

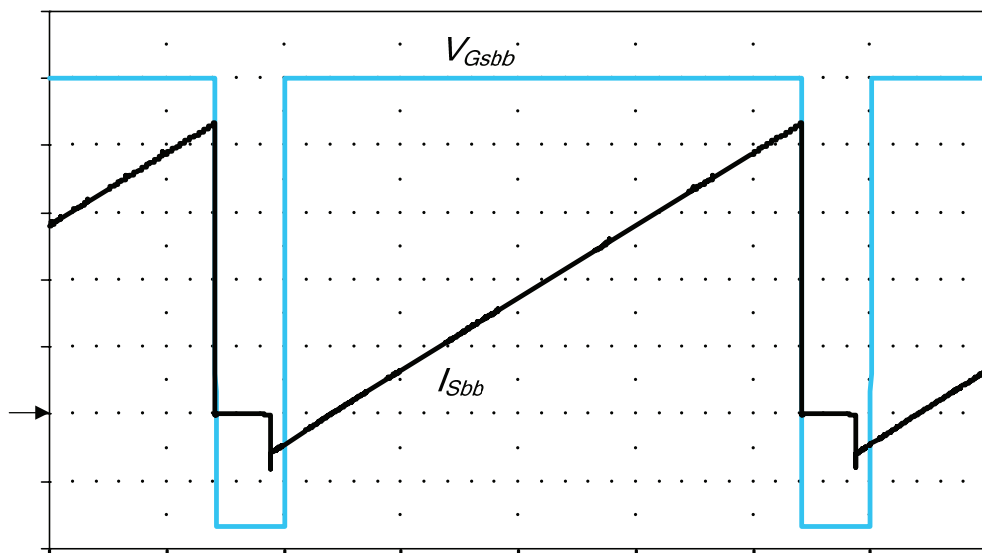


Figura 55 – Corrente e tensão de comando no interruptor do conversor *Buck-Boost* (2 A/div, 3 V/div, 1 μ s/div)

A Tabela 8 apresenta os esforços de corrente sobre os componentes do conversor *Buck-Boost* obtidos por simulação e por cálculo. No cálculo do erro, o resultado de simulação foi considerado o correto. Pode-se observar que todos os esforços apresentaram diferenças pequenas entre cálculo e simulação.

Tabela 8 – Esforços de corrente sobre os componentes do conversor *Buck-Boost*

	Simulação (A)	Cálculo (A)	Erro
I_{Lbb-pk}	8,717	8,851	-1,54 %
I_{Lbb-ef}	4,739	4,79	-1,08 %
$I_{Sbb-med}$	3,429	3,525	-2,80 %
I_{Sbb-ef}	4,50	4,561	-1,36 %
$I_{Dbb-med}$	0,336	0,357	-6,25 %
I_{Dbb-ef}	1,406	1,444	-2,70 %
I_{RR}	1,17	1,25	-6,84 %

4.4 SIMULAÇÃO DO CONTROLE

Para simular o conversor operando com a malha de controle, foi utilizada a ferramenta simulink do programa Matlab. As figuras a seguir apresentam os componentes utilizados nessas simulações.

A Figura 56 apresenta os blocos responsáveis pela amostragem, digitalização e quantização da tensão de saída e do sinal de referência do controle. No caminho do sinal da tensão de saída há um bloco de saturação, que limita os valores que podem ser lidos pelo DSP.

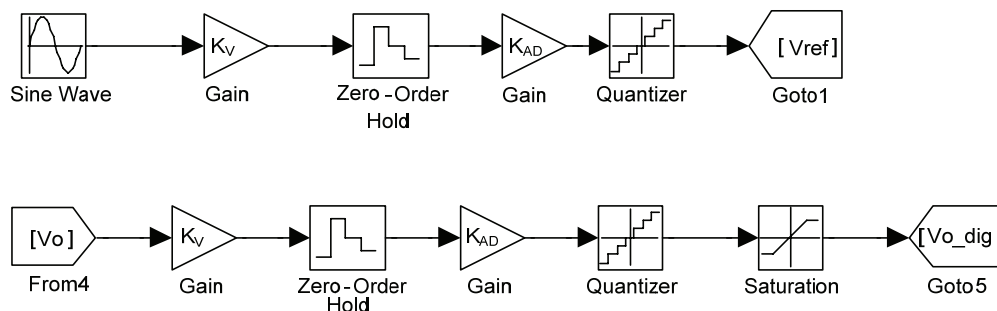


Figura 56 – Simulação no Simulink – geração de referência e aquisição da tensão de saída

A Figura 57 apresenta os blocos da lei de controle. As entradas desse subsistema são a referência digital de tensão e a tensão de saída amostrada. A saída desse subsistema é o valor de referência para o PWM.

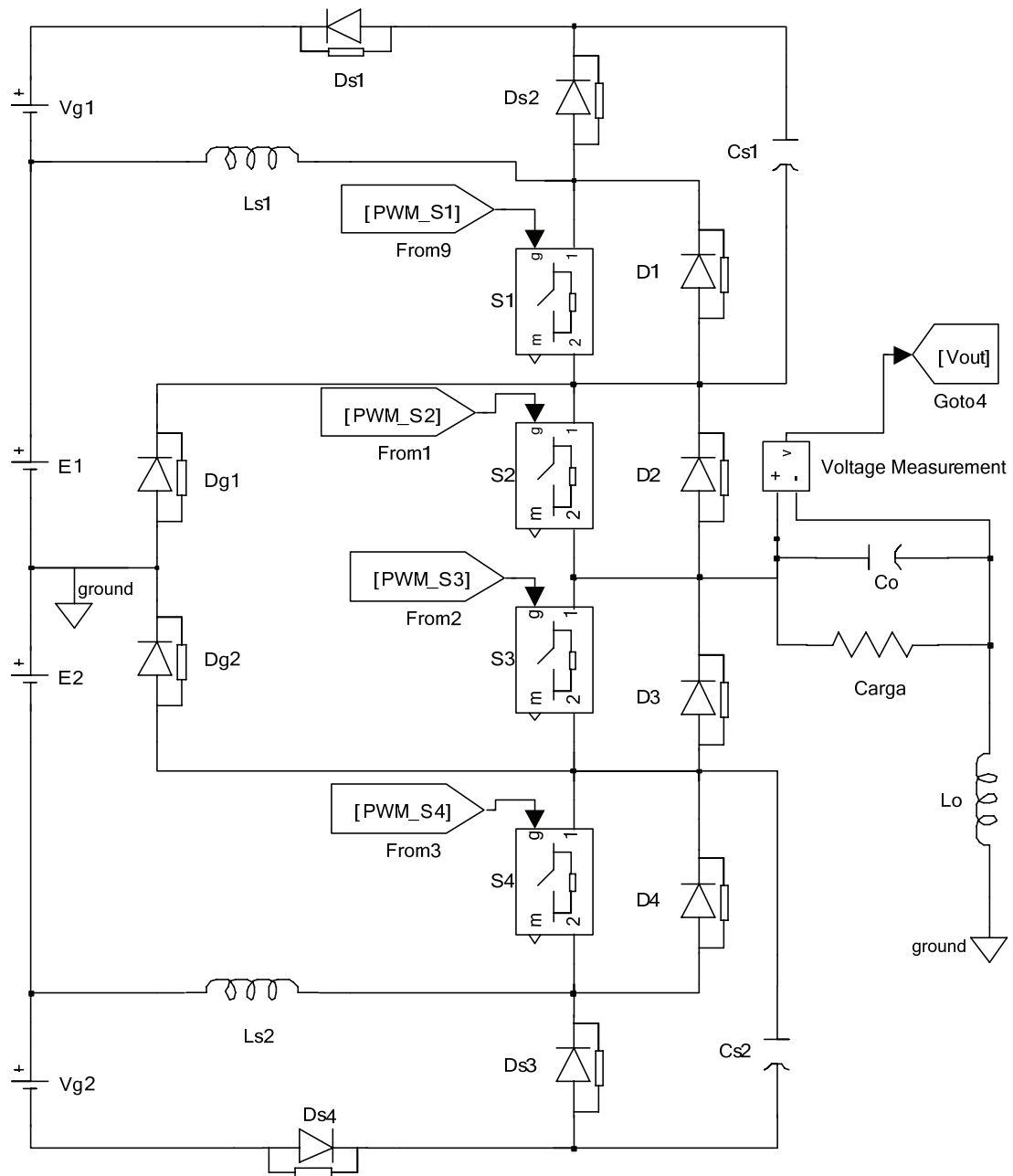


Figura 59 – Simulação no Simulink - estágio de potência

A Figura 60 apresenta os resultados de simulação de degrau de carga para tensão de saída eficaz igual a 155 V. Essa tensão foi escolhida por ser uma tensão intermediária entre a mínima (127 V) e a máxima (220 V). O degrau utilizado foi de 100 % para 50 % no pico do semi-ciclo positivo e de 50 % para 100 % no pico do semi-ciclo negativo.

A Figura 61 e a Figura 62 mostram os detalhes dos degraus de carga. Ambos os degraus apresentam respostas semelhantes. A tensão de saída apresenta erro máximo de cerca de 25 V e tempo de estabilização próximo a 200 μ s.

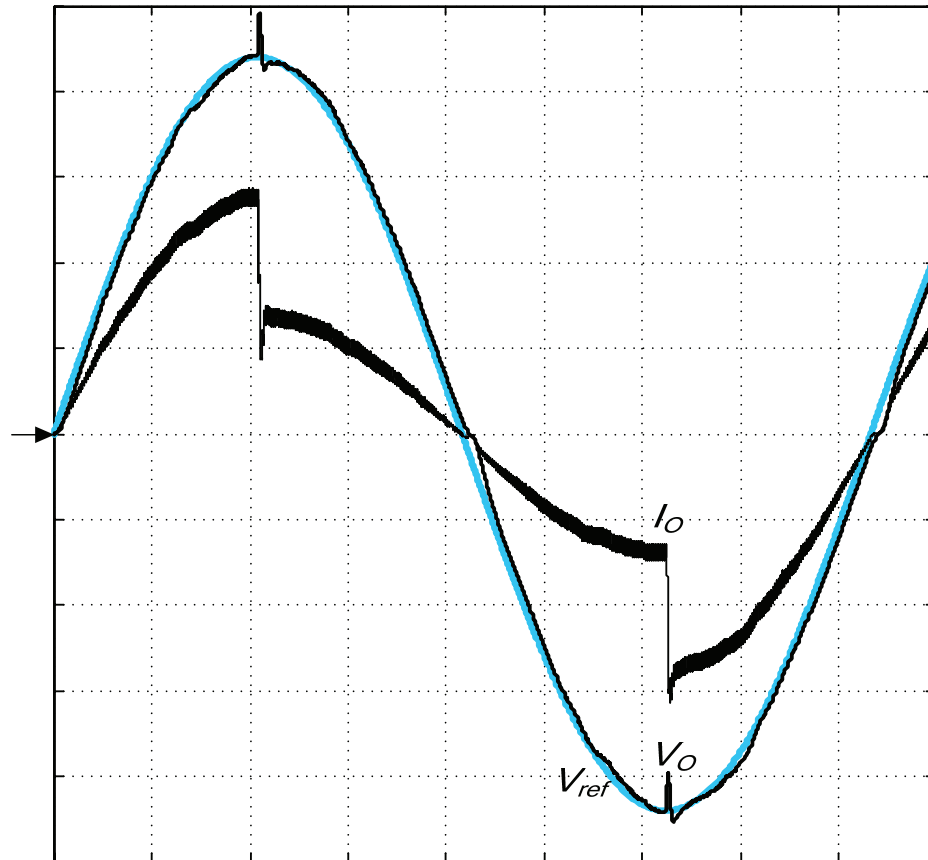


Figura 60 – Resultado de simulação de degrau de carga (50 V/div, 5 A/div, 2 ms/div)

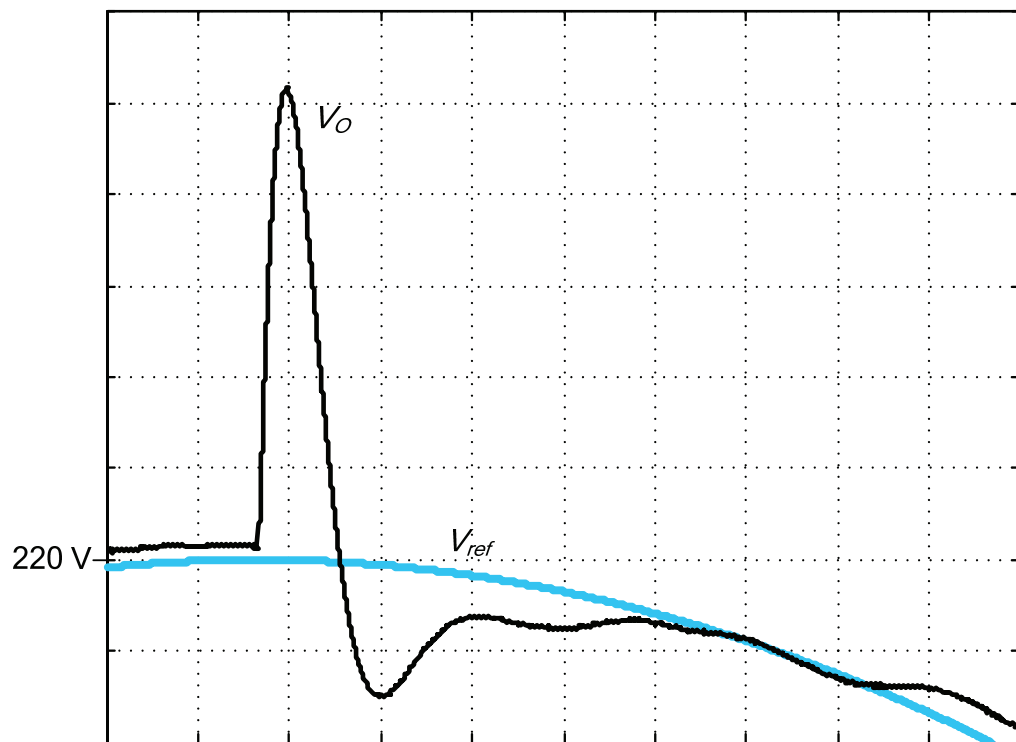


Figura 61 – Tensão de saída e de referência durante retirada de carga (5 V/div, 100 μs/div)

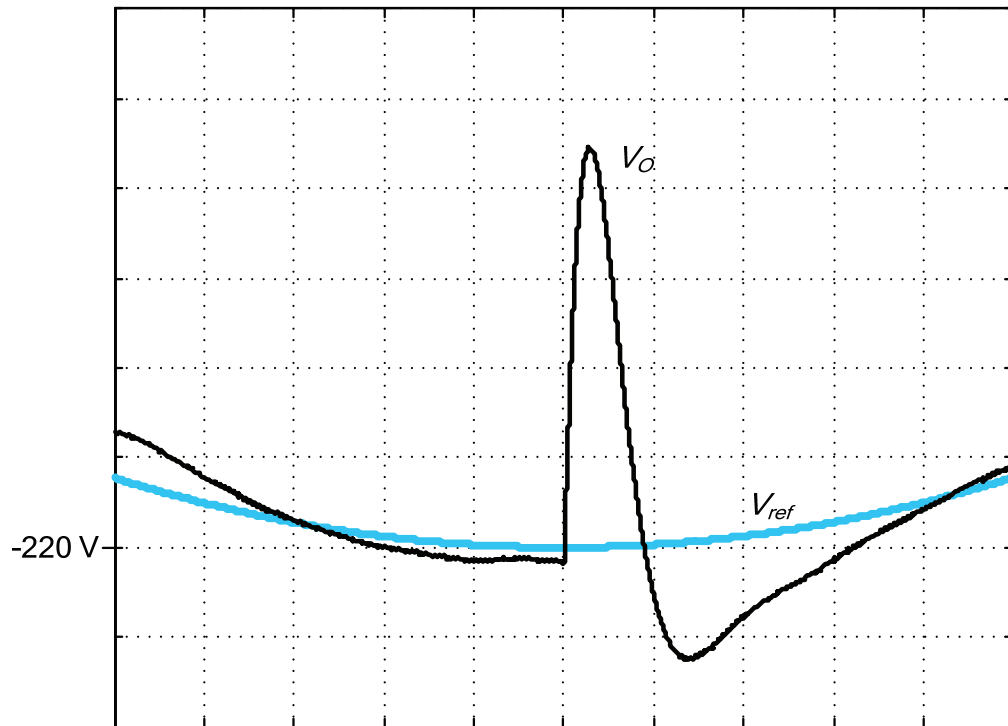


Figura 62 - Tensão de saída e de referência durante aumento de carga (5 V/div, 100 μ s/div)

A Figura 63 mostra os resultados de simulação do conversor operando com carga indutiva. A tensão eficaz de saída para essa simulação foi de 220 V, a resistência de carga igual a 22,5 Ω e o indutor de 58 mH em série com o resistor. A distorção harmônica total foi de 1,01% nesta simulação.

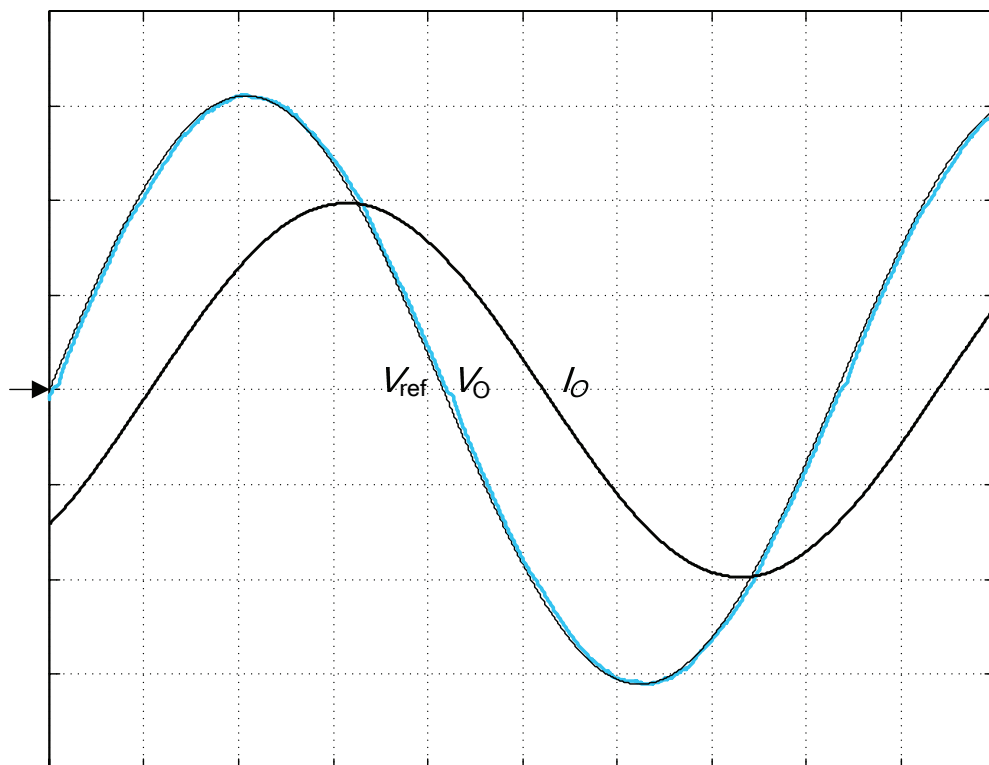


Figura 63 – Resultados de simulação para carga RL (100 V/div, 5 A/div, 2 ms/div)

A Figura 64 apresenta as componentes harmônicas ímpares da tensão de saída do inversor operando nesta situação. As componentes pares apresentaram um valor máximo de 0,06%. Devido a esse valor baixo, o gráfico referente a elas foi suprimido.

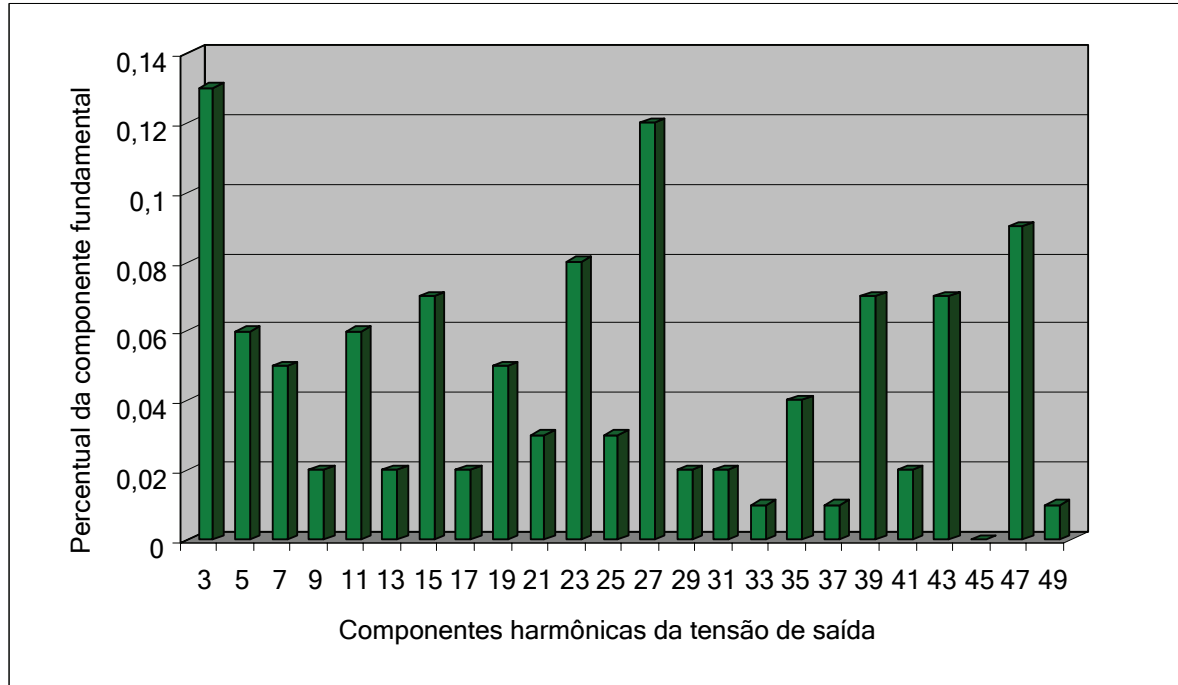


Figura 64 - Componentes ímpares da tensão de saída com carga RL

Também foram feitas simulações com o inversor operando com carga não linear. A carga não linear é composta de um retificador de tensão em ponte completa com filtro capacitivo. Essa carga foi projetada baseando-se no anexo E da norma IEC-62040-3 [36] e está representada na Figura 65. Sua tensão média de saída é de 155 V. O resistor R_p é projetado para dissipar 66 % da potência nominal do inversor e o resistor R_s 4%.

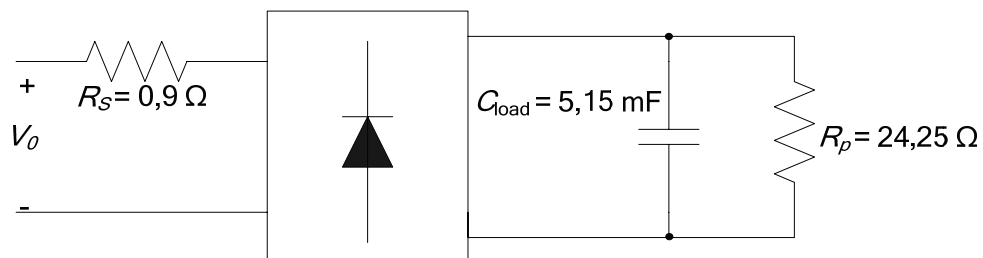


Figura 65 – Carga não linear

A Figura 66 apresenta os resultados de simulação para o inversor operando com carga a carga não linear projetada. Pode-se observar que a tensão de saída sofreu distorção no momento de condução de corrente dos diodos, mas seguiu a referencia de maneira satisfatória. A Figura 67 apresenta a forma de onda de tensão retificada pela carga não linear.

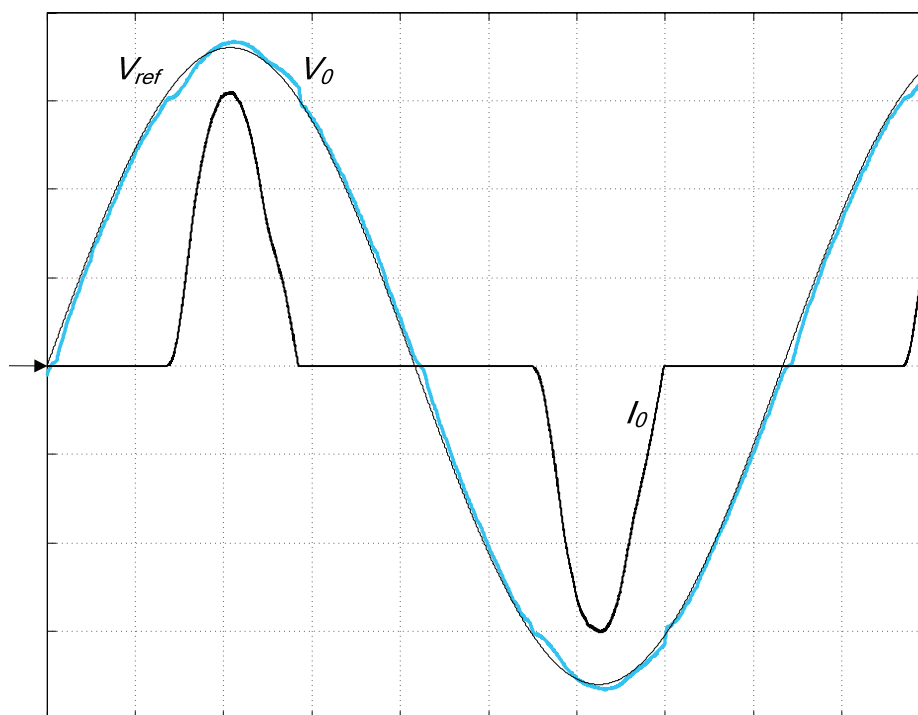


Figura 66 – Resultados de simulação com carga não linear (50 V/div, 5 A/div, 2 ms/div)

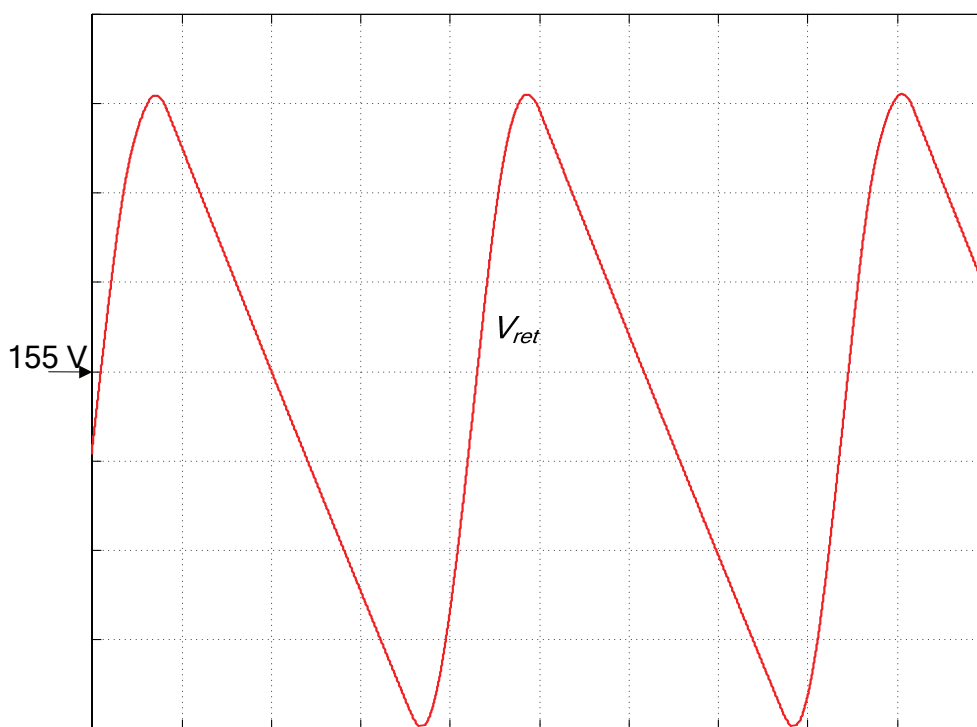


Figura 67 – Tensão na saída da carga não linear (1 V/div, 2 ms/div)

A Figura 68 apresenta o gráfico das componentes ímpares da tensão de saída do inversor operando com carga não linear. Pode-se observar que o controle foi capaz de manter essas componentes baixas, resultando numa DHT de 1,38%. As componentes pares não foram

apresentadas por apresentarem valores muito baixos, menores que 0,1%. A tensão eficaz da componente fundamental da tensão foi de 127,2 V.

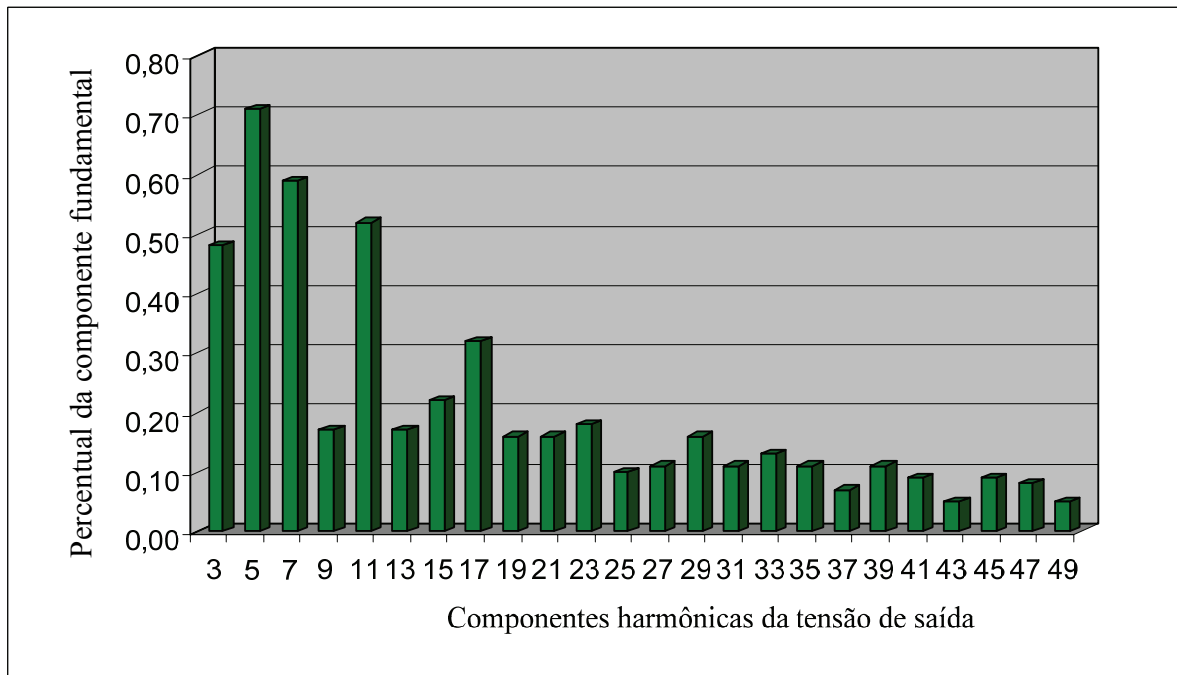


Figura 68 – Componentes ímpares da tensão de saída com carga não linear

A Figura 70 e a Figura 69 apresentam as componentes harmônicas da corrente de saída com carga não linear. Pode-se observar o alto conteúdo harmônico, típico desse tipo de carga. A DHT da corrente foi de 97,66%. A corrente eficaz da componente fundamental foi de 8,778 A.

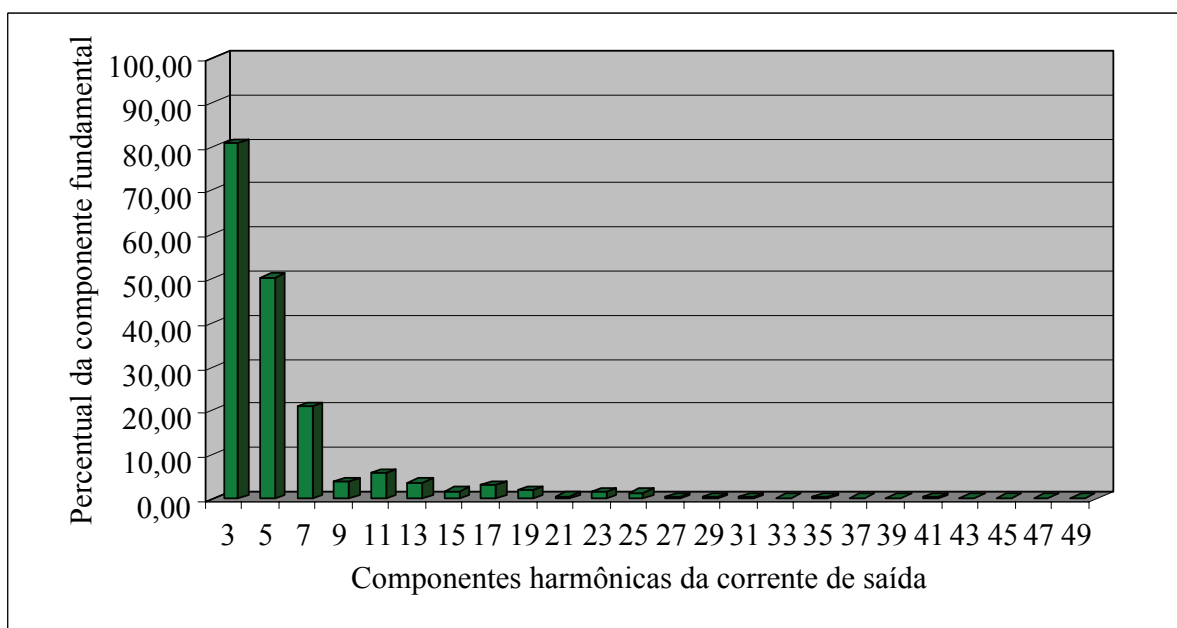


Figura 69 – Componentes ímpares da corrente de saída com carga não linear

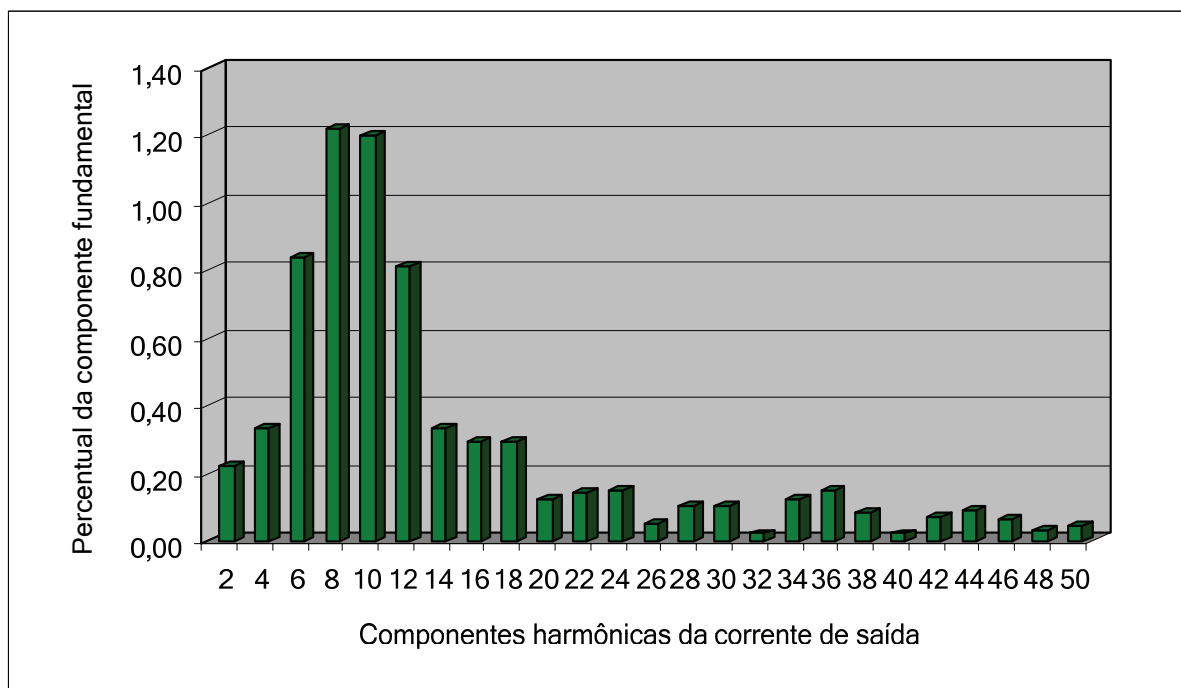


Figura 70 – Componentes pares da corrente de saída com carga não linear

4.5 CONCLUSÃO

Através das simulações com componentes ideais foi possível verificar a análise teórica previamente apresentada, tanto do inversor NPCu quanto do *Buck-Boost* QSC/ZVS.

Também foi possível comprovar a diminuição da sobreposição entre tensão e corrente no interruptor principal durante a comutação ao se utilizar o *snubber* de Undeland modificado.

As simulações de degrau de carga e com carga indutiva demonstraram que o controle projetado teve bom desempenho, apresentando um pequeno atraso da tensão de saída em relação à referência e uma pequena distorção na passagem por zero. A distorção na passagem por zero deve-se ao efeito não modelado do indutor do *snubber*. O atraso entre referência e tensão de saída se deve principalmente ao fato do controlador projetado não ser capaz de zerar o erro em 60 Hz, apesar de mantê-lo bem baixo.

A simulação com carga não linear comprova que mesmo com corrente de saída distorcida, o inversor é capaz de manter a tensão de saída com baixo conteúdo harmônico.

5 IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS

Para comprovar o estudo teórico previamente realizado e comprovar a viabilidade da topologia, um protótipo foi implementado segundo projeto descrito nos capítulos 1, 2 e 3.

A Figura 71 é uma representação funcional desse protótipo. Nesta figura, o protótipo foi dividido em nove subsistemas: retificador, fonte auxiliar, inversor, *snubbers*, conversor *Buck-Boost*, filtro de saída, *drivers*, condicionamento de sinais e DSP. Estão contidos na placa de potência o inversor, os *snubbers*, os conversores *Buck-Boost*, o filtro de saída e os *drivers*.

O retificador de entrada é responsável por retificar a tensão de rede e criar um par de barramentos de ± 400 V isolados do potencial da rede. O inversor recebe, dos *drivers*, os sinais de comando para seus interruptores, recebe energia dos barramentos de entrada e entrega energia para os *snubbers* e para o filtro de saída. O filtro de saída elimina componentes de alta frequência do sinal a ser entregue para a carga. Os conversores *Buck-Boost* recebem energia dos *snubbers* e a regeneram para o barramento de entrada. A fonte auxiliar fornece alimentação isolada para os *drivers* e para a placa de condicionamento de sinais. Os *drivers* são responsáveis por receber, da placa de condicionamento de sinais, os sinais de comando dos interruptores controlados e adequar esses sinais para enviá-los aos interruptores do inversor e do conversor *Buck-Boost*, além de enviar sinais de erro à placa de condicionamento de sinais caso haja sobrecorrente nos interruptores ou falta de energia para comandar os interruptores. A placa de condicionamento de sinais tem como principal função adequar os níveis de tensão dos sinais trocados entre o DSP, que apresenta níveis de tensão de 0 V a 3,3 V, e os *drivers*, que apresentam níveis de tensão de 0 V a 15 V. Essa placa também é responsável por condicionar o sinal da tensão de saída para que ele possa ser lido pelo DSP.

O DSP é responsável por gerar os sinais de comando para os interruptores do inversor e do conversor *Buck-Boost*. Dentro do bloco que representa o DSP na Figura 71, também estão representadas as principais rotinas do seu programa. O DSP recebe o sinal de tensão $V_o^*(t)$, que é a tensão de saída atenuada e tratada pela placa de condicionamento de sinais. A partir desse sinal, o DSP amostra-o numa frequência de 200 kHz, resultando em um sinal digital $V_o^*[n]$. Esse sinal é comparado com uma referência de tensão digital gerada internamente, resultando no sinal de erro de tensão. O sinal de erro é enviado para o controlador de tensão que gera a referência para os PWMs. A partir dessa referência e de uma portadora triangular, o DSP gera os comandos dos interruptores. Os interruptores dos conversores *Buck-Boost* funcionam com razão cíclica fixa e sua referência é gerada uma única

vez no início do programa. O último bloco funcional do DSP habilita ou desabilita os sinais dos canais PWMs baseado na referência de tensão. Os canais PWMs também são desabilitados caso haja sobretensão na tensão de saída ou caso haja sinal de erro dos *drivers*.

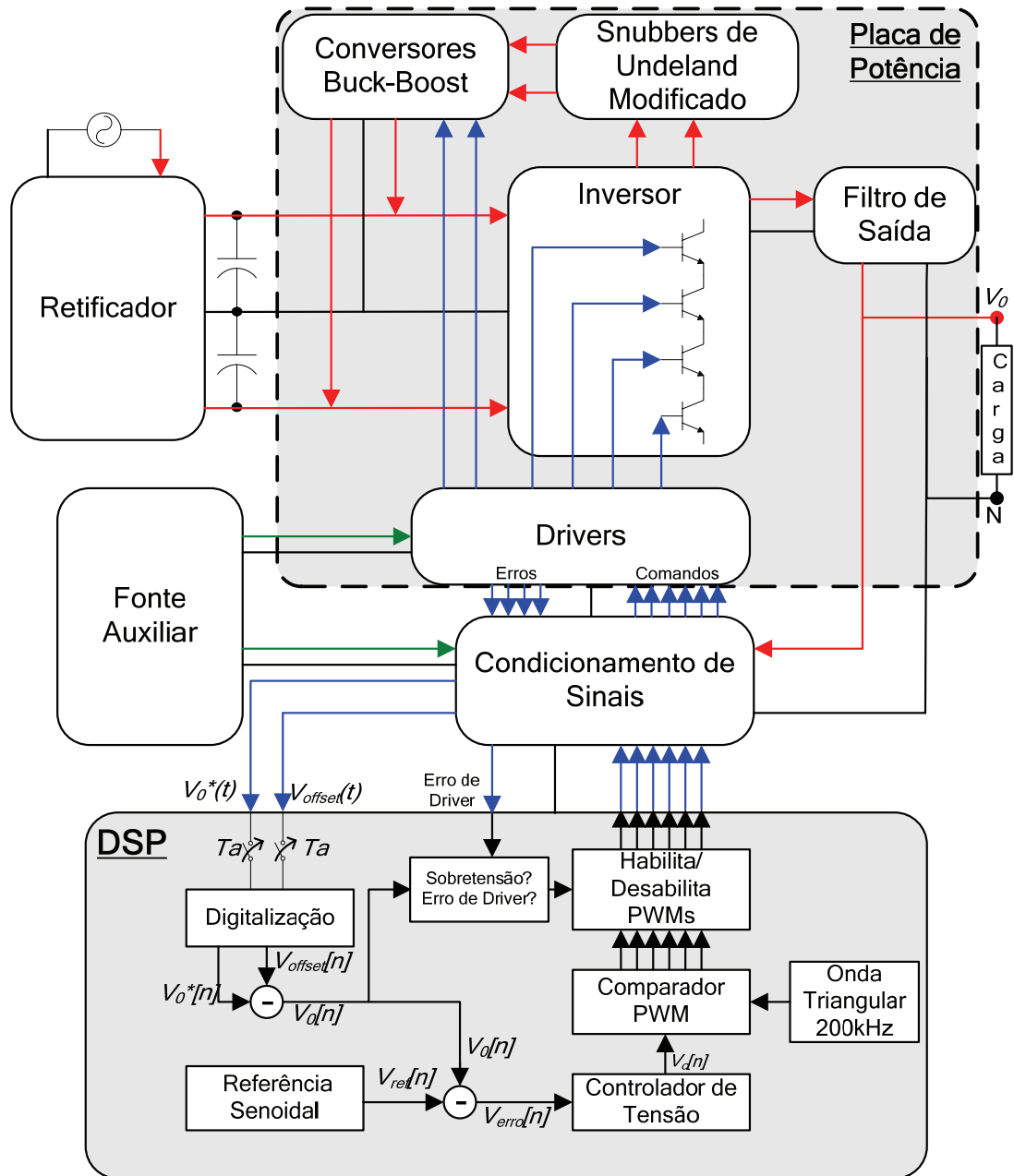


Figura 71 – Diagrama geral do protótipo implementado

A Figura 72 mostra uma foto do protótipo construído.

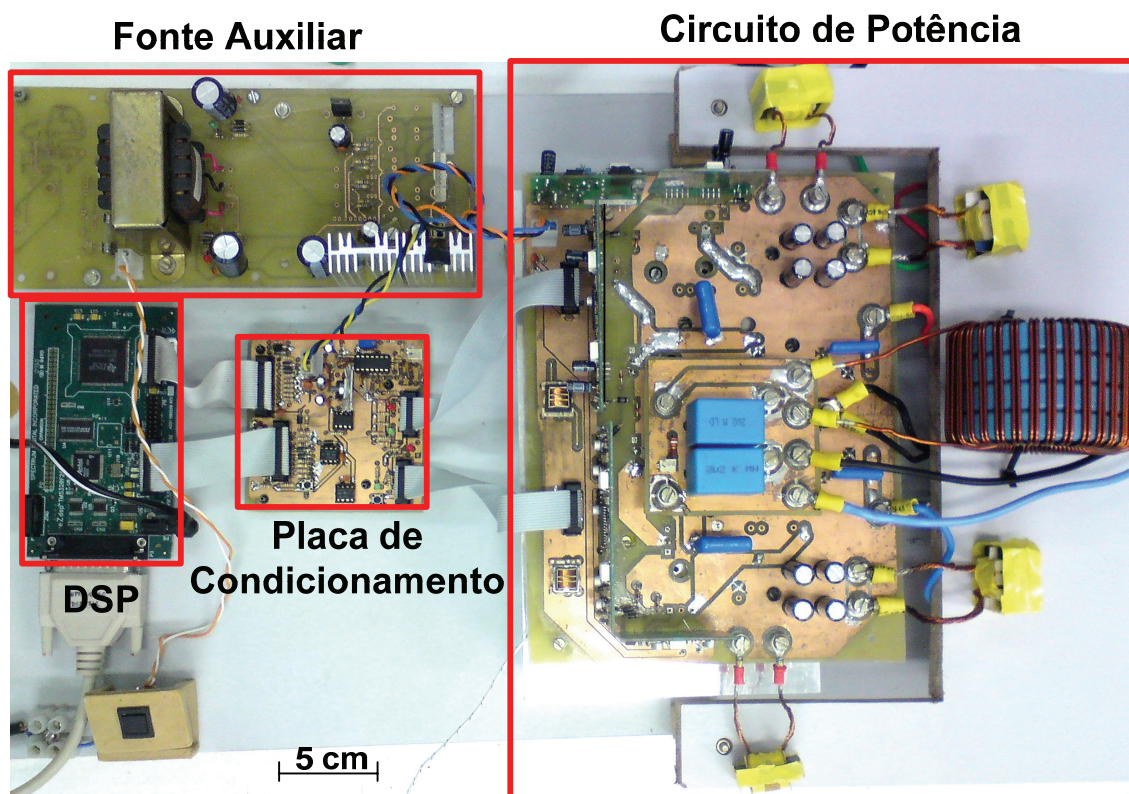


Figura 72 – Protótipo

5.1 CIRCUITOS ELETRÔNICOS

Abaixo será feita uma descrição mais detalhada da implementação e funções dos circuitos eletrônicos.

5.1.1 Estágio de entrada

O estágio de entrada é responsável por alimentar o inversor com dois barramentos de 400 V, um positivo e outro negativo. O primeiro componente desse estágio é um transformador variável que possibilita que o protótipo seja ligado com tensão zero e ela seja elevada gradualmente. Dois transformadores 110 V/220 V, com primários ligados paralelo e secundários em série, são ligados ao transformador variável para prover isolamento e adequar o nível de tensão. Os transformadores são ligados a uma meia ponte de diodos e ao banco de capacitores dos barramentos, formando um retificador dobrador. Cada banco de capacitores é formado por 8 capacitores de 220 μF . O esquema elétrico do estágio de entrada pode ser visto na Figura 73.

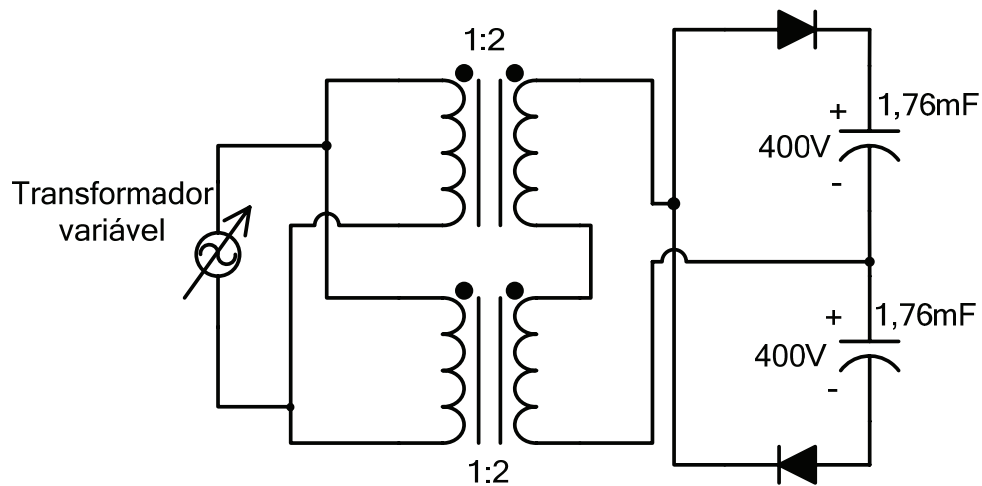


Figura 73 – Esquemático do estágio de entrada

5.1.2 Fonte auxiliar

A fonte auxiliar alimenta com +15 V e -15 V a placa de condicionamento e com +15V os *drivers*. O circuito da fonte auxiliar poder ser visto na Figura 74. Ele é composto por um transformador com primário de 220 V e dois secundários de 18 V em série. Os secundários são ligados a uma ponte de diodo com um par de filtros capacitivos. Em seguida são conectados dois reguladores lineares, um que gera 15 V positivo e outro negativo. Por último há mais um par de capacitores na saída.

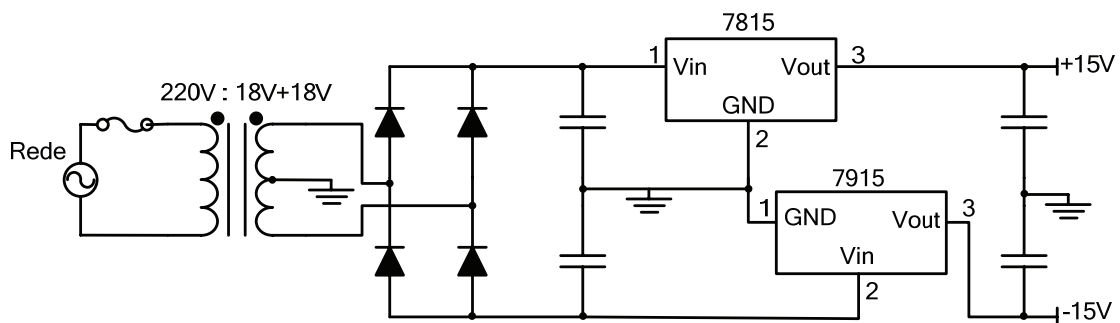


Figura 74 – Esquemático da fonte auxiliar

5.1.3 Placa de condicionamento

A placa de condicionamento é responsável por: adaptar níveis de tensão entre *drivers* e DSP; amostrar o sinal de tensão de saída e tratá-lo para leitura do conversor AD e indicar sinais de erro do *driver*. Uma foto dessa placa pode ser vista na Figura 75.

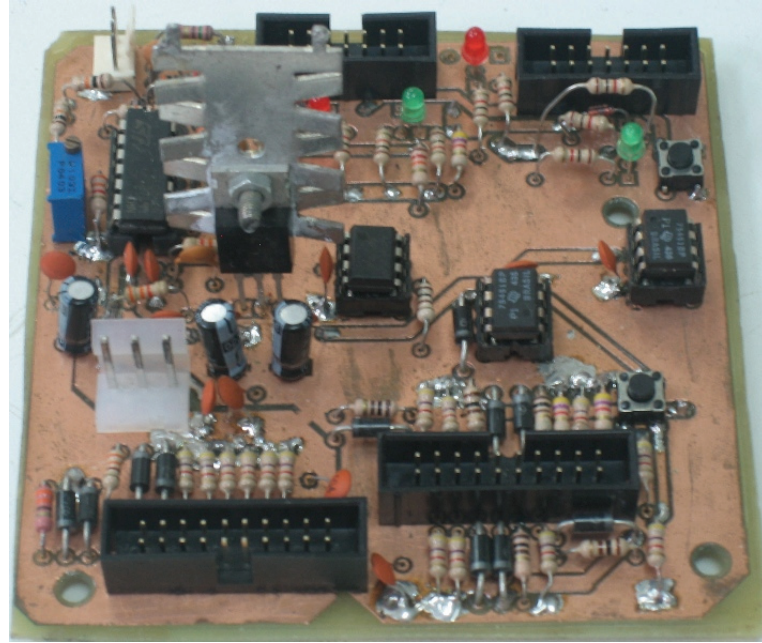


Figura 75 – Placa de condicionamento

A Figura 76 mostra o esquemático do circuito de condicionamento do sinal de erro dos *drivers*. Ele faz a adaptação dos sinais de 15 V dos *drivers* para 3,3 V e, através de LEDs, apresenta indicação luminosa de qual *driver* apresenta erro. Este circuito também opera como uma lógica ‘ou’, sendo que se um ou mais *drivers* apresentar erro, o sinal de saída desse circuito indica erro.

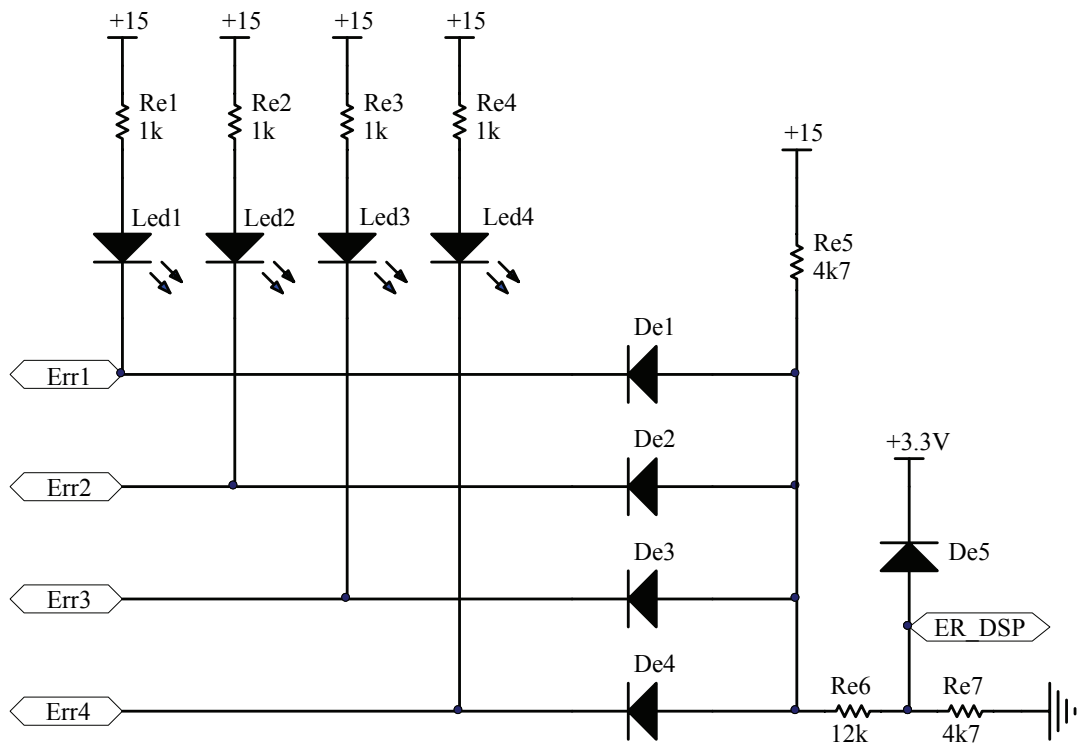


Figura 76 – Circuito de condicionamento do sinal de erro do *drivers*

A Figura 77 apresenta o circuito de condicionamento dos comandos dos interruptores. Eles entram no circuito com 3,3 V, advindos do DSP, e tem sua tensão elevada para 15 V para serem recebidos pelos *drivers*. Há três circuitos desses, um para cada par de PWMs.

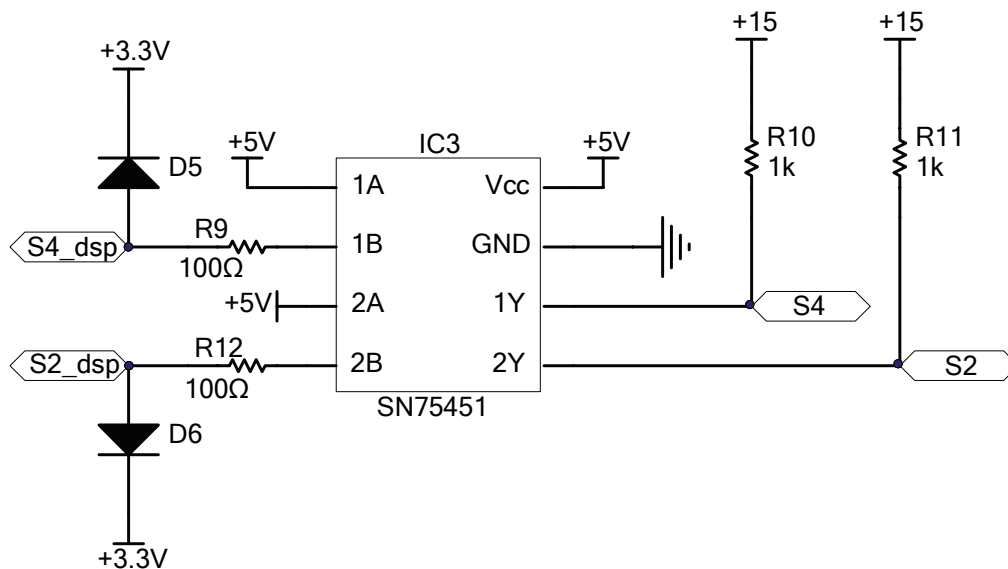


Figura 77 – Circuito de condicionamento dos sinais do DSP para os *drivers*

O circuito da Figura 78 é responsável pelo condicionamento do sinal da tensão de saída. O primeiro estágio desse circuito é composto por um divisor de tensão e um amplificador de diferenças com filtro para eliminar ruídos e atenuar componentes iguais e superiores a frequência de comutação. O resistor R_{a0} se encontra na placa de potência para tornar esse sinal menos suscetível a ruídos eletromagnéticos. Ele é mostrado aqui para facilitar o entendimento do circuito. O ganho desse divisor resistivo é igual a $1/261$.

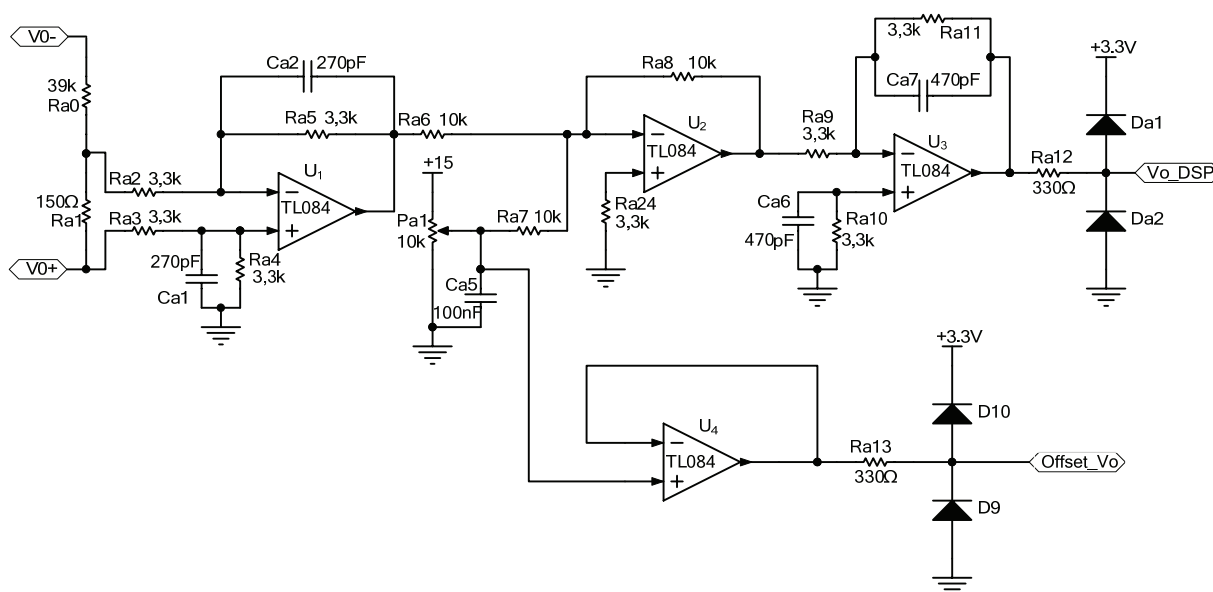


Figura 78 – Circuito de condicionamento da tensão de saída

O segundo estágio é um circuito somador que desloca em 1,5 V o sinal amostrado de tensão. Isso é feito devido ao fato do módulo AD do DSP só ser capaz de fazer a aquisição de sinais elétricos positivos e a tensão de saída é uma senóide centrada em zero. O terceiro estágio é um filtro *anti-aliasing* de primeira ordem destinado a evitar o efeito de recobrimento. O filtro foi projetado para que sua frequência de corte ficasse próximo a 100 kHz.

Ainda na Figura 78, o amplificador operacional U_4 opera apenas como buffer da tensão de deslocamento, protegendo o DSP de possíveis falhas no *driver* e vice-versa. Essa tensão de offset é lida pelo AD do DSP para que ela possa ser subtraída digitalmente do sinal amostrado e se obtenha novamente a senóide da tensão de saída.

5.1.4 Módulo DSP

Para realizar o controle, proteções e geração de referências, utilizou-se o kit de desenvolvimento TMS320F2812 da Spectrum Digital, que pode ser visualizado na Figura 79. O DSP presente neste kit é o F2812 fabricado pela Texas Instruments.

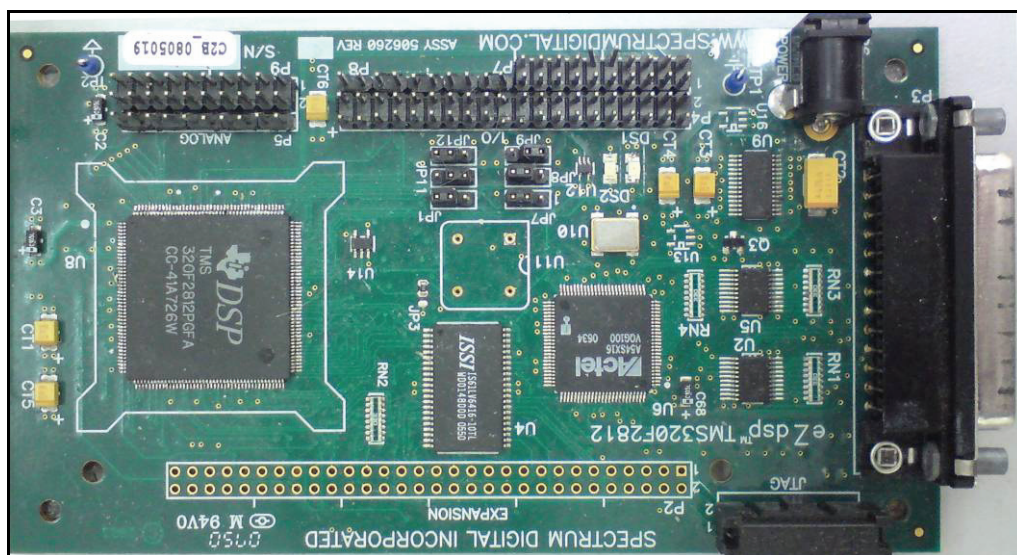


Figura 79 – Kit do DSP

O kit permite desenvolvimento do programa em linguagem de programação “C”, compatibilidade com o ambiente de programação/compilador Code Composer Studio e permite a fácil gravação e regravação de programas no DSP. Dentre os periféricos e características do DSP pode-se destacar:

- Emulador(IEEE 1149.q) e controlador(IEEE 1149.1) JTEG

- 64 k words de memória RAM on board
- 128 k words de memória flash on chip
- 18 k words de memória RAM on chip

Além das características já citadas, esse kit foi escolhido devido a sua alta capacidade de processamento e armazenamento, dando flexibilidade durante o desenvolvimento do programa.

5.1.5 Drivers

Dois pares de *drivers* diferentes foram usados: o SKHI10op e o SKHI20opA, ambos fabricados pela Semikron. Eles podem ser visualizados na Figura 80 e Figura 81, respectivamente. Estes *drivers* são responsáveis por: isolar os sinais da placa de condicionamento dos sinais de comando dos IGBTs, fornecer energia suficiente para a comutação dos semicondutores e proteger os interruptores contra sobrecorrentes.

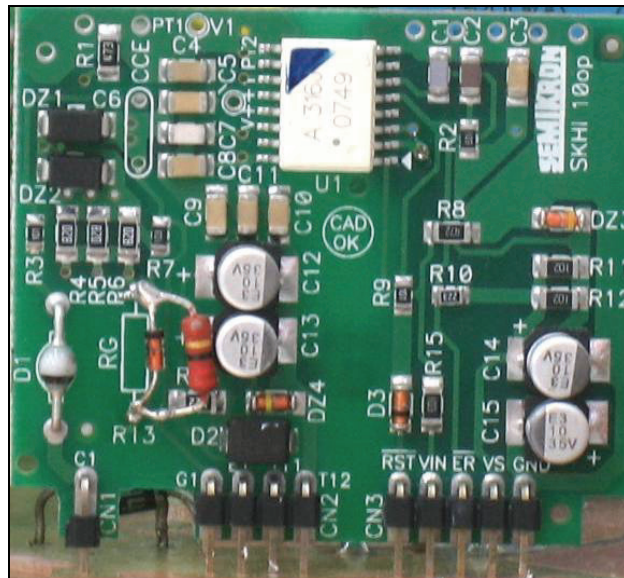


Figura 80 – *Driver* simples

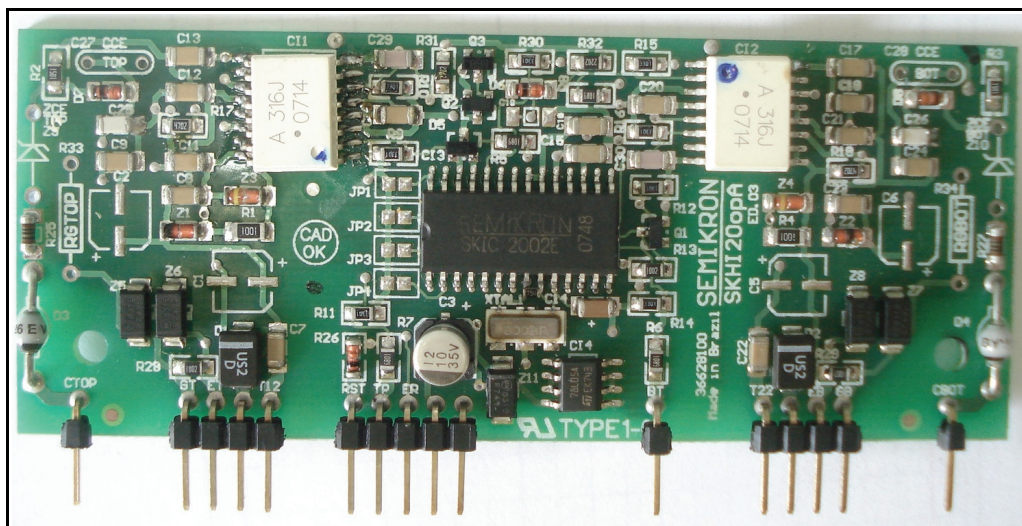


Figura 81 – *Driver* duplo SKHI 20opa

O *driver* SKI10op é um *driver* de apenas um canal. Dois desses *drivers* são responsáveis por acionar os interruptores do conversor da regeneração. O *driver* SKHI20opA tem dois canais. Dois desses *drivers* são os responsáveis pelo acionamento dos interruptores principais do conversor.

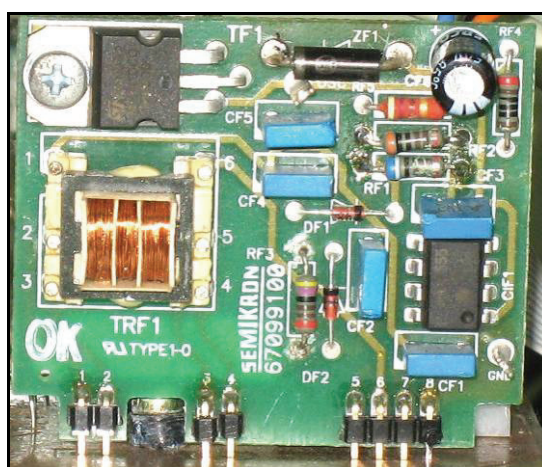


Figura 82 - Placa de alimentação dos secundários dos *drivers*

A isolação de ambos os *drivers* é feita através de optoacopladores. O primário desses optoacopladores advém da fonte auxiliar. A alimentação do secundário dos *drivers*, que deve ser isolada, é feita pelo módulo SKHI PS1, também fabricado pela Semikron. Essa placa contém um conversor flyback de duas saídas e a possibilidade de conexão de mais indutores flyback para a geração de mais saídas isoladas. Outros dois indutores flyback, cada um com duas saídas, foram colocados na placa de potência, totalizando seis alimentações isoladas para os *drivers*. O módulo SKHI PS1 pode ser visualizado na Figura 82.

5.1.6 Placa de potência

A placa de potência incorpora os *drivers*, módulo SKHI PS1, indutores flyback para gerar a alimentação dos secundários dos *drivers*, os interruptores principais, componentes do conversor regenerativo, capacitores de entrada, componentes dos *snubbers*, diodos de grampeamento, filtro de saída e diodos de sinal que, em conjunto com os *drivers*, fazem a proteção de sobrecorrente nos interruptores. Uma foto dessa placa pode ser vista na Figura 83.

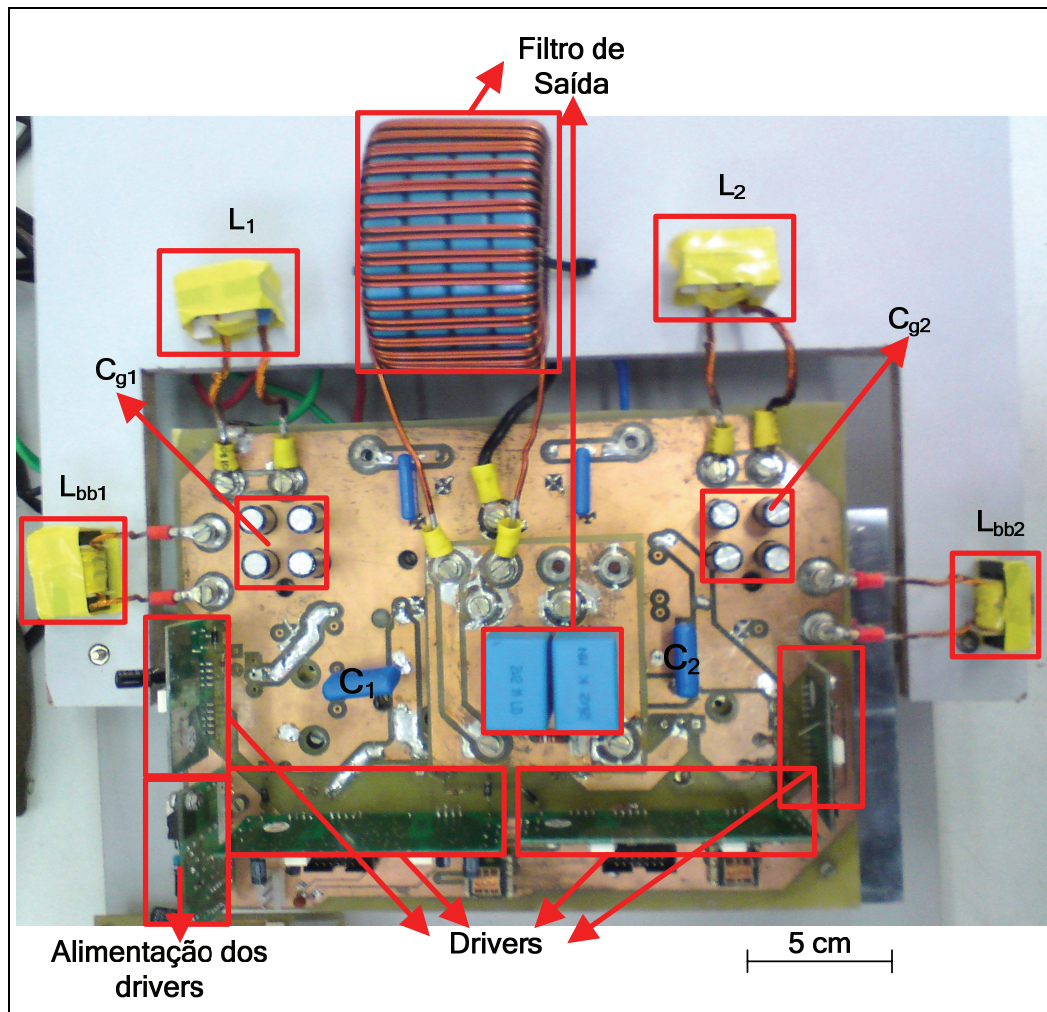


Figura 83 – Placa de potência

Na entrada da placa de potência foram colocados quatro capacitores, dois eletrolíticos e dois cerâmicos, um de cada tipo em paralelo com cada banco de capacitores. Os capacitores cerâmicos são de 100 nF e filtram componentes de alta frequência da tensão de entrada. Os capacitores eletrolíticos têm por finalidade cancelar a indutância dos cabos que conectam a placa de potência aos bancos de capacitores ou outras indutâncias parasitas, fazendo com que

o barramento de entrada se comporte o mais próximo possível de uma fonte de tensão ideal. Esses capacitores são de 470 μF .

Em todos os semicondutores há perdas de comutação e condução que geram calor. Para dissipar esse calor foi verificada a necessidade de acoplar um dissipador aos semicondutores. Todos os semicondutores foram conectados ao mesmo dissipador e ele foi calculado segundo metodologia descrita a seguir.

Primeiramente obteve-se via simulação, a potência média dissipada em cada componente ligado ao dissipador em um ciclo de rede e na pior condição de operação. A Tabela 9 mostra esses valores de potência em cada um dos componentes e as resistências térmicas desses componentes da junção até o dissipador, obtidas nos catálogos dos fabricantes: Todos os componentes têm uma temperatura máxima de junção igual a 150 °C.

Tabela 9 – Perdas e resistência térmica dos semicondutores

Componente	Potência dissipada	Resistência térmica entre junção e dissipador
S_1 e S_4	27,0 W	1,12 °C/W
S_2 e S_3	7,6 W	1,12 °C/W
D_{g1} e D_{g2}	5,1 W	2,5 °C/W
D_{s1} , D_{s2} , D_{s3} e D_{s4}	2,7 W	2,5 °C/W
S_{bb1} e S_{bb2}	15,9 W	1,12 °C/W
D_{bb1} e D_{bb2}	0,7 W	2,5 °C/W

O próximo passo é calcular as temperaturas máximas que o dissipador pode atingir, considerando os componentes isoladamente. Isso é feito através da equação 5.1. O resultado desses cálculos é apresentado na Tabela 10.

$$T_{max_{Dx}} = T_{jx} - (R_{jdx} \cdot P_x) \quad (5.1)$$

Onde:

T_{max_D} = Temperatura máxima que o dissipador pode atingir

T_j = Temperatura de máxima de junção

R_{jd} = Resistência térmica entre junção e dissipador

P = Potência média dissipada em um ciclo

x = Índice correspondente ao componente

Tabela 10 - Temperatura máxima do dissipador para cada semiconductor

	Temperatura máxima do dissipador
S_1 e S_4	119,76 °C
S_2 e S_3	141,49 °C
D_{g1} e D_{g2}	137,25 °C
D_{s1} , D_{s2} , D_{s3} e D_{s4}	143,25 °C
S_{bb1} e S_{bb2}	132,19 °C
D_{bb1} e D_{bb2}	148,25 °C

Utilizando a menor temperatura máxima do dissipador é possível calcular a máxima resistência térmica do dissipador (R_{DA}) através da equação 5.2.

$$R_{DA} = \frac{T_{max_{D-S1}} - T_{amb}}{\sum P_x} \quad (5.2)$$

Onde:

T_{amb} - Temperatura ambiente (40°C)

$\sum P_x$ - Somatório das potências dissipadas pelos semicondutores

Obteve-se uma resistência térmica máxima de 0,646 °C/W para o dissipador. Dos dissipadores disponíveis, o que melhor se encaixou nessa especificação e apresentou melhor formato para fixação dos componentes foi um dissipador da Semikron, modelo P071/250 que, segundo do catálogo do fabricante, apresenta resistência térmica igual a 0,38 °C/W. Devido à grande margem entre a resistência térmica deste dissipador e a máxima resistência térmica permitida, não foi utilizada ventilação forçada.

5.2 PROGRAMA DO DSP

A Figura 84 mostra o fluxograma do programa implementado no DSP para executar o controle do protótipo e gerar os sinais de comando dos semicondutores. Esse programa foi implementado utilizando-se o ambiente de programação/compilador Code Composer Studio 3.1.0 e linguagem de programação C/C++.

As primeiras rotinas do programa executam a inicialização de variáveis, inicialização do sistema e a configuração dos periféricos utilizados, que são: entradas e saídas digitais (I/Os), conversor Analógico-Digital (AD) e o módulo PWM.

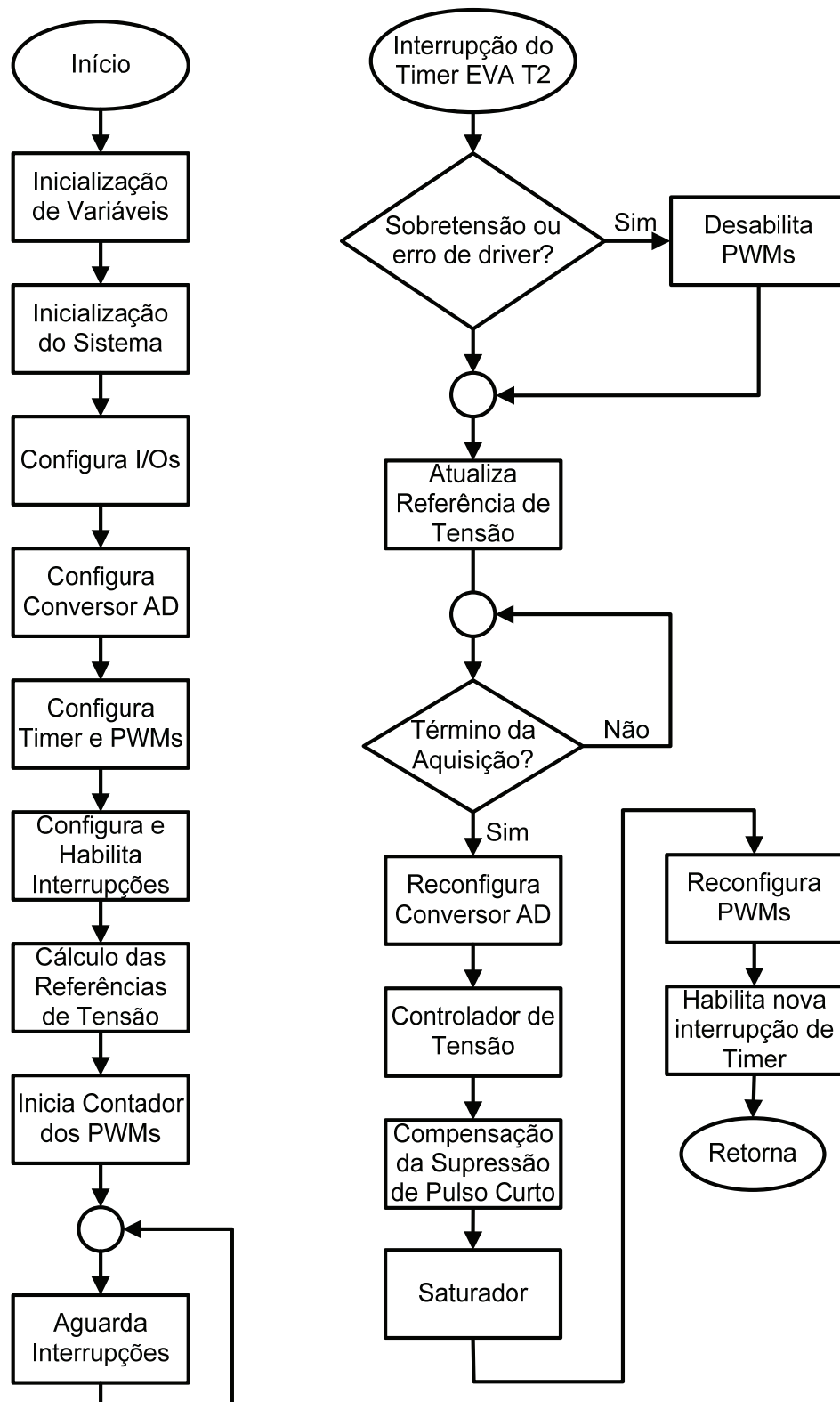


Figura 84 – Fluxograma do programa do DSP

As entradas digitais são usadas para ler o sinal de erro dos *drivers* e as saídas digitais são usadas apenas para ajudar a depurar e monitorar o programa durante o seu desenvolvimento.

O conversor AD foi utilizado para fazer a leitura de dois canais de forma sequencial toda vez que ocorresse uma interrupção de estouro do contador do PWM. Um dos canais é utilizado para ler o deslocamento de tensão feito na amostra da tensão de saída e o outro canal lê essa amostra de tensão de saída com o deslocamento. Como já foi citado anteriormente, esse deslocamento é feito, pois o conversor AD desse DSP só é capaz de interpretar sinais positivos e o sinal amostrado da tensão de saída é uma senóide centrada em zero.

Ao final dessas etapas de inicialização e configuração, o programa principal entra em um loop infinito, a espera de interrupções.

A interrupção do Timer EVA T2 ocorre quando o contador do PWM atinge zero. A primeira ação tomada é a verificação do erro dos *drivers* e da sobretensão na saída. Se uma dessas condições for verdadeira, o DSP desabilita todos os PWMs visando proteger o circuito. A proteção de sobretensão só é acionada se em duas interrupções seguidas for lida uma tensão acima da permitida, filtrando possíveis ruídos.

Os canais PWMs 1 e 2 do DSP foram configurados para comandarem os interruptores do conversor *Buck-Boost*. Cada um desses PWMs fica ativo só em meio ciclo de rede. Isso foi feito, pois uma ondulação grande de tensão nos capacitores C_g prejudica o funcionamento dos *snubbers* e causa aumento dos picos de corrente que circulam pelo interruptor principal, pelos diodos de grampeamento e pelos diodos do *snubber*. Com a energia desses capacitores sendo regenerada apenas nos semi-ciclos em que eles recebem energia, a ondulação de tensão fica reduzida e pode-se diminuir o tamanho dos capacitores C_g . A escolha de qual PWM deve permanecer ativo é feita no final da rotina de interrupção baseado na referência de tensão de saída. Os outros canais PWM acionam os interruptores principais do inversor. O tempo morto, usado para evitar curto-circuito, foi feito via programa, pois o tempo morto dos *drivers* apresentava valores muito altos comparados com o período de comutação. Após testes práticos, o tempo morto foi configurado para durar 100 ns.

Em seguida é feita a atualização da referência digital de tensão e aguarda-se o término da conversão AD. Após isso, os valores do AD são salvos e é zerado o *flag* que indica a finalização da conversão para que uma nova conversão possa ocorrer na interrupção seguinte.

Em seguida, são feitos os cálculos para gerar a nova referência para o PWM. A lei de controle utilizada é a mesma mostrada no capítulo 3. Contudo, as funções disponíveis para cálculos utilizando variáveis do tipo *float*, que possibilitam a utilização de números com casas decimais, apresentam um tempo de execução muito grande, não sendo possível fazer todos os cálculos dessa maneira em um período de comutação. Por conta disso, utilizaram-se apenas números inteiros. Mas, se as casas decimais dos fatores das leis de controle fossem

simplesmente ignoradas, perder-se-ia precisão dos cálculos, podendo até modificar a lei de controle completamente. Para contornar esse problema, os fatores da lei de controle foram multiplicados por um valor base durante a inicialização do programa e o resultado da lei de controle é dividido por esse valor base. Esse valor deve ser grande o suficiente para que a perda de precisão, ao ignorarem-se as casas decimais dos fatores da lei de controle após a multiplicação pelo valor base, seja desprezível. No presente trabalho, o valor base escolhido foi 2^{10} .

A seguir é feita uma compensação da supressão de pulso curto. Isso se deve ao fato de que, o *driver* utilizado suprime pulsos de comando menores que 640 ns. Por conta da alta frequência de comutação e da utilização de tempo morto, esse tempo dos pulsos suprimidos representa uma razão cíclica considerável, cerca de 15 % do período de comutação. Essa supressão impossibilita a geração de baixas tensões de saída, cria uma distorção considerável no cruzamento por zero da tensão de saída e causa uma oscilação na corrente do indutor do filtro de saída.

Para minimizar os efeitos dessa supressão, foi implementada a seguinte lógica: se a razão cíclica calculada numa interrupção for menor que 0,16, essa razão cíclica é enviada para um acumulador e nenhum pulso é enviado para a interruptor neste ciclo; no ciclo seguinte, se a razão cíclica continuar menor que 0,16, ela é somada no acumulador; se essa soma resultar numa razão cíclica maior que 0,16, o pulso do PWM será o valor dessa soma e o acumulador é zerado; se não, o acumulador mantém o valor, nenhum pulso é enviado aos interruptores nesse ciclo e o processo de comparação e soma é refeito na interrupção seguinte. Esse processo reduziu bastante os problemas de cruzamento por zero na tensão de saída. Oscilações na corrente do indutor do filtro de saída também diminuiram.

A saturação que é feita em seguida é para que a supressão de pulso curto não tenha o efeito de sobre-modulação quando o pulso for muito longo. A saturação foi feita para razão cíclica de 0,83.

Após todas essas operações, o valor da razão cíclica é repassado para o registrador de comparação do PWM e a escolha de qual interruptor de regeneração ficará ativo é feita.

Por último, os *flags* da interrupção do *timer* e o *flag* geral das interrupções são zerados para que o DSP possa receber novas interrupções. Assim acaba a interrupção e o programa retorna a esperar por uma nova interrupção.

5.3 RESULTADOS EXPERIMENTAIS

5.3.1 Funcionamento dos componentes do inversor

Essa sessão mostra as formas de onda nos componentes do inversor NPC com *snubber* de Undeland modificado. Os testes apresentados nesta sessão foram feitos com tensão eficaz de saída de 127 V, carga resistiva e 1000 W de potência. Não foi utilizada potência nominal neste teste, pois o acréscimo de fios para medição de corrente em alguns componentes cria indutâncias parasitas que poderiam criar sobretensões capazes de danificar o protótipo. Como foi explicado no capítulo 1, o funcionamento dos dois semi-braços do inversor é equivalente. Dessa forma, apenas formas de onda do semi braço superior serão mostradas.

A Figura 85 apresenta as formas de onda de tensão e corrente no interruptor S_1 . A sobrecorrente através do interruptor é de praticamente 100 % da corrente de carga. As oscilações de alta frequência (acima da frequência de comutação) se devem a ressonâncias envolvendo o capacitor e o indutor do *snubber*, capacitâncias intrínsecas dos semicondutores e indutâncias parasitas.

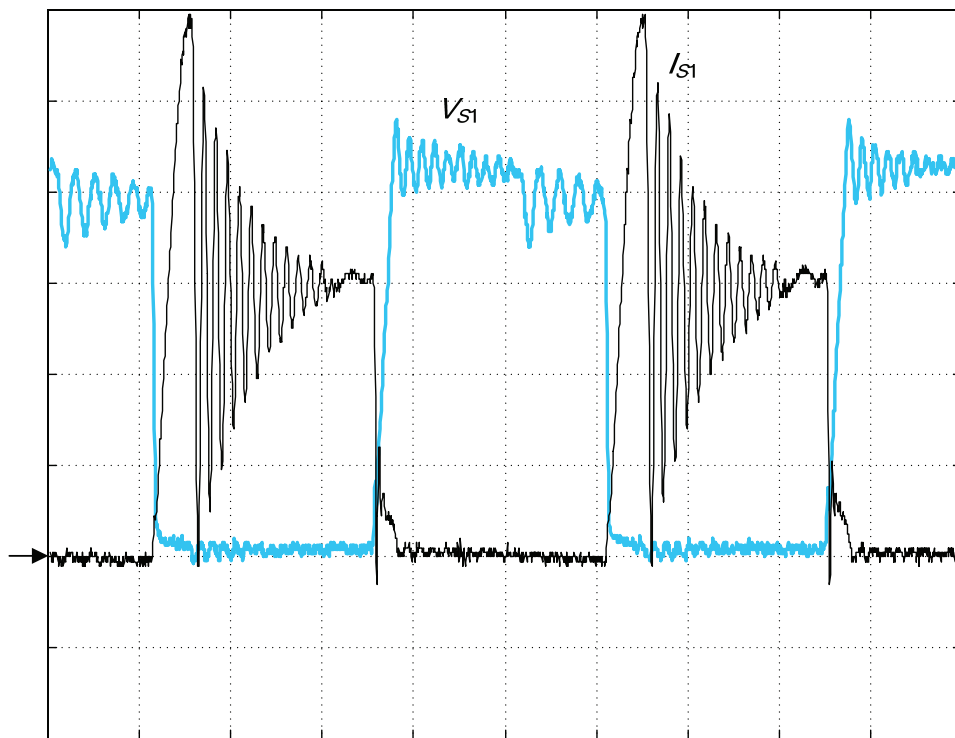


Figura 85 – Corrente e tensão no interruptor S_1 (2 A/div, 100 V/div, 1 μs/div)

Na forma de onda de tensão pode-se perceber dois patamares de tensão alta, um centrado em V_g+E e outro centrado em E , assim como previsto em teoria. Há um pico de tensão sobre o interruptor que atinge 50 V acima da tensão de grampeamento. Os detalhes de comutação podem ser vistos nas figuras seguintes.

A Figura 86 mostra o bloqueio do interruptor. Em um primeiro momento, a sobreposição de tensão e corrente ocorre sobre tensão bem baixa, causando poucas perdas. Após a estabilização da oscilação de corrente, resta a corrente de cauda do IGBT e ela ocorre já com tensão mais alta sobre o semicondutor. Neste momento ocorrem maiores perdas sobre ele.

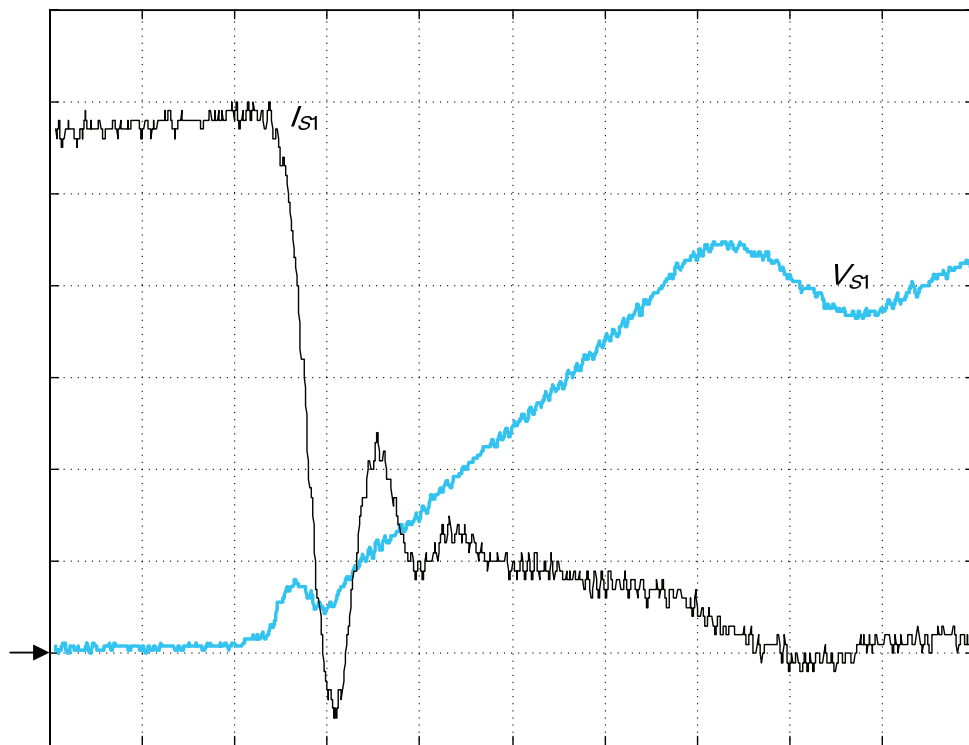


Figura 86 - Corrente e tensão no bloqueio do interruptor S_1 (2 A/div, 100 V/div, 50 ns/div)

A Figura 87 mostra o detalhe da entrada em condução do interruptor. Pode-se perceber que a corrente se mantém baixa enquanto a tensão diminui à zero. Mantendo as perdas de entrada em condução bem baixas.

A Figura 88 mostra a corrente sobre o indutor do *snubber* e a tensão sobre o capacitor C_1 . Devido à frequência de operação do inversor ser elevada, a duração da etapa 5, onde a corrente no indutor é igual à corrente de carga, é muito pequeno. Dependendo do valor da razão cíclica, essa etapa pode não ocorrer.

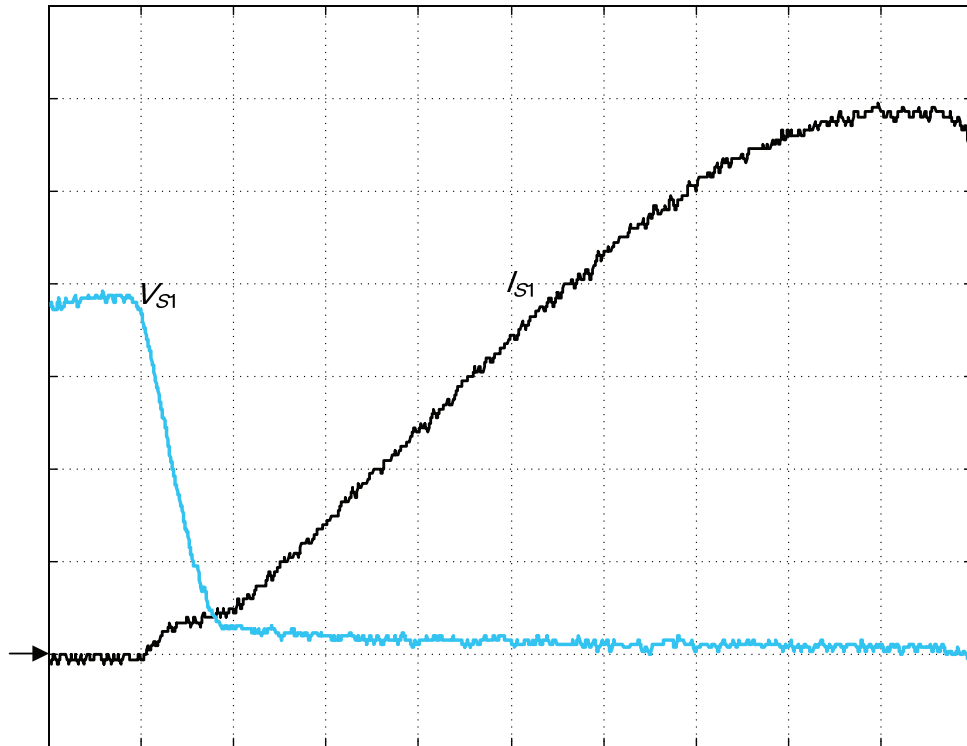


Figura 87 - Corrente e tensão na entrada em condução do interruptor S_1 (4 A/div, 100 V/div, 50 ns/div)

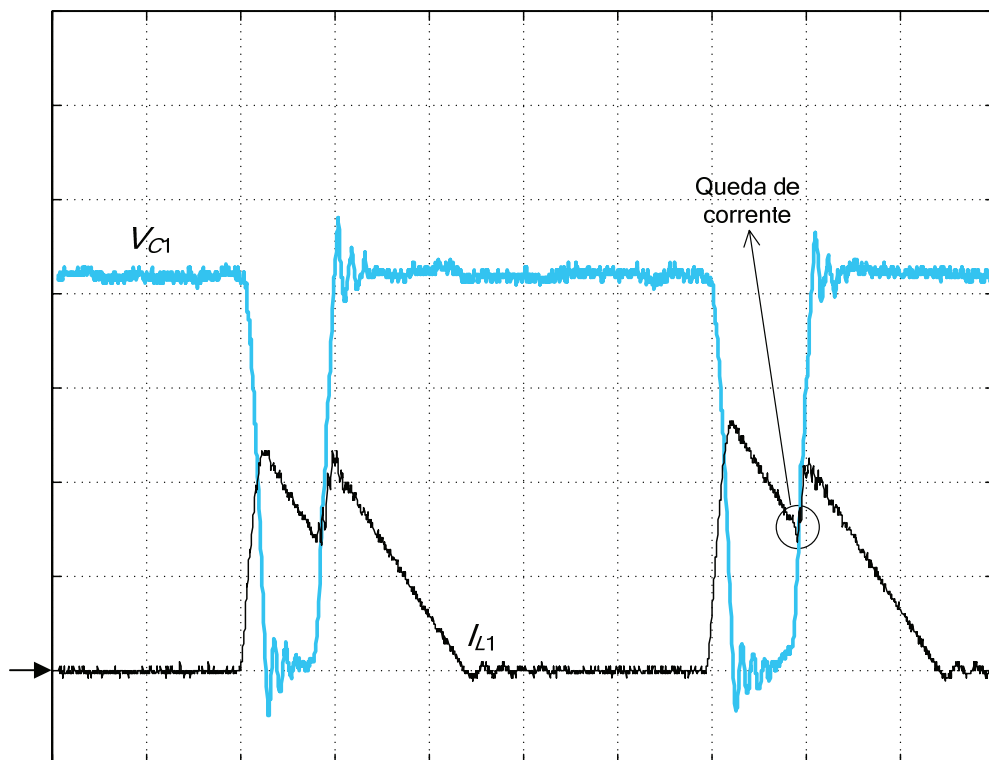


Figura 88 – Corrente e tensão nos componentes L_1 e C_1 do *snubber* (5 A/div, 100 V/div, 1 μ s/div)

No quarto pico de corrente da figura, a corrente sofre uma pequena queda antes de subir. Isso se deve ao tempo morto, que varia devido ao hardware dos *drivers*. A sobretensão sobre esse capacitor tem magnitude semelhante a do interruptor, cerca de 50 V.

A Figura 89 mostra um comparativo dos esforços de tensão nos interruptores S_1 e S_3 , que operam de maneira complementar. Há uma pequena diferença entre os valores de estabilização da tensão nos dois interruptores. Isso se deve a uma diferença de tensão entre os barramentos positivo e negativo e de uma diferença entre as tensões nos capacitores de grampeamento. Como verificado na teoria, há um pequeno tempo em que os interruptores S_1 e S_3 apresentam tensão igual zero, logo antes do bloqueio de S_3 .

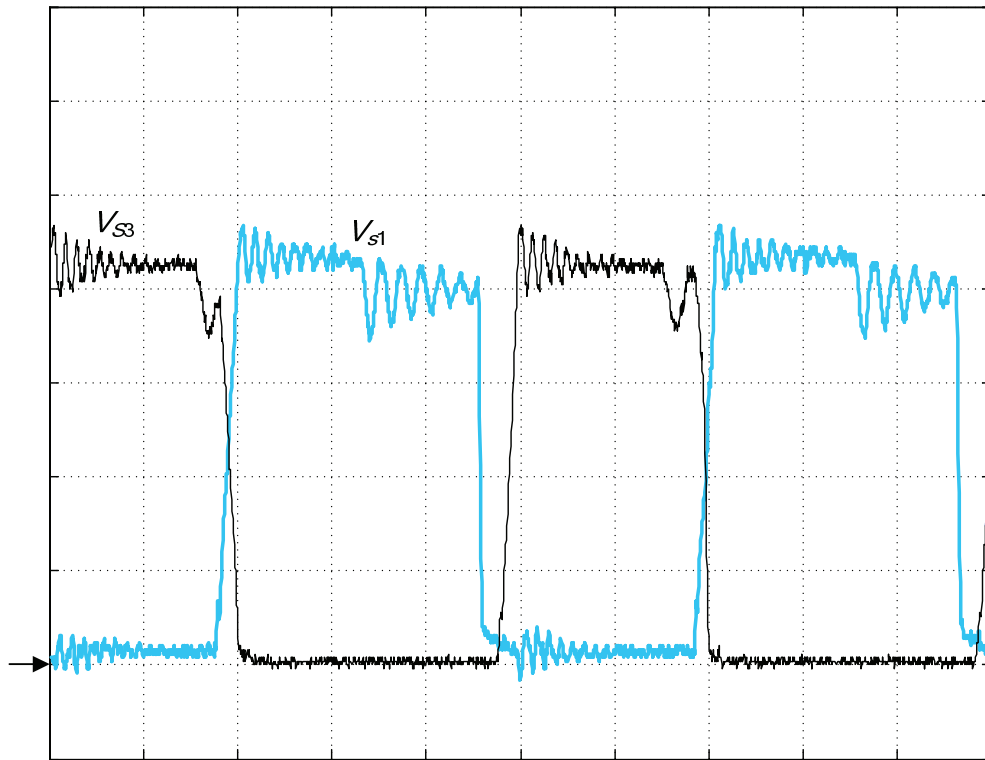


Figura 89 – Tensão coletor-emissor sobre os interruptores S_1 e S_3 (100 V/div, 1 μ s/div)

A Figura 90 mostra as tensões sobre os dois diodos do *snubber*, D_{S1} e D_{S2} . As tensões sobre o diodo D_{S1} apresentam algumas diferenças em relação às formas de onda teóricas. A tensão de pico não atinge o valor teórico. Além disso, a tensão nesse mesmo diodo não fica, em nenhum momento, com tensão igual à tensão de grampeamento do *snubber*. A etapa em que isso deveria acontecer se inicia quando a corrente sobre o indutor se torna igual à corrente de carga, mas, como visto anteriormente, isso ocorre por um tempo muito pequeno e pode não ocorrer em alguns ciclos de comutação, o que é o caso nessa figura.

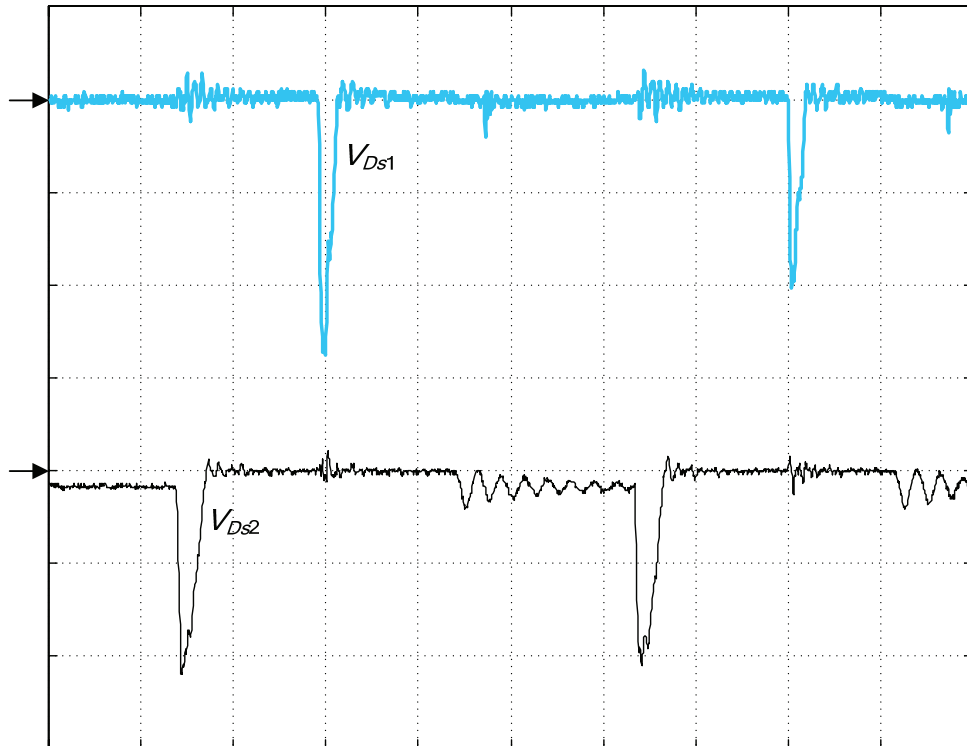


Figura 90 - Tensão sobre os diodos D_{S1} e D_{S2} (100 V/div, 200 V/div, 1 μ s/div)

A Figura 91 mostra as tensões sobre o indutor do *snubber* e sobre o diodo de grampeamento. A Figura 93 apresenta as formas de onda de tensão sobre a carga e sobre no ponto V_A . Essa figura ilustra os três níveis de tensão aplicados sobre o filtro de saída e o efeito do filtro.

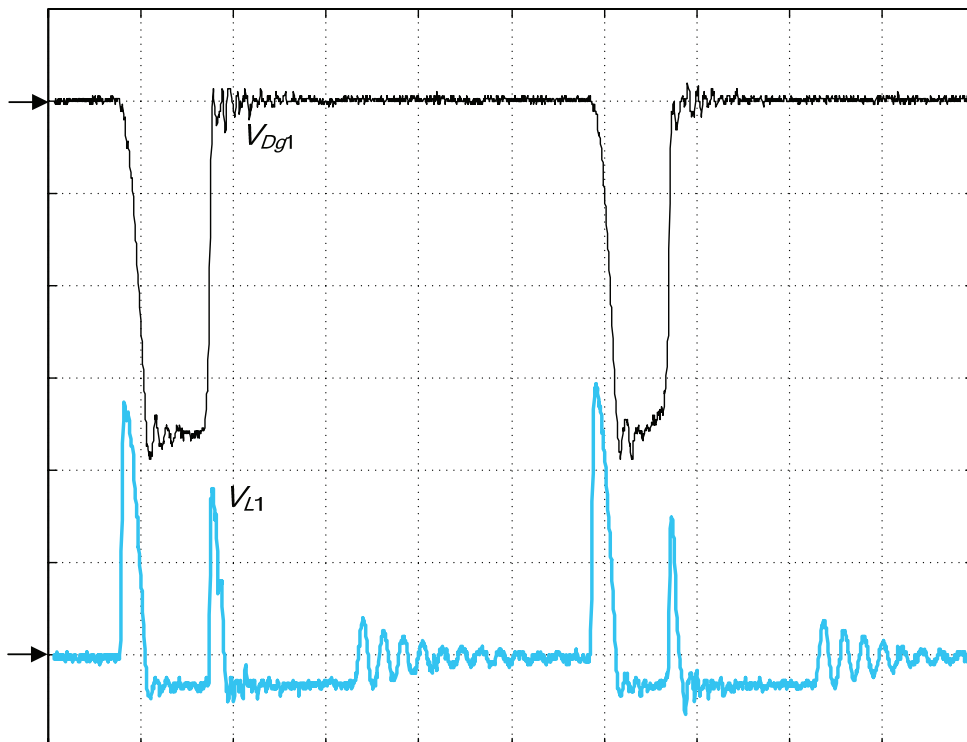


Figura 91 - Tensão sobre o diodo D_{g1} e tensão sobre o indutor do *snubber* (120 V/div, 1 μ s/div)

A Figura 92 apresenta a forma de onda de corrente no indutor do filtro de saída. Pode-se observar que a ondulação de corrente é de cerca de 1 A no pico da senóide.

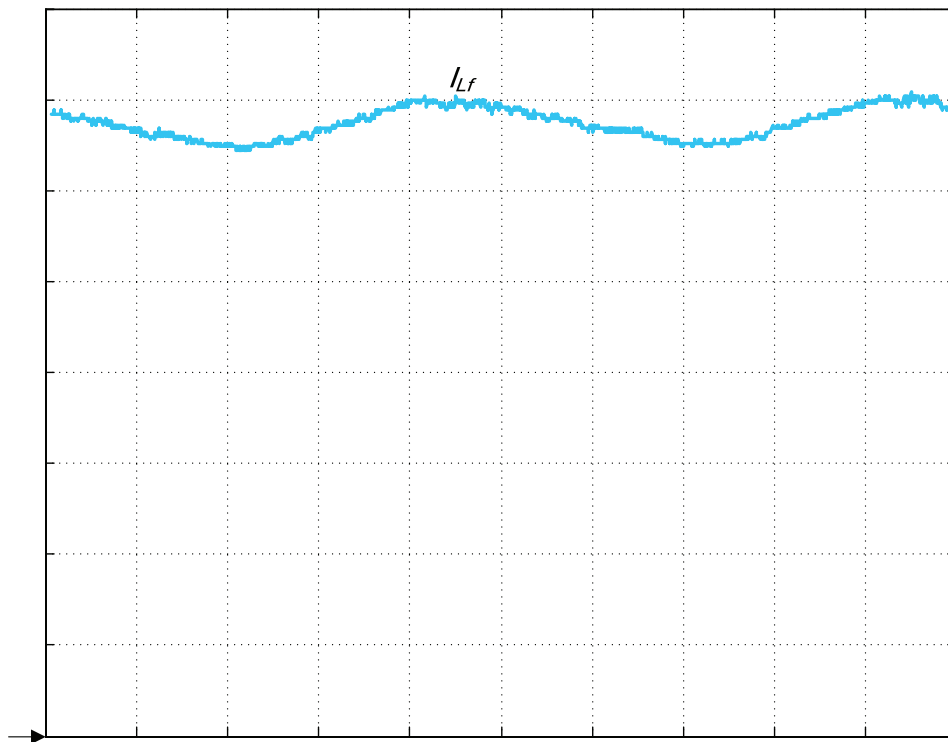


Figura 92 – Corrente no indutor do filtro de saída (12 A/div, 1 μ s/div)

A Figura 93 apresenta as tensões antes e depois do filtro de saída. Por essa figura pode-se verificar a existência de três níveis de tensões antes do filtro.

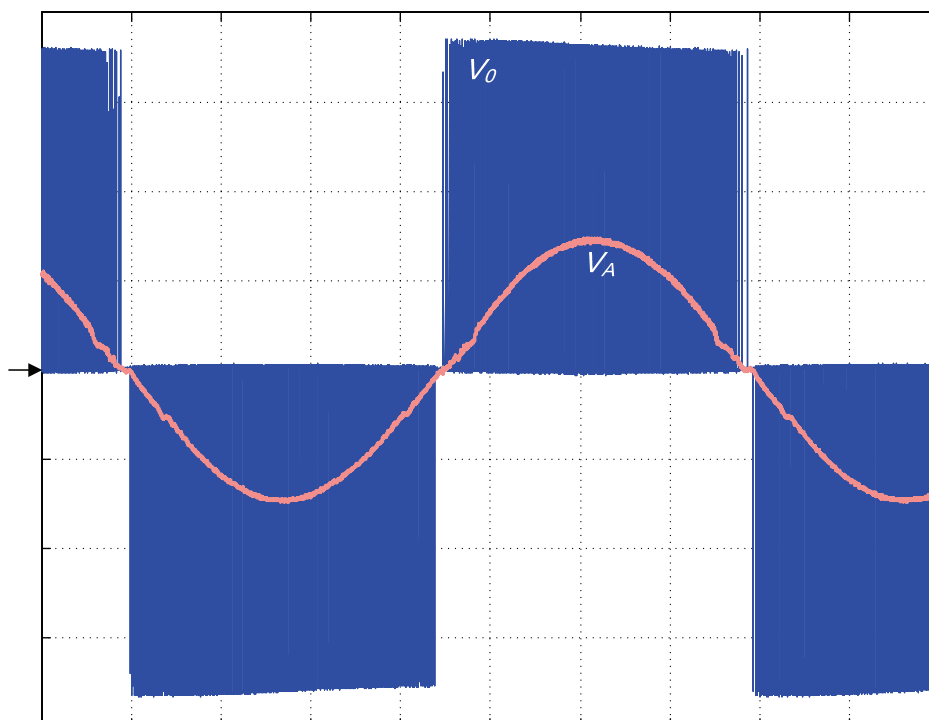


Figura 93 – Tensão antes e após o filtro de saída (120 V/div, 2 ms/div)

A Figura 94 e a Figura 95 mostram os gráficos de harmônicas na tensão de saída com potência nominal e sem malha de controle. A medição da componente fundamental da tensão eficaz apontou 125,4 V e uma frequência de 60,07 Hz. A DHT ficou em 3,37 %.

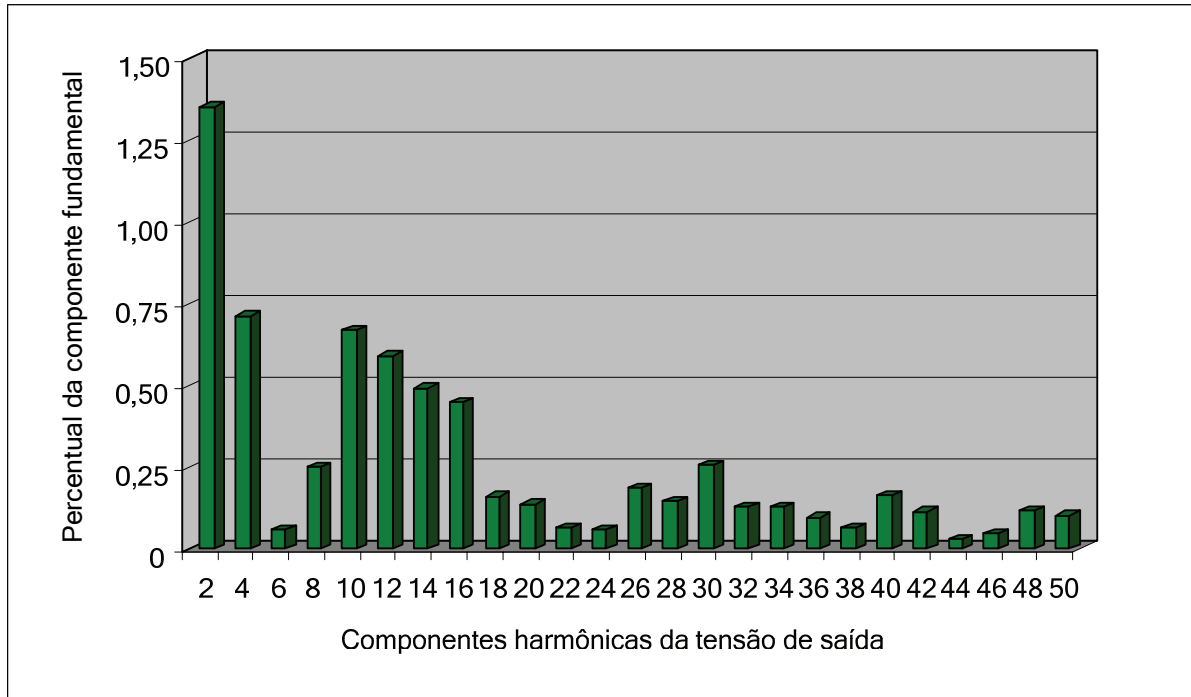


Figura 94 – Harmônicas pares da tensão de saída

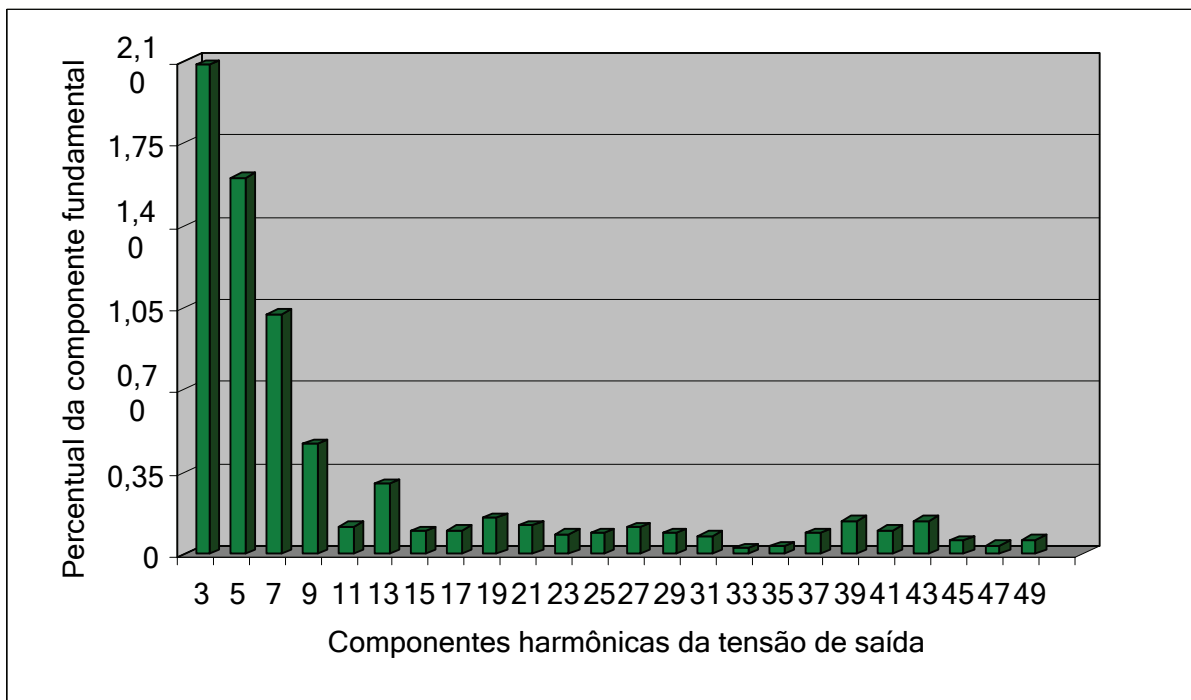


Figura 95 - Harmônicas ímpares da tensão de saída

5.3.2 Funcionamento do conversor *Buck-Boost*

Essa sessão se dedica a mostrar as formas de onda do conversor *Buck-Boost*. As formas de onda dessa etapa foram adquiridas do conversor *Buck-Boost* do semi-braço superior e com o inversor operando com 90 % da carga nominal e 127 V de tensão eficaz na saída.

A Figura 96 mostra a corrente e tensão no interruptor controlado do conversor *Buck-Boost*. É possível observar nessa figura que o interruptor opera com comutação suave no momento em que ela é acionada. No momento do bloqueio, a comutação não é suave e o detalhe da superposição da corrente e da tensão pode ser vista na Figura 97. Nessa figura também é possível verificar a corrente de cauda do IGBT que causa grande parte das perdas desse circuito. A Figura 97 mostra em detalhes o bloqueio do IGBT.

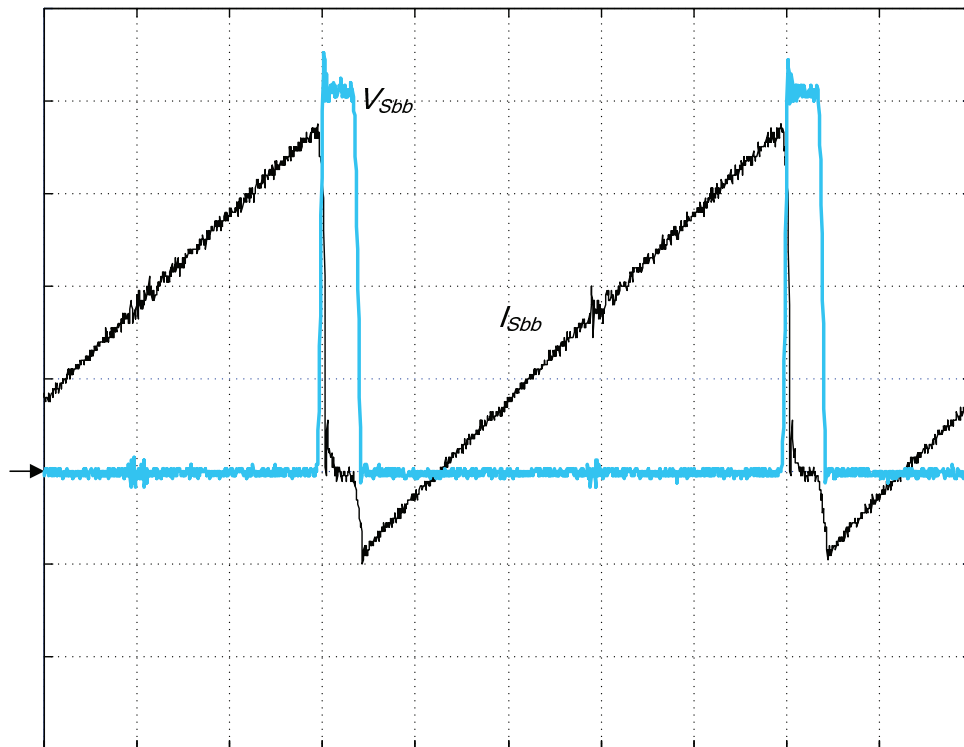


Figura 96 – Corrente e tensão nos interruptores do conversor *Buck-Boost* (2 A/div, 100 V/div, 1 μ s/div)

A Figura 98 mostra as formas de onda do indutor *Buck-Boost*. A Tabela 11 apresenta uma comparação dos valores teóricos, práticos e de simulação da corrente mínima e máxima da corrente sobre o indutor L_{bb} . A corrente de pico medida é menor do que o valor teórico devido ao fato do conversor estar funcionando com tensão no capacitor de grampeamento menor do que a de projeto, em decorrência da potência também menor.

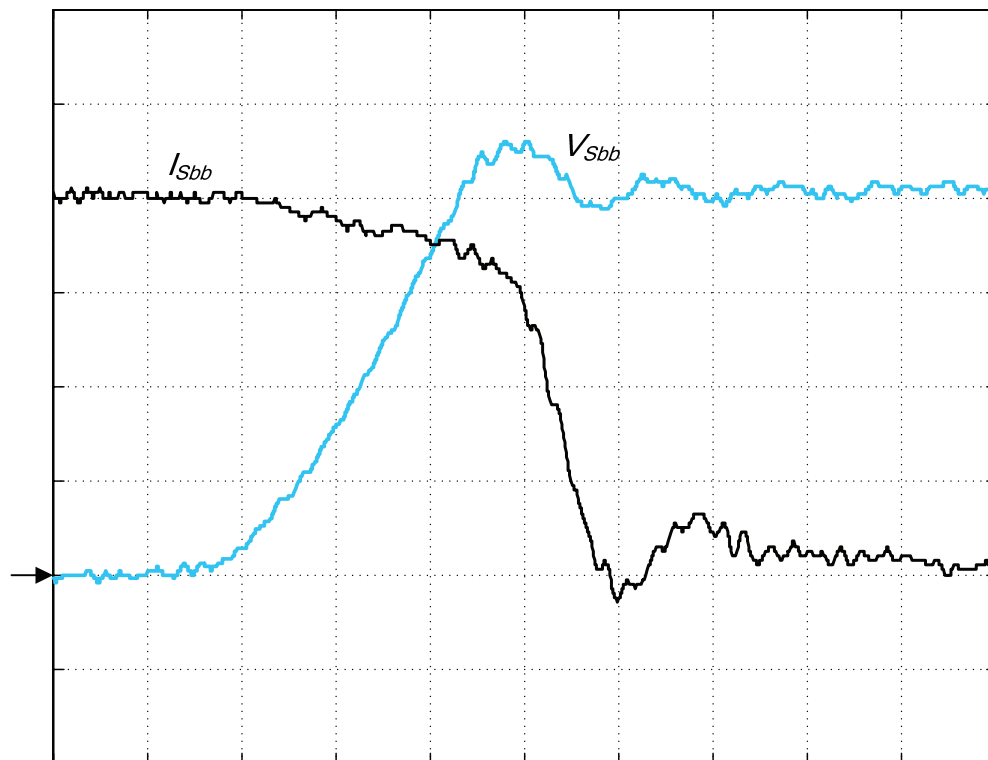


Figura 97 - Corrente e tensão no interruptor do conversor *Buck-Boost* (2 A/div, 100 V/div, 20 ns/div)

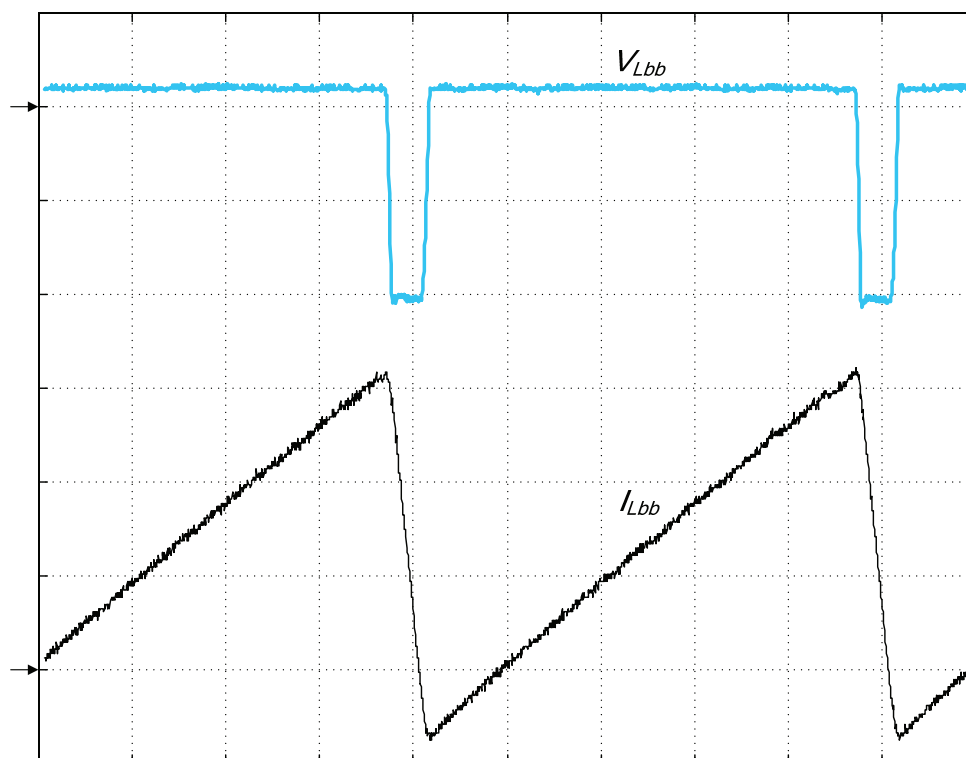


Figura 98 - Corrente e tensão no indutor do conversor *Buck-Boost* (2,5 A/div, 200 V/div, 1 μ s/div)

Tabela 11 – Comparação dos valores teóricos, de simulação e práticos das correntes mínima e máxima através do indutor *Buck-Boost*

	Valor Teórico	Valor de Simulação	Valor Prático
$I_{Lbb-min}$	-1,25 A	-1,5 A	-1,7 A
$I_{Lbb-max}$	8,85 A	8,5 A	8,0 A

A Figura 99 mostra a tensão de comando e a tensão entre o coletor e o emissor do interruptor controlado do conversor regenerativo. Nela pode-se visualizar mais uma vez a comutação suave no momento que a interruptor é comandado a conduzir. Nesse momento ele apresenta tensão nula entre coletor e emissor.

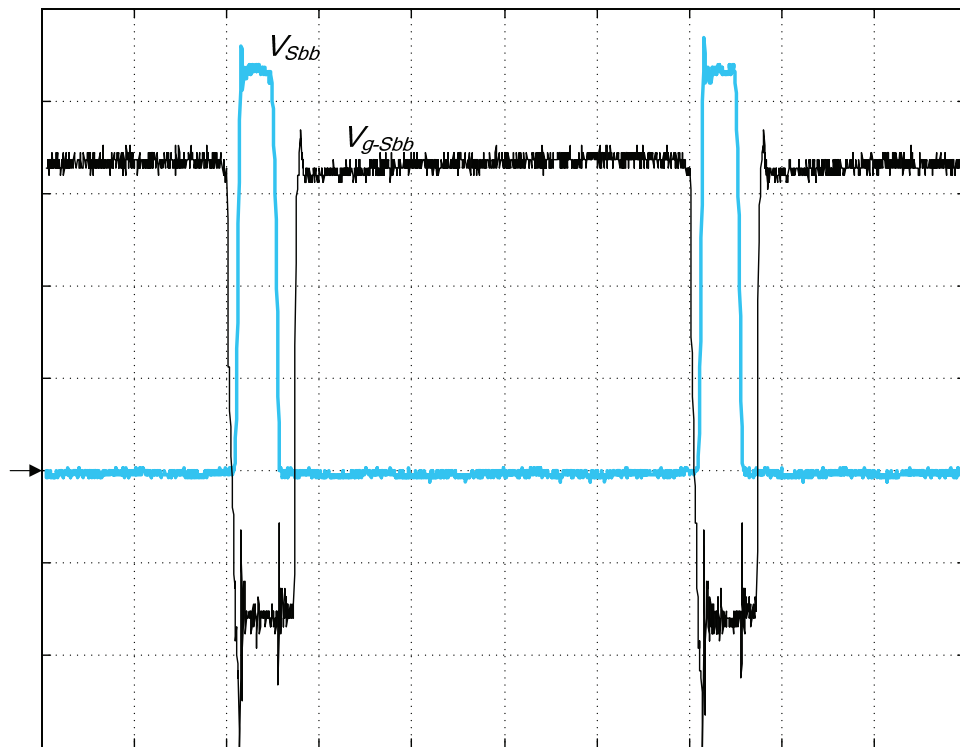


Figura 99 – Tensão de comando e tensão coletor-emissor no interruptor (5 V/div, 400 V/div, 1 μ s/div)

A Figura 100 demonstra que a tensão do capacitor de grampeamento não varia dentro de um ciclo de comutação, se mantendo estável em 37,5 V. A Figura 101 mostra a variação da tensão nesse mesmo capacitor em um ciclo de rede e a variação do barramento de entrada positivo.

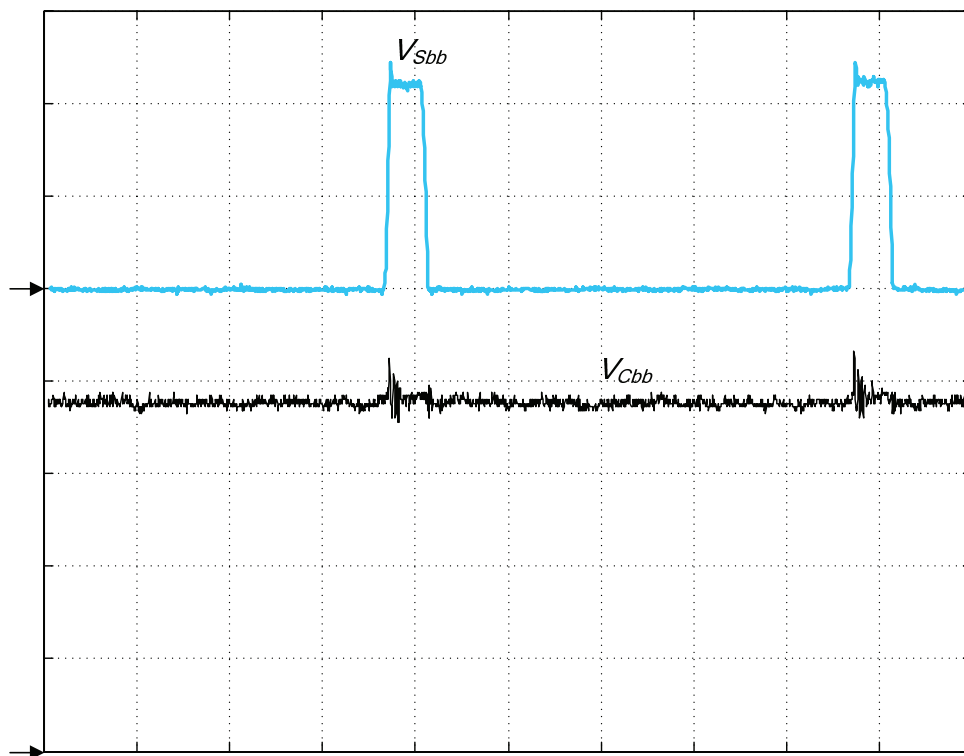


Figura 100 - Tensão no interruptor controlado e no capacitor de grampeamento (200 V/div, 10 V/div, 1 μ s/div)

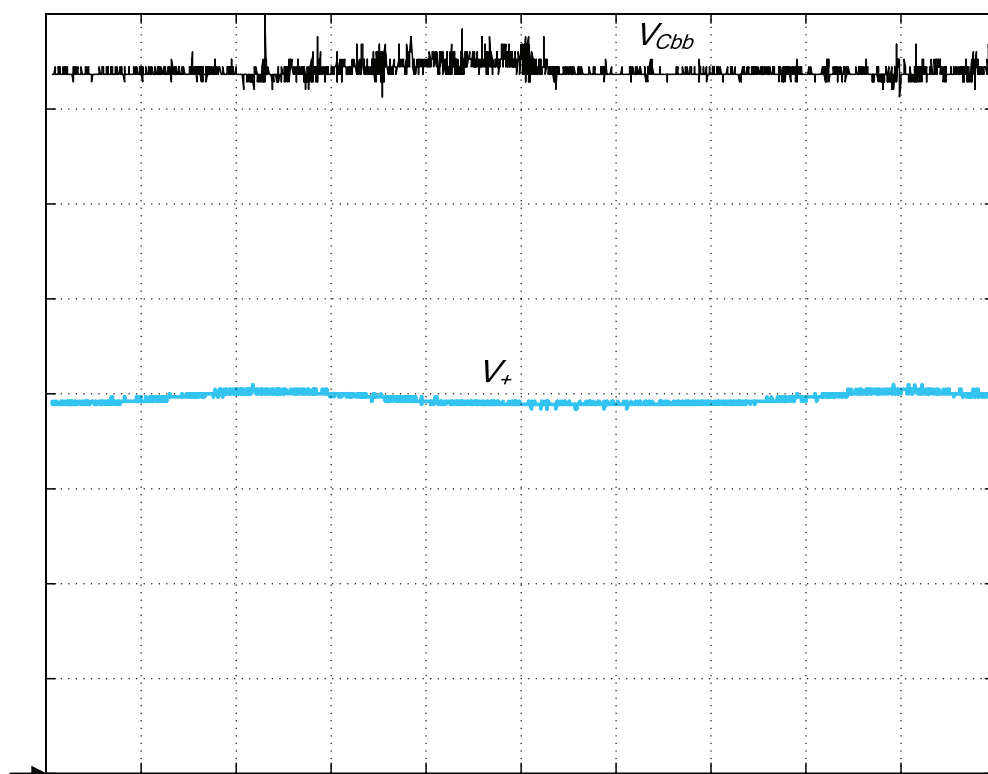


Figura 101 - Tensão no barramento e no capacitor de grampeamento (100 V/div, 5 V/div, 2,5 ms/div)

5.3.3 Resultados dos testes de rendimento

Os testes de rendimento foram feitos utilizando-se um wattímetro WT230 da marca Yokogawa. Um dos canais do wattímetro mensurava a tensão e corrente na carga, enquanto dois canais faziam essas medidas nos barramentos de entrada. Na entrada, a corrente foi medida entre o banco de capacitores e o protótipo. Foram escolhidos dez pontos de operação de potências diferentes, sempre com carga apenas resistiva, para se fazerem as medições. A escolha desses pontos de operação foi feita com base nos resistores disponíveis no laboratório e visando uma boa distribuição dos pontos de operação. O protótipo foi mantido ligado por quinze minutos em cada ponto de operação para que os componentes atingissem uma temperatura estável e as medidas de cada curva foram feitas em sequência. Antes da primeira medida de cada curva, o protótipo foi mantido ligado por meia hora.

Os testes foram feitos com o protótipo operando em malha aberta. Entre alguns pontos de operação foram feitos pequenos ajustes no índice de modulação para manter o erro da tensão eficaz de saída menor que 3 %. As tensões nos barramentos de entrada foram reguladas para manter um erro entre -2 % e +1 %.

Para o funcionamento sem *snubber*, dois capacitores cerâmicos de 100 nF foram colocados em paralelo com os barramentos de entrada, junto aos interruptores S_1 e S_4 . Isso foi feito para reduzir ao máximo o comportamento indutivo das trilhas de cobre que levam energia dos bancos de capacitores para esses interruptores e evitar sobretensões que danificassem o protótipo.

A Tabela 12 apresenta os resultados de rendimento para tensão eficaz de saída de 220 V e a Figura 102 apresenta o gráfico desses dados. A utilização da regeneração melhorou entre 11 % e 4 % o rendimento do conversor, dependendo da potência de saída. O funcionamento sem *snubber* teve o melhor rendimento no comparativo, com grande diferença para baixas potências de funcionamento.

O inversor foi projetado considerando-se tensão eficaz de saída de 127 V, pois é a condição mais crítica em termos de aquecimento dos semicondutores. Com 220 V de saída, a potência poderia ser elevada acima da potência de projeto. O gráfico de rendimento para 220 V indica uma tendência de aumento do rendimento para potências acima da nominal, quando funcionando com *snubber*. Isso é um indício de que, em algum ponto acima da potência nominal, o funcionamento com *snubber* regenerativo passa a ser mais eficiente do que o funcionamento sem *snubber*.

Tabela 12 - Resultados de rendimento com tensão eficaz de saída de 220 V

<i>Snubber dissipativo</i>		<i>Snubber regenerativo</i>		<i>Sem snubber</i>	
Potência	Rendimento	Potência	Rendimento	Potência	Rendimento
415 W	70,70 %	411 W	82,10 %	415 W	91,10 %
549 W	76,05 %	538 W	85,00 %	544 W	92,20 %
610 W	78,25 %	597 W	86,60 %	611 W	92,50 %
693 W	80,40 %	688 W	87,80 %	711 W	93,00 %
841 W	83,20 %	819 W	89,40 %	835 W	93,30 %
1003 W	85,25 %	979 W	90,70 %	989 W	93,50 %
1114 W	86,66 %	1091 W	91,40 %	1106 W	93,60 %
1316 W	87,80 %	1316 W	92,20 %	1266 W	93,70 %
1430 W	88,50 %	1439 W	92,60 %	1408 W	93,70 %
1577 W	89,05 %	1553 W	92,85 %	1590 W	93,70 %

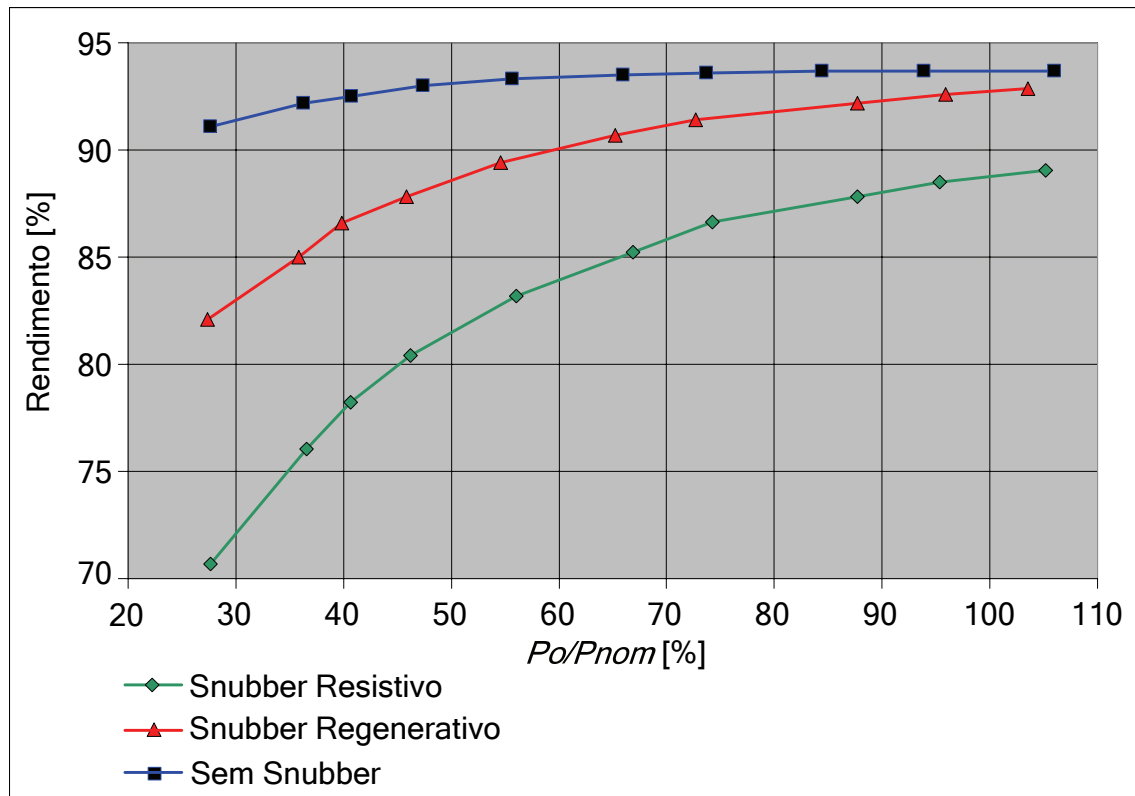


Figura 102 – Curvas de rendimento com tensão eficaz de saída de 220 V

A Figura 103 apresenta as curvas de perdas nas três configurações do inversor para uma tensão eficaz de 220 V.

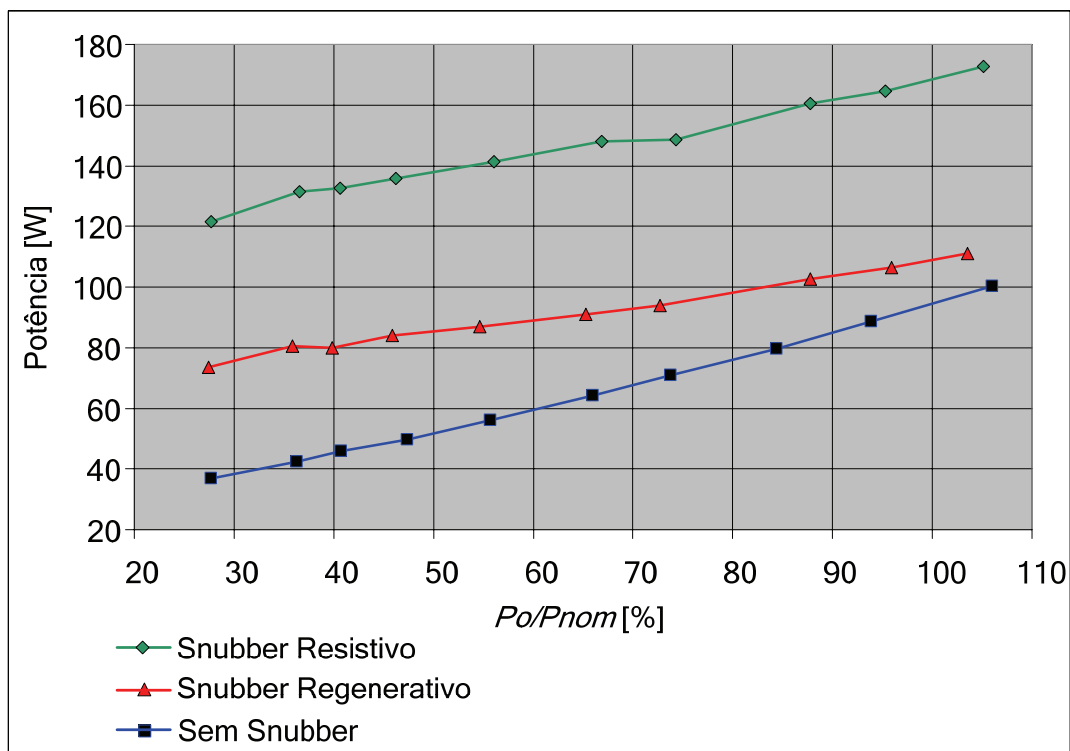


Figura 103 Curvas de perdas com tensão eficaz de saída de 220 V

A Tabela 13 apresenta os resultados de rendimento para tensão eficaz de saída de 127 V e a Figura 104 apresenta o gráfico desses dados. A utilização da regeneração melhorou entre 10 % e 5,5 % o rendimento do conversor, dependendo da potência de saída. O funcionamento sem *snubber* apresentou o melhor rendimento para baixas potências. Próximo aos 80 % de carga nominal, o funcionamento com *snubber* regenerativo e sem *snubber* apresentam rendimentos iguais. Para potências acima dessas, o funcionamento com *snubber* regenerativo passa a ter melhor rendimento.

Tabela 13 - Resultados de rendimento com tensão eficaz de saída de 127 V

<i>Snubber</i> dissipativo		<i>Snubber</i> Regenerativo		Sem <i>snubber</i>	
Potência	Rendimento	Potência	Rendimento	Potência	Rendimento
356 W	70,20 %	363 W	80,10 %	370 W	88,90 %
425 W	73,30 %	426 W	82,30 %	438 W	89,40 %
454 W	74,30 %	469 W	83,50 %	467 W	89,60 %
516 W	76,50 %	522 W	84,60 %	538 W	89,80 %
778 W	82,40 %	766 W	88,40 %	696 W	90,20 %
877 W	83,20 %	852 W	88,90 %	771 W	90,20 %
925 W	83,50 %	932 W	89,30 %	911 W	90,40 %
1097 W	84,40 %	1141 W	90,00 %	1117 W	90,25 %
1295 W	84,80 %	1355 W	90,20 %	1324 W	89,90 %
1525 W	84,70 %	1555 W	90,20 %	1616 W	89,10 %

A energia processada pelo *snubber* varia pouco com a variação de carga, causando perdas similares nos elementos do *snubber* tanto com baixa carga quanto com carga nominal. Isso leva a um baixo rendimento do protótipo com *snubber* quando operando com pouca carga.

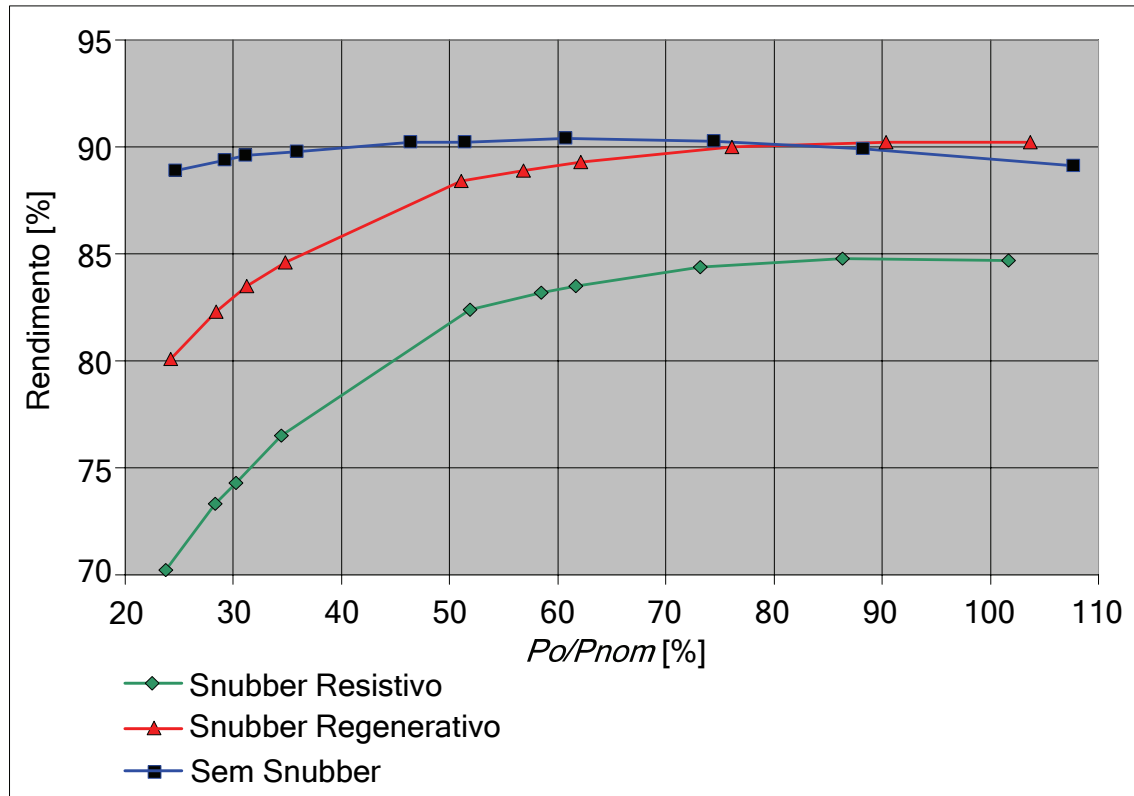


Figura 104 - Curvas de rendimento com tensão eficaz de saída de 127 V

A Figura 105 apresenta as curvas de perdas nas três configurações do inversor para uma tensão eficaz de 127 V. O protótipo apresentou 152,39 W de perdas operando com *snubber* regenerativo e 103,67 % da carga nominal. Valor próximo aos 150,8 W estimados através de simulação e cálculo.

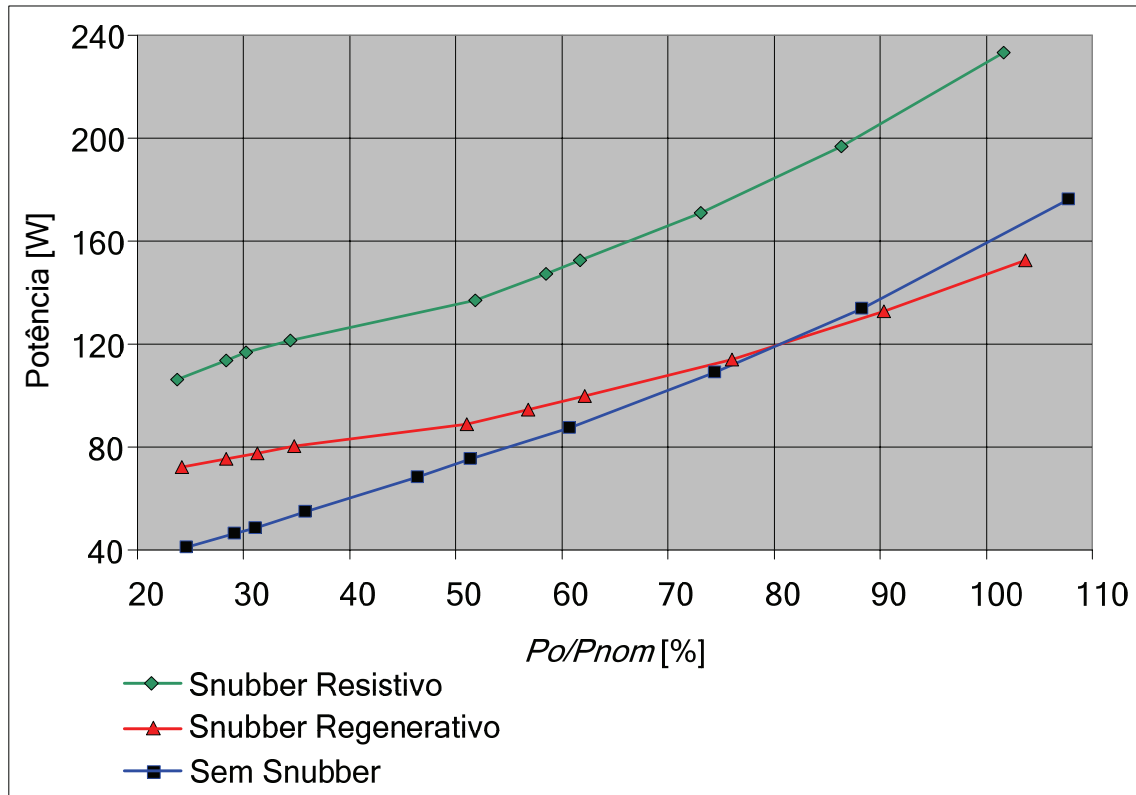


Figura 105 - Curvas de perdas com tensão eficaz de saída de 127 V

5.3.4 Resultados em malha fechada: degrau de carga e carga indutiva

Os testes dessa sessão foram feitos com a regeneração da energia do *snubber* ligada. A Figura 106 mostra as formas de onda de tensão e corrente na carga para um degrau de carga de 50 % para 100 % com o inversor funcionando com tensão eficaz de saída de 155 V. Esse ponto de operação foi escolhido por situar dentro da faixa de operação do inversor, 127 V a 220 V. A Figura 107 mostra as mesmas formas de onda, mas com detalhe no momento do degrau. Através dessas formas de onda pode-se observar o correto funcionamento do controle. O tempo de correção no erro de tensão ficou em cerca de 100 μ s e o pico do erro de tensão em cerca de 30 V, resultados semelhantes aos de simulação.

A Figura 108 apresenta o degrau de retirada de carga. O controle apresentou operação correta também para essa condição. Como a retirada de carga só ocorreu próximo ao cruzamento por 0 V de tensão de saída, não houve picos de tensão no momento do degrau.

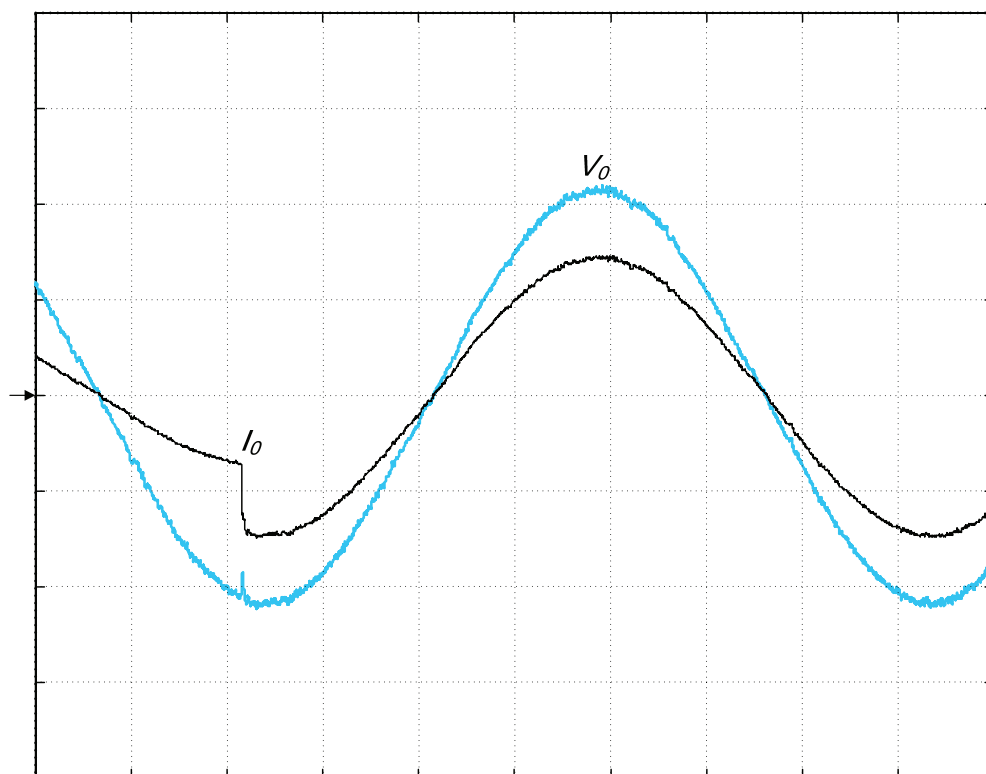


Figura 106 – Degrau de carga de 50 % para 100 % (10 A/div, 100 V/div, 2,4 ms/div)

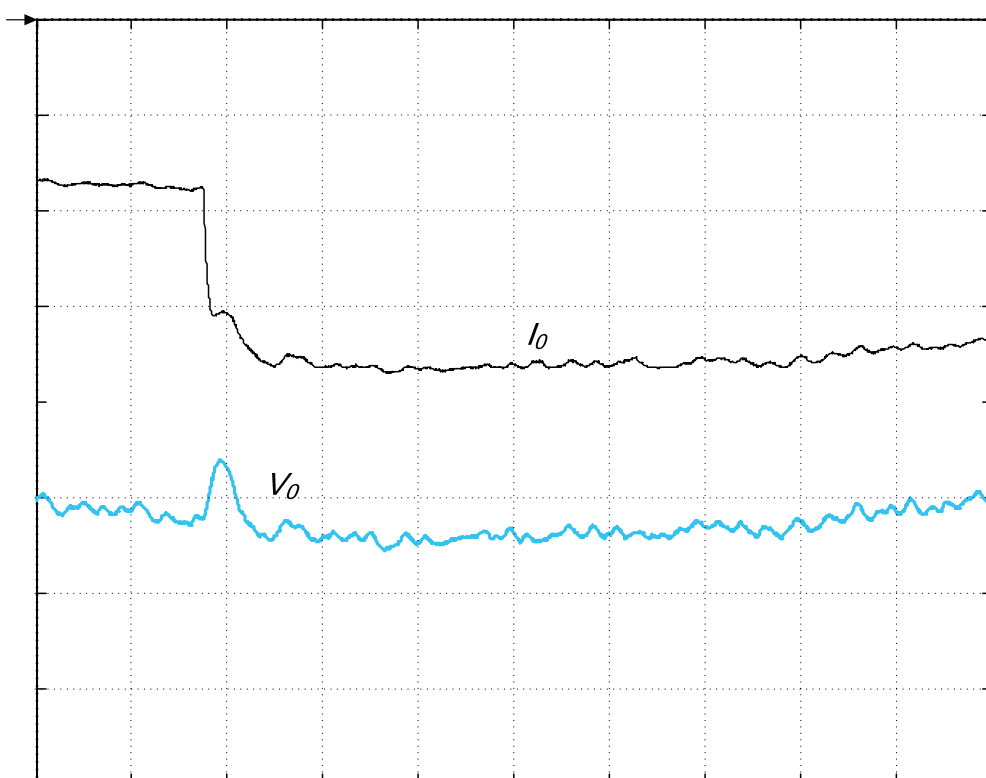


Figura 107 - Degrau de carga, 50 % para 100 % (4 A/div, 40 V/div, 200 μs/div)

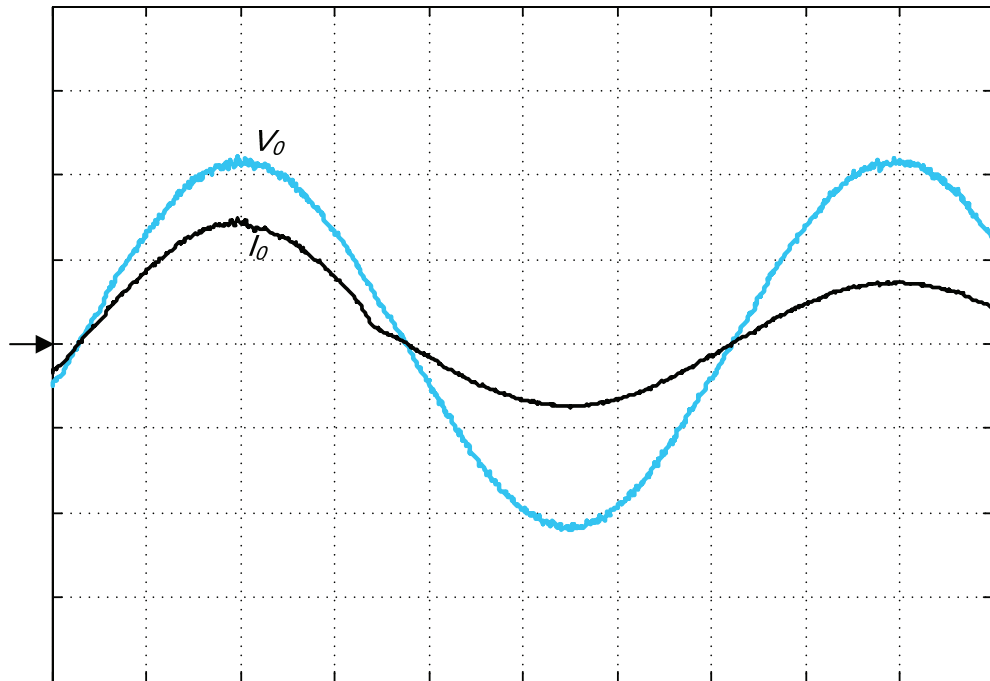


Figura 108 – Degrau de carga de 100 % para 50 % (10 A/div, 100 V/div, 2,4 ms/div)

A Figura 109 mostra o funcionamento do conversor com carga indutiva. Este teste foi feito utilizando-se um resistor de $22,5 \, \Omega$ e um indutor de 58 mH em série como carga. A potência aparente de saída ficou em 1328 VA, com $42,8^\circ$ de defasagem entre tensão e corrente e um fator de potência de 0,734. O rendimento medido nesta condição foi de 90,42 % e a DHT de tensão variava entre 0,8 % e 2 %.

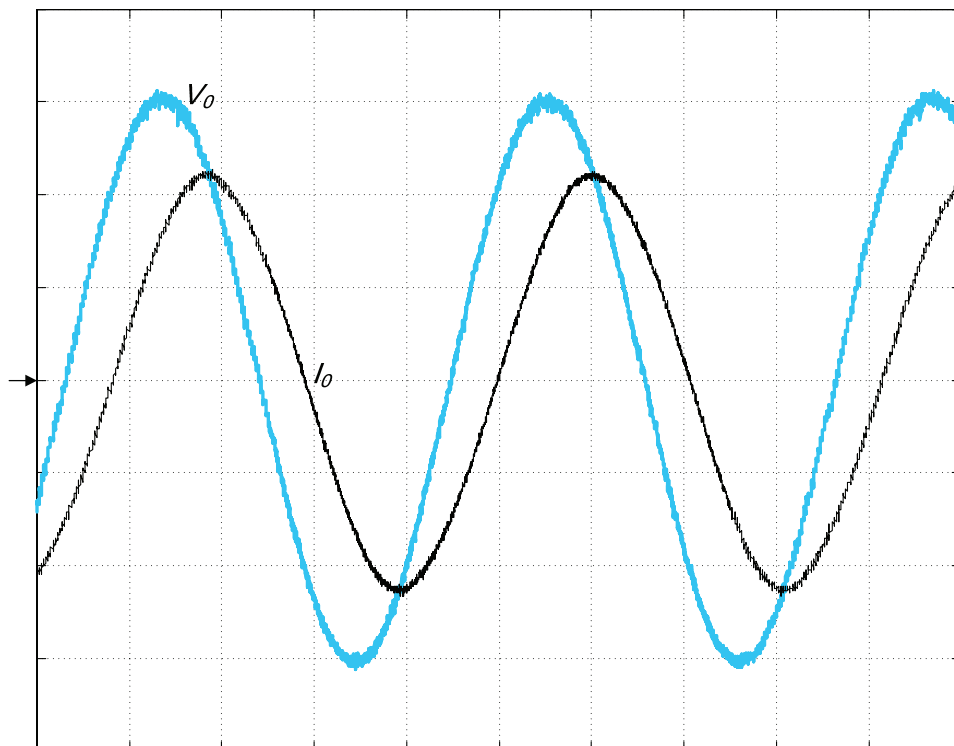


Figura 109 – Carga RL (2 A/div, 100 V/div, 4 ms/div)

A Figura 110 apresenta as formas de onda de tensão e corrente de saída do inversor operando com carga não linear e da tensão retificada na saída dessa carga. A capacitância de saída dessa carga e a resistência série utilizadas foram as mesmas projetadas no capítulo 4, 5,15 mF e 0,9 Ω respectivamente. Devido a disponibilidade, a resistência R_p utilizada foi um pouco superior ao valor teórico, 25,65 Ω . A tensão média retificada pela ponte de diodo foi de 151,7 V. A potência ativa na saída do inversor foi de 1,05 kW e a reativa foi de 1 kVAr, resultando numa potência aparente de 1,45 kVA. O fator de potência na saída do inversor foi de 0,762.

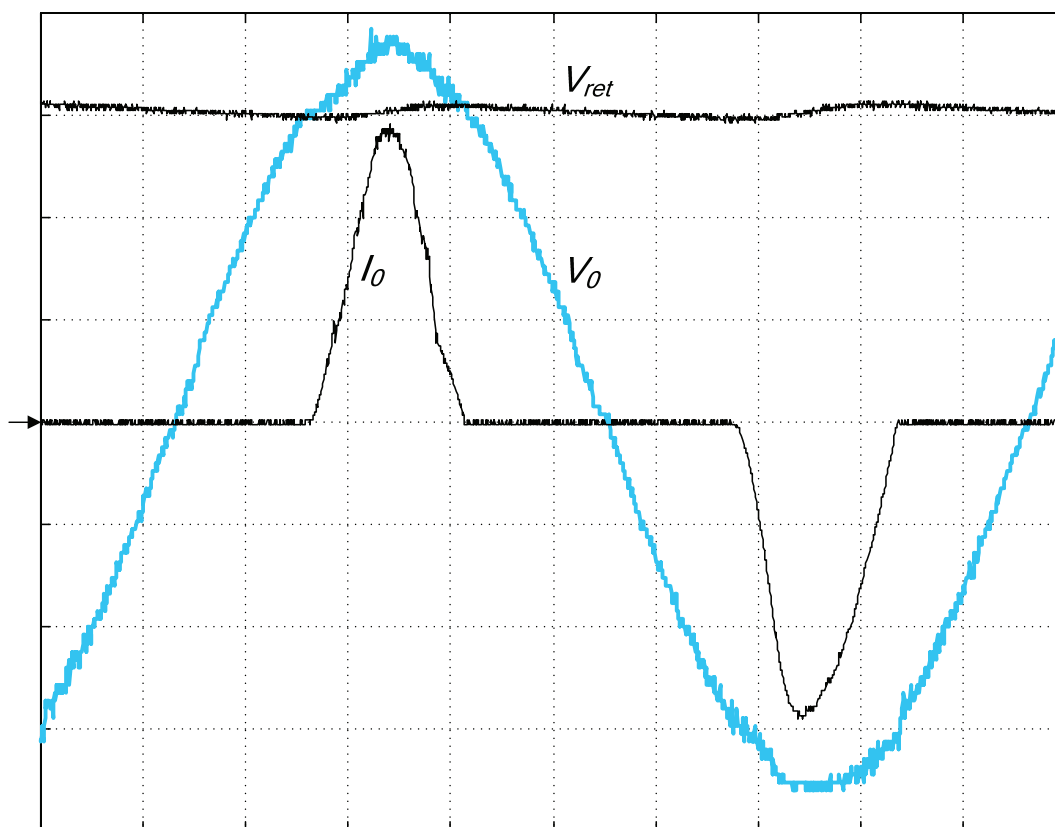


Figura 110 – Formas de onda de corrente e tensão de saída com carga não linear e da tensão retificada (10 A/div, 50 V/div, 2 ms/div)

A Figura 111 apresenta o gráfico das componentes ímpares da tensão de saída do inversor operando com carga não linear e a Figura 112 apresenta as componentes pares. Pode-se observar que o controle foi capaz de manter essas componentes baixas, resultando numa DHT de 1,66%. A tensão eficaz da componente fundamental da tensão foi de 127,15 V e a tensão eficaz total foi de 126,97 V.

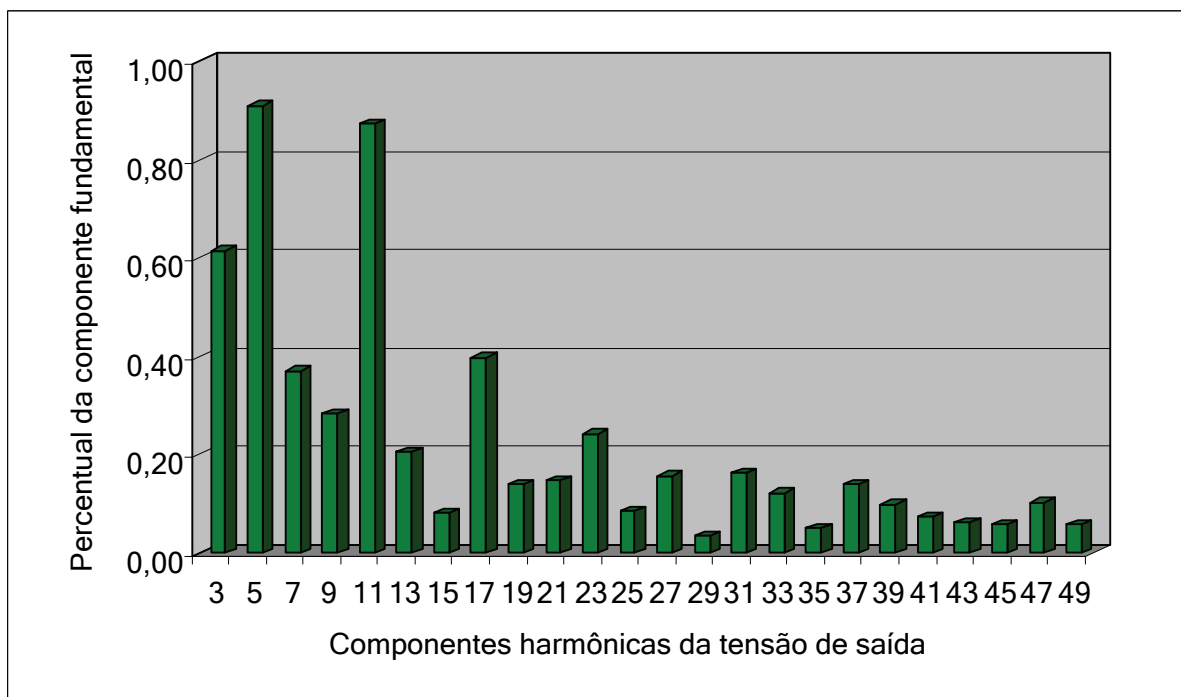


Figura 111 - Componentes ímpares da tensão de saída com carga não linear

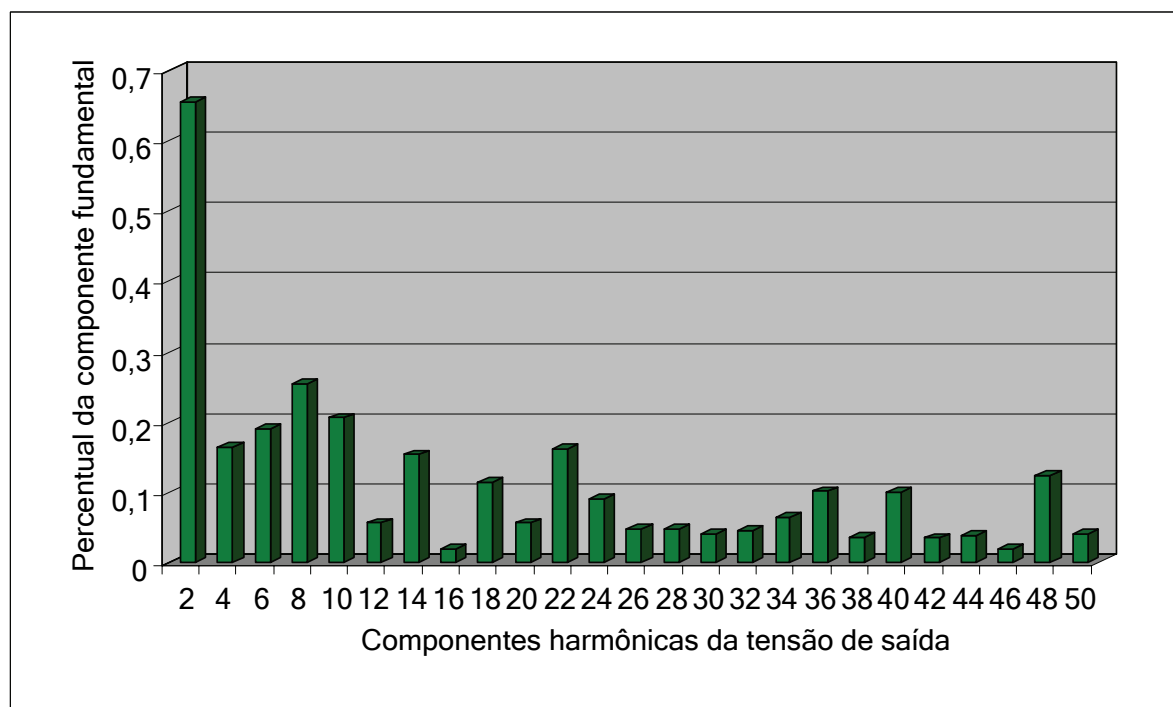


Figura 112 - Componentes pares da tensão de saída com carga não linear

A Figura 113 e a Figura 114 apresentam as componentes harmônicas da corrente de saída com carga não linear. Pode-se observar o alto conteúdo harmônico, típico desse tipo de carga. A DHT da corrente foi de 91,95%. A corrente eficaz da componente fundamental foi

de 8,29 A e a corrente eficaz total foi de 11,27 A. O fator de crista da corrente de saída foi igual a 2,6.

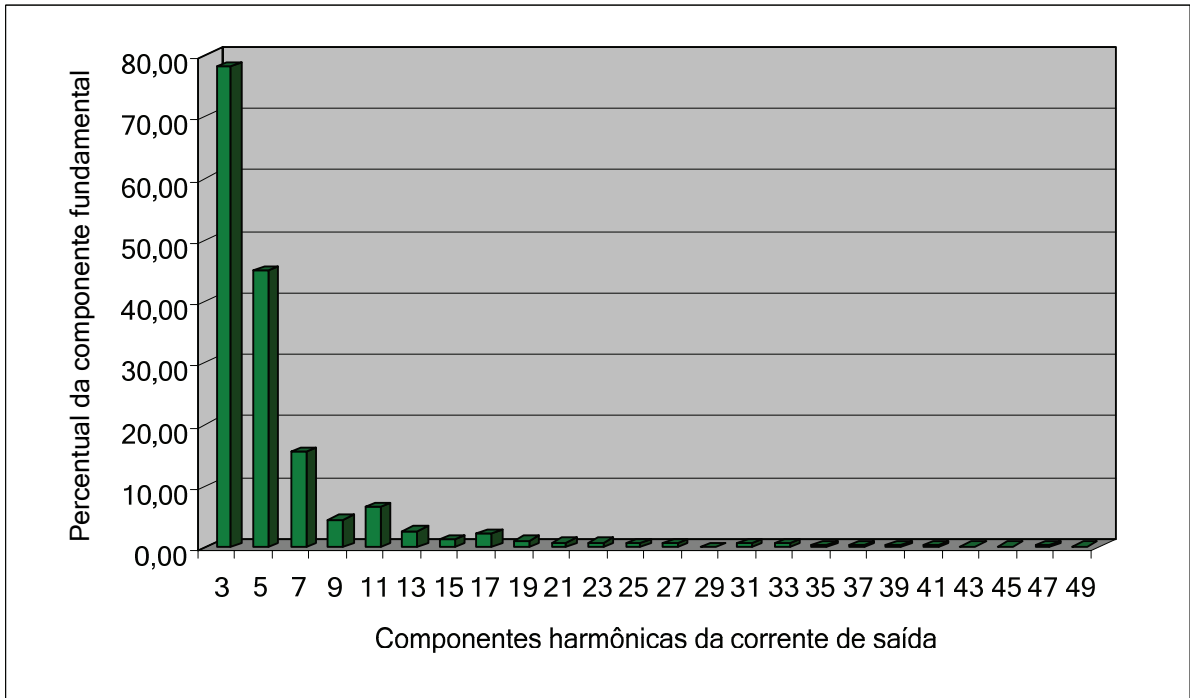


Figura 113 - Componentes ímpares da corrente de saída com carga não linear

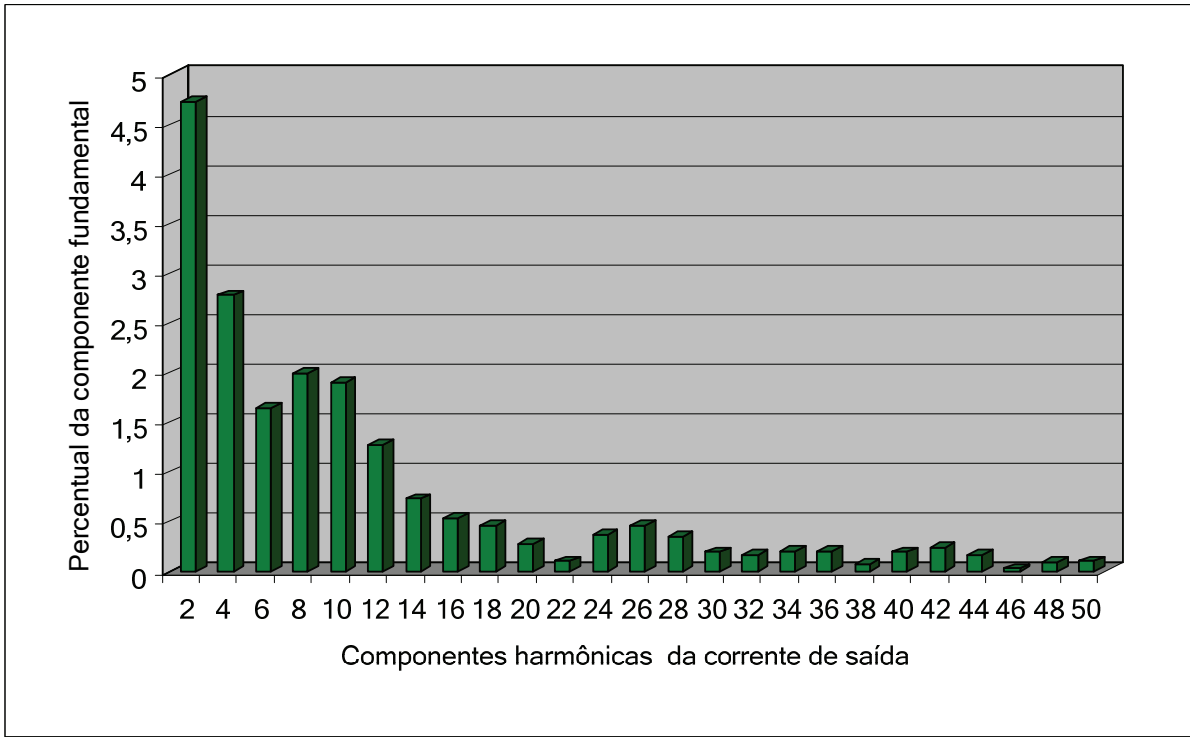


Figura 114 - Componentes pares da corrente de saída com carga não linear

5.4 CONCLUSÃO

Tanto o inversor NPCu, quanto o conversor *Buck-Boost*, apresentaram funcionamento condizente com a teoria. Algumas diferenças entre os resultados práticos e teóricos, como no caso das formas de onda de tensão nos diodos D_{S1} e D_{S2} e de corrente no indutor L_1 , foram observadas. Essas diferenças são resultado da necessidade de tempo morto entre o comando dos interruptores do inversor na implementação e de não idealidades dos componentes.

A utilização do *snubber* permite a operação do inversor com potências maiores e com a utilização dos mesmos semicondutores. A diminuição de emissão de ruído eletromagnético devido à diminuição das derivadas de corrente e tensão, o aumento da frequência de comutação, possibilitando a melhora da banda passante, e a diminuição de dissipadores são outras melhorias possibilitadas pela inclusão do *snubber*.

A utilização do *snubber* regenerativo provou trazer melhoras no rendimento do conversor para potências próximas a nominais. Quando um inversor desse tipo passa muito tempo operando com potência baixa, a utilização do *snubber* de Undeland modificado não se justifica do ponto de vista de rendimento. O *snubber* dissipativo só deve ser utilizado quando a alto rendimento não é o principal parâmetro de projeto.

O controle do conversor operou corretamente, corrigindo rapidamente a tensão de saída sob condições de degraus de carga e com retificador com filtro capacitivo como carga. Também manteve a tensão regulada e sem distorção com carga indutiva.

Em todos os testes o protótipo apresentou baixa taxa de distorção harmônica na tensão de saída. Na operação em malha aberta foram feitas pequenas correções no índice de modulação ao se variar a carga para que a tensão de saída permanecesse regulada. Sem essas correções, a operação em malha aberta apresentaria erro na tensão de saída ao se variar a carga ou o barramento de entrada.

CONCLUSÃO GERAL

Essa dissertação apresentou um estudo sobre o inversor NPC (*Neutral-Point Clamped*) de três níveis com *snubber* de Undeland modificado e regeneração da energia do *snubber* através de um conversor *Buck-Boost* QSC-ZVS. Análise teórica, simulação, implementação e resultados experimentais foram apresentados ao longo do trabalho, alcançando-se os principais objetivos do projeto.

Inicialmente foi mostrado um estudo teórico do inversor com o *snubber*, abordando etapas de operação, formas de onda, estratégia de comando e esforço sobre componentes nas diferentes regiões de operação. Também foi apresentada uma metodologia de projeto e apresentado o projeto que foi posteriormente implementado. O mesmo estudo e projeto foram feitos para o conversor *Buck-Boost* no segundo capítulo.

No terceiro capítulo, com o objetivo de se projetar um controlador para o inversor, foi apresentado um estudo sobre os modelos matemáticos do inversor e de outros componentes eletrônicos envolvidos na ação de controle. Baseado nesse controle e com a utilização do programa Matlab, foi projetado um controlador digital para o inversor.

Foram mostrados, no quarto capítulo, vários resultados de simulação procurando comprovar a análise feita nos capítulos anteriores. Utilizando o programa Orcad Pspice foram feitas as simulações do inversor e do conversor *Buck-Boost* para analisar o seu funcionamento e comprovar os cálculos de esforços e formas de onda mostrados nos capítulos 1 e 2. Ainda usando esse programa, foi feita outra simulação mostrando a diminuição da sobreposição de tensão e corrente durante a comutação, que o acréscimo do *snubber* trás. Utilizando a ferramenta Simulink do Programa Matlab mostrou-se o correto funcionamento do projeto de controle e modelagem, feitos no capítulo 3, sob condições de degrau de carga e carga indutiva.

O último capítulo apresentou detalhes de implementação do projeto, tanto em termos de hardware, quanto de programa. Também foram apresentadas as formas de onda de tensão e corrente dos componentes do inversor e do conversor *Buck-Boost*, resultados de rendimento e resultados que demonstraram o correto funcionamento do controle.

O inversor NPC com *snubber* de Undeland modificado apresentou correto funcionamento e sua estrutura permite que os semicondutores sofram esforços de tensão menores que o inversor meia-ponte a dois níveis. Além disso, por permitir três níveis de

tensão na saída, as harmônicas do sinal de saída são menores do que no inversor a dois níveis, possibilitando a diminuição do filtro de saída.

O *snubber* trouxe benefícios ao circuito, melhorando o rendimento da estrutura quando operando com potência nominal, além de trazer benefícios não avaliados nesse estudo. Desses benefícios pode-se citar: a diminuição da emissão de ruído eletromagnético, o aumento da vida útil das interruptores principais devido a stress térmico menor ou a diminuição no tamanho do dissipador de calor. Como ponto negativo do *snubber*, se pode citar o aumento na complexidade no equacionamento dos esforços de corrente, que leva a uma dependência maior de programas de simulação de circuito e/ou de solução numérica.

O conversor *Buck-Boost* também apresentou correto funcionamento, ajudando inclusive na regulação da tensão de grameamento do *snubber*. Comprovou-se o funcionamento em ZVS desse conversor, que é interessante, pois aumenta seu rendimento e diminui a emissão de ruídos eletromagnéticos por parte desse conversor.

O estudo de controle do conversor foi pouco profundo, tendo em vista que não se analisou os efeitos da inclusão do *snubber*. A malha de controle funcionou bem, respondendo rapidamente a degraus de carga e mantendo a tensão de saída sem distorção com carga indutiva. No entanto, não foi feita nenhum estudo para avaliar a velocidade que o controle poderia ter. Essa é uma análise interessante, já que a possibilidade no aumento de velocidade do controlador é uma das vantagens em se trabalhar com alta frequência de comutação.

Em breve pretende-se comparar a eficiência e a complexidade de implementação do inversor NPC com *snubber* de Undeland modificado com esse mesmo inversor com a adição de outros circuitos de ajuda a comutação. Como trabalho futuro sugere-se o estudo de perdas do conversor, principalmente do circuito regenerativo, visando a otimização da eficiência do conversor. Outra aplicação a ser estudada é a utilização dessa topologia como retificador com correção do fator de potência.

BIBLIOGRAFIA

- [1] FRANQUELO, L. G.; RODRIGUEZ, J.; LEON, J. I.; KOURO, S.; PORTILLO, R.; PRATS, M.A.M. **The age of multilevel converters arrives.** IEEE Industrial Electronics Magazine, v. 2, n°. 2, pp. 28-39, Jun. 2008.
- [2] BAKER, R. H., **Switching Circuit.** U. S. Patent nº 4 210 826, to Exxon Research & Engineering Co., 1980.
- [3] KOURO, S.; MALINOWSKI, M.; GOPAKUMAR, K.; POU, J.; FRANQUELO, L. G.; WU, B.; RODRIGUEZ, J.; PÉREZ, M. A.; LEON, J. I. **Recent Advances and Industrial Applications of Multilevel Converters.** IEEE Transactions on Industrial Electronics, v. 57, nº 8, ago. 2010.
- [4] NABAE, A.; TAKAHASHI, I.; AKAGI, H. **A New Neutral-Point-Clamped PWM Inverter.** IEEE Transactions on Industry Applications, v. IA-17, nº. 5, pp. 518-523, Sep./Oct. 1981.
- [5] PÉRES, A. **Uma Nova Família de Inversores com Comutação Suave Empregando Técnica de Grampeamento Ativo.** Tese de Doutorado, Florianópolis, INEP/UFSC, 2000.
- [6] MEZARоба, M. **Inversores com Comutação Suave e Grampeamento Ativo Empregando a Técnica da utilização da Energia de Recuperação Reversa dos Diodos.** Tese de Doutorado, Florianópolis, INEP/UFSC, 2000.
- [7] SATO, S.; SUEHIRO, Y.; NAGAI, S.; MORITA, K. **High Efficiency Soft-Switching 3-Phase PWM Rectifier.** Twenty-second International Telecommunications Energy Conference, 2000., pp.453-460, 2000.
- [8] WU, J.; LEE, F.C.; BORoyEVICH, D.; DAI, H.; XING, K.; PENG, D. **A 100 kW high-performance PWM rectifier with a ZCT soft-switching technique.** IEEE Transactions on Power Electronics, v.18, no.6, pp. 1302- 1308, Nov. 2003.
- [9] SWANEPOEL, P. M.; VAN WYK J. D. **The Effect of the Regenerative Undeland Snubber Circuit on Inverter Loads.** Conference Record of the 1992 IEEE in Industry Applications Society Annual Meeting, v.1, pp. 872-879, 1992.
- [10] XIANGNING, H.; CHEN, A.; WU, H.; DENG, Y.; ZHAO, R. **Simple passive lossless snubber for high-power multilevel inverters.** IEEE Transactions on Industrial Electronics, v. 53, pp. 727-735, 2006.
- [11] UNDELAND, T. M. **Switching Stress Reduction in Power Transistors Converters.** IEEE Industry Applications Socitey, p. 383-391, 1976.

- [12] UNDELAND, T. M.; JENSEN, F.; STEINBAKK, A.; ROGNE, T.; HERNES M. **A snubber configuration for both power transistor and GTO PWM Inverter.** IEEE Power Electronics Specialist Conference Records, Gaithersberg, pp. 42-53, Jun., 1984.
- [13] DE NOVAES, Y. R. **Estudo de um Snubber para o Inversor de Três Níveis com Neutro Grampeado.** Dissertação de Mestrado, Florianópolis, INEP/UFSC, 2000.
- [14] DE NOVAES, Y. R.; BARBI, I. **Analysis, Design And Experimentation Of A Snubber For The Three-Level Neutral Clamped Inverter.** 6º Congresso Brasileiro em Eletrônica de Potência, pp. 577-582, 2001.
- [15] KIM, I.; NHO, E.; KIM, H.; KO, J. S. **A Generalized Undeland Snubber for Flying Capacitor Multilevel Inverter and Converter.** IEEE Transactions on Industrial Electronics, v. 51, nº 6, dez. 2004.
- [16] McMURRAY, W. **Efficient Snubbers for Voltage-Source GTO Inverters.** IEEE Transactions on Industrial Electronics, v. PE-2, nº 3, jul. 1987.
- [17] TAN, T.; JIANG, K.; JIANG, Q.; LI, G.; LAI, Y. **An Improved McMurray Snubber for Three-level NPC IGBT Converter.** 8th International Power Engineering Conference, 2007.
- [18] BENDIEN, J. C.; BOECK, H. V. D.; FREGIEN, G. **Recovery Circuit for Snubber Energy in Power Electronic Applications with High Switching Frequencies.** IEEE Transactions on Industry Electronics, v. 3, nº. 1, Jan. 1988.
- [19] HE, X.; FINNEY, S. J.; WILLIAMS, B. W., QIAN, Z.M. **Novel Passive Lossless Turn-On Snubber for Voltage Source Inverters.** IEEE Transactions on Industry Electronics, v. 12, nº. 1, pp. 173-179, Jan. 1997.
- [20] FREGIEN, G.; LANGER, H.G.; SKUDELNY, H.-C. **A regenerative snubber for a 200 kVA GTO-inverter.** 19th Annual IEEE Power Electronics Specialists Conference, v. 1, pp.498-505, Apr. 1988.
- [21] HOLTZ, J.; SALAMA, S.; WERNER, K. H. **A Nondissipative Snubber Circuit for High-Power GTO Inverters.** IEEE Transactions on Industrial Applications, v. 25, nº. 4, pp. 620-626, Jul./Ago. 1989.
- [22] WILLIAMS, B. W.; FINNEY, S. J. **Passive Snubber Energy Recovery for a GTO Thyristor Inverter Bridge Leg.** IEEE Transactions on Industrial Electronics, v. 47, nº. 1, pp. 2-8, Fev. 2000.
- [23] HE, X.; CHEN, A.; WU, H.; DENG, Y.; ZHAO, R. **Simple Passive Lossless Snubber for High-Power Multilevel Inverters.** IEEE Transactions on Industrial Electronics, v. 52, nº. 3, pp. 727-735, Jun. 2006.

- [24] KAMATH, G.R.; MOHAN, N.; UNDELAND, T.M. **Non-dissipative Undeland Snubber for Electric Vehicle Drive Inverters Using GaAs Anti-parallel Diodes.** Proceedings of the 1996 International Conference on Power Electronics, Drives and Energy Systems for Industrial Growth, pp.748-752 v.2, Jan. 1996
- [25] SHAKWEH, Y.; SYKES, A.J.; TAUFIQ, J.A.; WHITING, J.M.W. **Snubber Energy Recovery for a High Power Traction Drive.** International Conference on Electric Railways in a United Europe, pp.92-96, Mar. 1995.
- [26] HE, X.; DENG, Y.; FINNEY, S. J.; WILLIAMS, B. W., QIAN, Z.M. **A Simple Energy Recovery Circuit for High-Power Inverters With Complete Turn-On and Turn-Off Snubbers.** IEEE Transactions on Industrial Electronics, v. 51, n°. 1, pp. 81-88, Fev. 2004.
- [27] BATSCHAUER, A. L.; HEERDT, J. A.; MEZAROBA, M. **Conversor CC-CA para Amplificação de Formas de Onda Genéricas Empregando Snubber Regenerativo.** 5th IEEE/IAS International Conference on Industry Applications, Salvador, 2006.
- [28] SPERB, J. D. **Projeto de um Inversor Trifásico com Snubber de Undeland Regenerativo e Controle Digital Implementado no DSP TMS320F2812.** Dissertação de Mestrado, Joinville, NPÉE/CCT/UDESC, 2007.
- [29] REINERT, M. R.; RECH, C.; MEZAROBA, M.; MICHELS, L. **Tranformerless Double-Conversion UPS Using a Regenerative Snubber Circuit.** Brazilian Power Electronics Conference, 2009.
- [30] SPERB, J. D.; ZANATTA, I. X.; MICHELS, L.; RECH, C.; MEZAROBA, M. **Regenerative Undeland Snubber Using a ZVS PWM DC-DC Auxiliary Converter Applied to Three-Phase Voltage-Fed Inverters.** IEEE Transactions on Industrial Electronics, v.58, n°.8, pp.3298-3307, Ago. 2011.
- [31] HAMMAN, J.; VAN DER MERWE, F.S. **Voltage harmonics generated by voltage-fed inverters using PWM natural sampling.** IEEE Transactions on Power Electronics, v.3, n°.3, pp.297-302, Jul. 1988.
- [32] BARBI, I. **Eletrônica de Potência: Projetos de Fontes Chaveadas.** 2ª Edição – Florianópolis, 2007.
- [33] GERENT, F. H. **Metodologia de Projeto de Inversores Monofásicos de Tensão para Cargas Não Lineares.** Dissertação de Mestrado, INEP/UFSC, Florianópolis, Jun. 2005.
- [34] OGATA, K. **Engenharia de Controle Moderno.** 4ª Edição. Ed. Pearson Prentice Hall, New Jersey, 2003.

- [35] ERICKSON, W. R.; MAKSIMOVIĆ, D. **Fundamentals of Power Electronics**. 2nd Edition. Ed. Springer. Delhi/India, 2000.
- [36] IEC 62040-3 - Norma Internacional **UNINTERRUPTIBLE POWER SYSTEMS (UPS) –Part 3:Method of specifying the performance and test requirements**. 1999.

APENDICE A – PROJETO FÍSICO DO INDUTOR DO *SNUBBER*

A metodologia utilizada para projeto dos indutores foi baseada em [28] e [31].

Segundo apresentado no capítulo 2, o indutor do *snubber* deve ter a indutância e suportar as correntes apresentadas na Tabela 14.

Tabela 14 – Dados para projeto físico do indutor do *snubber*

$I_{L-ef} = 9,1 \text{ A}$
$I_{L-pk} = 30 \text{ A}$
$L = 5 \text{ } \mu\text{H}$

Os valores de densidade de corrente, fluxo magnético e fator de preenchimento da janela do núcleo devem ser arbitrados inicialmente. Para este projeto, utilizaram-se os valores apresentados na Tabela 15.

Tabela 15 – Limites de projeto do indutor do *snubber*

$K_w = 0,7$	Fator de utilização da janela do núcleo
$J_{max} = 337 \text{ A/cm}^2$	Densidade máxima de corrente
$B_{max} = 0,3 \text{ T}$	Fluxo magnético máximo

A partir desses valores é possível calcular o produto de áreas do núcleo a ser utilizado, através da equação I.1.

$$A_e \cdot A_w = \frac{L \cdot I_{L-pk} \cdot I_{L-ef}}{K_w \cdot J_{max} \cdot B_{max}} = 0,194 \text{ cm}^4 \quad (\text{I.1})$$

Onde:

A_e - Área efetiva do núcleo (mm^2)

A_w - Área da janela do núcleo (mm^2)

Baseado nesses valores de área optou-se pela utilização do núcleo E-30/15/7 de material IP6, fabricado pela Thornton. Esse núcleo apresenta A_e igual a $0,6 \text{ cm}^2$ e A_w igual a $0,8 \text{ cm}^2$, resultando em um produto de áreas igual a $0,48 \text{ cm}^4$. Segundo catálogo do fabricante, esse núcleo apresenta geometria apresentada na Figura 115 e características apresentadas na Tabela 16.

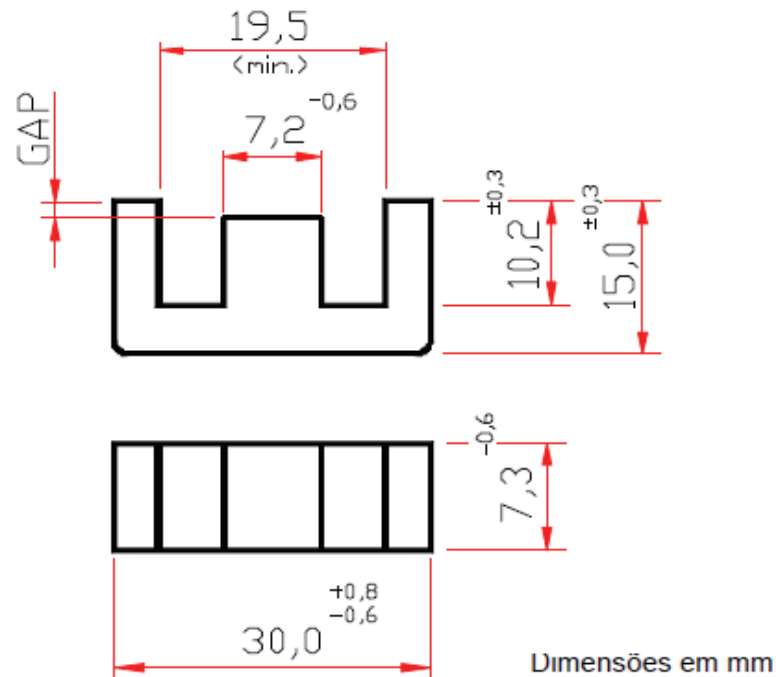


Figura 115 - Dimensões do núcleo do indutor do *snubber*

Tabela 16 - Características do Núcleo Escolhido

$l_t = 6,7 \text{ cm}$	Comprimento médio de uma espira
$V_n = 4 \text{ cm}^3$	Volume do núcleo

O número de espiras do indutor (N_p) é calculado pela equação I.2. Esse valor deve ser arredondado para cima.

$$N_p = \frac{L \cdot I_{L-pk}}{A_e \cdot B_{max}} = 8,333 \longrightarrow 9 \quad (\text{I.2})$$

Devido à alta frequência de operação do indutor, deve-se estar atento ao efeito pelicular que agirá sobre os condutores. Utilizando a equação I.3 e o coeficiente de penetração do cobre, pode-se calcular o diâmetro máximo dos condutores (D_{Cmax}).

$$D_{Cmax} = \sqrt{\frac{225 \cdot \text{cm}^2/\text{s}}{f_s}} = \sqrt{\frac{225}{200000}} = 0,335 \text{ mm} \quad (\text{I.3})$$

Baseando-se nesse valor máximo de diâmetro, optou-se por utilizar fio AWG 29, que tem as características presentes na Tabela 17.

Tabela 17 – Características do fio AWG 29

$D_{29} = 0,571 \text{ mm}$	Diâmetro do fio nu
$S_{29} = 0,064 \text{ mm}^2$	Área do fio nu
$S_{29-iso} = 0,0755 \text{ mm}^2$	Área do fio isolado
$R_{29} = 0,266 \text{ } \Omega/\text{m}$	Resistência do fio a 100°C

A área mínima de cobre pode ser calculada através da relação entre a corrente eficaz através do indutor e a densidade máxima de corrente. Essa relação e o seu resultado são apresentados na equação I.4.

$$S_L = \frac{I_{L-ef}}{J_{max}} = 2,7 \text{ mm}^2 \quad (\text{I.4})$$

Sabendo-se essa área, divide-se ela pela seção transversal do fio escolhido para se obter a quantidade de fio em paralelo. Esse cálculo é dado pela equação I.5 e o seu resultado deve ser arredondado para cima.

$$N_L = \frac{S_L}{S_{29}} = 42,344 \longrightarrow 43 \quad (\text{I.5})$$

A equação I.6 é usada para se verificar a possibilidade de realização do indutor. Ela se baseia na área total que os condutores ocupam e no fator de preenchimento do núcleo.

$$A_{min} = \frac{N_L \cdot S_{29-iso} \cdot N_P}{K_w} = 0,417 \text{ cm}^2 \quad (\text{I.6})$$

O projeto é executável, já que a área mínima é menor do que a área disponível no núcleo escolhido.

A última etapa do projeto do indutor é o calculo do entreferro. Esse cálculo é dado pela equação I.7.

$$l_g = \frac{N_P \cdot \mu_0 \cdot Ae}{2 \cdot L} = 0,611 \text{ mm} \quad (\text{I.7})$$

APENDICE B – PROJETO FÍSICO DO INDUTOR *BUCK-BOOST*

O projeto deste indutor segue a mesma metodologia utilizada para o projeto do indutor do *snubber*.

Segundo apresentado no capítulo 3, o indutor do conversor *Buck-Boost* deve ter a indutância e suportar as correntes apresentadas na Tabela 18.

Tabela 18 – Dados para projeto físico do indutor *Buck-Boost*

$I_{Lbb-ef} = 4,79 \text{ A}$
$I_{Lbb-pk} = 8,85 \text{ A}$
$L_{bb} = 5 \text{ } \mu\text{H}$

Os valores de densidade de corrente, fluxo magnético e fator de preenchimento da janela do núcleo devem ser arbitrados inicialmente. Para este projeto, utilizaram-se os valores apresentados na Tabela 19.

Tabela 19 – Limites de projeto do indutor *Buck-Boost*

$K_w = 0,7$	Fator de utilização da janela do núcleo
$J_{max} = 350 \text{ A/cm}^2$	Densidade máxima de corrente
$B_{max} = 0,2 \text{ T}$	Fluxo magnético máximo

A partir desses valores é possível calcular o produto de áreas do núcleo a ser utilizado, através da equação II.1.

$$A_e \cdot A_w = \frac{L_{bb} \cdot I_{Lbb-pk} \cdot I_{Lbb-ef}}{K_w \cdot J_{max} \cdot B_{max}} = 0,156 \text{ cm}^4 \quad (\text{II.1})$$

Onde:

A_e - Área efetiva do núcleo (mm^2)

A_w - Área da janela do núcleo (mm^2)

Baseado nesses valores de área optou-se pela utilização do núcleo E-30/15/7 de material IP6, fabricado pela Thornton. Esse núcleo apresenta A_e igual a $0,6 \text{ cm}^2$ e A_w igual a $0,8 \text{ cm}^2$, resultando em um produto de áreas igual a $0,48 \text{ cm}^4$. Esse é o mesmo núcleo utilizado para o indutor do *snubber*. Sua geometria e características podem ser vistos na Figura 115 e na Tabela 16, respectivamente.

O número de espiras para o indutor *Buck-Boost* (N_p) é dado pela equação II.2. Esse valor deve ser arredondado para cima.

$$N_p = \frac{L_{bb} \cdot I_{Lbb-pk}}{A_e \cdot B_{max}} = 13,277 \longrightarrow 14 \quad (\text{II.2})$$

Devido à alta frequência de operação do indutor, deve-se estar atento ao efeito pelicular que agirá sobre os condutores. Utilizando a equação II.3 e o coeficiente de penetração do cobre, pode-se calcular o diâmetro máximo dos condutores (D_{Cmax}).

$$D_{Cmax} = \sqrt{\frac{225 \cdot cm^2/s}{f_s}} = \sqrt{\frac{225}{200000}} = 0,335 \text{ mm} \quad (\text{II.3})$$

Baseando-se nesse valor máximo de diâmetro, optou-se por utilizar fio AWG 29, que é o mesmo fio utilizado no indutor do *snubber*. Suas características podem ser vistas na Tabela 17.

A área mínima de cobre pode ser calculada através da relação entre a corrente eficaz através do indutor e a densidade máxima de corrente. Essa relação e o seu resultado são dados na equação II.4.

$$S_{Lbb} = \frac{I_{Lbb-ef}}{J_{max}} = 1,4 \text{ mm}^2 \quad (\text{II.4})$$

Sabendo-se essa área, divide-se ela pela seção transversal do fio escolhido para se obter a quantidade de fio em paralelo. Esse cálculo é dado pela equação II.5 e o seu resultado deve ser arredondado para cima

$$N_L = \frac{S_{Lbb}}{S_{29}} = 21,385 \longrightarrow 22 \quad (\text{II.5})$$

A equação II.6 é usada para se verificar a possibilidade de realização do indutor. Ela se baseia na área total que os condutores vão ocupar e no fator de preenchimento do núcleo.

$$A_{min} = \frac{N_L \cdot S_{29-iso} \cdot N_p}{K_w} = 0,417 \text{ cm}^2 \quad (\text{II.6})$$

O projeto é executável, já que a área mínima é menor do que a área disponível no núcleo escolhido.

A última etapa do projeto do indutor é o calculo do entreferro. Esse cálculo é dado pela equação II.7.

$$l_g = \frac{N_p \cdot \mu_0 \cdot Ae}{2 \cdot L_{bb}} = 0,411 \text{ mm} \quad (\text{II.7})$$