

UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
CURSO DE ENGENHARIA ELÉTRICA

MARIA CAROLINA THEISS

ESTUDO DA COMUTAÇÃO DO INVERSOR 3L-NPC CONSIDERANDO
INTERRUPTORES NÃO IDEAIS

JOINVILLE

2023

MARIA CAROLINA THEISS

**ESTUDO DA COMUTAÇÃO DO INVERSOR 3L-NPC CONSIDERANDO
INTERRUPTORES NÃO IDEAIS**

Trabalho de Conclusão de Curso apresentado ao programa de Graduação em Engenharia Elétrica do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina, como requisito parcial para a obtenção do grau de Bacharel em Engenharia Elétrica.

Orientador: Alessandro Luiz Batschauer

JOINVILLE

2023

Dedico aos meus pais, minha irmã e meu
namorado que sempre me apoiaram.

AGRADECIMENTOS

Aos meus pais, Renato Luis Theiss e Vera Lucia S. Theiss que possibilitaram tudo isso. Agradeço pela educação, apoio e amor incondicional.

À minha irmã, Ana Flávia Theiss que me inspirou a seguir o caminho da engenharia. Agradeço pela parceria, amizade e esmero.

À minha avó, Maria Silvia M. Spengler que me ensinou a ver doçura até nos momentos mais difíceis. Agradeço pelo acolhimento, mimo e ternura.

Ao meu namorado, Gabriel Santos Baumgartner que esteve ao meu lado durante toda essa jornada. Agradeço pelo carinho, suporte emocional e incentivo constante.

À minha amiga, Kamila Roberta Pontes que dividiu toda trajetória comigo. Agradeço pela estima, companhia e conhecimento compartilhado.

Ao meu orientador, Alessandro Luiz Batschauer pela dedicação e paciência.

À todos os professores e colegas pela partilha de conhecimentos e orientações valiosas ao longo deste curso.

À Deus.

RESUMO

O panorama energético atual mostra a importância de investimento em desenvolvimento de conversores de energia, já que a tendência de crescimento de fontes de energia renováveis e intermitentes só aumenta. Neste trabalho é apresentado o estudo de um Inversor de Ponto Neutro Grampeado (NPC) de três níveis considerando suas limitações e não idealidades a fim de observar os problemas relacionados à indutâncias parasitas presentes no circuito. Quando adicionadas à análise do circuito, às indutâncias parasitas influenciam, principalmente, nas etapas de operação do conversor e na sobretensão nos interruptores IGBTs. Inicialmente é apresentado o princípio de operação do conversor não ideal e a seguir os resultados da simulação desse circuito no *software* PSIM. Ao final deste trabalho, é realizada a análise dos resultados obtidos na simulação comparando com as etapas de operação do conversor não ideal evidenciando a interferência das indutâncias parasitas no comportamento dos IGBTs.

Palavras-chave: Inversor NPC, Eletrônica de Potência, Semicondutores, Energia, IGBT, Indutâncias Parasitas.

ABSTRACT

The atual energy perspective shows the importance of investment in the development of energy converters, since the growth trend of renewable and intermittent energy sources only increases. This project presents the study of a Inverter Neutral Point Clamped of three levels considering its limitations and non-idealities in order to observe the problems related to stray inductances present in the circuit. When added to circuit analysis, stray inductances mainly influence the operation stages of the converter and overvoltage in the IGBT switches. Initially, is presented the principle of operation from the non-ideal converter and then the results of the simulation of this circuit in PSIM *software*. At the end of this study, the results obtained in the simulation are analyzed comparing with the operating stages of the non-ideal converter, highlighting the interference of stray inductances in the behavior of IGBTs.

Keywords: NPC Inverter. Power Eletronics. Semiconductors. Energy. IGBT, Stray Inductances.

LISTA DE ILUSTRAÇÕES

Figura 1 – Consumo de energia elétrica por setor no Brasil no ano de 2022.	11
Figura 2 – Previsão para o consumo total de energia elétrica de 2011 à 2031.	12
Figura 3 – Oferta interna de energia elétrica por fonte.	12
Figura 4 – Comparação de algumas fontes na matriz energética brasileira em 2022 e sua previsão em 2026.	13
Figura 5 – Demonstração de como as fontes renováveis estão conectadas a rede de energia.	14
Figura 6 – Simbologia de um diodo.	17
Figura 7 – Circuito equivalente de um IGBT.	18
Figura 8 – Insulated Gate Bipolar Transistor (IGBT).	19
Figura 9 – Um braço do Inversor NPC de 3 níveis.	20
Figura 10 – Etapas de operação NPC.	21
Figura 11 – Simulação do Inversor NPC.	22
Figura 12 – Circuito de comando do Inversor NPC.	22
Figura 13 – Tensão de saída e corrente da carga.	23
Figura 14 – Sinais de comando das chaves.	23
Figura 15 – Tensão nas chaves.	24
Figura 16 – Exemplo de modulação PWM.	25
Figura 17 – Topologia do conversor NPC de 3 níveis considerando as indutâncias parasitas das chaves e diodos.	26
Figura 18 – Período de análise de comutação de t_0 a t_5	27
Figura 19 – Etapa 1 do circuito NPC simulado.	28
Figura 20 – Etapa 2 do circuito NPC simulado.	29
Figura 21 – Etapa 3 do circuito NPC simulado.	30
Figura 22 – Etapa 4 do circuito NPC simulado.	31
Figura 23 – Etapa 5 do circuito NPC simulado.	32
Figura 24 – Etapa 6 do circuito NPC simulado.	33
Figura 25 – Inversor 3L-NPC com indutâncias parasitas.	36
Figura 26 – Inversor 3L-NPC com indutâncias parasitas e capacitor das chaves evidenciados.	36
Figura 27 – Circuito de comando NPC.	37
Figura 28 – Modulação PWM utilizando um Amplificador Operacional para comparação dos sinais.	38
Figura 29 – Comando de S_1 e S_2 resultando da operação entre os sinais de entrada nas portas lógicas $AND\ 1$ e $AND\ 2$	39
Figura 30 – Comando de S_3 e S_4 resultando da operação entre os sinais de entrada nas portas lógicas $NAND\ 1$ e $NAND\ 2$	40
Figura 31 – Pulsos de comando dos IGBT.	41
Figura 32 – Sobretensão nos IGBT no momento de interrupção da comutação.	41

Figura 33 – Sobretensão em $S2$	41
Figura 34 – Tensão em $S1$, corrente no indutor $L1$, tensão de saída e corrente na carga. .	42
Figura 35 – Tensão em $S1$, corrente no indutor $L1$ e tensão no diodo $D5$	43
Figura 36 – Tensão em $S1$ e corrente nos indutores $L1$, $L3$ e diodo $D5$	44
Figura 37 – Sobretensão no capacitor $Cs1$ e descarga do capacitor $Cs3$	44
Figura 38 – Tensão em $S1$, corrente nos indutores $L1$ e $L3$ e corrente na carga.	45
Figura 39 – Tensão nos IGBTs $S1$ e $S3$ e corrente nos indutores $L1$ e $L3$ e carga.	46
Figura 40 – Tensão nos capacitores $Cs1$ e $Cs3$	46
Figura 41 – Tensão e corrente em $S1$ e corrente no indutor $L1$ e carga.	47

LISTA DE TABELAS

Tabela 1 – Estados de condução para NPC.	21
Tabela 2 – Parâmetros do circuito para simulação.	34
Tabela 3 – Parâmetros do IGBT SKM400GB12T4.	34
Tabela 4 – Valores das indutâncias parasitas e dos capacitores do barramento CC. . . .	35

LISTA DE ABREVIATURAS E SIGLAS

NPC	<i>Neutral Point Clamped</i> (Ponto Neutro Grampeado)
3L-NPC	<i>3 Level Neutral Point Clamped</i> (Ponto Neutro Grampeado 3 Níveis)
ANPC	<i>Active Neutral Point Clamped</i> (Ponto Neutro Grampeado Ativo)
CA	Corrente Alternada
CC	Corrente Contínua
IGBT	<i>Insulated Gate Bipolar Transistor</i> (Transistor Bipolar de Porta Isolada)
PWM	<i>Pulse Width Modulation</i> (Modulação por Largura de Pulso)
SVM	<i>Space Vector Modulation</i> (Modulação Vetorial Espacial)
FC	<i>Flying Capacitor</i> (Capacitor Flutuante)
CHB	Cascaded H-Bridge (Cascata de Conversores em Ponte H)
ONS	Operador Nacional do Sistema Elétrico
UTE	Usina Termelétrica
ANEEL	Agência Nacional de Energia Elétrica
CCEE	Câmara de Comercialização de Energia Elétrica

SUMÁRIO

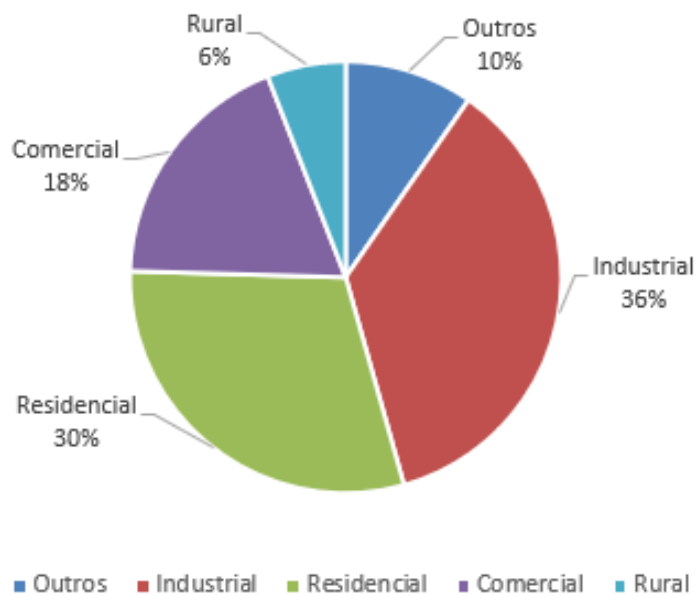
1	INTRODUÇÃO	11
1.1	MOTIVAÇÃO	15
1.2	OBJETIVOS DO TRABALHO	15
1.2.1	Objetivo geral	15
1.2.2	Objetivos específicos	15
2	CONVERSORES MULTINÍVEIS	16
2.1	SEMICONDUCTORES	17
2.1.1	Diodos	17
2.1.2	<i>Insulated Gate Bipolar Transistor (IGBT)</i>	18
2.2	INVERSORES COM PONTO NEUTRO GRAMPEADO (NPC)	19
2.2.1	Descrição da Topologia	19
2.2.2	Etapas de Operação	20
2.3	MODULAÇÃO	24
3	ELEMENTOS PARASITAS	26
3.1	ETAPAS DE OPERAÇÃO	27
4	PROJETO	34
5	SIMULAÇÃO	36
6	RESULTADOS DA SIMULAÇÃO	42
6.1	ANÁLISE GRÁFICA DAS ETAPAS DE OPERAÇÃO DO INVERSOR NPC CONSIDERANDO INDUTÂNCIAS PARASITAS	42
6.1.1	Formas de onda da etapa de operação 1	42
6.1.2	Formas de onda da etapa de operação 2	43
6.1.3	Formas de onda da etapa de operação 3	43
6.1.4	Formas de onda da etapa de operação 4	45
6.1.5	Formas de onda da etapa de operação 5	45
6.1.6	Formas de onda da etapa de operação 6	47
7	CONCLUSÃO	48
	REFERÊNCIAS	50

1 INTRODUÇÃO

A energia elétrica está presente no cotidiano da maioria das pessoas de maneira intrínseca. Seu uso é considerado essencial para realização de muitas atividades, das mais simples como acender uma lâmpada, até as mais complexas, como a manipulação de máquinas elétricas.

Conforme a Figura 1, tem-se que o setor que mais consome energia é o industrial, entretanto o setor residencial também possui uma parcela considerável de consumo. À medida que a tendência é o aumento no consumo devido as inovações tecnológicas, a necessidade de gerar essa energia de modo mais sustentável torna-se explícita (EPE, 2022a).

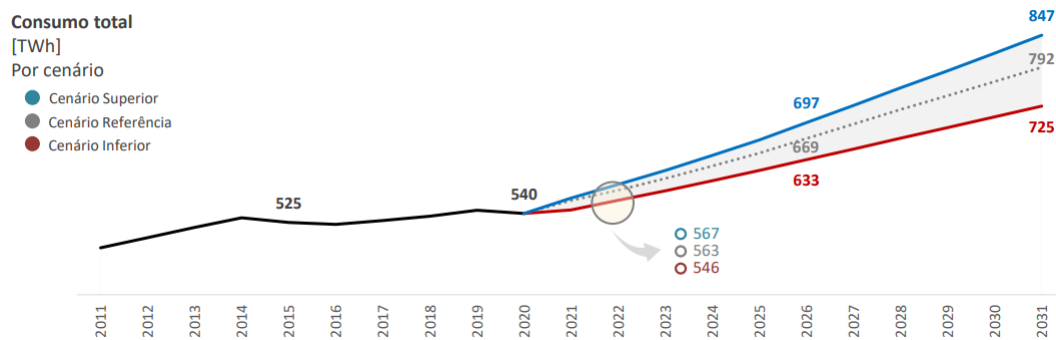
Figura 1 – Consumo de energia elétrica por setor no Brasil no ano de 2022.



Fonte: Adaptado de (EPE, 2022a)

A expectativa é que o consumo total de eletricidade cresça em um ritmo maior que a expansão econômica entre 2021 e 2031. De acordo com o Plano decenal de expansão de energia 2031 (2022c), após as crises econômicas desencadeadas pela pandemia em 2020 e 2021, a intensidade energética da indústria apresenta um aumento, enquanto o PIB industrial per capita apresenta quedas significativas desde 2015. Considerando o cenário de referência, o crescimento médio do consumo de energia é de 3,5% anuais entre 2021 e 2031.

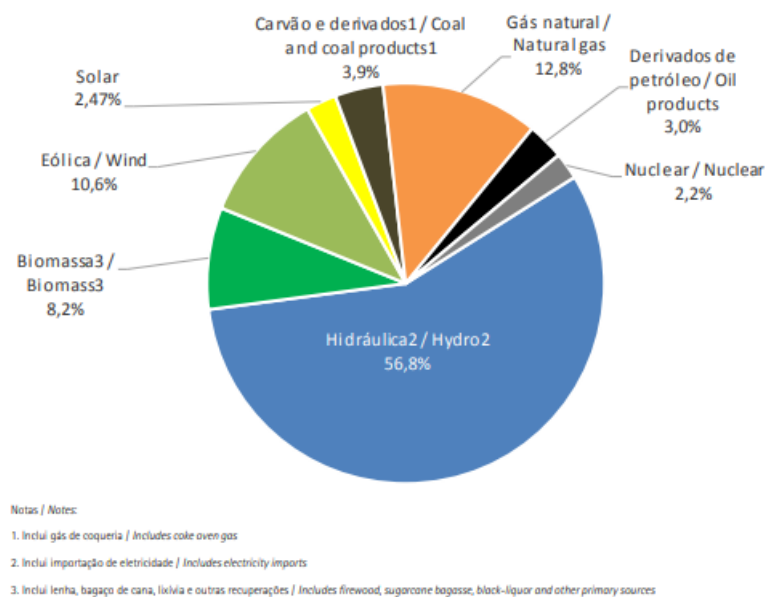
Figura 2 – Previsão para o consumo total de energia elétrica de 2011 à 2031.



Fonte: (EPE, 2022c)

Com o crescimento da demanda de consumo de energia, consequentemente tem-se a necessidade aumento na geração de energia. De acordo com o Balanço Energético Nacional 2022b o Brasil dispõe de uma matriz elétrica de origem predominantemente renovável. Na Figura 3, pode-se perceber que a principal fonte renovável no Brasil são as hidrelétricas, além de que o país é considerado segundo maior produtor de hidroeletricidade no mundo, sendo que o primeiro é a China.

Figura 3 – Oferta interna de energia elétrica por fonte.

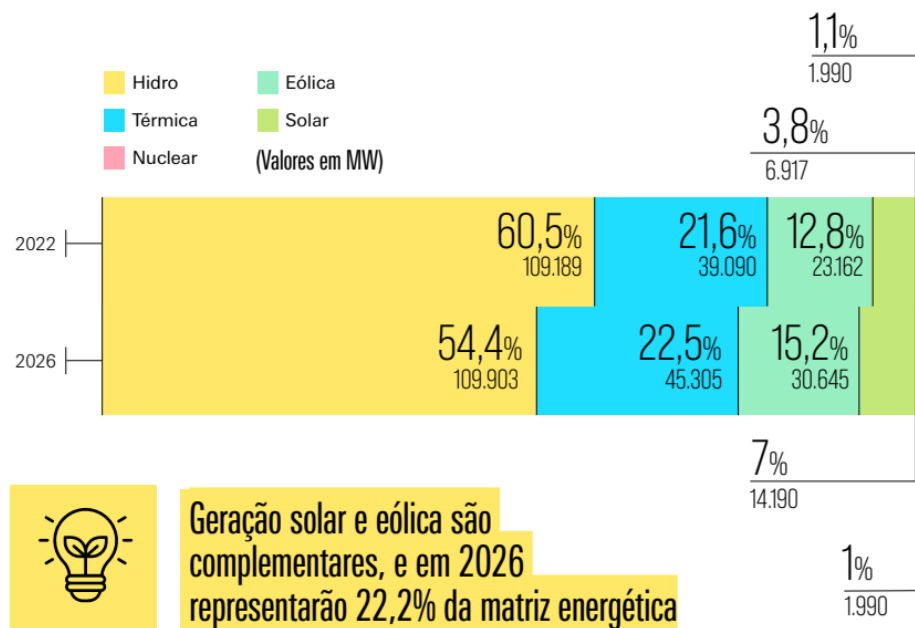


Fonte: (EPE, 2022b)

As hidrelétricas, apesar de serem consideradas vantajosas pela sustentabilidade na geração de energia, também apresentam riscos. Em meados de setembro de 2020 e durante praticamente todo ano de 2021, o Brasil sofreu com a maior crise hídrica em 91 anos. De acordo com Operador Nacional do Sistema Elétrico (ONS), várias medidas foram tomadas a fim de gerenciar essa crise, das quais a busca por geração térmica adicional. Porém, como o custo de uma Usina Termelétrica (UTE) é consideravelmente maior, foi necessária a criação de uma bandeira tarifária, Escassez

Hídrica, definida pela Agência Nacional de Energia Elétrica (ANEEL) no valor de R\$ 14,20 a cada 100 kWh consumidos (BRASIL, 2022). Com isso pode-se concluir que a dependência de uma única fonte de geração de energia acaba sendo prejudicial para o país, ressaltando assim a necessidade de investir em outras fontes de energia, deixando o sistema mais versátil e menos suscetível a crises energéticas. Considerando esse cenário de escassez hídrica, o ONS registrou uma valorização significativa das gerações eólica e solar, em que é previsto um crescimento de 16,60% em 2022 para 22,20% em 2026, sendo que a geração hidroelétrica terá uma redução de relevância na matriz energética brasileira de 60,50% em 2022 para 54,40% em 2026. Também é pertinente ressaltar a previsão de crescimento para geração de energia térmica, já que nesse caso de escassez hídrica, essas usinas tiveram grande importância devido a sua produção confiável, porém com custos bem maiores.

Figura 4 – Comparação de algumas fontes na matriz energética brasileira em 2022 e sua previsão em 2026.



Fonte: (ONS, 2022)

De acordo com o Anuário estatístico de energia elétrica 2022a, a capacidade instalada para geração de energia solar, obteve um incremento de 80% nos últimos dois anos. No entanto, as fontes de geração fotovoltaica e eólica possuem um alto índice de variabilidade durante o dia, e por isso são consideradas intermitentes. Esse fato causa preocupação no uso dessas energias, já que fatores como velocidade dos ventos e durabilidade da luz do sol não podem ser controlados, e assim, a quantidade de energia produzida no dia nem sempre é constante. Um exemplo pertinente foi o eclipse solar parcial que ocorreu na Califórnia (EUA) em 21 de agosto de 2017. Apesar de não cessar completamente, pois o eclipse foi parcial, houve uma queda significativa de quantidade de energia produzida durante o acontecimento. Isso pode acarretar em diversos problemas, já que nesse período a demanda apresentou um pico de crescimento e

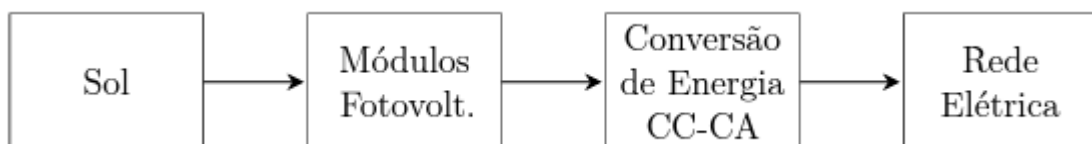
foi necessário um planejamento estratégico a fim de minimizar o impacto na rede (ALMEIDA; RUTHER, 2018).

Dessa forma, observando a Figura 4, pode-se afirmar que apesar de grande relevância, as hidrelétricas estão começando a perder espaço para fontes como eólica e solar, que possuem maiores vantagens ambientais e financeiras, devido ao seu baixo impacto no efeito estufa e implementação com custo menos elevado. Porém, a inconstância na geração de energia é um ponto significativamente negativo. Uma vantagem das hidrelétricas é exatamente a capacidade de armazenamento do produto utilizado para produzir energia. Como não é possível realizar o mesmo para as usinas solar e eólica, há a possibilidade de inserir sistemas de armazenamento de energia para tentar contornar esse problema (BLAABJERG; MA; YANG, 2014).

Portanto, mesmo com o aumento do interesse em energias sustentáveis como eólica e solar, ainda existem dois grandes desafios. O primeiro é a mudança na capacidade de produção de energia em comparação com fontes fósseis e não renováveis convencionais. O segundo é o uso da eletrônica de potência, não só na geração da energia, como na transmissão, distribuição e na aplicação do usuário final envolvidos com a energia renovável. (BLAABJERG; MA; YANG, 2014)

Assim, a aplicação em larga escala das novas tecnologias envolvendo eletrônica de potência possibilita um controle dessas fontes de energia completamente dependentes do ambiente em que estão inseridas. Empregando mais estratégias de controle, essas tecnologias podem permitir que os requisitos impostos pelos sistemas de transmissão e distribuição, além das demandas específicas de consumidores finais, sejam atendidos. (BLAABJERG; MA; YANG, 2014)

Figura 5 – Demonstração de como as fontes renováveis estão conectadas a rede de energia.



Fonte: (MULLER, 2023)

Para sistemas fotovoltaicos, é necessário o uso de conversores para realizar a conexão dessa forma de geração de energia à rede de distribuição, conforme ilustrado na Figura 5. De acordo com Ravi, Manoharan e Anand (2011), para sistemas fotovoltaicos, a topologia de ponto neutro grampeado é muito utilizada por conta das vantagens que apresenta, como capacitores comuns as três fases.

Assim, os conversores multiníveis foram apresentados como uma proposta de aumentar a eficiência de conversão de potência em sistemas de geração de energia, sendo o inversor NPC uma das principais topologias utilizadas. Porém, sua típica configuração de três níveis formada por semicondutores *Insulated Gate Bipolar Transistor* IGBT e diodos apresenta problemas como aumento das perdas de condução e alta tensão de surto devido a indutâncias parasitas presentes no circuito (KOMATSU; HARADA; KUSUNOKI, 2011).

1.1 MOTIVAÇÃO

Conforme descrito, os conversores multiníveis são amplamente utilizados em diversas aplicações, como em sistemas de geração de energia renovável e sua conexão na rede, além de *drivers* de velocidade variável, com a proposta de uma solução eficaz para melhorar a qualidade de energia elétrica e aumentar a eficiência dos sistemas de conversão de energia.

Visto isso, esse trabalho de conclusão de curso apresenta um estudo sobre a topologia Inversor Ponto Neutro Grampeado (NPC), uma das mais utilizadas na indústria atualmente, considerando suas limitações em relação a sobretensão nos interruptores e alteração no modo de operação do circuito devido à presença de indutâncias parasitas.

1.2 OBJETIVOS DO TRABALHO

1.2.1 Objetivo geral

O objetivo geral desse trabalho é analisar e simular o conversor NPC de três níveis utilizando a técnica de modulação PWM e observar o impacto relacionado a inclusão de indutâncias parasitas no circuito.

1.2.2 Objetivos específicos

- Aprimorar os conhecimentos adquiridos na graduação sobre eletrônica de potência;
- Apresentar os Inversores de Ponto Médio Grampeado, dando maior destaque para o 3L-NPC;
- Estudar modo de operação, vantagens, desvantagens e aplicações do inversor 3L-NPC;
- Simular no *software* PSIM o inversor 3L-NPC utilizando modulação PWM;
- Redefinir as etapas de operação e funcionamento do circuito considerando as indutâncias parasitas adicionadas.
- Identificar os impactos no funcionamento do inversor, principalmente nas chaves IGBTs, com a inclusão dessas indutâncias parasitas.

2 CONVERSORES MULTINÍVEIS

Os conversores multiníveis tiveram seu funcionamento introduzido pela patente de McMurray (1971) que referenciava circuitos de conversão de energia de onda escalonada de resposta rápida, tais como: amplificadores de potência e, mais particularmente, conversores de energia de estados sólidos. Conforme apontado por Kaio Vinicius Vilerá (2020), a necessidade do desenvolvimento de técnicas para favorecimento da alimentação de cargas em alta tensão crescia muito, devido a limitação da capacidade de condução de corrente elétrica. Os semicondutores de alta potência apresentavam desvantagens em custo e em excesso de perdas em sua aplicação. Com a introdução da patente de McMurray foi possível desenvolver novos conversores com flexibilidade no arranjo dos componentes.

Há alguns anos, os conversores multiníveis têm despertado interesse crescente tanto da indústria, quanto no mundo acadêmico como uma das principais opções de conversão de energia para aplicações de alta potência (KOURO et al., 2010). Entre as principais topologias pode-se citar os conversores com grameamento empregando, Capacitores Flutuantes - *Flying Capacitor* (FC), Cascata de Conversores Ponte Completa (CHB) e o Conversor Ponto Neutro Grampeado (NPC), que estão brevemente contextualizados a seguir.

De acordo com Lai e Peng (1996) uma das vantagens do conversor *Flying Capacitor* (FC) é que ambos os fluxos de potência, ativa e reativa, podem ser controlados possibilitando a transmissão de alta tensão CC. Mas uma desvantagem é que o controle do inversor é muito complexo.

O Conversor Cascata de Conversores Ponte Completa foi apresentado por Backer e Bannister (1975) como um sistema de conversor de tensão que possa ser montado a partir de uma multiplicidade de módulos semelhantes.

O Conversor Ponto Neutro Grampeado (NPC) proposto por (BAKER, 1980), apresenta uma topologia muito utilizada em aplicações de média e alta tensão. Uma de suas principais características é a geração de três níveis de tensão na saída.

A necessidade de investimento em pesquisa e desenvolvimento de conversores com funcionalidades distintas provém da demanda de crescimento e diversidade de aplicações para esses dispositivos.

Entre as possíveis aplicações de conversores multiníveis, o acionamento de motores com velocidade variável há alguns anos vem ganhando espaço e despertando interesse da indústria e dos pesquisadores. Alguns fabricantes como WEG e ABB, oferecem portfólio de conversores capazes de acionar motores de média tensão. De acordo com Alessandro Luiz Batschauer (2011) as principais vantagens desses conversores são o controle do torque e corrente de partida dos motores, além de permitir a variação de velocidade e controle de posição. A seguir estão listados alguns modelos de drivers desses fabricantes que possuem em sua configuração um inversor de ponto neutro grampeado.

- ABB ACS1000 - Modelo de Driver para média tensão (315kW a 5000 kW). Pode ser

considerada uma topologia de driver simples, robusta e eficiente por sua configuração possuir um inversor NPC de três níveis sem necessidade de semicondutores de potência conectados em série ou em paralelo (ABB, 2021).

- WEG MVW01 - Medium Voltage Driver (400 kW a 36 MW). Apresenta em sua topologia um inversor NPC de 3/5 níveis (2,3kV a 4,16 kV) ou 5/9 níveis (5,5kV a 6,9 kV) que oferece alta confiabilidade e projeto robusto (WEG, 2023).

O desempenho e funcionalidade de um conversor, depende de seu *layout* e dos componentes presentes no circuito. Dessa forma, as chaves semicondutoras utilizadas devem ser escolhidas visando a aplicação e desempenho do conversor em questão. A seção a seguir apresenta alguns tipos de semicondutores e seu modo de operação.

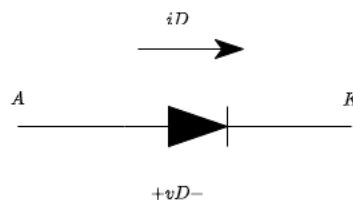
2.1 SEMICONDUCTORES

As chaves semicondutoras apresentaram grande evolução ao longo do tempo, resultando em dispositivos mais eficientes, rápidos e capazes de lidar com altos níveis de potência. Essas progressões tecnológicas dos semicondutores são essenciais para que o desenvolvimento de conversores também siga prosperando. Dentre as chaves mais comuns pode-se citar os Diodos, Tiristores, Transistores de Efeito de Campo (FETs) e *Insulated Gate Bipolar Transistor* (IGBT).

2.1.1 Diodos

A Figura 6 representa a funcionalidade de um diodo comum. Quando diretamente polarizado, o diodo apresenta pequena queda de tensão na ordem de 1 V. Porém, quando inversamente polarizado apenas uma corrente de fuga desprezível passa pelo dispositivo até que a tensão de ruptura reversa seja atingida (MOHAN; UNDELAND; ROBBINS, 2003).

Figura 6 – Simbologia de um diodo.



Fonte: Adaptado de (MOHAN; UNDELAND; ROBBINS, 2003)

Dentre os principais modelos de diodos, pode-se citar os diodos de recuperação rápida e o diodo *Schottky* (MOHAN; UNDELAND; ROBBINS, 2003).

2.1.2 *Insulated Gate Bipolar Transistor (IGBT)*

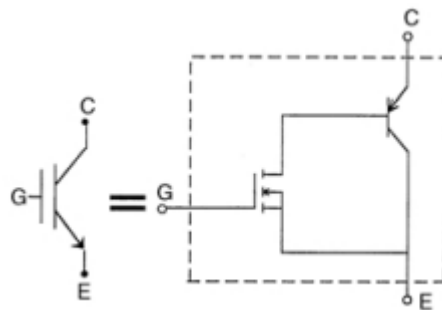
O semicondutor *Insulated Gate Bipolar Transistor* (IGBT) é muito utilizado na área de eletrônica de potência em conversores de potência e acionamentos elétricos por ter como vantagem alta densidade de corrente e baixa potência de acionamento (GAO et al., 2007).

O IGBT é considerado um bom substituto para outros dispositivos como Transistor de Junção Bipolar (BJT), *Metal Oxide Semiconductor Field Effect Transistor* (MOSFET) e o Tiristor GTO em aplicações de média frequência e média potência (SHENG; WILLIAMS; FINNEY, 2000).

O IGBT é ativado (chave fechada) quando aplicada uma tensão positiva entre as conexões de *gate* e emissor e desativado (chave aberta) quando o sinal do *gate* é zerado ou negativo. Na Figura 7 as portas *gate* (G), emissor (E) e coletor (C) estão apontadas. Importante citar que o fabricante do dispositivo indica o pico de corrente que pode passar pelo coletor sem ocorrer a queima da chave (SKVARENINA, 2002).

De acordo com Sheng, Williams e Finney (2000) a característica de rápida velocidade de comutação desse dispositivo possibilita que elementos parasitas do circuito (como indutâncias parasitas) influenciem no seu funcionamento. Também foi observado pelos autores que o comportamento de acionamento de um IGBT com carga indutiva é dominado pelo diodo de roda livre associado.

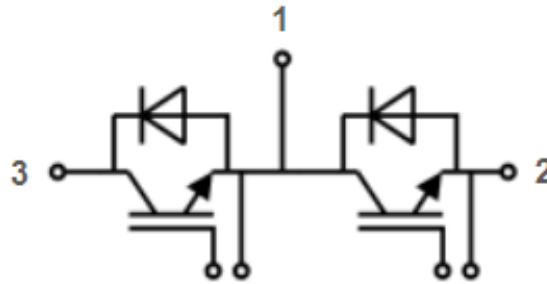
Figura 7 – Circuito equivalente de um IGBT.



Fonte: (SKVARENINA, 2002)

A Figura 8(a) representa a simbologia do encapsulamento de um IGBT comum, apresentado na Figura 8(b), em que dois dispositivos estão conectados em série formando um módulo.

Figura 8 – Insulated Gate Bipolar Transistor (IGBT).



(a) Simbologia de um IGBT.



(b) Exemplo real de um IGBT.

Fonte: Adaptado de (SEMIKROM, 2013)

2.2 INVERSORES COM PONTO NEUTRO GRAMPEADO (NPC)

Essa seção inicia com uma breve revisão bibliográfica de inversores com ponto neutro grampeado, a fim de ambientar o estudo do inversor principal que será o foco desse trabalho.

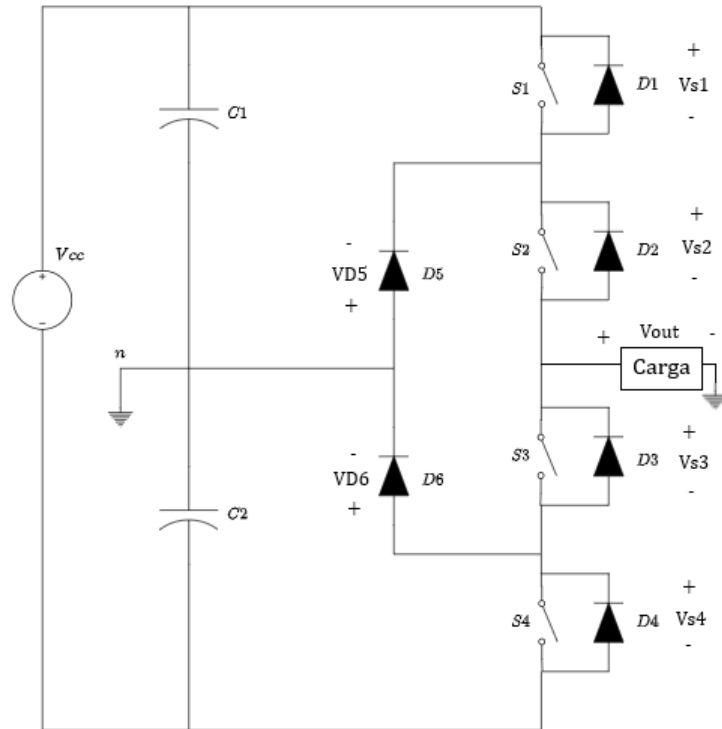
2.2.1 Descrição da Topologia

O desenvolvimento da topologia do inversor com grampeamento a diodo *Neutral-Point-Camped* (NPC) foi apresentado em 1980 com Baker (1980) que procurava projetar um conversor que precisava comutar dois dispositivos semicondutores conectados em série ao mesmo tempo. As chaves semicondutoras limitavam a tensão de operação dos conversores de potência já que eram arranjadas, usualmente, em série para permitir maior capacidade de bloqueio de tensão, porém era necessário que os parâmetros dessas chaves fossem o mais semelhantes possíveis, o que reduzia confiabilidade e aumentava os custos (VILERÁ, 2020).

Na Figura 9 é apresentado o circuito de um braço do inversor NPC que é composto de quatro semicondutores controlados ($S1$, $S2$, $S3$ e $S4$), cada um com um diodo em antiparalelo ($D1$, $D2$, $D3$ e $D4$), além de dois diodos de grampeamento ($D5$ e $D6$). Constam também, dois

capacitores em série conectados ao barramento CC, a fim de obter o ponto neutro e garantir o nível de tensão zero (TESTON, 2020).

Figura 9 – Um braço do Inversor NPC de 3 níveis.



Fonte: Adaptado de (RODRIGUEZ et al., 2009)

O inversor NPC de 3 níveis apresenta diversas vantagens, tais como o fato de não possuir muitos elementos de potência em sua topologia, permitindo o projeto de um conversor com excelente confiabilidade e disponibilidade. Também é válido citar que um ótimo comportamento dinâmico pode ser alcançado por técnicas de controle avançadas (RODRIGUEZ et al., 2010).

Entretanto, essa topologia de inversor apresenta algumas desvantagens que devem ser levadas em consideração, como a distribuição assimétrica de perdas nos semicondutores (RODRIGUEZ et al., 2010).

2.2.2 Etapas de Operação

A Tabela 1 indica apenas três níveis: $V_{cc}/2$; 0 e $-V_{cc}/2$. As etapas que não promovem um fluxo de corrente para a carga não são consideradas (RODRIGUEZ et al., 2009).

Tabela 1 – Estados de condução para NPC.

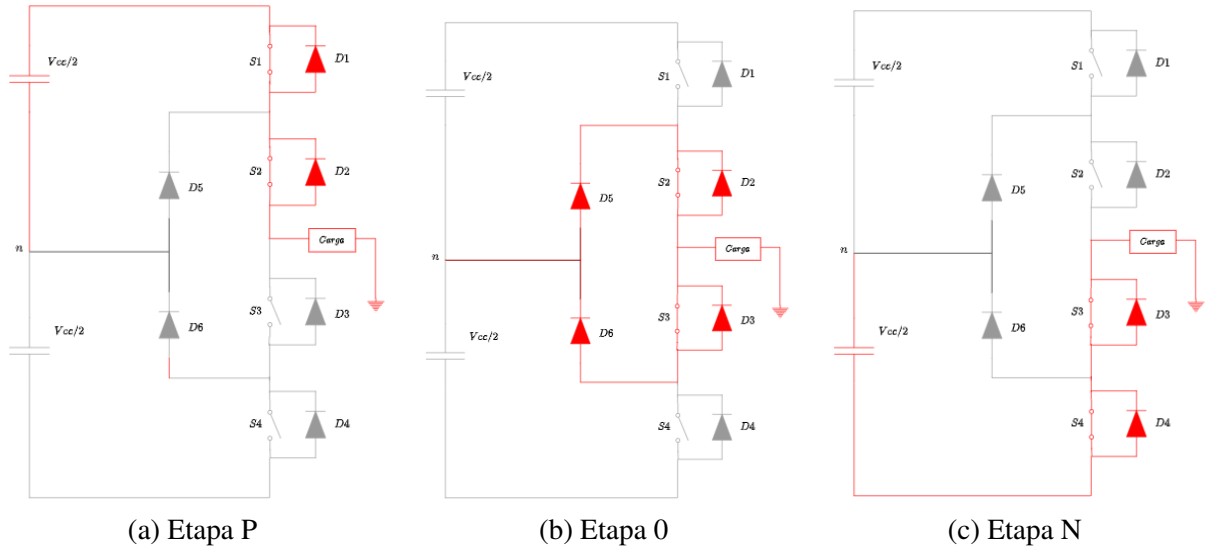
Estado	Dispositivos Controlados				Tensão de saída
	S1	S2	S3	S4	
P	1	1	0	0	$V_{cc}/2$
0	0	1	1	0	0
N	0	0	1	1	$-V_{cc}/2$

Fonte: Produção da própria autora.

Na Figura 10 pode-se perceber que existem apenas dois sinais controlados por fase, sendo que as duas outras chaves recebem sinais inversos no *gate* para evitar curto-circuito no barramento CC. Os sinais enviados são de origem binária, ou seja, 0 para desligado e 1 para ligado (RODRIGUEZ et al., 2009).

Na etapa P as chaves superiores *S1* e *S2* recebem comando para conduzir corrente, resultando na tensão $V_{cc}/2$ na saída. Enquanto no estado *n*, as chaves inferiores *S3* e *S4*, que são complementares as chaves superiores *S1* e *S2* respectivamente, estão ativadas resultando em uma tensão de saída de $-V_{cc}/2$. Na etapa 0, as chaves *S2* e *S3* estão ativadas além dos diodos de grampeamento, resultando em uma tensão de saída grampeada em zero (VILERÁ, 2020).

Figura 10 – Etapas de operação NPC.

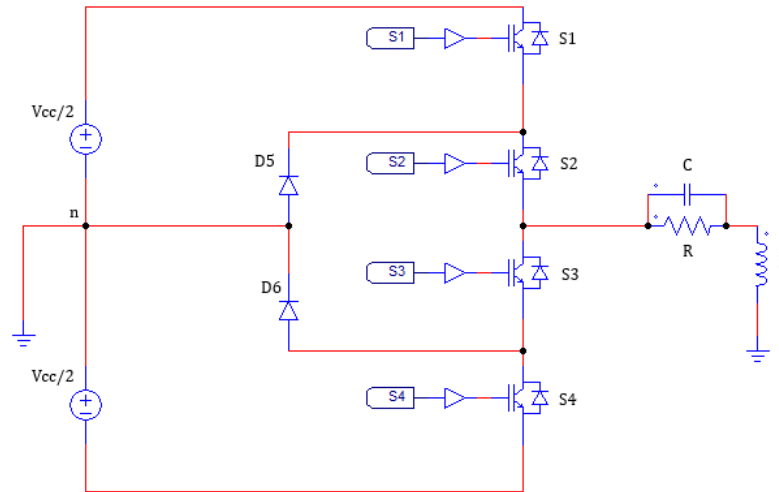


Fonte: Adaptado de (RODRIGUEZ et al., 2009)

A fim de observar o princípio de funcionamento do NPC, a seguir são apresentados os dados de simulação, considerando elementos ideais. Na Figura 11 o inversor é composto de dois diodos ideais, barramento de 900 V sendo que os capacitores são representados por duas fontes de tensão de 450 V cada, frequência de chaveamento 10 kHz, índice de modulação 0,8, transistores do tipo IGBT, além do filtro LC (500 μ H e 50 μ F) e carga R (1,94 Ω). Para o comando das chaves, apresentado na Figura 12, foi utilizado um circuito lógico baseado na

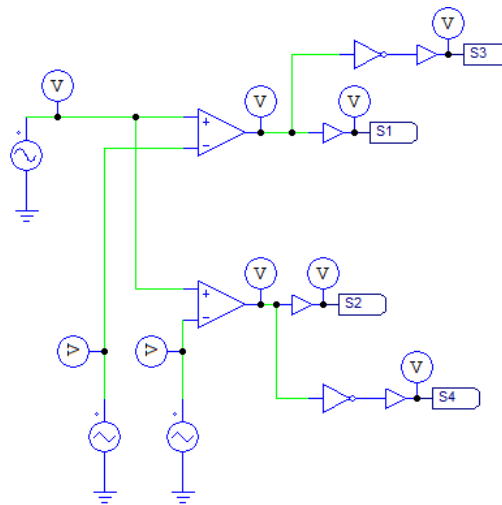
modulação PWM, em que as chaves $S3$ e $S4$ possuem sinais invertidos, pois são complementares a $S1$ e $S2$, respectivamente.

Figura 11 – Simulação do Inversor NPC.



Fonte: Produção da própria autora.

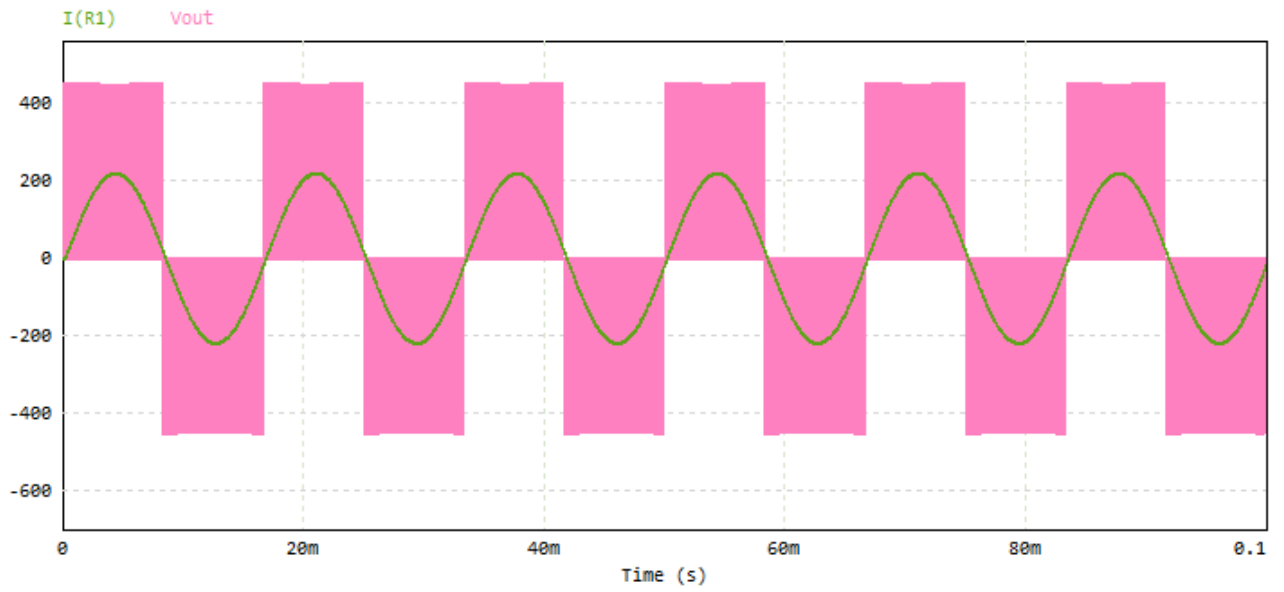
Figura 12 – Circuito de comando do Inversor NPC.



Fonte: Produção da própria autora.

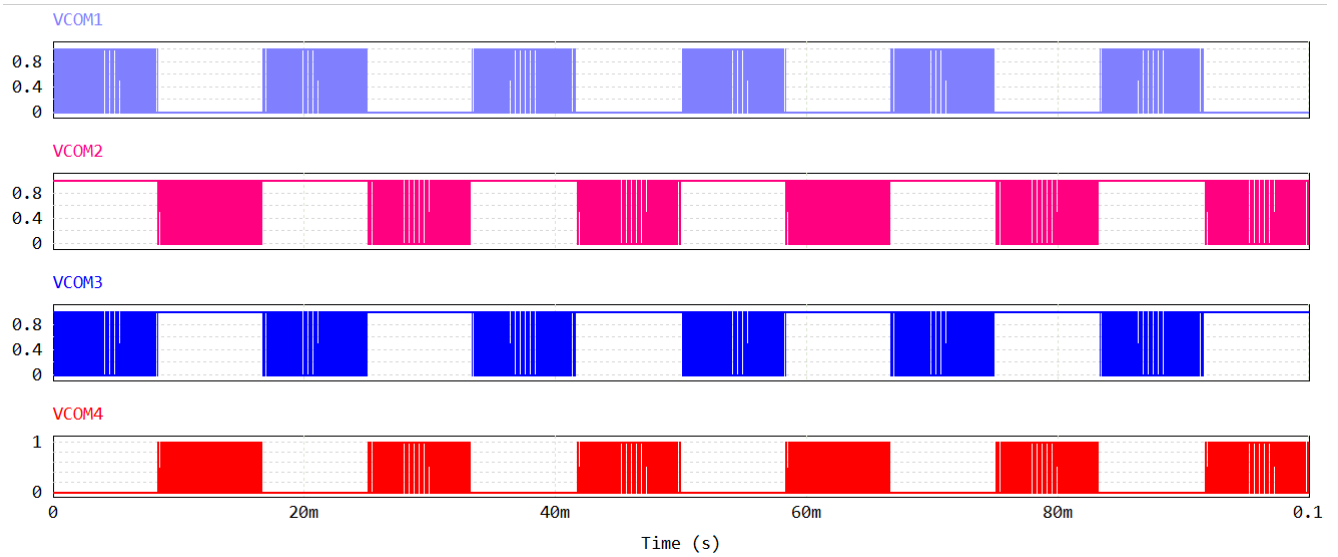
Como resultado da simulação, pode-se analisar na Figura 14 o comando dos interruptores do inversor e na Figura 15 as tensões nos interruptores. A curva de cor roxa representa $S1$, que está chaveando no semiciclo positivo, assim como $S2$ apresentada na curva rosa. As curvas azul e vermelha representam os IGBTs $S3$ e $S4$, respectivamente, chaveando no semiciclo negativo. A Figura 13 demonstra a tensão de saída e corrente na carga do inversor.

Figura 13 – Tensão de saída e corrente da carga.



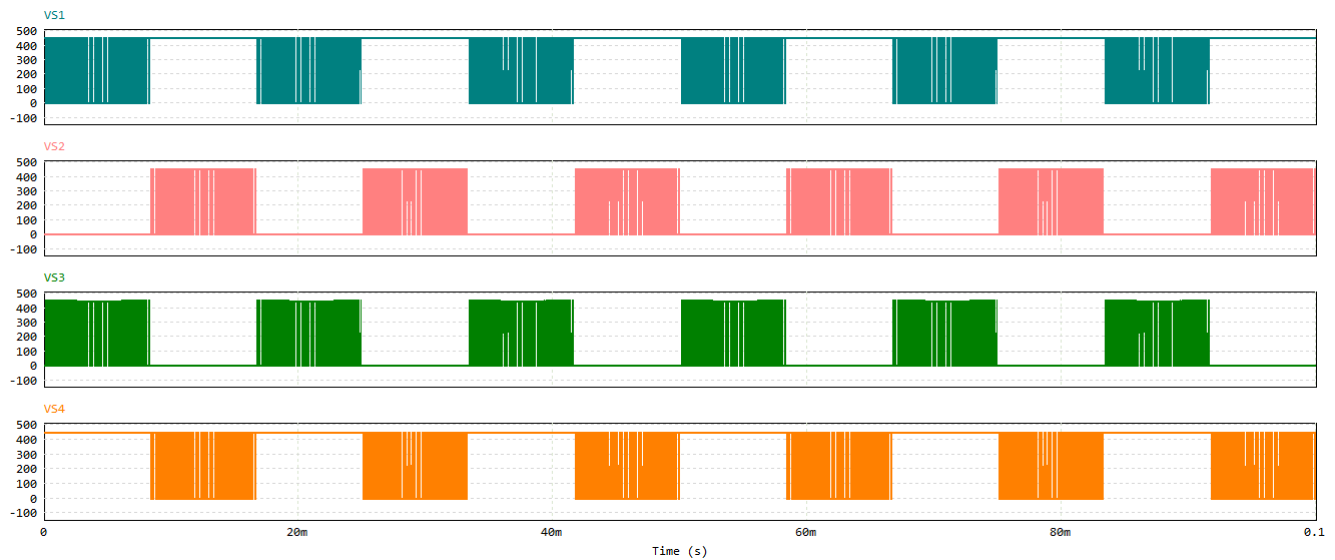
Fonte: Produção da própria autora.

Figura 14 – Sinais de comando das chaves.



Fonte: Produção da própria autora.

Figura 15 – Tensão nas chaves.



Fonte: Produção da própria autora.

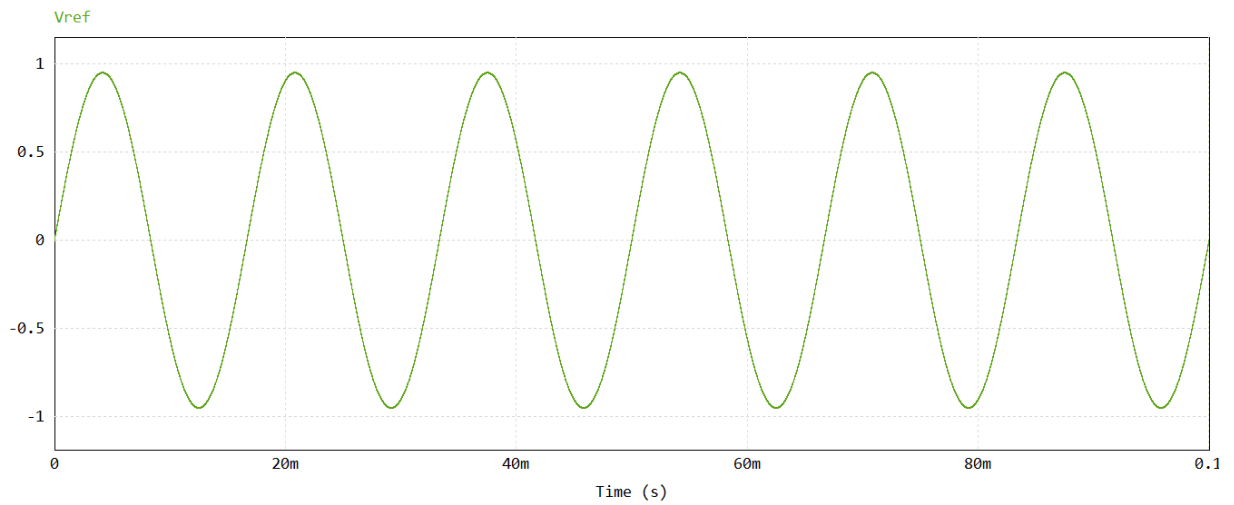
2.3 MODULAÇÃO

Para modulação do inversor NPC existem diversas abordagens que podem ser escolhidas como *Pulse Width Modulation* (PWM) e *Space Vector Modulation* (SVM) (WALTRICH; BARBI, 2010). No caso deste trabalho será aplicado a técnica de modulação PWM.

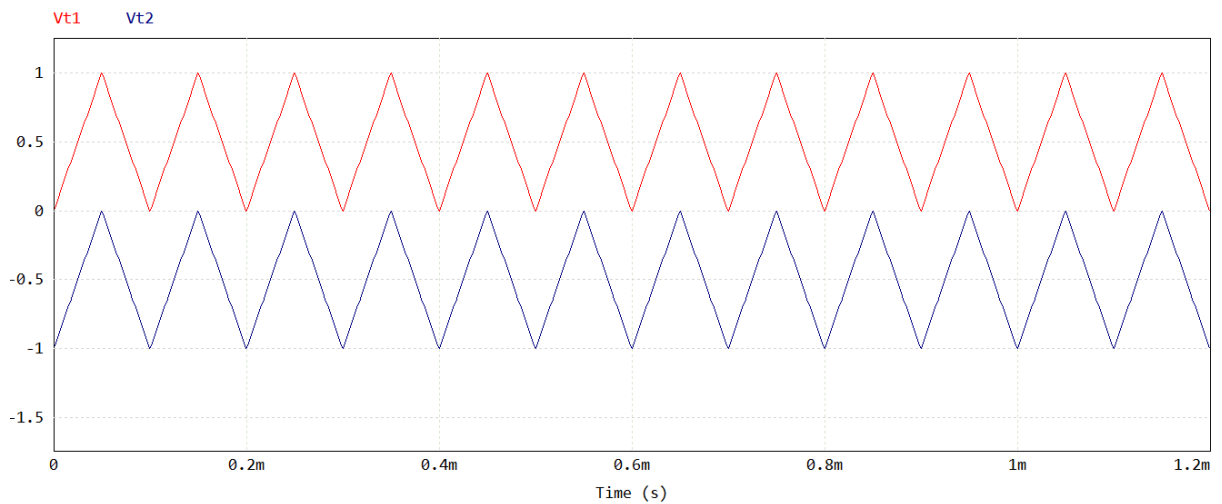
A modulação PWM consiste em utilizar a comparação entre um sinal senoidal e sinais triangulares, ou dente de serra, para comandar as chaves do circuito. De acordo com Waltrich e Barbi (2010), o sinal resultante será alto quando a onda senoidal for instantaneamente maior que a triangular, no contrario será baixo. Esses pulsos de alta frequência são mandados para o comando das chaves no circuito do inversor.

Como exemplo, na Figura 16 é representado a técnica de modulação PWM para simulação de um circuito inversor NPC de três níveis.

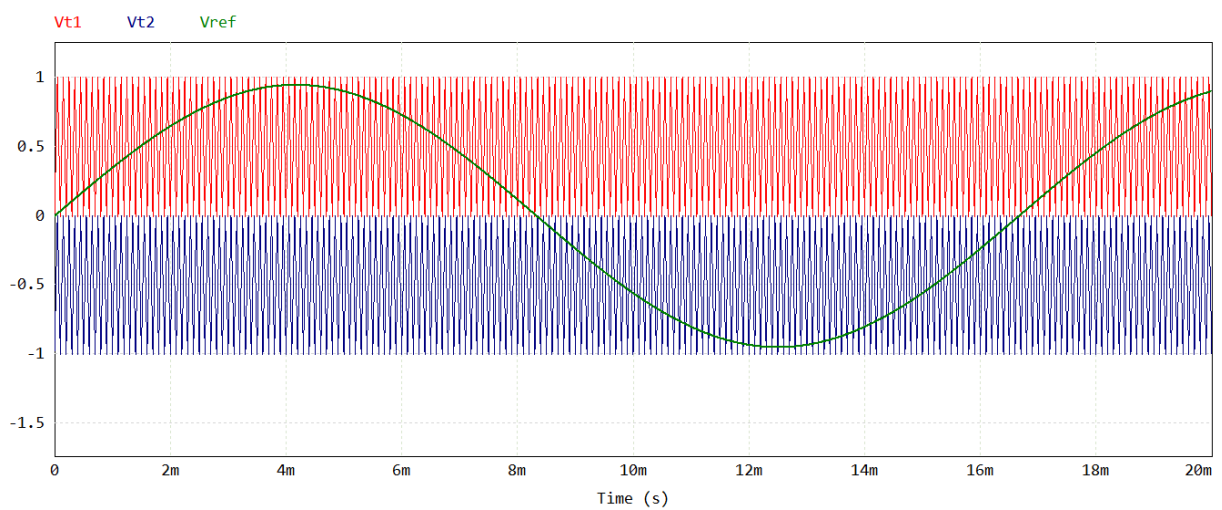
Figura 16 – Exemplo de modulação PWM.



(a) Sinal senoidal de referência.



(b) Sinais triangulares.



(c) Sinal de modulação PWM.

Fonte: Produção da própria autora.

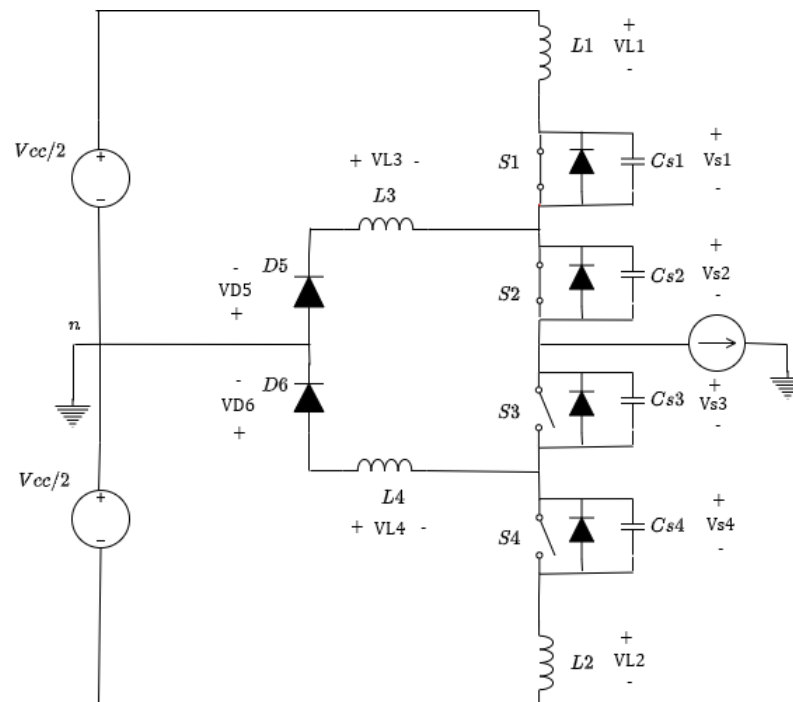
3 ELEMENTOS PARASITAS

No estudo de circuitos elétricos, muitas vezes não são consideradas as não-idealidade dos elementos presentes, porém, quando analisado experimentalmente, ou em aplicações na indústria, vê-se necessário levar em conta limitações existentes. Isso, por conta de que essas limitações podem influenciar no funcionamento do circuito.

Uma dessas limitações são os chamados elementos parasitas, que estão presentes na maioria dos circuitos. No caso de circuitos chaveados, os elementos parasitas podem influenciar, principalmente, no comportamento da tensão e corrente nas chaves no momento da comutação. De acordo com Yuan e Barbi (2000), os pares de chaves (superior e inferior) estão grampeadas ao capacitor ligado ao capacitor de barramento pelo diodo de grampeio. Assim, a sobretensão tende a aparecer nos interruptores, embora o pico de tensão transitório tenha sido gerado pela liberação de energia das indutâncias parasitas no momento da comutação das chaves.

Na Figura 17 o conversor NPC de 3 níveis é apresentado considerando as indutâncias parasitas das chaves semicondutoras e diodos como elementos no circuito.

Figura 17 – Topologia do conversor NPC de 3 níveis considerando as indutâncias parasitas das chaves e diodos.



Fonte: Produção da própria autora.

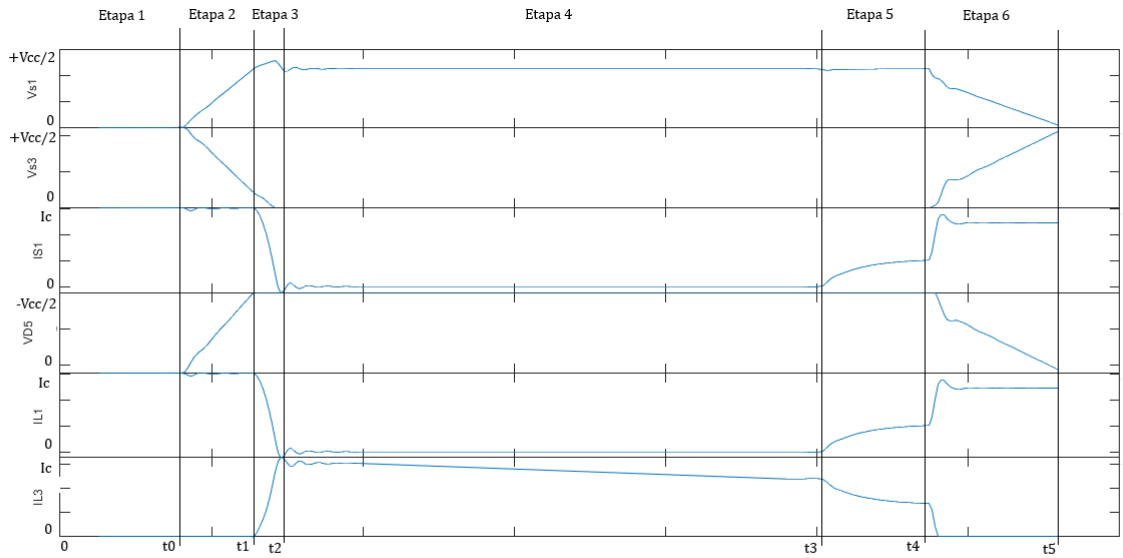
Dessa forma, é apresentado a seguir uma análise teórica do impacto dessas indutâncias parasitas no modo de operação do conversor NPC de 3 níveis.

3.1 ETAPAS DE OPERAÇÃO

Nesta seção estão representadas as etapas de operação identificadas para o inversor NPC com indutâncias parasitas.

O período de comutação que será analisado nesse trabalho está representado na Figura 18.

Figura 18 – Período de análise de comutação de t_0 a t_5 .

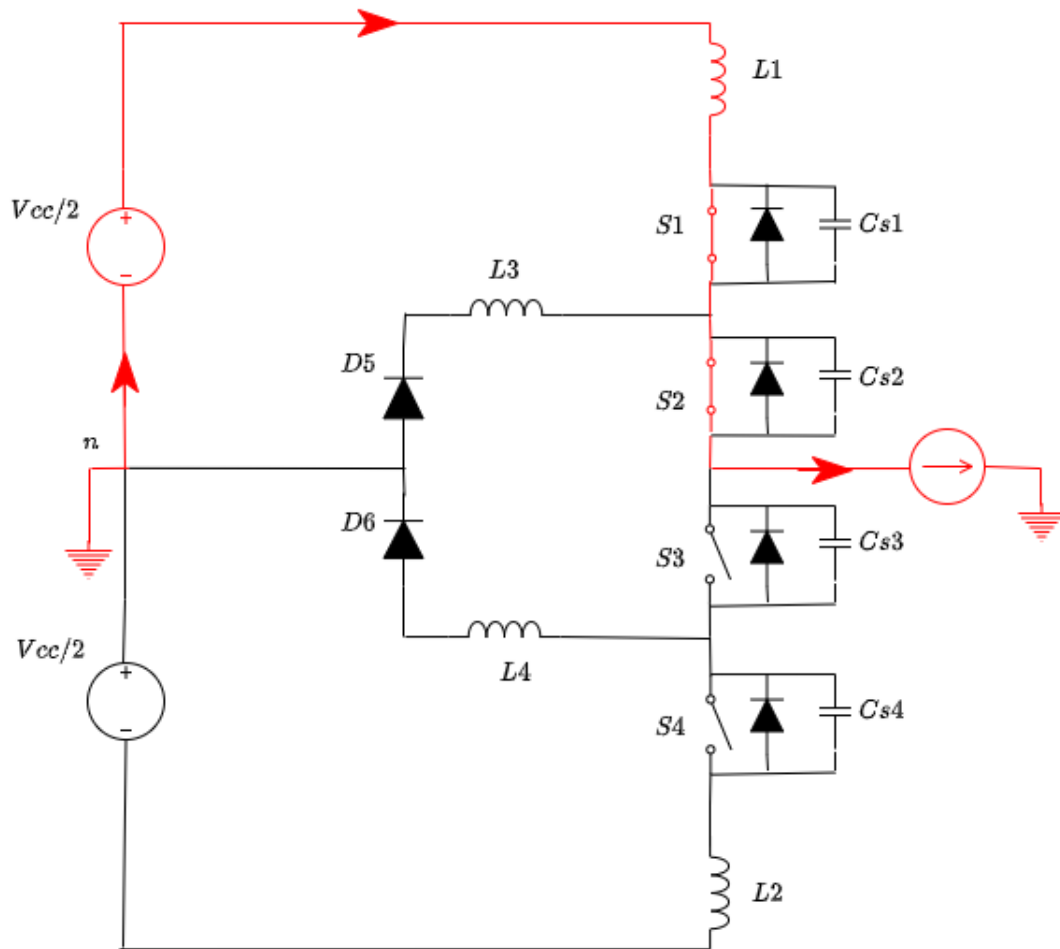


Fonte: Produção da própria autora.

De 0 a t_0 tem-se a etapa 1, de t_0 a t_1 tem-se a etapa 2, de t_1 a t_2 etapa 3 e a partir de t_2 etapa 4 até t_3 . De t_3 a t_4 tem-se a etapa 5, de t_4 a t_5 etapa 6.

A etapa 1 é exatamente igual a Etapa P do circuito ideal. A corrente circula pelas chaves superiores e a tensão de saída equivale a $+V_{cc}/2$, caracterizando o semiciclo positivo do inversor. Dessa forma a transferência de energia é realizada entre o capacitor do barramento e as chaves $S1$ e $S2$ e o indutor $L1$ está sendo carregado com a corrente de carga. O final da etapa ocorre com o comando de bloqueio da chave $S1$.

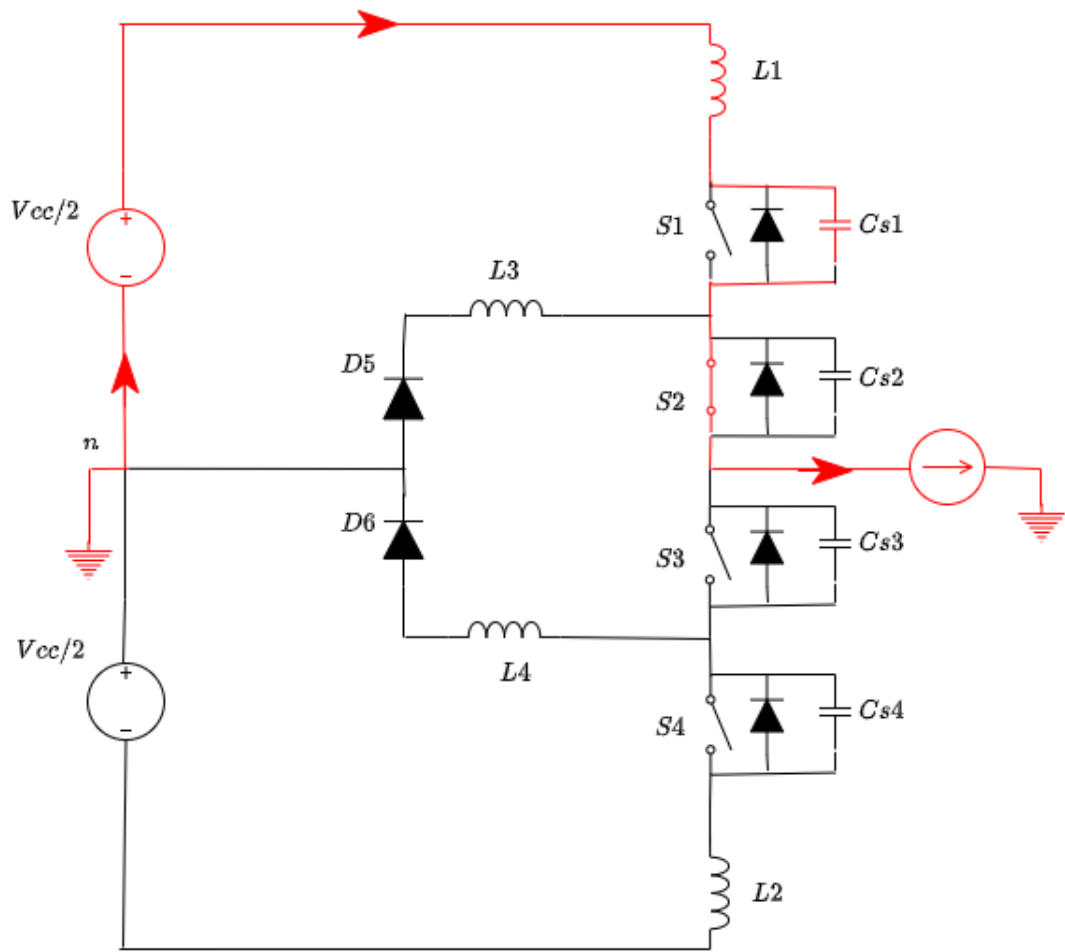
Figura 19 – Etapa 1 do circuito NPC simulado.



Fonte: Produção da própria autora.

O início da etapa 2 é caracterizado pelo comando de bloqueio de $S1$, indicando abertura da chave. Dessa forma a corrente passa a circular pelo capacitor interno $Cs1$ do IGBT, realizando sua carga. O término da etapa é caracterizado pelo acionamento do diodo $D5$ de grameamento.

Figura 20 – Etapa 2 do circuito NPC simulado.

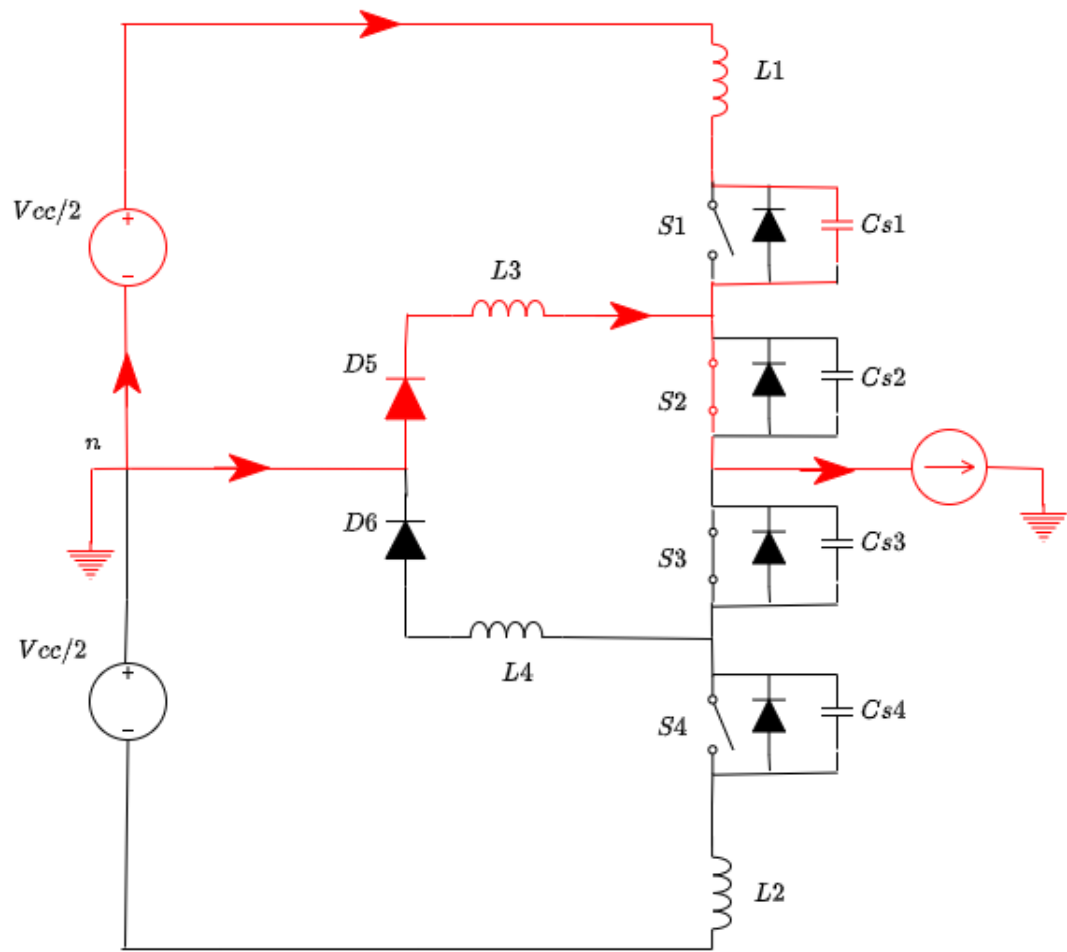


Fonte: Produção da própria autora.

No início da etapa 3 o diodo $D5$ entra em condução, oferecendo um caminho alternativo para a corrente. Nesse caso, o indutor $L1$ começa a transferir sua energia para o capacitor $Cs1$, causando uma sobretensão na chave $S1$ enquanto a corrente de carga passa pelo indutor $L3$. Ao final dessa etapa, a chave $S1$ estará totalmente aberta, portanto não terá mais corrente circulando pelo indutor $L1$ e capacitor $Cs1$, assim haverá apenas a corrente de carga circulando no circuito pelo indutor $L3$.

Também é importante ressaltar que no início da etapa 3, o comando da chave $S3$ é acionado, ligando o interruptor e ocasionando a descarga do capacitor $Cs3$.

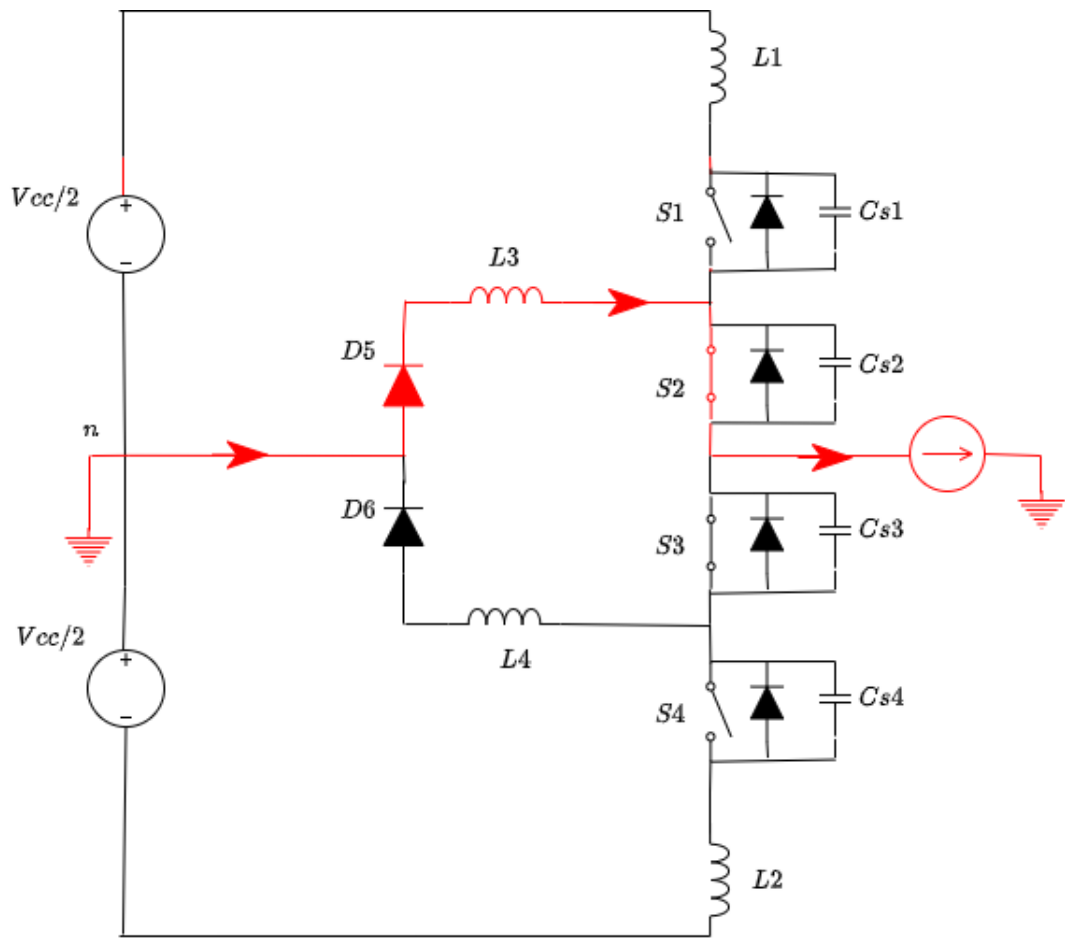
Figura 21 – Etapa 3 do circuito NPC simulado.



Fonte: Produção da própria autora.

Na etapa 4, a chave $S1$ está completamente aberta sem circulação de corrente. O indutor $L1$ está descarregado e a tensão de saída é zero. Essa etapa é equivalente a Etapa 0 do inversor ideal, portanto a corrente que circula pela chave $S2$ e pelo indutor $L3$ é igual a corrente de carga.

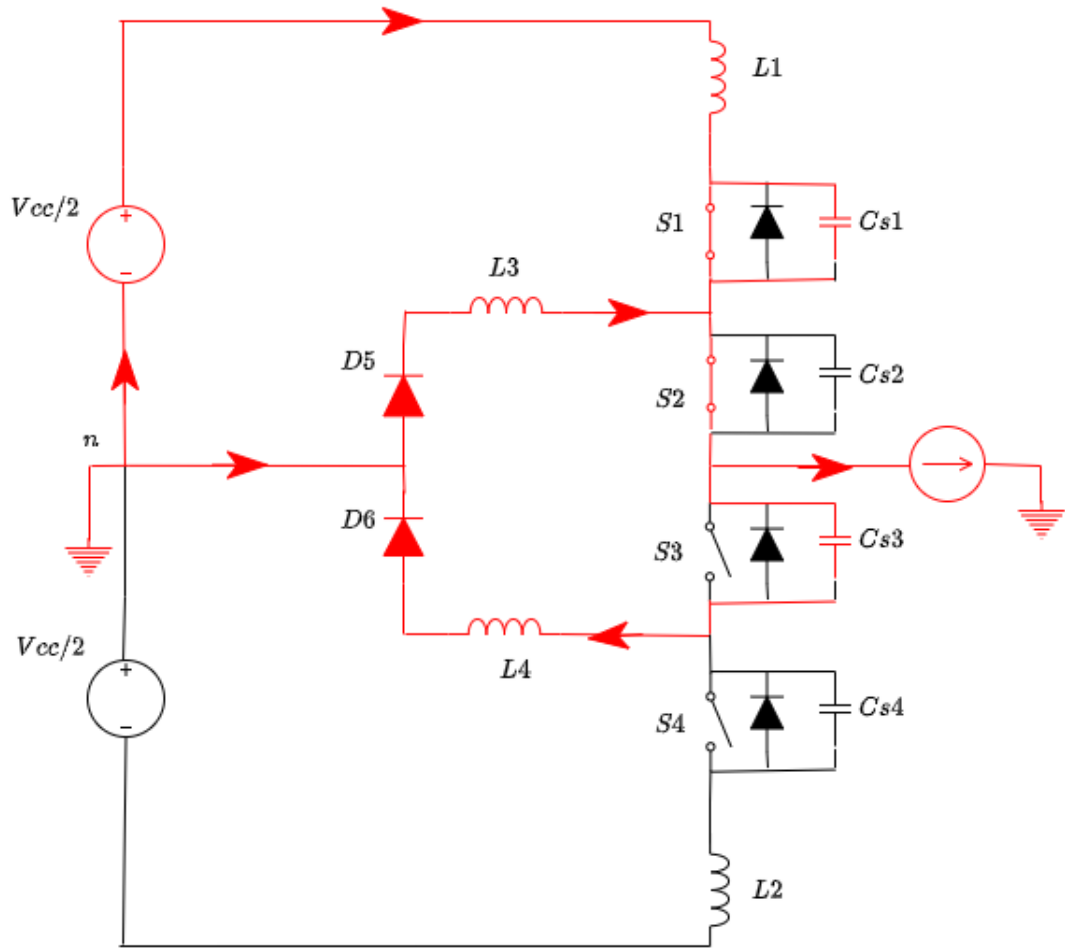
Figura 22 – Etapa 4 do circuito NPC simulado.



Fonte: Produção da própria autora.

Na etapa 5 o comando de $S1$ liga, indicando que a chave está fechando. O capacitor $Cs1$ inicia o processo de descarga a fim de transferir essa energia através da chave $S1$. O comando da chave $S3$, está indicando sua abertura enquanto a corrente circula pelo capacitor interno $Cs3$, realizando sua carga. Além disso, o indutor $L3$ passa a transferir sua energia para o indutor $L1$. Para essa etapa, as formas de onda apresentaram algumas inconsistências que podem ser devido a outras não idealidades do semiconductor escolhido como chave do circuito.

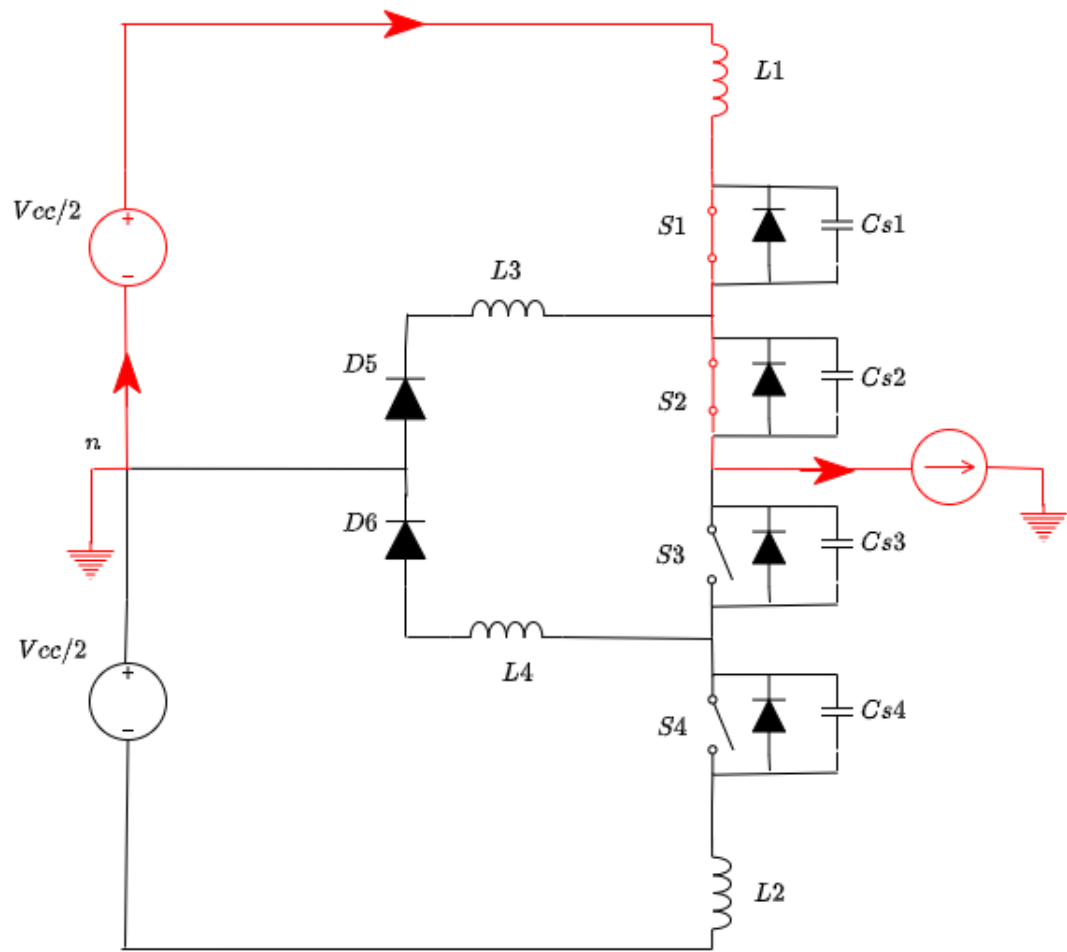
Figura 23 – Etapa 5 do circuito NPC simulado.



Fonte: Produção da própria autora.

No início da etapa 6, o capacitor $Cs1$ terminou de transferir sua energia para chave $S1$ e o capacitor $Cs3$ está finalizando sua carga. Até o final desta etapa, a chave $S1$ já está completamente fechada e a chave $S3$ completamente aberta, além de que o indutor $L1$ estará totalmente carregado e o indutor $L3$ descarregado. Dessa forma, a corrente que flui no indutor $L1$ e chaves $S1$ e $S2$ é igual a corrente de carga.

Figura 24 – Etapa 6 do circuito NPC simulado.



Fonte: Produção da própria autora.

Dessa forma finaliza o período de comutação destacado na Figura 18. Não será realizada a análise para o semiciclo negativo, pois o NPC é um conversor simétrico.

4 PROJETO

Nesta seção são apresentados os parâmetros definidos para o projeto de simulação do inversor NPC.

Tabela 2 – Parâmetros do circuito para simulação.

Parâmetro	Valor proposto
Tensão no barramento CC	900 V
Frequência da tensão de referência	60 Hz
Frequência de comutação	10 kHz
Índice de modulação	0,8
Resistor de carga	1,94 Ω
Indutor filtro LC	500 μ H
Capacitor filtro LC	50 μ F

Fonte: Produção da própria autora.

Para representar os dispositivos semicondutores IGBTs, foi escolhido o modelo da Semikron SKM400GB12T4 que é tipicamente utilizado em acionamento de inversores e *Uninterruptible Power Supply* (UPS) (SEMIKROM, 2013). Na Tabela 3 é apresentado os parâmetros desse modelo de chave IGBT que foram implementados no *software* PSIM.

Tabela 3 – Parâmetros do IGBT SKM400GB12T4.

Parâmetro	Valor proposto
V_{CE}	1200 V
V_{EC}	15 V
V_{GEth}	5,8 V
t_f	78 ns
C_{ies}	24,6 nF
C_{oes}	1,62 nF
C_{res}	1,38 nF
R_{CE}	2,5 m Ω
V_{CEth}	2,05 V
R_{Gint}	1,9 Ω

Fonte: Adaptado de (SEMIKROM, 2013).

O parâmetro V_{CE} indica a variação da tensão entre o coletor e emissor, V_{EC} a variação da tensão entre o emissor e coletor, V_{GEth} o limite da tensão entre o gate e emissor, t_f é o tempo de descida, C_{ies} capacitância de entrada, C_{oes} capacitância de saída, C_{res} capacitância de transferência reversa, R_{CE} resistência entre coletor e emissor, V_{CEth} limite da tensão entre o coletor e emissor e R_{Gint} resistência interna (SEMIKROM, 2013).

No inversor é considerada uma indutância parasita de 40 nH por módulo de IGBT, já que no *datasheet* SEMIKROM (2013) é indicado uma indutância parasita de aproximadamente 40

nH por dispositivo (L_1 e L_2). Essas indutâncias estão alocadas como componentes no circuito entre o barramento de capacitores e as chaves externas. Os diodos de grameamento também são considerados como módulo com uma indutância parasita de 20 nH. Essa indutância está dividida em duas partes de 10 nH (L_3 e L_3) e alocadas como componentes no circuito entre os diodos e o módulo das chaves IGBT. É importante comentar que podem existir outras indutâncias parasitas no circuito, porém não são tão significativas quanto as das chaves e diodos. Para melhor visualização do problema, os capacitores C1 e C2 representam o barramento CC de 900 V. Dessa forma, cada capacitor está grameado a uma tensão de 450 V e foram representados como fonte de tensão CC. Na Tabela 4 está indicada cada indutância e seu respectivo valor, além das tensões do barramento.

Tabela 4 – Valores das indutâncias parasitas e dos capacitores do barramento CC.

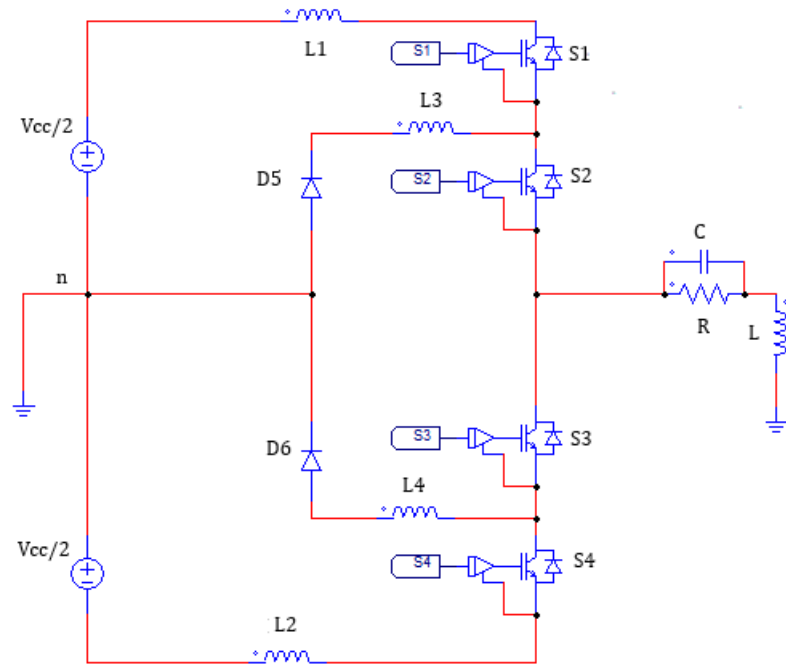
Indutor	Valor proposto
Indutância parasita L_1	40 nH
Indutância parasita L_1	40 nH
Indutância parasita L_1	10 nH
Indutância parasita L_1	10 nH

Fonte: Produção da própria autora.

5 SIMULAÇÃO

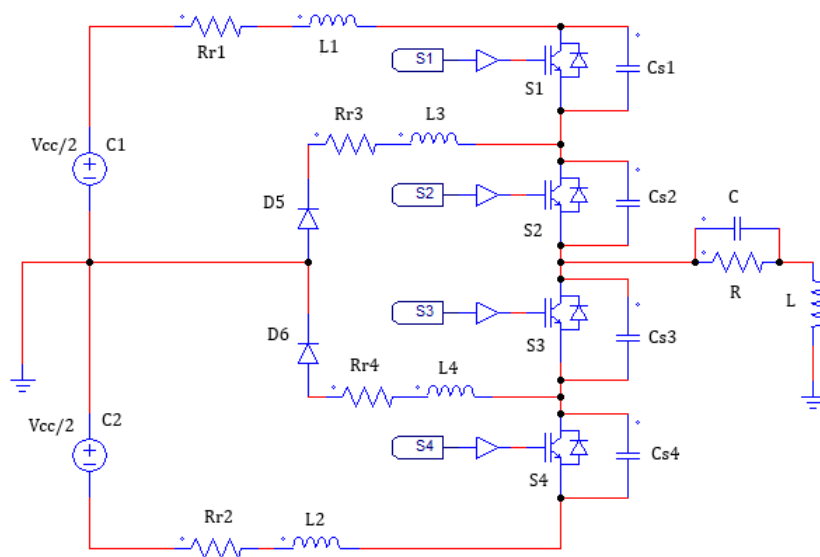
Para realização da simulação deste inversor foi utilizado o *software* PSIM. Os circuitos simulados encontram-se nas Figuras 25 e Figura 26.

Figura 25 – Inversor 3L-NPC com indutâncias parasitas.



Fonte: Produção da própria autora.

Figura 26 – Inversor 3L-NPC com indutâncias parasitas e capacitor das chaves evidenciados.



Fonte: Produção da própria autora.

No caso da Figura 25, o circuito é muito similar ao apresentado na Figura 11, porém com

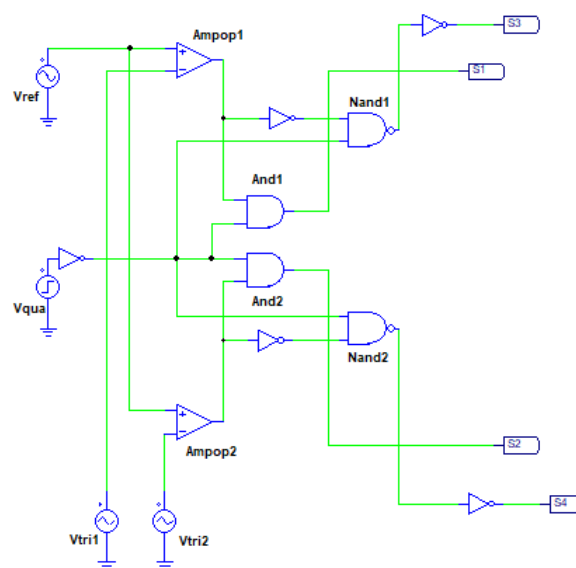
algumas diferenças a ser consideradas. Para observar os problemas de sobretensão, os IGBTs são utilizadas no modo Level 2 oferecido pelo PSIM, em que é possível acrescentar os parâmetros de uma chave real. Nesse caso os parâmetros utilizados estão identificados na Tabela 3. Para acionamento do IGBT no Level 2, é necessário aplicar o driver On-Off Controller (multi-level) no modo Control do Model.

Para a Figura 26, os capacitores interno das chaves C_s estão evidenciados em paralelo ao respectivo IGBT, equivalentes ao C_{oes} . Esse circuito é utilizado com o intuito de observar mais claramente as tensões nesses capacitores em algumas etapas específicas. Também tem-se resistências R_r de 1 m Ω em série com as indutâncias presentes no circuito, a fim de representar as resistências das trilhas e conexões. Essas resistências contribuem para diminuição da ressonância das formas de onda resultantes.

Para o caso dos dois circuitos, as indutâncias relacionadas ao módulo IGBTs foram posicionadas entre os capacitores e interruptores externos (L_1 e L_2) e as indutâncias relacionadas ao módulo dos diodos foram posicionadas entre os diodos e o módulo dos IGBTs (L_3 e L_4). Podem haver mais indutâncias parasitas no circuito, porém neste trabalho será considerada apenas as indutâncias estimadas e indicadas nos circuitos.

O circuito de comando dos IGBTs é o mesmo para os dois circuitos e está apresentado na Figura 27. Para análise desse inversor foi utilizada a modulação PWM, já discutida no capítulo 2. Foi utilizado dois sinais triangulares e um sinal senoidal, idênticos aos indicados na Figura 16. A junção desses sinais é feita através de um amplificador operacional (Ampop), que tem como objetivo realizar a comparação do sinal triangular e senoidal e gerar pulsos de comando uniformes. Dois Ampops são aplicados, cada um deve mandar os pulsos de comando para o par de interruptores complementares.

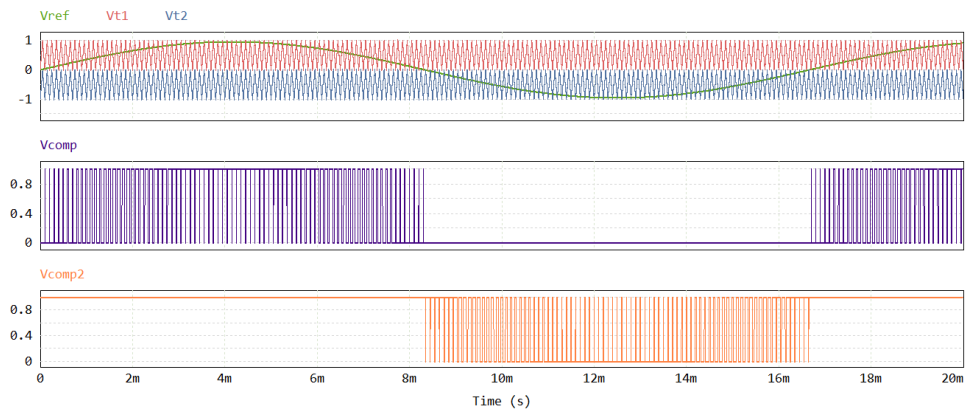
Figura 27 – Circuito de comando NPC.



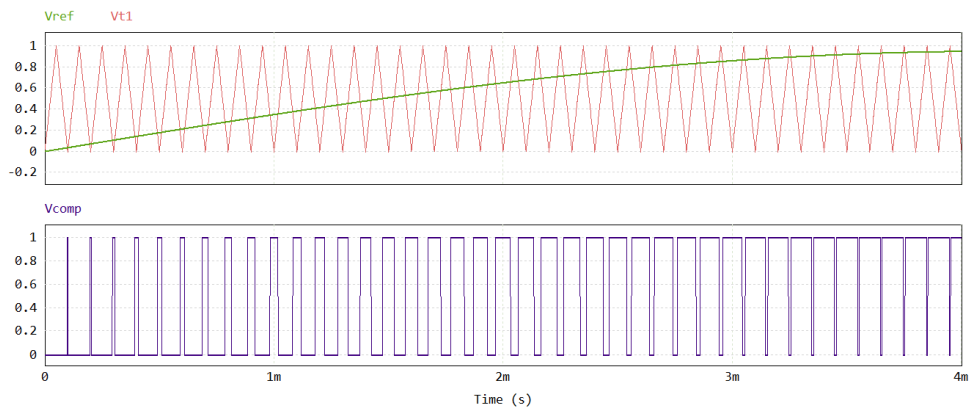
Fonte: Produção da própria autora.

Nas Figuras 28(a) e 28(b) é possível observar a aplicação da modulação PWM no comando dos IGBTs. O sinal senoidal e o sinal triangular são as entradas do amplificador, enquanto o sinal de chaveamento é a saída. Pode-se perceber que enquanto a onda senoidal for instantaneamente maior que a triangular, o sinal resultante será alto, gerando assim pulsos na saída.

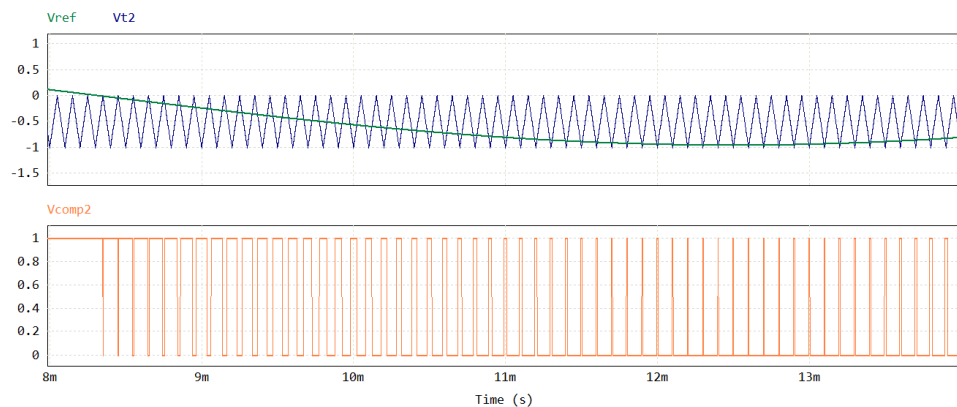
Figura 28 – Modulação PWM utilizando um Amplificador Operacional para comparação dos sinais.



(a) Sinais de entrada e sinal de saída dos Ampops 1 e 2.



(b) Sinais de entrada e sinal de saída do Ampop 1.

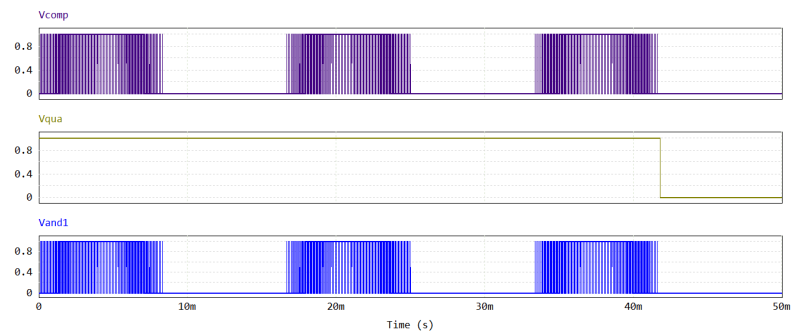


(c) Sinais de entrada e sinal de saída do Ampop 2.

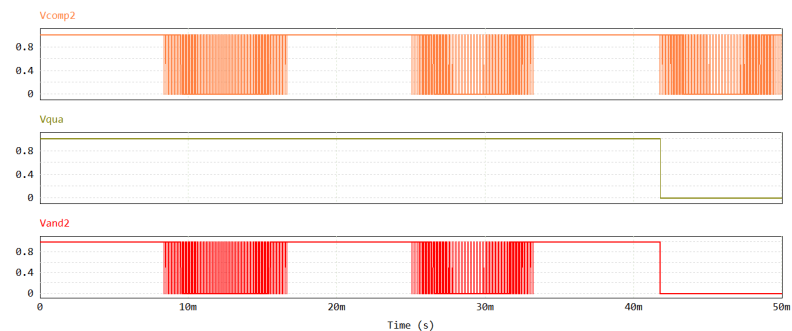
Fonte: Produção da própria autora.

A lógica inicial é a mesma da Figura 12, porém o sinal dos Ampops é adicionado às portas lógicas *AND* e *NAND* juntamente com o sinal de uma onda quadrada que simula um degrau. Para as chaves que operam no semiciclo positivo, o sinal de saída dos Ampops 1 e 2 são inseridos na entrada das portas lógicas *AND 1* e *AND 2*, respectivamente, junto com o sinal quadrado. A saída da porta lógica deve ser o resultado da operação de multiplicação entre os dois sinais. Nas Figuras 29a e 29b é possível verificar essa operação resultando no comando de *S1* e *S2* respectivamente.

Figura 29 – Comando de *S1* e *S2* resultando da operação entre os sinais de entrada nas portas lógicas *AND 1* e *AND 2*.



(a) Sinais de entrada e sinal de saída da porta *AND 1*.

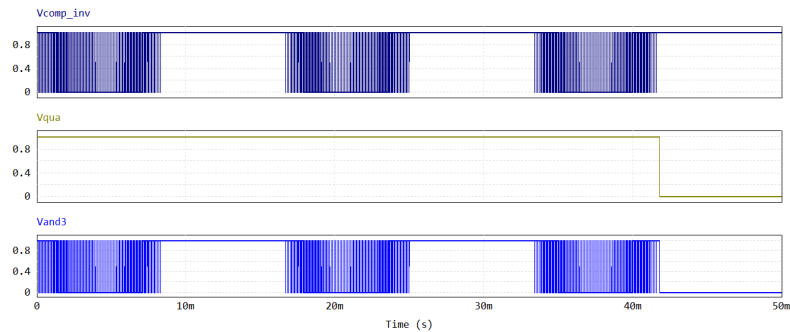


(b) Sinais de entrada e sinal de saída da porta *AND 2*.

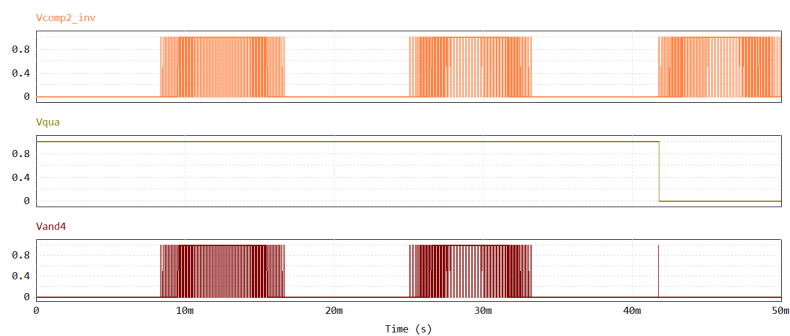
Fonte: Produção da própria autora.

Para os interruptores que operam no semiciclo negativo *S3* e *S4*, o sinal de saída dos Ampops 1 e 2 passa por um inversor, já que esses dois sinais representam o par complementar de *S1* e *S2*, logo são inseridos na entrada das portas lógicas *NAND 1* e *NAND 2*, respectivamente, junto com o sinal quadrado. A saída da porta lógica deve ser o resultado da operação de multiplicação entre os dois sinais. Nas Figuras 30a e 30b é possível verificar essa operação resultando no comando de *S3* e *S4* respectivamente.

Figura 30 – Comando de $S3$ e $S4$ resultando da operação entre os sinais de entrada nas portas lógicas $NAND\ 1$ e $NAND\ 2$.



(a) Sinais de entrada e sinal de saída da porta $NAND\ 1$.



(b) Sinais de entrada e sinal de saída da porta $NAND\ 2$.

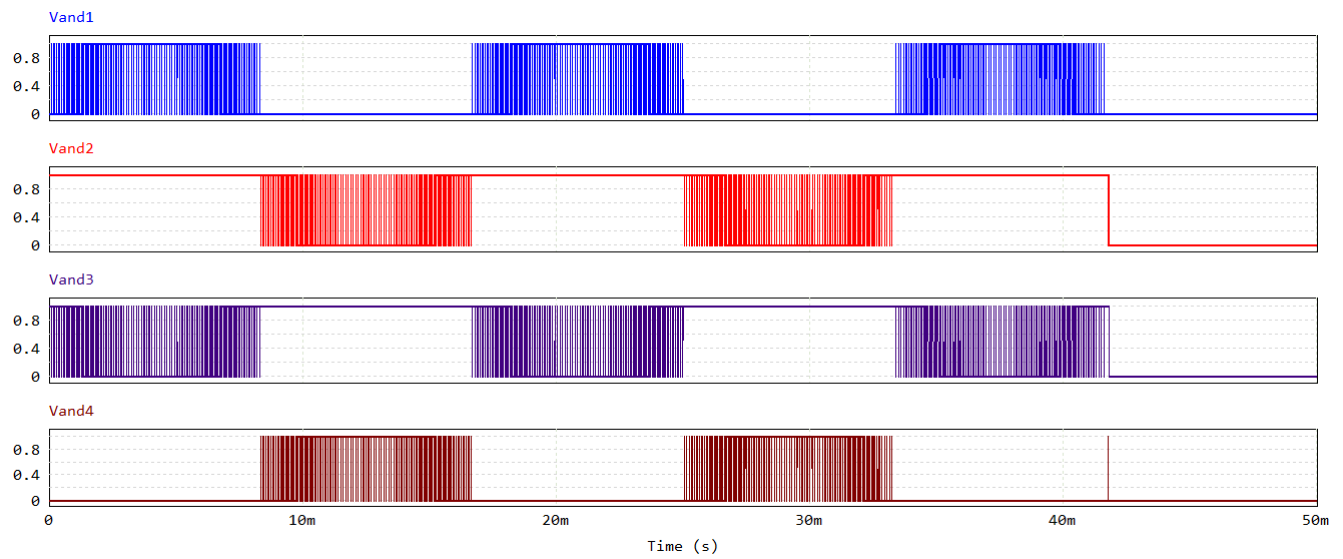
Fonte: Produção da própria autora.

Dessa forma, essa abordagem de comando foi escolhida pois, assim como já mencionado anteriormente, a maior sobretensão nos IGBTs ocorre no momento de interrupção da comutação. Portanto, com essa lógica, é permitido controlar que todos os IGBTs desliguem ao mesmo tempo de forma abrupta, possibilitando a visão mais específica das sobretensões no momento em que o conversor é forçado a parar. A Figura 31 apresenta o exato momento em que a comutação é interrompida no comando dos IGBTs.

Na Figura 32 está sinalizado o momento em que a comutação é interrompida e $S2$ apresenta uma sobretensão. Isso deve-se ao fato de que os interruptores externos, $S1$ e $S4$, possuem tensão grampeada ao barramento CC por meio dos diodos $D5$ e $D6$, enquanto os interruptores internos $S2$ e $S3$, não. Dessa forma, quando há algum desbalanceamento de tensão no circuito, é comum de observar as maiores sobretensões apresentadas nos interruptores internos, como apresentado.

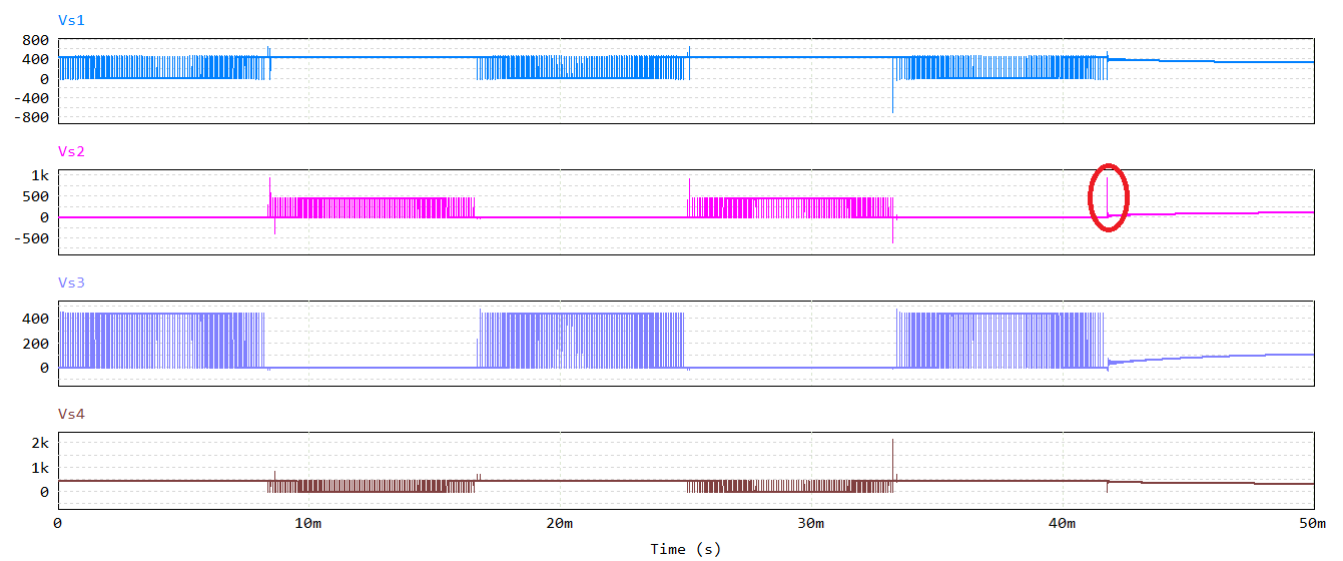
No caso desse circuito, foi possível observar sobretensão apenas em $S2$ por conta do sentido da corrente. Como a análise é feita para o semiciclo positivo, a sobretensão está concentrada em $S2$, mas se alterar o sentido da corrente, considerando semiciclo negativo, a sobretensão estaria representada em $S3$. A Figura 33 representa o exato momento do pico de tensão no IGBT.

Figura 31 – Pulsos de comando dos IGBT.



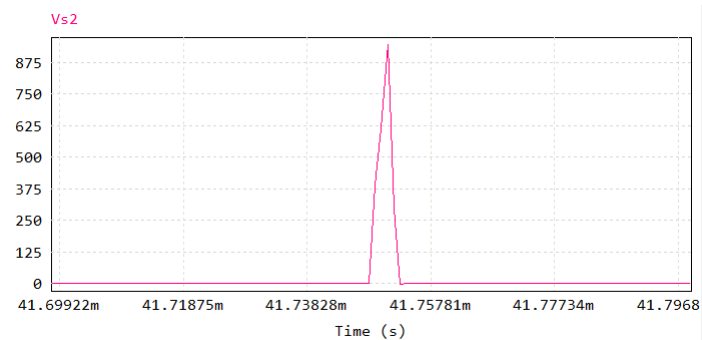
Fonte: Produção da própria autora.

Figura 32 – Sobretensão nos IGBT no momento de interrupção da comutação.



Fonte: Produção da própria autora.

Figura 33 – Sobretensão em S2.



Fonte: Produção da própria autora.

6 RESULTADOS DA SIMULAÇÃO

Neste capítulo será apresentado os resultados obtidos na análise computacional dos circuitos simulados.

6.1 ANÁLISE GRÁFICA DAS ETAPAS DE OPERAÇÃO DO INVERSOR NPC CONSIDERANDO INDUTÂNCIAS PARASITAS

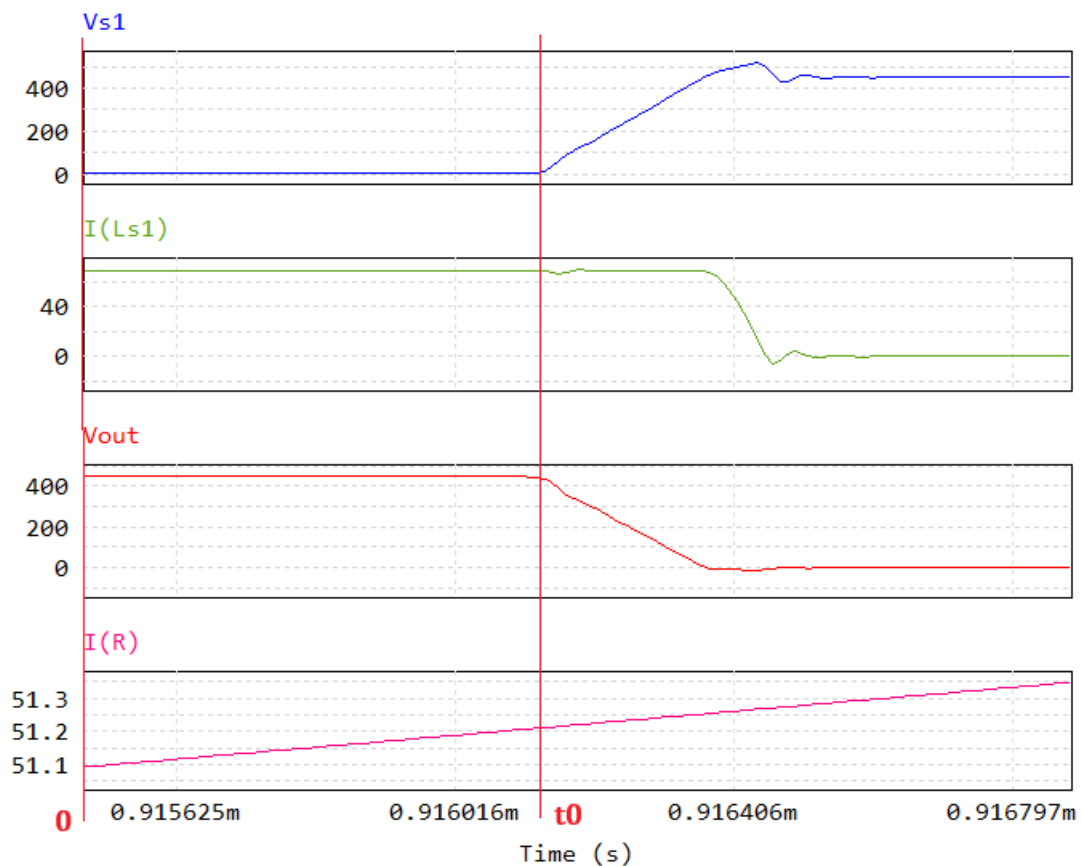
Cada etapa de operação apresentada no capítulo anterior será ilustrada nessa seção, a fim de comparar a análise teórica com os resultados obtidos na simulação

6.1.1 Formas de onda da etapa de operação 1

Conforme apresentado no Capítulo 5, na Etapa 1 a corrente que percorre o circuito é a corrente de carga através de $L1$, $S1$ e $S2$ e a tensão de saída é $+V_{cc}/2$.

A Figura 34 representa os principais parâmetros do circuito que estão ativos nessa etapa, entre 0 e t_0 .

Figura 34 – Tensão em $S1$, corrente no indutor $L1$, tensão de saída e corrente na carga.

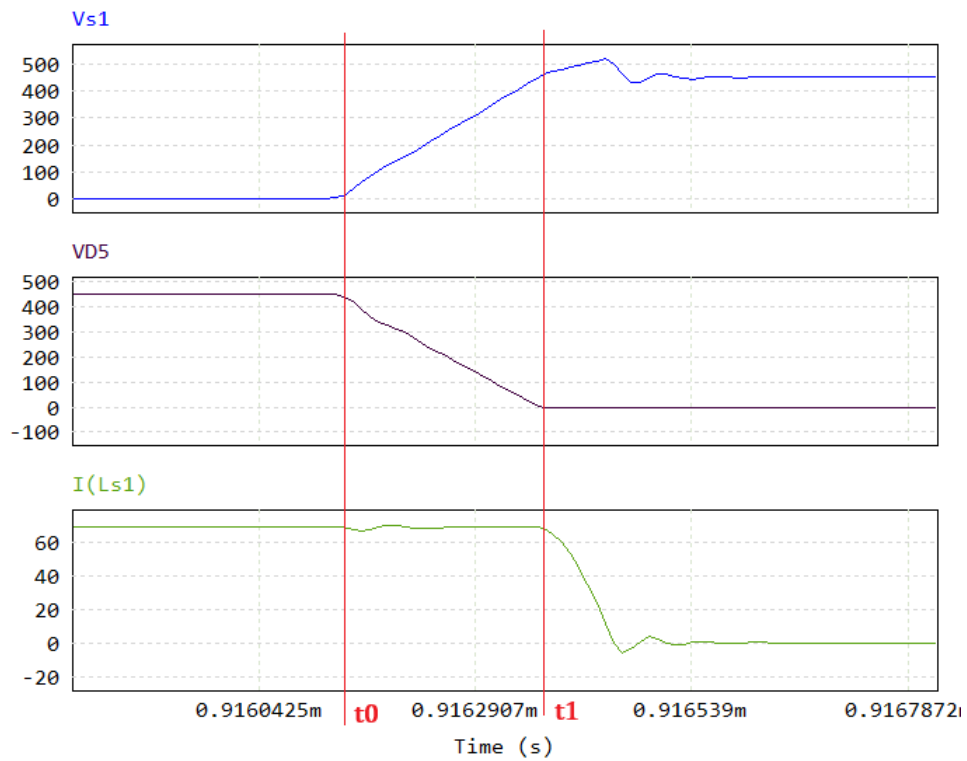


Fonte: Produção da própria autora.

6.1.2 Formas de onda da etapa de operação 2

A etapa 2 ocorre entre t_0 e t_1 . A corrente no indutor L_1 é constante e igual a corrente de carga. A tensão em S_1 cresce exponencialmente e a etapa é finalizada com o diodo D_5 conduzindo.

Figura 35 – Tensão em S_1 , corrente no indutor L_1 e tensão no diodo D_5 .



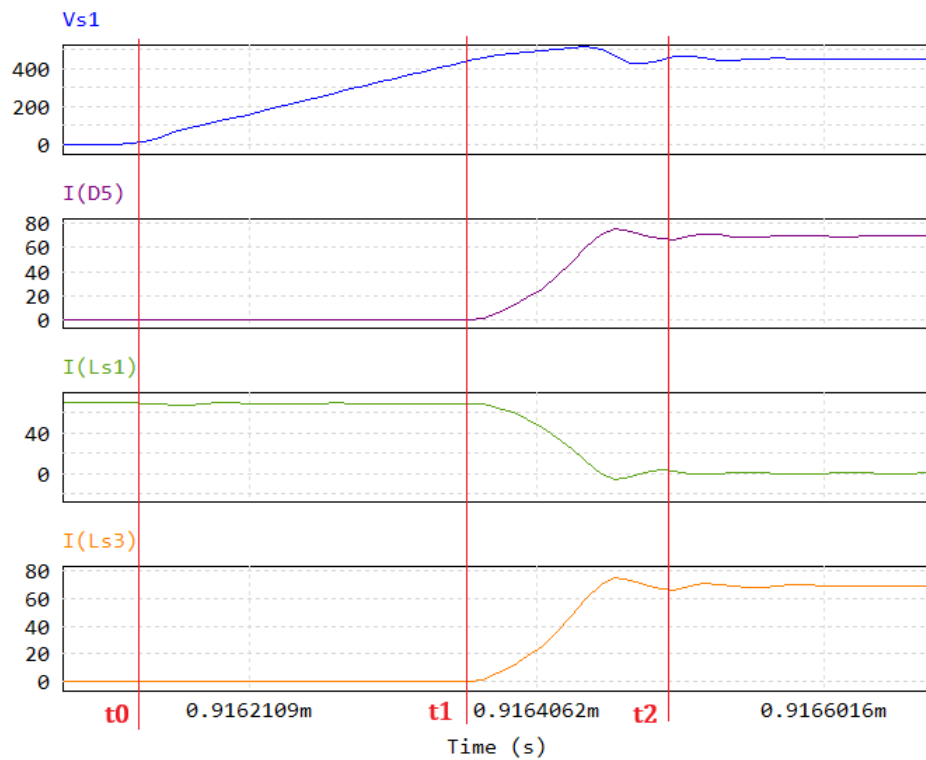
Fonte: Produção da própria autora.

6.1.3 Formas de onda da etapa de operação 3

Para essa etapa, o diodo D_5 está conduzindo, L_3 é carregado pela corrente de carga, enquanto L_1 transfere energia para Cs_1 , causando sobretensão no interruptor S_1 .

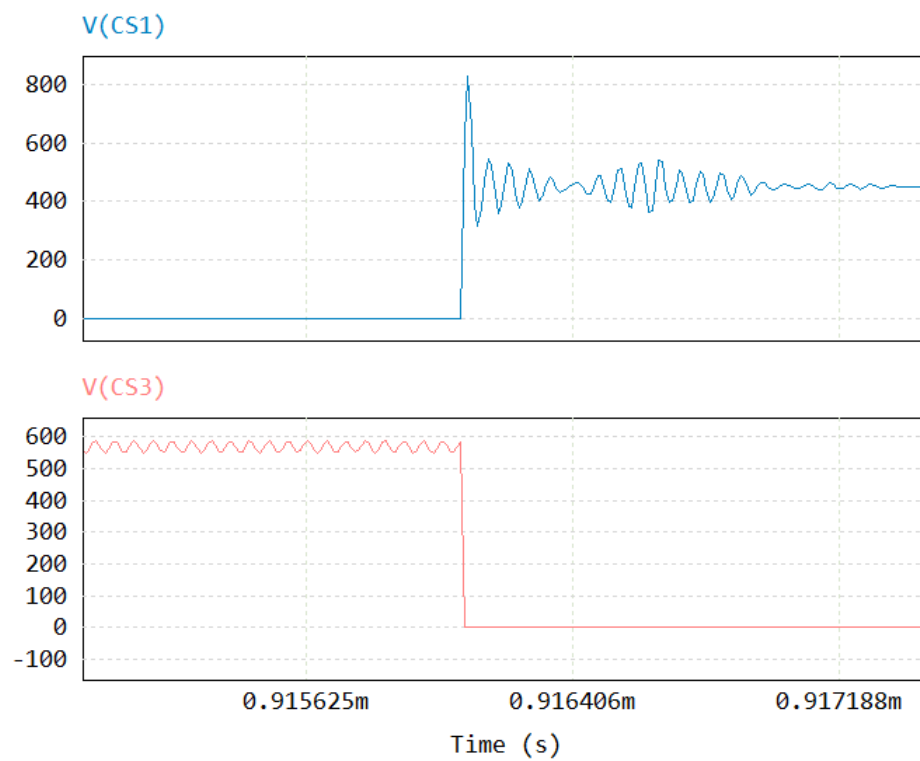
Além disso, na Figura 37 é possível observar a descarga do capacitor Cs_3 devido ao bloqueio de S_3 .

Figura 36 – Tensão em $S1$ e corrente nos indutores $L1$, $L3$ e diodo $D5$.



Fonte: Produção da própria autora.

Figura 37 – Sobretensão no capacitor $Cs1$ e descarga do capacitor $Cs3$.

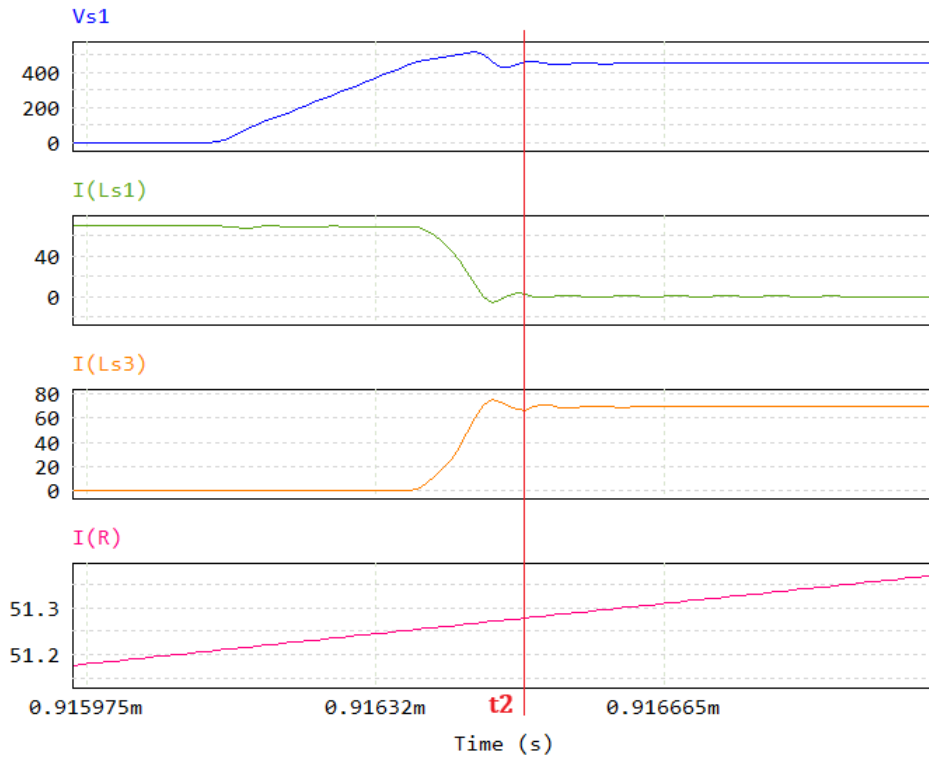


Fonte: Produção da própria autora.

6.1.4 Formas de onda da etapa de operação 4

A etapa 4 é equivalente a etapa 0 do conversor NPC ideal, portanto a corrente de carga percorre o circuito através do indutor $L3$.

Figura 38 – Tensão em $S1$, corrente nos indutores $L1$ e $L3$ e corrente na carga.



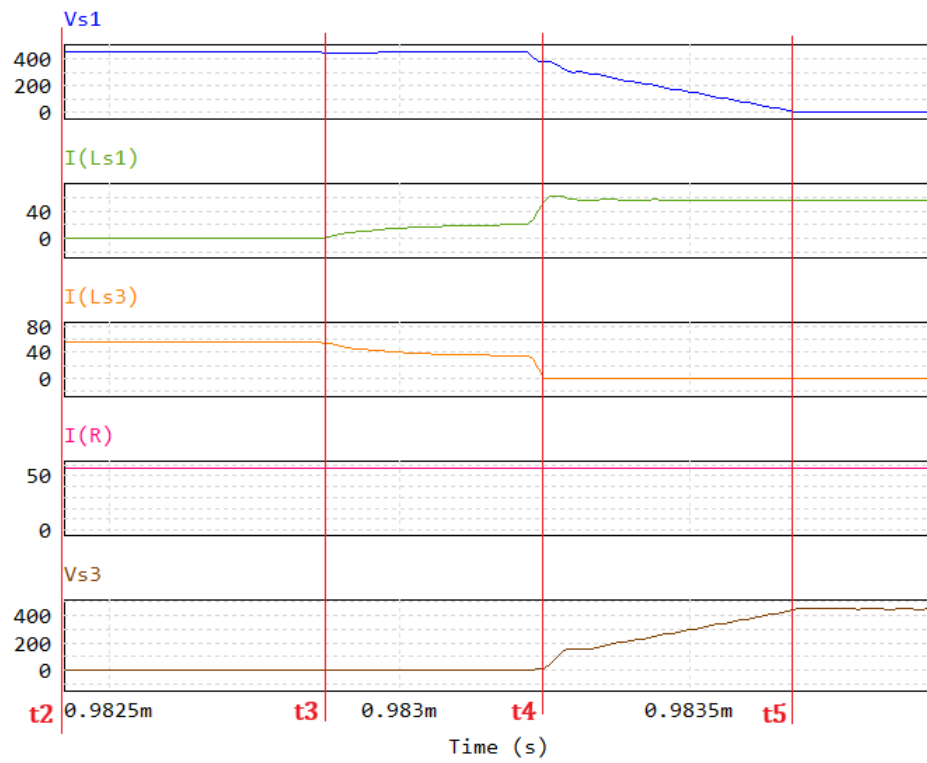
Fonte: Produção da própria autora.

6.1.5 Formas de onda da etapa de operação 5

Na Figura 39 é apresentado a etapa 4 de t_2 a t_3 e a etapa 5 de t_3 a t_4 . Conforme mencionado no Capítulo 3, a etapa 5 apresentou algumas inconsistências nas formas de onda que podem ser ocasionadas por um dos parâmetros do IGBT utilizado no modelo computacional semelhante ao real, como a derivada da forma de onda tanto do indutor $L2$ quanto de $L3$.

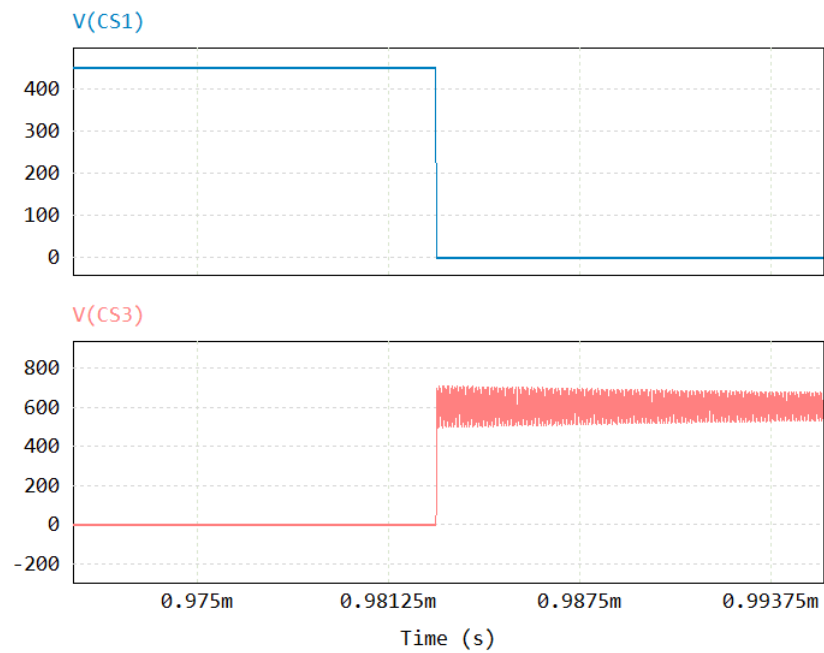
Com a Figura 40 é possível observar a descarga do capacitor $Cs1$ e o processo de carga do capacitor $Cs3$.

Figura 39 – Tensão nos IGBTs $S1$ e $S3$ e corrente nos indutores $L1$ e $L3$ e carga.



Fonte: Produção da própria autora.

Figura 40 – Tensão nos capacitores $Cs1$ e $Cs3$.

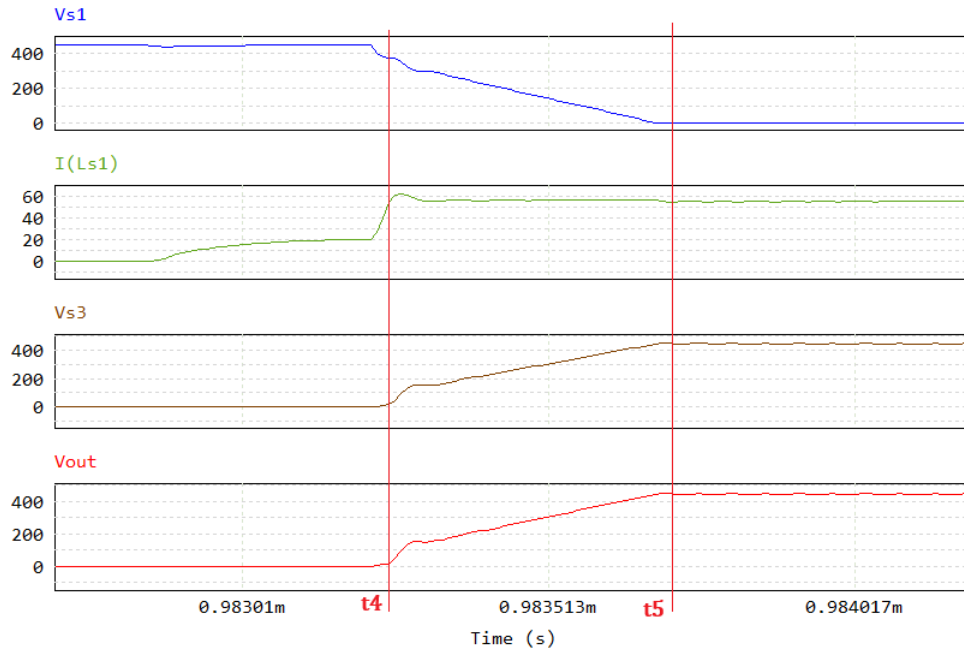


Fonte: Produção da própria autora.

6.1.6 Formas de onda da etapa de operação 6

No caso da etapa 6, que ocorre entre t_4 e t_5 , a corrente de carga circula novamente pelo indutor L_1 e por S_1 e S_2 e a tensão na chave S_3 é igual a tensão de saída.

Figura 41 – Tensão e corrente em S_1 e corrente no indutor L_1 e carga.



Fonte: Produção da própria autora.

Após o tempo t_5 as etapas se repetem para o semiciclo positivo, concluindo um período de comutação.

Com as análises, como o caso da etapa 3, observa-se uma sobretensão em S_1 e, principalmente, no seu capacitor interno C_{s1} . Esse é um dos principais impactos relacionados as indutâncias parasitas consideradas no circuito, já que a topologia do NPC possui uma vulnerabilidade devido ao grampeamento dos interruptores. Conforme apresentado anteriormente, os diodos D_5 e D_6 grampeiam apenas os IGBTs externos à tensão do barramento CC. Com a influência das indutâncias parasitas e a interrupção do tempo de comutação, a instabilidade do circuito acaba ocasionado as sobretensões nos IGBTs internos, que não estão grampeadas à tensão do barramento CC.

7 CONCLUSÃO

A alta demanda no consumo de energia elétrica faz com que o desenvolvimento de fontes renováveis e sustentáveis seja imprescindível para um país. Porém, a inconstância na geração de energia de fontes solar e eólica, é apresentada como um ponto negativo que ainda limita seu crescimento. A introdução da eletrônica de potência desempenha um papel crucial no avanço tecnológico, especialmente na concepção e desenvolvimento de inversores de potência destinados a sistemas de armazenamento dessas gerações de energia, provendo uma solução alternativa para intermitência.

Um dos inversores mais utilizados pela indústria para aplicação em geração de energia é o 3L-NPC, foco desse trabalho. Apesar de ser uma boa opção de inversor, essa topologia com transistores semicondutores do tipo IGBT, apresenta algumas limitações que podem interferir no seu rendimento, como a influência de indutâncias parasitas.

Considerando apenas as indutâncias parasitas provenientes das chaves e diodos do circuito, foi possível identificar um funcionamento diferente do inversor. As etapas 2, 3, 5 e 6 são adicionais, enquanto as etapas 1 e 4 são equivalentes as etapas ideais P e 0, respectivamente. Com essas etapas complementares, é possível identificar momentos de transferência de energia com maior clareza e detalhamento, principalmente considerando a etapa 5, em que visualiza-se a oscilação da corrente entre os elementos do circuito até que um dos componentes realiza a descarga completa de energia. Porém, essas etapas de operação extras apresentaram um comportamento não ideal, incluindo sobreensão nas chaves e picos de corrente no momento de comutação. Com isso, tem-se que as indutâncias parasitas interferiram principalmente no funcionamento das chaves, já que a distribuição de corrente e tensão não são ideais.

A fim de evitar indutâncias parasitas é necessário que o circuito possua um *layout* físico bem adaptado, garantindo que os componentes estejam dispostos da melhor forma possível. Além de que, as chaves semicondutoras escolhidas devem apresentar a menor variabilidade de indutância interna possível.

Apesar desses pontos, ainda foi muito válido realizar essa análise, pois viabilizou o estudo mais aprofundado do comportamento de cada um dos elementos presentes no circuito e a influência que isso pode causar na aplicação do conversor.

Desse modo, pode-se entender que apesar desses circuitos inversores possibilitarem grandes avanços para geração de energia, ainda possuem muitos pontos de limitação que devem ser melhorados, principalmente em relação a sobretenção nos IGBTs. Ao otimizar a eletrônica de potência nesses inversores, é possível maximizar a eficiência e a estabilidade dos sistemas de armazenamento de energia, contribuindo assim para a viabilidade econômica e ambiental das fontes de energia renovável.

A pesquisa e inovação contínuas nessa área são essenciais para superar desafios técnicos, melhorar o desempenho dos inversores e, por conseguinte, impulsionar a transição para uma matriz energética mais sustentável e resiliente.

Como sugestão de um trabalho futuro, pode ser realizada uma análise teórica por meio da definição das equações de cada etapa do conversor, e comparar os resultados gráficos obtidos com as simulações apresentadas nesse trabalho.

REFERÊNCIAS

- ABB. Medium voltage ac drives acs1000 drives - 315 to 5000 kw. 2021. Citado na página 17.
- ALMEIDA, Juliane Silva de; RUTHER, Ricardo. Influência da ocorrência de eclipse solar parcial na geração distribuída solar fotovoltaica: Análise do eclipse de 21 de agosto de 2017, estados unidos. **VII Congresso Brasileiro de Energia Solar**, Gramado, 2018. Disponível em: <<https://anaiscbens.emnuvens.com.br/cbens/article/view/209/209>>. Acesso em: 22 mai. 2022. Citado na página 14.
- BAKER, R; BANNISTER, L. **Electric power converter**. U.S Patent 3867643: [s.n.], 1975. Citado na página 16.
- BAKER, Richard H. **Switching Circuit**. U.S Patent 4210826: [s.n.], 1980. Citado 2 vezes nas páginas 16 e 19.
- BATSCHAUER, Alessandro L. **INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO BASEADO EM MÓDULOS MEIA-PONTE**. Tese (Doutorado) — Universidade Federal de Santa Catarina, Florianópolis - SC, 2011. Citado na página 16.
- BLAABJERG, Frede; MA, Ke; YANG, Yongheng. Power electronics. the key technology for renewable energy systems. **Proceedings of the 9th International Conference on Ecological Vehicles and Renewable Energies EVER 2014**, 2014. Citado na página 14.
- BRASIL, Governo do. **Conta de luz terá bandeira verde para consumidores com tarifa social**. 2022. Disponível em: <<https://www.gov.br/pt-br/noticias/energia-minerais-e-combustiveis/2022/01/conta-de-luz-tera-bandeira-verde-para-consumidores-com-tarifa-social>>. Citado na página 13.
- EPE, Empresa de Pesquisa Energética. Anuário estatístico de energia elétrica 2023. 2022. Disponível em: <<http://shinyepe.brazilsouth.cloudapp.azure.com:3838/anuario-livro/>>. Acesso em: 04 jun. 2023. Citado 2 vezes nas páginas 11 e 13.
- EPE, Empresa de Pesquisa Energética Ministério de Minas e Energia. Balanço energético nacional 2022: Ano base 2021. Rio de Janeiro, p. 264, 2022. Citado na página 12.
- EPE, Empresa de Pesquisa Energética Ministério de Minas e Energia. Plano decenal de expansão de energia 2031. 2022. Disponível em: <<https://www.epe.gov.br/pt/publicacoes-dados-abertos/publicacoes/plano-decenal-de-expansao-de-energia-2031>>. Acesso em: 21 mai. 2022. Citado 2 vezes nas páginas 11 e 12.
- GAO, Y. et al. The modeling and parameters identification for igbt based on optimization and simulation. **Springer-Verlag Berlin Heidelberg**, p. 628–638, 2007. Citado na página 18.
- KOMATSU, K.; HARADA, T.; KUSUNOKI, Y. igbt module series for advanced npc circuits. **FUJI ELETRIC REVIEW**, v. 58, n. 2, 2011. Citado na página 14.
- KOURO, Samir et al. Recent advances and industrial applications of multilevel converters. **IEEE Transactions on Industrial Electronics**, v. 57, n. 8, p. 2553–2580, 2010. Citado na página 16.
- LAI, Jih-Sheng; PENG, Fang Zheng. Multilevel converters: A new breed of power converters. **Industry Applications, IEEE Transactions**, v. 32, n. 3, p. 509–517, 1996. ISSN 0093-9994. Citado na página 16.

MCMURRAY, W. **Fast Response stepped-wave switching power converter circuit**. U.S Patent 3581212: [s.n.], 1971. Citado na página 16.

MOHAN, N.; UNDELAND, T.; ROBBINS, W. **Power Electronics: Converters, applications and design**. 3. ed. United States: John Wiley Sons, INC., 2003. Citado na página 17.

MULLER, Guilherme David. **Conversor MPPT de Estágio Único Conectado à Rede Elétrica Baseado no Conversor de Capacitor Flutuante**. Dissertação (Mestrado) — Universidade Federal do Espírito Santo, Vitória, ES, 2023. Citado na página 14.

ONS, Operador Nacional do Sistema Elétrico. Relatório da administração 2022. 2022. Disponível em: <https://www.ons.org.br/AcervoDigitalDocumentosEPublicacoes/Relatorio_Anual_ONS_2022.pdf>. Acesso em: 04 jun. 2023. Citado na página 13.

RAVI, A.; MANOHARAN, P.S.; ANAND, J. Vijay. Modeling and simulation of three phase multilevel inverter for grid connected photovoltaic systems. **Solar Energy**, v. 85, n. 11, p. 2811–2818, 2011. ISSN 0038-092X. Citado na página 14.

RODRIGUEZ, J. et al. A survey on neutral-point-clamped inverters. **IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS**, v. 57, n. 7, p. 2219–2230, 2010. ISSN 0038-092X. Citado na página 20.

RODRIGUEZ, Jose et al. Multilevel converters: An enabling technology for high-power applications. **Proceedings of the IEEE**, v. 97, p. 1786 – 1817, 12 2009. Citado 2 vezes nas páginas 20 e 21.

SEMIKROM. **Fast IGBT4 Modules SKM400GB12T4**. [S.l.: s.n.], 2013. Citado 2 vezes nas páginas 19 e 34.

SHENG, Kuang; WILLIAMS, B.W.; FINNEY, S.J. A review of igbt models. **IEEE TRANSACTIONS ON POWER ELECTRONICS**, v. 15, n. 6, p. 1250–1266, 2000. Citado na página 18.

SKVARENINA, Timothy L. **The Power Electronics Handbook**: Industrial electronics series. United States: CRC Press, 2002. Citado na página 18.

TESTON, Silvio Antonio. **Conversor ANPC com Porta CC Bidirecional Secundária para Conexão de Sistemas de Armazenamento de Energia**. Tese (Doutorado) — Universidade Federal de Santa Maria, Santa Maria, RS, 2020. Citado na página 20.

VILERÁ, Kaio Vinícius. **Análise da Tensão do Ponto Neutro para o Inversor ANPC de Três Portas**: Uma abordagem vetorial. Dissertação (Mestrado) — Universidade Federal de Santa Maria, Santa Maria, RS, 2020. Citado 3 vezes nas páginas 16, 19 e 21.

WALTRICH, G; BARBI, I. Three-phase cascaded multilevel inverter using power cells with two inverter legs in series. **IEEE Transactions on Industrial Electronics**, v. 57, n. 8, p. 2605–2612, 2010. Citado na página 24.

WEG. Mvw01 - medium voltage variable speed drive. 2023. Citado na página 17.

YUAN, Xiaoming; BARBI, I. Fundamentals of a new diode clamping multilevel inverter. **IEEE Transactions on Power Electronics**, v. 15, n. 4, p. 711–718, 2000. Citado na página 26.