

Different Switching Sequence Comparison Applied to Multimodular Matrix Converter using ISVM

L. C. Gili, L. O. Seman and S. V. G. Oliveira

Abstract – This paper discusses the study of the indirect space vector modulation applied to the matrix multimodular converter (MMMC), a converter which connects the theory of matrix converters with the concepts of multilevel topologies, allowing the use of low voltage semiconductors in high power application due to voltage stress sharing between modules. During the theoretical studies and simulations, two topological variations of MMMC are compared, testing in each one two different switching sequences for the same modulation to measure the influence of the switching order in the total harmonic distortion of the converter. For the tests were simulated converters of 333 kVA and 1 MVA, using 4.16 kV as the line voltage input of the transformers, switched at 1.8 kHz. After the performed tests, one of the switching sequences showed a lower total harmonic distortion in the two converters studied, due to its characteristic of not inverting the times of vectors applications depending on the phase voltage, generating a potentially more symmetrical waveform.

Keywords – Matrix converter, MMMC, ISVM, THD.

I. INTRODUÇÃO

CONVERSORES matriciais têm sido estudados há várias décadas. Tendo como característica a eliminação de um barramento CC armazenador de energia, eles foram propostos como uma alternativa CA/CA às topologias com entrada em tensão e com saída em corrente. Suas principais vantagens incluem seu tamanho compacto e também eficiência e tempo de vida elevados. Entre todas as suas variantes topológicas, a que mais vem ganhando espaço na literatura é o conversor matricial com entrada e saídas trifásicas [1].

Além disto, recentemente a topologia matricial vem ganhando espaço em aplicações de alta potência. Contudo, devido às limitações atuais de tensão dos semicondutores, as topologias matriciais tradicionais de 3x3 acabam não sendo uma opção viável, assim, tem crescido o interesse da introdução de conceitos multiníveis em seus estudos topológicos. Dada essa demanda, topologias como o Conversor Matricial Multimodular (MMMC), que é formada pela conexão em série de três conversores matriciais 3x2, foram criadas. Muito semelhante ao conversor CHB, o

MMMC tem a vantagem de ser modular, permitindo o uso de semicondutores de tensão reduzida devido a divisão dos esforços de tensão entre os módulos [1-4].

Além dos desafios topológicos encontrados no desenvolvimento de um conversor matricial, têm-se também na literatura estudos relacionados às suas técnicas de modulação [5]. A definição, e por consequência o estudo, da modulação de um conversor é um fator importante devido ao seu impacto direto no desempenho do mesmo. Os métodos utilizados para escolha da modulação sempre devem estar focados na utilização máxima da capacidade do conversor e com o compromisso entre a máxima tensão na saída e a mínima distorção harmônica, buscando também elevar a eficiência do conversor.

Entre as técnicas de modulação mais utilizadas em conversores matriciais e multiníveis encontra-se a SVM (Space Vector Modulation), que permite definir a tensão de saída com base na posição instantânea de um vetor espacial, com destaque para a redução do número de comutação dos interruptores e melhoria nas formas de onda geradas [4].

Visando compreender melhor essa nova vertente dos conversores matriciais, este trabalho apresenta o estudo de duas sequências de comutação diferentes aplicadas a duas variações do MMMC, utilizando uma modulação por vetores espaciais indireta (ISVM) [6-7]. Assim, busca-se compreender como a escolha da sequência de interruptores pode interferir na distorção harmônica total do conversor.

Para alcançar este objetivo, neste trabalho é feito o estudo da modulação por vetores espaciais indireta aplicada ao MMMC, levantando suas características e principais equações, para que possa então ser feita a análise da qualidade das formas de onda gerada pelas comutações apresentadas.

II. TOPOLOGIA

O MMMC é construído a partir de módulos matriciais 3x2, com entrada trifásica e saída monofásica, constituídos de seis interruptores bidirecionais (Figura 1).

Com a possibilidades de ligar e desligar os interruptores, os terminais de saída (A, B, C) podem ser arbitrariamente conectados a qualquer um dos terminais de entrada (a, b, c). A partir do uso de nove módulos matriciais de 3x2, a topologia MMMC-II pode ser utilizada para suprir uma carga trifásica. A Figura 2 mostra o diagrama simplificado de um conversor MMMC-II, onde cada modulo do conversor é alimentado pelo secundário trifásico de um transformado de 18-pulsos com deslocamento de fase [8-9].

Os secundários dos transformadores são arranjados em três grupos com deslocamento de fase de -20° , 0° e $+20^\circ$ respectivamente. Esse arranjo permite o cancelamento de harmônicas indesejadas de baixa ordem no lado do primário [3,10-12].

L. C. Gili, Universidade Federal de Santa Catarina (UFSC), Florianópolis, Santa Catarina, Brasil, luizcarlosgili@gmail.com

L. O. Seman, Universidade Federal de Santa Catarina (UFSC), Florianópolis, Santa Catarina, Brasil, laioseman@gmail.com

S. V. G. Oliveira, Universidade Regional de Blumenau (FURB), Blumenau, Santa Catarina, Brasil e Universidade do Estado de Santa Catarina (UDESC), Joinville, Santa Catarina, Brasil, sergio_vidal@ieec.org

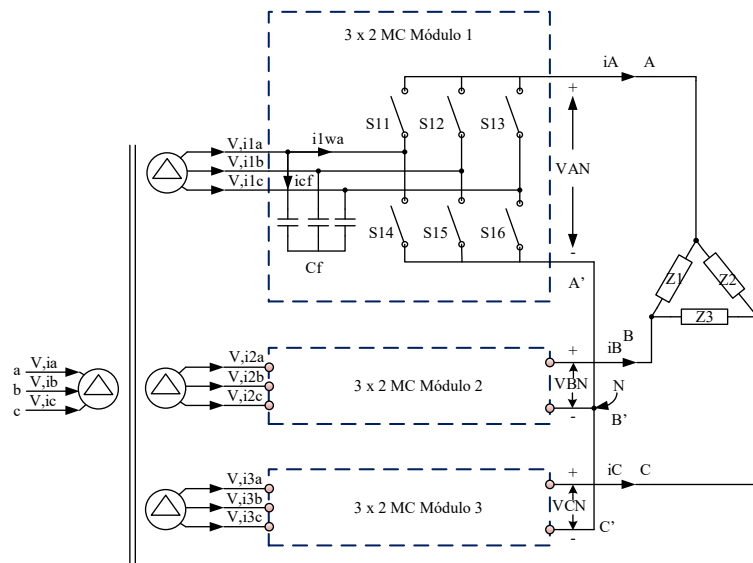


Fig. 1. Diagrama esquemático simplificado de três módulos MC conectados em paralelo, denominado MMMC-I

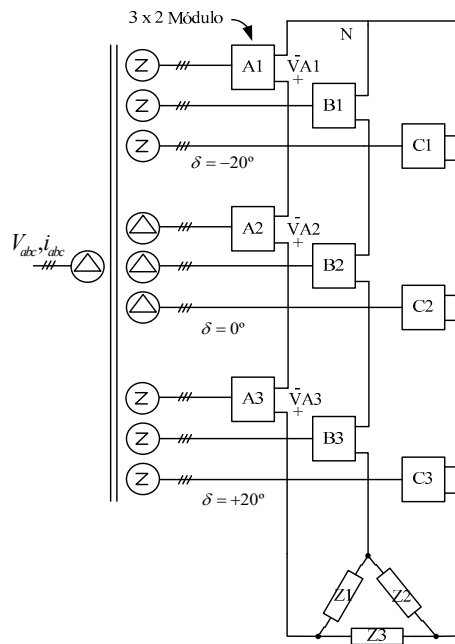


Fig. 2. Diagrama esquemático simplificado de três MMMC-II conectados em série, denominado MMMC-II

III. MODULAÇÃO

A concepção de um esquema de modulação adequado para o MMMC foca em gerar formas de onda de tensão e corrente senoidais em ambos os lados do conversor. Algo importante a ser levado em conta durante a modulação é que em um conversor matricial as fontes de entrada são consideradas fontes de tensão enquanto na saída são consideradas fontes de corrente devido a carga indutiva [14-15]. Deve-se então gerar uma tensão de saída a partir de fragmentos da tensão de entrada, ao mesmo tempo em que busca-se manter a corrente de entrada senoidal a partir de fragmentos da corrente da carga.

Para a realização desta tarefa utilizou-se a modulação ISVM, dividindo o conversor em duas etapas para teóricas para efeito de cálculos: retificador e inversor. Com o uso desta técnica gera-se um barramento CC fictício para ser utilizado pelo inversor.

Com esse método proposto pode-se utilizar o retificador com fonte de corrente (CSR - *Current Source Rectifier*) para calcular as razões cíclicas e determinar os estados de chaveamento para o estágio retificador, enquanto para o estágio inversor é utilizado o inversor com fonte de tensão (VSI - *Voltage Source Inverter*) com a modulação SVM três níveis para gerar as tensões de saída. Com isso as razões cíclicas e estados de chaveamento são convertidos e combinados de acordo com as duas técnicas para produzir a tensão desejada na saída. Finalmente, os sinais de gatilho são gerados a partir da técnica de comutação.

A. CSR SVM

A partir do uso da transformada Alfa-Beta na corrente de entrada tem-se o diagrama do espaço vetorial sintetizando o vetor de corrente na Figura 3 [16-18].

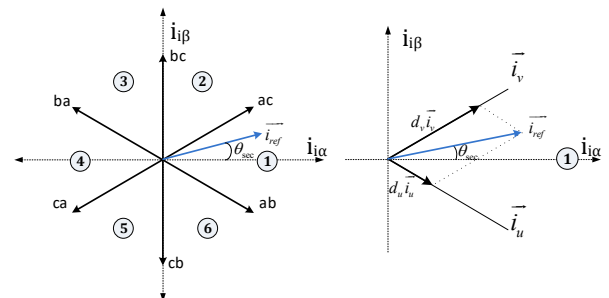


Fig. 3. Síntese da corrente de entrada para o estágio retificador utilizando CSR SVM

O CSR SVM assume que a corrente total do barramento é constante e é usada como fonte de corrente para geração das correntes de entrada. Para sintetizar o vetor de referência, a qualquer instante de tempo, utiliza-se os dois vetores

adjacentes a ele e também um vetor nulo [18]. As razões cíclicas são constituídas pelos vetores calculados em (1).

$$\begin{cases} d_u = m_c \cdot \sin(\pi/3 - \theta_{\text{sec}}) \\ d_v = m_c \cdot \sin(\theta_{\text{sec}}) \\ d_0 = 1 - d_u - d_v \end{cases} \quad (1)$$

B. VSI SVM

Já no estágio inversor, utilizando a técnica VSI SVM para o estágio inversor [19-22], define-se os vetores do diagrama da Figura 4. Diferentemente da etapa retificadora, o diagrama agora além dos seis setores é também dividido em regiões, sendo que cada setor possui quatro regiões [23].

Como visto na Figura 4, todos os vetores possuem sua combinação de tensão para cada saída do inversor. Como exemplo para formar o $\vec{V}_7$ (pon) o terminal AA' deve ter a tensão p, o BB' a tensão o e CC' a tensão n.

Para a SVM três níveis, o vetor de referência é sintetizado por três vetores estacionários mais próximos para uma melhor qualidade harmônica. Assumindo que a ponta do vetor $\vec{V}_{\text{ref}}$ está exatamente no centro do triângulo da região 4, no ponto Q (Figura 5), os vetores $\vec{V}_2 - \vec{V}_7 - \vec{V}_{14}$ possuem o mesmo tamanho da sua origem até o ponto Q. Isto pode ser verificado substituindo $\theta = 49.1$ e $m_v = 0.882$ nas equações da Tabela I, resultando em $T_a = T_b = T_c = 0.333T_s$, onde Ta, Tb e Tc são os tempos que cada vetor fica ativo. Se mover $\vec{V}_{\text{ref}}$ em direção ao vetor $\vec{V}_2$, isso significa que o vetor $\vec{V}_2$ possui uma influência mais forte sobre $\vec{V}_{\text{ref}}$, que resulta em um tempo maior para o vetor $\vec{V}_2$.

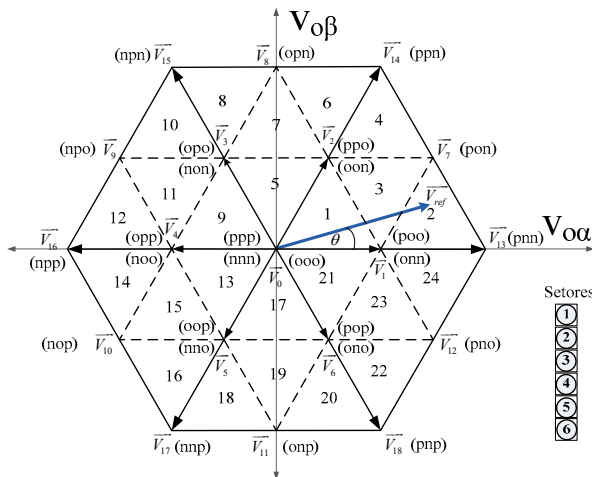


Fig. 4. Diagrama da SVM três níveis utilizado para sintetizar a tensão de saída do estágio inversor

Quando $\vec{V}_{\text{ref}}$ é idêntico a $\vec{V}_2$, o tempo Tc que representa o vetor $\vec{V}_2$ possui o máximo valor ($T_c = T_s$) e enquanto os tempos Ta e Tb dos vetores $\vec{V}_{14}$ e $\vec{V}_7$ possuem o valor reduzido para zero.

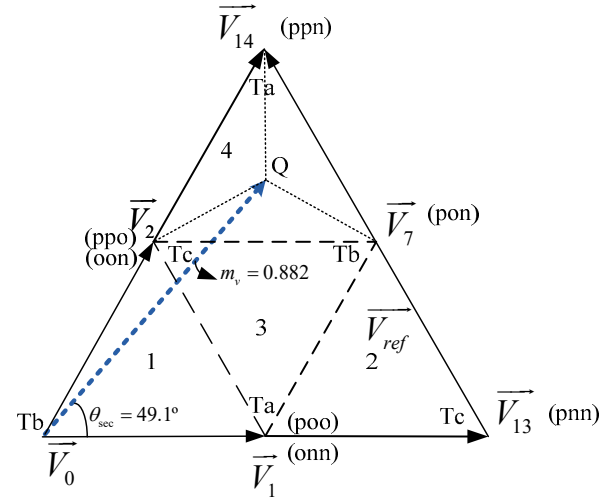


Fig. 5. Exemplo de síntese da tensão de saída do estágio inversor quando o vetor de referência se encontra no setor 1 e região 4.

C. Temporização

Os tempos da Tabela I são utilizados para calcular os tempos dos vetores para cada setor desde que utilizado $0 \leq \theta \leq \pi/3$, ou seja, utilizando o ângulo setorial para realizar o cálculo e não o ângulo total do diagrama ($0 \leq \theta \leq 2\pi$).

A fim de facilitar a concepção da sequência de chaveamento, as razões cíclicas para a SVM três níveis serão convertidas usando uma abordagem por fase. A conversão é exemplificada na Tabela II para o triângulo $\vec{V}_1 - \vec{V}_7 - \vec{V}_{13}$. As conversões para as novas razões cíclicas são representadas pela porcentagem que as tensões de saída ($V_{AA'}, V_{BB'}, V_{CC'}$) possuem o valor positivo, negativo ou zero do barramento CC durante o período de comutação.

Para vetores pequenos que possuem estado de chaveamento redundante, as razões cíclicas são distribuídas igualmente entre os dois estados. Por exemplo, o vetor $\vec{V}_1$ (poo, onn) possui a razão cíclica Ta, ambos os estados de comutação (poo e onn) são divididos por Ta/2. Quando $\vec{V}_{\text{ref}}$ é sintetizado por $\vec{V}_1$, $\vec{V}_7$ e $\vec{V}_{13}$, o estado de saída de AA' é p para Tb($\vec{V}_7$), Tc($\vec{V}_{13}$) e a metade de Ta ($\vec{V}_1$ (poo)), a razão cíclica resultante d_{Ap} para AA' sendo p é portanto, $Ta/2 + Tb + Tc$, enquanto que d_{An} para AA' sendo n é zero, e d_{Ao} para AA' sendo zero é $1 - d_{Ap} - d_{An}$. Cálculos similares podem ser aplicados a fase B e C.

Depois de calculados todos os estados de comutação e razões cíclicas para ambos os estágios, o próximo passo consiste em combiná-los e também na geração de um sinal de gatilho para o conversor inteiro. Para tornar possível tal combinação é requerido que os períodos de comutação de ambos os estágios estejam sincronizados. Agora, utilizando as equações de razão cíclica por fase do estágio de saída que foram derivadas na última seção, e aplicando no módulo MC da Figura 1.

TABELA I. CÁLCULO DOS TEMPOS DE DURAÇÃO DOS VETORES PARA CADA REGIÃO

Região	Ta	Tb	Tc
1	$T_s \left[2m_v \sin\left(\frac{\pi}{3} - \theta\right) \right]$	$T_s \left[1 - 2m_v \sin\left(\frac{\pi}{3} + \theta\right) \right]$	$T_s \left[2m_v \sin(\theta) \right]$
2	$T_s \left[2 - 2m_v \sin\left(\frac{\pi}{3} + \theta\right) \right]$	$T_s \left[2m_v \sin(\theta) \right]$	$T_s \left[2m_v \sin\left(\frac{\pi}{3} - \theta\right) - 1 \right]$
3	$T_s \left[1 - 2m_v \sin(\theta) \right]$	$T_s \left[2m_v \sin\left(\frac{\pi}{3} + \theta\right) - 1 \right]$	$T_s \left[1 - 2m_v \sin\left(\frac{\pi}{3} - \theta\right) \right]$
4	$T_s \left[2m_v \sin(\theta) - 1 \right]$	$T_s \left[2m_v \sin\left(\frac{\pi}{3} - \theta\right) \right]$	$T_s \left[2 - 2m_v \sin\left(\frac{\pi}{3} + \theta\right) \right]$

TABELA II. EXEMPLO DE CONVERSÃO DA RAZÃO CÍCLICA PARA O ESTÁGIO INVERSOR UTILIZANDO SVM TRÊS NÍVEIS

Triângulo	Vetores	Tempo	Terminal	Conversão da razão cíclica
$\vec{V}_1 - \vec{V}_7 - \vec{V}_{13}$	$\vec{V}_1(poo, onn)$	Ta	AA'	$d_{Ap} = Ta / 2 + Tb + Tc; d_{An} = 0; d_{Ao} = 1 - d_{Ap} - d_{An}$
	$\vec{V}_7(pon)$	Tb	BB'	$d_{Bp} = 0; d_{Bn} = Ta / 2 + Tc; d_{Bo} = 1 - d_{Bp} - d_{Bn}$
	$\vec{V}_{13}(pnn)$	Tc	CC'	$d_{Cp} = 0; d_{Cn} = Ta / 2 + Tb + Tc; d_{Co} = 1 - d_{Cp} - d_{Cn}$

Assumindo que o vetor de referência da corrente de entrada está no setor I com um certo período de chaveamento T_s , o estágio retificador utilizará os vetores $\vec{I}_1(ab)$ para a razão cíclica de d_u e $\vec{I}_2(ac)$ para d_v . E se enquanto isso, a tensão de saída de AA' é positiva, a razão cíclica d_{Ap} que representa a porcentagem de AA' sendo pn possui valor finito positivo enquanto d_{An} é zero. Levando em conta os dois estágios, eles levam à distribuição final do período de chaveamento: AA' será conectado a (ab) no intervalo de $d_u \cdot d_{Ap} \cdot T_s$ e conectado a (ac) em outro intervalo $d_v \cdot d_{Ap} \cdot T_s$. Durante o resto do período de chaveamento, AA' irá adotar o estado pp e a tensão de saída será zero, que implica ambos A e A' são conectados para a fase de entrada a , uma escolha que resulta no mínimo número de comutações.

A Tabela III lista todos as combinações de estados de comutação possíveis para o modulo MC [3].

D. Comutação

Durante um período de comutação, a ordem da sequência de comutação como é colocada e frequência de chaveamento refletem no desempenho das harmônicas na forma de onda. Então é necessária a confecção de uma sequência de comutação para finalizar a modulação com resultados otimizados.

A Figura 6 e a Figura 7 ilustram duas diferentes sequências de chaveamento que são exemplificadas pelas fases A e B [3]. Para distinguir a diferença entre elas, é assumido V_{CN} em um período particular onde ele assume o valor zero, enquanto V_{AN} é positivo e V_{BN} é negativo. Com essas condições, as razões cíclicas para a fase A e B são as mesmas.

Na figura V_{LL1} e V_{LL2} são denotadas duas magnitudes correspondentes a duas tensões de linha da entrada sobre o barramento CC.

TABELA III. COMBINAÇÃO DOS ESTADOS DE COMUTAÇÃO PARA UM MÓDULO MC 3 X 2

Estados do Retificador	Estados do Inversor (AA')	Chaves Ligadas
<i>ab</i>	<i>pn</i>	S_{11}, S_{15}
	<i>np</i>	S_{12}, S_{14}
	<i>pp / nn</i>	$S_{11}, S_{14} / S_{12}, S_{15}$
<i>ac</i>	<i>pn</i>	S_{11}, S_{16}
	<i>np</i>	S_{13}, S_{14}
	<i>pp / nn</i>	$S_{11}, S_{14} / S_{13}, S_{16}$
<i>bc</i>	<i>pn</i>	S_{12}, S_{16}
	<i>np</i>	S_{13}, S_{15}
	<i>pp / nn</i>	$S_{12}, S_{15} / S_{13}, S_{16}$
<i>ba</i>	<i>pn</i>	S_{12}, S_{14}
	<i>np</i>	S_{11}, S_{15}
	<i>pp / nn</i>	$S_{12}, S_{15} / S_{11}, S_{14}$
<i>ca</i>	<i>pn</i>	S_{13}, S_{14}
	<i>np</i>	S_{11}, S_{16}
	<i>pp / nn</i>	$S_{13}, S_{16} / S_{11}, S_{14}$
<i>cb</i>	<i>pn</i>	S_{13}, S_{15}
	<i>np</i>	S_{12}, S_{16}
	<i>pp / nn</i>	$S_{13}, S_{16} / S_{12}, S_{15}$

Como pressuposto a frequência de chaveamento é suficientemente grande comparada a frequência fundamental da tensão de saída, ela é considerada constante durante um período de comutação. As razões cíclicas d_o, d_1 e d_2 representam o valor final derivado do processo de combinação descrito anteriormente. Neste caso mostrado d_2 é maior que d_1 . Ambas as sequências de comutação I e II geram a mesma fase de saída A, com polaridade positiva. Na sequência I a tensão V_{AN} e V_{BN} possuem os mesmos valores de amplitude no tempo, mas são opostas, ou seja, uma com valor positivo e a outra negativo, sendo assim fazendo $V_{AN} - V_{BN}$ para gerar a tensão de linha V_{AB} se obtém uma forma de onda com o dobro do tamanho delas individualmente, pois elas acabam se somando.

A sequência II inverte de posição os tempos d_o e d_2 quando a forma de onda desejada na saída é negativa. Tendo as mesmas condições do exemplo anterior a tensão V_{BN} é negativa, portanto tem os tempos invertidos, fazendo com

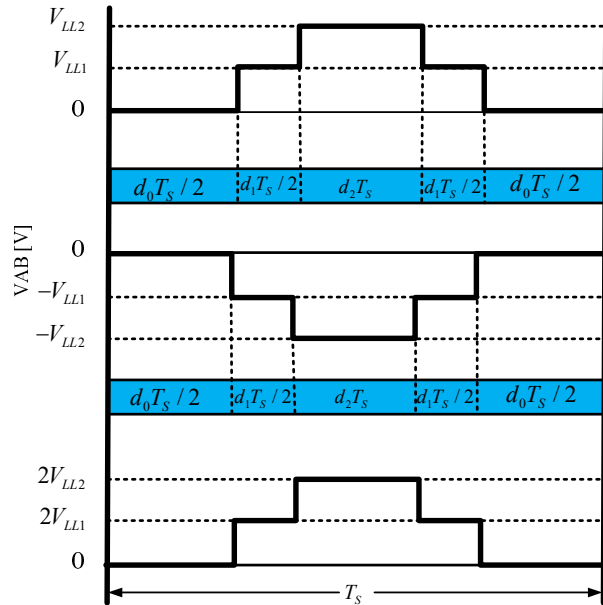


Fig. 6. Exemplo da soma das tensões de saída resultando na tensão de linha VAB utilizando a sequência de comutação I

IV. RESULTADOS DE SIMULAÇÃO

A possibilidade de simular o comportamento de um sistema é de grande ajuda na etapa de um projeto ou aplicação. O programa de simulação Simulink foi utilizado para o desenvolvimento e validação dos algoritmos empregados na modulação.

Por meio desta ferramenta, foi possível validar isoladamente cada etapa da modulação tendo como resultado uma prévia do comportamento do sistema, ante à aplicação dos sinais de gatilho gerados pela modulação aos interruptores de potência. Para a realização desta etapa empregou-se os parâmetros apresentados na Tabela IV.

TABELA IV. PARÂMETROS UTILIZADOS NA SIMULAÇÃO DO CONVERSOR MMMC-I E MMMC-II

Parâmetros	Valor	
	MMMC-I	MMMC-II
Potência	≈333 KVA	≈1 MVA
Tensão de linha na entrada do transformador	4160 V	4160 V
Frequência de entrada	60 Hz	60 Hz
Relação do transformador Np:Ns	3:2	9:2
Frequência de comutação	≈1,8 KHz	≈1,8 KHz
Indutância da linha de transmissão por fase	2,3 mH	2,3 mH
Capacitância do filtro Cf	27 μF	50 μF
Resistência de carga	97 Ω	38 Ω
Indutância de carga	120 mH	40,3 mH

A partir dos valores apresentados, foram simulados os conversores MMMC-I e MMMC-II submetidos as duas sequências de comutação apresentadas anteriormente. Dando

que as formas de onda fiquem praticamente um complemento uma da outra. A tensão resultante agora possui um valor mais distribuído durante o tempo de chaveamento e não possuindo valor zero, nesta situação.

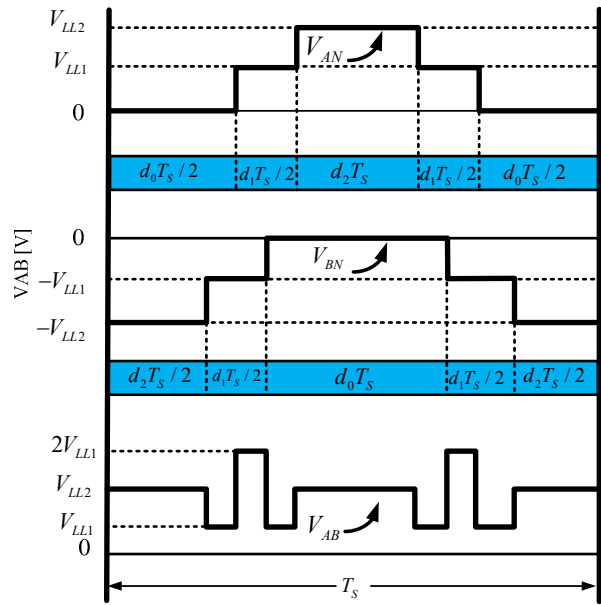


Fig. 7. Exemplo da soma das tensões de saída resultando na tensão de linha VAB utilizando a sequência de comutação II

início aos resultados a Figura 8 apresenta a tensão de saída de linha (VAB) para cada uma das combinações possíveis.

Dando continuidade, a Figura 9 também apresenta todas as combinações discutidas anteriormente, desta vez para a corrente no primário do transformador.

Para verificar a qualidade de cada uma das sequências de comutação aplicadas ao MMMC-I e ao MMMC-II, a Figura 10 apresenta o gráfico dos eixos de quadratura Alfa-Beta de cada uma das possibilidades utilizadas, nela é possível perceber um crescente na qualidade dos eixos que vai do MMMC-I até o MMMC-II, e também da comutação I até a comutação II.

Por fim é apresentado um gráfico comparando a distorção harmônica total (THD) para cada uma das combinações conversor/comutação na Figura 11, e um segundo gráfico (Figura 12) comparando a distorção harmônica total ponderada (WTHD), que leva em consideração a ordem da harmônica para definir o seu peso na distorção total, isto a torna uma figura de mérito importante em conversores multiníveis pois apresenta uma correlação com a distorção harmônica total em um motor e, a dificuldade de realizar a filtragem de primeira ordem de um determinado sinal [24, 25].

Nas imagens é possível perceber uma queda na distorção harmônica total com o aumento do índice de modulação, fato que fica ainda mais evidente diante da distorção ponderada a partir de um índice de modulação de 0,6 onde as modulações aplicadas começam a alcançar os níveis mais externos do diagrama de SVM, melhorando a qualidade da forma de onda gerada por atingir mais regiões em sua composição.

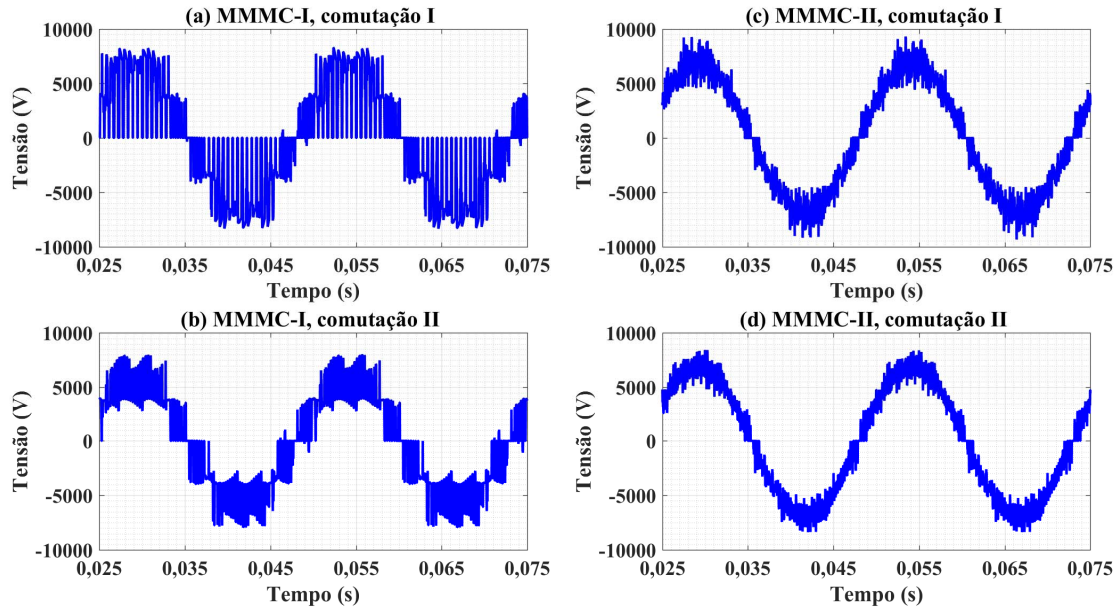


Fig. 8. Tensão de saída para os conversores: (a) MMC-I, comutação I; (b) MMC-I, comutação II; (c) MMC-II, comutação I; (d) MMC-II, comutação II.

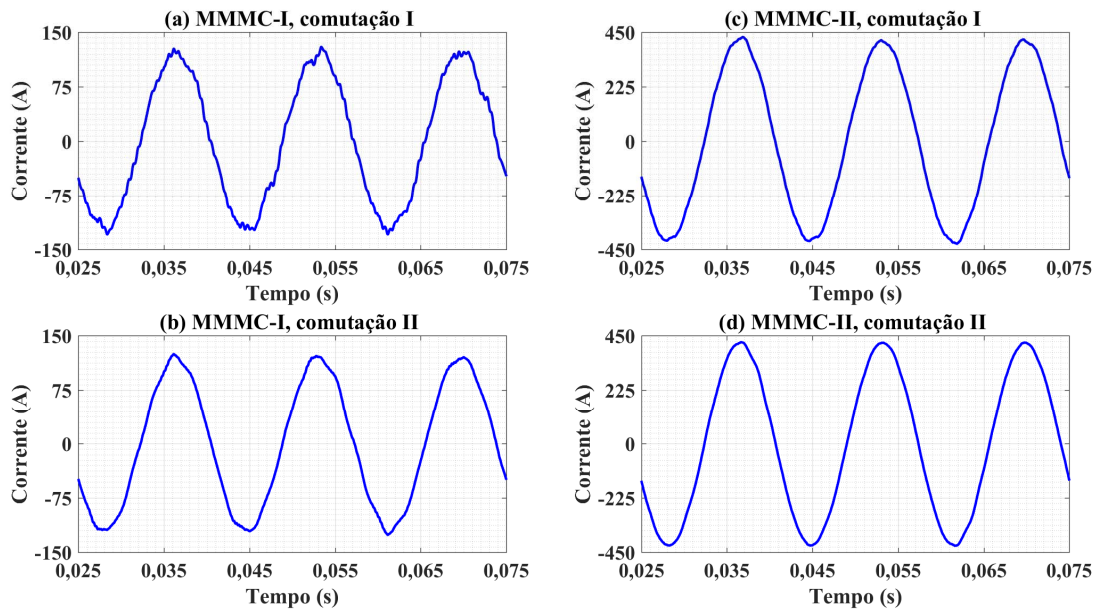


Fig. 9. Corrente no primário do transformador: (a) MMC-I, comutação I; (b) MMC-I, comutação II; (c) MMC-II, comutação I; (d) MMC-II, comutação II.

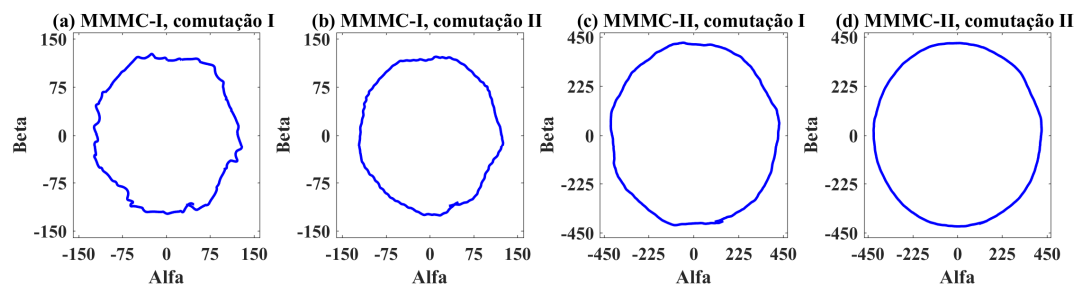


Fig. 10. Alfa-Beta da corrente no primário do transformador: (a) MMC-I, comutação I; (b) MMC-I, comutação II; (c) MMC-II, comutação I; (d) MMC-II, comutação II.

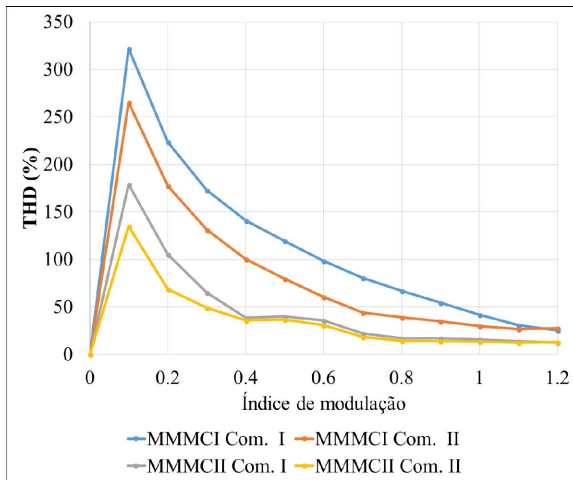


Fig. 11. Gráfico de comparação da distorção harmônica total para cada uma das combinações apresentadas.

V. CONCLUSÕES

A introdução dos conceitos multiníveis aos conversores matriciais permitiu unir a modularidade dos conversores multiníveis e a conversão direta de energia sem elementos passivos armazenadores de energia dos conversores matriciais, como por exemplo, na topologia MMMC, que foi estudada neste trabalho.

Desta forma, explorando as vantagens dos conversores multiníveis matriciais, este trabalho apresentou o estudo da modulação por vetores espaciais indireta aplicada a duas topologias de conversores matriciais multiníveis, testando em cada um deles duas sequências de comutação diferentes a fim de verificar a qualidade das formas de onda geradas.

Diante dos testes, a segunda sequência de comutação apresentada se mostrou melhor nos dois conversores estudados, pois inverte os tempos de aplicações dos vetores dependendo do sinal da tensão de fase, gerando uma forma de onda mais simétrica.

Também, a DHT do MMMC-I, apesar de maior do que a do MMMC-II, já se mostrou relativamente baixa, e dependendo da aplicação do conversor, pode já ser adequada, pois sua construção é menos complexa e possui reduzido número de componentes.

Foi possível perceber também, para ambas as comutações uma queda na distorção harmônica total com o aumento do índice de modulação, ao alcançar as regiões mais externas do diagrama de SVM, fato ainda mais evidenciado pela distorção harmônica total ponderada. Isto salienta a vantagem da introdução da teoria multinível nos conversores matriciais.

Assim, com base nos resultados gerados por simulação, sugere-se para trabalhos futuros a efetiva implantação dos sinais de modulação em processadores digitais de sinais a fim de averiguar os esforços necessários para a redução da distorção harmônica total.

AGRADECIMENTOS

Os autores agradecem à CAPES, ao CNPq, à FAPESC e à FITEJ pelo suporte financeiro.

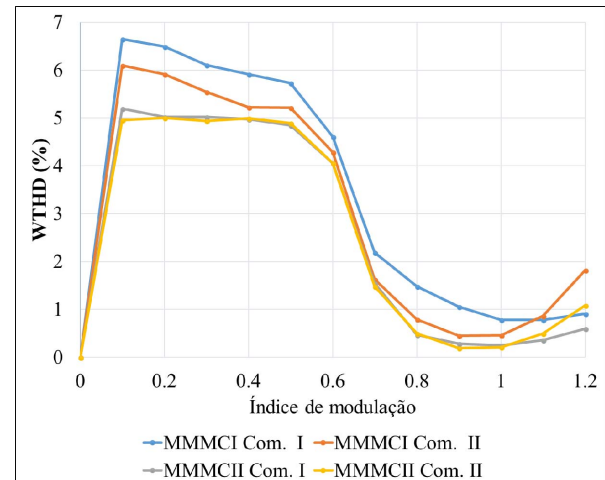


Fig. 12. Gráfico de comparação da distorção harmônica total ponderada para cada uma das combinações apresentadas.

REFERÊNCIAS

- [1] Wang, J. et al. A three-level indirect space vector modulation scheme for multi-modular matrix converters. In: Industrial Electronics (ISIE), 2012 IEEE International Symposium on. IEEE, 2012. p. 125-130.
- [2] Wang, J.; Wu, B.; ZARGARI, Navid R. High-power multi-modular matrix converters with sinusoidal input/output waveforms. In: Industrial Electronics, 2009. IECON'09. 35th Annual Conference of IEEE. IEEE, 2009. p. 542-547.
- [3] Wang, J. et al. Indirect space-vector-based modulation techniques for high-power multimodular matrix converters. Industrial Electronics, IEEE Transactions on, v. 60, n. 8, p. 3060-3071, 2013.
- [4] J. Dario Betanzos Ramirez, J. Jose Rodriguez Rivas and E. Peralta Sanchez, "Space Vector Pulse Width Modulation for Three-Level NPC-VSI," in IEEE Latin America Transactions, vol. 11, no. 2, pp. 759-767, March 2013.
- [5] J. Riedemann Aros, R. Pena Guinez, R. Cardenas Dobson, R. Blasco Gimenez and J. Clare, "Indirect matrix converter modulation strategies for open-end winding induction machine," in IEEE Latin America Transactions, vol. 12, no. 3, pp. 395-401, May 2014.
- [6] Wu, B. High-power converters and AC drives. John Wiley & Sons, 2006.
- [7] Gili, L. C.; Seman, Laio O.; Gili, C.; Oliveira, S., V. G. A FPGA based space-vector modulation applied to a Multi-Modular Matrix Converter with input current imposition. In: 2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC), Fortaleza, 2015.
- [8] Fernandes, R. C., da Silva Oliveira, P.; de Seixas, F. J. M., "A Family of Autoconnected Transformers for 12- and 18-Pulse Converters—Generalization for Delta and Wye Topologies," in IEEE Transactions on Power Electronics, vol. 26, no. 7, pp. 2065-2078, July 2011.
- [9] Liu, B., Duan, S; Qiu, C., "Research on 18-pulse rectifier based on a boost star-fork connected

- autotransformer," *Electrical Machines and Systems (ICEMS)*, 2011 International Conference on, Beijing, 2011, pp. 1-4.
- [10] Angkititrakul, S.; Erickson, R. W.. Control and implementation of a new modular matrix converter. In *Applied Power Electronics Conference and Exposition, 2004. APEC'04. Nineteenth Annual IEEE*, volume 2, pages 813–819. IEEE, 2004.
- [11] Rodríguez, J., Bernet, S., Wu, Bin, Pontt, J. O.; Kouro, S. Multilevel voltage-source-converter topologies for industrial medium-voltage drives. *Industrial Electronics, IEEE Transactions on*, 54(6):2930–2945, 2007.
- [12] Bin Wu, Jorge Pontt, José Rodríguez, Steffen Bernet, and Samir Kouro. Current source converter and cycloconverter topologies for industrial medium-voltage drives. *Industrial Electronics, IEEE Transactions on*, 55(7):2786–2797, 2008.
- [13] Meng Yeong Lee, Patrick Wheeler, and Christian Klumpner. Space-vector modulated multilevel matrix converter. *Industrial Electronics, IEEE Transactions on*, 57(10): 3385–3394, 2010.
- [14] Patrick W Wheeler, Jose Rodriguez, Jon C Clare, Lee Empringham, and Alejandro Weinstein. Matrix converters: a technology review. *Industrial Electronics, IEEE Transactions on*, 49(2):276–288, 2002.
- [15] Kelian Zhou and Danwei Wang. Relationship between space-vector modulation and three-phase carrier-based pwm: a comprehensive analysis [three-phase inverters]. *Industrial Electronics, IEEE Transactions on*, 49(1):186–196, 2002.
- [16] Jilei Gao, Hu Sun, Xiaojie You and T. Q. Zheng, "A novel control strategy for current-source rectifiers with space vector modulation," *2008 IEEE Power Electronics Specialists Conference*, Rhodes, 2008, pp. 3255-3258.
- [17] E. P. Wiechmann, R. P. Burgos and J. R. Rodriguez, "Reduced switching frequency active front end converter for medium voltage current-source drives using space vector modulation," *Industrial Electronics, 2000. ISIE 2000. Proceedings of the 2000 IEEE International Symposium on*, Cholula, Puebla, 2000, pp. 288-293 vol.1.
- [18] C. Gili, G. D. Lozano, A. Péres and S. V. G. Oliveira, "Experimental study of a direct matrix converter driving an induction machine," *XI Brazilian Power Electronics Conference*, Praiamar, 2011, pp. 232-237.
- [19] Meng YongQing, Liu Zheng and Su YanMin, "A novel SVM method for three-level PWM voltage source inverter," *Industrial Electronics Society, 2004. IECON 2004. 30th Annual Conference of IEEE*, 2004, pp. 1498-1501 Vol. 2.
- [20] H. R. Pinkymol, A. I. Maswood, O. H. P. Gabriel and L. Ziyu, "Analysis of 3-level inverter scheme with DC-link voltage balancing using LS-PWM & SVM techniques," *Renewable Energy Research and Applications (ICRERA), 2013 International Conference on*, Madrid, 2013, pp. 1036-1041.
- [21] J. D. Betanzos-Ramirez, J. J. Rodríguez-Rivas and E. Peralta-Sanchez, "DSP-based simplified space-vector PWM for a three-level VSI," *2011 IEEE International Electric Machines & Drives Conference (IEMDC)*, Niagara Falls, ON, 2011, pp. 277-282.
- [22] R. Zaimeddine and T. Undeland, "DTC control schemes for induction motor fed by three-level NPC-VSI using Space Vector Modulation," *SPEEDAM 2010*, Pisa, 2010, pp. 966-971.
- [23] A. Kocalmis and S. Sunter, "Simulation of a Space Vector PWM Controller For a Three-Level Voltage-Fed Inverter Motor Drive," *IECON 2006 - 32nd Annual Conference on IEEE Industrial Electronics*, Paris, 2006, pp. 1915-1920.
- [24] Holmes, D. G.; Lipo, T. A. *Pulse Width Modulation for Power Converters: Principles and Practice*. USA: Wiley Interscience, 2003.
- [25] A. L. Batschauer, *Conversor multiníveis híbrido trifásico baseado em módulos meia ponte*. Tese de Doutorado, Universidade Federal de Santa Catarina - UFSC, Florianópolis, SC, 2011.

DADOS BIOGRÁFICOS



Luiz Carlos Gili, nascido em Rio do Sul/SC, em 1989. Obteve diploma de engenheiro eletricitista em 2014 e mestre em engenharia elétrica em 2016 pela Universidade Regional de Blumenau - FURB. Atualmente é aluno de doutorado pela Universidade Federal de Santa Catarina - UFSC e possui experiência na área de eletrônica digital, integração hardware/software, e eletrônica de potência. Possui interesse em conversores matriciais e multiníveis.



Laio Oriel Seman, nascido em 14/04/1990 em Brusque/SC possui graduação (2013) e mestrado (2015) em Engenharia Elétrica pela Universidade Regional de Blumenau (FURB) e doutorado (2017) pela Universidade Federal de Santa Catarina (UFSC). Suas pesquisas se concentram na área de educação na engenharia elétrica e integração hardware/software.



Sérgio Vidal Garcia Oliveira, nascido em Lages/SC, em 1974. Recebeu o título de engenheiro eletricitista da FURB em 1999 e os de Mestre e de Doutor da UFSC em 2001 e 2006, respectivamente. É professor da UDESC-Joinville em tempo integral e, em tempo parcial, na FURB. É pesquisador nos seguintes tópicos: conversores CA-CA e CC-CC, acionamentos elétricos, sistemas de geração distribuída de energia, qualidade e eficiência energética, conversores estáticos aplicados nos carros híbridos e sistemas embarcados.