

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT
BACHARELADO EM ENGENHARIA ELÉTRICA**

GIOVANI VENTURI

**COMPARAÇÃO ENTRE AS TOPOLOGIAS MULTINÍVEIS DE CINCO NÍVEIS DE
FASE, NPC, FC, ANPC, *T-TYPE* E NPC COM NÚMERO REDUZIDO DE
COMPONENTES**

JOINVILLE

2021

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT
BACHARELADO EM ENGENHARIA ELÉTRICA**

GIOVANI VENTURI

**COMPARAÇÃO ENTRE AS TOPOLOGIAS MULTINÍVEIS DE CINCO NÍVEIS DE
FASE, NPC, FC, ANPC, *T-TYPE* E NPC COM NÚMERO REDUZIDO DE
COMPONENTES**

Trabalho de Conclusão de Curso submetido ao Bacharelado em Engenharia Elétrica do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina, para a obtenção do Grau de Engenheiro Eletricista.

Orientador: Prof. Dr. Alessandro Luiz Batschauer

JOINVILLE

2021

GIOVANI VENTURI

**COMPARAÇÃO ENTRE AS TOPOLOGIAS MULTINÍVEIS DE CINCO NÍVEIS DE
FASE, NPC, FC, ANPC, *T-TYPE* E NPC COM NÚMERO REDUZIDO DE
COMPONENTES**

Trabalho de Conclusão de Curso apresentado ao curso de Engenharia Elétrica como requisito parcial para obtenção do título de Bacharel em Engenharia Elétrica.

Banca Examinadora

Orientador:

Prof. Dr. Alessandro Luiz Batschauer
UDESC

Membros:

Dr. Eng. Rubens Tadeu Hock Jr
UDESC

Dr. Eng. Marcos Vinícius Bressan
UDESC

Joinville, 8 de Abril 2021.

RESUMO

O mercado de inversores multiníveis é uma tendência mundial na indústria de alta potência e este trabalho apresenta o estudo de cinco topologias de inversores multiníveis de cinco níveis com modulação PWM, que sejam de alimentação única, monofásicas que possuam versão trifásica, que são as topologias: Inversor com Ponto Neutro Grampeado (NPC), Inversor com Grampeamento Ativo a Ponto Neutro (ANPC), Inversor de Capacitores Flutuantes (FC), Inversor *T-Type* e Inversor com Ponto Neutro Grampeado de número reduzido de componentes. As topologias são projetadas e simuladas no *software* PSIM, e resultados de esforços de corrente, tensão e perdas são obtidos para comprovar as vantagens e desvantagens de cada topologia sobre a outra, e assim, é feita comparações de volume, custos, complexidade, distribuição de perdas, desequilíbrio do barramento c.c. e outras.

Palavras-chave: Conversão de Energia, Inversores, Multiníveis, Média Tensão

ABSTRACT

The market of multilevel converters is a worldwide trend in the high power industry and this study shows a comparison of five multilevel inverters topologies of five levels with PWM modulation, that has single supply and single-phase that has a tri-phase version. The topologies are: Neutral Point Clamped (NPC), Active Neutral Point Clamped (ANPC), Flying Capacitor (FC), T-Type and Neutral Point Clamped with reduced number of components. The topologies are designed and simulated in the software PSIM, and results of current and voltage stress and losses are obtained due to prove the advantages and disadvantages of each topology over the other, thus, comparisons of volume, complexity, losses distribution, imbalance of the DC link and others.

Keywords: Energy Conversion, Adjustable Speed Drives, Medium Voltage, Efficiency

LISTA DE FIGURAS

Figura 1.1	Um motor de grande porte visto em relação a uma pessoa.	14
Figura 1.2	Caminhão caçamba elétrico de mineração subterrânea.	15
Figura 1.3	Esquemático da transmissão diesel-elétrica de um trem.	16
Figura 1.4	(a) Crescimento anual do mercado de inversores de média tensão, (b) Crescimentos nos anos 2012,2013 e 2014 pelas áreas do mundo.	16
Figura 1.5	Gráfico que mostra a potência dissipada pela porcentagem de velocidade de um exaustor, com válvula e sem inversor (azul) e com inversor e sem válvula (verde).	17
Figura 2.1	Diagrama de blocos com a classificação das topologias de inversores de alta potência.	20
Figura 2.2	Tensão de saída para um conversor de 2 níveis (acima) e 5 níveis (abaixo)	21
Figura 2.3	Diagrama de um inversor multinível comumente utilizado na indústria para acionamento de motores de média tensão e alta potência.	21
Figura 2.4	Circuito equivalente de um inversor NPC de 5 níveis.	23
Figura 2.5	Estados de comutação de um inversor NPC para gerar V_{cc} em a), $V_{cc}/2$ em b) e 0 em c)	25
Figura 2.6	Simulação das formas de onda da saída (acima) e dos capacitores do barramento c.c. de um conversor NPC de 5 níveis sem nenhum controle das tensões do barramento.	26
Figura 2.7	Caminhos de condução de corrente para os estados $+V_{cc}$, $+V_{cc}/2$ e 0 no conversor NPC de 5 níveis.	27
Figura 2.8	Circuito equivalente de um inversor ANPC na configuração de 5 níveis.	28
Figura 2.9	Circuito equivalente de um inversor FC de 5 níveis.	30
Figura 2.10	Circuito da topologia <i>T-Type</i> na configuração de 5 níveis.	33
Figura 2.11	Inversor NPC com número reduzido de componentes na configuração de 5 níveis.	34
Figura 2.12	Exemplo de uma modulação PD.	36
Figura 2.13	Exemplo de uma modulação PS.	37
Figura 3.1	Diagrama típico de um inversor de média tensão.	38

Figura 3.2	Diagrama simplificado dos circuitos simulados.	39
Figura 3.3	Ábaco para obter ωRC a partir da variação de tensão do filtro capacitivo.	43
Figura 3.4	Circuito térmico para obter perdas do modelo térmico de uma chave no PSIM.	44
Figura 3.5	Circuito térmico para obter perdas do modelo térmico de um diodo no PSIM.	45
Figura 3.6	Circuito para obter as perdas de um capacitor no PSIM.	46
Figura 3.7	Circuito demonstrando como é medido a DHT no PSIM.	46
Figura 3.8	Circuito de comando do NPC.	47
Figura 3.9	Circuito de potência do NPC.	48
Figura 3.10	Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor NPC de 5 níveis.	49
Figura 3.11	Tensões nos semicondutores do NPC.	50
Figura 3.12	Formas de onda de corrente nos interruptores do NPC.	51
Figura 3.13	Circuito para simulação de perdas do NPC.	53
Figura 3.14	Tabela com os valores de tensão, corrente e perdas dos componentes do NPC, onde as perdas que compõem duas linhas são a soma das duas. ...	54
Figura 3.15	Circuito de comando do ANPC.	55
Figura 3.16	Código usado no comando do ANPC.	56
Figura 3.17	Circuito de potência do ANPC.	57
Figura 3.18	Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor ANPC de 5 níveis.	58
Figura 3.19	Tensões nos semicondutores internos do ANPC.	59
Figura 3.20	Correntes nos semicondutores do ANPC.	60
Figura 3.21	Circuito para simulação de perdas do ANPC.	61

Figura 3.22	Tabela com os valores de tensão, corrente e perdas dos componentes do ANPC, onde as perdas que compõem duas linhas são a soma das duas. . .	62
Figura 3.23	Interface do <i>software</i> e os valores usados para o cálculo da vida útil dos capacitores flutuantes.	63
Figura 3.24	Tabela retirada do <i>datasheet</i> para obter o valor da resistência série a 100 Hz.	64
Figura 3.25	Gráfico retirado do <i>datasheet</i> para obter o fator de multiplicação para descobrir a resistência série a 20 kHz.	64
Figura 3.26	Circuito de comando do FC.	65
Figura 3.27	Circuito de potência do FC.	66
Figura 3.28	Tensão nos capacitores flutuantes e nos interruptores no começo da simulação com os capacitores flutuantes iniciando descarregados.	67
Figura 3.29	Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor FC de 5 níveis.	67
Figura 3.30	Tensões nos semicondutores do FC.	69
Figura 3.31	Formas de onda de corrente nos componentes do FC.	70
Figura 3.32	Circuito para simulação de perdas do FC.	71
Figura 3.33	Resultados de tensão, corrente e perdas do FC.	72
Figura 3.34	Circuito de comando do <i>T-Type</i>	72
Figura 3.35	Circuito de potência do <i>T-Type</i>	73
Figura 3.36	Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor <i>T-Type</i> de 5 níveis.	73
Figura 3.37	Tensões nos semicondutores do <i>T-Type</i>	74
Figura 3.38	Correntes nos semicondutores do <i>T-Type</i>	75
Figura 3.39	Circuito para simulação de perdas do <i>T-Type</i>	76
Figura 3.40	Resultados de tensão, corrente e perdas do <i>T-Type</i>	76
Figura 3.41	Circuito de comando do NPC com número reduzidos de componentes. . .	77

Figura 3.42	Circuito de potência do NPC com número reduzidos de componentes. . .	78
Figura 3.43	Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor NPC com número reduzidos de componentes.	79
Figura 3.44	Tensões nos semicondutores do NPC com número reduzidos de componentes.	80
Figura 3.45	Correntes nos semicondutores do NPC com número reduzidos de componentes.	81
Figura 3.46	Circuito para simulação de perdas do NPC com número reduzidos de componentes.	82
Figura 3.47	Resultados de tensão, corrente e perdas do NPC com número reduzido de componentes.	83
Figura 4.1	Resultados de perdas nos componentes do NPC.	84
Figura 4.2	Resultados de perdas nos componentes do ANPC.	85
Figura 4.3	Resultados de perdas nos componentes do FC.	85
Figura 4.4	Resultados de perdas nos componentes do <i>T-Type</i>	86
Figura 4.5	Resultados de perdas nos componentes do NPC com número reduzido de componentes.	86
Figura 4.6	Resultados de perdas nos componentes do NPC e do ANPC.	87
Figura 4.7	Número de componentes e custo total de cada topologia.	88
Figura 4.8	Esquemático do Wattímetro na carga das simulações.	88
Figura 4.9	Resultados de eficiência das topologias estudadas.	89
Figura 4.10	Resultados esforços de corrente, de tensão e perdas no NPC com as duas diferentes cargas.	90
Figura 4.11	Gráfico com as perdas totais em cada componente da topologia NPC em simulações com carga puramente resistiva e com carga indutiva com fator de potência 0,85.	91

LISTA DE TABELAS

Tabela 2.1	Combinações de chaves para gerar os cinco níveis de tensão na saída do NPC.	23
Tabela 2.2	Possíveis combinações de chaves para gerar os cinco níveis de tensão na saída do ANPC.	29
Tabela 2.3	Combinações de chaves para gerar os cinco níveis de tensão na saída do FC.	31
Tabela 2.4	Possíveis combinações de chaves para gerar as saídas no <i>T-Type</i>	33
Tabela 2.5	Possíveis combinações de chaves para gerar os cinco níveis na saída do NPC com número reduzido de componentes.	35
Tabela 3.1	Especificações para o projeto.	39
Tabela 3.2	Componentes com formas de onda simétricas do NPC, dos quais somente um é apresentado.	49
Tabela 3.3	Componentes com formas de onda simétricas do ANPC, das quais somente um é apresentado.	58
Tabela 3.4	Parâmetros usados para o cálculo do capacitor flutuante da topologia FC.	62
Tabela 3.5	Componentes com formas de onda simétricas do FC, dos quais somente um é apresentado.	68
Tabela 3.6	Componentes com formas de onda simétricas do <i>T-Type</i> , das quais somente uma é apresentada.	74
Tabela 3.7	Componentes com formas de onda simétricas do NPC com número reduzido de componentes, das quais somente uma é apresentada.	79

LISTA DE SÍMBOLOS

C	Capacitância
F_A	Fator de correção ângulo de defasagem Φ
f_c	Frequência de corte
F_{Ck}	Fator de multiplicação do valor capacitância do capacitor flutuante
F_I	Fator de multiplicação da corrente eficaz no capacitor flutuante
f_{Port}	Frequência da portadora
f_s	Frequência de chaveamento
I_o	Corrente da carga
$I_{o.rms}$	Valor eficaz da corrente na carga
I_p	Valor de pico da corrente de saída do conversor
L	Indutância
m	Índice de modulação
R	Valor de resistência
R_{ESR}	Resistência série do capacitor flutuante
V_{cc}	Tensão de entrada, ou tensão do barramento CC
$V_{o.rms}$	Valor eficaz da tensão de saída
P	Potência de saída
ΔI_o	Variação de corrente da carga
Δt	Variação do tempo
ΔV_L	Variação de tensão no indutor
λ	Número de níveis de um conversor multinível
Φ	Defasagem entre corrente de saída e tensão de saída do conversor

SUMÁRIO

1	INTRODUÇÃO	14
1.1	Considerações gerais e identificação do problema	17
1.2	Objetivos	18
1.3	Objetivos específicos	18
1.4	Estrutura do trabalho	18
2	TOPOLOGIAS E MODULAÇÕES PARA CONVERSORES MULTINÍVEIS	19
2.1	Visão geral de inversores de alta potência	19
2.2	Inversores Multiníveis	20
2.2.1	Inversor com ponto neutro grampeado (<i>Neutral Point Clamped</i> - NPC)	22
2.2.1.1	O problema do desbalanceamento do barramento c.c.	24
2.2.1.2	O problema do desequilíbrio de perdas	26
2.2.2	Inversor com grampeamento ativo a ponto neutro (<i>Active Neutral Point Clamped</i> - ANPC)	27
2.2.3	Inversor de capacitores flutuantes (<i>Flying Capacitor</i> - FC)	30
2.2.4	Inversor <i>T-Type</i>	32
2.2.5	Inversor de Ponto Neutro Grampeado com número reduzido de componentes	34
2.3	Modulação por largura de pulsos para conversores multiníveis	35
2.3.1	Modulação de Largura de Pulso com Portadoras Dispostas em Fase (<i>Phase Disposition Pulse Width Modulation</i> - PD-PWM)	36
2.3.2	Modulação de Largura de Pulso com Portadoras com Deslocamento de Fase (<i>Phase Shifted Pulse Width Modulation</i> - PS-PWM)	36
3	PROJETOS E SIMULAÇÕES DAS TOPOLOGIAS ANALISADAS	38
3.1	Cálculos da carga, índice de modulação, filtro LC e do filtro capacitivo do retificador	40
3.1.1	Cálculo da resistência da carga	40
3.1.2	Calculo do índice de modulação	40
3.1.3	Cálculo do filtro LC	41
3.1.4	Cálculo do filtro capacitivo do retificador	42
3.2	Cálculo de perdas do PSIM	44
3.2.1	Modelo de perdas para IGBTs	44
3.2.2	Modelo de perdas para diodos	45

3.2.3	Modelo de perdas para capacitores	45
3.3	Simulações das topologias no <i>software</i> PSIM	46
3.3.1	Simulação do conversor NPC	47
3.3.2	Simulação do conversor ANPC	54
3.3.3	FC	62
3.3.4	<i>T-Type</i>	72
3.3.5	NPC com número reduzidos de componentes	77
4	DISCUSSÕES DOS RESULTADOS E COMPARAÇÕES ENTRE AS TOPOLOGIAS APRESENTADAS	84
4.1	Resultados de perdas e a distribuição entre os componentes	84
4.2	Número de componentes e custos	87
4.3	Resultados de eficiência	88
4.4	Diferenças nas topologias entre cargas puramente resistiva e indutiva com fator de potência 0,85	89
4.5	Comentários sobre cada topologia	91
4.5.1	Comentários sobre a topologia NPC	91
4.5.2	Comentários sobre a topologia ANPC	92
4.5.3	Comentários sobre a topologia FC	92
4.5.4	Comentários sobre a topologia <i>T-Type</i>	92
4.5.5	Comentários sobre a topologia NPC com número reduzido de componentes . . .	93
5	CONSIDERAÇÕES FINAIS	94
	REFERÊNCIAS BIBLIOGRÁFICAS	96

1 INTRODUÇÃO

Muitos processos industriais requerem uma grande escala para que sejam viáveis economicamente. Com isso, grandes motores são necessários para o acionamento de grandes cargas. Para o acionamento destes grandes motores na melhor condição de funcionamento, diminuindo o desperdício de energia e melhorando a qualidade de energia, são necessários grandes inversores.

A Figura 1.1 mostra o tamanho de um motor de grande porte em relação a uma pessoa.

Figura 1.1 – Um motor de grande porte visto em relação a uma pessoa.



Fonte: Retirado de (TGM, 2021).

Um ótimo exemplo é a mineração, onde é necessário uma grande escala de produção para se obter lucro na maioria das aplicações. Com o avanço da tecnologia, agora na mineração não são só as máquinas fixas, como talhadeiras, moedoras e trituradoras, mas também os veículos

tendem a ser elétricos. Como o MT42 da marca Epiroc (EPIROC, 2021), que é um caminhão caçamba feito para o uso em minas subterrâneas e pode ser visto na Figura 1.2.

Figura 1.2 – Caminhão caçamba elétrico de mineração subterrânea.

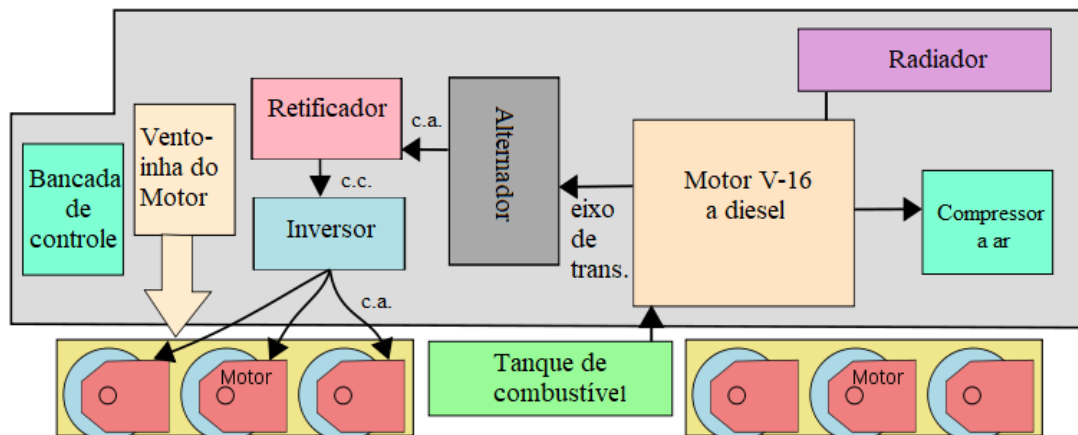


Fonte: Retirado de (EPIROC, 2021).

Em um esforço para diminuir a dependência de equipamentos movidos a diesel em aplicações subterrâneas, foi inaugurada em setembro de 2019, umas das primeiras minas totalmente elétricas (NS ENERGY, 2021), com o objetivo de melhorar a saúde e segurança dos mineiros e diminuir os impactos ambientais e os custos com ventilação.

Um outro exemplo onde há a aplicação de grandes motores é a tração diesel-elétrica, que é um sistema de transmissão de potência usado em grande escala no transporte ferroviário e marítimo, onde um gerador a diesel movimenta um gerador elétrico que alimenta o inversor acionando um motor elétrico acoplado as rodas ou hélices, trazendo assim uma melhor eficiência para uma faixa maior de rotação dos motores (WIKIPEDIA, 2021). Um diagrama de como funciona uma tração diesel-elétrica em um trem pode ser visto na Figura 1.3

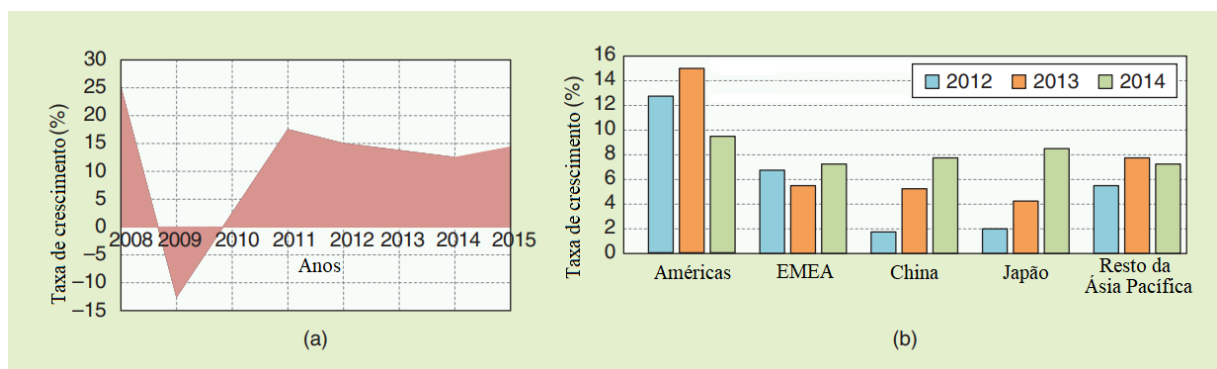
Figura 1.3 – Esquemático da transmissão diesel-elétrica de um trem.



Fonte: Retirado de (WIKIPEDIA, 2021).

Para acionar esses motores de grande porte, é necessário médias tensões, maiores que 1 kV. Com isso, inversores de grande porte são necessários para tais aplicações, para que haja o controle de velocidade desses motores e assim trabalhem com a máxima eficiência para reduzir os custos de operação. Na Figura 1.4 é mostrado como o mercado de inversores de média tensão vem crescendo e tende a crescer no futuro. Na Figura 1.4 (a) é possível ver o crescimento do mercado para inversores de média tensão, e na Figura 1.4 (b), o crescimento do mercado para cada região do mundo em anos diferentes.

Figura 1.4 – (a) Crescimento anual do mercado de inversores de média tensão, (b) Crescimentos nos anos 2012,2013 e 2014 pelas áreas do mundo.

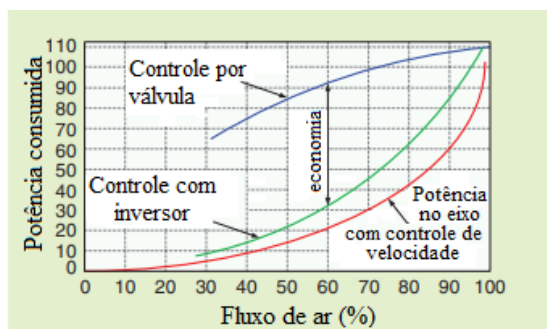


Fonte: Retirado de (ABU-RUB et al., 2016).

Esse crescimento é devido ao fato da instalação de um inversor numa aplicação com carga variável economizar tanta energia (ABU-RUB et al., 2016). Esse fato pode ser visto na Figura 1.5, que mostra a potência dissipada pela porcentagem de velocidade de um exaustor. O gráfico

em azul mostra o exaustor funcionando sem um inversor e o gráfico em verde mostra o consumo com um inversor, mostrando assim a economia de energia que provem de adicionar um inversor (ABU-RUB et al., 2016).

Figura 1.5 – Gráfico que mostra a potência dissipada pela porcentagem de velocidade de um exaustor, com válvula e sem inversor (azul) e com inversor e sem válvula (verde).



Fonte: Retirado de (ABU-RUB et al., 2016).

De acordo com Global... (2020), em 2026 o mercado de inversores de potência vai alcançar 104.1 Bilhões de dólares, reforçado pela necessidade crescente de fonte de alimentação ininterrupta. Com base no tipo de inversor, o mercado foi segmentado em <5 kW, 5-95 kW, 100-495 kW e > 500 kW. Entre estes, o segmento de 100 kW a 495 kW representa o tipo mais prestigioso.

Com a evolução dos conversores multiníveis e de alta potência, a sociedade pode utilizar todas aplicações citadas anteriormente com menores custos, fazendo assim com que o consumidor final tenha produtos mais competitivos, com menores preços e com mais qualidade. Melhorando assim a eficiência de produção da sociedade num todo e a qualidade dos seus produtos.

1.1 CONSIDERAÇÕES GERAIS E IDENTIFICAÇÃO DO PROBLEMA

Com os dados citados anteriormente, é visto a importância de estudar inversores de alta potência. Com a evolução da tecnologia de transistores, os preços vem diminuindo e a capacidade vem aumentando. Assim, inversores multiníveis são uma tendência emergente, por serem adequados para aplicações de alta potência.

O mercado de acionamentos de alta potência ainda é muito pouco explorado e o conteúdo sobre inversores multiníveis é pouco visto por alunos de graduação.

1.2 OBJETIVOS

O objetivo desse trabalho é compilar informações úteis sobre inversores multiníveis e as topologias apresentadas afim de obter o máximo de comparações das topologias na situação analisada.

1.3 OBJETIVOS ESPECÍFICOS

- Analisar teoricamente as quatro topologias multiníveis, monofásicas de cinco níveis por fase e com alimentação única, que possam ser usadas para uma aplicação trifásica;
 - Inversor com ponto neutro grampeado (*Neutral Point Clamped* - NPC);
 - Inversor com grampeamento ativo a ponto neutro (*Active Neutral Point Clamped* - ANPC);
 - Inversor com capacitores flutuantes (*Flying Capacitor* - FC);
 - Inversor *T-Type*;
 - NPC com número reduzido de componentes;
- Analisar as topologias pelo *software* de simulação PSIM;
- Comprovar via simulação as vantagens e desvantagens de cada topologia;
- Ressaltar as aplicações de cada topologia.

1.4 ESTRUTURA DO TRABALHO

- Capítulo 1: Introdução;
- Capítulo 2: Topologias e modulações para conversores multiníveis;
- Capítulo 3: Projeto e simulações das topologias analisadas;
- Capítulo 4: Discussões dos resultados e comparações das topologias apresentadas;
- Capítulo 5: Considerações finais.

2 TOPOLOGIAS E MODULAÇÕES PARA CONVERSORES MULTINÍVEIS

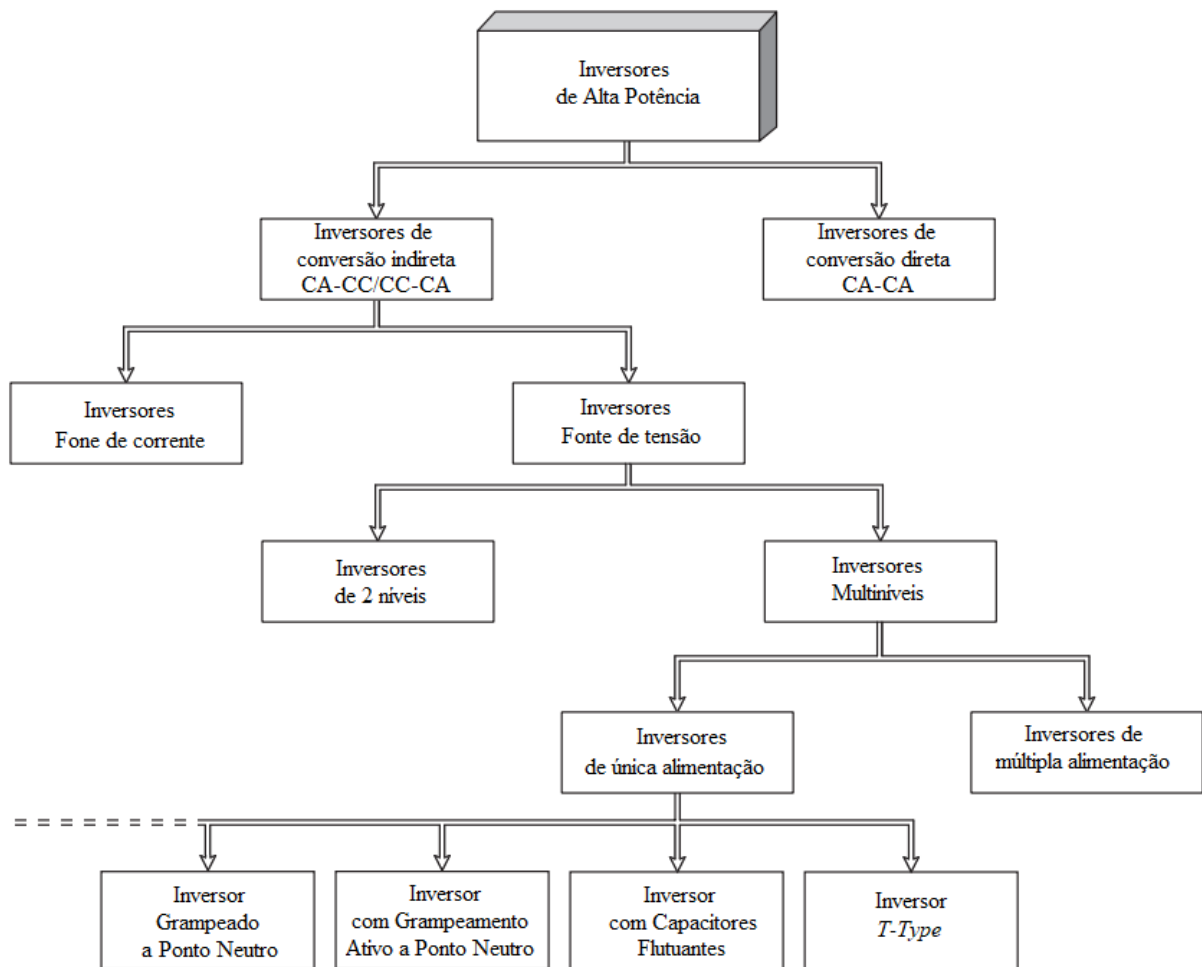
2.1 VISÃO GERAL DE INVERSORES DE ALTA POTÊNCIA

Inversores são comumente a melhor escolha para sistemas de conversão de energia de alta eficiência. Nas últimas décadas, muitos inversores foram desenvolvidos e comercializados para diversas aplicações como compressores, bombas, exaustores, ventiladores, tração de veículos, etc.

De acordo com Du, Wu e Zargari (2006), a maioria dos conversores de alta potência trabalham em uma faixa de tensão de 2 kV - 13 kV e a maior limitação dos mesmos é a indisponibilidade de transistores de alta tensão. A alternativa é usar dispositivos em série, para aumentar a capacidade de tensão, e usar dispositivos em paralelo para aumentar a capacidade de corrente. Esses dispositivos, conectados em série e ou paralelo, não melhoram a qualidade da forma de onda da saída e podem não ter a mesma performance e a mesma tensão de bloqueio no chaveamento. O aumento desses dispositivos também requerem circuitos adicionais para o correto funcionamento do conversor, diminuindo assim a eficiência do mesmo. A solução para esses problemas, no caso de usar um inversor fonte de tensão, é usar topologias multiníveis.

Existe uma imensa gama de topologias para conversores de alta potência e a Figura 2.1, proposta por Du, Wu e Zargari (2006), mostra como são classificadas estas topologias de inversores. Esse trabalho se restringe a topologias fonte de tensão com alimentação única, e a seguir são apresentadas as topologias monofásicas de 5 níveis com alimentação única que são analisadas neste trabalho.

Figura 2.1 – Diagrama de blocos com a classificação das topologias de inversores de alta potência.

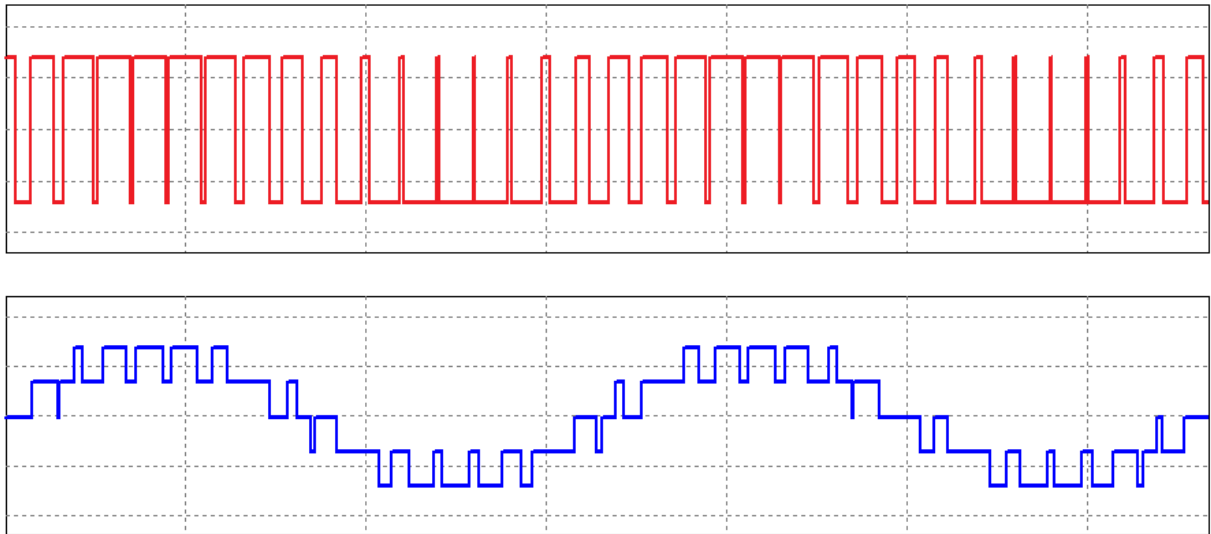


Fonte: Adaptado de (DU; WU; ZARGARI, 2006).

2.2 INVERSORES MULTINÍVEIS

Desenvolvidos para aplicações de alta potência e média tensão, conversores multiníveis são um arranjo de semicondutores, que como o próprio nome diz, geram múltiplos níveis na saída do conversor, como pode ser visto na Figura 2.2 que mostra a saída de dois inversores, um de 2 níveis (vermelho) e outro de 5 níveis (azul).

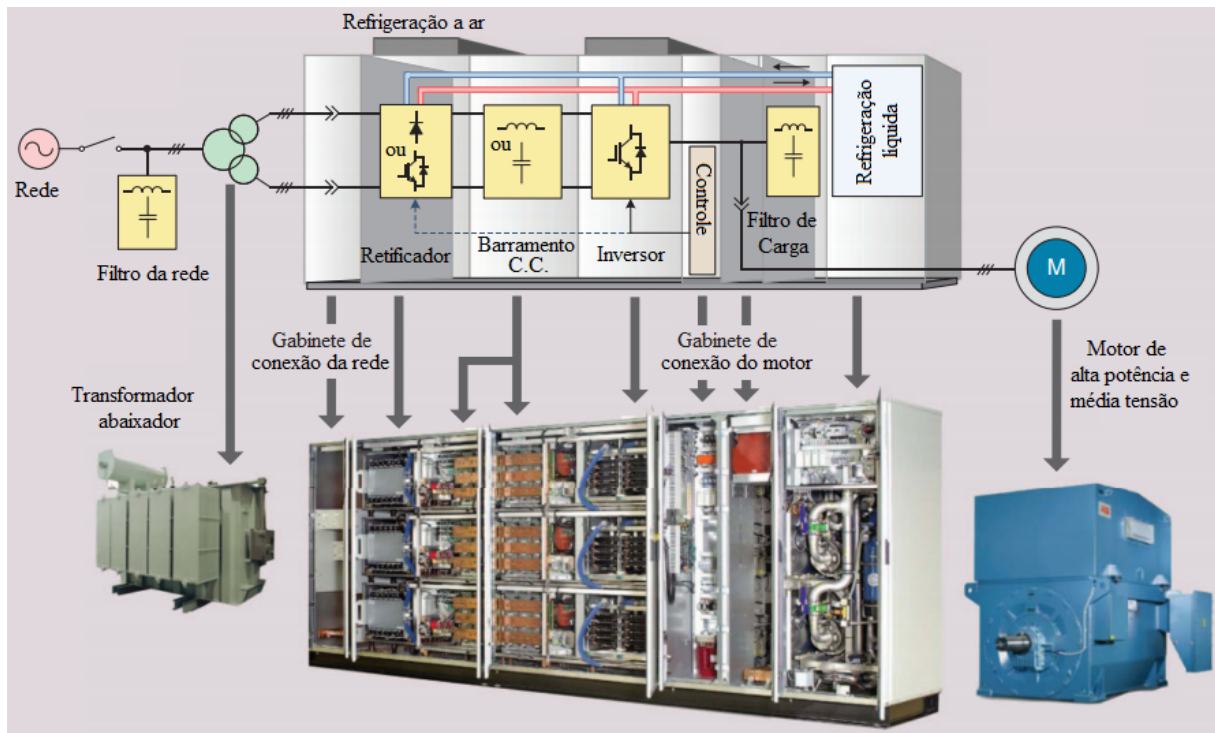
Figura 2.2 – Tensão de saída para um conversor de 2 níveis (acima) e 5 níveis (abaixo).



Fonte: Do autor.

A Figura 2.3 mostra os componentes comumente utilizados na indústria em um inversor multinível para acionamento de motores de média tensão e alta potência.

Figura 2.3 – Diagrama de um inversor multinível comumente utilizado na indústria para acionamento de motores de média tensão e alta potência.



Fonte: Adaptado de (KOURO et al., 2012).

Diversas vantagens são presentes nessas topologias em relação as topologias padrões de dois níveis para aplicações de alta potência. Dentre essas vantagens, incluem menor distorção harmônica, diminuição da derivada de tensão, correntes quase senoidais, menores filtros de entrada e saída, alta eficiência, baixa tensão de modo comum e, em certos casos, possível operação tolerante a falha. (DU; WU; ZARGARI, 2006).

A desvantagem mais evidente nos inversores multiníveis é a complexidade dos mesmos, pois com o aumento no número de chaves, e consequentemente nos circuitos adicionais, vem a dificuldade do controle do mesmo.

2.2.1 Inversor com ponto neutro grampeado (*Neutral Point Clamped* - NPC)

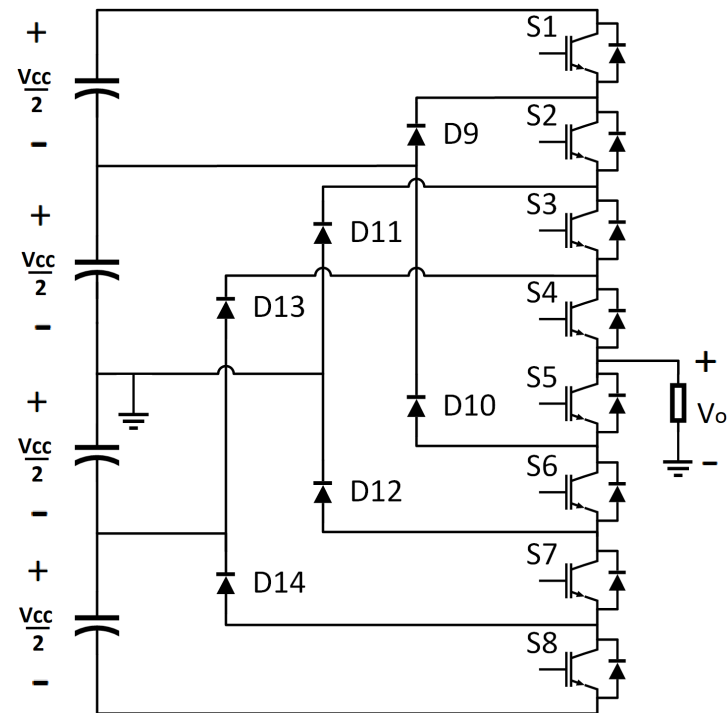
A topologia multinível NPC é a mais usada e mais simples das topologias apresentadas nesse trabalho. O diodo é usado para grampear a tensão do barramento c.c. e gerar diferentes níveis na saída. Entretanto, a ideia desse conversor é usar diodos para limitar os esforços de tensão (PRABHAKAR et al., 2015).

O inversor com grampeamento através de diodos foi apresentado inicialmente por Richard H. Baker, em 1980 (BAKER, 1980). No ano seguinte, o mesmo conversor foi explorado por A. Nabae, I. Takahashi, e H. Akagi (NABAE; TAKAHASHI; AKAGI, 1981) e ficou conhecido como inversor NPC (*Neutral Point Clamped*). O inversor NPC é uma extensão do conversor de dois níveis básico, meia ponte, onde a adoção de diodos de grampeamento e mais um par de transistores permitiu aplicar também o nível 0 na carga (BATSCHAUER, 2011).

Na configuração de 5 níveis, é formado por 8 chaves e 6 diodos e esse conversor tem uma única combinação de chaves fechadas para cada nível gerado na saída.

A Figura 2.4 mostra a topologia e a Tabela 2.1 mostra as combinações de comando das chaves para formar os 5 níveis.

Figura 2.4 – Circuito equivalente de um inversor NPC de 5 níveis.



Fonte: Do Autor.

Tabela 2.1 – Combinações de chaves para gerar os cinco níveis de tensão na saída do NPC.

Valor de tensão na saída	Combinações de chaves							
	S1	S2	S3	S4	S5	S6	S7	S8
V_{cc}	1	1	1	1	0	0	0	0
$V_{cc}/2$	0	1	1	1	0	0	0	0
0	0	0	1	1	1	1	0	0
$-V_{cc}/2$	0	0	0	0	1	1	1	0
$-V_{cc}$	0	0	0	0	1	1	1	1

Fonte: Do Autor.

- Vantagens do NPC:
 - A tensão máxima teórica sobre os interruptores é a mesma de um dos capacitores de barramento, sendo possível operar com tensão de saída elevada sem a necessidade de associar interruptores em série (BATSCHAUER, 2011);

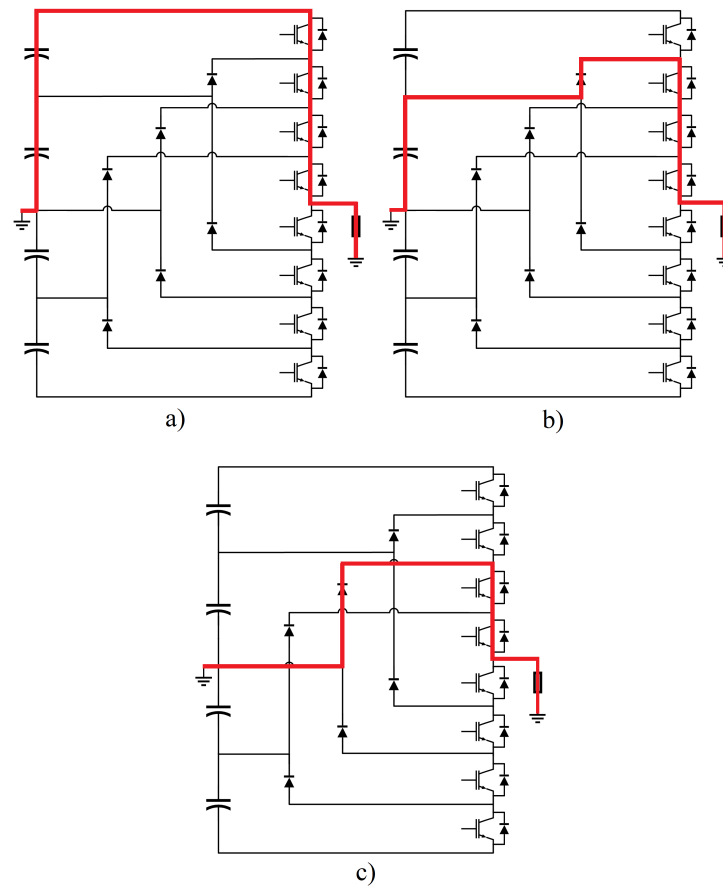
- Redução das derivadas de tensão que são aplicadas na carga (BATSCHAUER, 2011), característica relevante quando estes conversores são empregados no acionamento de motores, onde alguns autores relatam casos de falhas nos motores devido a estas derivadas serem muito elevadas (PIRES, 2006);
- Desvantagens no NPC
 - Diferentes níveis de tensão aplicados aos diodos de grampeamento, quando o número de níveis é maior que três. Assim, para se manter componentes de mesma especificação, a quantidade de diodos de grampeamento cresce exponencialmente devido à associação série de diodos (BATSCHAUER, 2011);
 - Dificuldade na divisão de tensão estática e dinâmica entre os diodos associados em série, exigindo o emprego de grandes redes RC e tornando o sistema volumoso, caro e elevando as perdas (BATSCHAUER, 2011);
 - Problemas associados à recuperação reversa dos diodos de grampeamento, principalmente quando o conversor possui número elevado de níveis, elevada potência e tensão e opera com modulação PWM (RODRIGUEZ; JIH-SHENG; ZHENG, 2006);
 - Problemas de sobretensão nos interruptores internos devido a presença de indutâncias parasitas e ao grampeamento indireto da tensão nesses elementos (BUM-SEOK; DONG-SEOK, 1997) (XIAOMING; BARBI, 2000);
 - Embora o inversor NPC de três níveis tenha o barramento c.c. auto balanceado para alguns tipos de modulações (XIAOMING, 1998), este pode encontrar um ponto de operação diferente do ideal, sendo necessário elaborar um sistema de controle e modulação complexo para garantir uma divisão equilibrada de tensão entre os capacitores de barramento (BATSCHAUER, 2011).
 - Não é vantajoso o uso dessa topologia numa configuração acima de três níveis pela distribuição desigual de perdas nos interruptores internos e externos ser muito diferente (DU; WU; ZARGARI, 2006).

2.2.1.1 O problema do desbalanceamento do barramento c.c.

Um desbalanceamento na carga dos capacitores do barramento c.c. acontece quando os mesmos são descarregados em uma taxa diferente, fazendo com que haja um desequilíbrio na tensão dos mesmos. No caso do NPC de 5 níveis, os capacitores centrais processam mais energia que os das extremidades, como pode ser visto na Figura 2.5. Como essa topologia é

espelhada, os capacitores centrais são usados em dois estados, e os das pontas em somente um. Assim, é necessário alguma técnica de modulação ou um circuito auxiliar para resolver esse problema.

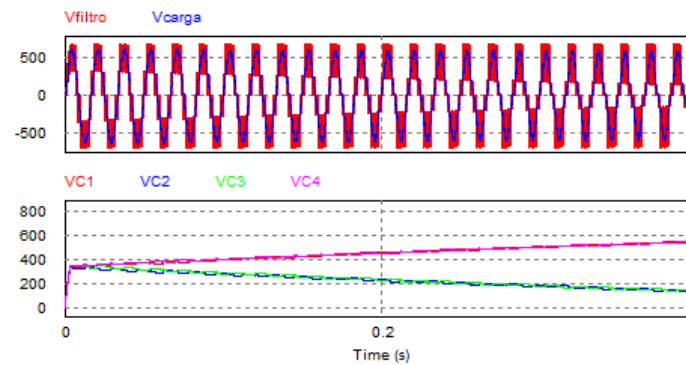
Figura 2.5 – Estados de comutação de um inversor NPC para gerar V_{cc} em a), $V_{cc}/2$ em b) e 0 em c).



Fonte: Do Autor.

A Figura 2.6 mostra o que acontece com as formas de onda de tensão da saída (acima) e dos capacitores do barramento c.c. em um conversor com o barramento desequilibrado. Após o início do funcionamento do conversor os valores de tensão dos capacitores da ponta aumentam e nos capacitores centrais diminui o valor de tensão, assim, distorcendo a forma de onda da saída do conversor.

Figura 2.6 – Simulação das formas de onda da saída (acima) e dos capacitores do barramento c.c. de um conversor NPC de 5 níveis sem nenhum controle das tensões do barramento.

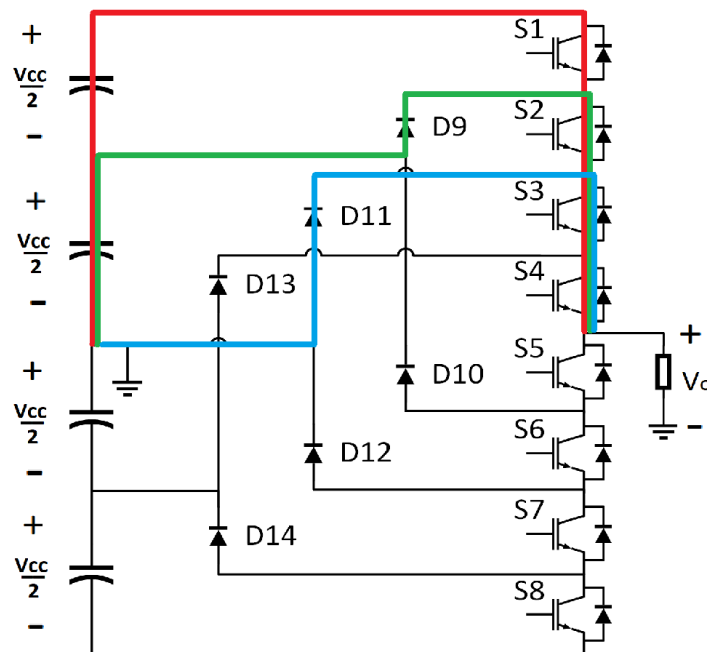


Fonte: Do Autor.

2.2.1.2 O problema do desequilíbrio de perdas

Conforme pode ser visto na Figura 2.7, os interruptores centrais são mais usados que os demais, pois conduzem mais corrente e por mais tempo. Assim, os interruptores centrais acabam dissipando mais energia que os demais, consequentemente elevando sua temperatura de junção. Desse modo, todos interruptores da topologia estão limitados a operar a uma corrente que não sobreaqueça os interruptores mais utilizados. Também há o problema da dissipação de calor que é dificultada e, em alguns casos, pode exigir dissipadores separados, aumentando assim o custo do inversor.

Figura 2.7 – Caminhos de condução de corrente para os estados $+V_{cc}$, $+V_{cc}/2$ e 0 no conversor NPC de 5 níveis.



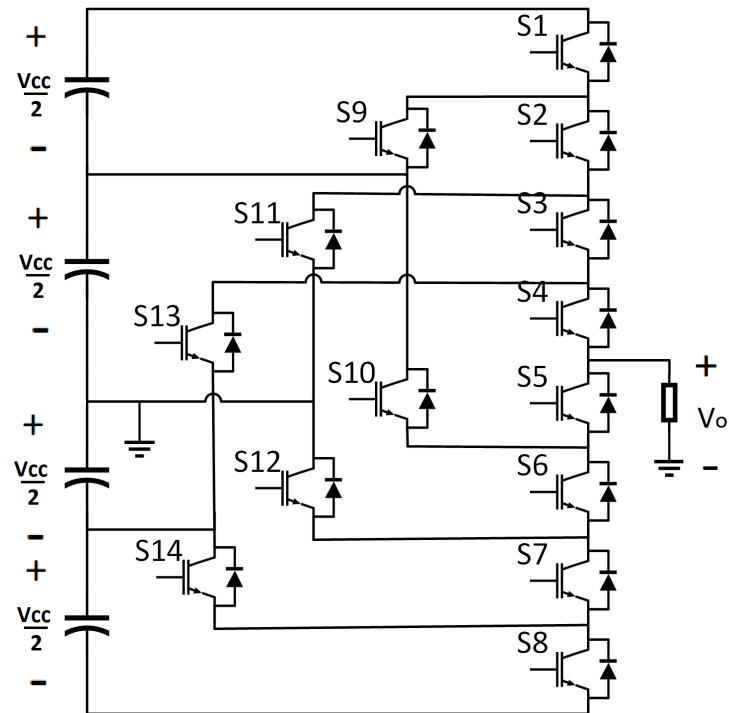
Fonte: Do Autor.

2.2.2 Inversor com grampeamento ativo a ponto neutro (*Active Neutral Point Clamped - ANPC*)

O potencial completo do ANPC foi primeiramente descoberto e discutido em Bruckner e Bernet (2001). A principal desvantagem do inversor NPC é a distribuição desigual das perdas e a distribuição assimétrica de temperatura nas junções dos semicondutores (BRUCKNER; BERNET; GULDNER, 2005). Ao substituir os diodos de grampeamento por interruptores, a distribuição desigual das perdas pode ser substancialmente melhorada com a modulação correta, e o circuito resultante é chamado de inversor com grampeamento ativo a ponto neutro por diodos (BRUCKNER; BERNET; GULDNER, 2005) (RODRIGUEZ; STEIMER; LIZAMA, 2010).

A Figura 2.8 mostra a topologia apresentada na configuração de 5 níveis.

Figura 2.8 – Circuito equivalente de um inversor ANPC na configuração de 5 níveis.



Fonte: Do Autor.

Encontra-se nesse conversor o conceito de estados redundantes, ou seja, combinações diferentes de chaves que formam o mesmo nível na saída (SKVARENINA, 2002). Isso pode ser visto na Tabela 2.2 que mostra as combinações possíveis de chaves para gerar os níveis de saída.

Tabela 2.2 – Possíveis combinações de chaves para gerar os cinco níveis de tensão na saída do ANPC.

Valor de tensão na saída	Combinações de chaves													
	S1	S2	S3	S4	S5	S6	S7	S8	S9	S10	S11	S12	S13	S14
V_{cc}	1	1	1	1	0	0	0	0	0	0	0	0	0	0
$V_{cc}/2$	0	1	1	1	0	0	0	0	1	0	0	0	0	0
	0	0	0	0	1	0	0	0	0	1	0	0	0	0
0	0	0	1	1	0	0	0	0	0	0	1	0	0	0
	0	0	0	0	1	1	0	0	0	0	0	1	0	0
$-V_{cc}/2$	0	0	0	0	1	1	1	0	0	0	0	0	0	1
	0	0	0	1	0	0	0	0	0	0	0	0	1	0
$-V_{cc}$	0	0	0	0	1	1	1	1	0	0	0	0	0	0

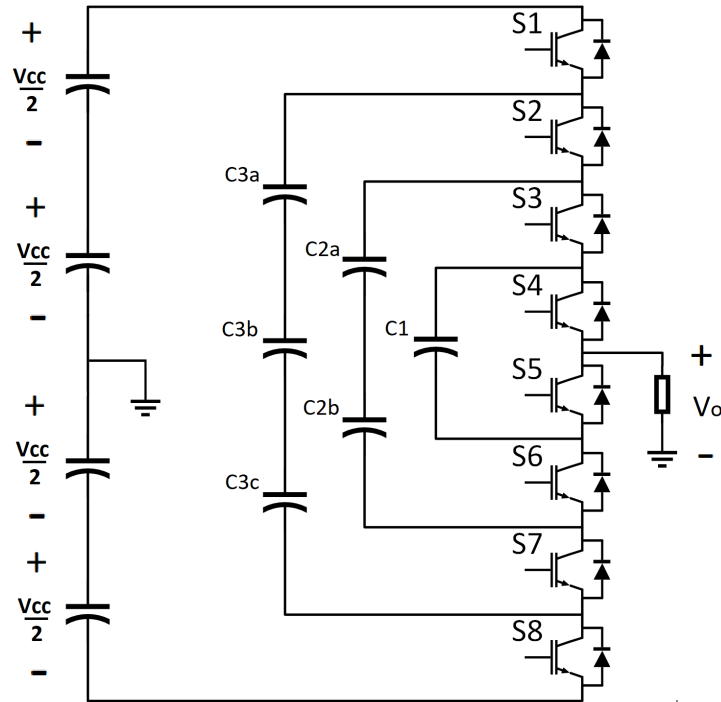
Fonte: Do Autor.

- Vantagens do ANPC
 - Compartilha as vantagens do NPC;
 - Tem uma melhor distribuição de perdas (BRUCKNER; BERNET; GULDNER, 2005), fazendo a temperatura de junção dos componentes seja mais homogênea;
 - Equilíbrio nas tensões do barramento c.c. através do uso dos estados redundantes (BRUCKNER; BERNET; GULDNER, 2005).

- Desvantagens do ANPC
 - Aumento no número de interruptores;
 - Aumentos no número de circuitos de drivers;
 - Custo mais elevado em relação ao NPC;
 - Aumento na complexidade do controle do sistema.

2.2.3 Inversor de capacitores flutuantes (*Flying Capacitor* - FC)

Figura 2.9 – Circuito equivalente de um inversor FC de 5 níveis.



Fonte: Do Autor.

A distribuição desigual de perdas e o desbalanceamento de tensão entre os capacitores de entrada do NPC motivou várias indústrias (LAVIEVILLE et al., 1998) (MEYNARD et al., 1998) e universidades (MEYNARD; FOCH, 1992) a pesquisarem o FC. Sua estrutura básica para um braço de um conversor de λ níveis é composta por $\lambda - 1$ capacitores de barramento C.C., $\lambda - 1$ células de interruptores, onde cada célula é composta por um par de transistores, e $\lambda - 2$ capacitores de grampeamento (BATSCHAUER, 2011).

A Tabela 2.3 mostra as combinações possíveis para gerar os níveis na saída.

Tabela 2.3 – Combinações de chaves para gerar os cinco níveis de tensão na saída do FC.

Valor de tensão na saída	Combinações de chaves							
	S1	S2	S3	S4	S5	S6	S7	S8
V_{cc}	1	1	1	1	0	0	0	0
$V_{cc}/2$	1	1	1	0	1	0	0	0
	1	1	0	1	0	1	0	0
	1	0	1	1	0	0	1	0
	0	1	1	1	0	0	0	1
0	1	1	0	0	1	1	0	0
	1	0	1	0	1	0	1	0
	0	1	0	1	0	1	0	1
	0	0	1	1	0	0	1	1
	0	1	1	0	1	0	0	1
	1	0	0	1	0	1	1	0
$-V_{cc}/2$	0	0	0	1	0	1	1	1
	0	0	1	0	1	0	1	1
	0	1	0	0	1	1	0	1
	1	0	0	0	1	1	1	0
$-V_{cc}$	0	0	0	0	1	1	1	1

Fonte: Do Autor.

- Vantagens do FC

- O FC compartilha de várias vantagens do NPC, como:

- * Reproduz a tensão de referência com melhor qualidade nas configurações de níveis maiores, numa relação inversa entre o número de níveis e a DHT, permitindo a redução ou até a eliminação dos filtros de saída (BATSCHAUER, 2011);
- * Redução das derivadas de tensão que são aplicadas na carga (BATSCHAUER, 2011), característica relevante para acionamento de motores, onde autores relatam casos de falhas nos motores devido a derivadas elevadas (PIRES, 2006);

- Pelo fato de não existir grampeamento do barramento c.c. e pela associação de capacitores em série (capacitores do barramento com os capacitores flutuantes), nessa topologia todos interruptores são grampeados na mesma tensão e, com a modulação correta, há uma distribuição de perdas praticamente igual entre os interruptores;
- Os interruptores comutam a uma frequência $\lambda - 1$ vezes menor que a frequência da saída;

- Esta maior quantidade de estados permite emprego de técnicas que equilibrem a tensão nos capacitores de barramento sem o aumento da distorção harmônica da tensão de saída (BATSCHAUER, 2011);
 - A energia armazenada nos capacitores de grampeamento auxilia durante uma falta momentânea da tensão de alimentação (BATSCHAUER, 2011).
- Desvantagens do FC
 - Antes de ser modulado, os capacitores de grampeamento precisam ser inicializados com uma certa tensão inicial (HOLMES; LIPO, 2003);
 - A manutenção da tensão dos capacitores de grampeamento nos valores de projeto exige um sistema de controle dedicado, principalmente em aplicações onde há transferência de potência ativa (MEYNARD et al., 1998);
 - A quantidade de capacitores de grampeamento cresce exponencialmente com o número de níveis sintetizado pelo conversor se forem utilizados capacitores com especificação de tensão igual a dos interruptores (BATSCHAUER, 2011);
 - O valor dos capacitores de grampeamento deve ser grande devido ao fato de terem grandes frações do barramento CC (HOLMES; LIPO, 2003);
 - Não é ideal para baixas frequências devido ao tamanho do capacitor de grampeamento ser inversamente proporcional a frequência de chaveamento (BRUCKNER; BERNET; GULDNER, 2005).

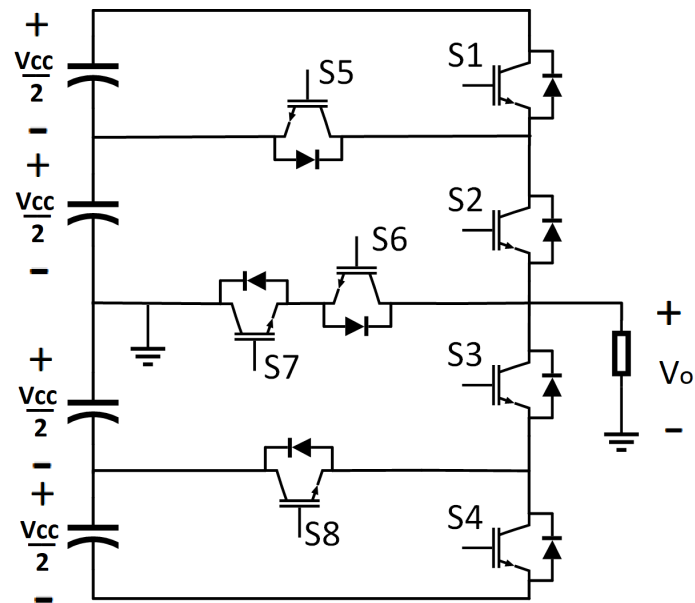
2.2.4 Inversor *T-Type*

Para conversores NPC com elevado número de níveis, o número de diodos de grampeamento aumenta a complexidade do circuito e diminui a eficiência do conversor.

O tópico de reduzir o número de semicondutores se tornou essencial para pesquisadores em conversores multiníveis (SALEM; ABIDO, 2018). Assim, o primeiro conversor *T-Type*, foi proposto em 2011 por Schweizer e Kolar (2011), eliminando os diodos de grampeamento e rearranjando o mesmo número de chaves do NPC para gerar os níveis de saída. De acordo com Salem e Abido (2018) o conversor *T-Type* de três níveis é mais eficiente, tem menos componentes e é menos complexo que o NPC de três níveis.

A Figura 2.10 mostra o circuito de um *T-Type* de 5 níveis e a Tabela 2.4 mostra as possíveis combinações de chaves para gerar os níveis de saída.

Figura 2.10 – Circuito da topologia *T-Type* na configuração de 5 níveis.



Fonte: Do Autor.

Tabela 2.4 – Possíveis combinações de chaves para gerar as saídas no *T-Type*.

Valor de tensão na saída	Combinações de chaves							
	S1	S2	S3	S4	S5	S6	S7	S8
V_{cc}	1	1	0	0	0	0	0	0
$V_{cc}/2$	0	1	0	0	1	0	0	0
0	0	0	0	0	0	1	1	0
$-V_{cc}/2$	0	0	1	0	0	0	0	1
$-V_{cc}$	0	0	1	1	0	0	0	0

Fonte: Do Autor.

- Vantagens do *T-Type*
 - Usa a mesma quantidade de chaves do NPC, para 3 e 5 níveis, e não utiliza os diodos de grampeamento, somente os diodos em paralelo com as chaves;
 - Maior eficiência que o NPC na versão de 3 níveis (SALEM; ABIDO, 2018).
- Desvantagens do *T-Type*

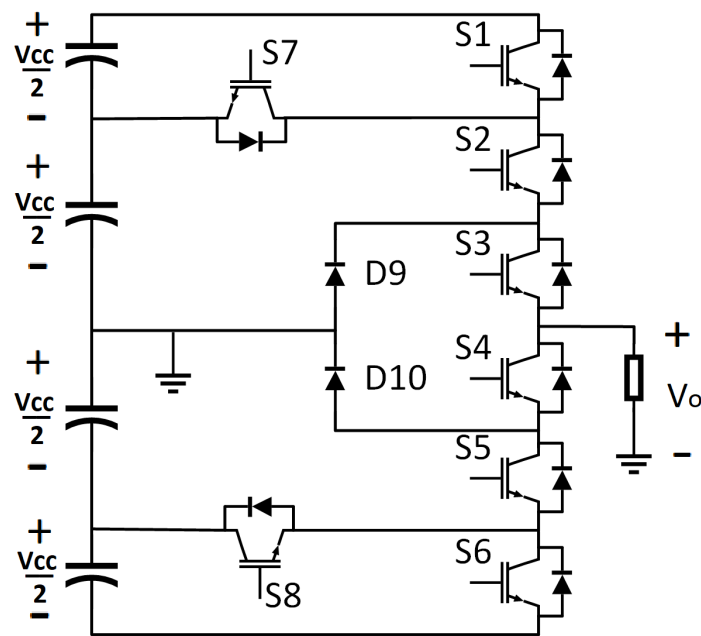
- Maior tensão de bloqueio nas chaves centrais;
- Maior perda nos interruptores centrais;
- Maior desequilíbrio de perdas que o NPC;
- Desequilíbrio no barramento C.C;
- Sem estados redundantes.

2.2.5 Inversor de Ponto Neutro Grampeado com número reduzido de componentes

Essa topologia foi proposta por Pan et al. (2004), com o objetivo de reduzir o número de semicondutores. É um inversor híbrido entre o NPC e o *T-Type* que tem um meio termo entre as vantagens e desvantagens dos dois. Tem menos componentes que o NPC e mais que o *T-Type*, porém tem componentes com uma tensão de bloqueio maior que o NPC e menor que o *T-Type*.

A Figura 2.11 mostra o circuito da topologia NPC com número reduzidos de componentes na configuração de cinco níveis.

Figura 2.11 – Inversor NPC com número reduzido de componentes na configuração de 5 níveis.



Fonte: Do Autor.

A Tabela 2.5 mostra as combinações possíveis de chaves para gerar os diferentes níveis de saída.

Tabela 2.5 – Possíveis combinações de chaves para gerar os cinco níveis na saída do NPC com número reduzido de componentes.

Valor de tensão na saída	Combinações de chaves							
	S1	S2	S3	S4	S5	S6	S7	S8
V_{cc}	1	1	1	0	0	0	0	0
$V_{cc}/2$	0	1	1	0	0	0	1	0
0	0	0	1	1	0	0	0	0
$-V_{cc}/2$	0	0	0	1	1	0	0	1
$-V_{cc}$	0	0	0	1	1	1	0	0

Fonte: Do Autor.

- Vantagens do NPC com número reduzido de componentes:
 - O mesmo número de chaves e 1/3 do número de diodos do NPC;
 - Menores correntes de recuperação reversas vindas dos diodos de grampeamento.
- Desvantagens do NPC com número reduzido de componentes:
 - Da mesma maneira do *T-Type* mas numa amplitude menor, há uma tensão de bloqueio maior e um desequilíbrio de perdas nos semicondutores centrais;
 - Desequilíbrio nos capacitores do barramento c.c.;
 - Sem estados redundantes;
 - Necessita de um circuito auxiliar para o controle das tensões do barramento c.c. alimentação múltipla.

2.3 MODULAÇÃO POR LARGURA DE PULSOS PARA CONVERSORES MULTINÍVEIS

A técnica de modulação por largura de pulsos é uma estratégia de comando de conversores multiníveis, afim de amplificar um sinal de referência que é comparado com um sinal portador (BATSCHAUER, 2011). Os sinais de comando são obtidos através da comparação do sinal de referência com uma portadora, que para o caso desse trabalho, a portadora sempre será uma onda triangular de 20 kHz e a referência uma onda senoidal de 60 Hz.

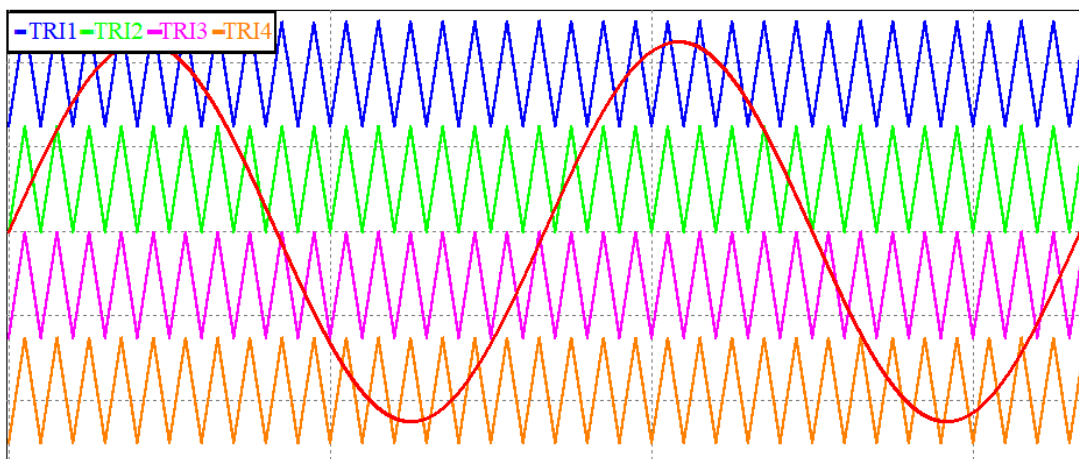
O número de portadoras necessárias é $\lambda - 1$, onde λ é o número de níveis obtidos na tensão de fase de saída do conversor (BATSCHAUER, 2011).

Muitos tipos de modulações PWM existem e a seguir serão discutidos os dois tipos de modulações usadas neste trabalho para os conversores apresentados.

2.3.1 Modulação de Largura de Pulso com Portadoras Dispostas em Fase (*Phase Disposition Pulse Width Modulation - PD-PWM*)

A modulação com portadoras dispostas em fase é uma modulação onde todos os semi-condutores são comutados em alta frequência. Geralmente são empregadas portadoras triangulares, as quais são dispostas em fase, com amplitudes iguais, diferindo apenas no seu valor médio (BATSCHAUER, 2011). Na Figura 2.12 é mostrado um exemplo de modulação com as portadoras dispostas em fase para um conversor multinível de 5 níveis.

Figura 2.12 – Exemplo de uma modulação PD.



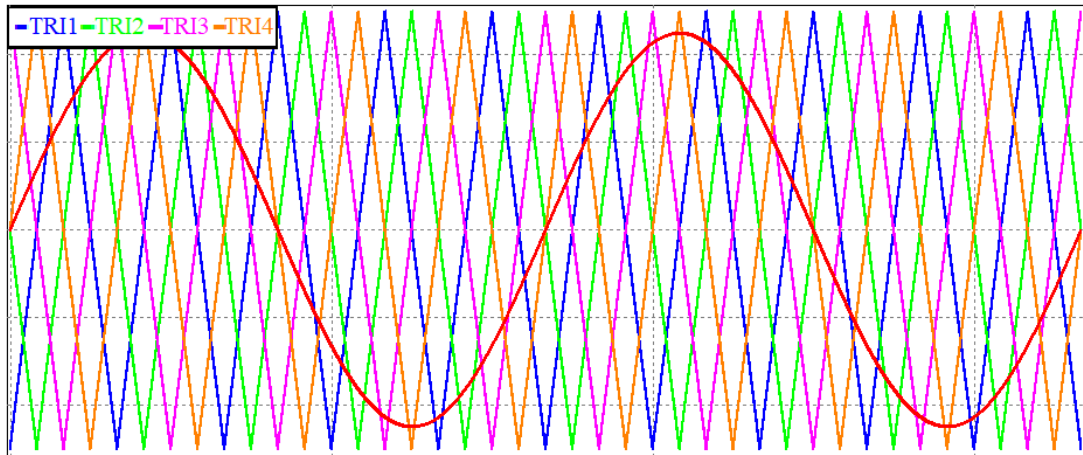
Fonte: Do Autor.

2.3.2 Modulação de Largura de Pulso com Portadoras com Deslocamento de Fase (*Phase Shifted Pulse Width Modulation - PS-PWM*)

De acordo com Batschauer (2011), a modulação com as portadoras com deslocamento de fase emprega $\lambda - 1$ portadoras, todas com a mesma amplitude e nível médio nulo. As portadoras são deslocadas entre si de $2\pi/(\lambda - 1)$. Nesta modulação os interruptores comutam durante todo tempo, não havendo intervalos de tempo nos quais os interruptores permanecem mais de um período bloqueados (ou conduzindo). Esta característica proporciona a mesma qualidade na tensão de saída que a modulação PD, com resultados semelhantes em termos de DHT. A filtragem da tensão de saída produzida com esta modulação se torna mais simples, pois as componentes harmônicas dominantes concentram-se em torno frequência $(\lambda - 1)f_{Port}$, elevando a ordem das componentes harmônica na tensão de saída. Em contrapartida o número de comutações é maior, elevando as perdas.

Um exemplo de modulação com as portadoras com deslocamento de fase é visualizado na Figura 2.13

Figura 2.13 – Exemplo de uma modulação PS.



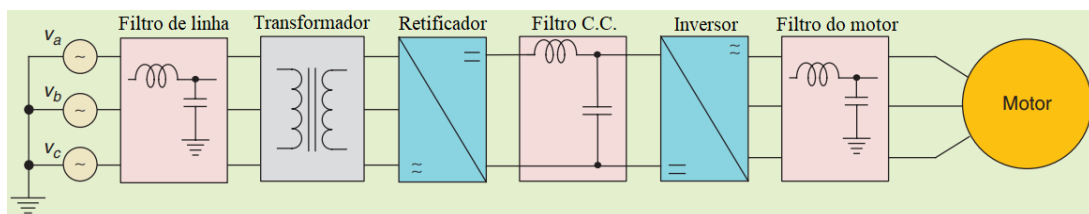
Fonte: Do Autor.

3 PROJETOS E SIMULAÇÕES DAS TOPOLOGIAS ANALISADAS

Esta seção contempla as simulações das topologias citadas no Capítulo 2, que são feitas no *software* PSIM, onde primeiramente é feita uma simulação com componentes ideais para projetar os componentes e, em seguida, é feita uma segunda simulação de perdas com os componentes projetados.

A Figura 3.1 apresenta um diagrama típico de um inversor de média tensão aplicado na indústria (ABU-RUB et al., 2016).

Figura 3.1 – Diagrama típico de um inversor de média tensão.



Fonte: Adaptado de (ABU-RUB et al., 2016).

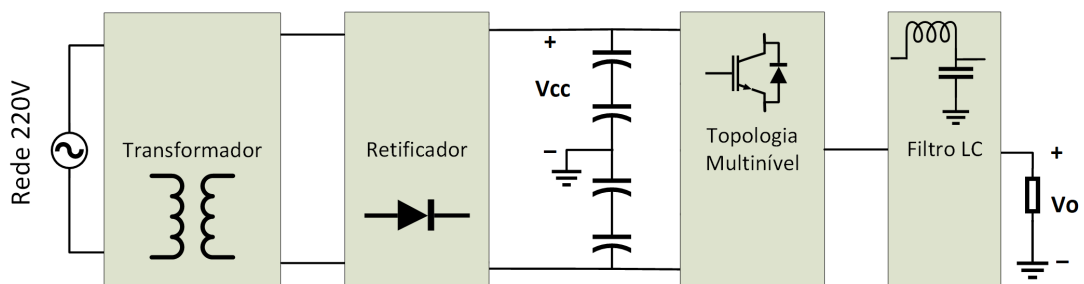
As simulações desse trabalho contam com algumas simplificações a partir da Figura 3.1:

- A entrada é monofásica 60 Hz e 220 V de valor eficaz de tensão sem filtro de linha;
- A entrada é conectada a um transformador e um retificador monofásico de onda completa com filtro capacitivo;
- O filtro capacitivo é composto de 4 capacitores para que haja a possibilidade de conexão com ponto médio no barramento c.c.;
- Se o inversor simulado tiver o problema do desequilíbrio do barramento c.c., cada capacitor do barramento é alimentado separadamente dos outros com um transformador de relação de espiras igual a 9/8 e um retificador de ponte completa;
- Se o inversor simulado não tiver o problema do desequilíbrio do barramento c.c., então o sistema todo tem uma única fonte de alimentação com um transformador de relação de espiras igual a 9/2 e um único retificador de ponte completa;

- A saída é uma onda senoidal de 60 Hz de frequência e 440 V de valor eficaz de tensão e com carga puramente resistiva de 4,5 kW, pois para grandes motores é preferível que o fator de potência seja próximo de 1 porque uma pequena mudança no fator de potência corresponde a um grande volume de energia reativa.;
- A saída contém um filtro LC com frequência de corte de 2 kHz.

A Figura 3.2 mostra um diagrama de como são os circuitos simulados nesse capítulo.

Figura 3.2 – Diagrama simplificado dos circuitos simulados.



Fonte: Do Autor.

A Tabela 3.1 mostra as especificações do projeto necessárias para os cálculos apresentados a seguir.

Tabela 3.1 – Especificações para o projeto.

Especificação	Valor	Unidade
f_s	20	kHz
P	4,5	kW
f_c	2	kHz
f_{rede}	60	Hz
$V_{rede.rms}$	220	V
N_s/N_p	9/2	
V_{cc}	700	V
$V_{o.rms}$	440	V
ΔI_o	0,25	

Fonte: Do autor.

3.1 CÁLCULOS DA CARGA, ÍNDICE DE MODULAÇÃO, FILTRO LC E DO FILTRO CAPACITIVO DO RETIFICADOR

3.1.1 Cálculo da resistência da carga

A carga é de 4,5 kW puramente resistiva. A resistência é então obtida a partir da Equação 3.1.

$$P = \frac{V_{o.rms}^2}{R} \quad (3.1)$$

Isolando a resistência em 3.1 e substituindo os valores, é obtido:

$$R = \frac{V_{o.rms}^2}{P} = \frac{440^2}{4500} = 43 \, \Omega \quad (3.2)$$

3.1.2 Cálculo do índice de modulação

O valor eficaz da tensão na carga de um inversor multinível é metade do valor eficaz da tensão da entrada pelo índice de modulação, como visto.

$$V_{o.rms} = \frac{V_{rede.rms} \cdot \frac{N_s}{N_p} \cdot m}{2} \quad (3.3)$$

Isolando o índice de modulação da Equação 3.3 e substituindo os valores, é obtido o valor do índice de modulação, dado por:

$$m = \frac{V_{o.rms} \cdot 2}{V_{rede.rms} \cdot \frac{N_s}{N_p}} = \frac{440 \cdot 2}{220 \cdot 4,5} = 0,889 \quad (3.4)$$

3.1.3 Cálculo do filtro LC

Para o cálculo do filtro LC, a indutância é obtida da Equação 3.5, sendo a ondulação de tensão do indutor. Para isso é necessário obter a variação da corrente na carga, a variação do tempo e a variação da tensão em cima do indutor. A Equação 3.12 é a fórmula da frequência de corte de um filtro LC e através dela é calculado o valor do capacitor.

$$\Delta V_L = L \cdot \frac{\Delta I_o}{\Delta t} \quad (3.5)$$

O valor eficaz da corrente na carga é obtido pela lei de Ohm:

$$I_{o.rms} = \frac{V_{o.rms}}{R} = \frac{440}{43} = 10,233 \text{ A} \quad (3.6)$$

A variação da corrente na carga é 25 % do valor de pico da corrente na carga.

$$\Delta I_o = 0,25 \cdot I_{o.rms} \cdot \sqrt{2} = 0,25 \cdot 10,233 \cdot \sqrt{2} = 3,618 \text{ A} \quad (3.7)$$

A variação de tensão no indutor é dada pela diferença entre dois níveis.

$$\Delta V_L = \frac{V_{rede.rms} \cdot \frac{N_s}{N_p}}{4} = \frac{V_{cc}}{2} = 700/2 = 350 \text{ V} \quad (3.8)$$

A variação no tempo é dada pelo o período de chaveamento, que é o tempo de troca entre dois níveis.

$$\Delta t = \frac{1}{f_s} = 50 \mu s \quad (3.9)$$

Pela Lei de Faraday, a diferença de potencial no indutor é:

$$\Delta V_L = L \cdot \frac{\Delta I_L}{\Delta t} = L \cdot \frac{\Delta I_o}{\Delta t} \quad (3.10)$$

Assim, isolando a indutância e substituindo os valores, é obtido o valor da indutância.

$$L = \frac{\Delta V_L \cdot \Delta t}{\Delta I_o} = \frac{350 \cdot 50\mu}{3,618} = 4,8 \text{ mH} \quad (3.11)$$

A equação da frequência de corte de um filtro LC é.

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (3.12)$$

Assim, isolando C da equação 3.12 e substituindo os valores, é calculado o valor da capacitância.

$$C = \frac{1}{L \cdot (f_c \cdot 2\pi)^2} = \frac{1}{0,0048 \cdot (2000 \cdot 2\pi)^2} = 1,3 \mu F \quad (3.13)$$

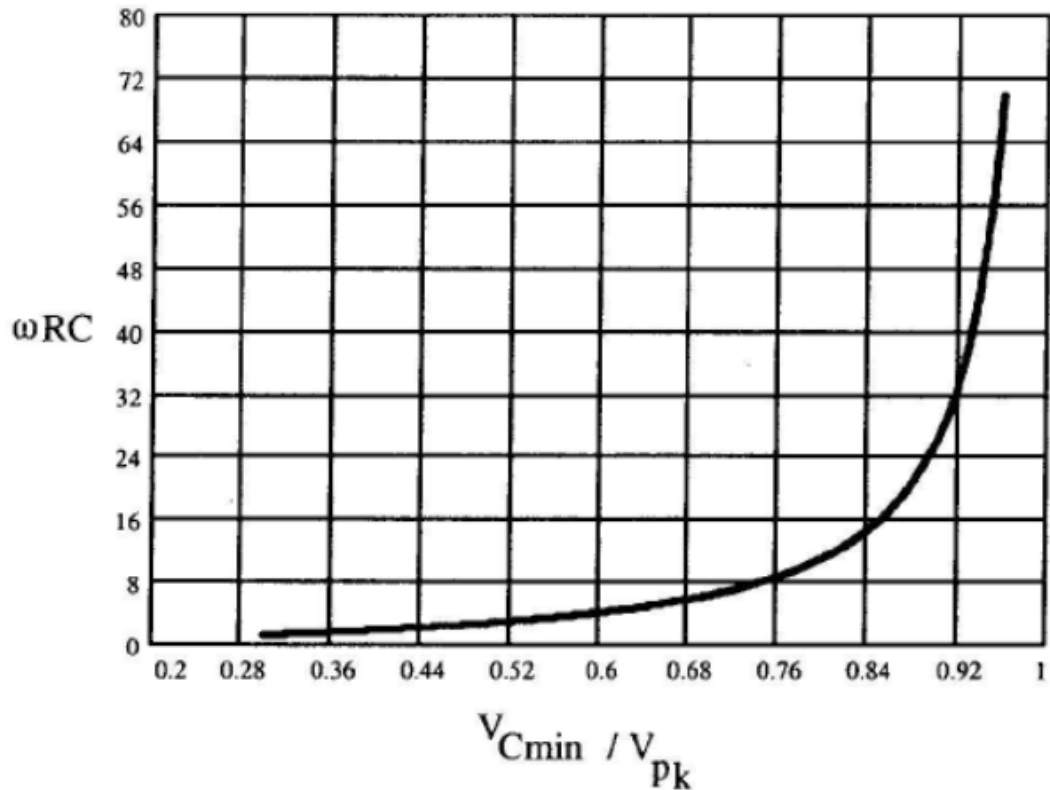
3.1.4 Cálculo do filtro capacitivo do retificador

Para o cálculo do filtro capacitivo, que é o barramento c.c., é utilizado o ábaco da página 261 do livro Eletrônica de Potência de Ivo Barbi (BARBI, 2006).

Como V_{Cmin}/V_{Pk} é a variação de tensão no filtro capacitivo. Considerando uma variação de tensão de 10 %, para o ábaco da Figura 3.3 é obtido:

$$\omega RC = 28 \Omega.F.rad/s \quad (3.14)$$

Figura 3.3 – Ábaco para obter ωRC a partir da variação de tensão do filtro capacitivo.



Fonte: Retirado de (BARBI, 2006)

ω é a frequência angular da rede e:

$$\omega = 2\pi f_{rede} = 2\pi \cdot 60 = 376,991 \text{ rad/s} \quad (3.15)$$

Isolando C na Equação 3.14 e substituindo os valores obtidos anteriormente, é obtido o valor da capacitância do filtro capacitivo.

$$C_{filtro} = \frac{\omega RC}{\omega_{rede} \cdot R} = \frac{28}{376,991 \cdot 43} = 1,727 \text{ mF} \quad (3.16)$$

Logo, para uma variação de tensão de 10%, é escolhido um valor comercial de capacitância de 1,8 mF.

As topologias com o problema do desequilíbrio no barramento usam quatro capacitores de 1,8 mF em série no barramento com alimentação única retificada para cada capacitor, e nas topologias com o barramento equilibrado são dois capacitores de 3,6 mF.

3.2 CÁLCULO DE PERDAS DO PSIM

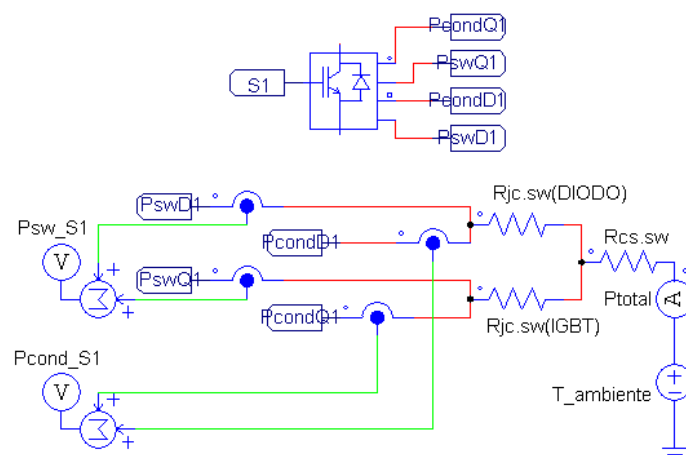
Para obter as perdas de interruptores e diodos é usado o modelo térmico do PSIM e é usado o material de apoio (POWERSIM, 2007).

3.2.1 Modelo de perdas para IGBTs

O modelo térmico do IGBT pode ser visto na Figura 3.4. O modelo gera 4 sinais de corrente a esquerda do modelo, os sinais são respectivamente de cima para baixo, perdas de comutação e condução da chave e perdas de comutação e condução do diodo anti-paralelo. Esses sinais de corrente precisam ser processados por um circuito térmico, com resistências térmicas (do IGBT e do diodo anti-paralelo) que são obtidas na tabela de Características Térmicas do *datasheet* do componente, e fontes de tensão com o valor da temperatura ambiente (que nesse trabalho é considerado 45 graus Celcius). Um amperímetro é usado para ler os valores das perdas totais, para juntar as perdas do modelo e separar em perdas de comutação e condução é usado um sensor de corrente e um bloco somador, então as perdas de comutação são subtraídas das perdas totais e, assim, são obtidas as perdas de condução.

A Figura 3.4 mostra o modelo térmico da chave e o circuito térmico para a obtenção dos resultados de perdas.

Figura 3.4 – Circuito térmico para obter perdas do modelo térmico de uma chave no PSIM.



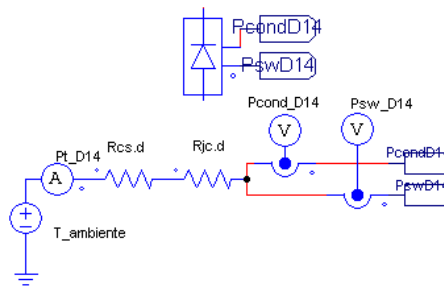
Fonte: Do Autor.

3.2.2 Modelo de perdas para diodos

O modelo térmico do diodo é análogo ao modelo do diodo anti-paralelo do IGBT.

A Figura 3.5 mostra o modelo térmico do diodo e o circuito térmico para a obtenção dos resultados de perdas.

Figura 3.5 – Circuito térmico para obter perdas do modelo térmico de um diodo no PSIM.



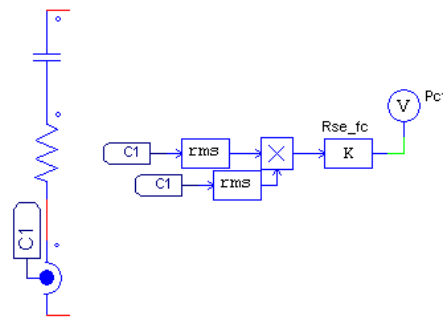
Fonte: Do Autor.

3.2.3 Modelo de perdas para capacitores

Para obter as perdas nos capacitores, é considerado o modelo de uma capacitância em série com a resistência do capacitor, então as correntes dos capacitores são lidas por um sensor de corrente de ganho unitário e processadas por blocos matemáticos para gerar a Equação 3.17. A Figura 3.6 mostra o modelo do capacitor e como é formada a lógica com os blocos matemáticos para obter as perdas de um capacitor.

$$P_{capacitor} = R_{SE} * I_{RMS}^2 \quad (3.17)$$

Figura 3.6 – Circuito para obter as perdas de um capacitor no PSIM.



Fonte: Do Autor.

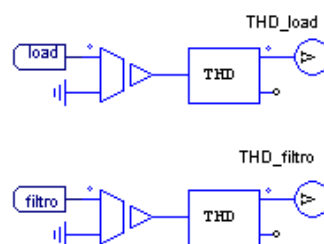
3.3 SIMULAÇÕES DAS TOPOLOGIAS NO *SOFTWARE* PSIM

Essa seção tem como objetivo demonstrar as simulações das topologias citadas no Capítulo 2 nas condições citadas na seção anterior. Primeiramente é feita uma simulação mais idealizada sem considerar as perdas dos semicondutores e dos capacitores para retirar as formas de ondas ideais dos componentes e então projetar os mesmos para fazer outra simulação, considerando todas as perdas dos elementos de circuitos analisados e assim ter uma comparação quantitativa de perdas e do número real de elementos de circuitos entre elas.

Para o cálculo de perdas de todas topologias é considerado somente os componentes da topologia, sendo desconsideradas as perdas do barramento CC e do filtro.

A distorção harmônica total é mensurada no filtro e na carga considerando a frequência fundamental de 60 Hz. A Figura 3.7 mostra como é mensurada a DHT no PSIM, sendo usado um sensor de tensão nos pontos medidos e processados por um bloco matemático que realiza todo o cálculo.

Figura 3.7 – Circuito demonstrando como é medido a DHT no PSIM.



Fonte: Do Autor.

3.3.1 Simulação do conversor NPC

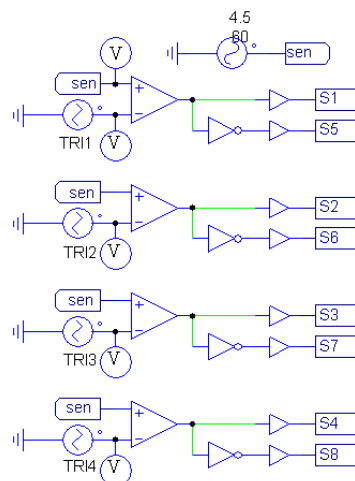
A Figura 3.8 mostra o circuito lógico de comando e a combinação usada para comandar as chaves numa modulação PD-PWM. A Figura 3.9 mostra o circuito de potência da topologia simulada, onde está indicado o nome dos componentes para a interpretação das formas de onda mostradas a seguir.

Pelo fato de ter conexão em cada nível do barramento CC, a topologia NPC tem a tensão dos capacitores do barramento desbalanceada. Assim, ela é feita com alimentação separada para cada capacitor para manter suas tensões equilibradas, como visto na Figura 3.9.

Todas as topologias dessa seção que tem o problema do desbalanceamento, tem alimentação única para cada capacitor, e as topologias que não tem esse problema, tem alimentação única para todo o barramento.

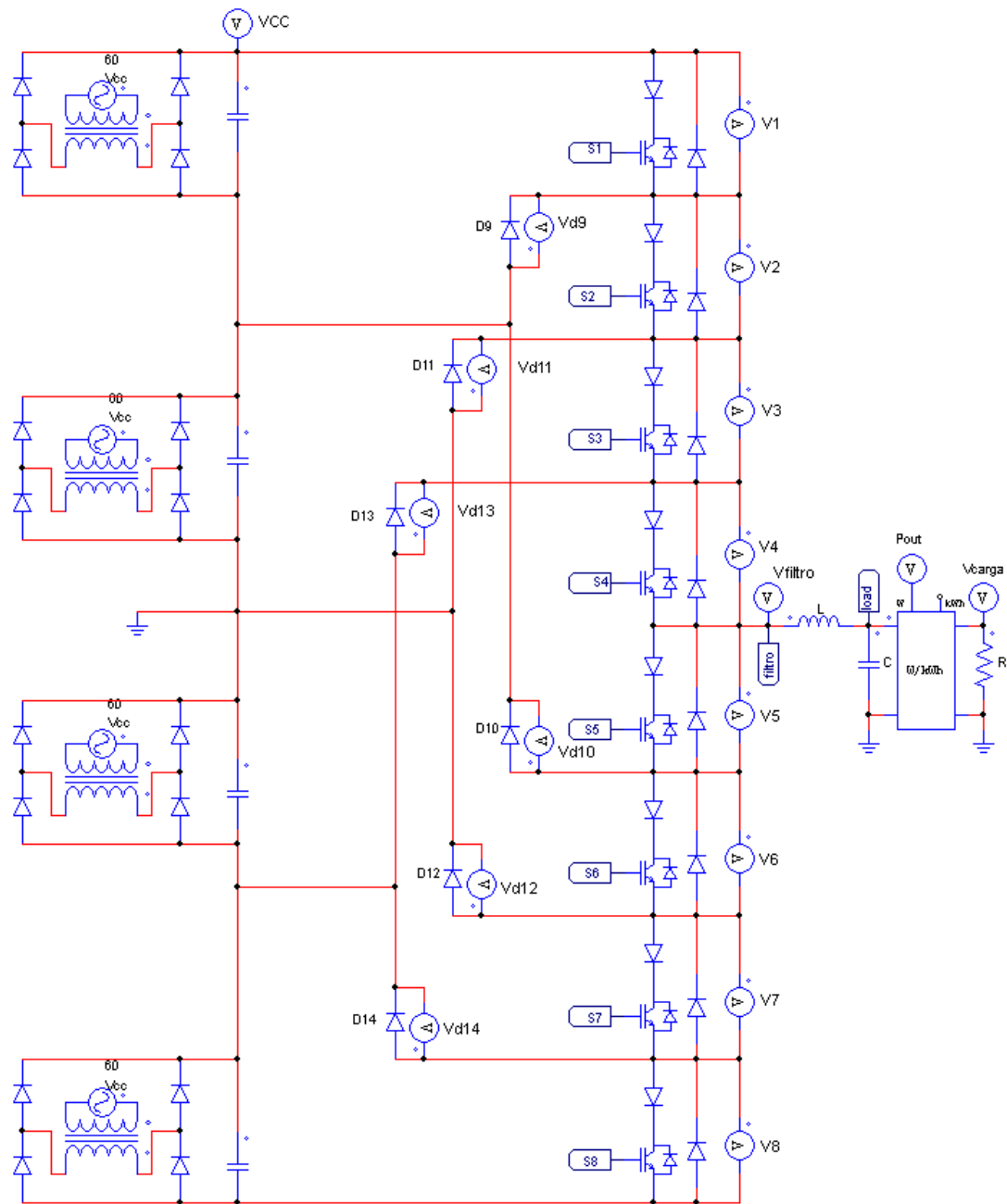
Para as medições de tensão e corrente nas simulações a seguir, todo componente tem um voltímetro em paralelo para a medição de tensão. Para medir a corrente, é setado o *flag* de corrente no componente. Para separar as correntes do IGBT e do diodo antiparalelo do seu encapsulamento, é colocado um diodo em série com o IGBT e outro diodo em antiparalelo, assim com o *flag* setado nesses dois diodos, é possível separar as formas de ondas das correntes.

Figura 3.8 – Circuito de comando do NPC.



Fonte: Do Autor.

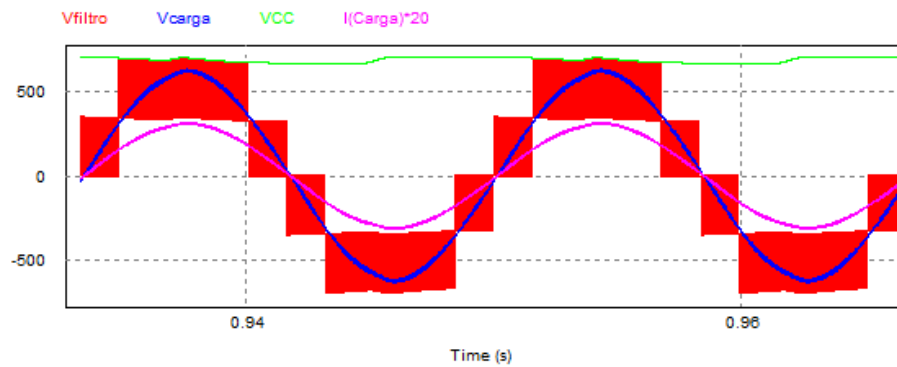
Figura 3.9 – Circuito de potência do NPC.



Fonte: Do Autor.

A Figura 3.10 apresenta em verde a tensão de barramento, em vermelho a tensão no filtro, e em rosa a corrente na carga multiplicada por 20 para melhor visualização.

Figura 3.10 – Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor NPC de 5 níveis.



Fonte: Do Autor.

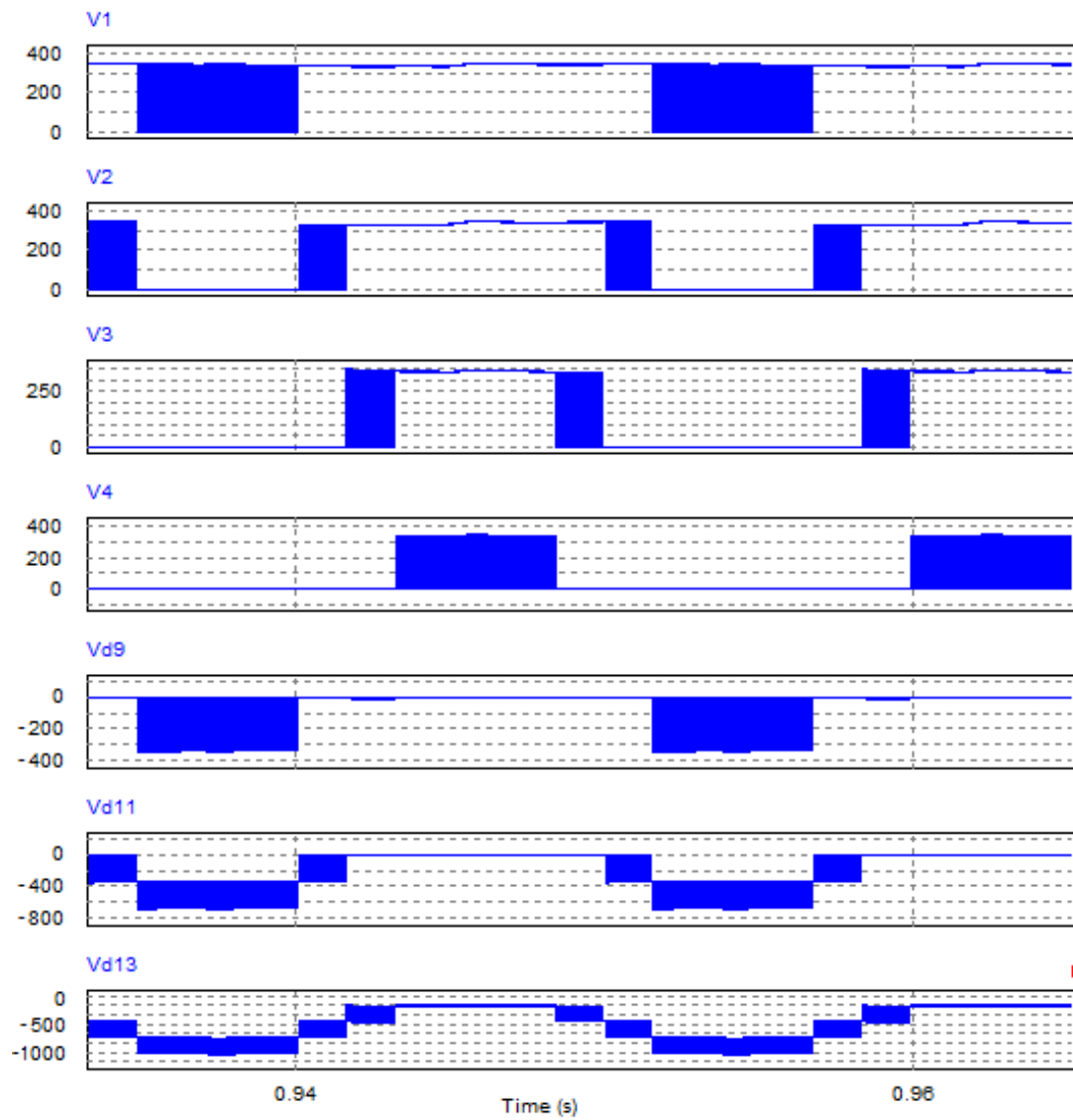
A seguir é mostrado as formas de onda dos componentes, onde algumas não serão mostradas pois são semelhantes a forma de onda de outro componente devido à simetria da topologia. A Tabela 3.2 mostra quais componentes tem sua forma de onda semelhante.

Tabela 3.2 – Componentes com formas de onda simétricas do NPC, dos quais somente um é apresentado.

Mostrada	Semelhante
S1	S8
S2	S7
S3	S6
S4	S5
D9	D14
D11	D12
D13	D10

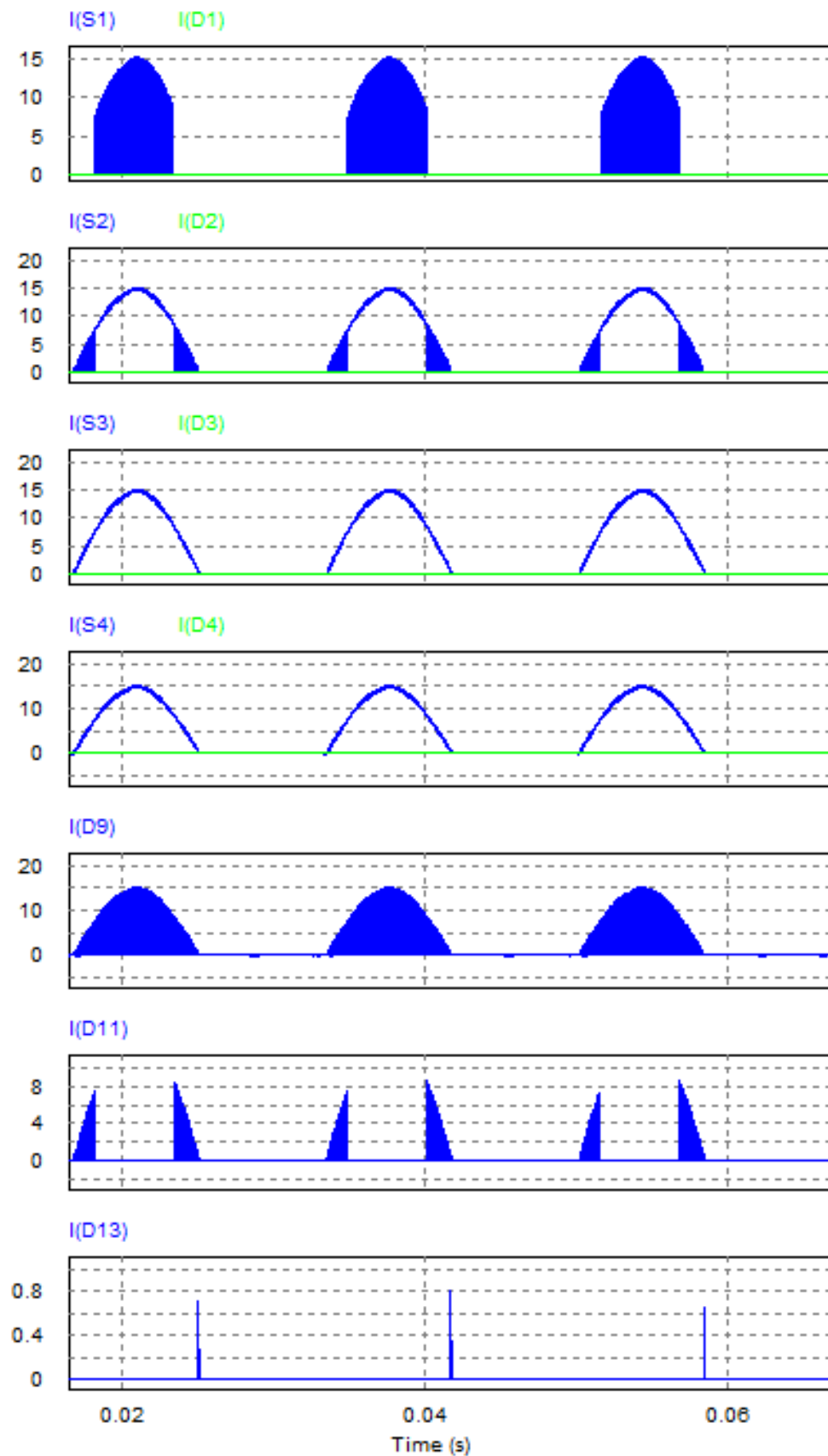
Fonte: Do Autor.

Figura 3.11 – Tensões nos semicondutores do NPC.



Fonte: Do Autor.

Figura 3.12 – Formas de onda de corrente nos interruptores do NPC.



Fonte: Do Autor.

Com as formas de onda é possível dimensionar os componentes para fazer a simulação térmica e obter as perdas e a eficiência do conversor. A escolha é feita visando aumentar, o máximo possível, o número de componentes iguais para que em um projeto seja reduzido o a variedade de componentes em um estoque.

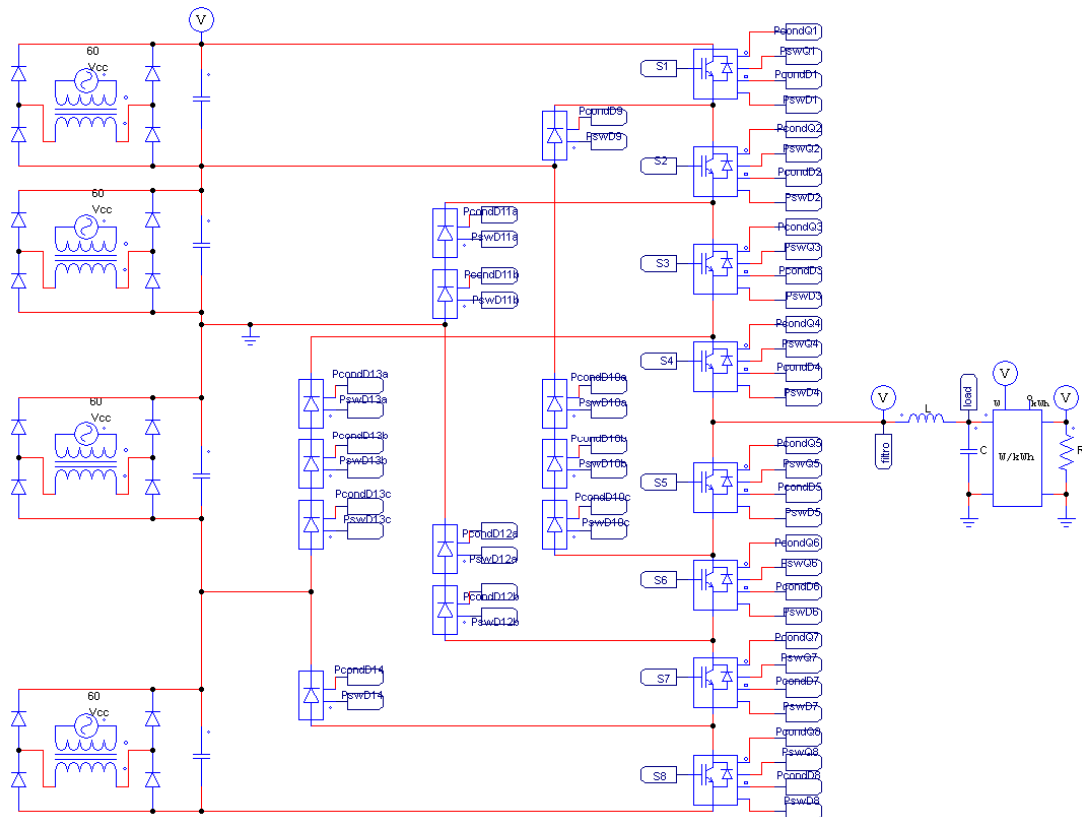
Como a grande maioria das aplicações são acionamentos de grandes máquinas, há o problema recorrente de ressonância nas chaves (ABU-RUB et al., 2016). Apesar do valor máximo de tensão nas chaves ser $V_{cc}/2 = 350\text{ V}$, então foi escolhido um interruptor e um diodo de 600 V. A corrente máxima do interruptor foi escolhida para que na pior condição (a mais quente) de corrente repetitiva no *datasheet* fosse de 2 a 3 vezes a dos semicondutores. Também foi considerado que a chave e o diodo pudessem trabalhar na faixa de 20 kHz. Atualmente muitos dos gráficos necessários para compor o modelo térmico do PSIM são dados no *datasheet* com o eixo x com a derivada da corrente e não só a corrente, e esse foi o fato que mais limitou a escolha de todos componentes das topologias deste trabalho, assim, alguns componentes estão mais sobredimensionados que o desejado. Considerando estes fatores, é escolhido o interruptor IRGP50B60PD1 da Internacional Rectifier de 600 V e 33 A e o diodo VS-APH3006-N3 da Vishay de 600 V e 30 A.

Pelo fato da carga ser puramente resistiva, a corrente está em fase com a tensão e, assim, alguns componentes conduzem muita corrente e outros não conduzem. Porém, se a carga fosse indutiva, a corrente estaria defasada com a tensão e assim, os componentes que mais conduzem e os que menos conduzem podem ser outros. Logo, todos componentes são dimensionados para o pior caso de corrente para que assim, as topologias acionem diversos tipos de carga.

Onde há diodos com uma tensão de bloqueio proporcional a um número inteiro da tensão de bloqueio da maioria dos diodos, como acontece no NPC, são utilizados diodos em série para manter o número máximo de componentes iguais.

A Figura 3.13 mostra o circuito para mensurar os resultados de perdas dos componentes do NPC e a Figura 3.14 mostra os resultados finais obtidos com as simulações do NPC.

Figura 3.13 – Circuito para simulação de perdas do NPC.



Fonte: Do Autor.

Figura 3.14 – Tabela com os valores de tensão, corrente e perdas dos componentes do NPC, onde as perdas que compõem duas linhas são a soma das duas.

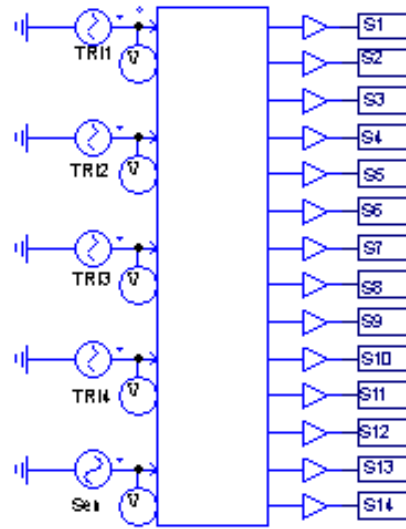
	NPC			Eficiência = 98,64%		
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	15,14	5,44	349,00	2,26	3,31	5,57
D1	0,00	0,00	349,00			
S2	15,14	7,27	349,00	0,98	6,29	7,27
D2	0,00	0,00	349,00			
S3	15,14	7,34	349,00	0,88	6,50	7,38
D3	0,00	0,00	349,00			
S4	15,14	7,34	349,00	1,46	6,50	7,96
D4	15,14	7,05	349,00			
D9	15,14	4,82	349,00	1,87	0,00	1,87
D11	8,50	1,03	697,00	0,43	0,00	0,43
D13	0,80	8,0m	1045,00	0,00	0,00	0,00

Fonte: Do Autor.

3.3.2 Simulação do conversor ANPC

A Figura 3.15 mostra o circuito de comando do ANPC onde é usado um comando digital com um bloco C simplificado com 5 entradas e 14 saídas para comandar os interruptores numa modulação PD. Nessa modulação são utilizados os estados de condução onde o menor número de interruptores conduza para cada nível da saída.

Figura 3.15 – Circuito de comando do ANPC.



Fonte: Do Autor.

A Figura 3.16 mostra o código utilizado para comandar os interruptores do ANPC. As entradas x1, x2, x3 e x4 são as triangulares 1, 2, 3 e 4 respectivamente e x5 é a senoide de referência. As saídas y1, y2, y3... y14 são as chaves S1, S2, S3... S14 respectivamente.

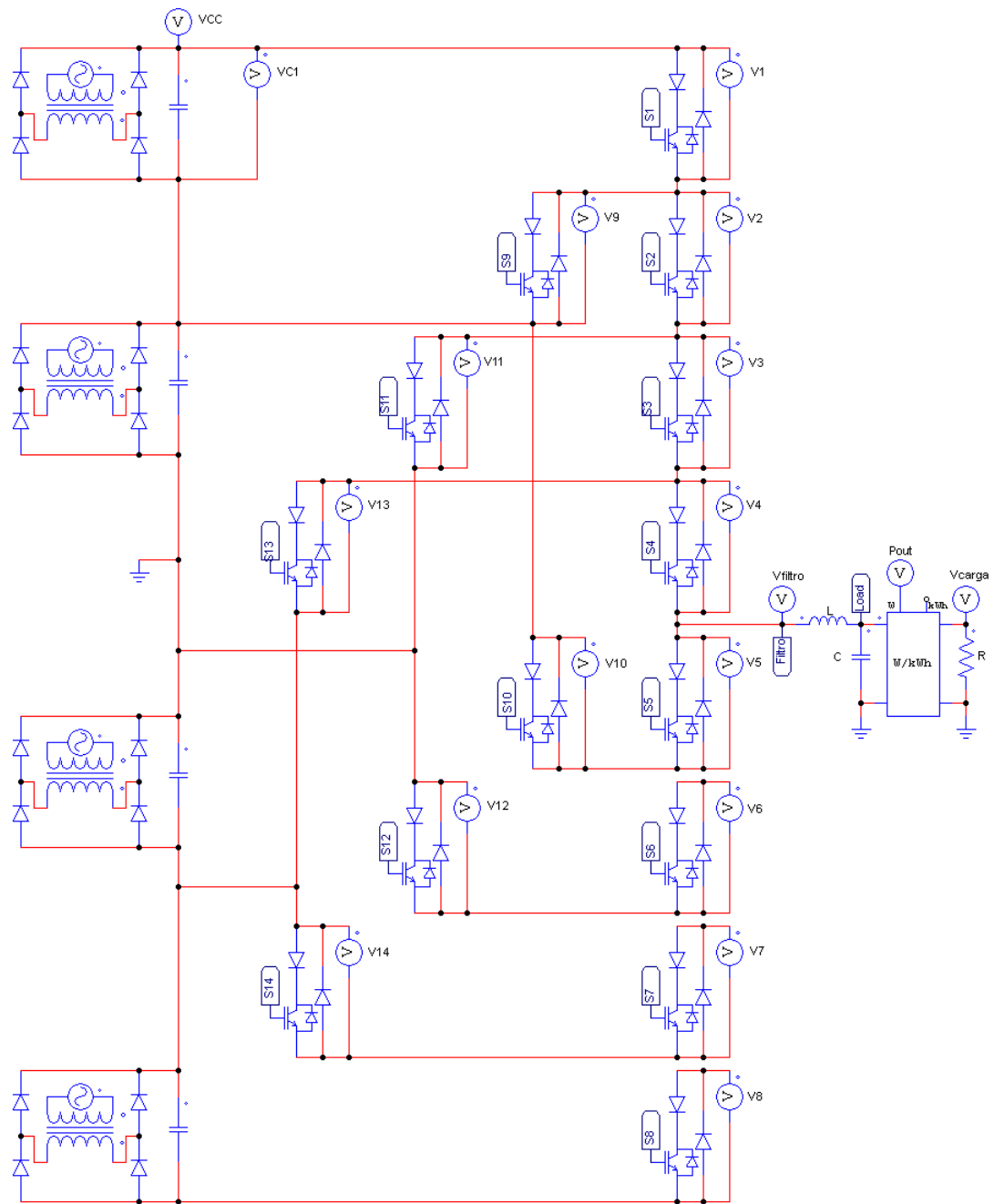
Figura 3.16 – Código usado no comando do ANPC.

<pre> if (x5 > x1){ y1 = 1; y2 = 1; y3 = 1; y4 = 1; y5 = 0; y6 = 0; y7 = 0; y8 = 0; y9 = 0; y10 = 0; y11 = 0; y12 = 0; y13 = 0; y14 = 0; } </pre>	<pre> if (x5 < x2 && x5 > x3 && x5 > 0){ y1 = 0; y2 = 0; y3 = 1; y4 = 1; y5 = 0; y6 = 0; y7 = 0; y8 = 0; y9 = 0; y10 = 0; y11 = 1; y12 = 0; y13 = 0; y14 = 0; } </pre>	<pre> if (x5 < x3 && x5 > x4){ y1 = 0; y2 = 0; y3 = 0; y4 = 1; y5 = 0; y6 = 0; y7 = 0; y8 = 0; y9 = 0; y10 = 0; y11 = 0; y12 = 0; y13 = 1; y14 = 0; } </pre>
<pre> if (x5 > x2 && x5 < x1){ y1 = 0; y2 = 0; y3 = 0; y4 = 0; y5 = 1; y6 = 0; y7 = 0; y8 = 0; y9 = 0; y10 = 1; y11 = 0; y12 = 0; y13 = 0; y14 = 0; } </pre>	<pre> if (x5 < x2 && x5 > x3 && x5 < 0){ y1 = 0; y2 = 0; y3 = 0; y4 = 0; y5 = 1; y6 = 1; y7 = 0; y8 = 0; y9 = 0; y10 = 0; y11 = 0; y12 = 1; y13 = 0; y14 = 0; } </pre>	<pre> if (x5 < x4){ y1 = 0; y2 = 0; y3 = 0; y4 = 0; y5 = 1; y6 = 1; y7 = 1; y8 = 1; y9 = 0; y10 = 0; y11 = 0; y12 = 0; y13 = 0; y14 = 0; } </pre>

Fonte: Do Autor.

A Figura 3.17 mostra o circuito de potência da topologia simulada, onde está indicado o nome dos componentes para a interpretação das formas de onda mostradas a seguir.

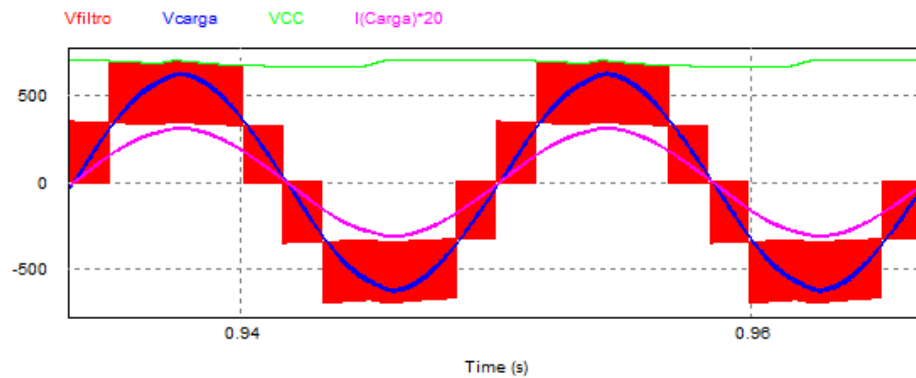
Figura 3.17 – Circuito de potência do ANPC.



Fonte: Do Autor.

A Figura 3.18 apresenta em verde a tensão de barramento, em vermelho a tensão no filtro, e em azul claro a corrente na carga multiplicada por 20 para melhor visualização.

Figura 3.18 – Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor ANPC de 5 níveis.



Fonte: Do Autor

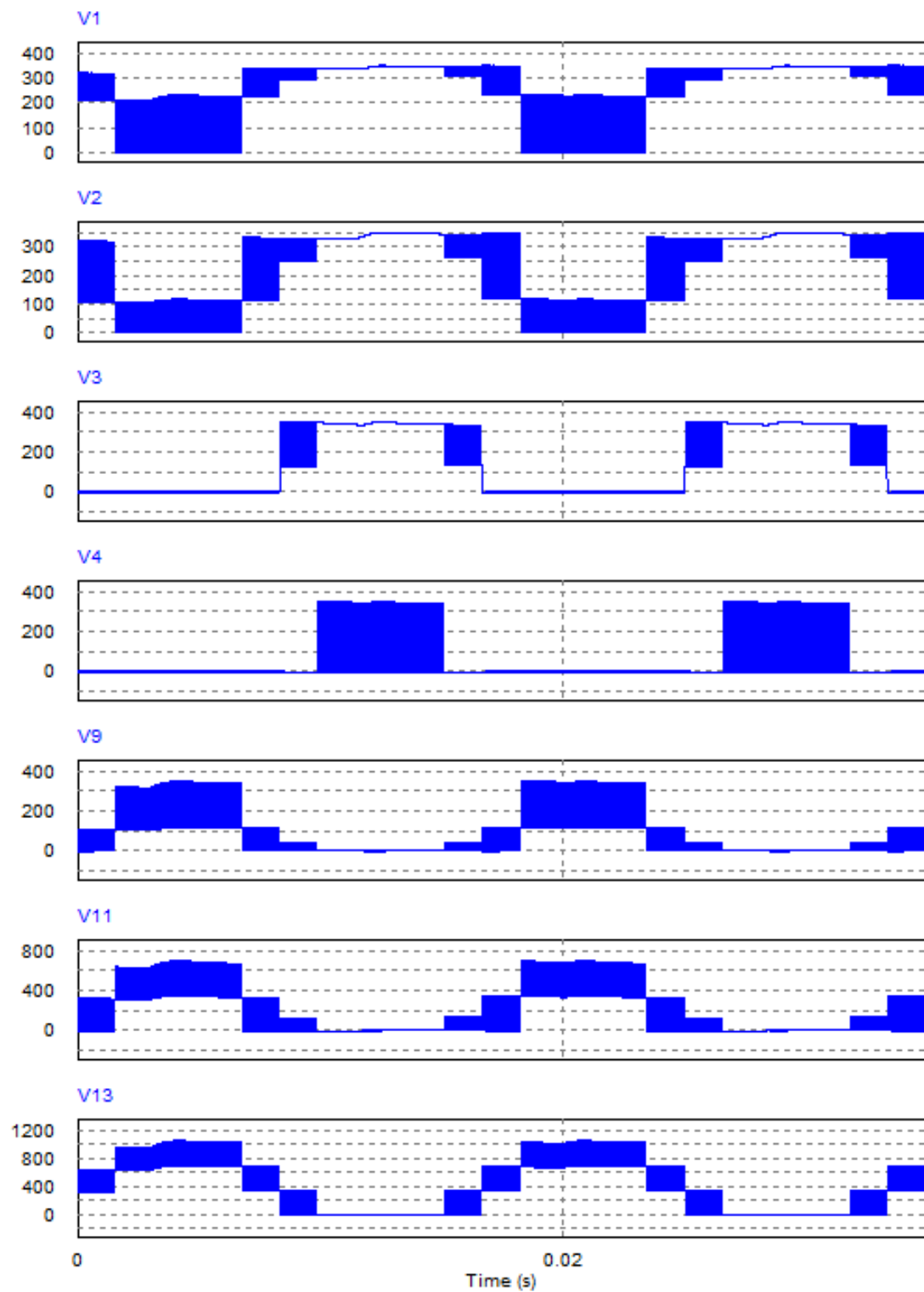
A Tabela 3.3 mostra quais formas de ondas são simétricas e assim só uma delas é apresentada.

Tabela 3.3 – Componentes com formas de onda simétricas do ANPC, das quais somente um é apresentado.

Mostrada	Semelhante
S1	S8
S2	S7
S3	S6
S4	S5
S9	S14
S11	S12
S13	S10

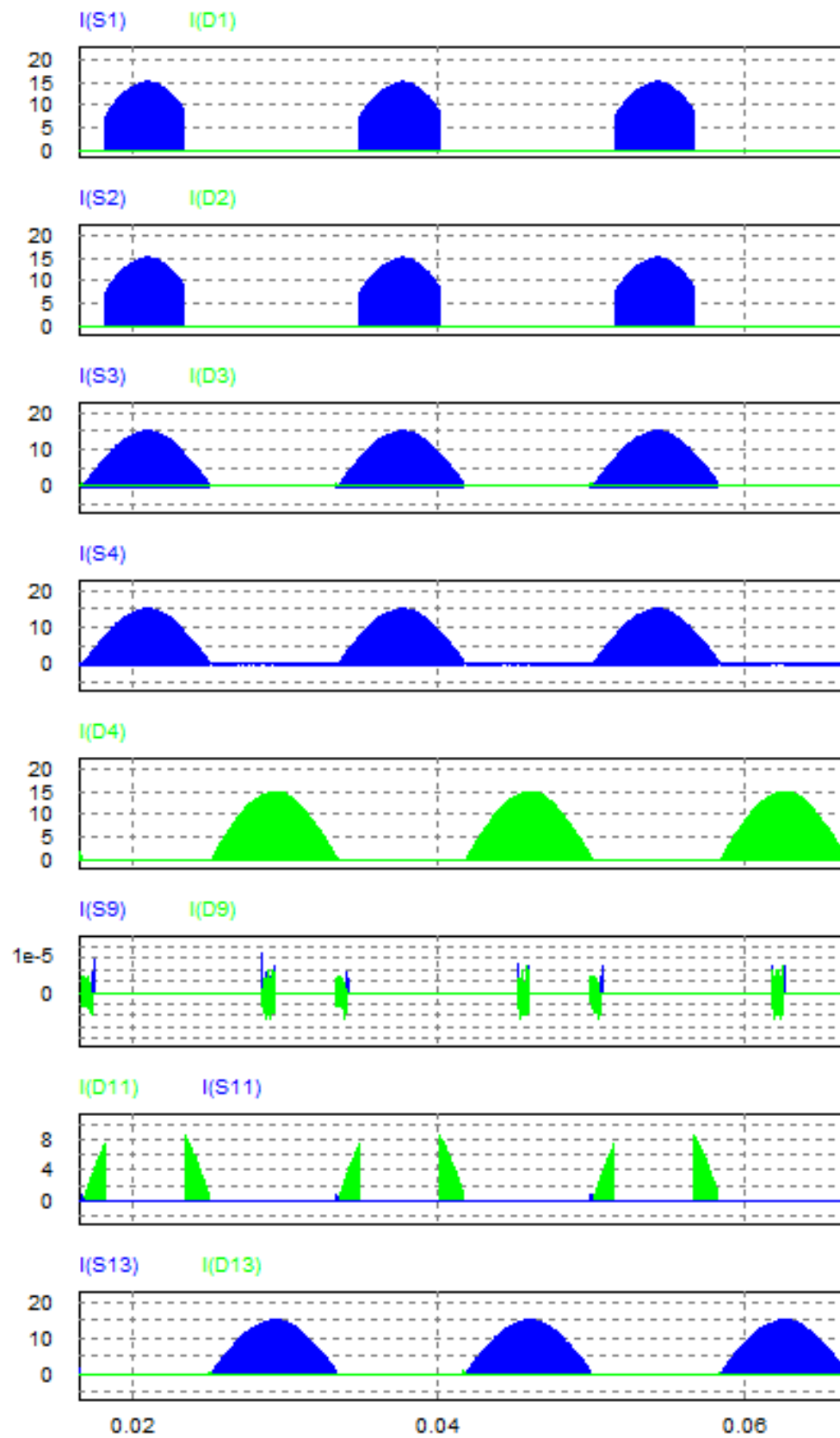
Fonte: Do Autor.

Figura 3.19 – Tensões nos semicondutores internos do ANPC.



Fonte: Do Autor.

Figura 3.20 – Correntes nos semicondutores do ANPC.

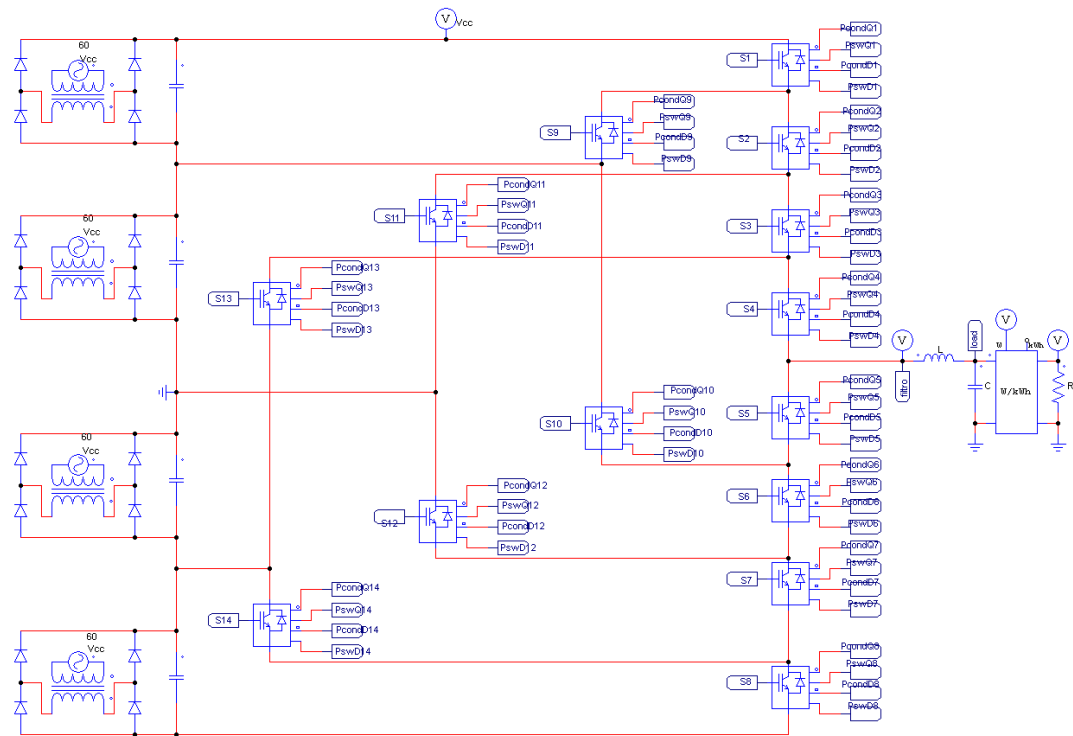


Fonte: Do Autor.

Após a análise das formas de onda, é verificado que o mesmo caso do NPC se aplica para o ANPC, tanto em valor máximo de tensão como em corrente para os componentes, porém não há necessidade de associação em série de interruptores e sim é escolhido interruptores de tensão de bloqueio maior e seguindo a mesma proporção dos interruptores de 600 V. Então para os interruptores 11 e 12, que tem 700 V de valor máximo de tensão, é usado o interruptor FGL35N120FTD-D da Fairchild Semiconductors de 1200 V e 35 A a 100 graus Celcius. E para os interruptores 13 e 10, que tem 1050 V de valor máximo de tensão, é escolhido o interruptor RGC80TSX8R da Rohm Semiconductor, com 1800 V de tensão máxima de bloqueio e 40 A a 100 graus Celcius.

A Figura 3.21 mostra o circuito para mensurar os resultados de perdas dos componentes do NPC e a Figura 3.22 mostra os resultados finais obtidos com as simulações do NPC.

Figura 3.21 – Circuito para simulação de perdas do ANPC.



Fonte: Do Autor.

Figura 3.22 – Tabela com os valores de tensão, corrente e perdas dos componentes do ANPC, onde as perdas que compõem duas linhas são a soma das duas.

	ANPC			Eficiência = 98,91%		
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	15,14	5,44	349,00	1,52	3,31	4,83
D1	0,00	0,00				
S2	15,14	5,44	349,00	0,77	3,30	4,07
D2	0,00	0,00				
S3	15,14	5,54	349,00	0,00	3,50	3,50
D3	0,00	0,05				
S4	15,14	5,54	349,00	0,00	6,87	6,87
D4	15,14	4,82				
S9	0,00	0,00	349,00	0,00	0,00	0,00
D9	0,00	0,00				
S11	8,52	0,05	697,00	0,25	0,37	0,61
D11	0,00	1,04				
S13	4,82	4,82	1045,00	0,90	3,62	4,52
D13	0,00	0,00				

Fonte: Do Autor.

3.3.3 FC

Para os cálculos dos capacitores foi usado o método proposto em Bressan (2019). Com os valores apresentados na Tabela 3.4, foi obtido o valor de capacitância de 23,57 μF , que é a menor capacitância possível para usar no FC com os parâmetros a seguir.

Tabela 3.4 – Parâmetros usados para o cálculo do capacitor flutuante da topologia FC.

Símbolo	Valor	Unidade
m	0,9	
Φ	0	°
F_I	0,38	
F_{ck}	5,5	μs
R_{ESR}	0	Ω
I_P	15	A
ΔV_{ck}	3,5	V

Fonte: Do autor.

Para a escolha do capacitor alguns requisitos são definidos:

- 110% de tensão;
- $F_I * I_P = 5,7$ A de valor eficaz de corrente a 5 kHz;
- Vida útil de pelo menos 50 mil horas a 60 graus Celcius.

Para estas condições o número de capacitores disponíveis são limitados. O capacitor escolhido foi o modelo B43624 da TDK, de 220 μ F, 400 V e 6,1 A a 10 kHz.

Para o cálculo da vida útil é utilizado o *software* AlCap Useful Life Calculation Tool disponível pela TDK em (TDK, 2020). A Figura 3.23 mostra as configurações utilizadas, onde esse modelo de capacitor para ter uma vida útil de 50 mil horas pode trabalhar numa temperatura de 81,5 graus Celcius, que é maior que os 60 graus Celcius considerados, que são os únicos parâmetros preenchidos na Figura 3.23.

Figura 3.23 – Interface do *software* e os valores usados para o cálculo da vida útil dos capacitores flutuantes.

The screenshot displays the TDK AlCap Useful Life Calculation Tool interface. It is divided into three main sections: Capacitor selection, Load profile, and Calculation results.

Capacitor selection: The Series name is B43624. The Rated voltage is 400 V, Rated temperature is 85 °C, Rated capacitance is 220 μ F, Rated useful life is 8000 h, and Rated ripple current is 1.64 A. The Ordering code is B43624 A9227 M0*# and the Diameter x Length is 22 x 50 mm x mm.

Load profile: The Calculation method is Ripple current spectrum. The Load condition no. is 1, Time fraction is 100%, and Total is 100%. The Operating voltage is 350 V, Ambient temperature is 81.5 °C, and Air speed is 0 m/s. The Current component no. is 1, Frequency is 5 Hz, and Ripple current is 6.1 A.

Calculation results: The Load condition no. is 1, Operating useful life is 50000 h, Max. current in percent is 0%, Power loss is 0 W, Thermal resistance is 17.6 K/W, Inner thermal resistance is 4.00 K/W, Hot spot temperature is 81.5 °C, and Base temperature is 81.5 °C.

The calculation results are typical values and are intended for guidance purposes only. The useful life does not constitute a warranty of any kind or a prolongation of the agreed warranty period.

Fonte: Do Autor.

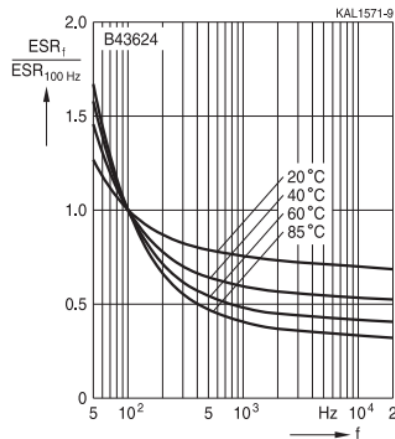
Para o cálculo da resistência série do capacitor, que é empregada no cálculo de perdas do mesmo, primeiramente obtido o valor para 100 Hz do *datasheet*, conforme a Figura 3.24. Segundamente, obtido o fator multiplicador da resistência série a partir da Figura 3.25 para então obter o valor de 140 m Ω

Figura 3.24 – Tabela retirada do *datasheet* para obter o valor da resistência série a 100 Hz.

C _R 100 Hz 20 °C μ F	Case dimensions d x l mm	ESR _{typ} 100 Hz 20 °C m Ω	ESR _{typ} 300 Hz 60 °C m Ω	Z _{max} 10 kHz 20 °C m Ω	I _{AC,max} 100 Hz 60 °C A	I _{AC,R} 100 Hz 85 °C A	Ordering code (composition see below)
V _R = 400 V DC							
82	22 x 25	940	280	1300	1.39	0.78	B43624A9826M0*#
100	22 x 30	770	220	1100	1.60	0.90	B43624A9107M0*#
100	25 x 25	780	230	1100	1.61	0.90	B43624B9107M0*#
120	22 x 35	640	190	890	1.83	1.03	B43624A9127M0*#
120	25 x 25	690	210	970	1.79	1.00	B43624B9127M0*#
150	22 x 35	540	160	760	2.12	1.18	B43624A9157M0*#
150	25 x 30	520	160	720	2.12	1.19	B43624B9157M0*#
150	30 x 25	530	170	740	2.15	1.20	B43624C9157M0*#
180	22 x 40	450	130	640	2.43	1.36	B43624A9187M0*#
180	25 x 35	430	130	600	2.42	1.36	B43624B9187M0*#
180	30 x 25	480	160	680	2.35	1.31	B43624C9187M0*#
220	22 x 50	350	100	490	2.90	1.63	B43624A9227M0*#

Fonte: Do Autor

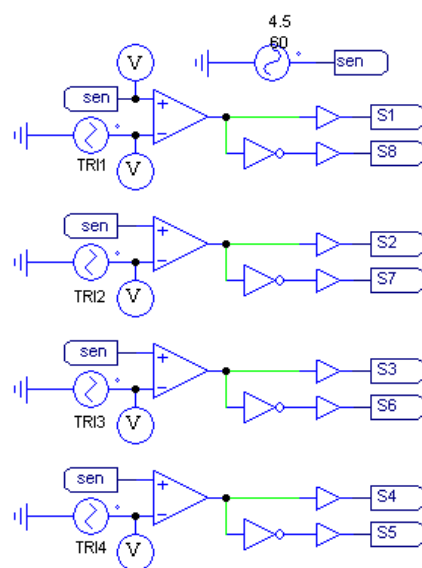
Figura 3.25 – Gráfico retirado do *datasheet* para obter o fator de multiplicação para descobrir a resistência série a 20 kHz.



Fonte: Do Autor.

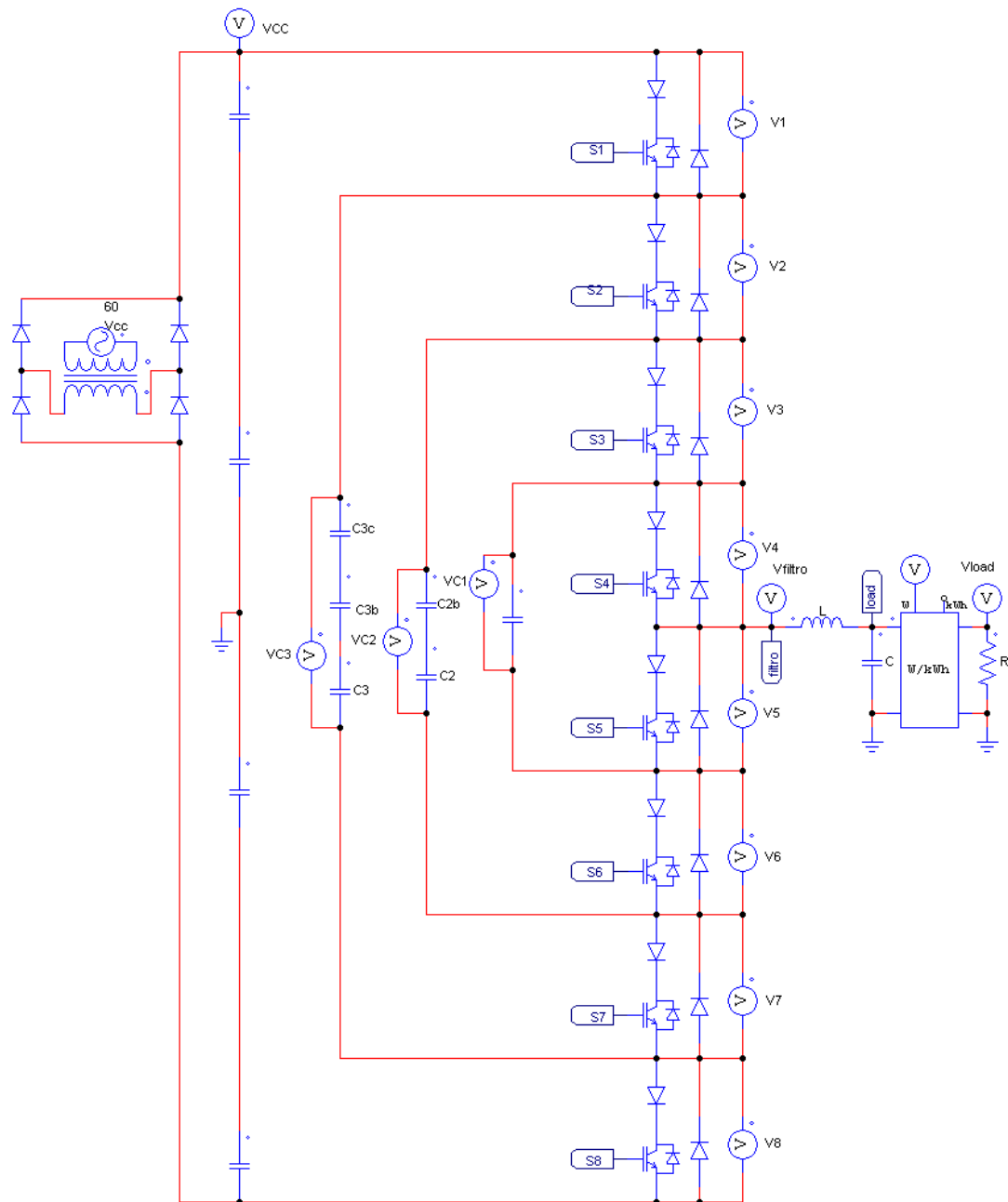
A Figura 3.26 mostra o circuito lógico de comando usado para comandar as chaves numa modulação PS-PWM. A Figura 3.27 mostra o circuito de potência da topologia simulada onde está indicado o nome dos componentes para a interpretação das formas de onda mostradas a seguir.

Figura 3.26 – Circuito de comando do FC.



Fonte: Do Autor

Figura 3.27 – Circuito de potência do FC.



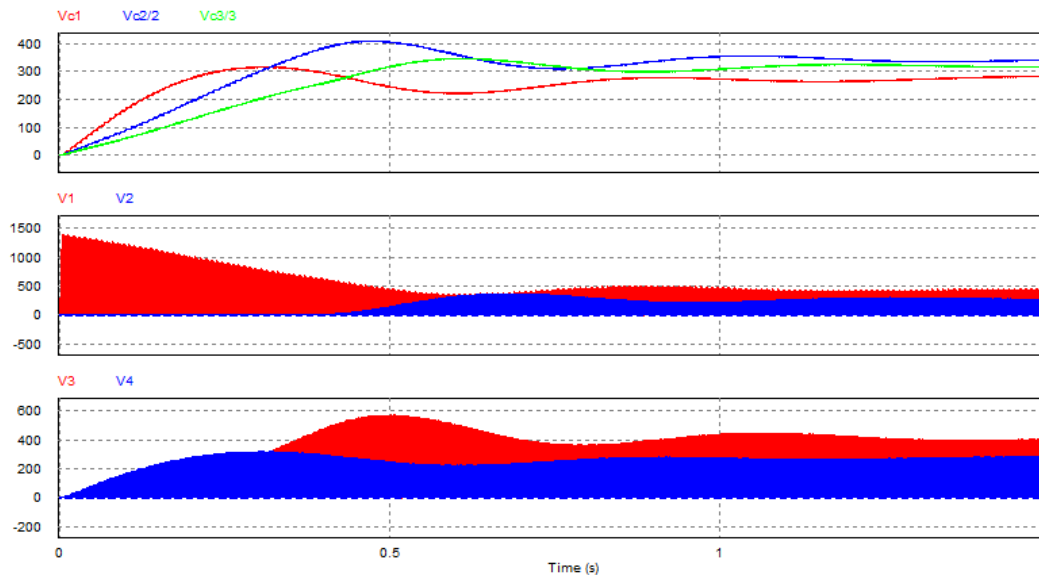
Fonte: Do Autor.

$C1$ deve ser igual a $C2$ e $C3$, $C2$ são 2 capacitores em série, logo $C2a = C2b = 2C1$ e $C3a = C3b = C3c = 3C1$. Como o capacitor escolhido tem a capacitância 10 vezes maior que capacitância calculada, logo todos capacitores são iguais.

Essa topologia apresenta uma particularidade por causa dos capacitores, onde na prática é necessário que haja uma pré carga nos capacitores flutuantes para que uma sobretensão não

aconteça nos interruptores. A Figura 3.28 mostra a sobretensão que acontece nos interruptores no início da simulação sem pré carga nos capacitores flutuantes.

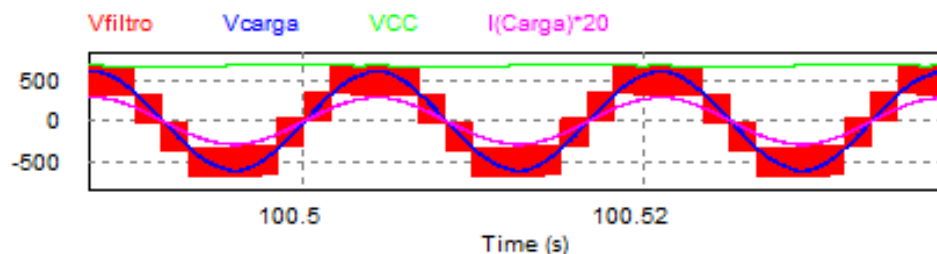
Figura 3.28 – Tensão nos capacitores flutuantes e nos interruptores no começo da simulação com os capacitores flutuantes iniciando descarregados.



Fonte: Do Autor.

Para evitar esse desequilíbrio nas tensões, os capacitores são simulados com valor inicial de tensão de 330 V. A Figura 3.29 apresenta em verde a tensão de barramento, em vermelho a tensão no filtro e em azul claro a corrente na carga multiplicada por 20 para melhor visualização.

Figura 3.29 – Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor FC de 5 níveis.



Fonte: Do Autor.

Na Tabela 3.5 são informadas as formas de onda que não serão apresentadas pela questão da simetria.

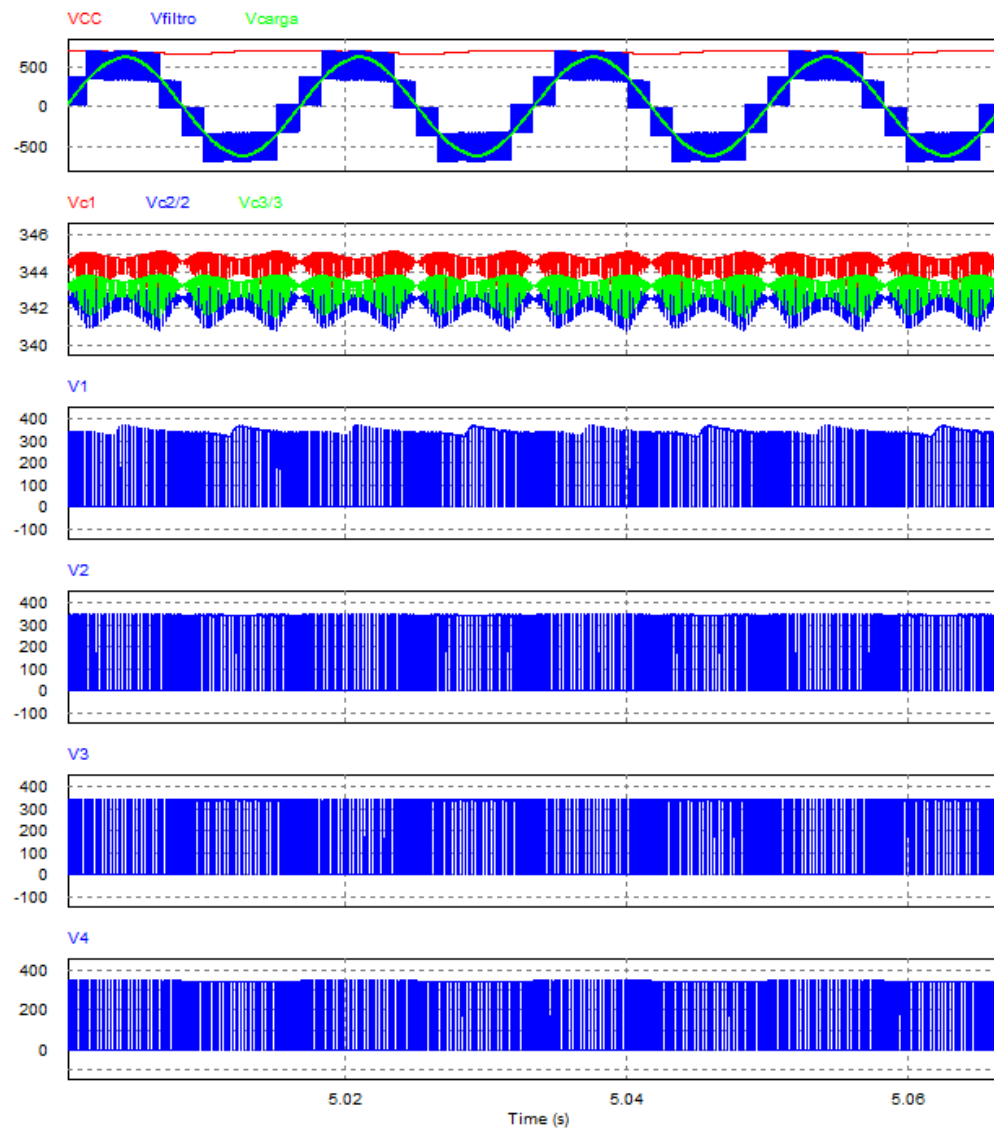
Tabela 3.5 – Componentes com formas de onda simétricas do FC, dos quais somente um é apresentado.

Mostrada	Semelhante
S1	S8
S2	S7
S6	S3
S5	S4

Fonte: Do Autor.

A Figura 3.30 mostra as formas de onda de tensão dos componentes do FC, onde é possível ver uma pequena variação na tensão dos capacitores e um equilíbrio na tensão de bloqueio das chaves. Também é possível ver que os interruptores (5 kHz) estão comutando a uma frequência menor que a saída (20 kHz).

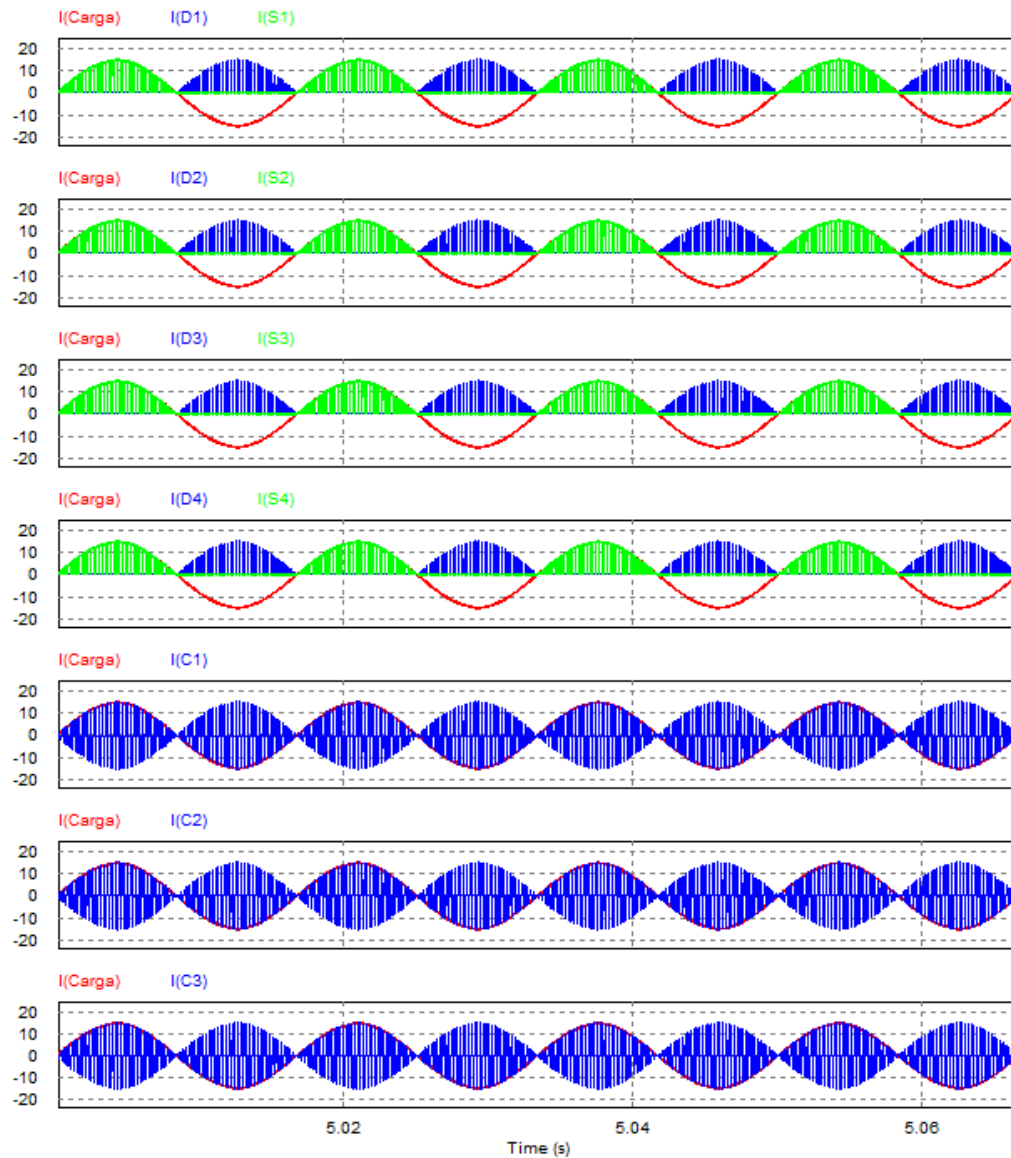
Figura 3.30 – Tensões nos semicondutores do FC.



Fonte: Do Autor.

A Figura 3.31 mostra as formas de ondas de corrente dos componentes do FC.

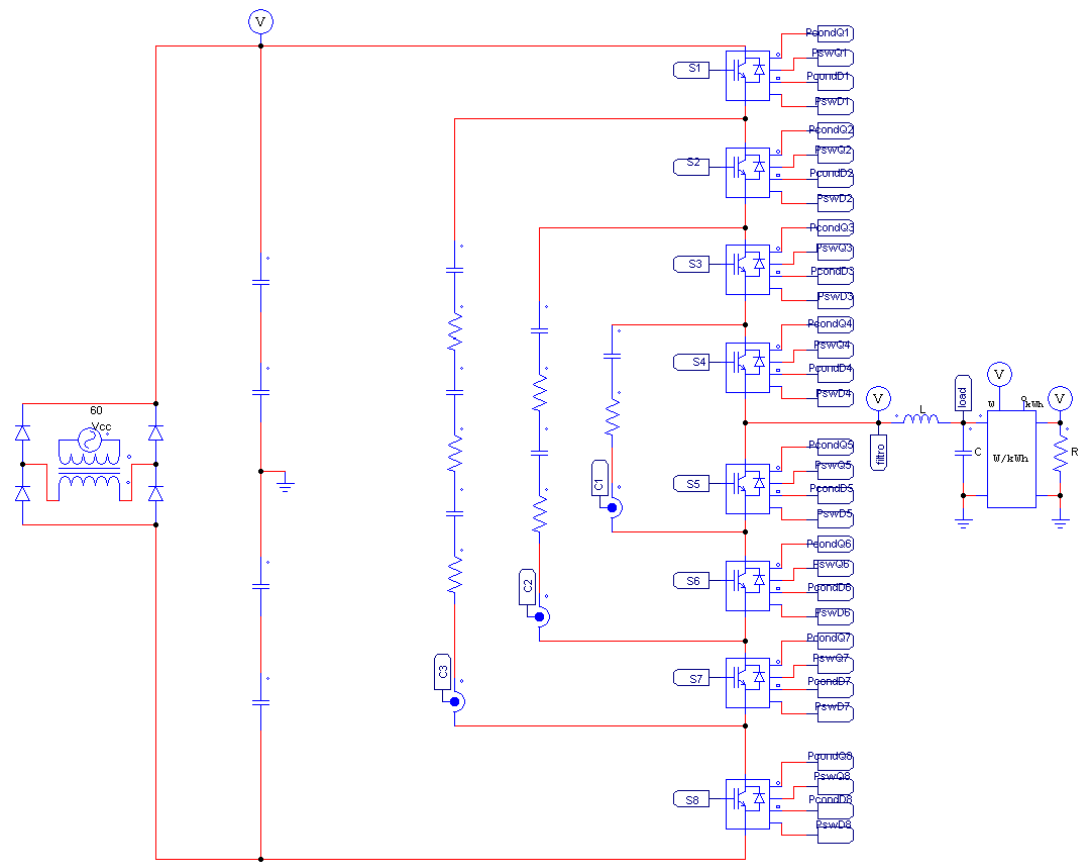
Figura 3.31 – Formas de onda de corrente nos componentes do FC.



Fonte: Do Autor.

Após a análise das formas de ondas, é escolhido o mesmo interruptor das topologias anteriores para a tensão de bloqueio de 350 V. A Figura 3.32 mostra o circuito da simulação de perdas.

Figura 3.32 – Circuito para simulação de perdas do FC.



Fonte: Do Autor.

A Figura 3.33 mostra os resultados de tensão, corrente e perdas obtidos nas simulações com o FC.

Figura 3.33 – Resultados de tensão, corrente e perdas do FC.

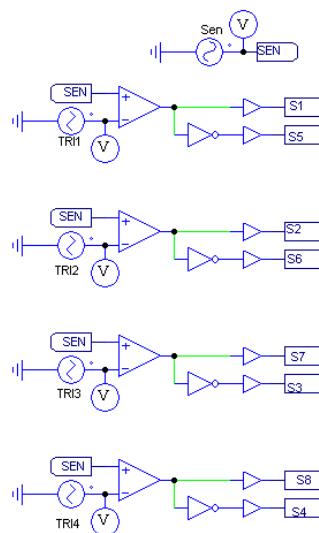
	FC			Eficiência = 98,21%		
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	14,86	6,87	372,00	3,13	6,59	9,72
D1	14,86	2,49				
S2	14,86	6,87	342,00	3,59	6,59	10,18
D2	14,86	2,49				
S3	14,86	6,87	342,00	3,34	6,59	9,93
D3	14,86	2,49				
S4	14,86	6,87	342,00	3,33	6,59	9,92
D4	14,86	2,49				
C1	14,86	4,88	341,74	0,00	8,76	8,76
C2	14,86	4,88	684,93	0,00	17,53	17,53
C3	14,86	4,88	1029,75	0,00	26,29	26,29

Fonte: Do Autor.

3.3.4 T-Type

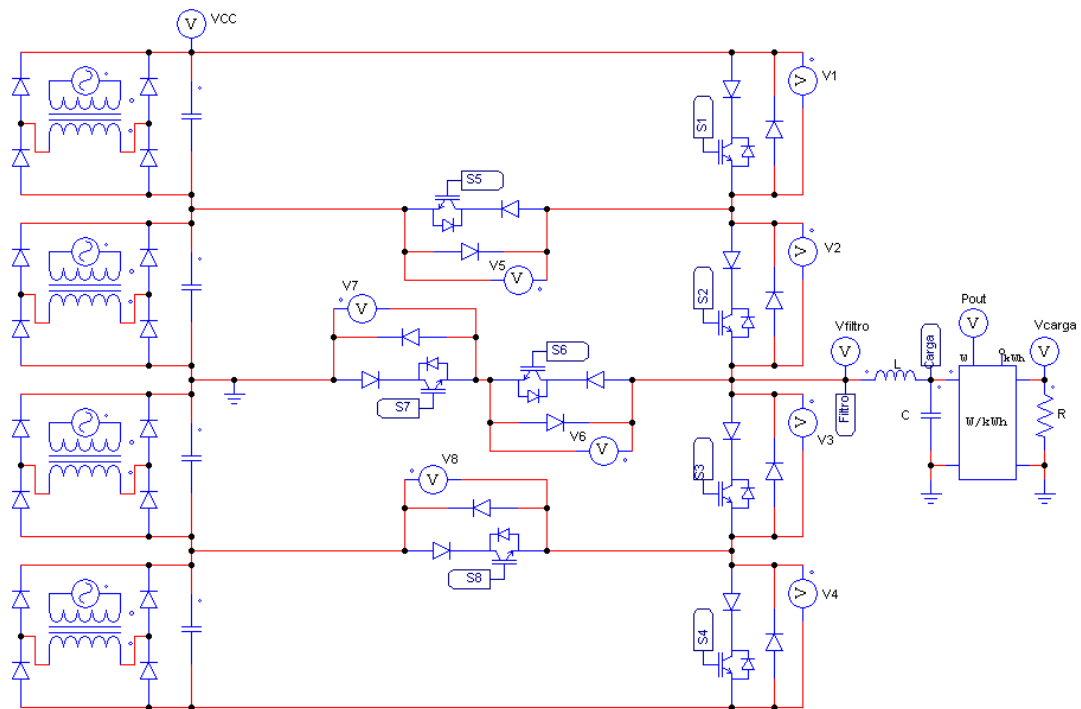
A Figura 3.34 mostra o circuito lógico de comando usado para comandar as chaves numa modulação PD. A Figura 3.35 mostra o circuito de potência da topologia simulada onde está indicado o nome dos componentes para a interpretação das formas de onda mostradas a seguir.

Figura 3.34 – Circuito de comando do T-Type.



Fonte: Do Autor.

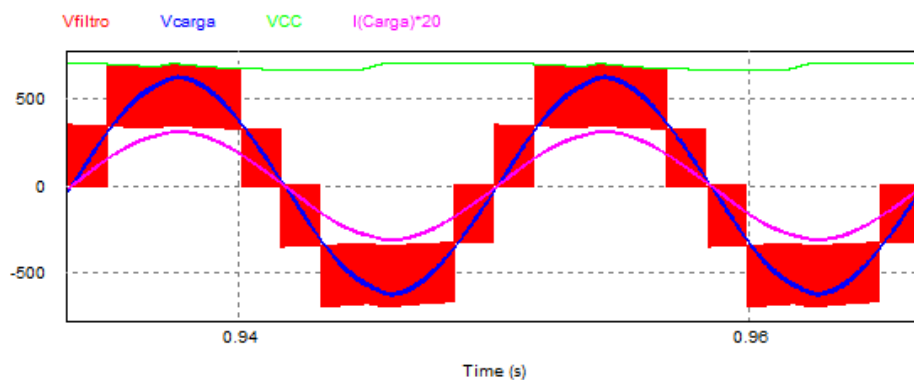
Figura 3.35 – Circuito de potência do *T-Type*.



Fonte: Do Autor.

A Figura 3.36 apresenta em verde a tensão de barramento, em vermelho a tensão no filtro, e em azul claro a corrente na carga multiplicada por 20 para melhor visualização.

Figura 3.36 – Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor *T-Type* de 5 níveis.



Fonte: Do Autor.

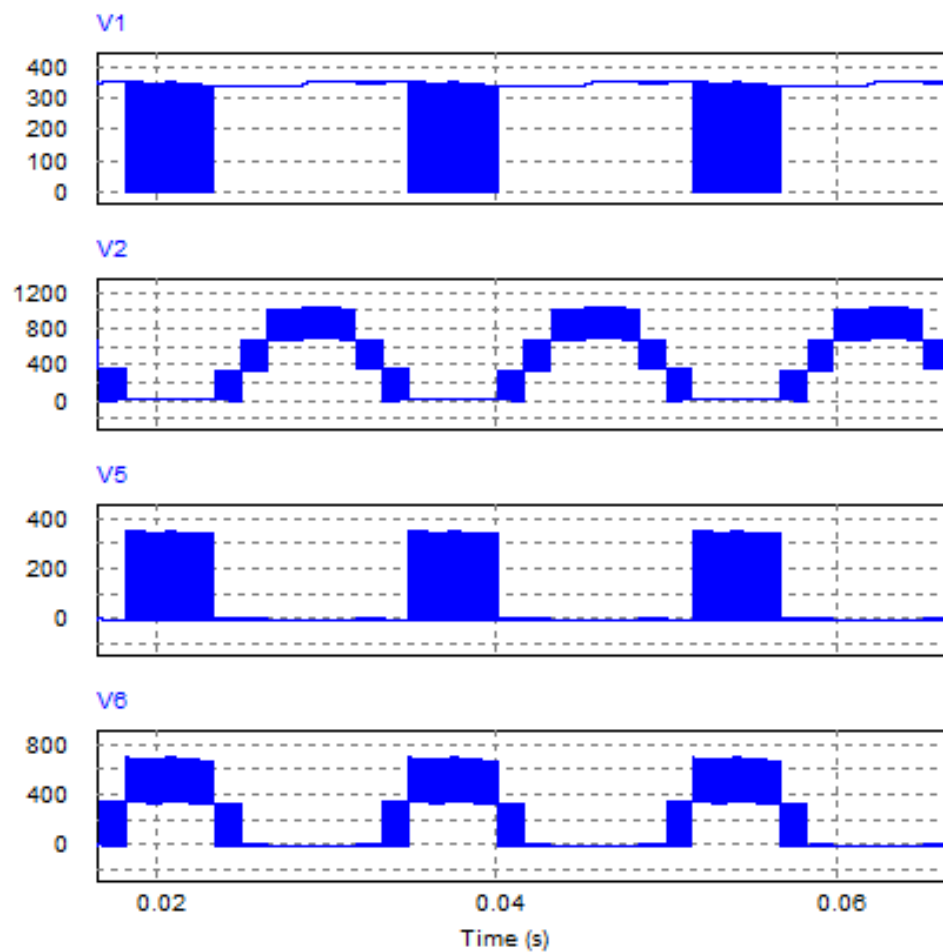
Na Tabela 3.6 está informado as formas de ondas que não serão apresentadas pela questão da simetria.

Tabela 3.6 – Componentes com formas de onda simétricas do *T-Type*, das quais somente uma é apresentada.

Mostrada	Semelhante
S1	S4
S2	S3
S5	S8
S6	S7

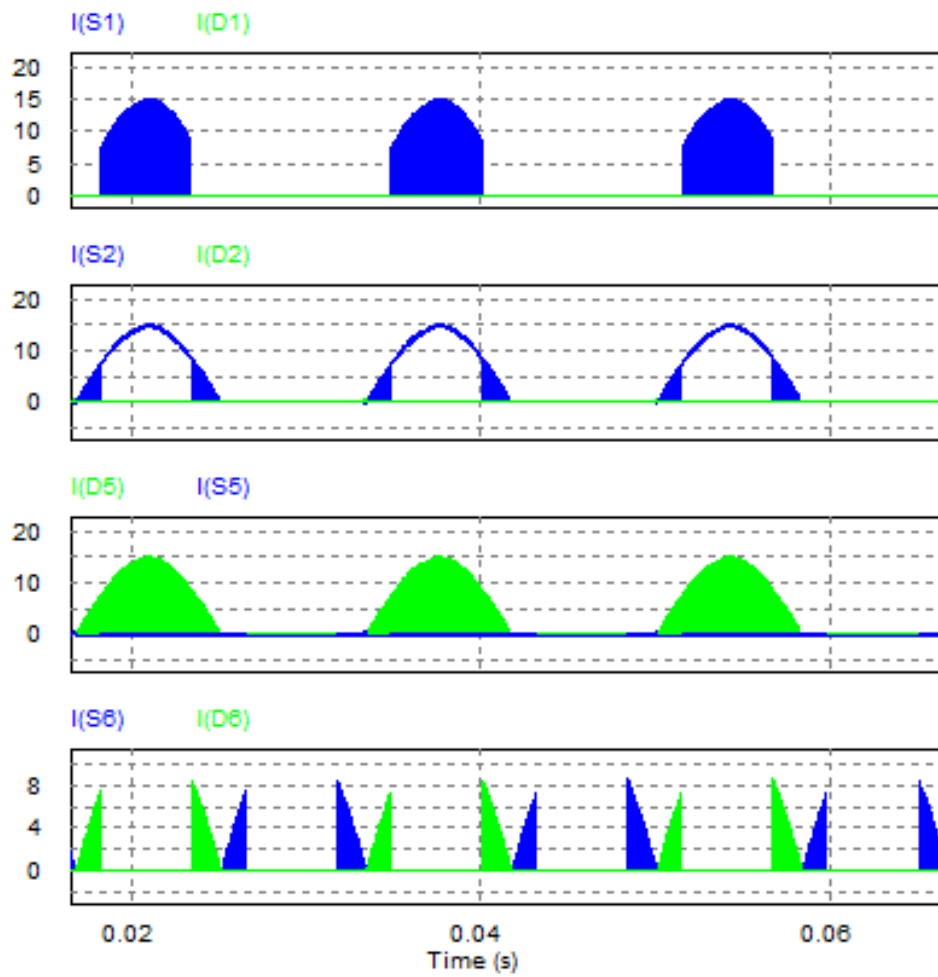
Fonte: Do Autor.

Figura 3.37 – Tensões nos semicondutores do *T-Type*.



Fonte: Do Autor.

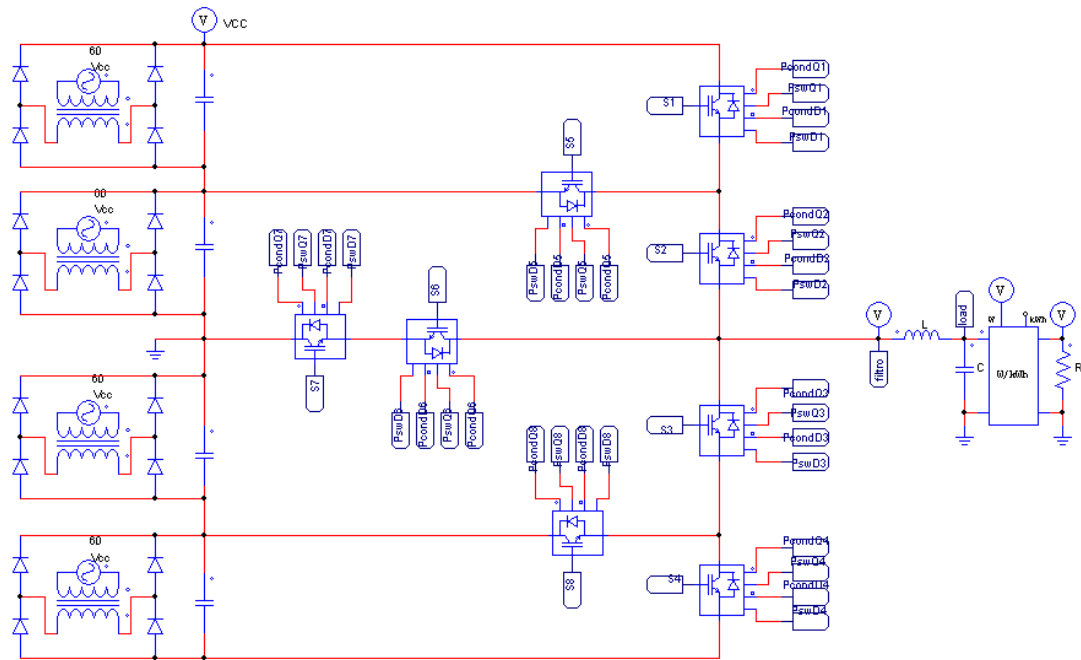
Figura 3.38 – Correntes nos semicondutores do *T-Type*.



Fonte: Do Autor.

Após a análise das formas de onda, os mesmos interruptores do ANPC para os casos de tensões de bloqueio de 350 V, 700 V e 1050 V são escolhidos para o *T-Type*. A Figura 3.39 mostra o circuito usado para a simulação de perdas.

Figura 3.39 – Circuito para simulação de perdas do *T-Type*.



Fonte: Do Autor.

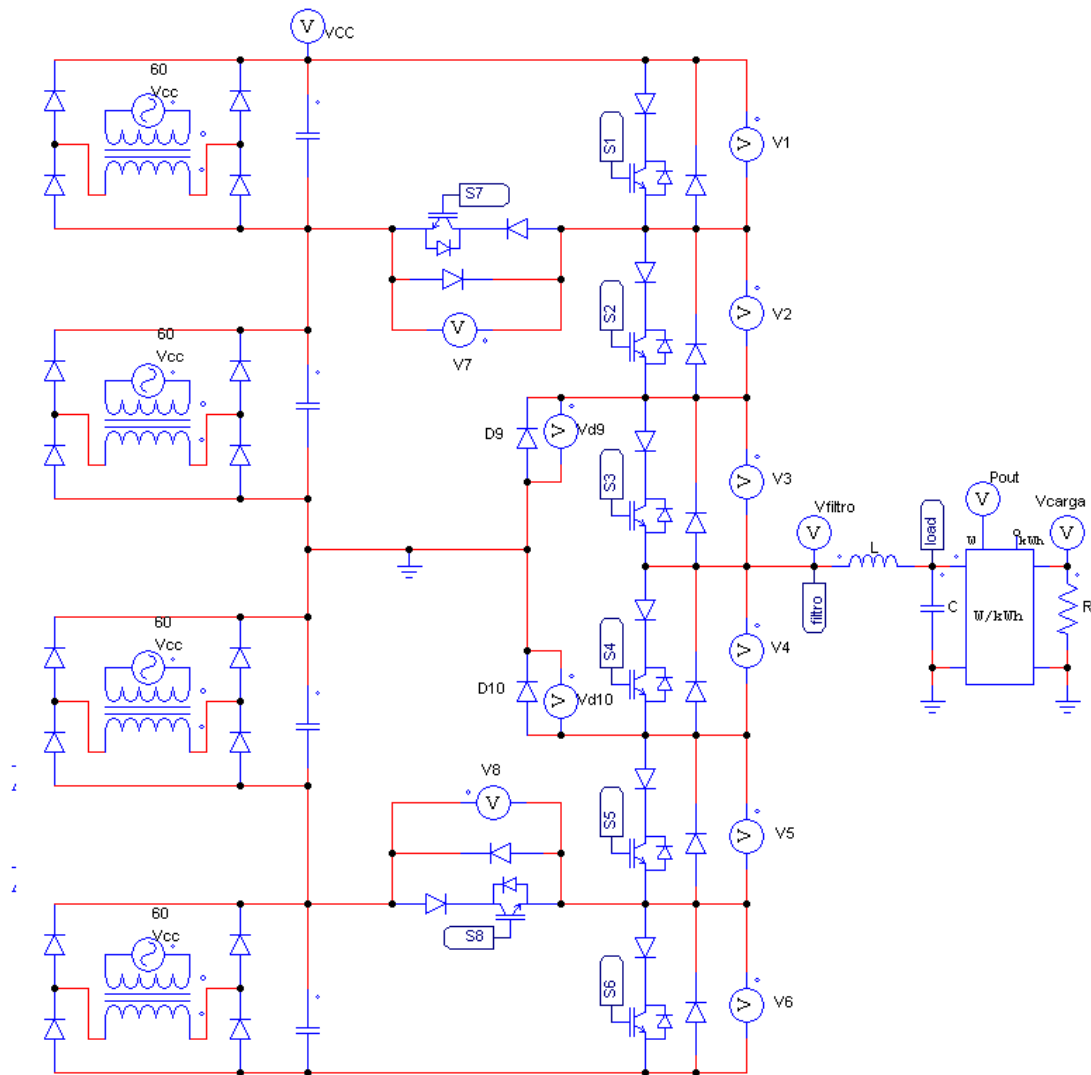
A Figura 3.40 mostra os resultados de tensão, corrente e perdas obtidos nas simulações com o FC.

Figura 3.40 – Resultados de tensão, corrente e perdas do *T-Type*.

	T-Type				Eficiência = 99,21%	
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	15,01	5,41	349,00	2,28	3,33	5,61
D1	0,00	0,00				
S2	15,01	7,23	697,00	0,91	7,38	8,29
D2	0,00	0,00				
S5	0,00	0,00	349,00	0,00	3,38	3,38
D5	15,01	4,79				
S6	8,36	1,02	1045,00	0,21	0,60	0,81
D6	8,36	1,02				

Fonte: Do Autor.

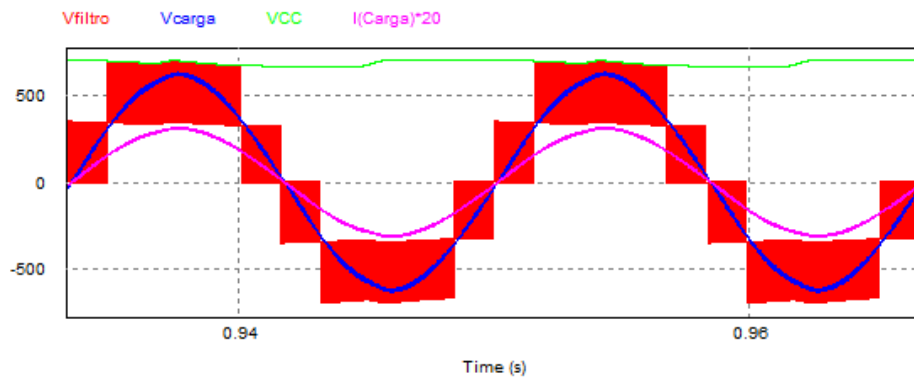
Figura 3.42 – Circuito de potência do NPC com número reduzidos de componentes.



Fonte: Do Autor.

A Figura 3.43 apresenta em verde a tensão de barramento, em vermelho a tensão no filtro e em rosa a corrente na carga multiplicada por 20 para melhor visualização.

Figura 3.43 – Formas de onda de tensão na saída antes do filtro LC (vermelho), tensão de saída após o filtro LC (azul), tensão de barramento positivo (verde) e corrente de carga multiplicada por 20 (rosa), para o conversor NPC com número reduzidos de componentes.



Fonte: Do Autor.

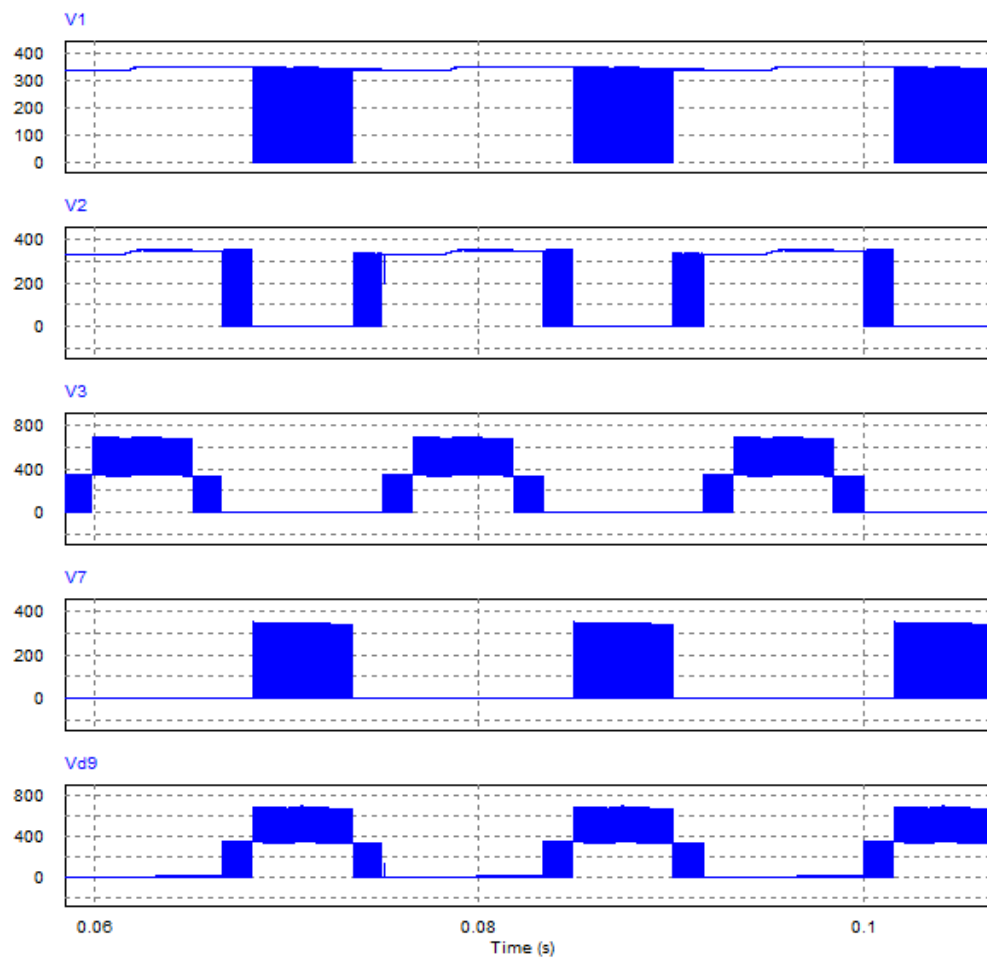
Na Tabela 3.7 são informadas as ondas que não serão apresentadas pela questão simetria.

Tabela 3.7 – Componentes com formas de onda simétricas do NPC com número reduzido de componentes, das quais somente uma é apresentada.

Mostrada	Semelhante
S1	S6
S2	S5
S3	S4
S7	S8
D9	D10

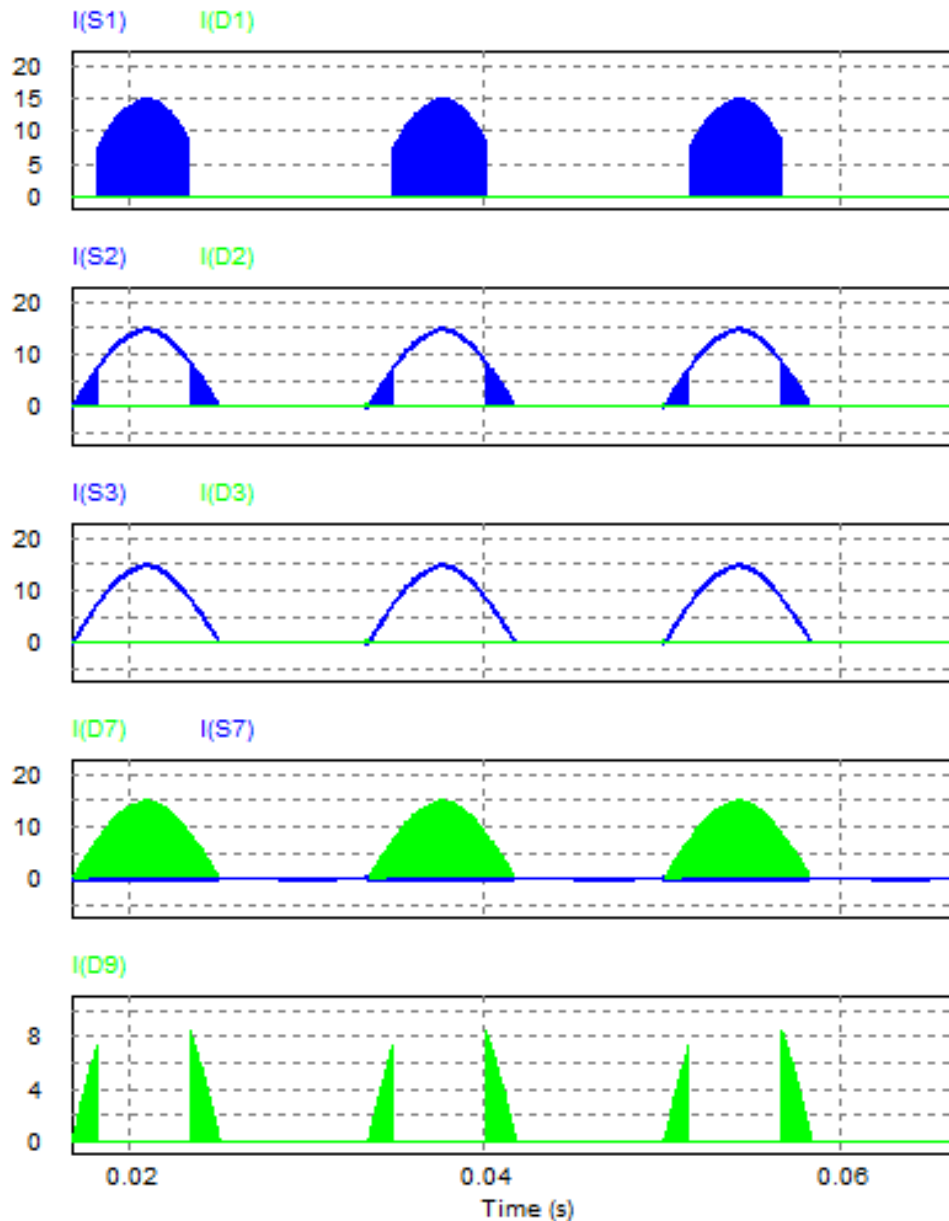
Fonte: Do Autor.

Figura 3.44 – Tensões nos semicondutores do NPC com número reduzidos de componentes.



Fonte: Do Autor.

Figura 3.45 – Correntes nos semicondutores do NPC com número reduzidos de componentes.

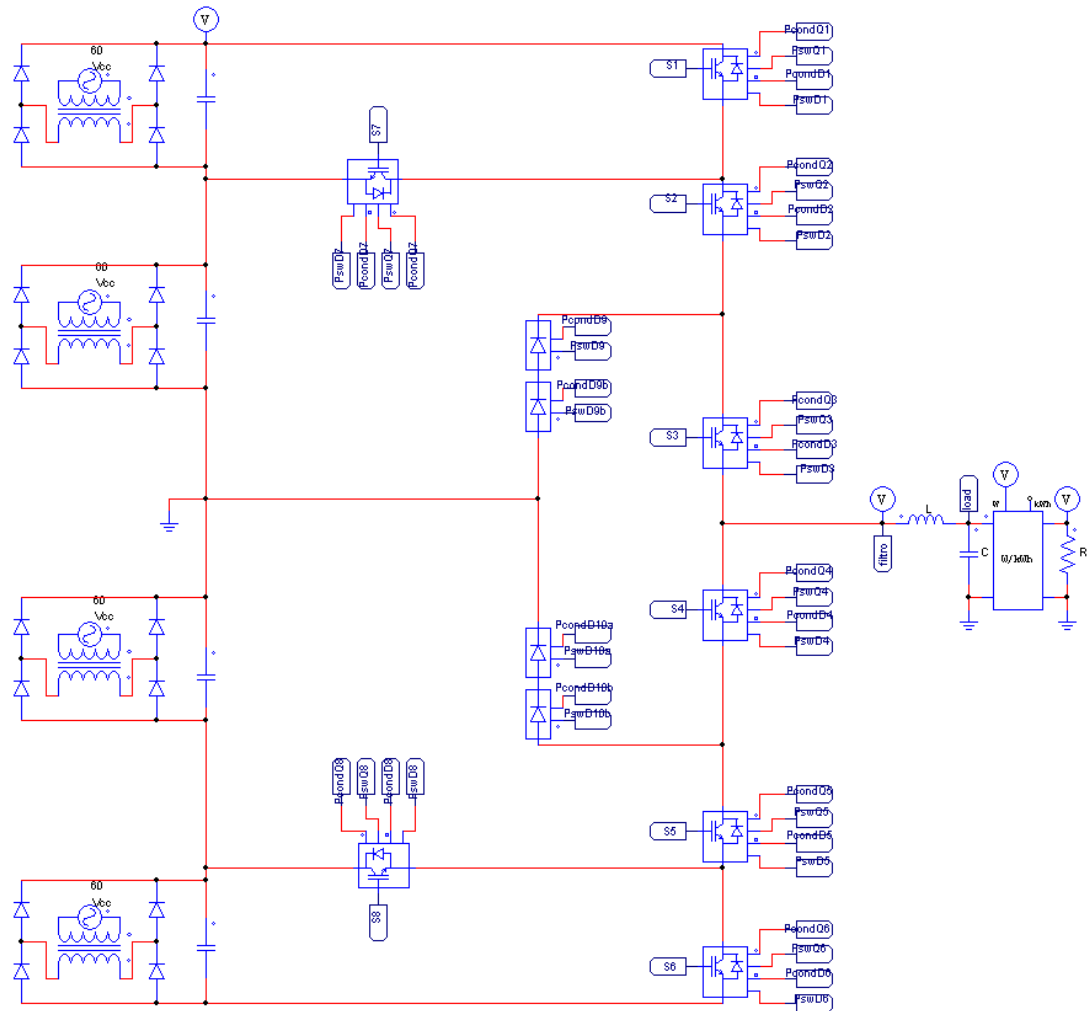


Fonte: Do Autor.

Após o término da análise das formas de ondas dos semicondutores, é concluído que o mesmo caso dos conversores anteriores para a escolha dos interruptores e diodos se aplica neste conversor. Assim, para os diodos D9 e D10, são utilizados dois diodos em série do modelo VS-APH3006-N3 da Vishay de 600 V e 30 A. Para os interruptores S1, S2, S5, S6, S7 e S8 é escolhido o modelo IRGP50B60PD1 da Internacional Rectifier de 600 V e 33 A e para os interruptores S3 e S4 é escolhido o modelo FGL35N120FTD-D da Fairchild Semiconductors de 1200 V e 35 A.

A Figura 3.46 mostra o circuito da simulação de perdas.

Figura 3.46 – Circuito para simulação de perdas do NPC com número reduzidos de componentes.



Fonte: Do Autor.

A Figura 3.47 mostra os resultados de tensão, corrente e perdas obtidos nas simulações com o NPC com número reduzido de componentes.

Figura 3.47 – Resultados de tensão, corrente e perdas do NPC com número reduzido de componentes.

	NPC com número reduzido de componentes				Eficiência = 98,96%	
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	15,00	5,40	349,00	4,13	6,71	10,83
D1	0,00	0,00				
S2	15,00	7,21	349,00	2,25	8,59	10,83
D2	0,00	0,00				
S3	15,00	7,28	697,00	1,62	8,11	9,73
D3	0,00	0,00				
S7	0,76	0,00	349,00	0,03	5,42	5,45
D7	15,00	4,78				
D9	8,52	1,02	697,00	1,11	0,00	1,11
D10	8,52	1,02	697,00	1,11	0,00	1,11

Fonte: Do Autor.

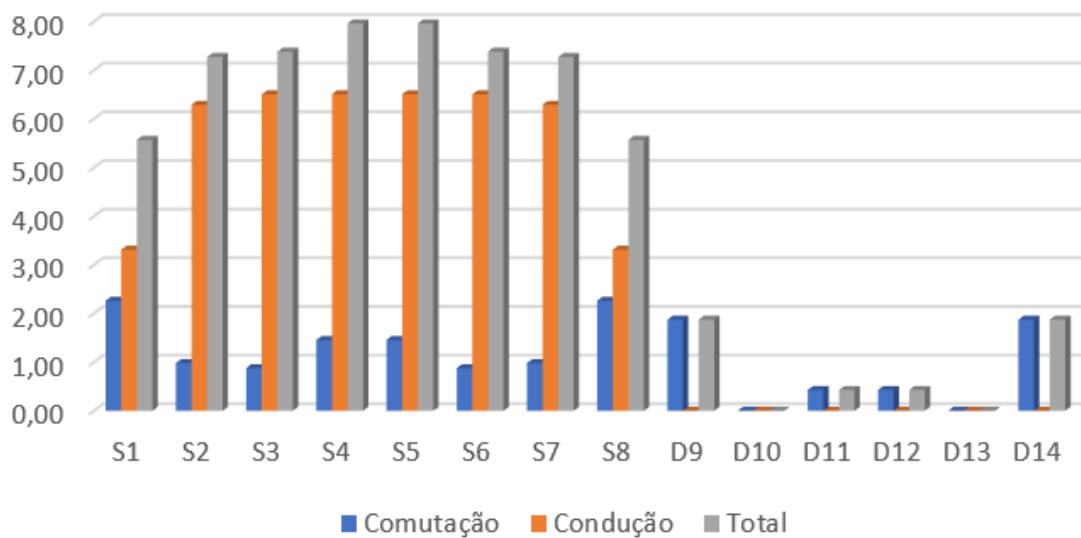
4 DISCUSSÕES DOS RESULTADOS E COMPARAÇÕES ENTRE AS TOPOLOGIAS APRESENTADAS

Neste capítulo são discutidos os resultados obtidos nas simulações do Capítulo 3.

4.1 RESULTADOS DE PERDAS E A DISTRIBUIÇÃO ENTRE OS COMPONENTES

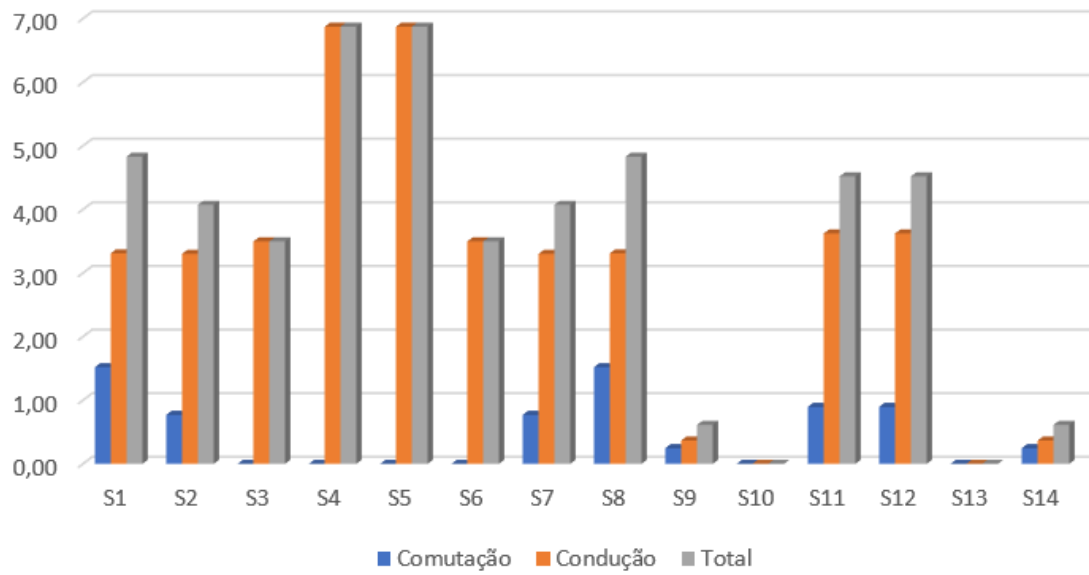
Da Figura 4.1 até a Figura 4.5 são demonstradas as perdas nos componentes das topologias apresentadas e é possível ver a distribuição de perdas entre os componentes das mesmas.

Figura 4.1 – Resultados de perdas nos componentes do NPC.



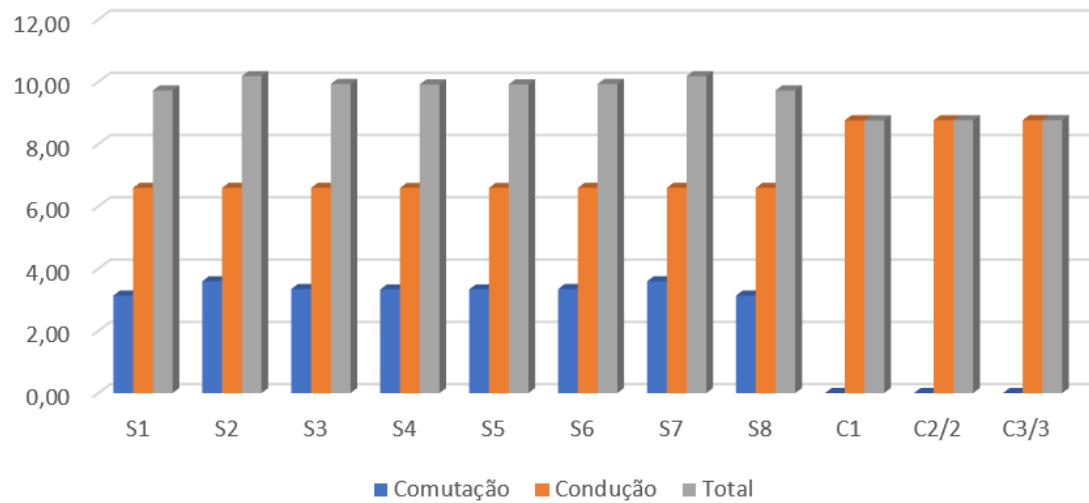
Fonte: Do Autor.

Figura 4.2 – Resultados de perdas nos componentes do ANPC.



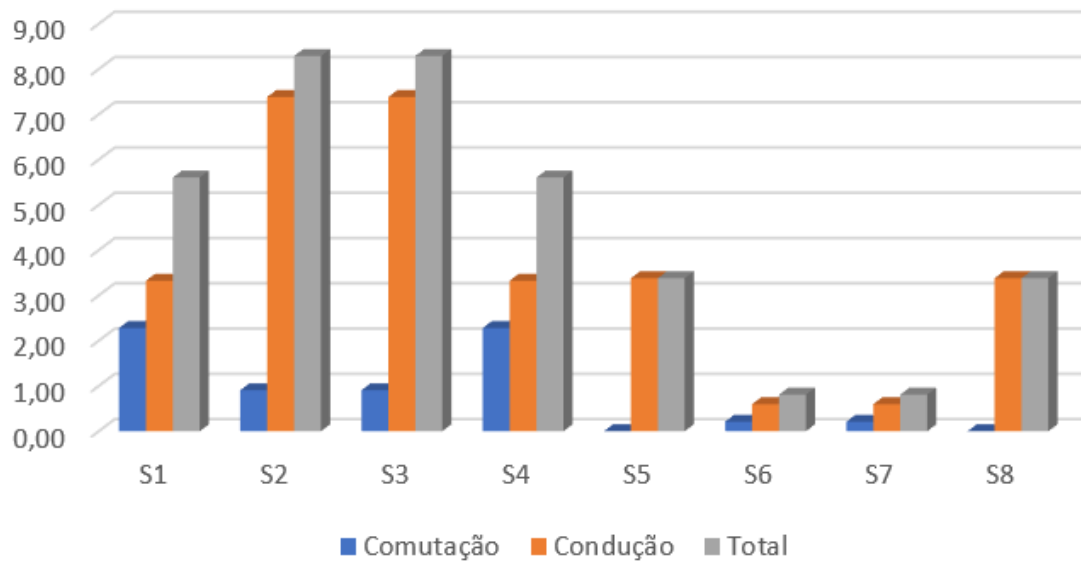
Fonte: Do Autor.

Figura 4.3 – Resultados de perdas nos componentes do FC.



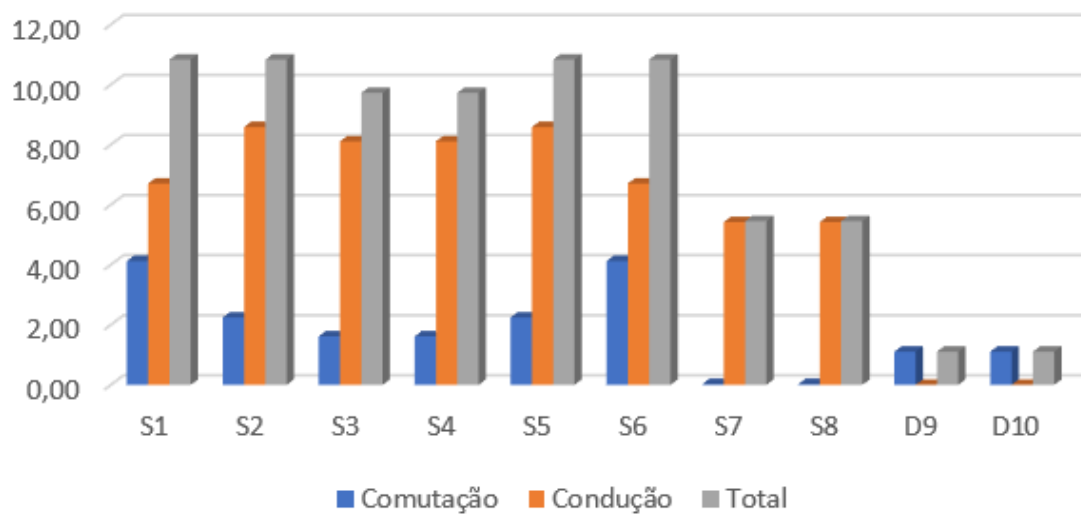
Fonte: Do Autor.

Figura 4.4 – Resultados de perdas nos componentes do *T-Type*.



Fonte: Do Autor.

Figura 4.5 – Resultados de perdas nos componentes do NPC com número reduzido de componentes.



Fonte: Do Autor.

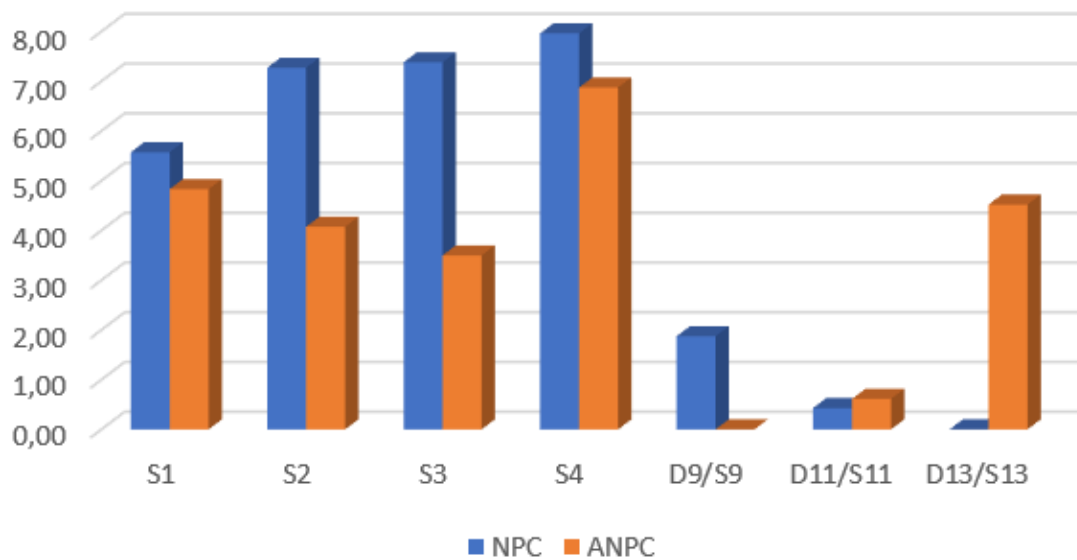
Com essas imagens é possível ver que as melhores topologias na questão de distribuição de perdas são a FC e a NPC com número reduzido de componentes e a pior topologia é a *T-Type*.

O artigo de Bruckner, Bernet e Guldner (2005) concluiu que o ANPC de 3 níveis tem uma melhor distribuição de perdas que o NPC de 3 níveis. Assim, o componente com a maior

perda do ANPC dissipa menos energia que o componente de maior perda do NPC, trazendo temperatura de junção dos componentes mais homogênea para o ANPC.

O mesmo pode ser verificado para essas topologias no caso de 5 níveis simuladas neste trabalho, que pode ser visto na Figura 4.6.

Figura 4.6 – Resultados de perdas nos componentes do NPC e do ANPC.



Fonte: Do Autor.

4.2 NÚMERO DE COMPONENTES E CUSTOS

Como nem toda topologia é composta dos mesmos componentes, para a análise do número de componentes é mais justo que seja feita uma análise do custo total dos componentes. A Figura 4.7 mostra uma tabela com os preços de cada componente de cada topologia e o custo total das mesmas. Os preços foram todos retirados do site "<https://www.digikey.com/en/products/>" no dia 07/03/2021.

Figura 4.7 – Número de componentes e custo total de cada topologia.

Tipo	Tensão (V)	Identificação	Preço (\$)	Número de componentes				
				NPC	ANPC	FC	T-Type	NPC reduzido
Diodo	600	VS-APH3006-N3	6,08	12	0	0	0	4
Interruptor	600	IRGP50B60PD1	6,34	8	10	8	4	6
Interruptor	1200	FGL35N120FTD	10,09	0	2	0	2	2
Interruptor	1800	RGC80TSX8R	8,22	0	2	0	2	0
Capacitor	400	B43624	3,30	0	0	6	0	0
Custo total dos componentes (\$)				123,68	100,02	70,52	61,98	82,54

Fonte: Do Autor.

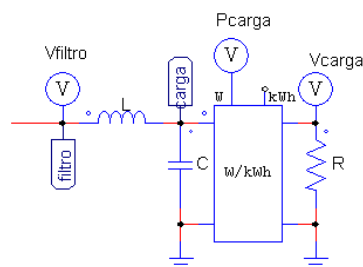
Algumas comparações da Figura 4.7 ainda não são justas, pois são desconsiderados os números de circuitos de drivers para os interruptores e os circuitos de pré carga dos capacitores no FC. Porém, mesmo assim o *T-Type* se demonstra com um custo muito menor que os demais, sendo assim uma característica muito positiva.

4.3 RESULTADOS DE EFICIÊNCIA

Os resultados de eficiência são obtidos via simulação térmica dos componentes e são considerados somente as perdas dos componentes da topologia multinível, desconsiderando o barramento e o filtro.

Um bloco wattímetro é usado na simulação para medir a potência processada pela carga, como pode ser visto na Figura 4.8 e em todas as outras figuras que mostram os circuitos de simulação de perdas.

Figura 4.8 – Esquemático do Wattímetro na carga das simulações.



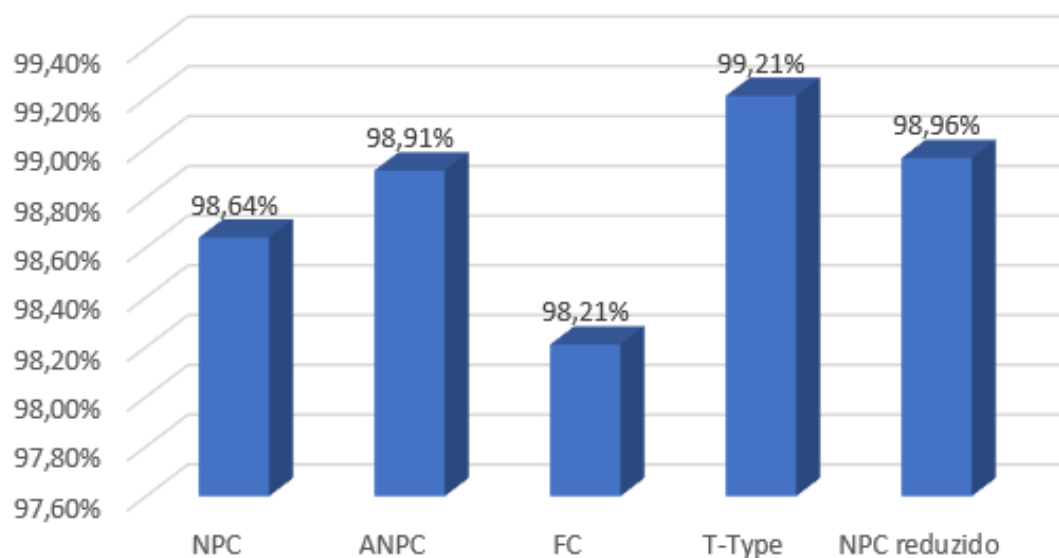
Fonte: Do Autor.

Para medir a eficiência de uma topologia multinível é plotado um gráfico e calculado a média do mesmo de acordo com a Equação 4.1, onde P_{carga} é a potência do wattímetro e P_{total} é a soma de todas as perdas dos componentes da topologia.

$$Eficiencia = \frac{P_{carga}}{P_{carga} + P_{total}} \quad (4.1)$$

A Figura 4.9 mostra os resultados obtidos das topologias apresentadas.

Figura 4.9 – Resultados de eficiência das topologias estudadas.



Fonte: Do Autor.

Todas topologias tiveram resultados semelhantes, com exceção do FC que se demonstrou 1 % abaixo da maior eficiência e foi o pior das cinco.

4.4 DIFERENÇAS NAS TOPOLOGIAS ENTRE CARGAS PURAMENTE RESISTIVA E INDUTIVA COM FATOR DE POTÊNCIA 0,85

É feito simulações da topologia NPC com carga indutiva de fator de potência 0,85, para assim, poder demonstrar a diferença entre as diferentes cargas nas topologias estudadas.

A Figura 4.10 mostra as duas tabelas de resultados do NPC com as diferentes cargas. Para os resultados da carga indutiva, é observado um aumento na proporção das perdas de comutação e uma diminuição no valor de pico da corrente.

Figura 4.10 – Resultados esforços de corrente, de tensão e perdas no NPC com as duas diferentes cargas.

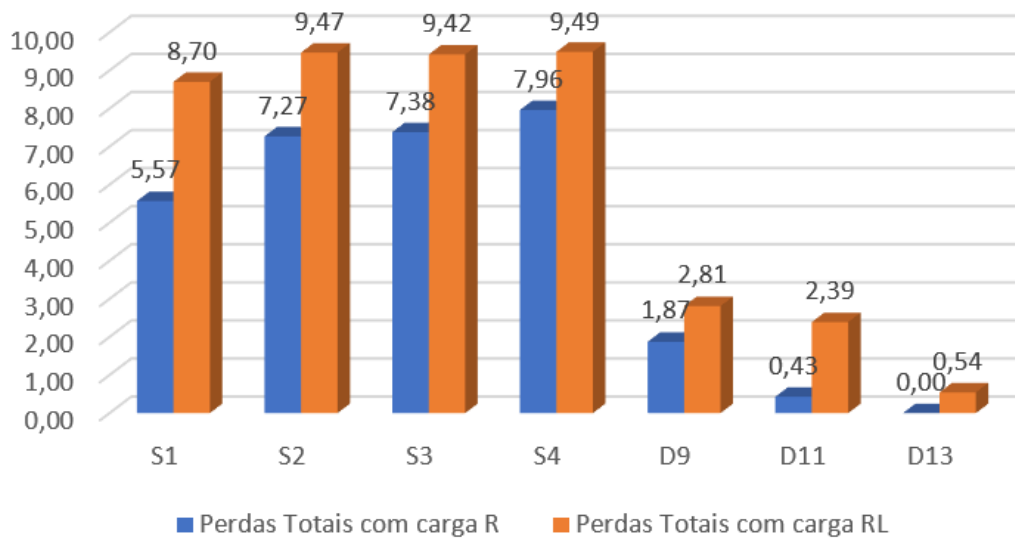
NPC com carga R						Eficiência = 98,64%
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	15,14	5,44	349,00	2,26	3,31	5,57
D1	0,00	0,00	349,00			
S2	15,14	7,27	349,00	0,98	6,29	7,27
D2	0,00	0,00	349,00			
S3	15,14	7,34	349,00	0,88	6,50	7,38
D3	0,00	0,00	349,00			
S4	15,14	7,34	349,00	1,46	6,50	7,96
D4	15,14	7,05	349,00			
D9	15,14	4,82	349,00	1,87	0,00	1,87
D11	8,50	1,03	697,00	0,43	0,00	0,43
D13	0,80	8,0m	1045,00	0,00	0,00	0,00

NPC com carga RL						Eficiência = 98,54%
	Corrente (A)		Tensão (V)	Perdas (W)		
	Pico	Eficaz	Max	Comutação	Condução	Total
S1	13,18	4,49	349,00	3,74	4,96	8,70
D1	0,00	0,00	349,00			
S2	13,18	6,28	349,00	2,31	7,16	9,47
D2	0,00	0,00	349,00			
S3	13,18	6,53	349,00	2,10	7,32	9,42
D3	0,00	0,00	349,00			
S4	13,18	6,55	349,00	2,62	6,87	9,49
D4	0,00	0,00	349,00			
D9	13,18	4,39	349,00	2,81	0,00	2,81
D11	11,20	1,82	697,00	0,00	2,39	2,39
D13	5,45	0,39	1045,00	0,18	0,36	0,54

Fonte: Do Autor.

A Figura 4.11 mostra um gráfico comparando a distribuição de perdas no NPC para os dois tipos de cargas citados, onde é possível ver uma pequena melhora da distribuição de perdas para a carga com fator de potência 0,85.

Figura 4.11 – Gráfico com as perdas totais em cada componente da topologia NPC em simulações com carga puramente resistiva e com carga indutiva com fator de potência 0,85..



Fonte: Do Autor.

4.5 COMENTÁRIOS SOBRE CADA TOPOLOGIA

Nesta seção são comentados os resultados e as vantagens e desvantagens das topologias analisadas em relação às outras na situação simulada.

4.5.1 Comentários sobre a topologia NPC

- Tem o número mínimo de interruptores entre as topologias analisadas (8 interruptores), ou seja, tem o número mínimo de circuitos drivers;
- Tem um volume mediano pois são 12 diodos, 8 chaves e 8 drivers;
- Tem uma má distribuição de perdas da qual só não é pior que o *T-Type*;
- Tem o barramento c.c. desequilibrado;

4.5.2 Comentários sobre a topologia ANPC

- Tem o maior número de interruptores (20);
- Tem um volume grande pois são 20 interruptores e 20 drivers;
- É a terceira melhor em questão da distribuição homogênea de perdas;
- Tem o barramento c.c. desequilibrado;

4.5.3 Comentários sobre a topologia FC

- Tem a melhor distribuição de perdas onde todos interruptores dissipam praticamente a mesma energia;
- Os interruptores comutam a uma frequência quatro vezes menor para gerar a mesma frequência na saída;
- Apesar de ter o número mínimo de interruptores (8) entre as topologias analisadas, tem 6 capacitores que necessitam de um circuito de pré-carga para evitar sobretensão nas chaves. Assim, o fato de ter 6 grandes capacitores e com circuitos adicionais compromete o volume do mesmo que se torna uma característica ruim para essa topologia;
- Tem o barramento c.c. equilibrado, ou seja, não precisa de nenhum circuito adicional ou controle especial para o equilíbrio do mesmo;

4.5.4 Comentários sobre a topologia *T-Type*

- Tem o menor número de interruptores e o menor número de componentes no geral, ou seja, tem o menor volume entre as topologias analisadas;
- Na análise de custos feita, foi o que obteve o melhor resultado no geral;
- Tem o barramento c.c. desequilibrado;
- Tem a pior distribuição de perdas entre os componentes, o que dificulta na refrigeração dos mesmos e na operação dos interruptores, que são forçados a trabalhar no ponto em que o interruptor que mais dissipa energia não sobreaqueça.

4.5.5 Comentários sobre a topologia NPC com número reduzido de componentes

- Obteve a segunda melhor distribuição, sendo o resultado próximo ao da melhor topologia, o FC;
- Tem o menor número de interruptores e somente 4 diodos de grampeamento, tendo um volume ótimo perdendo apenas para a topologia *T-Type*;
- Tem um ótimo custo dos componentes, ficando atrás somente do *T-Type* e do FC, porém o FC perde pela necessidade de circuitos de pré-carga;
- Tem o barramento c.c. desequilibrado.

5 CONSIDERAÇÕES FINAIS

Este trabalho apresentou estudos de cinco topologias de inversores multiníveis de cinco níveis, usados comumente para alta potência e média tensão. São elas:

- Inversor com Ponto Neutro Grampeado *Neutral Point Clamped* - NPC;
- Inversor com Grampeamento Ativo a Ponto Neutro *Active Neutral Point Clamped* - ANPC;
- Inversor de Capacitores Flutuantes *Flying Capacitor* - FC;
- Inversor *T-type*;
- Inversor com Ponto Neutro Grampeado de número reduzido de componentes.

O mercado de inversores multiníveis é uma tendência na indústria mundial e esse trabalho teve como objetivo mostrar vantagens e desvantagens sobre as topologias apresentadas para que sirva de apoio para algum futuro projeto.

Para o presente estudo, todas topologias foram simuladas através do *software* PSIM, em um esquemático simplificado comparado ao real aplicado na indústria.

Dois tipos de simulações foram feitas, uma simulação ideal com componentes ideais para projetar os mesmos numa situação real e uma simulação térmica com os componentes projetados.

Com as duas simulações foram obtidos resultados de esforços de corrente e tensão e resultados de perdas das topologias. Com os resultados obtidos foram feitas comparações entre as topologias na situação apresentada, como número de componentes e volume, distribuição de perdas, eficiência e equilíbrio do barramento.

Alguns conversores tiveram grandes vantagens em alguns pontos e grandes desvantagens em outros, como o *T-Type* que tem o menor número de componentes e a melhor eficiência, porém obteve a pior distribuição de perdas. Já outras topologias obtiveram resultados mais neutros, como o Inversor com Ponto Neutro Grampeado de número reduzido de componentes, que não obteve nem o melhor nem o pior resultado em nenhum dos quesitos estudados. Cada uma das topologias tem suas vantagens e depende do projetista saber suas prioridades para a escolha de uma topologia.

A maior parte das dificuldades encontradas neste trabalho foram em relação ao *software* PSIM. A escolha de componentes que pudessem ser usados nas simulações e contivessem todos

gráficos que precisam ser preenchidos no modelo térmico foi muito limitada pelo fato da maioria dos *datasheets* conter dados de perdas dos diodos com a derivada da corrente no eixo e não a derivada em si, como é no modelo térmico do PSIM.

- Algumas possibilidades de estudos futuros a partir desse trabalho são sugeridas:
 - Adicionar novas topologias;
 - Utilizar uma carga de 3 kVA para obter uma gama maior de componentes para escolha;
 - Comparar as topologias para uma aplicação específica, como um motor especificado;
 - Usar um software de simulação melhor e mais preciso, um que inclua modelo SPICE dos componentes;
 - Na simulação:
 - * Incluir na análise todo o circuito que liga as topologias com a rede, ou somente o conversor c.c./c.c. para equilibrar as cargas dos capacitores do barramento c.c.;
 - * Incluir outras modulações e técnicas para equilibrar a tensão dos capacitores do barramento e a tensão dos capacitores flutuantes do FC;
 - * Analisar as topologias para a rede de média tensão e com carga de alta potência;

REFERÊNCIAS BIBLIOGRÁFICAS

- ABU-RUB, H.; BAYHAN, S.; MOINODDIN, S.; MALINOWSKI, M.; GUZINSKI, J. Medium voltage drives challenges and the existing technology. In: **IEEE Power Electronics Magazine**. [S.l.: s.n.], 2016.
- BAKER, R. H. Switching circuit, u. s. patent 4 210 826. In: . [S.l.]: Exxon Research Engineering Co., 1980.
- BARBI, I. **Eletrônica de Potência**. 6. ed. Florianópolis, Brasil: Ivo barbi, 2006.
- BATSCHAUER, A. L. **Inversor Multinível Híbrido Trifásico Baseado em Módulos Meia Ponte**. Tese (Doutorado) — Universidade Federal de Santa Catarina, Florianópolis, Brasil, 2011.
- BRESSAN, M. V. **Conversor multinível em ponte completa de conversores com capacitores flutuantes**. Tese (Doutorado) — Universidade do Estado de Santa Catarina, Joinville, Brasil, 2019.
- BRUCKNER, T.; BERNET, S. Loss balancing in three-level voltage source inverters applying active npc switches. In: . Vancouver, BC, Canada: Proc. IEEE PESC'01, 2001.
- BRUCKNER, T.; BERNET, S.; GULDNER, H. The active npc converter and its loss-balancing control. In: . [S.l.]: IEEE Transaction on Industrial Electronics, 2005. v. 57, n. 7.
- BUM-SEOK, S.; DONG-SEOK, H. A new n-level high voltage inversion system. In: . [S.l.]: IEEE Transactions on Industrial Electronics, 1997. v. 44, n. 1.
- DU, S.; WU, A. D. B.; ZARGARI, N. **Modular multilevel converters, Analysis, Control and Applications**. Piscataway, Estados Unidos: John Wiley Sons, Inc., 2006.
- EPIROC. **Minetruck MT42 Battery**. 2021. Disponível em: <<https://www.epiroc.com/en-cy/products/loaders-and-trucks/electric-trucks/minetruck-mt42-battery>>. Acesso em: 10 Fev. 2021.
- GLOBAL Power Inverter Market to Reach USD 104.1 Billion by 2026, Bolstered by Increasing Need for Uninterrupted Power Supply. 2020. Disponível em: <<https://www.imarcgroup.com/global-power-inverter-market>>. Acesso em: 14 Abr. 2021.
- HOLMES, D. G.; LIPO, T. A. **Pulse Width Modulation for Power Converters**. Piscataway, United States: John Willey and Sons, inc, 2003.
- KOURO, S.; RODRIGUEZ, J.; WU, B.; BERNET, S.; PEREZ, M. Powering the future of industry, high power adjustable speed drive topologies. In: **IEEE Industry Applications Magazine**. [S.l.: s.n.], 2012.
- LAVIEVILLE, J.-P.; BETHOUX, O.; CARRERE, P.; AL. et. Electronic circuit for converting electrical energy, u. s. patent 5 726 870. In: . [S.l.]: GEC Alsthom Transport SA, 1998. v. 1.

MEYNARD, T.; LAVIEVILLE, J.-P.; CARRERE, P.; AL. et. Electronic circuit for converting electrical energy, u. s. patent 5 726 870. In: . [S.l.]: GEC Alsthom Transport SA, 1998. v. 1.

MEYNARD, T. A.; FOCH, H. Multi-level conversion: High voltage choppers and voltage-source inverters. In: . [S.l.]: 23rd Annual IEEE Power Electronics Specialists Conference, PESC '92, 1992. v. 1.

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. In: . [S.l.]: IEEE Transaction on Industrial Electronics, 1981. IA-17, n. 5.

NS ENERGY. **How the mining industry is embracing the benefits of electrification.** 2021. Disponível em: <<https://www.nsenergybusiness.com/features/mining-industry-electrification/>>. Acesso em: 10 Fev. 2021.

PAN, Z.; PENG, F. Z.; STEFANOVIC, V.; LEUTHEN, M. A diode-clamped multilevel converter with reduced number of clamping diodes. In: **Applied Power Electronics Conference and Exposition**. [S.l.]: Nineteenth Annual IEEE, 2004. v. 2, n. pp. 820–824.

PIRES, W. D. L. Guia técnico – motores de indução alimentados por conversores de frequência pwm. In: . [S.l.]: Weg Equipamentos Elétricos S.A. – Divisão Motores, 2006.

POWERSIM. **IGBT Loss Calculation Using the Thermal Model.** 2007. Disponível em: <https://www.google.com/url?sa=t&rct=j&q=&esrc=s&source=web&cd=&ved=2ahUKEwiZurLEzIXsAhXhJLkGHf1eCosQFjABegQIAhAB&url=http%3A%2F%2Fpaginapessoal.utfpr.edu.br%2Fwaltersanchez%2FPROGRAMAS%2FTutorial%2520IGBT%2520Loss%2520Calculation.pdf%2Fat_download%2Ffile&usg=AOvVaw3-1wxNSowIkAG5PFPkE2UP>,organization={POWERSIM},urlaccessdate={22deAgostode2020}>.

PRABHAKAR, M.; B.B, T.; AJITH.N; D.KAVITHA; B.KANTHARAJ. Modeling of diode clamped multilevel inverter using sinusoidal pwm. In: . [S.l.: s.n.], 2015.

RODRIGUEZ, J.; JIH-SHENG, L.; ZHENG, P. F. Multilevel inverters: A survey of topologies, controls, and applications. In: . [S.l.]: IEEE Transactions on Industrial Electronics, 2006. v. 49, n. 4.

RODRIGUEZ, J.; STEIMER, P. K.; LIZAMA, I. E. A survey on neutral-point-clamped inverters. In: . [S.l.]: IEEE Transaction on Industrial Electronics, 2010. v. 57, n. 7.

SALEM, A.; ABIDO, M. A. T-type multilevel converter topologies: A comprehensive review. In: **Arabian Journal for Science and Engineering**. [S.l.]: King Fahd Universidade de Petróleo e Minerais, 2018. v. 1.

SCHWEIZER, M.; KOLAR, J. W. High efficiency drive system with 3-level t-type inverter. In: **14th EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS - EPE 2011**. [S.l.: s.n.], 2011.

SKVARENINA, T. L. **The power electronics handbook**. West Lafayette, United States: CRC Press LLC, 2002.

TDK. **Al Cap Useful Life Calculation Tool.** 2020. Disponível em: <https://www.tdk-electronics.tdk.com/designtools/alu_useful_life/?series=B43721&WT.series=B43721>. Acesso em: 10 de Agosto de 2020.

TGM. **Serviços em Geradores e Motores de médio e grande porte**. 2021. Disponível em: <<https://www.grupotgm.com.br/servicos-em-geradores-e-motores>>. Acesso em: 10 Fev. 2021.

WIKIPEDIA. **Diesel-elétrico**. 2021. Disponível em: <<https://pt.wikipedia.org/wiki/Diesel-elétrico>>. Acesso em: 10 Fev. 2021.

XIAOMING, Y. **Soft Switching Techniques for Multilevel Inverters**. Tese (Doutorado) — Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina, Florianópolis, Brasil, 1998.

XIAOMING, Y.; BARBI, I. Fundamentals of a new diode clamping multilevel inverter. In: . [S.l.]: IEEE Transactions on Industrial Electronics, 2000. v. 15, n. 4.