

UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGPEEL

EDERSON MANARIM

**CONVERTOR CC-CC BIDIRECIONAL BASEADO NA CÉLULA DE COMUTAÇÃO
DE TRÊS ESTADOS COM GRAMPEAMENTO ATIVO**

JOINVILLE

2022

EDERSON MANARIM

**CONVERSOR CC-CC BIDIRECIONAL BASEADO NA CÉLULA DE COMUTAÇÃO
DE TRÊS ESTADOS COM GRAMPEAMENTO ATIVO**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina, como requisito parcial para obtenção do grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Alessandro Luiz Batschauer

JOINVILLE

2022

Manarim, Ederson

CONVERSOR CC-CC BIDIRECIONAL BASEADO NA
CÉLULA DE COMUTAÇÃO DE TRÊS ESTADOS COM
GRAMPEAMENTO ATIVO / Ederson Manarim. -- 2022.
127 p.

Orientador: Alessandro Luiz Batschauer

Dissertação (mestrado) -- Universidade do Estado de Santa
Catarina, Centro de Ciências Tecnológicas, Programa de
Pós-Graduação em Engenharia Elétrica, Joinville, 2022.

1. Conversor CC-CC Bidirecional. 2. Célula de Comutação de
Três Estados. 3. Comutação Suave ZVZCS. 4. Grampeamento
Ativo. I. Batschauer, Alessandro Luiz . II. Universidade do Estado
de Santa Catarina, Centro de Ciências Tecnológicas, Programa de
Pós-Graduação em Engenharia Elétrica. III. Título.

EDERSON MANARIM

**CONVERTOR CC-CC BIDIRECIONAL BASEADO NA CÉLULA DE COMUTAÇÃO
DE TRÊS ESTADOS COM GRAMPEAMENTO ATIVO**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina, como requisito parcial para obtenção do grau de Mestre em Engenharia Elétrica.

BANCA EXAMINADORA

Prof. Dr. Alessandro Luiz Batschauer
CCT/UDESC (presidente/orientador)

Membros:

Prof. Dr. Marcello Mezaroba.
CCT/UDESC

Prof. Dr. René Pastor Torrico Bascopé.
UFC

Joinville, 28 de abril de 2022.

AGRADECIMENTOS

Agradeço a Deus, pelas oportunidades em minha vida.

A minha amada esposa Danubia, pelo apoio e compreensão nesta jornada.

A meus queridos pais, Valdir e Maria Salete, que sempre incentivarem a busca por conhecimento e formação.

Ao Prof. Alessandro Luiz Batschauer pela orientação e ensinamentos neste trabalho durante o curso de mestrado, pela amizade e pela confiança.

A WEG, em especial aos senhores Marcio Moreno Sobrinho e Paulo Roberto Kruger, cujos auxílios e incentivos foram essenciais para realização do curso de Mestrado.

A UDESC e aos professores do nPEE e PPGEEL Marcello Mezaroba, Yales Rômulo de Novaes, Joselito Anastácio Heerdt, Sérgio Vidal Garcia de Oliveira, Tiago Jackson May Dezuó e demais professores que contribuíram direta ou indiretamente para o desenvolvimento deste projeto.

Aos amigos que ganhei neste Mestrado: Mateus Nicoladelli de Oliveira, Roberto Schmitt e Rodrigo José Piontekewicz, que muito contribuíram para realização deste curso.

Aos colegas do nPEE que auxiliaram para desenvolvimento do protótipo, Felipe Joel Zimann, Romário de Souza Coelho e Vinícius Guilherme Hoffmann, assim como os demais colegas do nPEE que contribuíram para este desenvolvimento.

A UDESC, ao Departamento de Engenharia Elétrica e a todos os funcionários que em sua atuação, contribuem para que a instituição proporcione a melhor qualidade de ensino possível para a sociedade.

Muito obrigado.

RESUMO

Este trabalho descreve o estudo de um conversor CC-CC bidirecional baseado no uso da célula de comutação de três estados combinado com a técnica de grampeamento ativo para obtenção de comutação suave. O conversor tem aplicação em sistemas com armazenamento de energia como tração de veículos elétricos e microrredes com o objetivo de propor alternativa a conversores já existentes obtendo melhorias para operação em alta frequência que possam beneficiar em rendimento e compactação do conversor. É realizado o estudo da célula de comutação e da técnica de comutação suave com grampeamento ativo, são apresentadas as etapas de operação e as principais formas de onda assim como a proposta de uma metodologia para o projeto do conversor. Efetua-se a comparação através de *software* de simulação com outras topologias apresentadas e o estudo é validado através de um protótipo (com tensões de entrada/saída de 100 V e 500 V, potência de 1 kW e frequência de comutação de 150 kHz) desenvolvido para avaliação prática dos resultados e análise das vantagens e desvantagens.

Palavras-chave: Conversor CC-CC Bidirecional, Célula de Comutação de Três Estados, Comutação Suave ZVZCS, Grampeamento Ativo.

ABSTRACT

This work describes the study of a DC-DC bidirectional converter based on the three-state switching cell combined with active clipping technique for soft switching. The converter can be applied on energy storage systems such as electric vehicle traction and microgrids in order to propose an alternative to existing converters, obtaining improvements for high frequency operation that can benefit in efficiency and compaction of the converter. The study of the switching cell and the soft switching technique with active clamping is carried out, the operation steps and the main waveforms are presented and a design methodology is proposed as well. A comparison with other topologies is carried out with simulation software and the study validation has been done with a prototype (with input/output voltages of 100 V and 500 V, 1 kW power and 150 kHz switching frequency) developed for practical evaluation of the results and analysis of advantages and disadvantages.

Keywords: Bidirectional DC-DC Converter, Three State Switching Cell, ZVZCS Soft Switching Active Clamping.

LISTA DE FIGURAS

Figura 1 – Histórico de vendas no mercado global de Veículos Elétricos no período de 2010 a 2020 e previsão de vendas em 2025 e 2030.	20
Figura 2 – Configuração de um <i>Veículo Elétrico Plug-in (PEV)</i>	21
Figura 3 – Previsão de crescimento da capacidade global de geração solar fotovoltaica.....	22
Figura 4 – Previsão de crescimento da capacidade global de armazenamento de energia em bancos de baterias.	23
Figura 5 – Conversor CC-CC bidirecional em corrente (<i>Buck e Boost</i>).	24
Figura 6 – Conversor CC-CC bidirecional em ponte completa.....	25
Figura 7 – Conversor CC-CC bidirecional intercalado.....	26
Figura 8 – Corrente nos indutores do conversor intercalado com $D = 0,6$ utilizando indutores independentes (i_{L1} e i_{L2}) e indutores acoplados (i_{L3} e i_{L4}), corrente de entrada com uso de indutores independentes (i_{V1}) e acoplados (i_{V2}).	27
Figura 9 – Ganho estático com uso da CCTE tipo B.....	28
Figura 10 – Conversor CC-CC bidirecional baseado na CCTE.	29
Figura 11 – Conversores Bidirecionais em configuração <i>interleaved</i> com indutores independentes (a), com indutores acoplados (b) e célula de comutação de três estados (c).	30
Figura 12 – Formas de onda de corrente nos indutores para os conversores <i>interleaved</i> com indutores independentes, indutores acoplados e CCTE.	30
Figura 13 – Relação da ondulação de corrente dos magnéticos de entrada e dos magnéticos para os conversores <i>interleaved</i> com indutores independentes, indutores acoplados e CCTE.	31
Figura 14 – Conversor auxiliar adicionado a <i>Snubber</i> de Undeland.	33
Figura 15 – Conversor CC-CC Bidirecional com Grampeamento Ativo.	33
Figura 16 – Circuito do conversor CC-CC bidirecional CCTE com comutação suave.....	34
Figura 17 – Formas de onda para operação <i>Boost</i> em MCC com $D > 0,5$	40
Figura 18 – Etapas de operação do conversor em modo <i>Boost</i> em MCC com $D > 0,5$	41
Figura 19 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) em função da razão cíclica D , com operação <i>Boost</i> em carga nominal, parametrizadas em relação a corrente nominal de $L1$	47

Figura 20 – Avaliação gráfica de iCS demonstrando a impossibilidade da comutação ZCS no intervalo $0,5 < D < 0,75$	48
Figura 21 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) parametrizadas à corrente nominal $IL1$ em função da potência de saída P_{Out} parametrizada à potência nominal do conversor durante operação <i>Boost</i>	50
Figura 22 – Ganho estático do conversor apenas com CCTE e ganho estático com adição da malha de grampeamento ativo – operação <i>Boost</i>	52
Figura 23 – Formas de onda para operação <i>Buck</i> em MCC com $D > 0,5$	55
Figura 24 – Etapas de operação do conversor em modo <i>Buck</i> em MCC com $D > 0,5$	56
Figura 25 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) em função da razão cíclica D , com operação <i>Buck</i> em carga nominal, parametrizadas em relação a corrente nominal de $L1$	61
Figura 26 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) parametrizadas à corrente nominal $IL1$ em função da potência de saída P_{Out} parametrizada à potência nominal do conversor durante operação <i>Buck</i>	62
Figura 27 – Ganho estático do conversor apenas com CCTE e ganho estático com adição da malha de grampeamento ativo – operação <i>Buck</i>	64
Figura 28 – Perdas magnéticas parametrizadas para o material IPR12 (a) e 3C94 (b).	71
Figura 29 – Resistencia Série Equivalente $\times$ frequência na linha de capacitores TDK B43624.	82
Figura 30 – Simulação conforme condições apresentadas no <i>datasheet</i> do componente para validação do modelo do interruptor no <i>LTSpice</i> . Tensão de dreno $V(vd)$, Corrente de dreno $I_x(U1:D)$ e tensão de <i>gate</i> $V(vg)$	98
Figura 31 – Formas de onda características de entrada em condução e bloqueio de transistores para cargas indutivas e circuito para caracterização de perdas.....	98
Figura 32 – Circuito simulado para validação de perdas por comutação.	99
Figura 33 – Perdas no interruptor U1 na entrada em condução dissipativa. Corrente de dreno na chave $I_x(U1:D)$; Tensão dreno-fonte $V(vd)$ e potência na chave através do produto $V(vd)*I_x(U1:D)$	100
Figura 34 – Perdas no interruptor U1 no bloqueio dissipativo. Corrente de dreno na chave $I_x(U1:D)$; Tensão dreno-fonte $V(vd)$ e potência na chave através do produto $V(vd)*I_x(U1:D)$	101
Figura 35 – Circuito CCTE com grampeamento ativo para simulação.	102

Figura 36 – Resultados de simulação da CCTE com grampeamento ativo. (a) Tensão de saída em $V(v2)$; tensão na chave U1 em $V(vd1)$ e corrente na chave U1 em $I_x(U1:D)$. (b) Tensão de saída em $V(v2)$; tensão na chave U3 em $V(n002)-V(vd1)$ e corrente na chave U3 em $I_x(U3:D)$. (c) Tensão no interruptor auxiliar UA em $V(vca)-V(n002)$; corrente na chave UA em $I_x(UA:D)$ e corrente no indutor Ls1 em $I(Ls1)$. (d) Tensão no indutor auxiliar Ls1 em $V(n002)-V(V2)$ e corrente no indutor Ls1 em $I(Ls1)$	103
Figura 37 – Circuitos simulados para comparação de perdas.	104
Figura 38 – Esquema eletrônico do protótipo desenvolvido.	108
Figura 39 – <i>Layers</i> (a) Superior, (b) inferior, (c) Intermediário 1 e (d) Intermediário 2 da PCI.	110
Figura 40 – Visualização tridimensional vistas (a) superior e (b) inferior com identificação dos principais componentes e posicionamento dos dissipadores.	110
Figura 41 – Fotografia do protótipo implementado.	111
Figura 42 – Formas de onda de tensão (azul) e corrente (ciano) em $S1$. Escalas: $VS1: 200 Vdiv.$; $IS1: 5 Adiv.$; tempo: $200 nsdiv.$	112
Figura 43 – Formas de onda de tensão (vermelho) e corrente (ciano) em $S3$ com visualização das comutações em (a) e ciclo completo em (b). Tensão em $S1$ (azul), tensão de braço VA (roxo) e corrente iLs (verde). Escalas: $VS3, VS1, VA: 200 Vdiv.$; $IS3, ILs: 10 Adiv.$; tempo: $400 nsdiv.$ em (a) e $1 \mu sdiv.$ em (b).	112
Figura 44 – Formas de onda de tensão (vermelho) e corrente (ciano) em Sa . Tensão VA (azul), VB (roxo), e corrente iLs (verde). Escalas: $VSa, VA, VB: 200 Vdiv.$, $ISa, ILs: 10 Adiv.$, tempo: $400 nsdiv.$	113
Figura 45 – Tensão (vermelho) e corrente (verde) no indutor LS . Tensão de saída $V2$ (roxo) e tensão VA (azul). Escalas: $VLs, V2, VA: 200 Vdiv.$, $ILs: 10 Adiv.$, tempo: $200 nsdiv.$	114
Figura 46 – Tensão $V1$ (azul) e corrente $IL1$ (roxo) em (a). Tensão $V2$ (azul) e corrente $I2$ (roxo) em (b). Escalas: $V1: 40 Vdiv.$, $IL1: 5 Adiv.$, $V2: 200 Vdiv.$, $I2: 1 Adiv.$ tempo: $1 \mu sdiv.$	115
Figura 47 – Rendimento do Conversor na operação <i>Boost</i>	115
Figura 48 – Potências de entrada e saída e rendimento para operação em carga nominal com frequência de comutação de 50kHz. Temperatura do dissipador A durante a operação.	117

Figura 49 – Formas de onda de tensão (vermelho) e corrente (ciano) em $S3$ com comutações evidenciadas em (a) e ciclo completo em (b). Escalas: $VS3, VS1, VA$: 200 $Vdiv$.; $IS3$: 5 $Adiv$.; tempo: 400 $nsdiv$. em (a) e 1 $\mu sdiv$. em (b).....	119
Figura 50 – Formas de onda de tensão (azul) e corrente (ciano) em $S1$, correntes $IL1$ (roxo) e ILs (verde). Destaque das comutações em (a) e ciclo completo em (b). Escalas: $VS1$: 200 $Vdiv$.; $IS1$: 5 $Adiv$.; $IL1, ILs$: 10 $Adiv$. ; tempo: 400 $nsdiv$. em (a) e 1 $\mu sdiv$. em (b).....	119
Figura 51 – Formas de onda de tensão (vermelho) e corrente (ciano) em Sa . Tensões VA (azul) e VB (roxo). Corrente ILs (verde). Escalas: VSa, VA, VB : 200 $Vdiv$.; ISa, ILs : 10 $Adiv$.; tempo: 400 $nsdiv$	120
Figura 52 – Rendimento do conversor na operação <i>Buck</i>	120

LISTA DE TABELAS

Tabela 1 – Especificações principais do conversor.	74
Tabela 2 – Principais características do interruptor NTHL080N120SC1.....	91
Tabela 3 – Condições de operação para obtenção comutação suave.....	91
Tabela 4 – Condições de operação para obtenção comutação suave.....	92
Tabela 5 – Características de comutação interruptor NTHL080N120SC1.....	97
Tabela 6 – Resultados de simulação de perdas nos interruptores (NTHL080N120SC1 @ 100°C) para diferentes topologias.	106
Tabela 7 – Condições de Operação do Conversor.....	107
Tabela 8 – Componentes do Circuito.....	109

LISTA DE ABREVIATURAS E SIGLAS

CCTE	Célula de Comutação de Três Estados
AWG	<i>American Wire Gauge</i> – Escala Americana de Bitola de Fios
CA	Corrente Alternada
CC	Corrente Contínua
CC-CA	Conversor de corrente contínua para corrente alternada
CC-CC	Conversor de corrente contínua para corrente contínua
CI	Circuito Integrado
DSP	<i>Digital Signal Processor</i> – Processador Digital de Sinais
EMI	ElectroMagnetic Interference – Interferência eletromagnética
EV	<i>Electric vehicle</i> – Veículo elétrico
IEA	<i>International Energy Agency</i> – Agencia Internacional de Energia
MCC	Modo de condução contínua
MCD	Modo de condução descontínua
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i> – Transistor de Efeito de Campo Metal Óxido Semicondutor
PCI	Placa de Circuito Impresso
PEV	<i>Plug-in Electric Vehicle</i> – Veículo Elétrico interligável a rede elétrica
PWM	<i>Pulse Width Modulation</i> – Modulação por Largura de Pulso
RSE	Resistência Série-Equivalente
SiC	<i>Silicon Carbide</i> – Carbetto de Silício
ZCS	<i>Zero Current Switching</i> – Comutação com Corrente Zero
ZVS	<i>Zero Voltage Switching</i> – Comutação com Tensão Zero
ZVZCS	<i>Zero Voltage Zero Current Switching</i> – Comutação com Tensão ou com Corrente Zero

LISTA DE SÍMBOLOS

A_e	Área da perna central do núcleo magnético
A_w	Área de janela do núcleo magnético
$A_e A_w$	Produto das áreas do núcleo
B_{Max}	Fluxo magnético máximo
ΔB	Variação do fluxo magnético
D	Razão cíclica de operação do conversor
D_{CC}	Razão de tempo do curto-circuito de braço com o período T_s
D_{Ls}	Razão de tempo da chave auxiliar fechada com o período T_s , em que é aplicada a tensão V_{Cs} no indutor auxiliar L_s
D_{Res}	Parcela adicionada à razão cíclica devido a etapa ressonante
di_{Ls}/dt	Derivada de corrente arbitrada no indutor auxiliar L_s
E_{off}	Energia dissipada na abertura forçada do interruptor
E_{on}	Energia dissipada no fechamento forçado do interruptor
F_L	Frequência de operação do indutor
f_s	Frequência de comutação do conversor
G_V	Ganho estático de tensão
I_{pCs1}	Valor de pico 1 na corrente i_{Cs} antes do fechamento do interruptor principal
$I_{PCs1min}$	Valor mínimo de I_{pCs1} para obtenção de comutação suave ZVS
I_{pCs2}	Valor de pico 2 na corrente i_{Cs} antes da abertura do interruptor principal
$I_{PCs2min}$	Valor mínimo de I_{pCs2} para obtenção de comutação suave ZCS
I_{Res}	Valor de pico de corrente durante a etapa ressonante
I_{sc}	Valor de pico de corrente no indutor auxiliar durante o curto-circuito de braço.
I_{sc_ZCS}	Corrente de curto-circuito necessária para obtenção de comutação suave ZCS
I_{sc_ZVS}	Corrente de curto-circuito necessária para obtenção de comutação suave ZVS
I_{rrm}	Corrente de recuperação reversa do diodo
J_{Max}	Densidade de corrente máxima no condutor
K_E	Coeficiente de perdas por correntes parasitas
K_H	Coeficiente de perdas por histerese
k_u	Fator de utilização do núcleo magnético
k_w	Fator de utilização da janela do núcleo magnético

l_e	Comprimento médio de uma espira
l_g	Espessura do entreferro no núcleo magnético
N	Número de espiras de indutor
n_{fios}	Número de condutores em paralelo
P_{Cu}	Perdas no condutor do elemento magnético
P_{mag}	Perdas no núcleo do elemento magnético
P_p	Perda magnética parametrizada do material
$R_{Conduct}$	Resistência do condutor no enrolamento do magnético
RDS_{on}	Resistencia dreno-fonte de interruptor MOSFET fechado
S_f	Secção transversal de condutor
S_{fiso}	Secção transversal de condutor com isolamento
$t_{d(on)}$	Atraso fechamento do interruptor
$t_{d(off)}$	Atraso abertura do interruptor
t_f	Tempo descida da corrente
t_r	Tempo subida da corrente
t_{res}	Intervalo de tempo da etapa ressonante
t_{rr}	Tempo recuperação reversa diodo
T_s	Período de comutação
t_{SC}	Intervalo de tempo mínimo de curto circuito de braço
ρ	Resistividade do cobre
ρ_{c100}	Resistividade do cobre ajustada a $100^{\circ}C$
V_n	Volume do núcleo do elemento magnético
μ_o	Permeabilidade magnética do ar
$\mu_{conduct}$	Permeabilidade relativa do condutor

SUMÁRIO

1	INTRODUÇÃO	20
2	CONVERSORES CC-CC BIDIRECIONAIS NÃO-ISOLADOS.....	24
2.1	INTRODUÇÃO.....	24
2.2	CONVERSOR CC-CC BIDIRECIONAL EM CORRENTE DE UM BRAÇO (<i>BUCK E BOOST</i>)	24
2.3	CONVERSOR CC-CC BIDIRECIONAL PONTE COMPLETA	25
2.4	CONVERSOR CC-CC BIDIRECIONAL INTERCALADO.....	25
2.5	CONVERSOR CC-CC BIDIRECIONAL BASEADO NA CÉLULA DE COMUTAÇÃO DE TRÊS ESTADOS.....	27
2.5.1	Avaliação da CCTE em Relação a Configuração Intercalada (<i>interleaved</i>) ..	29
3	TÉCNICA DE COMUTAÇÃO SUAVE E ANÁLISE DO CIRCUITO DO CONVERSOR.....	32
3.1	INTRODUÇÃO.....	32
3.2	TECNICAS DE COMUTAÇÃO SUAVE.....	32
3.3	ANÁLISE DO CIRCUITO DO CONVERSOR	34
3.3.1	Análise do Conversor com Operação <i>Boost</i> em MCC com $D > 0,5$	35
3.3.1.1	Análise das Etapas de Operação.....	35
3.3.1.2	Análise das Condições para Obtenção da Comutação Suave	44
3.3.1.3	Análise do Nível Mínimo de Corrente de Curto-Circuito para <i>ZVZCS</i> em Relação a Razão Cíclica - $ISC \times D$	46
3.3.1.4	Análise do Nível Mínimo de Corrente de Curto-Circuito para <i>ZVZCS</i> em Relação a Potência de Saída - $Isc \times P_{Out}$	49
3.3.1.5	Influência da Malha Auxiliar de Comutação Suave no Ganho Estático do Conversor – Operação <i>Boost</i>	50
3.3.2	Análise do Conversor com Operação <i>Buck</i> em MCC com $D > 0,5$	52
3.3.2.1	Análise das Etapas de Operação.....	52
3.3.2.2	Análise das Condições para Obtenção da Comutação Suave	59

3.3.2.3	Análise do Nível Mínimo de Corrente de Curto-Circuito para ZVZCS em Relação a Razão Cíclica - $ISC \times D$	60
3.3.2.4	Análise do Nível Mínimo de Corrente de Curto-Circuito para ZVZCS em Relação a Potência de Saída - $Isc \times POut$	62
3.3.2.5	Influência da Malha Auxiliar de Comutação Suave no Ganho Estático do Conversor – Operação Buck	62
4	ESPECIFICAÇÃO E PROJETO DOS ELEMENTOS DE POTÊNCIA DO CONVERSOR.....	65
4.1	INTRODUÇÃO.....	65
4.2	ESPECIFICAÇÃO DOS INTERRUPTORES.....	65
4.2.1	Esforços de Tensão e Corrente	65
4.2.2	Perdas nos Interruptores.....	68
4.3	PROJETO DOS ELEMENTOS MAGNÉTICOS	68
4.3.1	Esforços de Tensão e Corrente	69
4.3.2	Perdas nos Elementos Magnéticos.....	70
4.4	PROJETO DOS ELEMENTOS CAPACITIVOS.....	72
4.4.1	Esforços de Tensão e Corrente	72
4.4.2	Cálculo da Ondulação de Tensão em Função da RSE.....	73
4.4.3	Perdas nos Capacitores Eletrolíticos.....	73
5	EXEMPLO DE PROJETO DO CONVERSOR.....	74
5.1	ESPECIFICAÇÕES PRINCIPAIS.....	74
5.2	PROJETO DO INDUTOR $L1$	75
5.2.1	Cálculo da Indutância de $L1$	75
5.2.2	Esforços de Tensão e Corrente em $L1$.....	75
5.2.3	Projeto Físico do Indutor $L1$	76
5.2.3.1	Escolha do Núcleo	76
5.2.3.2	Número de Espiras.....	77
5.2.3.3	Entreferro	77

5.2.3.4	Condutores	77
5.2.3.5	Fator de Utilização da Janela.....	78
5.3	PROJETO DO TRANSFORMADOR $T1$	78
5.3.1	Esforços de Tensão e Corrente em $T1$	78
5.3.2	Projeto Físico do Transformador $T1$	79
5.3.2.1	Escolha do Núcleo	79
5.3.2.2	Número de Espiras.....	80
5.3.2.3	Condutores	80
5.3.2.4	Fator de Utilização da Janela.....	80
5.4	PROJETO DO CAPACITOR $CV2$	81
5.4.1	Cálculo da Capacitância de $CV2$	81
5.4.2	Esforços de Tensão e Corrente em $CV2$	81
5.4.3	Cálculo da Máxima Resistência Série Equivalente de $CV2$.....	82
5.4.4	Seleção do Capacitor $CV2$	82
5.5	PROJETO DO INDUTOR LS	83
5.5.1	Cálculo da Indutância de LS	83
5.5.2	Esforços de Tensão e Corrente em LS.....	84
5.5.3	Projeto Físico do Indutor LS	84
5.5.3.1	Escolha do Núcleo	85
5.5.3.2	Número de Espiras.....	85
5.5.3.3	Entreferro	86
5.5.3.4	Condutores	86
5.5.3.5	Fator de Utilização da Janela.....	87
5.6	PROJETO DO CAPACITOR CS	87
5.6.1	Cálculo da Capacitância de CS.....	87
5.6.2	Esforços de Tensão e Corrente em CS.....	88
5.6.3	Cálculo da Máxima Resistência Série Equivalente de CS	89

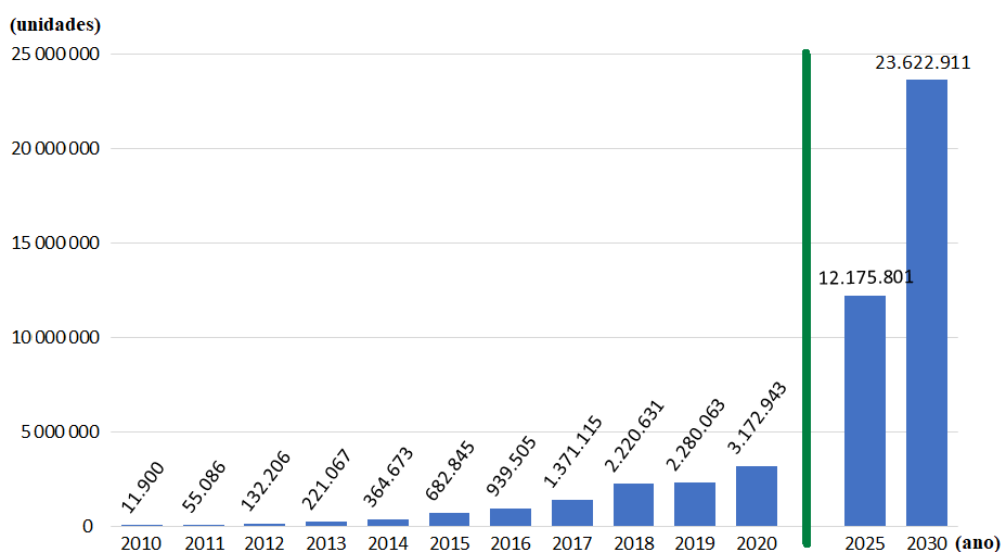
5.6.4	Seleção do Capacitor CS	89
5.7	ESPECIFICAÇÃO DOS INTERRUPTORES.....	89
5.8	CONDIÇÕES DE OPERAÇÃO PARA COMUTAÇÃO SUAVE.....	91
5.9	INFLUÊNCIA NO GANHO ESTÁTICO	92
5.10	CÁLCULO DE PERDAS NOS ELEMENTOS DO CONVERSOR.....	92
5.10.1	Perdas nos Interruptores	92
5.10.2	Perdas nos Elementos Passivos	93
5.10.2.1	Perdas no Indutor $L1$	93
5.10.2.2	Perdas no Transformador $T1$	94
5.10.2.3	Perdas no Indutor Auxiliar LS	94
5.10.2.4	Perdas no Capacitor $CV2$	95
5.10.2.5	Perdas no Capacitor CS	95
5.10.2.6	Rendimento Teórico	96
6	RESULTADOS DE SIMULAÇÃO	97
6.1	VALIDAÇÃO DO MODELO DO INTERRUPTOR	97
6.2	SIMULAÇÃO DO CONVERSOR COM MALHA DE GRAMPEAMENTO ATIVO	101
6.3	COMPARAÇÃO DE PERDAS NOS INTERRUPTORES DO CONVERSOR COM GRAMPEAMENTO ATIVO EM RELAÇÃO AS DEMAIS TOPOLOGIAS	103
7	RESULTADOS EXPERIMENTAIS	107
7.1	RESULTADOS PARA OPERAÇÃO <i>BOOST</i>	111
7.1.1	Avaliação das Perdas nos Interruptores	116
7.2	RESULTADOS PARA OPERAÇÃO <i>BUCK</i>	118
8	CONCLUSÕES	122
9	REFERÊNCIAS	125

1 INTRODUÇÃO

A busca constante por desenvolvimento sustentável promove a demanda crescente por soluções de mobilidade elétrica em substituição ao uso de combustíveis fósseis. Para o atingimento das metas de emissão de CO₂ da União Europeia em 2030, é estimado o aumento da frota europeia de veículos elétricos (*Electrical Vehicles - EVs*) de menos de 1 milhão de unidades em 2018 para mais de 35 milhões de veículos em 2030 e cerca de 190 milhões de EVs em 2050 (KLETTKE, MOSER, *et al.*, 2018).

Conforme a *IEA-International Energy Agency* (IEA, 2021), no cenário global as vendas de EVs possuem previsão de crescimento expressivo conforme gráfico apresentado na Figura 1. É previsto crescimento de mais de 750% nas vendas anuais em 10 anos, passando de cerca 3,2 milhões de unidades fornecidas em 2020 para 23,6 milhões de unidades em 2030.

Figura 1 – Histórico de vendas no mercado global de Veículos Elétricos no período de 2010 a 2020 e previsão de vendas em 2025 e 2030.

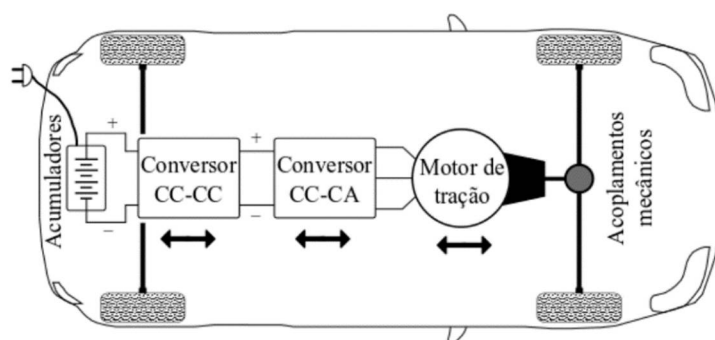


Fonte: Adaptado de (IEA, 2021).

Enquanto veículos convencionais, acionados com motor de combustão interna, operam com eficiência entre 18% a 25% da energia disponível no combustível, os EVs devem operar com alta eficiência convertendo mais de 80% da energia disponível em energia utilizável. Portanto, o veículo deve utilizar de sistemas de frenagem regenerativa, evitando perdas com frenagem por atrito, assim como os equipamentos de processamento de energia devem possuir alto rendimento e compactação (EUROPEAN ENVIRONMENT AGENCY, 2016).

Diferentes tipos de motores elétricos podem ser utilizados para o acionamento dos EVs, como motores de corrente alternada (CA) e alguns tipos de motores de corrente contínua (CC) (EUROPEAN ENVIRONMENT AGENCY, 2016). Uma das configurações mais comuns é apresentada na Figura 2, que demonstra o diagrama de Veículo Elétrico interligável a rede elétrica (*Plug-in Electric Vehicles – PEV*). Este veículo possui o acumulador de energia, conversor CC-CC para adequação de níveis de tensão entre motor e banco de baterias, conversor CC-CA para o acionamento do motor e o motor de tração. As setas indicam a reversibilidade de fluxo de potência entre acumulador e motor (MAYER, PÉRES e OLIVEIRA, 2015).

Figura 2 – Configuração de um Veículo Elétrico *Plug-in* (PEV).

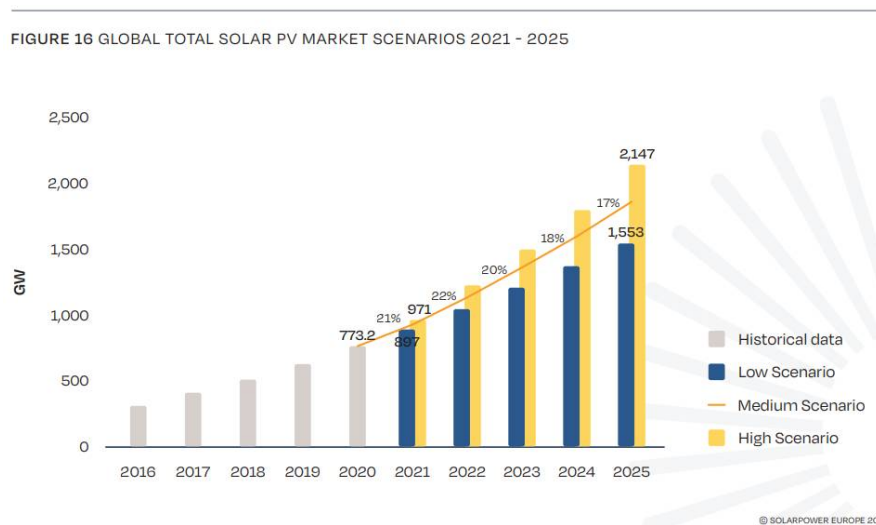


Fonte: (MAYER, PÉRES e OLIVEIRA, 2015).

É estimado que o aumento da frota de veículos elétricos representará elevação na demanda por energia da ordem de 450 TWh/ano em 2030 (IEA, 2021). Neste contexto, a ampliação de matriz energética com fontes renováveis se torna indispensável para redução das emissões de gases. A Figura 3 apresenta previsão de crescimento da capacidade de geração solar fotovoltaica sendo previsto o aumento de aproximadamente 280% da capacidade no intervalo de 5 anos, entre 2020 e 2025 (SOLARPOWER EUROPE, 2021).

Seguindo a linha de sustentabilidade, os sistemas de geração e processamento de energia devem obter o maior nível de eficiência possível. Os módulos fotovoltaicos, por exemplo, possuem característica de baixa eficiência na conversão de energia solar em energia elétrica, da ordem de 16% a 25% (FRAAS e PARTAIN, 2010), de modo que os conversores que processam a energia devem possuir alto rendimento, normalmente superior a 98%.

Figura 3 – Previsão de crescimento da capacidade global de geração solar fotovoltaica.

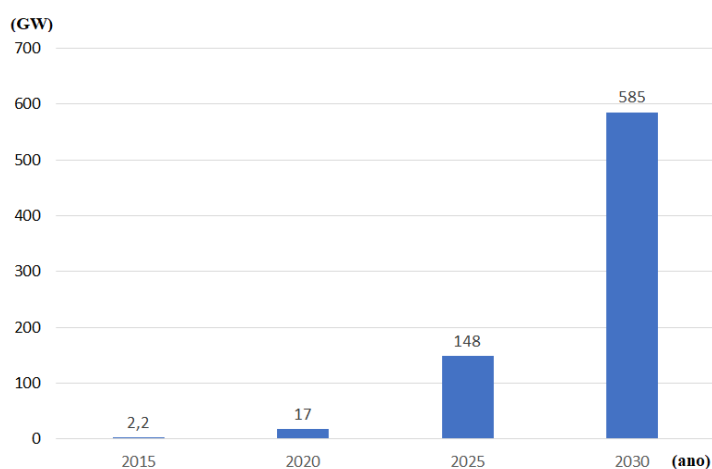


Fonte: (SOLARPOWER EUROPE, 2021).

Com o aumento da geração de energia através de fontes com disponibilidade variável, como a energia fotovoltaica e eólica, o sistema elétrico passa a sofrer maior perturbação com a potência disponibilizada para a rede elétrica dessincronizada com o consumo sendo necessário adoção de estratégias para estabilidade no sistema. O armazenamento de energia através de bancos de baterias se apresenta como opção viável armazenando energia durante intervalo de tempo com excedente de geração e disponibilizando nos horários de maior consumo da rede. Conforme a Figura 4, é estimado crescimento exponencial da capacidade de armazenagem de energia através de bancos de baterias ampliando em quase 35 vezes a potência instalada entre 2020 e 2030 (IEA, 2021).

Um dos conversores que podem ser utilizados nos sistemas com armazenamento de energia é o conversor CC-CC bidirecional adequando níveis de tensão entre o conversor CC-CA e acumuladores. Assim como na geração de energia, os sistemas de armazenamento devem operar com a máxima eficiência possível e, portanto, os conversores devem ter alto rendimento, visando evitar tanto perdas da operação como gasto de energia para resfriamento dos equipamentos.

Figura 4 – Previsão de crescimento da capacidade global de armazenamento de energia em bancos de baterias.



Fonte: Adaptado de (IEA, 2021).

A utilização da Célula de Comutação de Três Estados (CCTE) se apresenta como opção para desenvolvimento do conversor CC-CC bidirecional para aplicação tanto nos *EVs* como nos sistemas de armazenamento de energia, visando obter melhor rendimento na operação do sistema.

Este trabalho tem objetivo de estudar a combinação da CCTE com uma malha de grampeamento ativo para obtenção de comutação suave *ZVZCS (Zero Voltage, Zero Current Switching)* nos interruptores, permitindo aumento da frequência de comutação e a compactação dos equipamentos mantendo alto rendimento. É demonstrada a operação do conversor, as condições necessárias para operação com comutação suave, seus limites de operação e apresentada uma metodologia para o desenvolvimento do projeto.

2 CONVERSORES CC-CC BIDIRECIONAIS NÃO-ISOLADOS

2.1 INTRODUÇÃO

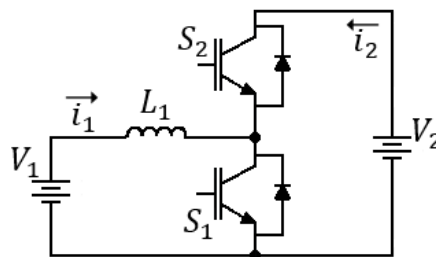
Os conversores bidirecionais são utilizados em aplicações que necessitam de reversão do fluxo de potência. A utilização crescente de sistemas com armazenamento de energia em acumuladores, como veículos elétricos (*EVs*), intensifica a demanda por estas topologias (YAN, ZENG, *et al.*, 2020).

Neste contexto, os conversores CC-CC bidirecionais se apresentam como interface entre os acumuladores de energia e os conversores CC-CA de tração sendo que geralmente, realizam a adequação de níveis de tensão de 100 V a 400 V nos acumuladores e 100 V a 800 V no conversor de tração devendo possuir elevado rendimento ($>97\%$) (MAYER, PÉRES e OLIVEIRA, 2015).

2.2 CONVERSOR CC-CC BIDIRECIONAL EM CORRENTE DE UM BRAÇO (*BUCK* E *BOOST*)

Uma das estruturas mais simples se trata do conversor bidirecional em corrente de um braço apresentado na Figura 5. Esta estrutura deriva dos conversores unidirecionais *Buck* e *Boost*. Em uma das formas de operação do circuito, o interruptor S_2 é mantido desligado e enquanto é realizada comutação do interruptor S_1 . Deste modo, o circuito opera como conversor *Boost* transferindo energia da fonte V_1 , com nível de tensão mais baixo, para a fonte V_2 com nível de tensão mais alto. De modo oposto, mantendo S_1 desligado, com a comutação de S_2 o conversor passa a operar como um conversor *Buck* transferindo energia de V_2 para V_1 .

Figura 5 – Conversor CC-CC bidirecional em corrente (*Buck e Boost*).



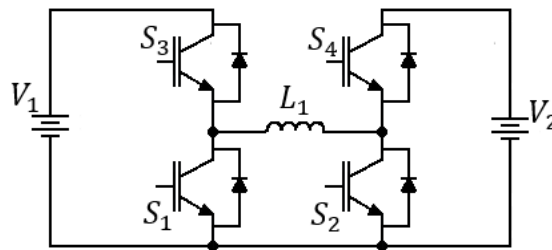
Fonte: Adaptado de (KAZIMIERCZUK, 2008).

Conforme Mayer, Péres e Oliveira (2015), este conversor é um dos mais utilizados em EVs devido ao arranjo com poucos componentes. Entretanto, para tornar os conversores mais eficientes, outras soluções podem ser adotadas.

2.3 CONVERSOR CC-CC BIDIRECIONAL PONTE COMPLETA

O conversor ilustrado na Figura 6 é apresentado como bidirecional em ponte completa ou bidirecional em cascata. Este conversor pode operar como *Buck* ou *Boost* rebaixando ou elevando a tensão em ambos os sentidos de corrente.

Figura 6 – Conversor CC-CC bidirecional em ponte completa.



Fonte: Adaptado de (KAZIMIERCZUK, 2008).

Para operação *Buck* com transferência de potência de V_1 para V_2 , S_3 é controlado e conduz a corrente juntamente com o diodo de S_4 . Com a abertura de S_3 , os diodos antiparalelo de S_1 e S_4 mantém a condução da corrente em L_1 . Para operação *Boost* também com fluxo de potência de V_1 para V_2 , os interruptores S_2 e S_3 conduzem aplicando a tensão V_1 em L_1 armazenando energia neste, enquanto C_{V2} alimenta a carga. Com a abertura de S_2 a corrente em L_1 passa a ser conduzida pelo diodo de S_4 transferindo energia à carga.

O conversor apresenta a capacidade de operar elevando ou abaixando a tensão em ambos os sentidos de fluxo de potência, porém apesar de 4 interruptores, não há ganho de eficiência pois não há paralelismo em condução.

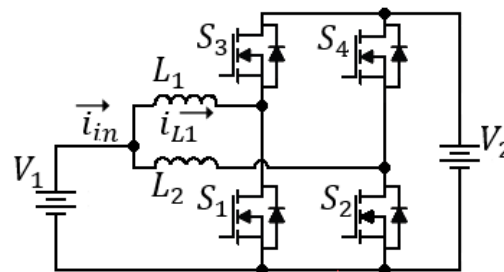
2.4 CONVERSOR CC-CC BIDIRECIONAL INTERCALADO

Um conversor intercalado de n fases é obtido com a associação de conversores bidirecionais em corrente em paralelo com a operação dos interruptores defasada em $(360/n)^\circ$ (WENK, 2019). O uso de técnicas de paralelismo tem objetivo de reduzir o estresse de corrente

nos interruptores obtendo ganhos de eficiência e aumento da capacidade de processamento de potência do conversor (HAUSMANN, SILVA e BARBI, 2009), (PADILHA, 2011).

Na Figura 7, é apresentado um conversor intercalado de 2 fases. Os braços operam de forma complementar com uma defasagem de 180° . As correntes na fonte e carga possuem ondulação com o dobro da frequência de comutação. A amplitude da ondulação da corrente de entrada é normalmente menor em relação ao conversor de um braço devido ao desfasamento entre os braços. Com a associação, cada braço processa metade da potência do conversor obtendo ganho de eficiência e aumento da capacidade do conversor.

Figura 7 – Conversor CC-CC bidirecional intercalado.

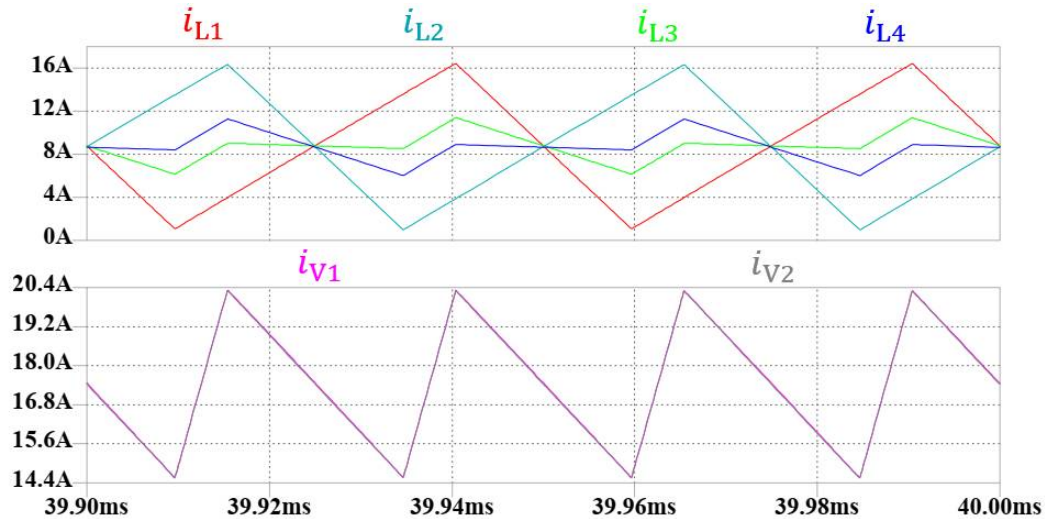


Fonte: Adaptado de (PADILHA, 2011).

Para redução de volume e peso do conversor, pode-se considerar o uso de indutores com acoplamento magnético (PADILHA, 2011). O estudo realizado por Kascak, et al. (2018) demonstra que o uso de indutores acoplados promove redução da ondulação da corrente nos indutores em relação a corrente de entrada, ressaltando cuidados com indutância de dispersão e de magnetização. A indutância de dispersão deverá ser no mínimo igual a usada no indutor não acoplado e deve ser utilizado um fator de acoplamento elevado para redução da ondulação. Tais fatores influenciam para aumento do núcleo e número de espiras nos enrolamentos e devem ser avaliados evitando aumento nas perdas e volume.

Na Figura 8 são apresentadas as correntes para configurações independente e acoplada para mesma ondulação de entrada em ambos os casos. A correntes i_{L1} e i_{L2} são obtidas com uso de indutores independentes enquanto i_{L3} e i_{L4} representam as correntes com indutores acoplados. Na parte inferior, i_{V1} e i_{V2} demonstram as correntes de entrada (sobrepostas) para as duas condições. Verifica-se que a ondulação de corrente nos indutores independentes é maior que a ondulação na corrente de entrada e que com uso de indutores acoplados a ondulação é reduzida. A ondulação de corrente nos indutores acoplados poderá ser maior que a ondulação de entrada dependendo do projeto e razão cíclica de operação.

Figura 8 – Corrente nos indutores do conversor intercalado com $D = 0,6$ utilizando indutores independentes (i_{L1} e i_{L2}) e indutores acoplados (i_{L3} e i_{L4}), corrente de entrada com uso de indutores independentes (i_{V1}) e acoplados (i_{V2}).



Fonte: Kascak, et al. (2018).

2.5 CONVERSOR CC-CC BIDIRECIONAL BASEADO NA CÉLULA DE COMUTAÇÃO DE TRÊS ESTADOS

A Célula de Comutação de Três Estados (CCTE), desenvolvida por Bascopé (2001) trata-se de circuito topológico com cinco configurações diferentes desenvolvida a partir do conversor *push-pull*, sendo descritas como células tipo A, B, C, D e E. Seu estudo tem objetivo de propor uma linha de pesquisa para geração de novas famílias de conversores CC-CC utilizando técnicas das quais pode-se citar cascadeamento série, paralelismo, dualidade e inversão bilateral de conversores com redução de perdas em condução e volume dos elementos reativos (BASCOPE, 2001).

O conceito de célula de comutação canônica (*canonical switching cell*) efetua a síntese e classificação dos conversores CC-CC. A célula de comutação utilizada em conversores clássicos possui dois estados de processamento de energia: a armazenagem de energia em elemento passivo e a transferência à carga. Além destes, possuem um estado neutro sem processamento de energia. Por haver processamento de energia somente em dois estados, esta célula é conhecida na literatura como célula de comutação de dois estados (BASCOPE, 2001).

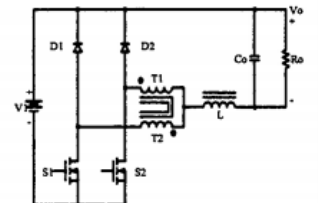
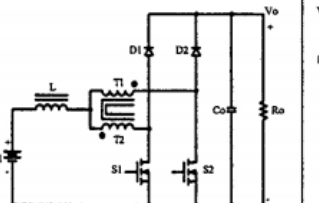
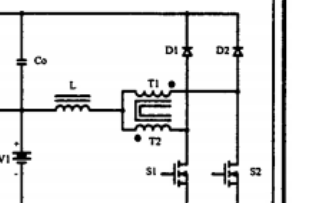
A topologia proposta por Bascopé, entretanto, apresenta um terceiro estado com processamento de energia dando origem a seu nome. A operação se dá através dos estados de armazenamento de energia no indutor, de transferência de energia a carga e do terceiro estado

com armazenamento e transferência de energia simultaneamente além de um estado neutro sem processamento de energia (BASCOPE, 2001).

Dentre as cinco configurações para CCTE, o uso da configuração tipo B, demonstrada na Figura 9, possui ganho estático semelhante aos conversores clássicos. Entretanto a potência processada é dividida entre os dois braços reduzindo as perdas em condução do conversor permitindo a redução de peso e volume dos dissipadores. A frequência no indutor e capacitores é duplicada em relação aos conversores clássicos permitindo redução de peso e volume dos elementos (BASCOPE, 2001).

Diversos estudos são então realizados para aplicação da célula tipo B, citando exemplos como a utilização em pré-regulador *Boost* (SANTELLO, 2006), conversor *Buck* (BALESTERO, 2006), conversor CC-CC bidirecional em veículos elétricos (BARROZO, 2010), conversor *Boost* com multiplicador de tensão (ALCAZAR, JR., *et al.*, 2013) e conversor SEPIC (CARVALHO e TOFOLI, 2017).

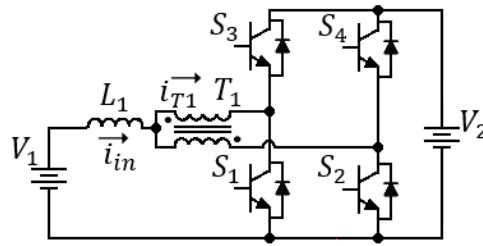
Figura 9 – Ganho estático com uso da CCTE tipo B.

CÉL.	BUCK		BOOST		BUCK-BOOST	
	$0 < D < 0,5$	$0,5 < D < 1$	$0 < D < 0,5$	$0,5 < D < 1$	$0 < D < 0,5$	$0,5 < D < 1$
B						
	D	D	$\frac{1}{1-D}$	$\frac{1}{1-D}$	$\frac{D}{1-D}$	$\frac{D}{1-D}$

Fonte: (BASCOPE, 2001).

Utilizando a célula tipo B, com a substituição dos diodos por interruptores controlados é obtido o conversor com estrutura bidirecional em corrente proposto por Barrozo (2010). A estrutura apresentada na Figura 10 é base do circuito avaliado para aplicação em sistemas com acumuladores de energia adequando os níveis de tensão entre o banco de baterias e conversor CC-CA

Figura 10 – Conversor CC-CC bidirecional baseado na CCTE.



Fonte: Adaptado de (BARROZO, 2010).

A operação como circuito *Boost* ocorre com a comutação dos interruptores principais S_1 e S_2 mantendo S_3 e S_4 abertos obtendo-se fluxo de potência de um nível de tensão mais baixo, V_1 para um nível mais alto V_2 . Utilizando S_3 e S_4 como interruptores principais mantendo S_1 e S_2 abertos, o circuito opera como conversor *Buck* com fluxo de potência de V_2 para V_1 . Os ganhos estáticos em ambas as operações são equivalentes aos conversores clássicos conforme expressões (1) e (2).

$$G_{VBoost} = \frac{V_2}{V_1} = \frac{1}{(1 - D)} \quad (1)$$

$$G_{VBuck} = \frac{V_1}{V_2} = D \quad (2)$$

A configuração apresenta-se como uma opção para aumento de rendimento, redução do volume do conversor e redução na ondulação de corrente nos capacitores, característica importante para vida útil destes.

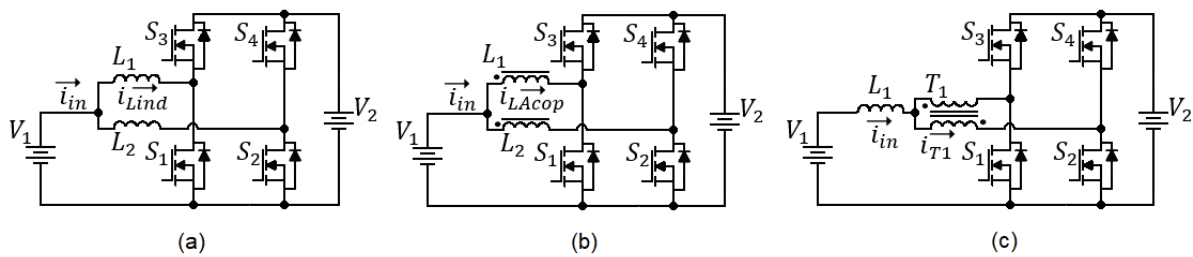
A CCTE possui características muito parecidas com o conversor intercalado, porém se tratando de topologia diferente (BASCOPE, 2001). É observado que a CCTE apresenta redução na ondulação de corrente do indutor e transformador em relação aos indutores do conversor intercalado.

2.5.1 Avaliação da CCTE em Relação a Configuração Intercalada (*interleaved*)

Ao avaliar a operação da CCTE observa-se a semelhança com a configuração *interleaved* com indutores independentes ou acoplados, porém com algumas diferenças nas formas de onda de corrente nos braços. As características são apresentadas a seguir, com uma breve comparação das vantagens e desvantagens.

Na Figura 11, são demonstrados os conversores bidirecionais utilizando configuração *interleaved* com indutores independentes (a), com os indutores acoplados (b) e com uso da CCTE(c). Em todos os casos, a comutação dos interruptores é realizada com defasagem de 180° entre os braços de modo que cada braço processa metade da potência consumida.

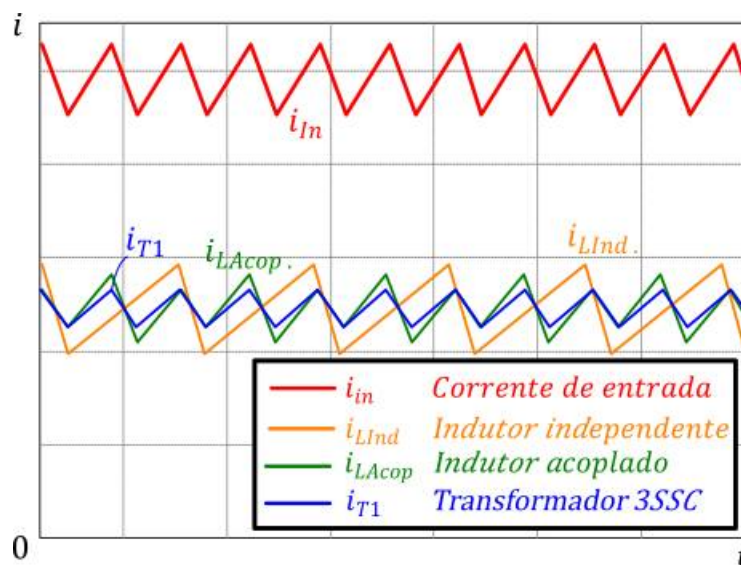
Figura 11 – Conversores Bidirecionais em configuração *interleaved* com indutores independentes (a), com indutores acoplados (b) e célula de comutação de três estados (c).



Fonte: Elaborado pelo autor (2022).

Considerando que a ondulação de entrada seja um dos critérios para o início de projeto, com sua definição pode-se verificar que a ondulação no transformador da CCTE é menor que a ondulação dos magnéticos das demais configurações conforme verificadas na Figura 12.

Figura 12 – Formas de onda de corrente nos indutores para os conversores *interleaved* com indutores independentes, indutores acoplados e CCTE.



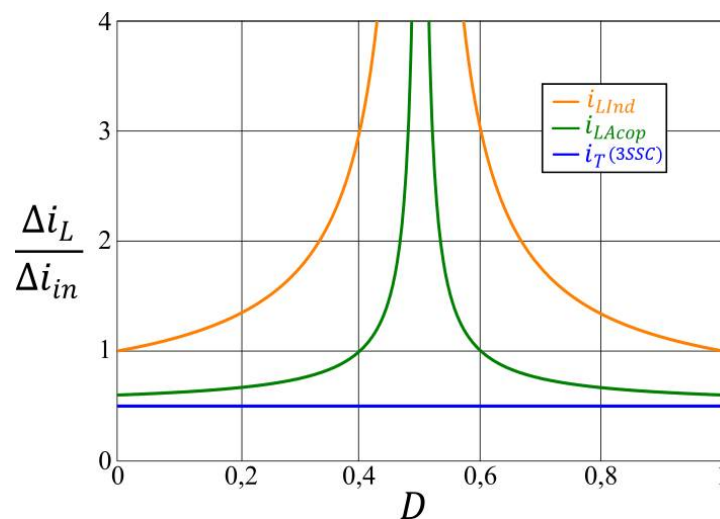
Fonte: Elaborado pelo autor (2022).

Conforme Kascak, et al. (2018) no conversor *interleaved* com indutores independentes, a ondulação da corrente nos indutores é maior que a ondulação da corrente de entrada. Para a

configuração com indutores acoplados, a ondulação de corrente nestes é maior em relação a corrente de entrada no intervalo $0,4 < D < 0,6$. Nas demais regiões a ondulação de corrente nos indutores acoplados é menor que a ondulação da corrente de entrada.

Na configuração CCTE, por sua vez, é verificado que a ondulação de corrente no transformador é de metade da ondulação de entrada para toda a faixa de razão cíclica. A Figura 13 apresenta a relação entre a ondulação da corrente de entrada e os magnéticos dos três circuitos avaliados.

Figura 13 – Relação da ondulação de corrente dos magnéticos de entrada e dos magnéticos para os conversores *interleaved* com indutores independentes, indutores acoplados e CCTE.



Fonte: Adaptado de (KASCAK, PRAZENICA, *et al.*, 2018).

O volume dos magnéticos não é objeto de estudo deste trabalho, entretanto, a menor ondulação influencia em menores perdas no núcleo do transformador da CCTE reduzindo seu volume e/ou melhorando eficiência do circuito.

3 TÉCNICA DE COMUTAÇÃO SUAVE E ANÁLISE DO CIRCUITO DO CONVERSOR

3.1 INTRODUÇÃO

Neste capítulo é realizada apresentação de técnicas ativas para obtenção de comutação suave com aproveitamento da energia utilizada. É realizada combinação da CCTE e da malha auxiliar para comutação suave e então realizada análise da operação do circuito.

3.2 TÉCNICAS DE COMUTAÇÃO SUAVE

Com objetivo de reduzir o volume dos elementos reativos em conversores, aumentando a característica de densidade de potência processada dos mesmos, há necessidade do aumento da frequência de comutação. Esta elevação, porém, causa o aumento de perdas por comutação dos semicondutores, prejudicando a eficiência do conversor e também exigindo uso de dissipadores maiores.

Outros efeitos indesejáveis, como picos de tensão e corrente durante as comutações e elevada derivadas de tensão e corrente também limitam o aumento da frequência ao exigir sobredimensionamento dos componentes, reduzir a eficiência e produzir maior intensidade de Interferência Eletromagnética (*EMI*) (KLEIN, SANTOS, *et al.*, 2012).

Para redução de perdas na comutação dos interruptores, além do desenvolvimento de novas tecnologias com semicondutores mais rápidos, são desenvolvidas topologias que permitem efetuar a comutação de modo não dissipativo obtendo conversores conhecidos como conversores com comutação suave (BARBI e SOUZA, 1999).

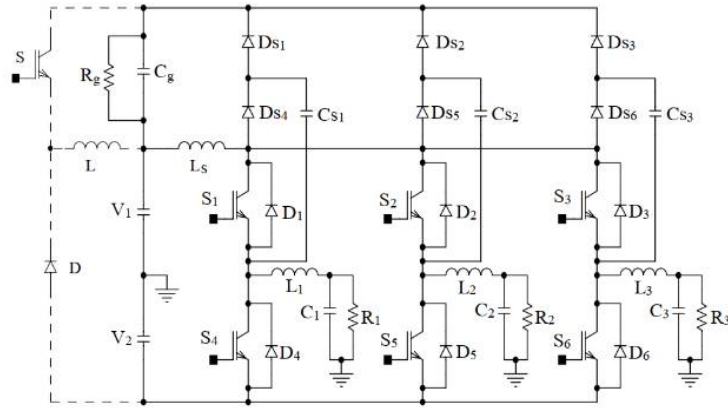
A comutação suave do interruptor ocorre com a mudança de estado sob tensão nula (*ZVS*) ou sob corrente nula (*ZCS*) a partir de técnicas passivas com circuitos ressonantes e ativas, com uso de interruptores controlados, como apresentados por Barbi e Souza (1999).

Dentre as técnicas passivas destaca-se a apresentada por Undeland (1976) como boa solução para aplicações com braços de interruptores, porém dissipando energia do processo de comutação em um resistor auxiliar (KLEIN, SANTOS, *et al.*, 2012).

Com objetivo de melhorar o rendimento do *snubber* de Undeland várias soluções são propostas, como adição de técnica ativa com um conversor *Buck-Boost* auxiliar operando em *ZVS*, retirando o resistor do *snubber*, regenerando a energia retirada dos interruptores durante a

comutação. A Figura 14 apresenta como o conversor auxiliar é aplicado a um inversor trifásico (MEZAROBÁ e SPERB, 2008).

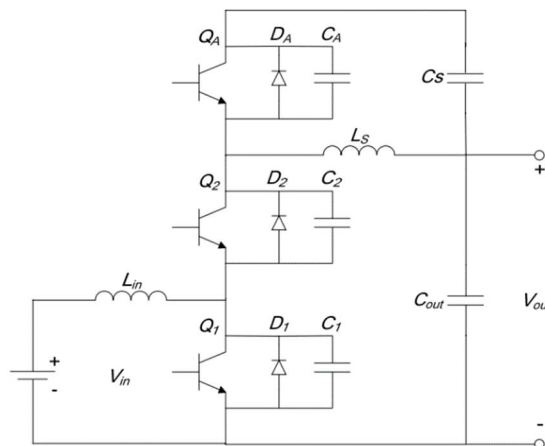
Figura 14 – Conversor auxiliar adicionado a *Snubber* de Undeland.



Fonte: (MEZAROBÁ e SPERB, 2008).

Da mesma forma, com técnica ativa para obtenção de comutação suave em conversor CC-CC bidirecional com regeneração da energia da comutação dos interruptores, Klein, *et al.* (2012) propõem o uso de uma malha auxiliar de grampeamento ativo obtendo comutação ZVZCS nos interruptores apresentada na Figura 15.

Figura 15 – Conversor CC-CC Bidirecional com Grampeamento Ativo.



Fonte: (KLEIN, SANTOS, *et al.*, 2012).

A malha auxiliar é formada pelo indutor L_s , capacitor C_s e o interruptor Q_a . O capacitor C_s armazena a energia necessária para a comutação suave enquanto a indutância L_s limita a di/dt de curto-circuito de braço, necessário para manutenção da energia em C_s . O interruptor Q_a opera com o dobro da frequência de operação do interruptor principal, descarregando C_s em

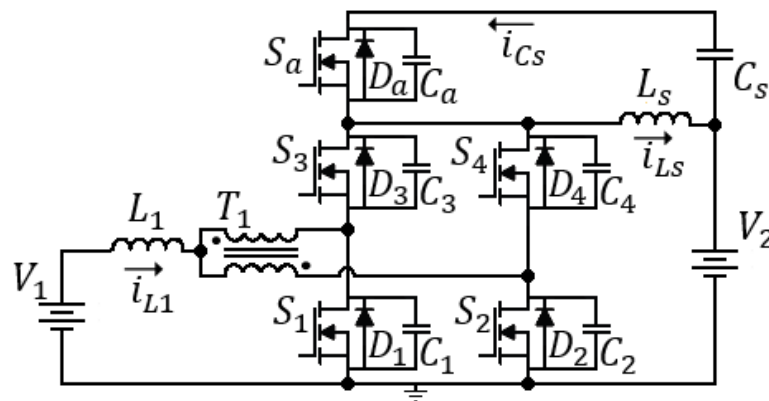
L_s , abrindo o circuito antes da comutação do interruptor principal. Com isso, a corrente em L_s promove o grampeamento dos interruptores permitindo a comutação suave. Após um curto-circuito de braço a energia armazenada em L_s é transferida para C_s para manutenção da operação (KLEIN, SANTOS, *et al.*, 2012).

O circuito não utiliza elemento dissipativo sendo que suas perdas são relacionadas a perdas em condução no interruptor auxiliar e as perdas nos elementos reativos. O objeto de estudo deste trabalho se refere a aplicação desta malha auxiliar ao conversor bidirecional obtido com a célula de comutação de três estados.

3.3 ANÁLISE DO CIRCUITO DO CONVERSOR

O circuito apresentado Figura 16 na trata-se de conversor bidirecional em corrente baseado na célula de comutação de três estados tipo B (BASCOPÉ, 2001) formada pelo indutor L_1 , o transformador T_1 e os interruptores $S_1 - S_4$ (BARROZO, 2010). Os diodos $D_1 - D_4$ são intrínsecos aos interruptores assim como $C_1 - C_4$ representam suas capacitâncias intrínsecas.

Figura 16 – Circuito do conversor CC-CC bidirecional CCTE com comutação suave.



Fonte: Elaborado pelo autor (2022).

Com a comutação dos interruptores principais S_1 e S_2 , o circuito opera como conversor *Boost* com fluxo de potência de um nível de tensão mais baixo, V_1 para um nível mais alto V_2 . Utilizando S_3 e S_4 como interruptores principais, o circuito opera como conversor *Buck* com fluxo de potência de V_2 para V_1 .

A malha auxiliar, formada pelo indutor L_s , o capacitor C_s e o interruptor S_a , é adicionada ao circuito para obtenção da comutação suave nos interruptores. O diodo D_a e o capacitor C_a são intrínsecos ao interruptor S_a . O capacitor C_s armazena a energia necessária para o

grampeamento dos interruptores principais. O indutor L_S determina a derivada de corrente durante o curto-circuito de braço, necessário para armazenamento de energia em C_S (KLEIN, SANTOS, *et al.*, 2012).

O interruptor S_a opera com o quádruplo da frequência dos interruptores principais tendo sua abertura antes das comutações dos interruptores principais. Com a abertura de S_a , a corrente no indutor L_S promove a carga e descarga das capacitâncias intrínsecas, assim como o grampeamento dos interruptores através dos diodos, permitindo a comutação ZVZCS. O interruptor auxiliar é fechado após a comutação dos interruptores principais descarregando o capacitor C_S no indutor L_S elevando a corrente i_{L_S} até a próxima comutação dos interruptores principais.

3.3.1 Análise do Conversor com Operação Boost em MCC com $D > 0,5$

3.3.1.1 Análise das Etapas de Operação

Na operação Boost os interruptores S_1 e S_2 operam como interruptores principais. Os interruptores S_3 e S_4 são auxiliares na operação e S_a atua na malha auxiliar para comutação suave através do grampeamento ativo das chaves principais. O conversor opera com 26 etapas a cada período de comutação sendo que as formas de onda são apresentadas na Figura 17 e a etapas de operação na Figura 18.

Primeira Etapa ($t_0 \rightarrow t_1$): O interruptor S_2 está fechado conduzindo metade da corrente i_{L1} . O diodo D_3 conduz $i_{L1}/2$ transferindo energia a V_2 . O interruptor S_a está fechado com a tensão V_{C_S} sendo aplicada a L_S e a corrente i_{C_S} adicionada a i_{L_S} . O indutor L_S conduz $i_{L1}/2 + i_{C_S}$. Em t_1 , a corrente i_{C_S} atinge $I_{P_{C_S1}}$. As correntes $i_{C_S}(t)$ e $i_{L_S}(t)$ durante esta etapa são definidas em (3) e (4). A tensão v_{L1} é definida em (5).

$$i_{C_S}(t) = i_{S_a}(t) = \frac{V_{C_S}}{L_S} \cdot (t - t_0) \quad (3)$$

$$i_{L_S}(t) = \frac{I_{L1}}{2} + i_{C_S}(t) \quad (4)$$

$$v_{L1} = -\left(\frac{V_2 + V_{C_S}}{2} - V_1\right) \quad (5)$$

Segunda Etapa ($t_1 \rightarrow t_2$): Em t_1 , o interruptor S_a é bloqueado. A parcela de corrente i_{Cs} que está circulando em L_S é dividida entre S_a , S_3 e S_4 com i_{Sa} igual a $I_{PCs1}/3$, enquanto S_4 e S_1 conduzem $-I_{PCs1}/3$. Nesta etapa, o capacitor C_a é carregado até a tensão de $V_2 + V_{Cs}$ e os capacitores C_1 e C_4 são descarregados de $V_2 + V_{Cs}$ até zero.

Em t_2 , os interruptores estão grampeados pelos diodos com a corrente em D_3 e D_4 igual $(-i_{L1}/2 - I_{PCs1})/2$. As correntes em S_1 e S_2 estão negativas com valores iguais a $(+i_{L1}/2 - I_{PCs1})/2$. A tensão v_{L1} é igual a V_1 e v_{LS} é $-V_2$.

Terceira Etapa ($t_2 \rightarrow t_3$): Nesta etapa, i_{LS} é maior que i_{L1} e os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 permitindo a comutação ZVS de S_1 em t_3 . Durante esta etapa é efetuado o comando do interruptor S_1 . A tensão V_2 é aplicada em L_S iniciando intervalo de curto-circuito de braço t_{sc} até o fim da quinta etapa e fazendo com que a corrente i_{LS} decresça linearmente até atingir o valor de I_{L1} em t_3 , instante em que as correntes de S_1 e S_2 são iguais a zero.

Quarta Etapa ($t_3 \rightarrow t_4$): Em t_3 , com $i_{LS} < i_{L1}$, S_1 entra em condução com tensão zero (ZVS) mantendo curto de braço com S_3 . A corrente i_{LS} continua reduzindo com a derivada definida por V_2/L_S até atingir zero em t_4 . As correntes em S_1 e S_2 sobem igualmente até atingirem $I_{L1}/2$ em t_4 .

Quinta Etapa ($t_4 \rightarrow t_5$): Nesta etapa, o interruptor S_2 conduz $I_{L1}/2$ enquanto é mantido o curto de braço em S_1 e S_3 . A corrente em L_S , inverte o sentido atingindo o valor de I_{sc} em t_5 finalizando o intervalo de curto-circuito de braço, t_{sc} . A corrente $i_{LS}(t)$ nesta etapa é definida em (6).

$$i_{LS}(t) = \left(\frac{I_{L1}}{2} + I_{PCs1} \right) - \frac{V_2}{L_S} \cdot (t - t_2) \quad (6)$$

Sexta Etapa ($t_5 \rightarrow t_6$): em t_5 é efetuado o bloqueio de S_3 com a corrente i_{LS} dividindo-se entre os interruptores S_3 , S_4 e S_a carregando C_3 e C_4 até $V_2 + V_{Cs}$ e descarregando C_a até zero. A corrente em S_3 reduz instantaneamente a $I_{sc}/3$ e continua diminuindo, com a carga de C_3 , até zero em t_6 . O capacitor C_a é descarregado com a corrente i_{Cs} iniciando a etapa com valor $-I_{sc}/3$ atingindo I_{sc} ao fim da etapa.

Sétima Etapa ($t_6 \rightarrow t_7$): após a descarga de C_a , a corrente i_{Cs} é conduzida por D_a . É efetuado o comando para fechamento de S_a de modo que a comutação ZVS ocorre ao fim da

etapa, em t_7 . Nesta etapa, v_{Ls} é igual a V_{Cs} . A corrente i_{Ls} é igual a i_{Cs} e sobe com a derivada determinada por V_{Cs}/L_s passando por zero ao fim da etapa em t_7 .

Oitava Etapa ($t_7 \rightarrow t_8$): inicia com a corrente i_{Ls} cruzando por zero, subindo com a mesma derivada da etapa anterior até o valor I_{Pcs2} , em t_8 . A corrente $i_{Ls}(t)$ durante as etapas 7 e 8 é determinada em (7).

$$i_{Ls}(t) = -I_{sc} + \frac{V_{Cs}}{L_s} \cdot (t - t_6) \quad (7)$$

Nona Etapa ($t_8 \rightarrow t_9$): o interruptor auxiliar é bloqueado em t_8 . A corrente i_{Ls} é dividida entre S_a , S_3 e S_4 com S_a conduzindo $I_{Pcs2}/3$, enquanto S_3 e S_4 conduzem $-I_{Pcs2}/3$. Durante esta etapa, C_a é carregado de zero a $V_2 + V_{Cs}$ e C_3 e C_4 descarregados de $V_2 + V_{Cs}$ até zero. Ao fim desta etapa a corrente i_{Cs} é zero enquanto as correntes em S_3 e S_4 estão com valor de $-I_{Pcs2}/2$.

Décima Etapa ($t_9 \rightarrow t_{10}$): Os capacitores C_3 e C_4 estão totalmente descarregados nesta etapa. Com $i_{Ls} > I_{L1}$, os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 permitindo a abertura de S_2 com comutação ZCS em t_{11} . Ao final desta etapa, as correntes em S_1 e S_2 são zero, D_3 e D_4 conduzem $-i_{L1}/2$, a tensão V_2 é aplicada em L_s e a corrente i_{Ls} decresce linearmente de I_{Pcs2} até I_{L1} .

Décima Primeira Etapa ($t_{10} \rightarrow t_{11}$): Nesta etapa, D_4 permanece conduzindo $i_{L1}/2$. A corrente i_{Ls} continua decrescendo linearmente até atingir $I_{L1}/2$ em t_{11} . A corrente em D_3 sobe de $-i_{L1}/2$ até zero e a corrente em S_1 de zero até $I_{L1}/2$. A corrente e a tensão em S_2 permanecem em zero.

Décima Segunda Etapa ($t_{11} \rightarrow t_{12}$): A corrente i_{Ls} se torna menor que $i_{L1}/2$ dando início a etapa ressonante entre o indutor auxiliar L_s e as capacitâncias parasitas C_a , C_2 e C_3 . O Capacitor C_a é descarregado de $V_2 + V_{Cs}$ a zero enquanto C_2 e C_3 são carregados de zero a $V_2 + V_{Cs}$. A tensão v_{L1} é negativa com valor definido em (5) e v_{Ls} sobe até o valor de V_{Cs} . Ao final desta etapa a corrente em i_{Cs} atinge o valor $-I_{Res}$.

Décima Terceira Etapa ($t_{12} \rightarrow t_{13}$): O capacitor C_a está totalmente descarregado e o diodo D_a em condução grampeando o interruptor S_a permitindo a comutação ZVS na entrada em condução em t_{13} . A tensão V_{Cs} é aplicada em L_s e a corrente i_{Cs} sobe linearmente até a passagem por zero em t_{13} . O indutor L_s conduz $i_{L1}/2 + i_{Cs}$ e o diodo D_4 conduz $i_{L1}/2$ transferindo energia para V_2 .

As etapas 14 a 26 possuem funcionamento análogo as etapas 1 a 13 respectivamente, porém com a alteração dos braços nos comandos.

Décima Quarta Etapa ($t_{13} \rightarrow t_{14}$): Análogo a primeira etapa, o interruptor S_1 está fechado conduzindo $i_{L1}/2$. O diodo D_4 conduz $i_{L1}/2$ transferindo energia a V_2 . O interruptor S_a está fechado com a tensão V_{Cs} sendo aplicada a L_s e a corrente i_{Cs} adicionada a i_{Ls} . O indutor L_s conduz $i_{L1}/2 + i_{Ls}$. Em t_{14} , a corrente i_{Cs} atinge I_{PCs1} .

Décima Quinta Etapa ($t_{14} \rightarrow t_{15}$): Em t_{14} , o interruptor S_a é bloqueado. A parcela de corrente i_{Cs} que está circulando em L_s é dividida entre S_a , S_3 e S_4 com i_{Sa} igual a $I_{PCs1}/3$, enquanto C_3 e C_2 conduzem $-I_{PCs1}/3$. Nesta etapa, o capacitor C_a é carregado até a tensão de $V_2 + V_{Cs}$ e os capacitores C_2 e C_3 são descarregados de $V_2 + V_{Cs}$ até zero.

Em t_{15} , as correntes em D_3 e D_4 são iguais a $-I_{Ls}/2$. As correntes em C_2 e S_1 estão negativas com valores iguais a $i_{L1}/2 - i_{Ls}/2$. A tensão v_{L1} é igual a V_1 e v_{Ls} é $-V_2$.

Décima Sexta Etapa ($t_{15} \rightarrow t_{16}$): Nesta etapa, i_{Ls} é maior i_{L1} e os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 permitindo a comutação ZVS de S_2 em t_{16} . Durante esta etapa é efetuado o comando do interruptor S_2 . A tensão V_2 é aplicada em L_s iniciando intervalo de curto-circuito de braço t_{sc} até o fim da décima oitava etapa e fazendo com que a corrente i_{Ls} decresça linearmente até atingir o valor de I_{L1} em t_{16} , instante em que as correntes de S_1 e S_2 são iguais a zero.

Décima Sétima Etapa ($t_{16} \rightarrow t_{17}$): Em t_{16} , com $i_{Ls} < i_{L1}$, S_2 entra em condução com tensão zero (ZVS) mantendo curto de braço com S_4 . A corrente i_{Ls} continua reduzindo com a derivada definida por V_2/L_s até atingir zero em t_{17} . As correntes em S_1 e S_2 sobem igualmente até atingirem $I_{L1}/2$ em t_{17} .

Décima Oitava Etapa ($t_{17} \rightarrow t_{18}$): Nesta etapa, o interruptor S_1 conduz $I_{L1}/2$ enquanto é mantido o curto de braço em S_2 e S_4 . A corrente em L_s , inverte o sentido atingindo o valor de I_{sc} em t_{18} finalizando o intervalo de curto-circuito de braço, t_{sc} .

Décima Nona Etapa ($t_{18} \rightarrow t_{19}$): em t_{18} é efetuado o bloqueio de S_4 com a corrente i_{Ls} dividindo-se entre os interruptores S_3 , S_4 e S_a carregando C_3 e C_4 até $V_2 + V_{Cs}$ e descarregando C_a até zero. A corrente em S_4 reduz instantaneamente a $I_{sc}/3$ e continua diminuindo, com a carga de C_4 , até zero em t_{19} . O capacitor C_a é descarregado com a corrente i_{Cs} iniciando a etapa com valor $-I_{sc}/3$ atingindo I_{sc} ao fim da etapa.

Vigésima Etapa ($t_{19} \rightarrow t_{20}$): após a descarga de C_a , a corrente i_{Cs} é conduzida por D_a . É efetuado o comando para fechamento de S_a de modo que a comutação ZVS ocorre ao fim da

etapa, em t_{20} . Nesta etapa, v_{Ls} é igual a V_{Cs} . A corrente i_{Ls} é igual a i_{Cs} e sobe com a derivada determinada por V_{Cs}/L_s passando por zero ao fim da etapa em t_{20} .

Vigésima Primeira Etapa ($t_{20} \rightarrow t_{21}$): inicia com a corrente i_{Ls} cruzando por zero, subindo com a mesma derivada da etapa anterior até o valor I_{Pcs2} , em t_{21} .

Vigésima Segunda Etapa ($t_{21} \rightarrow t_{22}$): o interruptor auxiliar é bloqueado em t_{21} . A corrente i_{Ls} é dividida entre S_a , S_3 e S_4 com S_a conduzindo $I_{Pcs2}/3$, enquanto C_3 e C_4 conduzem $-I_{Pcs2}/3$. Durante esta etapa, C_a é carregado de zero a $V_2 + V_{Cs}$ e C_3 e C_4 descarregados de $V_2 + V_{Cs}$ até zero. Ao fim desta etapa a corrente i_{Cs} é zero enquanto as correntes em C_3 e C_4 estão com valor de $-I_{Pcs2}/2$.

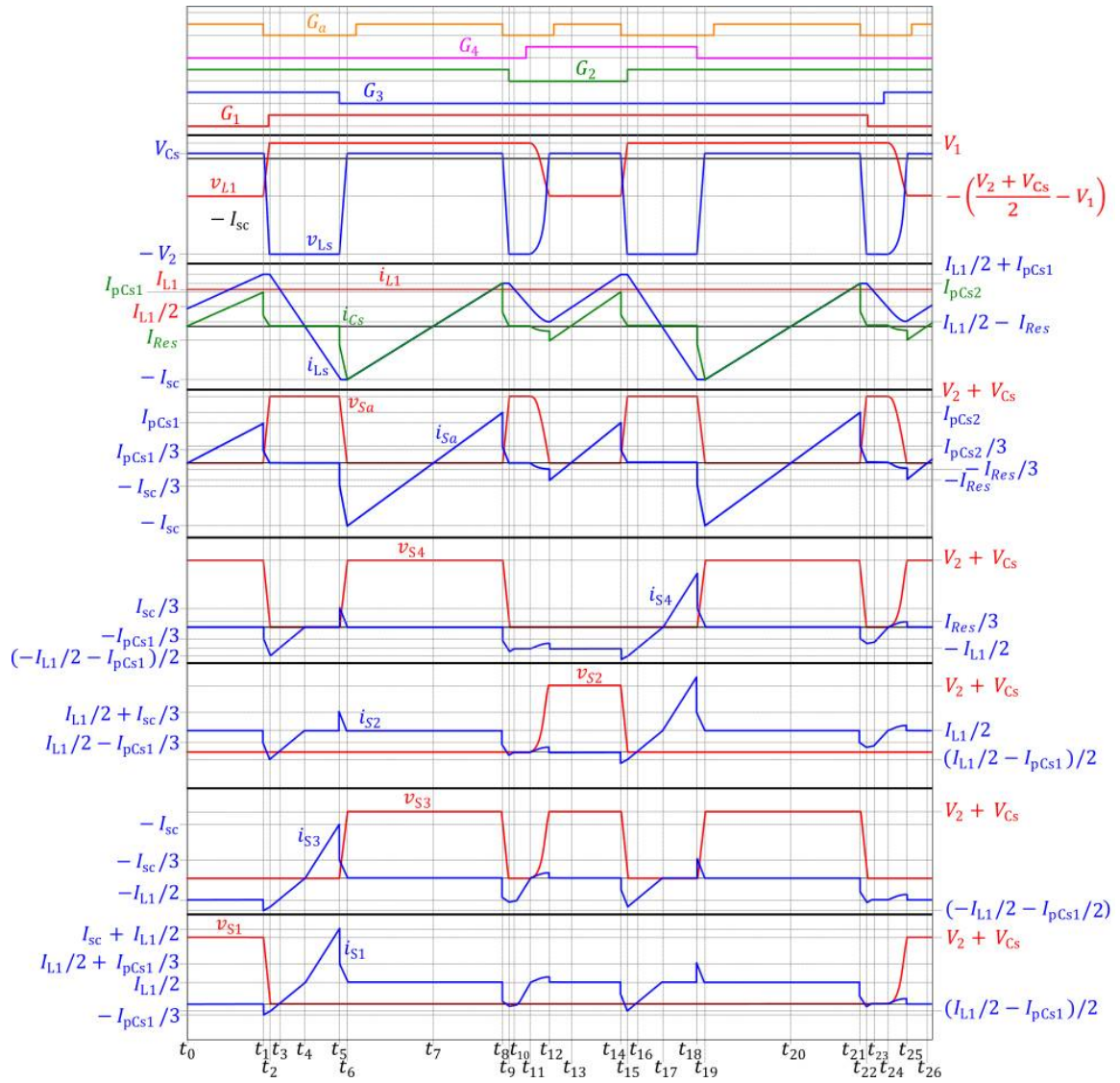
Vigésima Terceira Etapa ($t_{22} \rightarrow t_{23}$): Os capacitores C_3 e C_4 estão totalmente descarregados nesta etapa. Com $i_{Ls} > I_{L1}$, os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 permitindo a abertura de S_2 com comutação ZCS em t_{24} . Ao final desta etapa, as correntes em S_1 e S_2 são zero, D_3 e D_4 conduzem $-i_{L1}/2$, a tensão V_2 é aplicada em L_s e a corrente i_{Ls} decresce linearmente de I_{Pcs2} até I_{L1} .

Vigésima Quarta Etapa ($t_{23} \rightarrow t_{24}$): Nesta etapa, D_3 permanece conduzindo $i_{L1}/2$. A corrente i_{Ls} continua decrescendo linearmente até atingir $I_{L1}/2$ em t_{24} . A corrente em D_4 sobe de $-i_{L1}/2$ até zero e a corrente em S_2 de zero até $I_{L1}/2$. A corrente e a tensão em S_2 permanecem em zero.

Vigésima Quinta Etapa ($t_{24} \rightarrow t_{25}$): A corrente i_{Ls} se torna menor que $i_{L1}/2$ dando início a etapa ressonante entre o indutor auxiliar L_s e as capacitâncias parasitas C_a , C_1 e C_4 . O Capacitor C_a é descarregado de $V_2 + V_{Cs}$ a zero enquanto C_1 e C_4 são carregados de zero a $V_2 + V_{Cs}$. A tensão v_{L1} é negativa com valor definido em (5) e v_{Ls} sobe até o valor de V_{Cs} . Ao final desta etapa a corrente em i_{Cs} atinge o valor $-I_{Res}$.

Vigésima Sexta Etapa ($t_{25} \rightarrow t_{26}$): O capacitor C_a está totalmente descarregado e o diodo D_a em condução grampeando o interruptor S_a permitindo a comutação ZVS na entrada em condução em t_{26} . A tensão V_{Cs} é aplicada em L_s e a corrente i_{Cs} sobe linearmente até a passagem por zero em t_{26} . O indutor L_s conduz $i_{L1}/2 + i_{Ls}$ e o diodo D_3 conduz $i_{L1}/2$ transferindo energia para V_2 .

Figura 17 – Formas de onda para operação *Boost* em *MCC* com $D > 0,5$.



Fonte: Elaborado pelo autor (2022).

Figura 18 – Etapas de operação do conversor em modo *Boost* em MCC com $D > 0,5$

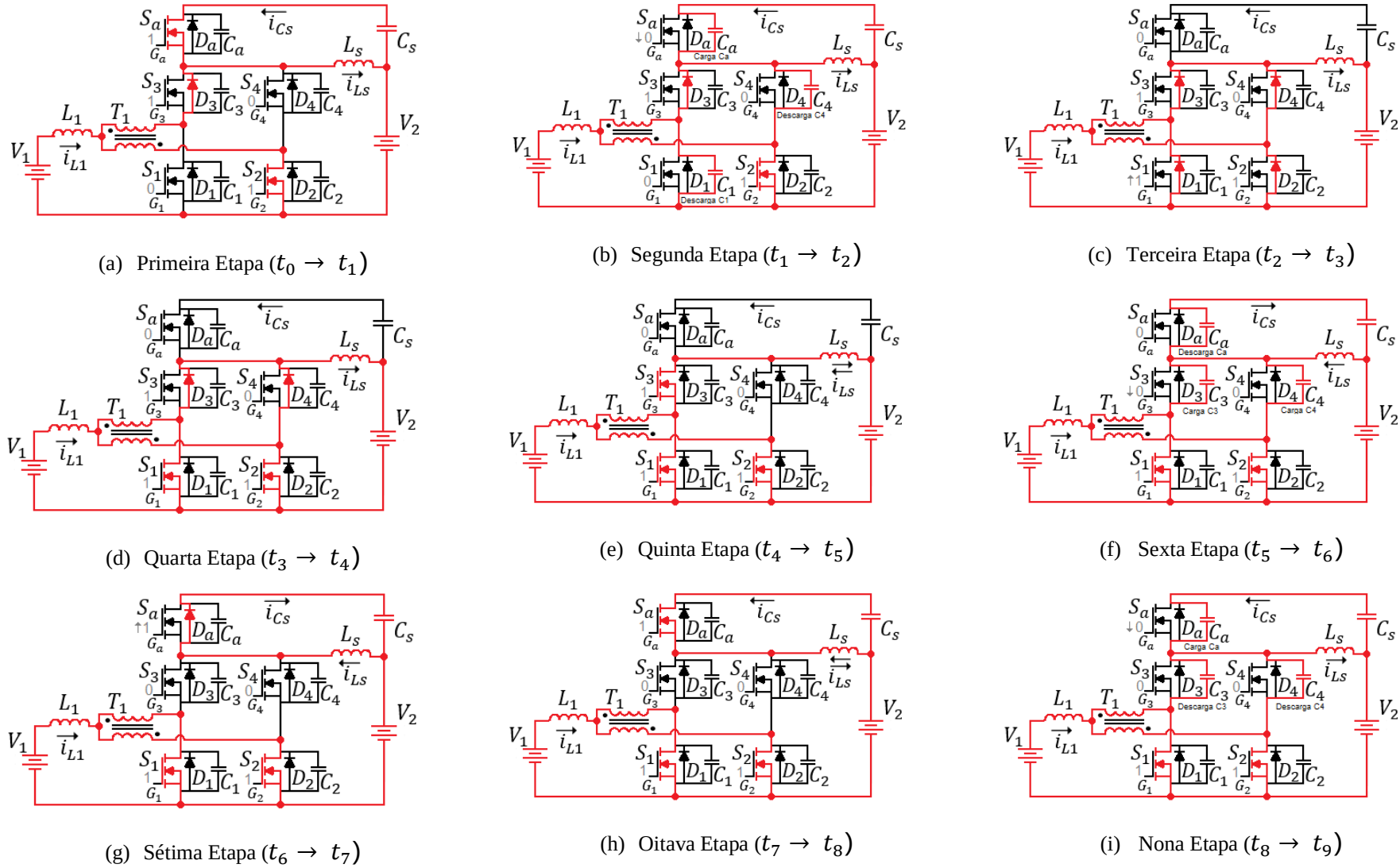
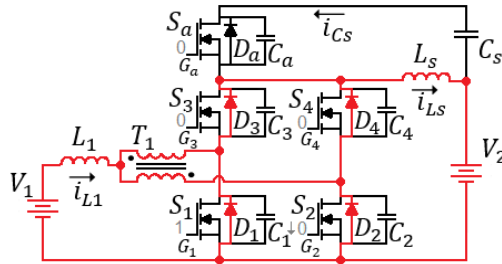
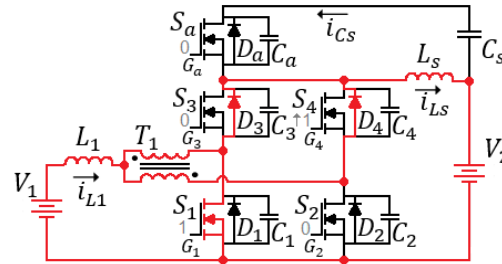


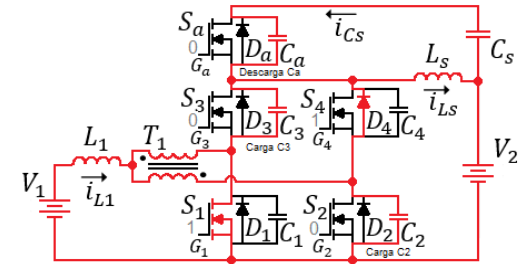
Figura 18 – Continuação - Etapas de operação do conversor em modo *Boost* em *MCC* com $D > 0,5$.



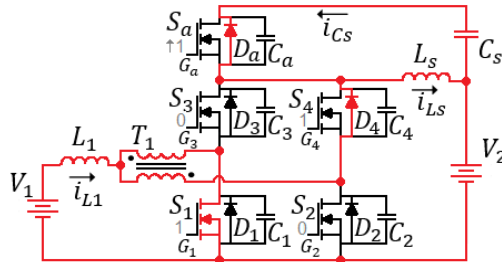
(j) Décima Etapa ($t_9 \rightarrow t_{10}$)



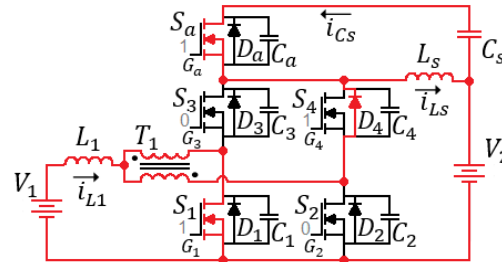
(k) Décima Primeira Etapa ($t_{10} \rightarrow t_{11}$)



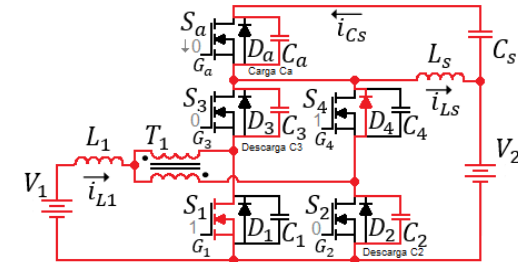
(l) Décima Segunda Etapa ($t_{11} \rightarrow t_{12}$)



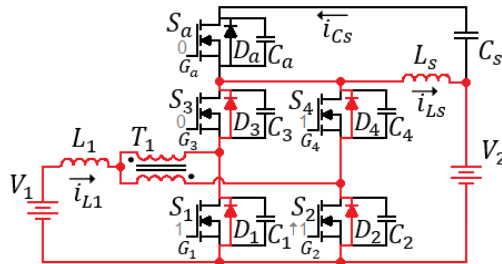
(m) Décima Terceira Etapa ($t_{12} \rightarrow t_{13}$)



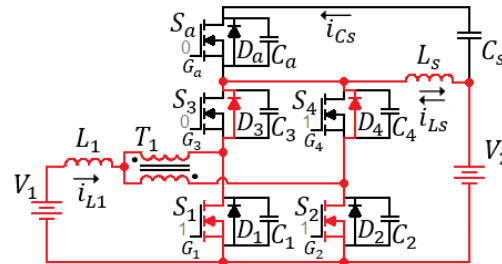
(n) Décima Quarta Etapa ($t_{13} \rightarrow t_{14}$)



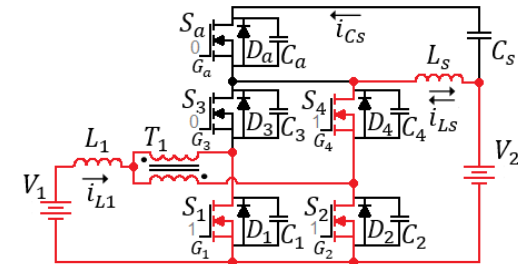
(o) Décima Quinta Etapa ($t_{14} \rightarrow t_{15}$)



(p) Décima Sexta Etapa ($t_{15} \rightarrow t_{16}$)

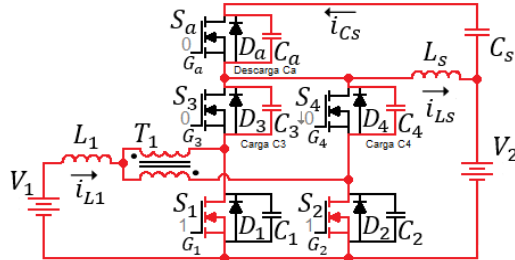


(q) Décima Sétima Etapa ($t_{16} \rightarrow t_{17}$)

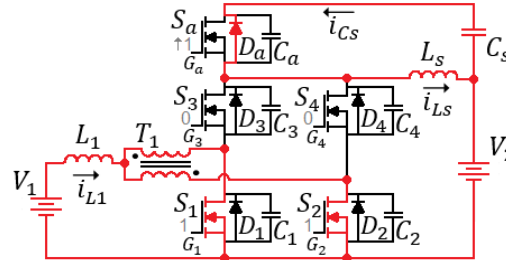


(r) Décima Oitava Etapa ($t_{17} \rightarrow t_{18}$)

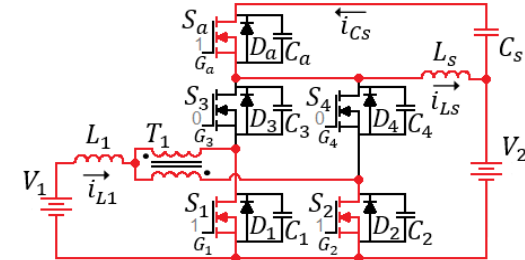
Figura 18 – Continuação - Etapas de operação do conversor em modo *Boost* em *MCC* com $D > 0,5$.



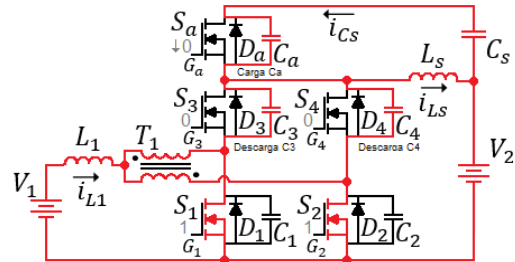
(s) Décima Nona Etapa ($t_{18} \rightarrow t_{19}$)



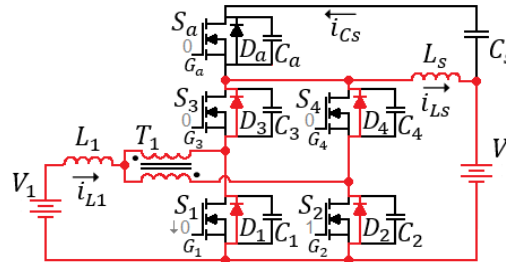
(t) Vigésima Etapa ($t_{19} \rightarrow t_{20}$)



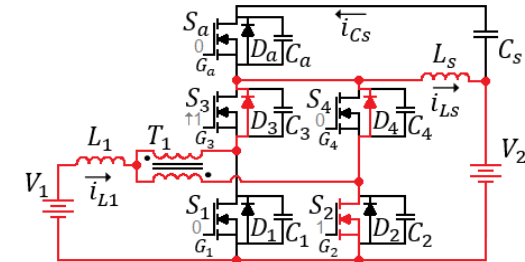
(u) Vigésima Primeira Etapa ($t_{20} \rightarrow t_{21}$)



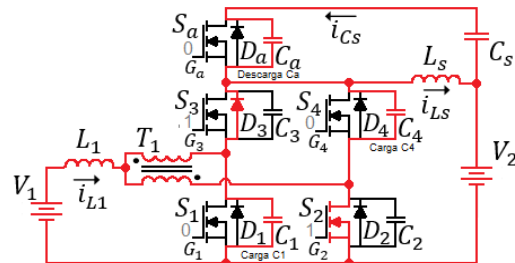
(v) Vigésima Segunda Etapa ($t_{21} \rightarrow t_{22}$)



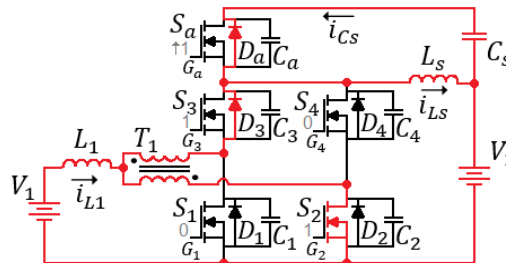
(w) Vigésima Terceira Etapa ($t_{22} \rightarrow t_{23}$)



(x) Vigésima Quarta Etapa ($t_{23} \rightarrow t_{24}$)



(y) Vigésima Quinta Etapa ($t_{24} \rightarrow t_{25}$)



(z) Vigésima Sexta Etapa ($t_{25} \rightarrow t_{26}$)

Fonte: Elaborado pelo autor (2022).

3.3.1.2 Análise das Condições para Obtenção da Comutação Suave

Para que o circuito opere nas condições apresentadas, obtendo-se a comutação ZVZCS, é realizada análise quantitativa para definição de nível mínimo de corrente de curto-circuito (I_{sc}) bem como o tempo mínimo de curto-circuito (t_{sc}) necessários para operação. Em regime permanente, a corrente média do capacitor auxiliar C_s , é igual a zero. Seguindo método apresentado por KLEIN et al (2012), para facilidade de cálculos, ao realizar a análise de i_{cs} na Figura 17 é realizado deslocamento do início do ciclo para t_1 . Dados os tempos bastante reduzidos de comutação e de curto-circuito t_{sc} em relação ao período de comutação T_s o intervalo entre t_1 e t_5 pode ser desconsiderado. Dentro de um período de comutação ainda é possível verificar a ocorrência de dois ciclos idênticos na corrente i_{cs} de modo que:

$$t_5 = t_1 = 0 \quad (8)$$

$$t_{12} = t_8 \quad (9)$$

$$i_{C_{smd}}(t) = \frac{2}{T_s} \cdot \left[\int_{t_1}^{t_8} \left(\frac{V_{Cs}}{L_s} \cdot t - I_{sc} \right) \cdot dt + \int_{t_8}^{t_{14}} \left(\frac{V_{Cs}}{L_s} \cdot t - I_{Res} \right) \cdot dt \right] \quad (10)$$

Os intervalos para cada parcela na equação (10) são definidos em relação a razão cíclica D conforme as equações (11) e (12). Deste modo, a corrente média no capacitor auxiliar C_s é definida em (13).

$$t_8 - t_5 = t_8 - t_1 = D - 1/2 \quad (11)$$

$$t_{14} - t_{12} = t_{14} - t_8 = 1 - D \quad (12)$$

$$i_{C_{smd}}(t) = \frac{2}{T_s} \cdot \left[\int_0^{(D-1/2) \cdot T_s} \left(\frac{V_{Cs}}{L_s} \cdot t - I_{sc} \right) \cdot dt + \int_0^{(1-D) \cdot T_s} \left(\frac{V_{Cs}}{L_s} \cdot t - I_{Res} \right) \cdot dt \right] \quad (13)$$

Igualando a $i_{C_{smd}}(t)$ a zero e desenvolvendo, é definida equação para tensão do capacitor auxiliar V_{Cs} em (14). O valor da corrente de pico da etapa ressonante I_{Res} é definido em (15) em função da energia nos elementos reativos.

$$V_{Cs} = \frac{2 \cdot L_s}{T_s} \cdot \frac{I_{Res} \cdot (1 - D) + I_{sc} \cdot (D - 1/2)}{2 \cdot D^2 - 3 \cdot D + 5/4} \quad (14)$$

$$I_{Res} = V_2 \cdot \sqrt{\frac{C_2 + C_3 + C_a}{L_S}} \quad (15)$$

Para que a comutação do interruptor principal na quarta etapa (assim como na etapa análoga, décima sétima) ocorra com tensão zero (ZVS) é necessário que a corrente na malha auxiliar assegure a carga de C_a e descarga de C_1 e C_4 . A definição do valor mínimo de I_{PCs1} é realizada com a relação de energia indutor L_S e capacitâncias parasitas dos interruptores, descrita em (16). Considerando $V_{Cs} \ll V_2$ a tensão V_{Cs} pode ser desprezada de modo que o valor de I_{PCs1} mínimo é definido em (17).

$$L_S \cdot I_{PCs1}^2 \geq (C_a + C_1 + C_4) \cdot (V_2 + V_{Cs})^2 \quad (16)$$

$$I_{PCs1min} \geq V_2 \cdot \sqrt{\frac{C_a + C_1 + C_4}{L_S}} \quad (17)$$

Para obter comutação com corrente nula (ZCS) na abertura dos interruptores principais durante a décima segunda e vigésima quinta etapas, é necessário que a corrente de pico de i_{Ls} em t_8 e t_{21} seja maior do que a corrente i_{L1} . Assim:

$$I_{PCs2min} \geq i_{L1} \quad (18)$$

O valor da corrente do pico de i_{Cs} em t_2 e t_{14} é definido na equação (19) enquanto o segundo pico em t_8 e t_{21} em na equação (20).

$$I_{PCs1} = \frac{V_{Cs}}{L_S} \cdot (1 - D) \cdot T_S - I_{Res} \quad (19)$$

$$I_{PCs2} = \frac{V_{Cs}}{L_S} \cdot \left(D - \frac{1}{2}\right) \cdot T_S - I_{sc} \quad (20)$$

Com o desenvolvimento da equação (13) com as equações (19) e (20) são definidos os valores mínimos de corrente de curto I_{sc} para obtenção da comutação ZVS e ZCS em (21) e (22) respectivamente.

$$I_{sc_ZVS} = \frac{I_{PCs1min} \cdot \left[(1-D)^2 + \left(D - \frac{1}{2}\right)^2 \right] - I_{Res} \cdot \left[-D + \frac{3}{4} \right]}{(2D-1) \cdot (1-D)} \quad (21)$$

$$I_{sc_ZCS} = \frac{I_{PCs2min} \cdot \left[(1-D)^2 + \left(D - \frac{1}{2}\right)^2 \right] - I_{Res} \cdot [(2D-1) \cdot (1-D)]}{D - \frac{3}{4}} \quad (22)$$

Para obter comutação *ZVZCS* é adotada a I_{sc} de maior valor de modo que o tempo de curto-circuito é definido em (23).

$$t_{sc} \geq \frac{L_S}{V_2} \cdot \left(I_{PCs1} + \frac{i_{L1}}{2} + I_{sc} \right) \quad (23)$$

3.3.1.3 Análise do Nível Mínimo de Corrente de Curto-Circuito para *ZVZCS* em Relação a Razão Cíclica - $I_{sc} \times D$

As equações (21) e (22) apresentam os níveis de corrente de curto I_{sc} no indutor auxiliar L_S necessários para obtenção de *ZVZCS* na operação *Boost* com razão cíclica $D > 0,5$. Nas equações (24) e (25) são verificados os níveis necessários de I_{sc} para operação com $D < 0,5$ (NAVA JÚNIOR, 2015).

$$I_{sc_ZVS} = \frac{I_{PCs1min} \cdot (2D^2 - D + \frac{1}{4}) + I_{Res} \cdot (D - \frac{1}{4}) - I_{L1} \cdot (\frac{D}{2} - D^2)}{D - 2D^2} \quad (24)$$

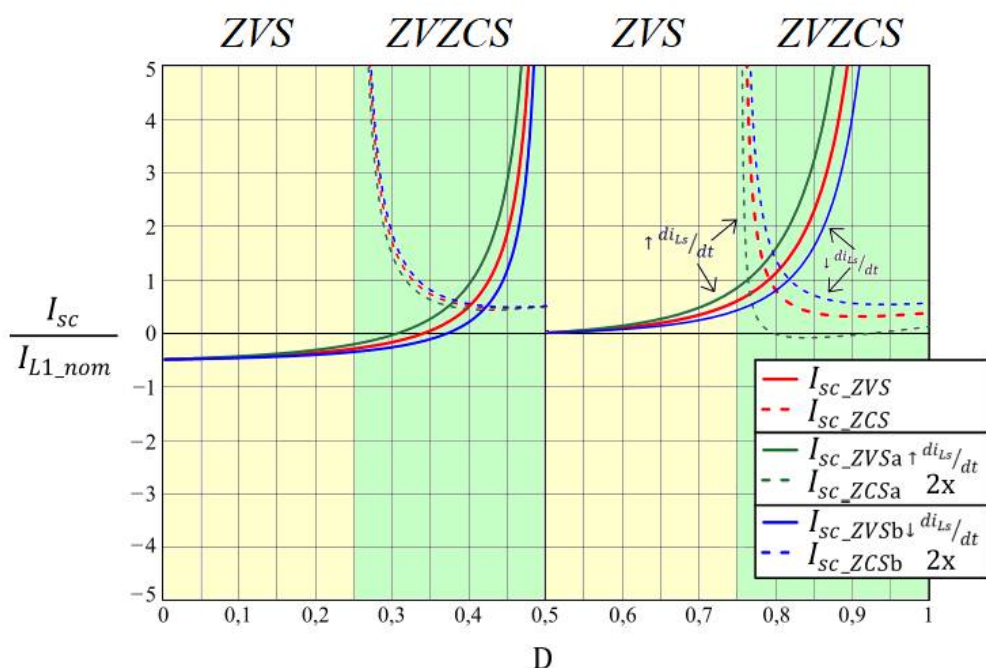
$$I_{sc_ZCS} = \frac{I_{PCs2min} \cdot (2D^2 - D + \frac{1}{4}) - I_{Res} \cdot (D - 2D^2) - I_{L1} \cdot (\frac{D}{2} - \frac{1}{8})}{D - \frac{1}{4}} \quad (25)$$

Com as equações (21), (22), (24) e (25), a Figura 19 apresenta as correntes de curto-circuito necessárias para obtenção de *ZVS* e *ZCS*, com operação em carga nominal, parametrizadas com relação a corrente nominal no indutor L_1 . Com isto, são observados:

- A curva I_{sc_ZCS} possui dois pontos de descontinuidade em $D = 0,25$ e $D = 0,75$;
- $\lim_{D \rightarrow 0,25+} I_{sc_ZCS}(D) = \lim_{D \rightarrow 0,75+} I_{sc_ZCS}(D) = \infty$; indicando que não é viável a obtenção de *ZCS* próximo a esses pontos de operação da razão cíclica.
- Nos intervalos $0 < D < 0,25$ e $0,5 < D < 0,75$ os valores de I_{sc_ZCS} devem ser desconsiderados por não representarem o comportamento real do circuito.

- Para o intervalo $0,25 < D < 0,5$, o nível de corrente no cruzamento é inferior ao encontrado no intervalo $0,75 < D < 1$. Isto ocorre devido a característica da topologia na operação sem sobreposição e ao maior nível de corrente I_{V2} ao operar naquela faixa.
- I_{sc_ZCS} reduz seu valor com o aumento da razão cíclica D cruzando com a curva de I_{sc_ZVS} obtendo-se o ponto de menor valor para obtenção de ZVZCS dentro do intervalo.
- As curvas são dependentes das capacitâncias intrínsecas dos interruptores e da indutância L_S . Portanto, a di_{L_S}/dt arbitrada para o projeto deverá levar em conta, entre outros critérios, a razão cíclica de operação para obtenção de ZVZCS com menor a energia reativa processada. Para verificação desta influência, na Figura 19 são também apresentadas curvas demonstrando como a variação de di_{L_S}/dt interfere nas correntes de curto-circuito necessárias para comutação suave.
- Para o intervalo $0,75 < D < 1$, a obtenção, de $I_{sc_ZCS} > I_{L1_nom}$ indica que derivada de corrente di_{L_S}/dt arbitrada pode ser elevada para obtenção de operação mais próxima entre os dois níveis de corrente de curto-circuito.

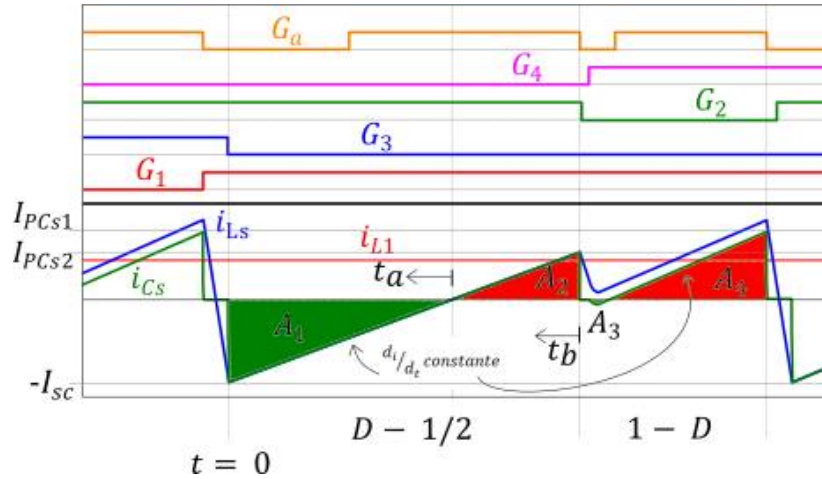
Figura 19 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) em função da razão cíclica D , com operação *Boost* em carga nominal, parametrizadas em relação a corrente nominal de L_1 .



Fonte: Elaborado pelo autor (2022).

Para verificação de que nos intervalos $0 < D < 0,25$ e $0,5 < D < 0,75$ os valores de I_{sc_ZCS} devem ser desconsiderados, é realizada análise gráfica a partir da Figura 20.

Figura 20 – Avaliação gráfica de iC_s demonstrando a impossibilidade da comutação ZCS no intervalo $0,5 < D < 0,75$.



Fonte: Elaborado pelo autor (2022).

Conforme a expressão (13), a corrente $iC_{smd}(t)$ possui valor zero em um ciclo de operação. Com isso, a relação das áreas é descrita em (26). Considerando $A_3 \ll A_1$ esta pode ser desprezada da expressão conforme (27).

$$A_1 + A_3 = A_2 + A_4 \quad (26)$$

$$A_1 = A_2 + A_4 \quad (27)$$

Considerando ainda que a derivada de corrente será constante durante a operação, ao reduzir o valor de D , também será reduzido o intervalo até t_a e assim área A_1 reduzirá seu valor enquanto a área A_4 será maior. Com isso, para que seja mantida $iC_{smd}(t) = 0$ a área A_2 será reduzida fazendo com que o valor de I_{PCs2} seja inferior a i_{L1} não sendo possível obter comutação ZCS. Para confirmação é avaliada condição limite para existência de A_2 . Neste caso, $t_a \cong t_b$ e o cálculo das áreas é definido por:

$$A_1 = \frac{[(D - 1/2) \cdot T_s]^2}{2} \cdot \frac{d_i}{d_t} \quad (28)$$

$$A_4 = \frac{[(1-D) \cdot T_s]^2}{2} \cdot \frac{d_i}{d_t} \quad (29)$$

Portanto, a condição limite para que a área existência da área A_2 é apresentada na expressão (33).

$$A_1 > A_4 \quad (30)$$

$$\frac{[(D - 1/2) \cdot T_s]^2}{2} \cdot \frac{d_i}{d_t} > \frac{[(1-D) \cdot T_s]^2}{2} \cdot \frac{d_i}{d_t} \quad (31)$$

$$D - 1/2 > 1 - D \quad (32)$$

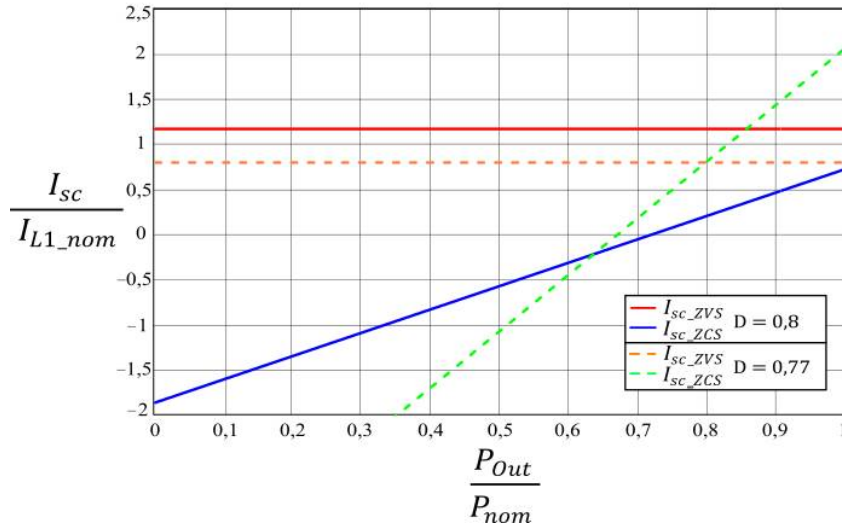
$$D > 3/4 \quad (33)$$

3.3.1.4 Análise do Nível Mínimo de Corrente de Curto-Circuito para ZVZCS em Relação a Potência de Saída - $I_{sc} \propto P_{out}$

Definidas a razão cíclica de operação, a indutância L_s e a capacitância intrínseca do interruptor, as curvas de corrente de curto-circuito (I_{sc}) necessárias para obtenção de ZVZCS são apresentadas na Figura 21. Os valores são parametrizados à corrente nominal à potência nominal processada pelo circuito. São apresentados dois pontos de razão cíclica sendo possível observar:

- As curvas I_{sc_ZVS} apresentam valor constante em toda faixa, uma vez que esta é dependente das características dos componentes e da tensão V_2 .
- As curvas I_{sc_ZCS} apresentam variação com a potência processada por ser dependente da corrente I_{L1} como pode ser verificado nas expressões (18) e (22). Seu valor pode se tornar maior que I_{sc_ZVS} dependendo da razão de cíclica de operação e da potência de saída.
- Os valores encontrados são dependentes das características dos interruptores e da di_{Ls}/dt conforme verificado previamente na Figura 19.
- Com a realimentação de corrente, o tempo de curto-circuito poderá ser modificado para o nível mínimo de corrente I_{sc} necessário para ZVZCS.

Figura 21 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) parametrizadas à corrente nominal I_{L1} em função da potência de saída P_{Out} parametrizada à potência nominal do conversor durante operação *Boost*.



Fonte: Elaborado pelo autor (2022).

3.3.1.5 Influência da Malha Auxiliar de Comutação Suave no Ganho Estático do Conversor – Operação *Boost*

A inserção da malha de grampeamento ativo para obtenção da comutação ZVZCS influencia o ganho estático do conversor. Por um lado, o curto-circuito de braço causa uma redução na tensão de saída V_2 , e por outro, o intervalo ressonante (entre os instantes t_9 a t_{12} e t_{22} a t_{25}) aumentam a razão cíclica de operação elevando a tensão de saída.

Para esta análise, com $D > 0,5$, podem ser verificadas as formas de onda v_{L1} e v_{Ls} na Figura 17. Em regime permanente, a variação de fluxo magnético, assim como a tensão média nos indutores é nula. Portanto, a equação (34) é definida através do valor médio de v_{L1} .

$$V_1 \cdot (D - 1/2) - \left(\frac{V_2 + V_{Cs}}{2} - V_1 \right) \cdot (1 - D) = 0 \quad (34)$$

Verifica-se que a expressão (34) desconsidera a influência da malha de comutação suave. É, portanto, adicionado em (35) uma parcela extra na razão cíclica, D_{Res} , definida na expressão (36), para consideração do efeito da etapa ressonante da malha auxiliar na operação do circuito. O intervalo de tempo t_{Res} é definido em (37) conforme as condições de operação do circuito.

$$V_1 \cdot (D + D_{Res} - 1/2) - \left(\frac{V_2 + V_{Cs}}{2} - V_1 \right) \cdot (1 - D - D_{Res}) = 0 \quad (35)$$

$$D_{Res} = \frac{t_{12} - t_9}{T_S} = \frac{t_{Res}}{T_S} \quad (36)$$

$$t_{Res} = \frac{I_{PCs2} - (i_{L1}/2 - I_{Res})}{di_{LS}/dt} \quad (37)$$

Analisando a forma de onda de V_{LS} , pode-se determinar:

$$V_{Cs} \cdot D_{LS} - V_2 \cdot (1 - D_{LS}) = 0 \quad (38)$$

Sendo D_{LS} o intervalo de tempo com o interruptor S_a conduzindo em que a tensão V_{Cs} é aplicada ao indutor L_S . Este intervalo é definido pelo intervalo ressonante t_{Res} e tempo de curto-circuito t_{SC} .

Desenvolvendo e combinando as equações (35) e (38) verifica-se que o ganho estático do conversor é determinado conforme equação (40).

$$D_{LS} = 1 - \frac{2 \cdot [t_{Res} + t_{SC}]}{T_S} \quad (39)$$

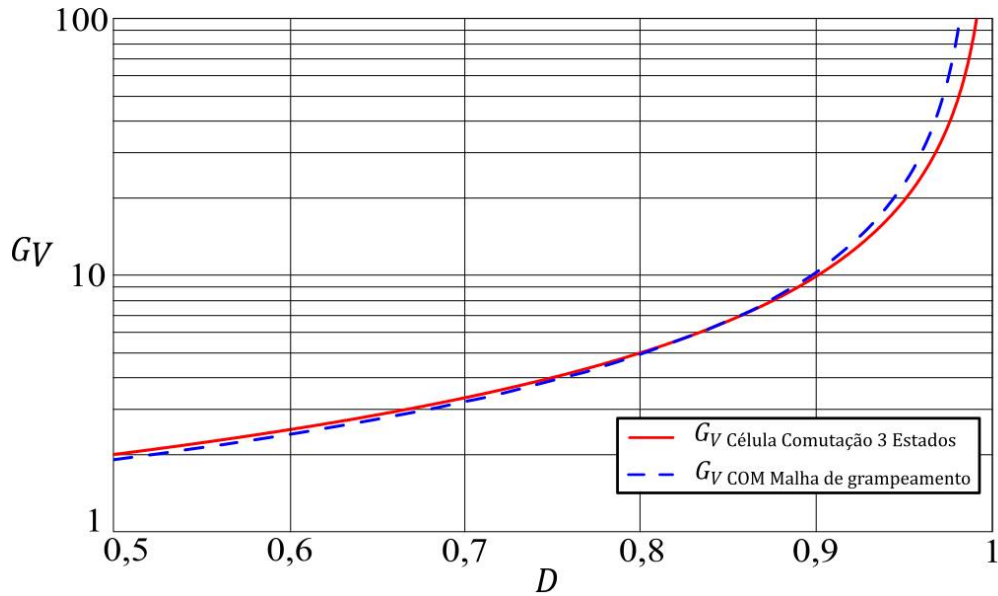
$$G_V = \frac{V_2}{V_1} = \frac{D_{LS}}{(1 - D - D_{Res})} \quad (40)$$

Verifica-se que tanto D_{LS} quanto D_{Res} são dependentes de t_{Res} , que por sua vez, depende de di_{LS}/dt . A influência no ganho estático é então reduzida com o aumento da derivada adotada uma vez que t_{Res} e t_{SC} reduzem seus valores. A Figura 22 apresenta um exemplo de curvas de ganho estático ideal e real para operação *Boost*. Neste caso é adotado:

$$\frac{di_{LS}}{dt} = \frac{I_{L1}}{0,01 \cdot T_S} \quad (41)$$

Avalia-se também, que o valor do ganho real poderá ser menor ou maior do que o teórico dependendo da razão cíclica utilizada e da di_{LS}/dt adotada.

Figura 22 – Ganho estático do conversor apenas com CCTE e ganho estático com adição da malha de grampeamento ativo – operação *Boost*.



Fonte: Elaborado pelo autor (2022).

3.3.2 Análise do Conversor com Operação *Buck* em MCC com $D > 0,5$

3.3.2.1 Análise das Etapas de Operação

Da mesma forma que a operação *Boost*, quando operando como *Buck*, o conversor possui 26 etapas a cada período de comutação. O funcionamento é análogo ao apresentado para operação *Boost* com as formas de onda apresentadas Figura 23 e as etapas de operação na Figura 24. O sentido da corrente de i_{L1} é modificado enquanto a polarização de i_{LS} se mantém para a análise.

Primeira Etapa ($t_0 \rightarrow t_1$): O interruptor S_4 está fechado conduzindo $i_{L1}/2$ transferindo energia de $V_2 + V_{CS}$ a V_1 . O diodo D_1 conduz $i_{L1}/2$ e o interruptor S_a está fechado descarregando C_s através de L_s . A corrente i_{CS} é adicionada a i_{LS} de modo que corrente no indutor L_s é contrária ao sentido do fluxo de potência do circuito conduzindo $i_{CS} - i_{L1}/2$. Em t_1 , a corrente i_{CS} atinge I_{PCS1} .

Segunda Etapa ($t_1 \rightarrow t_2$): Em t_1 , o interruptor S_a é bloqueado. A corrente i_{LS} que está circulando é dividida entre S_a , S_3 e S_4 fazendo a carga da capacitância C_a até a tensão de $V_2 + V_{CS}$ e a descarga de C_2 e C_3 de $V_2 + V_{CS}$ até zero.

Terceira Etapa ($t_2 \rightarrow t_3$): Os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 permitindo a comutação ZVS no fechamento de S_3 . A tensão V_2 é aplicada em L_s iniciando

intervalo de curto-circuito de braço t_{sc} até o fim da quinta etapa e fazendo com que a corrente i_{Ls} decresça linearmente até atingir zero em t_3 , invertendo o seu sentido.

Quarta Etapa ($t_3 \rightarrow t_4$): Em t_3 , com $i_{Ls} < 0$, o interruptor S_3 entra em condução com tensão zero (ZVS) dividindo a corrente i_{Ls} com S_4 até atingir o valor de $I_{L1}/2$ em t_4 .

Quinta Etapa ($t_4 \rightarrow t_5$): Nesta etapa, o interruptor S_4 conduz $I_{L1}/2$ enquanto é mantido o curto de braço em S_1 e S_3 . A corrente i_{Ls} se eleva com di/dt limitada por L_s até o valor de I_{sc} em t_5 finalizando o intervalo de curto-circuito de braço, t_{sc} .

Sexta Etapa ($t_5 \rightarrow t_6$): em t_5 é efetuado o bloqueio de S_1 com a corrente i_{Ls} dividindo-se entre os interruptores S_3 , S_4 e S_a carregando C_1 e C_2 até $V_2 + V_{Cs}$ e descarregando C_a até zero. A corrente em S_1 reduz instantaneamente a $I_{sc}/3$ e continua diminuindo, efetuando apenas a carga de C_1 até $V_2 + V_{Cs}$ em t_6 caracterizando uma abertura ZCS.

Sétima Etapa ($t_6 \rightarrow t_7$): após a descarga de C_a , a corrente i_{Cs} é conduzida por D_a carregando o capacitor auxiliar C_s . É efetuado o comando para fechamento de S_a de modo que a comutação ZVS ocorre ao fim da etapa, em t_7 .

Oitava Etapa ($t_7 \rightarrow t_8$): o interruptor S_a entra em condução efetuando a comutação ZVS com a corrente i_{Cs} subindo até o valor I_{PCs2} , em t_8 .

Nona Etapa ($t_8 \rightarrow t_9$): o interruptor auxiliar é bloqueado em t_8 . A corrente i_{Ls} é dividida entre S_a , S_3 e S_4 com S_a conduzindo $I_{PCs2}/3$, enquanto D_3 e D_4 conduzem $-I_{PCs2}/3$. Durante esta etapa, C_a é carregado de zero a $V_2 + V_{Cs}$ e C_1 e C_2 descarregados de $V_2 + V_{Cs}$ até zero.

Décima Etapa ($t_9 \rightarrow t_{10}$): Os capacitores C_1 e C_2 estão totalmente descarregados e os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 dando início ao intervalo ressonante até t_{12} permitindo a abertura de S_4 com comutação ZCS em t_{11} .

Décima Primeira Etapa ($t_{10} \rightarrow t_{11}$): A corrente i_{Ls} cruza por zero continua decrescendo, conduzida por S_3 , até atingir $-I_{L1}$ em t_{11} .

Décima Segunda Etapa ($t_{11} \rightarrow t_{12}$): O intervalo ressonante continua e é realizada a descarga de C_a , e a carga de C_1 e C_4 efetuando a abertura de S_4 com corrente zero.

Décima Terceira Etapa ($t_{12} \rightarrow t_{13}$): O capacitor C_a está totalmente descarregado e o diodo D_a em condução grampeando o interruptor S_a permitindo a comutação ZVS na entrada em condução em t_{13} .

As etapas 14 a 26 possuem funcionamento análogo as etapas 1 a 13 respectivamente, porém com a alteração dos braços nos comandos.

Décima Quarta Etapa ($t_{13} \rightarrow t_{14}$): Análogo a primeira etapa, o interruptor S_3 está fechado conduzindo $i_{L1}/2$. O diodo D_2 conduz $i_{L1}/2$ e o interruptor S_a está fechado descarregando C_s através de L_s . A corrente i_{Cs} se eleva até atingir I_{PCs1} .

Décima Quinta Etapa ($t_{14} \rightarrow t_{15}$): Em t_{14} , o interruptor S_a é bloqueado. A corrente i_{Ls} que está circulando é dividida entre S_a , S_3 e S_4 fazendo a carga da capacitância C_a até a tensão de $V_2 + V_{Cs}$ e a descarga de C_1 e C_4 de $V_2 + V_{Cs}$ até zero.

Décima Sexta Etapa ($t_{15} \rightarrow t_{16}$): Os interruptores S_1 a S_4 são grampeados pelos diodos D_1 a D_4 permitindo a comutação ZVS no fechamento de S_4 .

Décima Sétima Etapa ($t_{16} \rightarrow t_{17}$): Em t_{16} , o interruptor S_4 entra em condução com tensão zero (ZVS) dividindo a corrente i_{Ls} com S_3 até atingir o valor de $I_{L1}/2$ em t_{17} .

Décima Oitava Etapa ($t_{17} \rightarrow t_{18}$): Nesta etapa, o interruptor S_3 conduz $I_{L1}/2$ enquanto é mantido o curto de braço em S_2 e S_4 . A corrente i_{Ls} se eleva com di/dt limitada por L_s até o valor de I_{sc} .

Décima Nona Etapa ($t_{18} \rightarrow t_{19}$): em t_{18} é efetuado o bloqueio de S_2 com a corrente i_{Ls} dividindo-se entre os interruptores S_3 , S_4 e S_a carregando C_1 e C_2 até $V_2 + V_{Cs}$ e descarregando C_a até zero. A corrente em S_2 reduz instantaneamente a $I_{sc}/3$ e continua diminuindo, efetuando a carga de C_2 até $V_2 + V_{Cs}$ em t_{19} caracterizando uma abertura ZCS.

Vigésima Etapa ($t_{19} \rightarrow t_{20}$): após a descarga de C_a , a corrente i_{Cs} é conduzida por D_a carregando o capacitor auxiliar C_s . É efetuado o comando para fechamento de S_a de modo que a comutação ZVS ocorre ao fim da etapa, em t_{20} .

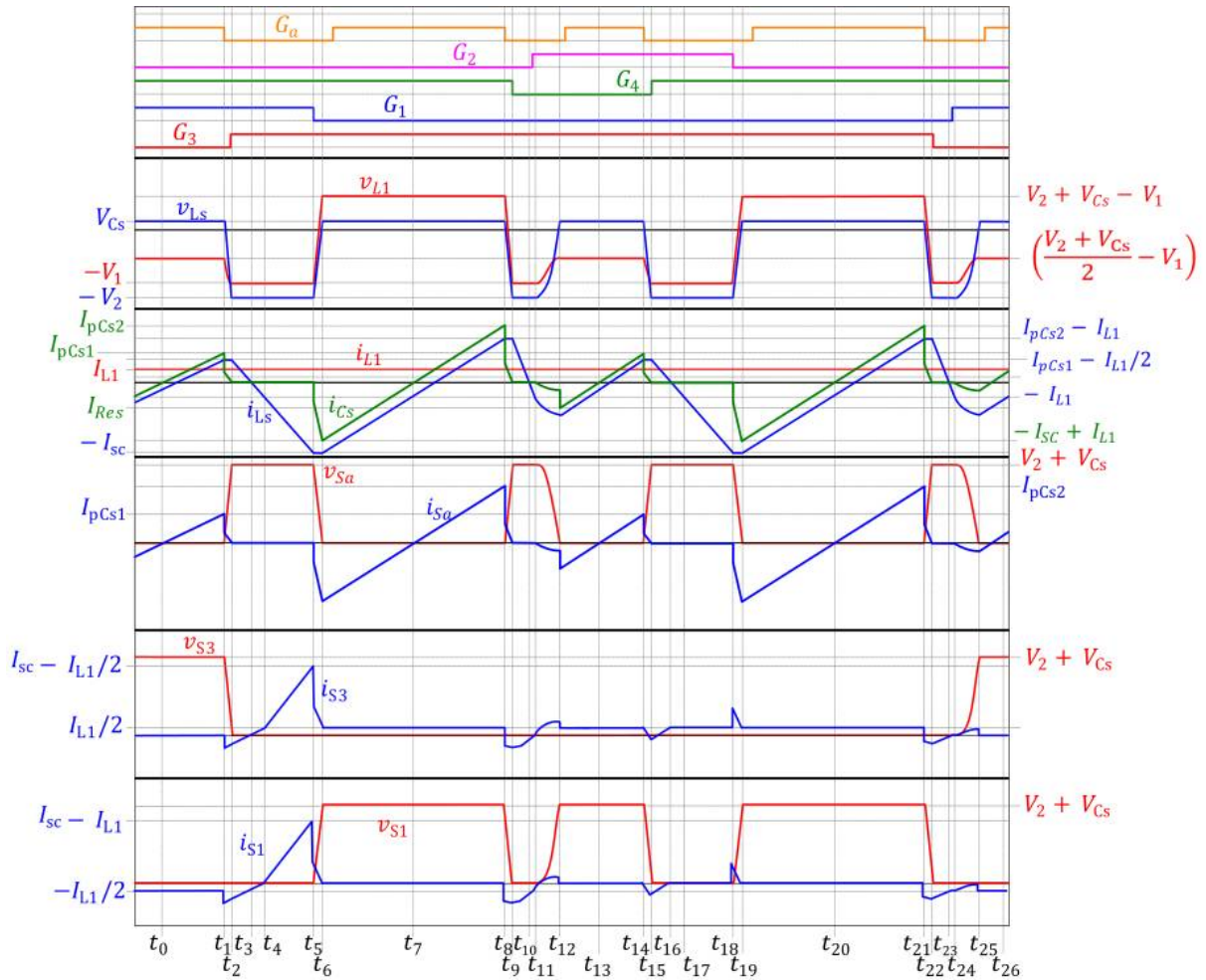
Vigésima Primeira Etapa ($t_{20} \rightarrow t_{21}$): o interruptor S_a entra em condução efetuando a comutação ZVS com a corrente i_{Cs} subindo até o valor I_{PCs2} .

Vigésima Segunda Etapa ($t_{21} \rightarrow t_{22}$): o interruptor auxiliar é bloqueado em t_{21} . A corrente i_{Ls} é dividida entre S_a , S_3 e S_4 com S_a conduzindo $I_{PCs2}/3$, enquanto D_3 e D_4 conduzem $-I_{PCs2}/3$. Durante esta etapa, C_a é carregado de zero a $V_2 + V_{Cs}$ e C_1 e C_2 descarregados de $V_2 + V_{Cs}$ até zero.

Vigésima Terceira Etapa ($t_{22} \rightarrow t_{23}$): Os capacitores C_1 e C_2 estão totalmente descarregados e os interruptores S_1 a S_4 estão grampeados pelos diodos D_1 a D_4 permitindo o comando de abertura de S_3 com comutação ZCS em t_{24} .

Vigésima Quarta Etapa ($t_{23} \rightarrow t_{24}$): A corrente i_{Ls} cruza por zero continua decrescendo, conduzida por S_4 , até atingir $-I_{L1}$ em t_{24} .

Figura 23 – Formas de onda para operação *Buck* em *MCC* com $D > 0,5$.

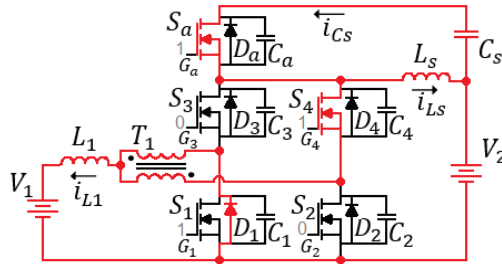


Fonte: Elaborado pelo autor (2021).

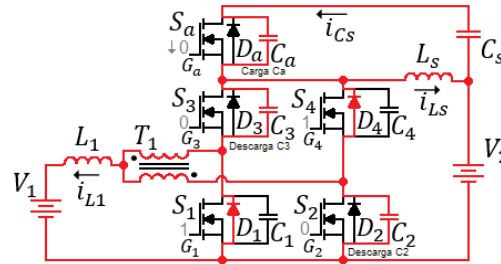
Vigésima Quinta Etapa ($t_{24} \rightarrow t_{25}$): É realizada a descarga de C_a , e a carga de C_2 e C_3 efetuando a abertura de S_3 com corrente zero.

Vigésima Sexta Etapa ($t_{25} \rightarrow t_{26}$): O capacitor C_a está totalmente descarregado e o diodo D_a em condução grampeando o interruptor S_a permitindo a comutação ZVS na entrada em condução em t_{26} .

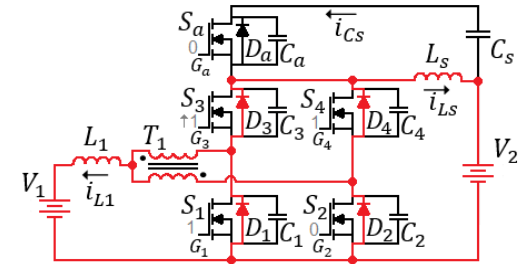
Figura 24 – Etapas de operação do conversor em modo *Buck* em MCC com $D > 0,5$.



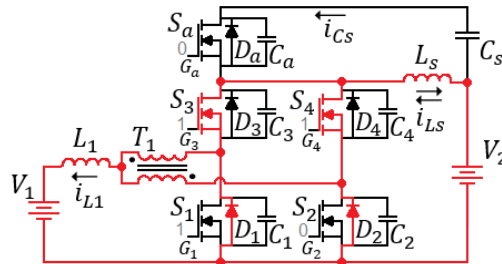
(a) Primeira Etapa ($t_0 \rightarrow t_1$)



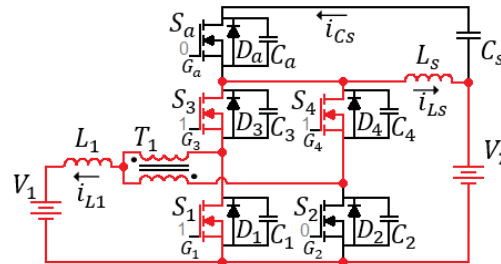
(b) Segunda Etapa ($t_1 \rightarrow t_2$)



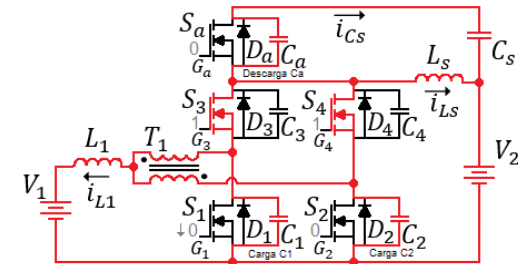
(c) Terceira Etapa ($t_2 \rightarrow t_3$)



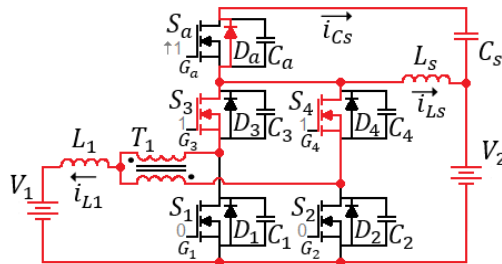
(d) Quarta Etapa ($t_3 \rightarrow t_4$)



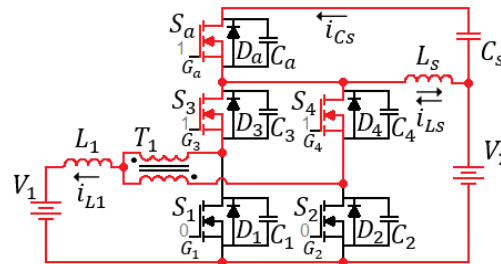
(e) Quinta Etapa ($t_4 \rightarrow t_5$)



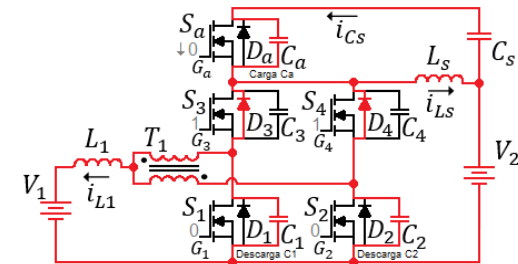
(f) Sexta Etapa ($t_5 \rightarrow t_6$)



(g) Sétima Etapa ($t_6 \rightarrow t_7$)

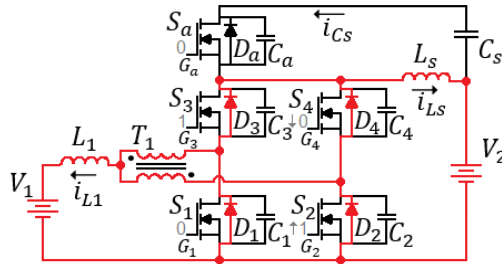


(h) Oitava Etapa ($t_7 \rightarrow t_8$)

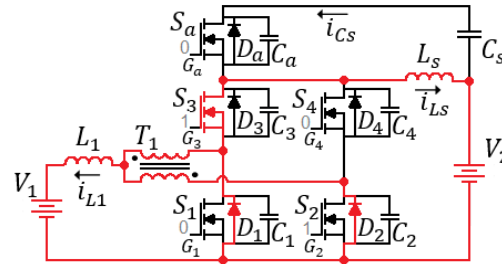


(i) Nona Etapa ($t_8 \rightarrow t_9$)

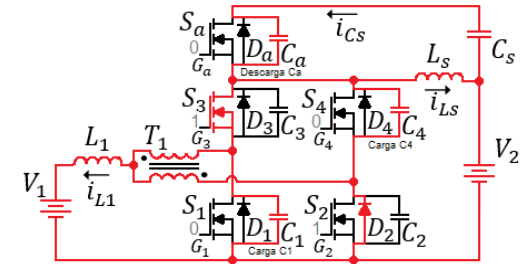
Figura 24 – Continuação - Etapas de operação do conversor em modo *Buck* em MCC com $D > 0,5$.



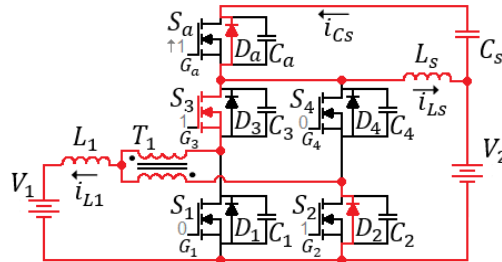
(j) Décima Etapa ($t_9 \rightarrow t_{10}$)



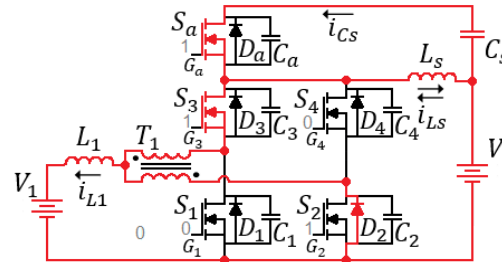
(k) Décima Primeira Etapa ($t_{10} \rightarrow t_{11}$)



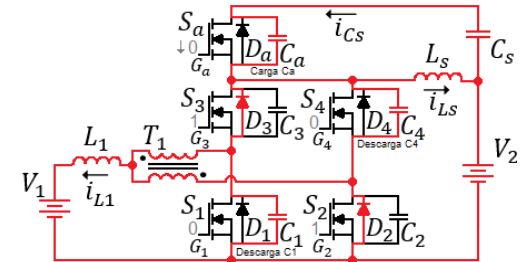
(l) Décima Segunda Etapa ($t_{11} \rightarrow t_{12}$)



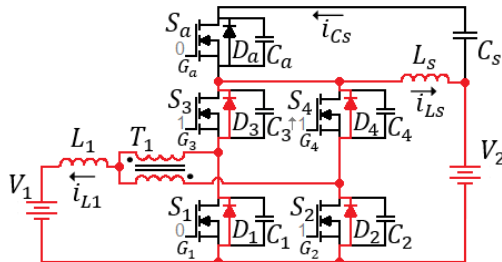
(m) Décima Terceira Etapa ($t_{12} \rightarrow t_{13}$)



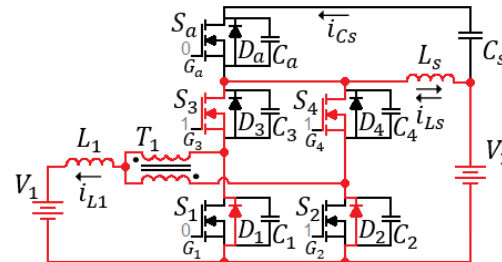
(n) Décima Quarta Etapa ($t_{13} \rightarrow t_{14}$)



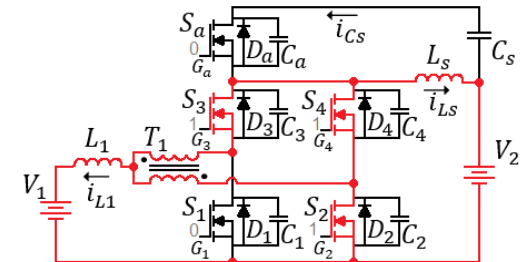
(o) Décima Quinta Etapa ($t_{14} \rightarrow t_{15}$)



(p) Décima Sexta Etapa ($t_{15} \rightarrow t_{16}$)

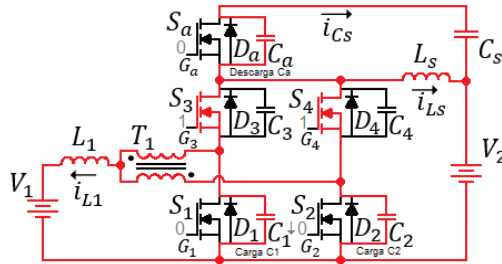


(q) Décima Sétima Etapa ($t_{16} \rightarrow t_{17}$)

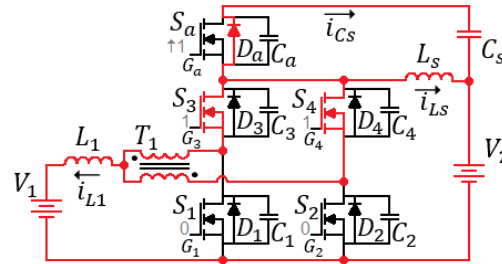


(r) Décima Oitava Etapa ($t_{17} \rightarrow t_{18}$)

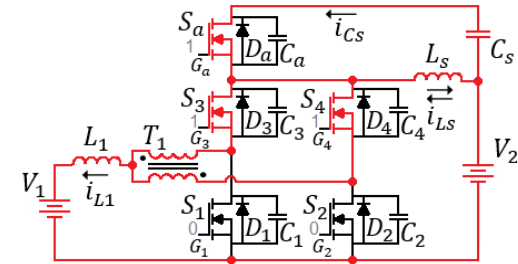
Figura 24 – Continuação - Etapas de operação do conversor em modo *Buck* em MCC com $D > 0,5$.



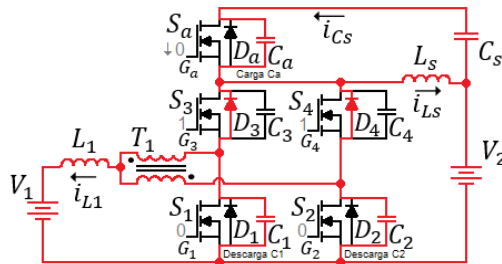
(a) Décima Nona Etapa ($t_{18} \rightarrow t_{19}$)



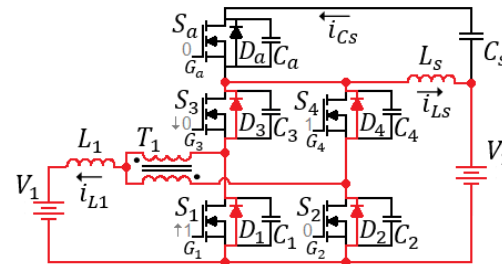
(b) Vigésima Etapa ($t_{19} \rightarrow t_{20}$)



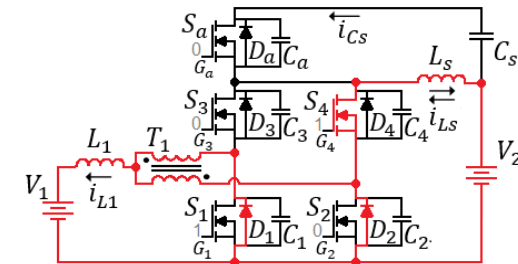
(c) Vigésima Primeira Etapa ($t_{20} \rightarrow t_{21}$)



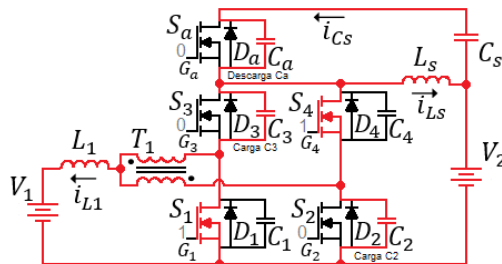
(d) Vigésima Segunda Etapa ($t_{21} \rightarrow t_{22}$)



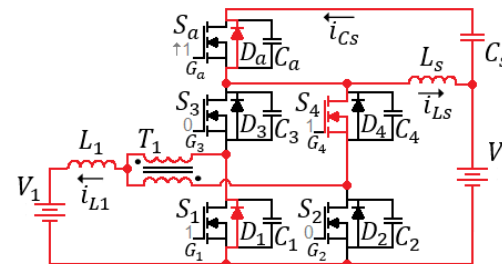
(e) Vigésima Terceira Etapa ($t_{22} \rightarrow t_{23}$)



(f) Vigésima Quarta Etapa ($t_{23} \rightarrow t_{24}$)



(g) Vigésima Quinta Etapa ($t_{24} \rightarrow t_{25}$)



(h) Vigésima Sexta Etapa ($t_{25} \rightarrow t_{26}$)

Fonte: Elaborado pelo autor (2022).

3.3.2.2 Análise das Condições para Obtenção da Comutação Suave

A determinação das condições de operação para que o circuito opere com comutação ZVZCS é realizada da mesma forma que na operação *Boost*. Deste modo:

$$iC_{Smd}(t) = \frac{2}{T_S} \cdot \left[\int_{t_1}^{t_8} \left(\frac{V_{CS}}{L_S} \cdot t - I_{sc} + I_{L1} \right) \cdot dt + \int_{t_8}^{t_{14}} \left(\frac{V_{CS}}{L_S} \cdot t - I_{Res} \right) \cdot dt \right] \quad (42)$$

$$iC_{Smd}(t) = \frac{2}{T_S} \cdot \left[\int_0^{(D-1/2) \cdot T_S} \left(\frac{V_{CS}}{L_S} \cdot t - I_{sc} + I_{L1} \right) \cdot dt + \int_0^{(1-D) \cdot T_S} \left(\frac{V_{CS}}{L_S} \cdot t - I_{Res} \right) \cdot dt \right] \quad (43)$$

Igualando a iC_{Smd} a zero e desenvolvendo a equação, é definida expressão para tensão do capacitor auxiliar V_{CS} em (44).

$$V_{CS} = \frac{L_S}{T_S} \cdot \frac{I_{Res} \cdot (1 - D) + I_{sc} \cdot (D - 1/2) - I_{L1} \cdot (D - 1/2)}{D^2 - 3D/2 + 5/8} \quad (44)$$

O valor da corrente de pico da etapa ressonante I_{Res} é definido em (45).

$$I_{Res} = V_2 \cdot \sqrt{\frac{C_2 + C_3 + C_a}{L_S}} \quad (45)$$

Para que a comutação do interruptor principal na quarta etapa ocorra com tensão zero (ZVS) é necessário que a corrente na malha auxiliar assegure a carga de C_a e descarga de C_1 e C_4 . O valor de pico de $I_{PCS1min}$ nos instantes t_1 e t_{14} , é definido conforme equações (16) e (17) obtendo (46);

$$I_{PCS1min} \geq V_2 \cdot \sqrt{\frac{C_a + C_1 + C_4}{L_S}} \quad (46)$$

Para comutação com corrente nula (ZCS) na abertura dos interruptores principais, é necessário que a corrente de pico de i_{LS} em t_8 e t_{21} seja maior do que zero para promover o grampeamento dos interruptores. A corrente i_{CS} é determinada pela soma de i_{L1} e i_{LS} . Portanto o valor mínimo de pico em i_{CS} é determinado pela corrente da carga:

$$I_{PCs2min} \geq i_{L1} \quad (47)$$

Os valores de pico de i_{CS} durante a operação são obtidos por:

$$I_{PCs1} = \frac{V_{CS}}{L_S} \cdot (1 - D) \cdot T_S - I_{Res} \quad (48)$$

$$I_{PCs2} = \frac{V_{CS}}{L_S} \cdot \left(D - \frac{1}{2}\right) \cdot T_S - I_{sc} + I_{L1} \quad (49)$$

Com o desenvolvimento da equação (43) com as equações (48) e (49) são definidos os valores mínimos de corrente de curto I_{sc} para obtenção da comutação ZVS e ZCS em (50) e (51):

$$I_{sc_ZVS} = \frac{I_{PCs1min} \cdot (2D^2 - 3D + 5/4) + I_{Res} \cdot (D - 3/4) + I_{L1} \cdot (-2D^2 + 3D - 1)}{-2D^2 + 3D - 1} \quad (50)$$

$$I_{sc_ZCS} = \frac{I_{PCs2min} \cdot [2D^2 - 3D + 5/4] + I_{Res} \cdot [D - 1/4] + I_{L1} \cdot (D/2 - D^2)}{D - 2D^2} \quad (51)$$

Para obter comutação ZVZCS é adotada a I_{sc} de maior valor de modo que o tempo de curto-circuito é definido em (52).

$$t_{sc} \geq \frac{L_S}{V_2} \cdot \left(I_{PCs1} - \frac{i_{L1}}{2} + I_{sc}\right) \quad (52)$$

3.3.2.3 Análise do Nível Mínimo de Corrente de Curto-Circuito para ZVZCS em Relação a Razão Cíclica - $I_{sc} \times D$

Seguindo o mesmo método para obtenção de I_{sc_ZVS} e I_{sc_ZCS} com $D > 0,5$, são obtidas as equações (53) e (54) para determinação das correntes necessárias na operação com razão cíclica $D < 0,5$.

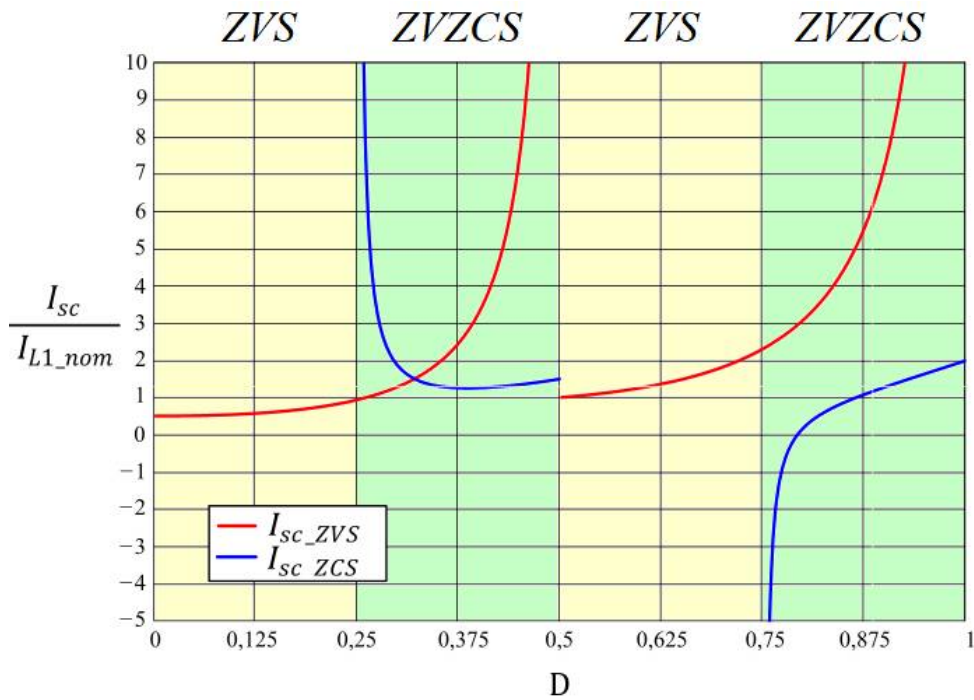
$$I_{sc_ZVS} = \frac{I_{PCs1min} \cdot (2D^2 - D + 1/4) + I_{Res} \cdot (D - 1/4) - I_{L1} \cdot (D/2 - D^2)}{D - 2D^2} \quad (53)$$

$$I_{sc_ZCS} = \frac{I_{PCs2min} \cdot (2D^2 - D + 1/4) + I_{Res} \cdot (2D^2 - D) + I_{L1} \cdot (D/2 - 1/8)}{D - 1/4} \quad (54)$$

Com as equações (50), (51), (53) e (54), a Figura 25 apresenta as correntes de curto-circuito necessárias para obtenção de ZVS e ZCS, com operação em carga nominal, parametrizadas com relação a corrente nominal no indutor L_1 . Com isto, são observados:

- Assim como na operação *Boost*, nos intervalos $0 < D < 0,25$ e $0,5 < D < 0,75$ não é possível obtenção de ZCS devido as características do circuito;
- Devido as características do circuito na operação *Buck*, a maior parte dos intervalos onde é possível a obtenção de ZCS, I_{sc_ZCS} é menor I_{sc_ZVS} . Somente na região próxima a $D = 0,25$, a corrente I_{sc_ZCS} é maior, devido a descontinuidade.
- As curvas são dependentes das capacitâncias intrínsecas dos interruptores e da indutância L_S . Portanto, a di_{L_S}/dt arbitrada para o projeto influenciará nos resultados de modo análogo a operação *Boost*.

Figura 25 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) em função da razão cíclica D , com operação *Buck* em carga nominal, parametrizadas em relação a corrente nominal de L_1 .

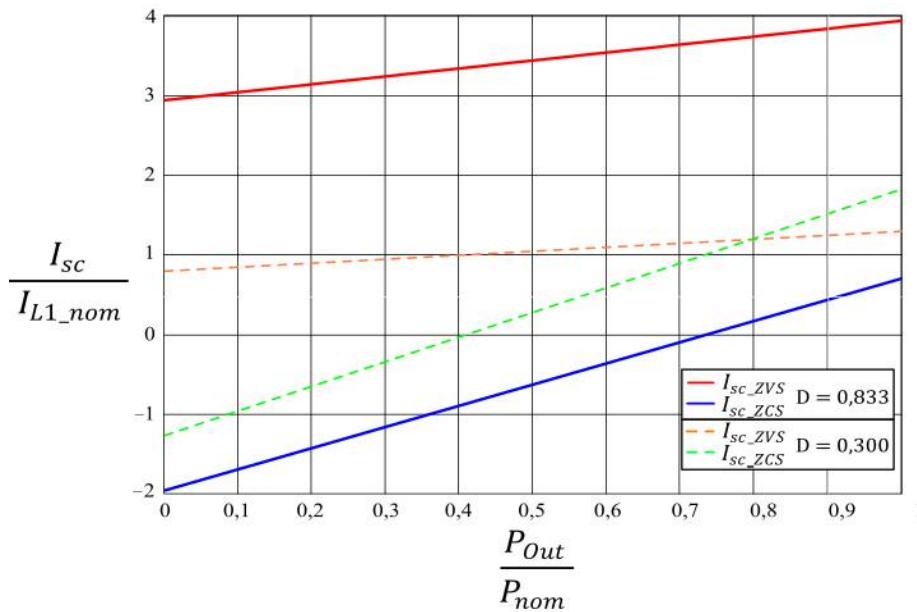


Fonte: Elaborado pelo autor (2022).

3.3.2.4 Análise do Nível Mínimo de Corrente de Curto-Circuito para ZVZCS em Relação a Potência de Saída - $I_{sc} \times P_{Out}$

Na operação em modo *Buck* a corrente de curto-circuito necessária para obtenção de ZVS tem influência da corrente de carga. Na Figura 26 é possível observar a variação de I_{sc_ZVS} e I_{sc_ZCS} com a carga. Pode-se verificar que a operação com razão cíclica $D = 0,833$, I_{sc_ZVS} é sempre maior e, portanto, necessária sua utilização em toda a faixa de potência. Na operação com razão cíclica $D = 0,3$, é verificado que I_{sc_ZCS} torna-se maior a partir de 80% de carga passando a ser utilizada a partir deste ponto.

Figura 26 – Correntes de curto-circuito necessárias para obtenção de ZVS (I_{sc_ZVS}) e ZCS (I_{sc_ZCS}) parametrizadas à corrente nominal I_{L1} em função da potência de saída P_{Out} parametrizada à potência nominal do conversor durante operação *Buck*.



Fonte: Elaborado pelo autor (2022).

3.3.2.5 Influência da Malha Auxiliar de Comutação Suave no Ganho Estático do Conversor – Operação Buck

Para esta análise, é verificado que v_{L1} e v_{Ls} , demonstrados na Figura 23, possuem o valor médio nulo. Pode-se definir o valor médio de v_{L1} conforme a expressão (55).

$$(V_2 + V_{Cs} - V_1) \cdot (D - 1/2 - D_{CC}) + \left(\frac{V_2 + V_{Cs}}{2} - V_1 \right) \cdot (1 - D - D_{Res}) - V_1(1 - D_{Ls}) = 0 \quad (55)$$

Na operação com razão cíclica $D < 0,5$ a equação é definida por:

$$\left(\frac{V_2 + V_{Cs}}{2} - V_1\right) \cdot (D - D_{CC}) + V_1 \cdot \left(\frac{1}{2} - D + D_{CC}\right) = 0 \quad (56)$$

Sendo:

- D_{CC} – Razão que o tempo de curto-circuito possui com o período;
- D_{Res} – Razão que a etapa ressonante possui com o período;
- D_{LS} – Razão cíclica em que o interruptor auxiliar está fechado.

Estes parâmetros são determinados por:

$$D_{CC} = \frac{t_{SC}}{T_S} \quad (57)$$

$$D_{Res} = \frac{t_{12} - t_9}{T_S} = \frac{t_{Res}}{T_S} \quad (58)$$

$$t_{Res} = \begin{cases} \frac{(I_{PCs2} - i_{L1}) - I_{Res}}{di_{LS}/dt}, & \text{se } D > 0,5 \\ \frac{\left(I_{PCs2} - \frac{i_{L1}}{2}\right) - I_{Res}}{di_{LS}/dt}, & \text{se } D < 0,5 \end{cases} \quad (59)$$

$$D_{LS} = 1 - \frac{2 \cdot [t_{Res} + t_{SC}]}{T_S} \quad (60)$$

Com a avaliação de v_{LS} define-se:

$$V_{Cs} \cdot D_{LS} - V_2 \cdot (1 - D_{LS}) = 0 \quad (61)$$

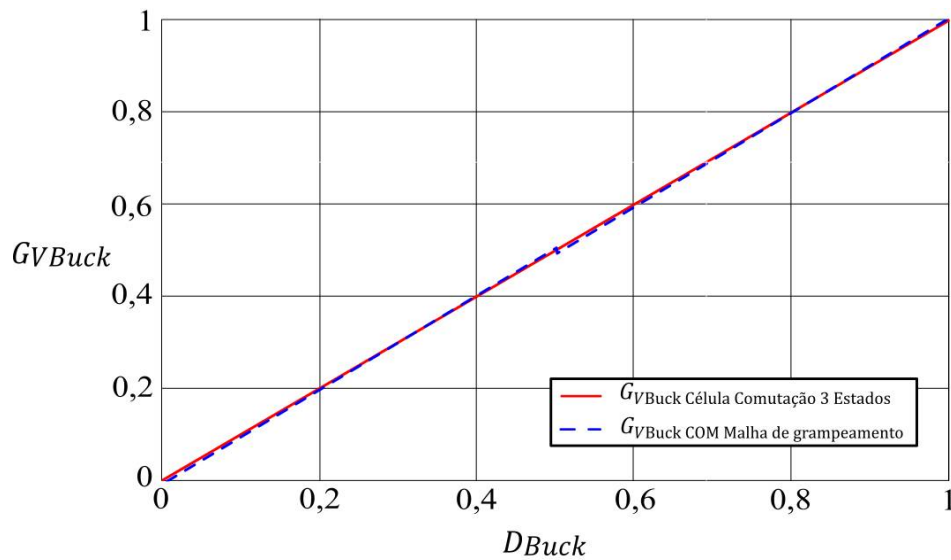
Desenvolvendo a equação (61) com (55) e (56) obtém-se o ganho estático do conversor com a adição da malha de grampeamento:

$$G_{VBuck} = \begin{cases} \frac{(D - D_{Res} - 2 \cdot D_{CC}) - I_{Res}}{D_{LS}}, & \text{se } D > 0,5 \\ \frac{D - D_{CC}}{D_{LS}}, & \text{se } D < 0,5 \end{cases} \quad (62)$$

Assim como na operação *Boost*, verifica-se que o ganho estático apresenta variação com a adição da malha de grampeamento. Essa influência depende de alguns fatores de projeto,

como a di_{LS}/dt arbitrada, e dinâmicos como a condição de carga e tempo de curto-circuito. Entretanto, a variação no ganho não possui valores significativos podendo ser compensados com controle. Na Figura 27 é apresentado exemplo da variação do ganho em função da razão cíclica para um di_{LS}/dt arbitrado variando $1 \times I_{L1}$ no intervalo de 1% do período de comutação T_S .

Figura 27 – Ganho estático do conversor apenas com CCTE e ganho estático com adição da malha de grampeamento ativo – operação *Buck*.



Fonte: Elaborado pelo autor (2022).

4 ESPECIFICAÇÃO E PROJETO DOS ELEMENTOS DE POTÊNCIA DO CONVERSOR

4.1 INTRODUÇÃO

Neste capítulo são calculados os esforços de tensão e corrente e perdas nos elementos de potência durante a operação em modo *Boost*. Com a comutação ZVZCS, o cálculo de perdas nos interruptores pode ser simplificado desprezando as perdas por comutação. Para determinação das correntes eficazes nos interruptores, são consideradas as parcelas de operação normal da célula e da corrente de curto-circuito de braço. São desconsideradas as oscilações causadas pelo grampeamento e etapa ressonante devido a suas pequenas influências.

Nos elementos magnéticos, além das perdas Joule em sua resistência série deve-se atentar as perdas magnéticas, principalmente no indutor auxiliar, que possui grande variação de fluxo uma vez que a corrente apresenta inversão de sentido durante o curto-circuito de braço além de operar com o quádruplo da frequência nominal do circuito.

4.2 ESPECIFICAÇÃO DOS INTERRUPTORES

4.2.1 Esforços de Tensão e Corrente

A tensão máxima em todos os interruptores é definida na expressão (63).

$$V_{sx} = V_2 + V_{Cs} \quad (63)$$

As correntes médias nos interruptores são determinadas com a análise da Figura 17 obtendo as expressões (64) a (66).

$$I_{S1md} = I_{S2md} = \frac{I_{L1}}{2} \cdot \left(D - \frac{t_{SC}}{T_S} \right) + \frac{t_{SC}}{T_S} \left(\frac{V_2 \cdot t_{SC}}{2 \cdot L_S} - \frac{I_{PCS1}}{3} \right) \quad (64)$$

$$I_{S3md} = I_{S4md} = \frac{-I_{L1} \cdot (1 - D)}{2} - \left[\frac{t_{SC}}{T_S} \cdot \left(\frac{I_{PCS1}}{3} - \frac{V_2 \cdot t_{SC}}{2 \cdot L_S} \right) \right] \quad (65)$$

$$I_{Samd} = i_{Csm} = 0 \quad (66)$$

As correntes eficazes nos interruptores são obtidas com as expressões (67) a (69).

$$I_{S1rms} = I_{S2rms}$$

$$= \sqrt{\frac{1}{T_S} \left[\frac{I_{L1}^2 \cdot (D \cdot T_S - t_{SC})}{4} + \frac{I_{PCs1}^2 \cdot t_{SC}}{9} - \frac{I_{PCs1} \cdot V_2 \cdot t_{SC}^2}{3 \cdot L_S} + \frac{V_2^2 \cdot t_{SC}^3}{3 \cdot L_S^2} \right]} \quad (67)$$

$$I_{S3rms} = I_{S4rms} = \sqrt{\frac{I_{L1}^2 \cdot [(1-D) \cdot T_S - t_{SC}] + \frac{t_{SC} \cdot (3I_{L1} - 2I_{PCs1})^2}{36 \cdot T_S} \dots}{\dots - \frac{V_2 \cdot t_{SC}^2 (18I_{L1} - 12I_{PCs1})}{36 \cdot T_S \cdot L_S} + \frac{12V_2^2 \cdot t_{SC}^3}{36 \cdot T_S \cdot L_S^2}}} \quad (68)$$

$$I_{Sarms}$$

$$= \sqrt{\frac{2I_{Res}^2 \cdot (1-D) + \frac{2 \cdot V_{Cs} \cdot T_S (1-D)^2 \cdot [V_{Cs} \cdot T_S \cdot (1-D) - 3I_{Res} \cdot L_S]}{3L_S^2} \dots}{\dots + 2I_{sc}^2 \cdot \left(D - \frac{1}{2}\right) + \frac{2 \cdot V_{Cs} \cdot T_S \left(D - \frac{1}{2}\right)^2 \cdot [V_{Cs} \cdot T_S \cdot \left(D - \frac{1}{2}\right) - 3I_{sc} \cdot L_S]}{3L_S^2}}} \quad (69)$$

Neste conversor, o comando nos interruptores S_3 , S_4 e S_a é efetuado logo após a entrada em condução do diodo antiparalelo. Assim, com uso de interruptor *MOSFET* a condução pelo diodo paralelo pode ser desprezada com a corrente sendo conduzida através do canal do próprio interruptor conforme as expressões (64) a (69).

Se utilizados interruptores com tecnologia diferente sendo necessária condução de corrente através dos diodos é necessária a definição das correntes em cada elemento: nos diferente S_3 , S_4 e S_a assim como diodos intrínsecos D_3 , D_4 e D_a . Deste modo, as correntes médias em S_3 , S_4 e S_a (considerando somente parcela positiva conduzida efetivamente no interruptor) são obtidas nas expressões (70) e (71).

$$I_{S3(+)md} = I_{S4(+)md} = \frac{V_2 \cdot [t_{SC} - (t_4 - t_2)]^2}{T_S \cdot L_S} \quad (70)$$

$$I_{Sa(+)md} = \frac{V_2 \cdot [(t_1 - t_0)^2 - (t_8 - t_7)^2]}{T_S \cdot L_S} \quad (71)$$

Os intervalos $t_4 - t_2$, $t_1 - t_0$ e $t_8 - t_7$ são definidos em função das condições de operação do conversor, sendo descrito nas a expressões (72), (73) e (74).

$$t_4 - t_2 = \frac{I_{L1}/2 + I_{PCs1}/3}{V_2/L_S} \quad (72)$$

$$t_1 - t_0 = \frac{I_{PCs1}}{V_2/L_S} \quad (73)$$

$$t_8 - t_7 = \frac{I_{PCs2}}{V_2/L_S} \quad (74)$$

As correntes eficazes nos interruptores S_1 e S_2 seguem conforme descritos anteriormente em (67). Nos demais interruptores são obtidas com as expressões (75) e (76).

$$I_{S3(+)}_{rms} = I_{S4(+)}_{rms} = \sqrt{\frac{2V_2^2 \cdot [t_{SC} - (t_4 - t_2)]^3}{3T_S \cdot L_S^2}} \quad (75)$$

$$I_{Sa(+)}_{rms} = \sqrt{\frac{2V_{Cs}^2}{3T_S \cdot L_S^2} \cdot [(t_1 - t_0)^3 + (t_8 - t_7)^3]} \quad (76)$$

As correntes médias nos diodos intrínsecos dos interruptores são obtidas com as expressões (77) e (78).

$$I_{D3md} = I_{D4md} = -\frac{I_{L1}}{2T_S} \cdot [(1 - D) \cdot T_S - t_{SC}] \quad (77)$$

$$I_{Damd} = \frac{V_2 \cdot [(t_7 - t_6)^2 - (t_{13} - t_{12})^2]}{T_S \cdot L_S} \quad (78)$$

$$t_7 - t_6 = \frac{I_{SC}}{V_2/L_S} \quad (79)$$

$$t_{13} - t_{12} = \frac{I_{Res}}{V_2/L_S} \quad (80)$$

As correntes eficazes nos diodos são obtidas com as expressões (81) e (82).

$$I_{D3rms} = I_{D4rms} = \sqrt{\frac{I_{L1}^2}{4T_S} \cdot [(1-D) \cdot T_S - t_{sc}]} \quad (81)$$

$$I_{Darms} = \sqrt{\frac{2V_2^2}{3T_S \cdot L_S^2} \cdot [(t_7 - t_6)^3 + (t_{13} - t_{12})^3]} \quad (82)$$

As correntes de pico nos interruptores são obtidas através das expressões (83) a (85):

$$I_{S1p} = I_{S2p} = I_{sc} + \frac{I_{L1}}{2} \quad (83)$$

$$I_{S3p} = I_{S4p} = I_{sc} \quad (84)$$

$$I_{Sap} = I_{PCs2} \quad (85)$$

4.2.2 Perdas nos Interruptores

Com a comutação *ZVZCS*, as perdas por comutação são desprezadas e a potência dissipada nos interruptores é definida pelas perdas em condução. No desenvolvimento do protótipo utilizado neste estudo foram utilizados interruptores *MOSFET* e, portanto, suas perdas são determinadas através da corrente eficaz e resistência dreno-fonte do componente conforme expressão (86).

$$P_{Sx} = I_{Sxrms}^2 * RDS_{on} \quad (86)$$

4.3 PROJETO DOS ELEMENTOS MAGNÉTICOS

A seguir são demonstrados os cálculos relacionados aos esforços e perdas dos elementos magnéticos do conversor. O projeto físico dos magnéticos, entretanto, é demonstrado diretamente no exemplo desenvolvido no capítulo 5.

4.3.1 Esforços de Tensão e Corrente

Conforme verificado na Figura 17, a tensão máxima no indutor L_1 é definida na expressão (87).

$$V_{L1Max} = \frac{V_2 + V_{Cs}}{2} - V_1 \quad (87)$$

A corrente eficaz no indutor L_1 é determinada em (88) e a corrente de máxima em (89) (BASCOPE, 2001).

$$I_{L1rms} = I_{L1} = \frac{P_{Out}}{V_1 \cdot \eta} = \sqrt{\frac{I_2^2}{(1-D)^2} + \frac{V_1^2 \cdot T_S^2 \cdot (2 \cdot D - 1)^2}{48 \cdot L_1^2}} \quad (88)$$

$$I_{L1Max} = I_{L1} + \frac{\Delta I_{L1}}{2} = \frac{I_2}{(1-D)} + \frac{V_1 \cdot T_S \cdot (2 \cdot D - 1)}{4 \cdot L_1} \quad (89)$$

A tensão máxima no transformador T_1 é definida na expressão (90).

$$V_{T1Max} = \frac{V_2 + V_{Cs}}{2} \quad (90)$$

As correntes nos enrolamentos do transformador T_1 são equivalentes a metade da corrente no indutor, conforme pode ser verificado em (91) e (92).

$$I_{T1rms} = I_{T1} = \frac{I_{L1}}{2} = \sqrt{\frac{I_2^2}{4 \cdot (1-D)^2} + \frac{V_1^2 \cdot T_S^2 \cdot (2 \cdot D - 1)^2}{192 \cdot L_1^2}} \quad (91)$$

$$I_{T1Max} = \frac{I_{L1Max}}{2} = \frac{I_2}{2 \cdot (1-D)} + \frac{V_1 \cdot T_S \cdot (2 \cdot D - 1)}{8 \cdot L_1} \quad (92)$$

A tensão máxima no indutor auxiliar L_S é equivalente a tensão V_2 .

$$V_{LsMax} = V_2 \quad (93)$$

A corrente no indutor auxiliar L_S é determinada através da análise da forma de onda iL_S na Figura 17, sendo desprezados o tempo de curto-circuito de braço e intervalo ressonante, obtendo a equação (94).

$$I_{Lsrms} = \sqrt{\begin{aligned} & 2I_{Res} \cdot (1-D) \cdot (I_{Res} - I_{L1}) + \frac{I_{L1}^2 \cdot (1-D)}{2} \dots \\ & \dots + \frac{V_{Cs} \cdot [(1-D) \cdot T_S]^2 \cdot (I_{L1} - 2I_{Res})}{T_S \cdot L_S} + \frac{2V_{Cs}^2 \cdot [(1-D) \cdot T_S]^3}{3T_S \cdot L_S^2} \dots \\ & \dots + 2I_{sc}^2 \cdot \left(D - \frac{1}{2}\right) - \frac{2 \cdot V_{Cs} \cdot I_{sc} \cdot \left[\left(D - \frac{1}{2}\right) \cdot T_S\right]^2}{T_S \cdot L_S} + \frac{2 \cdot V_{Cs}^2 \cdot \left[\left(D - \frac{1}{2}\right) \cdot T_S\right]^3}{3T_S \cdot L_S^2} \end{aligned}} \quad (94)$$

O valor máximo de corrente no indutor auxiliar é função das condições necessárias para obtenção da comutação suave e, portanto, é definido em (96) como o maior valor entre os módulos de I_{sc} , I_{PCs1} e I_{PCs2} .

$$I_{LsMax} = \max(|I_{sc}|, |I_{PCs1}|, |I_{PCs2}|) \quad (95)$$

Devido a característica CA da corrente no indutor L_S , é avaliada a maior variação de corrente que ocorre durante o intervalo de curto-circuito, conforme pode ser verificado na Figura 17. A ΔI_{LsMax} é, portanto, definida em (96).

$$\Delta I_{LsMax} = \frac{I_{L1}}{2} + I_{PCs1} + I_{sc} \quad (96)$$

4.3.2 Perdas nos Elementos Magnéticos

O cálculo de perdas nos magnéticos é desenvolvido conforme Barbi (2007). Com a corrente eficaz no enrolamento do magnético, o cálculo de perdas por efeito Joule no cobre é realizado pela expressão (97).

$$P_{CuL} = \frac{\rho_{100} \cdot l_e \cdot N_L}{n_L \cdot S_{Cu}} \cdot I_{Lrms}^2 = R_{Conduct} \cdot I_{Lrms}^2 \quad (97)$$

Onde:

$\rho_{100} = 2,266 \times 10^{-6} \Omega \cdot \text{cm}$ Resistividade do cobre a 100°C ;

l_e Comprimento de uma espira em cm ;

N Número de espiras;

n_{fios} Número de condutores em paralelo;

S_f Secção do condutor cm^2 ;

$R_{Conduct}$ Resistência do condutor;

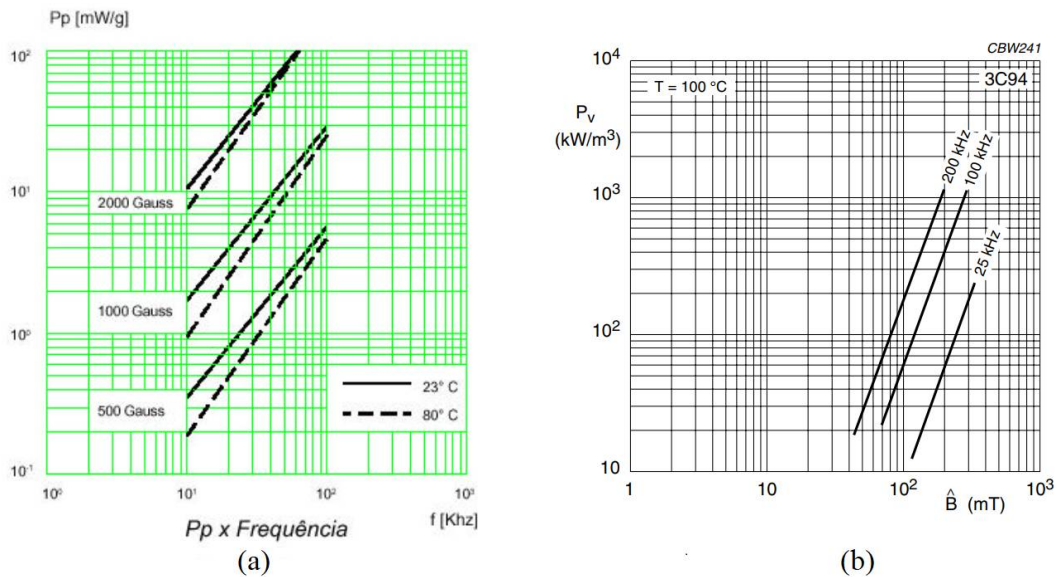
O fluxo magnético máximo nos indutores ocorre com o nível máximo de corrente conforme (98). A variação do fluxo magnético é obtida com a expressão (99).

$$B_{Max} = \frac{L \cdot I_{LMax} \cdot I_{Lrms}}{AeAw_L \cdot J_{Max} \cdot k_w} \quad (98)$$

$$\Delta B_L = \frac{\Delta I_L \cdot L}{N_L \cdot A_{eL}} \quad (99)$$

As perdas magnéticas são então determinadas com os dados dos materiais utilizados. A Figura 28(a) apresenta as perdas magnéticas (parametrizadas em função do peso do núcleo) para o material IPR12, do fabricante Thornton, em função da variação do fluxo magnético e da frequência de operação. A Figura 28(b), por sua vez, apresenta as perdas parametrizadas para o material 3C94 do fabricante Ferroxcube.

Figura 28 – Perdas magnéticas parametrizadas para o material IPR12 (a) e 3C94 (b).



Fonte: Catálogos fabricantes (THORNTON ELETRÔNICA LTDA, 2015) e (FERROXCUBE, 2008).

As perdas magnéticas podem ser calculadas pela expressão empírica apresentada por Barbi (2007) em (100).

$$P_{magL} = \Delta B^{2.4} \cdot (K_H \cdot F_L + K_E \cdot F_L^2) \cdot V_e \quad (100)$$

Onde:

F_L Frequência de operação do indutor;

ΔB Variação do fluxo magnético;

- $K_H = 4 \cdot 10^{-5}$ Coeficiente de perdas por histerese;
 $K_E = 4 \cdot 10^{-10}$ Coeficiente de perdas por correntes parasitas;
 V_e Volume do núcleo.

4.4 PROJETO DOS ELEMENTOS CAPACITIVOS

A seguir são demonstrados os cálculos relacionados aos esforços e perdas dos elementos capacitivos do conversor. Para o projeto com a operação em modo *boost*, a fonte de tensão V_2 é substituída por uma carga linear e então é utilizado capacitor de saída C_{V2} para manter a estabilidade da tensão V_2 . De mesmo modo deve ser realizado o projeto para o capacitor C_{V1} que realizará o filtro da tensão V_1 quando operando como *buck*. A seleção dos componentes, entretanto, é demonstrada diretamente no exemplo desenvolvido no capítulo 5.

4.4.1 Esforços de Tensão e Corrente

A tensão máxima no capacitor C_{V2} é definida em (101).

$$V_{CV2Max} = V_2 \quad (101)$$

A corrente eficaz no capacitor C_{V2} é determinada em (102) e a ondulação de corrente em (103).

$$I_{CV2rms} = \sqrt{(1-D) \cdot (2 \cdot D - 1) \cdot \left[\frac{I_2^2}{2 \cdot (1-D)^2} + \frac{V_1^2 \cdot T_S^2 \cdot D \cdot (2 \cdot D - 1)}{96 \cdot L_1^2} \right]} \quad (102)$$

$$\Delta I_{CV2} = \frac{I_2}{2 \cdot (1-D)} + \frac{V_1 \cdot T_S \cdot (2 \cdot D - 1)}{8 \cdot L_1} \quad (103)$$

A tensão máxima no capacitor C_S apresentada em (104) é equivalente da tensão V_{Cs} definida em (14).

$$V_{CsMax} = V_{Cs} \quad (104)$$

A corrente eficaz no capacitor C_s (105) é idêntica a I_{sarms} apresentada em (69). A corrente de pico é definida pela expressão (106).

$$I_{Cs rms} = I_{sarms} \quad (105)$$

$$\Delta I_{Cs max} = I_{sc} \quad (106)$$

4.4.2 Cálculo da Ondulação de Tensão em Função da RSE

Para garantir que a ondulação de tensão esteja dentro do limite determinado em projeto, a resistência série-equivalente (RSE) deve respeitar o limite definido em (107) (BARBI, 2007).

$$RSE \leq \frac{\Delta V}{\Delta I_c} \quad (107)$$

4.4.3 Perdas nos Capacitores Eletrolíticos

A dissipação de potência nos elementos capacitivos é definida em (108), sendo função da corrente eficaz e resistência série-equivalente do capacitor.

$$P_{Cx} = I_{Cx rms}^2 * RSE_{Cx} \quad (108)$$

5 EXEMPLO DE PROJETO DO CONVERSOR

Para validação do estudo, um exemplo de projeto é apresentado demonstrando o procedimento para seu desenvolvimento. O projeto segue o procedimento descrito por Bascope (2001) para definição dos elementos reativos principais utilizando a célula de comutação CCTE tipo B. Os elementos magnéticos são desenvolvidos conforme critérios apresentados Barbi (2007).

5.1 ESPECIFICAÇÕES PRINCIPAIS

As especificações principais do projeto são apresentadas na Tabela 1.

Tabela 1 – Especificações principais do conversor.

Grandeza	Descrição
$V_1 = 100 \text{ V}$	Tensão CC V_1 nominal
$V_2 = 500 \text{ V}$	Tensão CC V_2 nominal
$P_{out} = 1.000 \text{ W}$	Potência de saída nominal
$\% \Delta I_{L1} = 8\%$	Ondulação máxima percentual em I_{L1}
$\% \Delta V_2 = 0,5\%$	Ondulação máxima em V_2 na operação <i>Boost</i>
$\% \Delta V_{Cs} = 5\%$	Ondulação máxima em V_{Cs} na operação <i>Boost</i>
$f_s = 150 \text{ kHz}$	Frequência de comutação
$\eta = 0,96$	Rendimento estimado

Fonte: Elaborado pelo autor (2021).

Com as especificações são obtidas as grandezas principais nas expressões (109) a (111).

$$I_{L1} = \frac{P_{Out}}{V_1 \cdot \eta} = 10,4 \text{ A} \quad (109)$$

$$I_2 = \frac{P_{Out}}{V_2} = 2 \text{ A} \quad (110)$$

$$\Delta I_{L1} = 0,83 \text{ A} \quad (111)$$

O período de comutação T_s é definido em (112).

$$T_s = \frac{1}{f_s} = 6,667 \text{ } \mu\text{s} \quad (112)$$

Conforme apresentado na expressão (1), o ganho estático ideal do conversor é equivalente ao ganho do conversor *Boost* clássico. Deste modo, a razão cíclica é definida em (113).

$$D_{Boost} = 1 - \frac{V_1}{V_2} = 0,8 \quad (113)$$

5.2 PROJETO DO INDUTOR L_1

São apresentados a seguir o cálculo da indutância, esforços de tensão e corrente e projeto físico do indutor L_1 .

5.2.1 Cálculo da Indutância de L_1

A expressão (114) apresenta a ondulação de corrente no indutor L_1 e a (115) apresenta o cálculo de indutância para máxima ondulação em (BASCOPE, 2001, p. 80).

$$\Delta I_{L1} = \frac{(2 \cdot D - 1) \cdot (1 - D) \cdot T_s}{2 \cdot L_1} \cdot V_2 \quad (114)$$

$$L_1 = \frac{T_s \cdot V_2}{16 \cdot \Delta I_{L1}} = \frac{6,667 \mu s \times 500 V}{16 \times 0,83 A} = 250 \mu H \quad (115)$$

5.2.2 Esforços de Tensão e Corrente em L_1

A tensão máxima no indutor L_1 é definida na expressão (87) e apresentada em (116). O valor de V_{Cs} é definido com o cálculo das condições para obtenção de comutação suave apresentado posteriormente em 5.8.

$$V_{L1Max} = \frac{V_2 + V_{Cs}}{2} - V_1 = \frac{500 V + 38,9 V}{2} - 100 V = 169,5 V \quad (116)$$

A corrente eficaz e corrente máxima no indutor L_1 são apresentadas em (117) e (118).

$$I_{L1} = \frac{P_{out}}{V_1 \cdot \eta} = \frac{1000W}{100V \times 0,96} = 10,4 A \quad (117)$$

$$I_{L1Max} = I_{L1} + \frac{\Delta I_{L1}}{2} = 10,4 A + \frac{0,8 A}{2} = 10,8 A \quad (118)$$

5.2.3 Projeto Físico do Indutor L_1

O projeto físico do indutor é realizado conforme método apresentado por Barbi (2007) e Bascope (2001).

5.2.3.1 Escolha do Núcleo

Para a seleção do núcleo, o produto mínimo das áreas é definido em (119).

$$A_e A_{wL1min} = \frac{L_1 \cdot I_{L1} \cdot I_{L1Max}}{B_{L1Max} \cdot J_{Max} \cdot k_w} = \frac{250 \mu H \times 10,4 A \times 10,8 A}{0,25 T \times 450 A/cm^2 \times 0,6} = 4,18 cm^4 \quad (119)$$

Sendo:

- $B_{L1Max} = 0,25 T$ máxima densidade de fluxo magnético;
- $J_{Max} = 450 A/cm^2$ máxima densidade de corrente;
- $k_w = 0,6$ fator de utilização da área da janela considerado.

Devido a disponibilidade de materiais e para aumento de eficiência, o núcleo utilizado para o protótipo desenvolvido é E-55/28/21-IP12 com as seguintes características:

- $A_{eL1} = 3,6 cm^2$ área da perna central;
- $A_{wL1} = 2,5 cm^2$ área da janela;
- $A_e A_{wL1} = 9,0 cm^4$ produto das áreas;
- $l_{eL1} = 9 cm$ comprimento média de uma espira;
- $V_{nL1} = 42,5 cm^3$ volume do núcleo.

5.2.3.2 Número de Espiras

O número de espiras é definido em (120).

$$N_{L1} = \frac{L_1 \cdot I_{L1Max}}{B_{Max} \cdot A_{eL1}} = \frac{250 \mu\text{H} \times 10,8 \text{ A}}{0,25 \text{ T} \times 3,6 \text{ cm}^2} = 30 \text{ espiras} \quad (120)$$

5.2.3.3 Entreferro

A espessura do entreferro é obtida em (121).

$$l_{gL1} = \frac{\mu_0 \cdot N_{L1}^2 \cdot A_{eL1}}{L_1} = \frac{1,257 \times 10^{-6} \text{ H/m} \times 30^2 \times 3,6 \text{ cm}^2}{250 \mu\text{H}} = 1,63 \text{ mm} \quad (121)$$

Sendo:

- $\mu_0 = 1,257 \times 10^{-6} \text{ H/m}$ permeabilidade do ar.

5.2.3.4 Condutores

A secção do condutor utilizado no enrolamento de L_1 é definida na expressão (122).

$$S_{L1} = \frac{I_{L1rms}}{J_{Max}} = \frac{10,4 \text{ A}}{450 \text{ A/cm}^2} = 0,023 \text{ cm}^2 \quad (122)$$

Para o protótipo desenvolvido é utilizado fio 17 AWG, que possui área de secção de cobre $S_{fL1} = 0,0104 \text{ cm}^2$, área de secção com isolamento $S_{fisoL1} = 0,012 \text{ cm}^2$ e resistividade ajustada a 100°C $\rho_{c100} = 2,266 \times 10^{-6} \Omega \cdot \text{cm}$. Assim, para obtenção da área de secção necessária são associados fios em paralelo conforme expressão (123).

$$n_{fiosL1} = \frac{S_{L1}}{S_{fL1}} = \frac{0,023 \text{ cm}^2}{0,0104 \text{ cm}^2} = 2,23 \Rightarrow 2 \text{ fios} \quad (123)$$

A resistência do enrolamento de L_1 é calculada em (124).

$$R_{L1} = \rho c_{100} \cdot \frac{N_{L1} \cdot l_{eL1}}{n_{fiosL1} \cdot S_{fL1}} = 2,266 \times 10^{-6} \Omega \cdot \text{cm} \cdot \frac{30 \times 9 \text{ cm}}{2 \times 0,0104 \text{ cm}^2} = 30 \text{ m}\Omega \quad (124)$$

5.2.3.5 Fator de Utilização da Janela

O fator de utilização da janela k_{wL1} , obtido em (125), deverá ser menor que 0,7 para que não se tenha problema com a montagem. O baixo valor encontrado se deve a utilização de núcleo superior ao necessário, devido a disponibilidade de material e também para aumento de eficiência.

$$k_{wL1} = \frac{n_{fiosL1} \cdot N_{L1} \cdot S_{fiosL1}}{A_{wL1}} = \frac{2 \times 30 \times 0,012 \text{ cm}^2}{2,5 \text{ cm}^2} = 0,21 \quad (125)$$

5.3 PROJETO DO TRANSFORMADOR T_1

Conforme Bascopé (2001), para o projeto do transformador deve ser considerado o uso do mesmo método utilizado no conversor ponte completa (*full bridge*). A relação de transformação é unitária e é considerado que o transformador processa 100% da potência do conversor.

5.3.1 Esforços de Tensão e Corrente em T_1

A tensão máxima no transformador T_1 é definida na expressão (90) e apresentada em (126).

$$V_{T1Max} = \frac{V_2 + V_{Cs}}{2} = \frac{500 \text{ V} + 38,9 \text{ V}}{2} = 269,5 \text{ V} \quad (126)$$

A corrente eficaz e corrente máxima nos enrolamentos são obtidas com as expressões, (91) e (92) e apresentadas em (127) e (128).

$$I_{T1} = \frac{I_{L1}}{2} = \frac{10,4 \text{ A}}{2} = 5,2 \text{ A} \quad (127)$$

$$I_{T1Max} = \frac{I_{L1Max}}{2} = \frac{10,8 \text{ A}}{2} = 5,4 \text{ A} \quad (128)$$

5.3.2 Projeto Físico do Transformador T_1

O projeto físico do transformador é realizado conforme método apresentado por Bascopé (2001) e Barbi (2007).

5.3.2.1 Escolha do Núcleo

Para a seleção do núcleo, o produto mínimo das áreas é definido em (129).

$$A_e A_{wT1min} = \frac{P_{out}}{k_t \cdot k_u \cdot k_p \cdot J_{Max} \cdot \Delta B_{MaxT1} \cdot (2 \cdot f_s)} = 3,01 \text{ cm}^4 \quad (129)$$

Sendo:

- $k_t = 1$ fator de topologia;
- $k_u = 0,4$ fator de utilização do núcleo;
- $k_p = 0,41$ fator de utilização do primário;
- $\Delta B_{MaxT1} = 0,15 \text{ T}$ máxima densidade de fluxo magnético;
- $J_{Max} = 450 \text{ A/cm}^2$ máxima densidade de corrente;

O núcleo utilizado para o protótipo desenvolvido é E-42/21/20-IP12 com as seguintes características:

- $A_{eT1} = 2,4 \text{ cm}^2$ área da perna central;
- $A_{wT1} = 1,57 \text{ cm}^2$ área da janela;
- $A_{eT1} A_{wT1} = 3,77 \text{ cm}^2$ produto das áreas;
- $l_{eT1} = 8,1 \text{ cm}$ comprimento média de uma espira;
- $V_{nT1} = 23,3 \text{ cm}^3$ volume do núcleo

5.3.2.2 Número de Espiras

O número de espiras é definido na expressão (130).

$$N_{T1} = \frac{V_2/2}{4 \cdot A_{eT1} \cdot \Delta B_{MaxT1} \cdot f_s} = \frac{500V/2}{4,2,4 \text{ cm}^2 \cdot 0,15 \text{ T} \cdot 150 \text{ kHz}} = 11,4 \rightarrow 12 \text{ espiras} \quad (130)$$

5.3.2.3 Condutores

É utilizado fio 17 AWG que possui área de secção de cobre $S_{fT1} = 0,0104 \text{ cm}^2$, área de secção com isolamento $S_{fisoT1} = 0,012 \text{ cm}^2$ e resistividade ajustada a 100°C de $\rho_{c100} = 2,266 \times 10^{-6} \Omega \cdot \text{cm}$. A secção do condutor necessária para condução da corrente em T_1 é definida na expressão (131).

$$S_{T1} = \frac{I_{T1}}{J_{Max}} = \frac{5,2 \text{ A}}{450 \text{ A/cm}^2} = 0,0116 \text{ cm}^2 \quad (131)$$

O número de condutores em paralelo é calculado em (132).

$$n_{fiosT1} = \frac{S_{T1}}{S_{fT1}} = \frac{0,0116 \text{ cm}^2}{0,0104 \text{ cm}^2} = 1,16 \Rightarrow 1 \text{ fio} \quad (132)$$

O valor da resistência de cada enrolamento é calculado em (133).

$$R_{T1} = \rho_{c100} \cdot \frac{N_{T1} \cdot l_{eT1}}{n_{fiosT1} \cdot S_{fT1}} = 2,266 \times 10^{-6} \Omega \cdot \text{cm} \cdot \frac{12 \times 8,1 \text{ cm}}{1 \times 0,0104 \text{ cm}^2} = 39 \text{ m}\Omega \quad (133)$$

5.3.2.4 Fator de Utilização da Janela

O fator de utilização da janela k_{wT1} , é definido na expressão (134).

$$k_{wT1} = 2 \cdot \frac{n_{fiosT1} \cdot N_{T1} \cdot S_{fisoT1}}{A_{wT1}} = 2 \times \frac{1 \times 12 \times 0,012 \text{ cm}^2}{1,57 \text{ cm}^2} = 0,18 \quad (134)$$

5.4 PROJETO DO CAPACITOR C_{V2}

Conforme verificado em 4.4, a fonte de tensão V_2 é substituída por uma carga linear e então é utilizado capacitor de saída C_{V2} para manter a estabilidade da tensão V_2 . São apresentados a seguir o cálculo da capacitância, esforços de tensão e corrente, máxima resistência série equivalente e seleção do capacitor utilizado no protótipo.

5.4.1 Cálculo da Capacitância de C_{V2}

A capacitância de C_{V2} é determinada com a especificação da ondulação de tensão. Desenvolvendo a expressão (135), a capacitância de C_{V2} é obtida em (136) conforme especificação da Tabela 1 (BASCOPE, 2001, p. 81).

$$\Delta V_2 = \frac{1}{2} \cdot \frac{I_2 \cdot (2 \cdot D - 1)}{C_{V2} \cdot f_s} \quad (135)$$

$$C_{V2} \geq \frac{1}{2} \cdot \frac{I_2 \cdot (2 \cdot D - 1)}{\% \Delta V_2 \cdot V_2 \cdot f_s} = \frac{1}{2} \cdot \frac{2 \text{ A} \cdot (2 \times 0,8 - 1)}{0,5\% \times 500 \text{ V} \times 150 \text{ kHz}} = 1,6 \mu\text{F} \quad (136)$$

5.4.2 Esforços de Tensão e Corrente em C_{V2}

A tensão máxima no capacitor é definida conforme (101) e apresentada em (137).

$$V_{CV2Max} = V_2 = 500 \text{ V} \quad (137)$$

A corrente eficaz é obtida através da expressão (102) apresentada em (138).

$$I_{CV2rms} = \sqrt{(1 - 0,8) \cdot (2 \times 0,8 - 1) \cdot \left[\frac{(2 \text{ A})^2}{2 \times (1 - 0,8)^2} + \frac{(100 \text{ V})^2 \cdot (6,667 \mu\text{s})^2 \times 0,8 \times (2 \times 0,8 - 1)}{96 \times (250 \mu\text{H})^2} \right]} \quad (138)$$

= 2,45 A

A ondulação de corrente é obtida através da expressão (103) e apresentada em (139).

$$\Delta I_{CV2} = \frac{2 \text{ A}}{2 \times (1 - 0,8)} + \frac{100 \text{ V} \cdot 6,667 \mu\text{s} \cdot (2 \times 0,8 - 1)}{8 \times 250 \mu\text{H}} = 5,2 \text{ A} \quad (139)$$

5.4.3 Cálculo da Máxima Resistência Série Equivalente de C_{V2}

A RSE máxima é definida através de (107) e apresentada em (140).

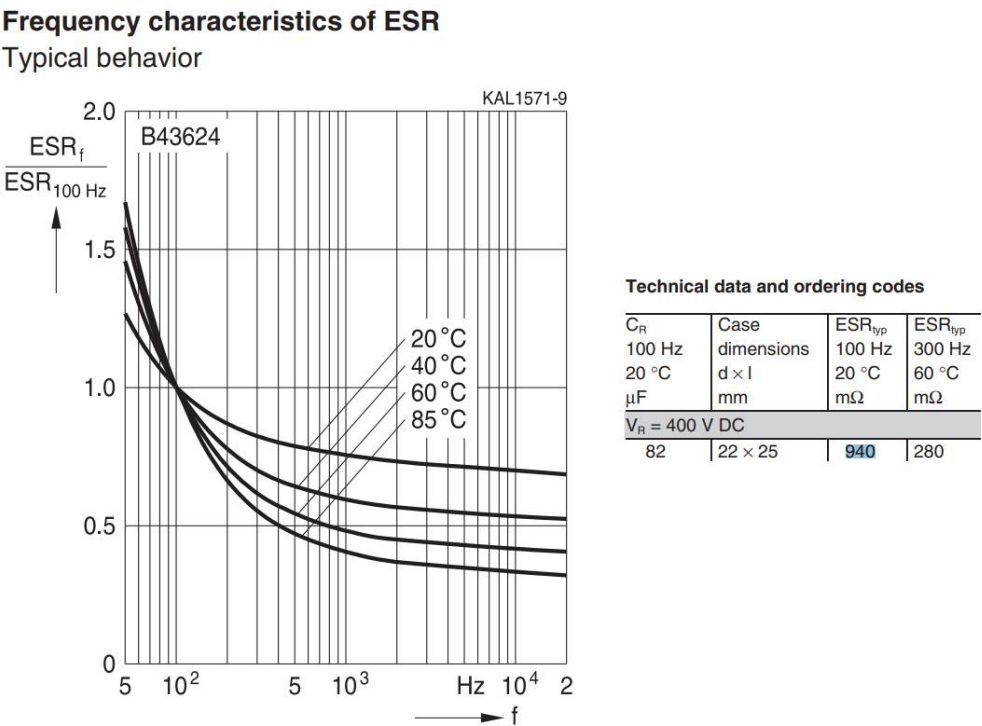
$$RSE_{CV2} \leq \frac{\Delta V_2}{\Delta I_{CV2}} = \frac{2,5\text{ V}}{5,2\text{ A}} = 481\text{ m}\Omega$$

(140)

5.4.4 Seleção do Capacitor C_{V2}

No desenvolvimento do protótipo, devido a disponibilidade de componentes, o capacitor C_{V2} é formado pela associação de 4 capacitores de 82 μF / 400 V conectados em dois ramos paralelos com dois capacitores em série em cada ramo. A capacitância resultante de 82 μF com tensão máxima de barramento igual a 800 V. Devido a indisponibilidade dos dados de RSE do componente utilizado, são utilizados dados de componente próximo, da linha B43624 - fabricante TDK, conforme Figura 29. Apesar desta consideração inserir uma fonte de erro em grandeza desconhecida, apresenta o cuidado necessário com a seleção do capacitor durante o projeto.

Figura 29 – Resistencia Série Equivalente x frequência na linha de capacitores TDK B43624.



Fonte: (TDK ELECTRONICS, 2019).

A partir do valor de $RSE_{100Hz} = 940 \text{ m}\Omega$ do capacitor de $82 \text{ }\mu\text{F} / 400 \text{ V}$ (componente aproximado ao utilizado), a RSE é ajustada a 300 kHz na expressão (141) com a extrapolação do gráfico na Figura 29, considerando a curva a $60 \text{ }^\circ\text{C}$ (TDK ELECTRONICS, 2019).

$$RSE_{CV2} = 0,4 * RSE_{100Hz} = 0,4 * 940\text{m}\Omega = 376 \text{ m}\Omega \quad (141)$$

5.5 PROJETO DO INDUTOR L_S

São apresentados a seguir o cálculo da indutância, esforços de tensão e corrente e projeto físico do indutor L_S .

5.5.1 Cálculo da Indutância de L_S

A indutância L_S determina a derivada de corrente di_{L_S}/dt durante o intervalo de curto-circuito de braço. A derivada de corrente está relacionada ao tempo de curto-circuito necessário para que a corrente atinja o valor necessário para obtenção da comutação suave. Portanto, com o aumento da derivada de corrente o tempo de curto-circuito é reduzido, obtendo-se maior aproximação das equações na análise da comutação suave. O aumento da derivada, porém, implica em maior interferência eletromagnética emitida pelo conversor.

Com objetivo de obter $t_{SC} \ll T_S$ é arbitrada taxa variação da corrente i_{L_S} equivalente à corrente nominal do conversor no intervalo 1% do período de comutação. Deste modo a derivada de corrente, di_{L_S}/dt é definida em (142).

Este valor pode ser ajustado no projeto para operação com nível otimizado da corrente de curto-circuito para obtenção da comutação suave. Conforme verificado na Figura 19, com otimização de di_{L_S}/dt pode-se obter comutação *ZVZCS* com níveis mais baixos de corrente de curto-circuito para a razão cíclica de operação.

$$di_{L_S}/dt = \frac{I_{L1} \cdot f_s}{0,01} = \frac{10 \text{ A} \times 150 \text{ kHz}}{0,01} = 156 \frac{\text{A}}{\mu\text{s}} \quad (142)$$

Com a definição derivada de corrente, L_S é calculado em (143).

$$L_S = \frac{V_2}{di_{L_S}/dt} = \frac{500 \text{ V}}{156 \text{ A}/\mu\text{s}} = 3,2 \text{ }\mu\text{H} \quad (143)$$

5.5.2 Esforços de Tensão e Corrente em L_S

A tensão máxima no indutor L_S é definida em (93) e apresentada em (144).

$$V_{LsMax} = V_2 = 500 \text{ V} \quad (144)$$

A corrente eficaz no indutor L_S é definida na expressão (94) e apresentada em (145) utilizando dados obtidos após a definição de condições para obtenção de comutação suave apresentado em 5.8.

$$I_{Lsrms} = 7,01 \text{ A} \quad (145)$$

A corrente máxima no indutor L_S é definida em (95) e apresentada em (146).

$$I_{LsMax} = \max(12,15 \text{ A}, 8,1 \text{ A}, 12,15 \text{ A}) = 12,15 \text{ A} \quad (146)$$

A variação máxima de corrente no indutor L_S é definida em (96) e apresentada em (147).

$$\Delta I_{LsMax} = \frac{I_{L1}}{2} + I_{PCs1} + I_{SC} = \frac{10,4 \text{ A}}{2} + 8,1 \text{ A} + 12,15 \text{ A} = 25,45 \text{ A} \quad (147)$$

5.5.3 Projeto Físico do Indutor L_S

O indutor L_S opera com corrente CA resultando em maior variação da densidade de fluxo magnético, quando comparado a um indutor operando com corrente CC (como o indutor L_1). Além disto, a frequência é equivalente ao quádruplo da frequência de comutação do conversor de modo que estas características aumentam as perdas no núcleo sendo necessário considerações adicionais durante o projeto para reduzir as perdas e evitar comprometimento da eficiência do conversor. A redução da máxima densidade de fluxo e a utilização de materiais com maior eficiência em alta frequência contribuem na redução das perdas magnéticas.

5.5.3.1 Escolha do Núcleo

Para a seleção do núcleo é arbitrado um valor reduzido para a máxima densidade de fluxo, com objetivo de reduzir a variação da densidade de fluxo magnético. O produto das áreas mínimo é definido em (148).

$$A_e A_{wLsmin} = \frac{L_S \cdot I_{Lsrms} \cdot I_{LSMax}}{B_{LSMax} \cdot J_{Max} \cdot k_w} = 0,841 \text{ cm}^4 \quad (148)$$

Sendo:

- $B_{LSMax} = 0,012 \text{ T}$ máxima densidade de fluxo magnético;
- $J_{Max} = 450 \text{ A/cm}^2$ máxima densidade de corrente;
- $k_w = 0,6$ fator de utilização da área da janela considerado.

Para atendimento ao mínimo produto de áreas, pode ser utilizado o núcleo E-30/15/14. Entretanto devido à frequência de 600 kHz na corrente do indutor auxiliar e indisponibilidade de material adequado para operação nesta condição, é utilizado o núcleo E-65/33/26 com material com material 3C94 (fabricante Ferroxcube) no protótipo desenvolvido. O núcleo apresenta as seguintes características:

- $A_{eLS} = 5,2 \text{ cm}^2$ área da perna central;
- $A_{wLS} = 3,96 \text{ cm}^2$ área da janela;
- $A_e A_{wLS} = 20,65 \text{ cm}^2$ produto das áreas;
- $l_{eLS} = 11,3 \text{ cm}$ comprimento média de uma espira;
- $V_{nLS} = 78,2 \text{ cm}^3$ volume do núcleo.

5.5.3.2 Número de Espiras

O número de espiras é definido em (149) sendo adotado o próximo número inteiro superior.

$$N_{LS} = \frac{L_S \cdot I_{LSMax}}{B_{LSMax} \cdot A_{eLS}} = \frac{3,2 \mu\text{H} \times 12,15 \text{ A}}{0,012 \text{ T} \times 5,2 \text{ cm}^2} = 6,2 \text{ espiras} \rightarrow 7 \text{ espiras} \quad (149)$$

5.5.3.3 Entreferro

A espessura do entreferro é obtida em (150).

$$l_{gLS} = \frac{\mu_0 \cdot N_{LS}^2 \cdot A_{eLS}}{L_S} = \frac{1,257 \times 10^{-6} \text{ H/cm} \cdot 7^2 \cdot 5,2 \text{ cm}^2}{3,2 \mu\text{H}} = 10,03 \text{ mm} \quad (150)$$

Sendo:

- $\mu_0 = 1,257 \times 10^{-6} \text{ H/cm}$ permeabilidade do ar.

5.5.3.4 Condutores

Devido à alta frequência, deverá ser levado em consideração o efeito *skin* nos condutores para determinação do máximo diâmetro do fio, conforme definido na expressão (151).

$$d_{ConduLSMax} = 2 \cdot \sqrt{\frac{\rho_{c100}}{\pi \cdot \mu_{rcondut} \cdot \mu_0 \cdot (4 \cdot f_s)}} = 0,0196 \text{ cm} \quad (151)$$

Sendo:

- $\rho_{c100} = 2,266 \times 10^{-6} \Omega \cdot \text{cm}$ resistividade ajustada a 100 °C;
- $\mu_{rcondut} = 1$ permeabilidade relativa do condutor;
- $\mu_0 = 1,257 \times 10^{-6} \text{ H/cm}$ permeabilidade do ar.

A secção do condutor utilizado no enrolamento de L_S é definida na expressão (152).

$$S_{LS} = \frac{I_{LSrms}}{J_{Max}} = \frac{7,01 \text{ A}}{450 \text{ A/cm}^2} = 0,016 \text{ cm}^2 \quad (152)$$

Para o protótipo desenvolvido é utilizado fio 33 AWG, que possui diâmetro $d_{33AWG} = 0,018 \text{ cm}$ atendendo valor calculado em (151), área de secção de cobre $S_{fLS} = 0,000254 \text{ cm}^2$, área de secção com isolamento $S_{fisoLS} = 0,000371 \text{ cm}^2$ e resistividade $\rho_{c100} = 2,266 \times 10^{-6} \Omega \cdot \text{cm}$ ajustada a 100 °C. Assim, para obtenção da área de secção necessária são associados fios em paralelo conforme expressão (153).

$$n_{fiosLs} = \frac{S_{Ls}}{S_{fLs}} = \frac{0,016 \text{ cm}^2}{0,000254 \text{ cm}^2} = 62,9 \rightarrow 63 \text{ fios} \quad (153)$$

A resistência do enrolamento de L_s é calculada em (154).

$$R_{Ls} = \rho_{c100} \cdot \frac{N_{Ls} \cdot l_{eLs}}{n_{fiosLs} \cdot S_{fLs}} = 2,266 \times 10^{-6} \Omega \cdot \text{cm} \cdot \frac{7 \times 11,3 \text{ cm}}{63 \times 0,000254 \text{ cm}^2} = 11 \text{ m}\Omega \quad (154)$$

5.5.3.5 Fator de Utilização da Janela

O fator de utilização da janela k_{wLs} é obtido em (155). Neste caso, o fator de utilização da janela é baixo devido a disponibilidade de materiais para fabricação do indutor sendo utilizado núcleo de tamanho superior ao necessário.

$$k_{wLs} = \frac{n_{fiosLs} \cdot N_{Ls} \cdot S_{fisoLs}}{A_{wLs}} = \frac{63 \times 7 \times 0,000371 \text{ cm}^2}{3,96 \text{ cm}^2} = 0,03 \quad (155)$$

5.6 PROJETO DO CAPACITOR C_s

São apresentados a seguir o cálculo da capacitância, esforços de tensão e corrente, máxima resistência série equivalente e seleção do capacitor utilizado no protótipo.

5.6.1 Cálculo da Capacitância de C_s

O cálculo da capacitância de C_s é realizado em (159) a partir do valor médio da tensão V_{Cs} e especificação de ondulação definida na Tabela 1. O valor de ΔV_{Cs} é proporcional a variação de carga no capacitor que pode ser obtida através do intervalo t_6 a t_7 na Figura 17 conforme expressões (156) e (157). O intervalo de tempo entre t_6 a t_7 é determinado em (158) e substituído em (157) obtendo-se o valor mínimo de C_s em (159). Os valores de V_{Cs} e de I_{sc} são obtidos com o cálculo das condições para obtenção de comutação suave, demonstrado em 5.8.

$$\Delta V_{Cs} = \% \Delta V_{Cs} \cdot V_{Cs} = \frac{\Delta Q_{Cs}}{C_s} = \frac{1}{C_s} \cdot \int_{t_6}^{t_7} i_{Cs} \cdot dt \quad (156)$$

$$\int_{t_6}^{t_7} i_{CS} \cdot dt = \frac{I_{SC} \cdot (t_7 - t_6)}{2} \quad (157)$$

$$I_{SC} - \frac{V_{CS}}{L_S} \cdot (t_7 - t_6) = 0 \quad \Rightarrow \quad (t_7 - t_6) = I_{SC} \cdot \frac{L_S}{V_{CS}} \quad (158)$$

$$C_S \geq \frac{I_{SC}^2 \cdot L_S}{2 \cdot V_{CS}^2 \cdot \% \Delta V_{CS}} = \frac{(12,15 \text{ A})^2 \cdot 3,2 \mu\text{H}}{2 \cdot (38,9 \text{ V})^2 \cdot 5\%} = 3,2 \mu\text{F} \quad (159)$$

5.6.2 Esforços de Tensão e Corrente em C_S

A tensão máxima sobre o capacitor C_S é equivalente à tensão média sobre o mesmo sendo dependente das condições de operação definidas para obtenção da comutação suave. O valor da tensão é definido na seção 5.8 e apresentado em (160).

$$V_{CSMax} = V_{CS} = 38,9 \text{ V} \quad (160)$$

A corrente eficaz é apresentada em (161).

$$I_{Csrms} = \sqrt{\begin{aligned} & 2 \times (10,4\text{A})^2 \cdot (1 - 0,8) \dots \\ & \dots + \frac{2 \times 38,9\text{V} \times 6,667\mu\text{s} (1 - 0,8)^2 \cdot [38,9\text{V} \cdot 6,667\mu\text{s} \cdot (1 - 0,8) - 3 \times 8,1\text{A} \cdot 3,2\mu\text{H}]}{3 \times (3,2\mu\text{H})^2} \dots \\ & \dots + 2 \times (12,15\text{A})^2 \cdot \left(0,8 - \frac{1}{2}\right) \dots \\ & \dots + \frac{2 \times 38,9\text{V} \cdot 6,667\mu\text{s} \left(0,8 - \frac{1}{2}\right)^2 \cdot [38,9\text{V} \cdot 6,667\mu\text{s} \cdot \left(0,8 - \frac{1}{2}\right) - 3 \times 12,15\text{A} \cdot 3,2\mu\text{H}]}{3 \times (3,2\mu\text{H})^2} \end{aligned}} \quad (161)$$

$$= 6,2 \text{ A}$$

A corrente máxima é apresentada em (162).

$$\Delta I_{Csmax} = I_{SC} = 12,15 \text{ A} \quad (162)$$

5.6.3 Cálculo da Máxima Resistência Série Equivalente de C_S

A RSE máxima é calculada em (163). A ondulação de corrente máxima é dada pelo valor de pico conforme expressão (162).

$$RSE_{C_S} \leq \frac{\Delta V_{C_S}}{\Delta I_{C_S}} = \frac{\% \Delta V_{C_S} \cdot V_{C_S}}{\Delta I_{C_Smax}} = \frac{1,95 \text{ V}}{12,15 \text{ A}} = 160 \text{ m}\Omega \quad (163)$$

5.6.4 Seleção do Capacitor C_S

No desenvolvimento do protótipo, devido a disponibilidade de componentes, o capacitor C_S é formado pela associação de 2 capacitores de $150 \mu\text{F} / 200 \text{ V}$ em paralelo, portanto com capacitância total de $300 \mu\text{F}$. Devido indisponibilidade de dados da RSE dos componentes utilizados, novamente são utilizados dados de componente próximo, da linha B43624 - fabricante TDK, apesar desta consideração inserir uma fonte de erro nos cálculos.

A partir do valor de $RSE_{100\text{Hz}} = 300 \text{ m}\Omega$ do capacitor de $330 \mu\text{F} / 200 \text{ V}$ (componente aproximado a resultante da associação), a RSE é ajustada a 300 kHz na expressão (164) com a extrapolação do gráfico na Figura 29, considerando a curva a 60°C (TDK ELECTRONICS, 2019).

$$RSE_{CV2} = 0,4 * RSE_{100\text{Hz}} = 0,4 * 300\text{m}\Omega = 120 \text{ m}\Omega \quad (164)$$

5.7 ESPECIFICAÇÃO DOS INTERRUPTORES

Para especificação dos interruptores, os esforços de tensão e corrente são apresentados em 4.2.1. Deste modo, os esforços de tensão em todos os interruptores são obtidos com a expressão (63) e apresentados em (165). O valor de V_{C_S} será calculado posteriormente, podendo ser considerado até 10% de V_2 , para não elevar os esforços e para manter válida a relação $V_{C_S} \ll V_2$ considerada em 3.3.1.2.

$$V_{Sx} = V_2 + V_{C_S} = 500 \text{ V} + 50 \text{ V} = 550 \text{ V} \quad (165)$$

Os esforços de corrente nos interruptores são obtidos com as expressões (67), (68) e (69) apresentadas em (166), (167) e (168).

$$I_{S1rms} = I_{S2rms}$$

$$= \sqrt{\frac{1}{6,667\mu s} \cdot \left[\frac{(10,4A)^2 \cdot (0,8 \times 6,667\mu s - 163ns)}{4} + \frac{(8,1A)^2 \cdot 163ns}{9} \dots \right.} \quad (166)$$

$$\left. \dots - \frac{8,1A \cdot 500V \cdot (163ns)^2}{3 \times 3,2\mu H} + \frac{(500V)^2 \cdot (163ns)^3}{3 \cdot (3,2\mu H)^2} \right] = 4,98 \text{ A}$$

$$I_{S3rms} = I_{S4rms} =$$

$$\sqrt{\frac{(10,4A)^2 \cdot [(1 - 0,8) \cdot 6,667\mu s - 163ns]}{4} + \frac{163ns \cdot (3 \times 10,4A - 2 \times 8,1A)^2}{36 \times 6,667\mu s} \dots} \quad (167)$$

$$\left. \dots - \frac{500V \cdot (163ns)^2 (18 \times 10,4A - 12 \times 8,1A)}{36 \times 6,667\mu s \times 3,2\mu H} + \frac{12V_2^2 \cdot (163ns)^3}{36 \times 6,667\mu s \times (3,2\mu H)^2} \right] = 2,58 \text{ A}$$

$$I_{Sarms} =$$

$$\sqrt{\frac{2 \times (10,4A)^2 \cdot (1 - 0,8)}{3 \times (3,2\mu H)^2} \dots} \quad (168)$$

$$\left. \dots + \frac{2 \times 38,9V \times 6,667\mu s (1 - 0,8)^2 \cdot [38,9V \cdot 6,667\mu s \cdot (1 - 0,8) - 3 \times 8,1A \cdot 3,2\mu H]}{3 \times (3,2\mu H)^2} \dots \right.$$

$$\left. \dots + 2 \times (12,15A)^2 \cdot \left(0,8 - \frac{1}{2}\right) \dots \right.$$

$$\left. \dots + \frac{2 \times 38,9V \cdot 6,667\mu s \left(0,8 - \frac{1}{2}\right)^2 \cdot [38,9V \cdot 6,667\mu s \cdot \left(0,8 - \frac{1}{2}\right) - 3 \times 12,15A \cdot 3,2\mu H]}{3 \times (3,2\mu H)^2} \right] = 6,2 \text{ A}$$

Com objetivo de utilizar novas tecnologias e avaliar o seu desempenho com a comutação suave, foi optado pelo uso de interruptores MOSFET de *Silicon Carbide* (SiC). Para maior fator de segurança na construção de protótipo são utilizados interruptores NTHL080N120SC1 de 1.200V de tensão dreno-fonte. As principais características do interruptor são apresentadas na Tabela 2.

Tabela 2 – Principais características do interruptor NTHL080N120SC1.

Símbolo	Descrição	Valor	Unidade
V_{DSmax}	Máxima Tensão Dreno-Fonte	1.200	V
V_{GSmax}	Máxima Tensão Gate-Fonte	-12/ +25	V
I_D	Corrente de dreno permanente	44	A
$R_{DS(on)}$	Resistência Dreno-Fonte ajustada 50 °C*	88	mΩ
$C_{OSS_Datasheet}$	Capacitância de saída	80	pF
C_{OSS}	Capacitância de saída ajustada**	280	pF

Fonte: Folha de dados do fabricante (ONSEMICONDUCTOR, 2019).

*Valor verificado em ensaio através de medição de tensão dreno-fonte com o interruptor em condução contínua.

**Verificado, após desenvolvimento do projeto, a necessidade de ajuste da capacitância de saída considerada devido ao circuito *gate driver* e *layout*. Considerado o valor ajustado para demonstração dos cálculos.

5.8 CONDIÇÕES DE OPERAÇÃO PARA COMUTAÇÃO SUAVE

A Tabela 3 apresenta as condições de operação para obtenção de comutação suave seguindo as expressões definidas na seção 3.3.1.2. Com a definição da indutância L_S e com os dados do interruptor selecionado, são obtidos os níveis mínimos de corrente de pico em C_S para obtenção de ZVZCS. Com isto, é definido o nível de corrente necessária em L_S durante o curto-circuito de braço assim como o tempo de curto circuito de braço t_{sc} para obtenção deste nível de corrente.

Tabela 3 – Condições de operação para obtenção comutação suave.

Grandeza	Descrição
$I_{Res} = 8,1 \text{ A}$	Corrente de pico na etapa ressonante.
$I_{PCs1min} \geq 8,1 \text{ A}$	Nível mínimo do pico 1 da corrente i_{CS} .
$I_{PCs2min} \geq 10,4 \text{ A}$	Nível mínimo do pico 2 da corrente i_{CS} .
$I_{sc_ZVS} = 12,15 \text{ A}$	Corrente de curto-circuito necessária para obter comutação ZVS.
$I_{sc_ZCS} = 7,64 \text{ A}$	Corrente de curto-circuito necessária para obter comutação ZCS.
$I_{sc} = 12,15 \text{ A}$	Corrente de curto-circuito selecionada para obtenção de ZVZCS.
$V_{Cs} = 38,9 \text{ V}$	Tensão no capacitor auxiliar.
$I_{PCs1} = 8,1 \text{ A}$	Nível do pico 1 da corrente i_{CS} com a corrente de curto-circuito selecionada para operação.
$I_{PCs2} = 12,15 \text{ A}$	Nível do pico 2 da corrente i_{CS} com a corrente de curto-circuito selecionada para operação.
$t_{sc} = 163 \text{ ns}$	Tempo de curto-circuito de braço para obtenção de I_{sc} .

Fonte: Elaborado pelo autor (2022).

5.9 INFLUÊNCIA NO GANHO ESTÁTICO

A influência da malha de grampeamento no ganho estático e cálculo da tensão de saída é definida conforme seção 3.3.1.5. O ganho estático do conversor sofre influência da malha auxiliar de comutação suave podendo ser inferior ou superior ao ganho estático ideal verificado no desenvolvimento da CCTE. As grandezas para obtenção do ganho de tensão ajustado são apresentadas na Tabela 4.

Tabela 4 – Condições de operação para obtenção comutação suave.

Grandeza	Parâmetro
$t_{Res} = 96 \text{ ns}$	Tempo ressonante.
$D_{Res} = 0,0144$	Parcela adicional da razão cíclica em função do tempo ressonante.
$D_{Ls} = 0,922$	Razão de tempo do interruptor S_a conduzindo ($v_{Ls} = V_{Cs}$).
$G_V = 4,97$	Ganho de tensão ajustado do conversor.
$V_{2Ajust} = 497 \text{ V}$	Tensão de saída ajustada.

Fonte: Elaborado pelo autor (2022).

5.10 CÁLCULO DE PERDAS NOS ELEMENTOS DO CONVERSOR

5.10.1 Perdas nos Interruptores

Com os valores de correntes eficazes nos interruptores apresentados na seção 5.7 suas perdas em condução podem ser calculadas nas expressões (169) a (173) a partir de (86).

$$P_{S1} = I_{S1rms}^2 \times RDS_{on} = (4,98 \text{ A})^2 \times 88 \text{ m}\Omega = 2,23 \text{ W} \quad (169)$$

$$P_{S2} = P_{S1} = 2,23 \text{ W} \quad (170)$$

$$P_{S3} = I_{S3rms}^2 \times RDS_{on} = (2,58 \text{ A})^2 \times 88 \text{ m}\Omega = 0,6 \text{ W} \quad (171)$$

$$P_{S4} = P_{S3} = 0,6 \text{ W} \quad (172)$$

$$P_{Sa} = I_{sarms}^2 \times RDS_{on} = (6,2 \text{ A})^2 \times 88 \text{ m}\Omega = 3,45 \text{ W} \quad (173)$$

A potência total dissipada nos interruptores é, portanto:

$$P_{STotal} = 9,11 \text{ W} \quad (174)$$

5.10.2 Perdas nos Elementos Passivos

As perdas nos elementos magnéticos são calculadas conforme seção 4.3.2.

5.10.2.1 Perdas no Indutor L_1

A expressão (175) apresenta as perdas no cobre do indutor L_1 .

$$P_{CuL1} = R_{L1} \cdot I_{L1}^2 = 30 \text{ m}\Omega \cdot (10,4 \text{ A})^2 = 3,24 \text{ W} \quad (175)$$

Para cálculo das perdas magnéticas em L_1 , é verificada a variação de fluxo magnético conforme (176) e obtida a potência parametrizada pelo volume do núcleo, através de catálogo do fabricante. Neste caso, é utilizado material IPR12-Thornton e a potência parametrizada apresentada em (178) é obtida através da Figura 28(a).

$$\Delta B_{L1} = \frac{\Delta I_{L1} \cdot L_1}{N_{L1} \cdot A_{eL1}} = 0,02 \text{ T} \quad (176)$$

$$f_{L1} = 2 \cdot f_s = 300 \text{ kHz} \quad (177)$$

$$P_{pL1} = 4 \text{ mW/g} \quad (178)$$

O valor das perdas magnéticas do indutor L_1 é obtido em (179).

$$P_{MagL1} = V_{nL1} \cdot \rho \cdot P_{pL1} = 0,82 \text{ W} \quad (179)$$

Sendo:

$$\rho = 4,8 \text{ g/cm}^3 \quad \text{Densidade do material do núcleo;}$$

$$V_{nL1} = 42,5 \text{ cm}^3 \quad \text{Densidade do material do núcleo;}$$

A potência total dissipada em L_1 é apresentada em (180).

$$P_{L1Total} = 4,06 \text{ W} \quad (180)$$

5.10.2.2 Perdas no Transformador T_1

A potência dissipada no cobre de T_1 é verificada em (181) .

$$P_{CuT1} = 2 \cdot R_{T1} \cdot I_{T1}^2 = 2,1 \text{ W} \quad (181)$$

As perdas magnéticas de T1 são apresentadas em (182).

$$P_{MagT1} = V_{nT1} \cdot \rho \cdot P_{pT1} = 3,4 \text{ W} \quad (182)$$

Sendo:

$V_{nT1} = 23,3 \text{ cm}^3$ Volume do núcleo de L_1 ;

$\rho = 4,8 \text{ g/cm}^3$ Densidade do material do núcleo;

$P_{pT1} = 30 \text{ mW/g}$ Potência magnética dissipada parametrizada obtida através do catálogo para frequência de comutação e variação de densidade de fluxo;

A potência total dissipada em T_1 é apresentada em (183).

$$P_{T1Total} = 5,5 \text{ W} \quad (183)$$

5.10.2.3 Perdas no Indutor Auxiliar L_S

As perdas no cobre do indutor L_S são apresentadas na expressão (184).

$$P_{CuLs} = R_{Ls} \cdot I_{Lsrms}^2 = 11 \text{ m}\Omega \cdot (7,01 \text{ A})^2 = 0,56 \text{ W} \quad (184)$$

As perdas magnéticas em L_S são apresentadas na expressão (188). Para determinação deste valor é considerada a maior variação de densidade de fluxo que ocorre durante o intervalo de curto-circuito de braço, apresentado na expressão (185).

$$\Delta B_{L_S} = \frac{\Delta I_{L_S} \cdot L_S}{N_{L_S} \cdot A_{eL_S}} = \frac{\left(\frac{I_{L1}}{2} + I_{PCs1} + I_{SC}\right) \cdot L_S}{N_{L_S} \cdot A_{eL_S}} \quad 0,021 \text{ T} \quad (185)$$

$$f_{L_S} = 4 \cdot f_s = 600 \text{ kHz} \quad (186)$$

$$P_{pL_S} = 25 \text{ mW/cm}^3 \quad (187)$$

$$P_{MagL_S} = V_{nL_S} \cdot P_{pL_S} = 1,96 \text{ W} \quad (188)$$

Sendo:

$$V_{nL_S} = 78,2 \text{ cm}^3 \quad \text{Volume do núcleo de } L_S;$$

$$P_{pL_S} = 25 \text{ mW/g} \quad \text{Potência magnética dissipada parametrizada obtida através de extrapolação dos dados de catálogo para frequência de comutação e variação da densidade de fluxo;}$$

A potência total dissipada em L_S é apresentada em (189).

$$P_{L_S \text{ Total}} = 2,52 \text{ W} \quad (189)$$

5.10.2.4 Perdas no Capacitor C_{V2}

A corrente eficaz no capacitor C_{V2} é calculada em (138). A resistência série equivalente é calculada em (141). Com isto, as perdas em C_{V2} são calculadas conforme (108) e apresentadas em (190).

$$P_{CV2} = I_{CV2rms}^2 \cdot RSE_{CV2} = (2,45 \text{ A})^2 \cdot 376 \text{ m}\Omega = 2,26 \text{ W} \quad (190)$$

5.10.2.5 Perdas no Capacitor C_S

A corrente eficaz no capacitor C_S é calculada em (161). A resistência série equivalente é calculada em (164). Com isto, as perdas em C_{V2} são calculadas em (191).

$$P_{Cs} = I_{Cs rms}^2 \cdot RSE_{Cs} = (6,2 \text{ A})^2 \cdot 120 \text{ m}\Omega = 4,61 \text{ W} \quad (191)$$

5.10.2.6 Rendimento Teórico

Com o cálculo da potência dissipada nos elementos é verificado o rendimento teórico do conversor na expressão (193).

$$\begin{aligned}\sum_{Perdas} &= P_{STotal} + P_{L1Total} + P_{T1Total} + P_{LsTotal} + P_{CV2} + P_{Cs} \\ &= 28,1 \text{ W}\end{aligned}\tag{192}$$

$$\eta_{teórico} = \frac{P_{Out}}{P_{Out} + \sum_{Perdas}} = 97,3\%\tag{193}$$

6 RESULTADOS DE SIMULAÇÃO

Com objetivo de validar o projeto, é realizada simulação do circuito com uso de modelo real do interruptor. São também efetuadas simulações com outras topologias semelhantes para comparação dos resultados.

A simulação é realizada com o *software LTSpice* sendo inicialmente validado o modelo com os parâmetros de sua folha de dados. É também verificada a energia dissipada sobre o interruptor nas simulações para validação através da comparação dos valores obtidos através de cálculos. Deste modo é possível avaliar a eficiência dos interruptores nos diferentes circuitos.

6.1 VALIDAÇÃO DO MODELO DO INTERRUPTOR

A validação do modelo é realizada comparando os resultados de simulação com os tempos de comutação e dados da recuperação reversa do diodo, apresentados na folha de dados do componente conforme Tabela 5 (ONSEMICONDUCTOR, 2019).A

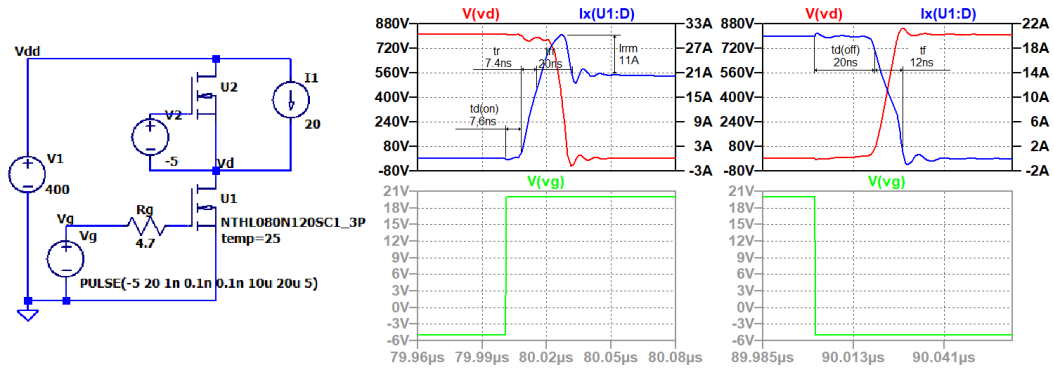
A Figura 30 apresenta o circuito utilizado para simulação seguindo condições de ensaio apresentadas na folha de dados. Apresenta também as formas de onda de tensão e corrente no interruptor durante as comutações. Verifica-se que os tempos encontrados, assim como nível de corrente de recuperação do diodo, estão conforme dados da Tabela 5.

Tabela 5 – Características de comutação interruptor NTHL080N120SC1.

Símbolo	Descrição	Valor	Unidade
$t_{d(on)}$	Atraso na entrada em condução ($V_{DS} = 800 \text{ V} ; I_D = 20 \text{ A}$)	6,2 a 13	ns
t_r	Tempo de subida corrente ($V_{DS} = 800 \text{ V} ; I_D = 20 \text{ A}$)	5,8 a 12	ns
$t_{d(off)}$	Atraso no bloqueio ($V_{DS} = 800 \text{ V} ; I_D = 20 \text{ A}$)	28 a 45	ns
t_f	Tempo de descida corrente ($V_{DS} = 800 \text{ V} ; I_D = 20 \text{ A}$)	8 a 16	ns
t_{rr}	Tempo recuperação reversa diodo ($I_D = 20 \text{ A}$)	18	ns
I_{rrm}	Corrente reversa de pico (100 °C)	11,3	A

Fonte: Folha de dados do fabricante (ONSEMICONDUCTOR, 2019).

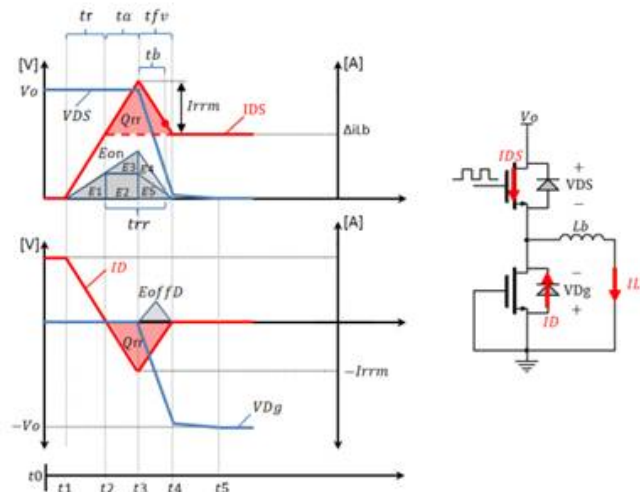
Figura 30 – Simulação conforme condições apresentadas no *datasheet* do componente para validação do modelo do interruptor no *LTSpice*. Tensão de dreno $V(vd)$, Corrente de dreno $I_x(U1:D)$ e tensão de *gate* $V(vg)$



Fonte: Elaborado pelo autor (2022).

Para validação do modelo quanto a energia dissipada nos interruptores, os resultados de simulação são comparados com os valores obtidos através de cálculos utilizando método proposto por Jeske e Oliveira (2017). O cálculo é efetuado através das formas de onda características apresentadas na Figura 31 descritas nas expressões (194) a (202).

Figura 31 – Formas de onda características de entrada em condução e bloqueio de transistores para cargas indutivas e circuito para caracterização de perdas.



Fonte: (JESKE e OLIVEIRA, 2017).

$$E_{on} = \int_{t_1}^{t_4} i_{DS}(t) \cdot v_{DS}(t) \cdot dt \quad (194)$$

$$E_1(t) = \frac{1}{2} \cdot t_r \cdot V_2 \cdot \left(i_{L1}(t) - \frac{\Delta i_{L1}(t)}{2} \right) \quad (195)$$

$$E_2(t) = t_a \cdot V_2 \cdot \left(i_{L1}(t) - \frac{\Delta i_{L1}(t)}{2} \right) \quad (196)$$

$$E_3(t) = \frac{1}{2} \cdot i_{rrm}(t) \cdot t_a \cdot V_2 \quad (197)$$

$$E_4(t) = \frac{1}{3} \cdot i_{rrm}(t) \cdot t_{fv} \cdot V_2 \quad (198)$$

$$E_5(t) = \frac{1}{2} \cdot t_{fv} \cdot V_2 \cdot \left(i_{L1}(t) - \frac{\Delta i_{L1}(t)}{2} \right) \quad (199)$$

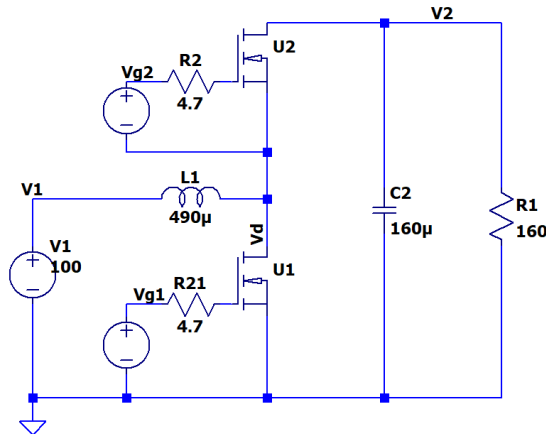
$$t_a = t_{fv} = \frac{t_{rr}}{2} \quad (200)$$

$$E_{off} = \int_0^{tf} i_{DS}(t) \cdot v_{DS}(t) \cdot dt \quad (201)$$

$$E_{off} = t_f \cdot \frac{V_2}{2} \cdot \frac{\left(i_{L1} + \frac{\Delta i_{L1}}{2} \right)}{2} \quad (202)$$

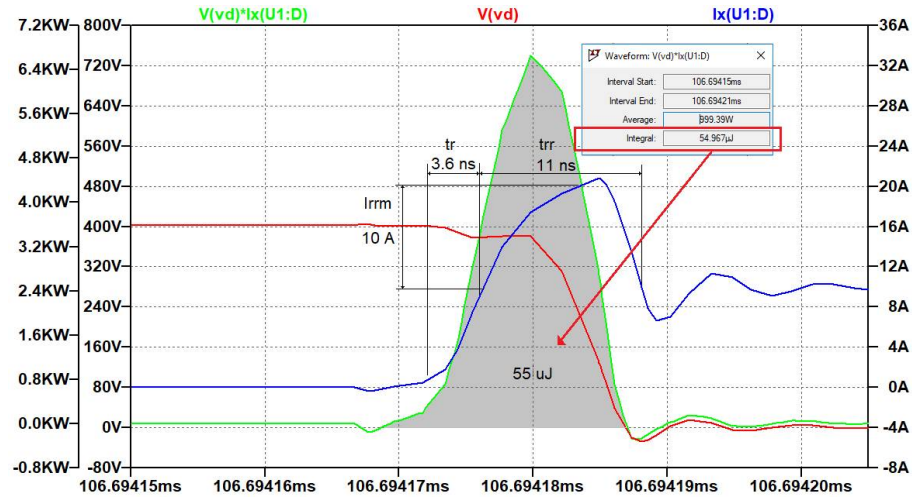
É então realizada simulação de um conversor bidirecional de um braço conforme Figura 32. As formas de onda de tensão e corrente durante o fechamento do interruptor U1 são apresentadas nas Figura 33. A energia dissipada é obtida através do *software* sendo compatível com o valor calculado em (210).

Figura 32 – Circuito simulado para validação de perdas por comutação.



Fonte: Elaborado pelo autor (2022).

Figura 33 – Perdas no interruptor U1 na entrada em condução dissipativa. Corrente de dreno na chave Ix(U1:D); Tensão dreno-fonte V(vd) e potência na chave através do produto V(vd)*Ix(U1:D).



Fonte: Elaborado pelo autor (2022).

A expressões (203) a (210) demonstram o valor teórico para a perda na entrada em condução dissipativa validando o valor encontrado com a simulação do modelo.

$$E_{on} = \int_{t_1}^{t_4} i_{DS}(t) \cdot v_{DS}(t) \cdot dt \quad (203)$$

$$E_1 = \frac{1}{2} \cdot 3,6 \text{ ns} \cdot 400 \text{ V} \cdot \left(10 \text{ A} - \frac{1 \text{ A}}{2} \right) = 6,84 \text{ } \mu\text{J} \quad (204)$$

$$E_2 = 5,5 \text{ ns} \cdot 400 \text{ V} \cdot \left(10 \text{ A} - \frac{1 \text{ A}}{2} \right) = 20,9 \text{ } \mu\text{J} \quad (205)$$

$$E_3 = \frac{1}{2} \cdot 10 \text{ A} \cdot 5,5 \text{ ns} \cdot 400 \text{ V} = 11,00 \text{ } \mu\text{J} \quad (206)$$

$$E_4 = \frac{1}{3} \cdot 10 \text{ A} \cdot 5,5 \text{ ns} \cdot 400 \text{ V} = 7,33 \text{ } \mu\text{J} \quad (207)$$

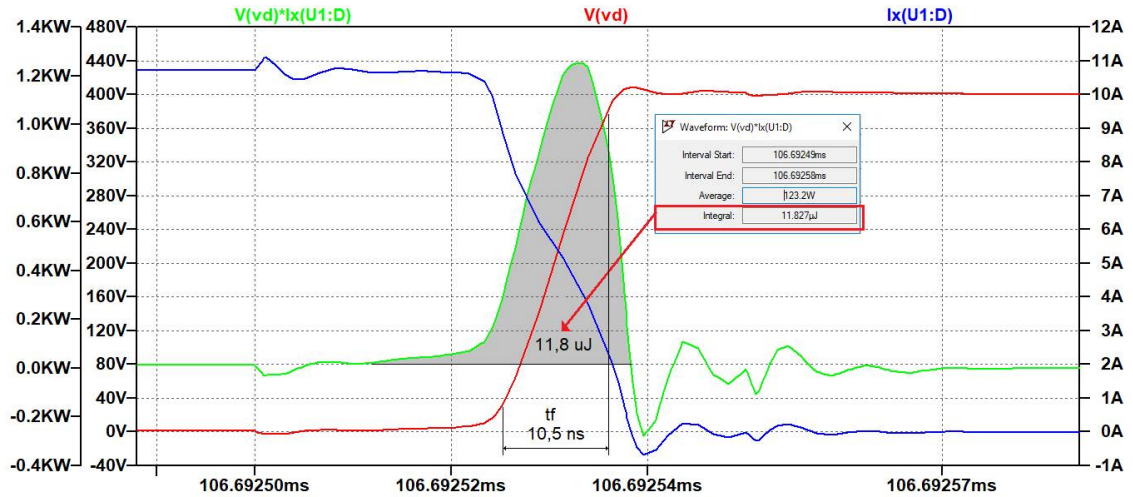
$$E_5 = \frac{1}{2} \cdot 5,5 \text{ ns} \cdot 400 \text{ V} \cdot \left(10,2 \text{ A} - \frac{1,02 \text{ A}}{2} \right) = 10,66 \text{ } \mu\text{J} \quad (208)$$

$$t_a = 3,6 \text{ ns} \quad (209)$$

$$E_{on} = E_1 + E_2 + E_3 + E_4 + E_5 = 56,7 \text{ } \mu\text{J} \quad (210)$$

A Figura 34 apresenta as formas de onda de tensão e corrente durante o bloqueio do interruptor U1. Novamente a energia dissipada é obtida através do *software* sendo compatível com o valor calculado em (211).

Figura 34 – Perdas no interruptor U1 no bloqueio dissipativo. Corrente de dreno na chave I_x(U1:D); Tensão dreno-fonte V(vd) e potência na chave através do produto V(vd)*I_x(U1:D).



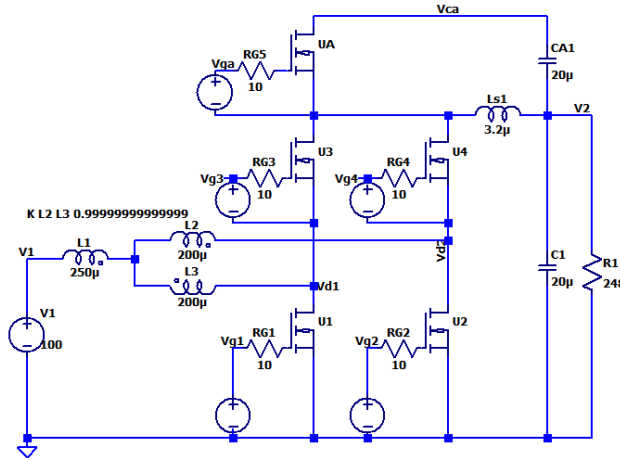
Fonte: Elaborado pelo autor (2022).

$$E_{off} = 10,5 \text{ ns} \cdot \frac{400 \text{ V}}{2} \cdot \frac{\left(10 + \frac{1}{2}\right)}{2} = 11,03 \text{ } \mu\text{J} \quad (211)$$

6.2 SIMULAÇÃO DO CONVERSOR COM MALHA DE GRAMPEAMENTO ATIVO

É realizada simulação do circuito com o modelo real do interruptor para verificação da operação *Boost* do circuito conforme Figura 35. Deste modo, verifica-se a correta atuação da malha auxiliar e obtenção da comutação suave avaliando as formas de onda de corrente e tensão nas chaves e indutor auxiliar.

Figura 35 – Circuito CCTE com grampeamento ativo para simulação.



Fonte: Elaborado pelo autor (2022).

A Figura 36 apresenta as principais formas de onda da simulação. Na Figura 36(a) são verificadas a tensão e a corrente no interruptor S_1 (em vermelho e ciano respectivamente), assim como a tensão de saída V_2 (azul). Verifica-se que a corrente no interruptor é reduzida a zero no momento em que a tensão dreno-fonte sobe até $V_2 + V_{Cs}$ carregando a capacitância intrínseca do interruptor. No fechamento do interruptor verifica-se a corrente negativa, descarregando a capacitância intrínseca e, posteriormente, sendo conduzida pelo diodo antiparalelo intrínseco. Com a corrente atingindo valor positivo, o interruptor entra em condução com tensão zero.

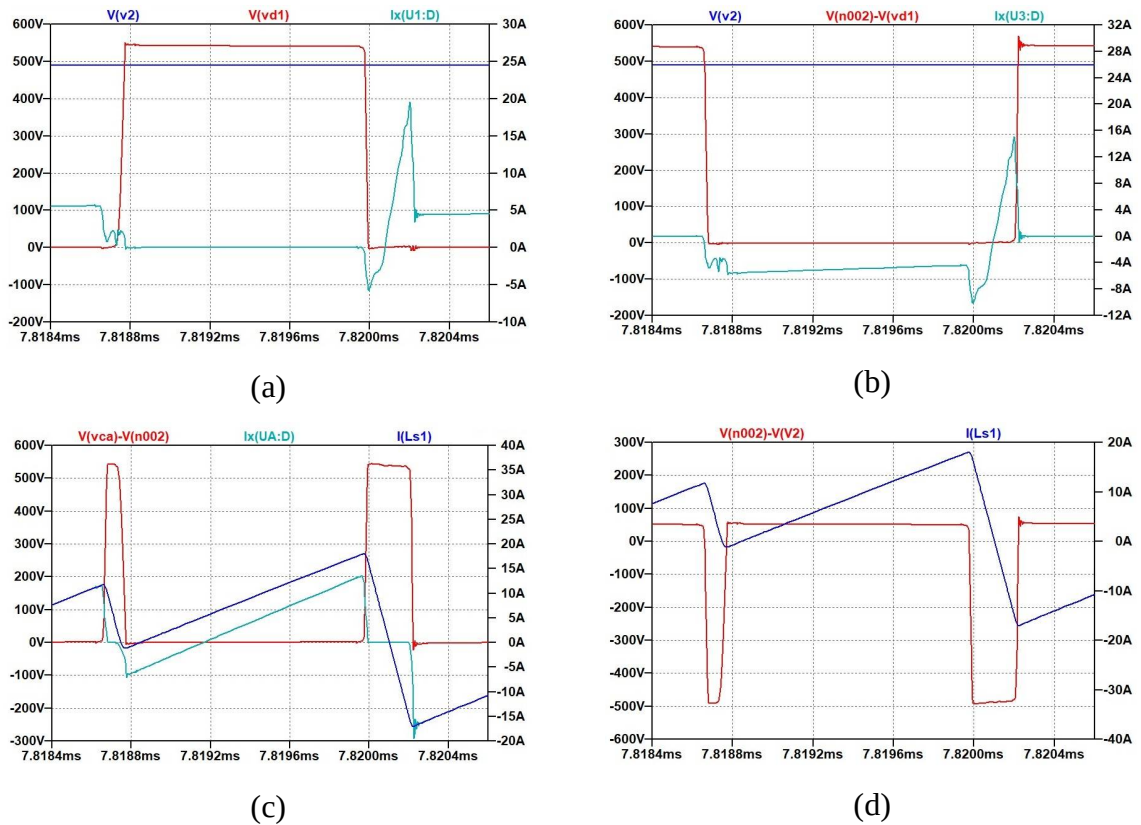
Na Figura 36(b) podem ser observadas a tensão e a corrente no interruptor S_3 e a tensão V_2 . A corrente permanece negativa por praticamente todo o intervalo de condução, com a chave entrando em condução com tensão zero durante o curto-circuito de braço e, posteriormente, fazendo abertura do curto circuito com corrente zero, efetuando a carga da capacitância intrínseca.

A Figura 36(c) apresenta a tensão e corrente no interruptor S_a assim como a corrente no indutor L_S (azul). É verificada a corrente na chave conforme esperado $i_{Sa} = i_{Ls} - I_{L1}/2$ após a etapa ressonante e $i_{Sa} = i_{Ls}$ após o curto-circuito de braço.

A tensão e a corrente no indutor L_S são apresentadas na Figura 36(d). Verifica-se que a tensão v_{Cs} é aplicada durante os intervalos com o interruptor S_a fechado e a tensão de saída é aplicada durante as etapas ressonante e de curto-circuito.

Com isto, verifica-se que as formas de onda apresentam os resultados esperados, obtendo-se as comutações ZVS e ZCS.

Figura 36 – Resultados de simulação da CCTE com grampeamento ativo. (a) Tensão de saída em $V(v2)$; tensão na chave U1 em $V(vd1)$ e corrente na chave U1 em $I_x(U1:D)$. (b) Tensão de saída em $V(v2)$; tensão na chave U3 em $V(n002)-V(vd1)$ e corrente na chave U3 em $I_x(U3:D)$. (c) Tensão no interruptor auxiliar UA em $V(vca)-V(n002)$; corrente na chave UA em $I_x(UA:D)$ e corrente no indutor Ls1 em $I(Ls1)$. (d) Tensão no indutor auxiliar Ls1 em $V(n002)-V(V2)$ e corrente no indutor Ls1 em $I(Ls1)$.



Fonte: Elaborado pelo autor (2022).

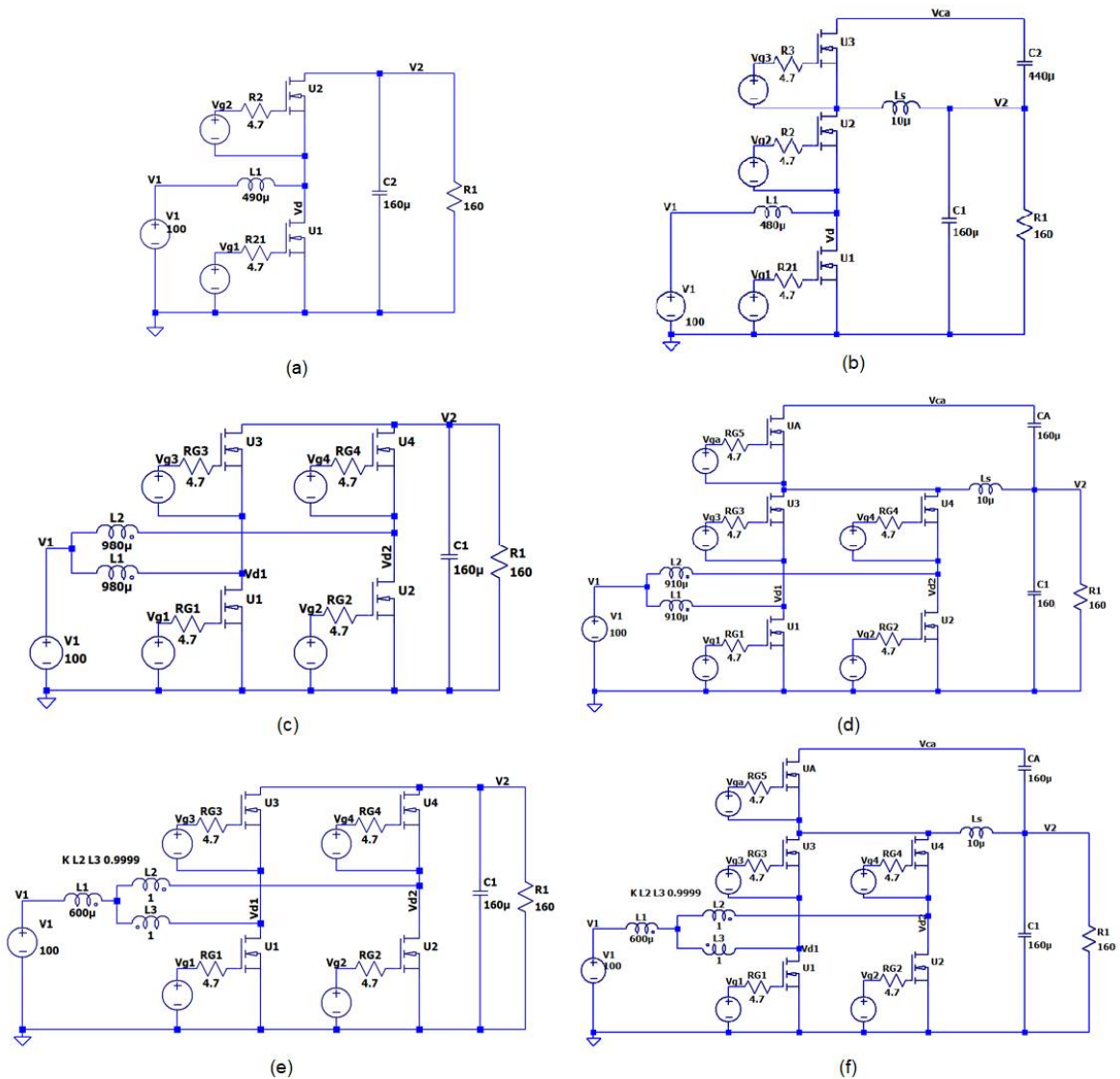
6.3 COMPARAÇÃO DE PERDAS NOS INTERRUPTORES DO CONVERSOR COM GRAMPEAMENTO ATIVO EM RELAÇÃO AS DEMAIS TOPOLOGIAS

Os seguintes circuitos, apresentados na Figura 37, são simulados para comparação das perdas nos interruptores:

- Conversor bidirecional em corrente na Figura 37(a);
- Conversor bidirecional em corrente com grampeamento ativo ZVZCS na Figura 37(b) (KLEIN, SANTOS, *et al.*, 2012);
- Conversor bidirecional em corrente intercalado na Figura 37(c) (WENK, 2019);

- Conversor bidirecional em corrente intercalado com grampeamento ativo Figura 37(d);
- Conversor bidirecional em corrente baseado na CCTE Figura 37(e) (BARROZO, 2010);
- Conversor bidirecional em corrente baseado na CCTE com grampeamento ativo na Figura 37(f);

Figura 37 – Circuitos simulados para comparação de perdas.



Fonte: Elaborado pelo autor (2022).

Os resultados obtidos com as simulações são apresentados na Tabela 6. Esta também apresenta as perdas e o rendimento calculado em cada caso. Para os conversores com paralelismo são efetuadas as comparações com metade da frequência de comutação. Deste

modo, as correntes de entrada e saída, assim como nos elementos passivos, possuem as mesmas características do circuito com um braço. São ainda apresentados resultados com a frequência nominal em que se obtém redução da ondulação na corrente de entrada. As perdas por comutação apresentadas são obtidas com a avaliação de potência de saída, potência de entrada e perdas em condução dos interruptores, uma vez que demais elementos são ideais. Com os dados da Tabela 6, são realizadas as seguintes avaliações:

- Verifica-se que com o uso de paralelismo, mantendo a mesma frequência de comutação do conversor de um braço, há ganhos em condução, porém as perdas por comutação aumentam devido ao aumento no número de interruptores. Com isto, são mantidos valores de rendimento;
- Para que se obtenha ganhos quanto a dissipação nos interruptores com uso de paralelismo, é necessário portanto a redução da frequência de comutação.
- A adição de malha de grampeamento ativo promove aumento da eficiência sendo possível aliar os ganhos de condução, obtidos com o paralelismo, e os ganhos na comutação utilizando a ZVZCS. Com isto, os dissipadores podem ter volumes reduzidos.

Tabela 6 – Resultados de simulação de perdas nos interruptores (NTHL080N120SC1 @ 100°C) para diferentes topologias.

	BIDIREC. 150 kHz	BIDIREC. ZVZCS 150 kHz	INTER. 75 kHz	INTER. ZVZCS 75 kHz	INTER 150 kHz	CCTE 75 kHz	CCTE ZVZCS 75 kHz	CCTE 150 kHz	CCTE ZVZCS 150 kHz	UNID
Pot. saída	1000	1000	1000	1014	1000	1000	1014	997	1014	(W)
Pot. entrada	1021,5	1018,8	1013,2	1024	1032,7	1013	1023,5	1030	1024,1	(W)
Perdas Condução	10,7	15,8	5,36	8,1	5,6	5,36	7,90	5,6	7,66	(W)
Perdas Comutação	10,8	3,01	7,66	1,55	27,4	7,68	1,62	27,4	2,4	(W)
Perdas Calculadas	21,8	18,7	13,02	9,2	29,2	13,04	9,6	29,2	11,1	(W)
Perdas Simulação	21,5	18,8	13,1	10	32,7	13,0	9,5	33,0	10,1	(W)
Rendimento Calculado	97,86	98,16	98,7	99,1	97,16	98,7	99,1	97,15	98,9	%
Rendimento Simulação	97,89	98,15	98,7	99,0	96,8	98,7	99,1	96,8	99,0	%

Fonte: Elaborado pelo autor (2022).

7 RESULTADOS EXPERIMENTAIS

Para verificação prática dos resultados é desenvolvido o protótipo do conversor conforme exemplo de projeto do capítulo 5. É utilizado um Processador Digital de Sinais (*DSP*) Texas TMS28335 para a geração e sincronismo dos pulsos de comando dos interruptores. A Tabela 7 apresenta as condições de operação esperadas para o conversor.

Tabela 7 – Condições de Operação do Conversor.

Grandeza	Descrição
$V_1 = 100 \text{ V}$	Tensão CC V_1 nominal
$V_2 = 497 \text{ V}$	Tensão CC V_2 nominal
$P_{out} = 1.000 \text{ W}$	Potência de saída nominal
$f_s = 150 \text{ kHz}$	Frequência de comutação
$\eta = 0,973$	Rendimento teórico
$I_{L1} = 10,4 \text{ A}$	Corrente de entrada
$V_{Cs} = 38,9 \text{ V}$	Tensão no capacitor auxiliar
$I_{Res} = 8,1 \text{ A}$	Corrente de pico na etapa ressonante
$I_{sc} = 12,15 \text{ A}$	Mínima corrente de curto-circuito para ZVZCS
$I_{PCs1} = 8,1 \text{ A}$	Corrente de pico 1 no capacitor auxiliar
$I_{PCs2} = 12,15 \text{ A}$	Corrente de pico 2 no capacitor auxiliar
$t_{SC} = 163 \text{ ns}$	Mínimo tempo de curto-circuito

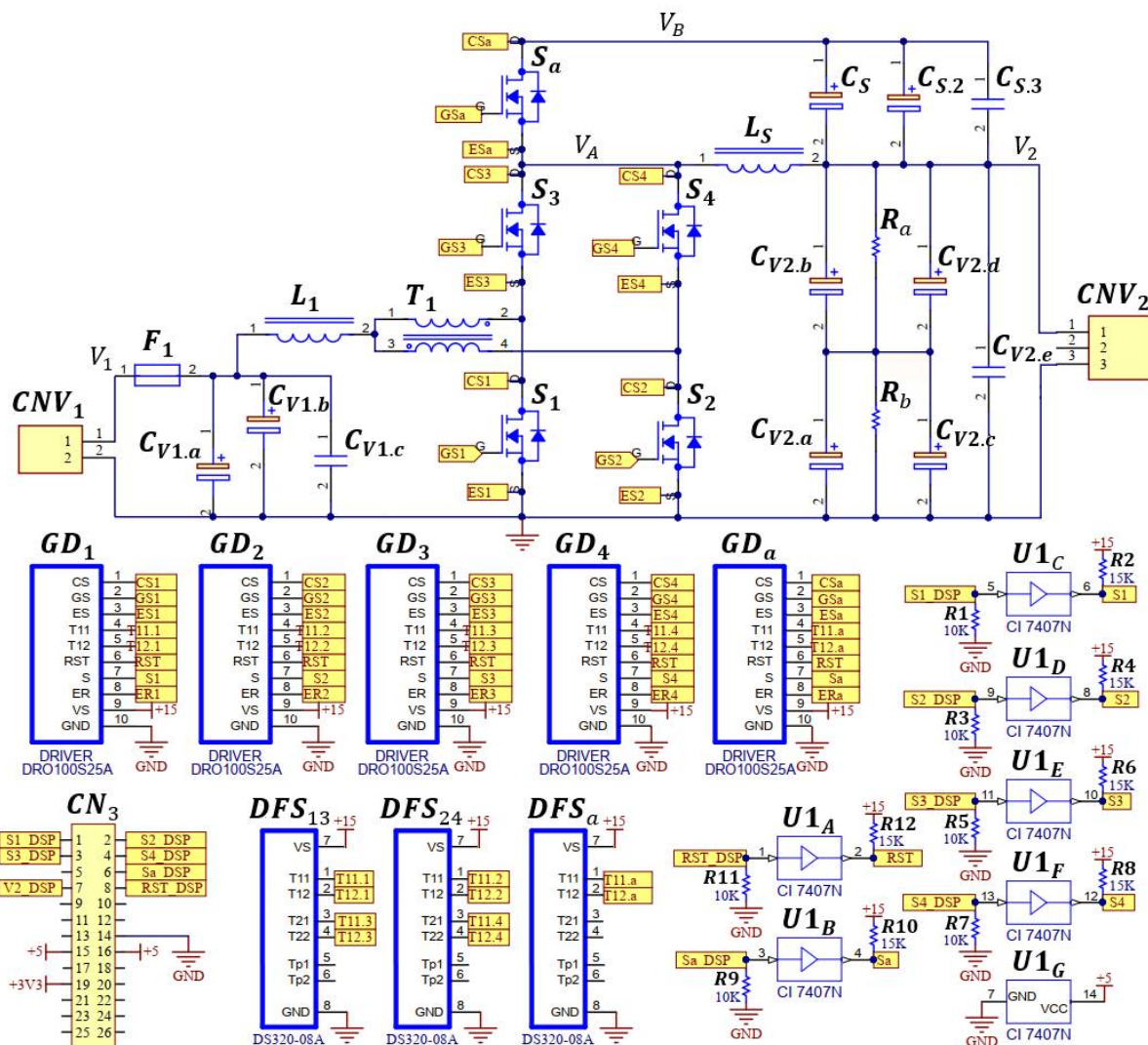
Fonte: Elaborado pelo autor (2022).

A Figura 38 apresenta o esquema eletrônico com o circuito de potência do protótipo. O capacitor C_{V2} é composto associação de $C_{V2.a}$ a $C_{V2.d}$. Os resistores R_a e R_b possuem a função de manter o equilíbrio da divisão de tensão entre os capacitores.

Os elementos *gate-driver* GD_x se tratam de circuitos comerciais com comando em 15 V promovendo isolação óptica entre comando e potência além de proteção contra curto-circuito. A proteção é ajustada para nível superior a corrente de curto-circuito de braço de operação normal do conversor.

V_A indica a tensão sobre os braços de potência, definida por $V_{S1} + V_{S3}$. V_B indica a tensão total sobre o barramento $V_2 + V_{Cs}$

Figura 38 – Esquema eletrônico do protótipo desenvolvido.



Fonte: Elaborado pelo autor (2022).

A Tabela 8 apresenta a lista de componentes utilizados no protótipo e suas principais características. O circuito *gate-driver* possui especificação de frequência abaixo da utilizada no protótipo. Apesar disto, este componente foi utilizado devido a disponibilidade e de testes realizados com baixa carga obtendo operação correta. Entretanto, os resultados obtidos com carga nominal demonstram necessidade de modificação do circuito *gate-driver* em trabalho futuro.

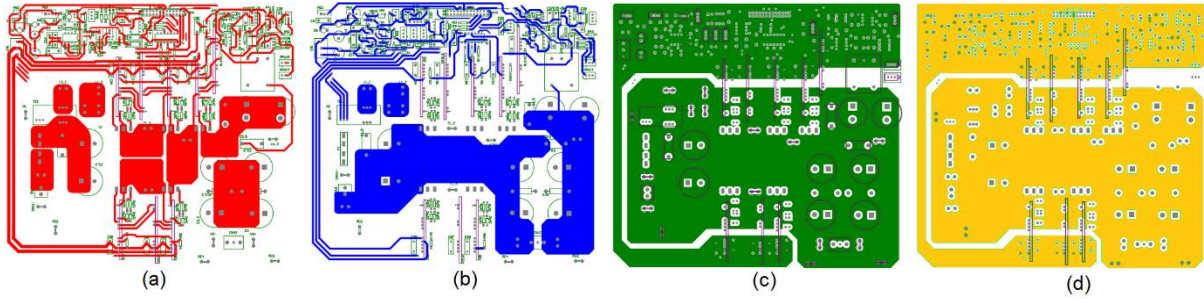
Tabela 8 – Componentes do Circuito.

Referência	Descrição	Valor
S_1, S_2, S_3, S_4, S_a	MOSFET NTHL080N120SC1	1200 V, 44 A
$C_{V1.a}, C_{V1.b}$	Capacitor Eletrolítico	100 μF , 200 V
$C_{V1.c}$	Capacitor Polipropileno	220 nF, 400 V
$C_{V2.a}, C_{V2.b}, C_{V2.c}, C_{V2.d}$	Capacitor Eletrolítico	82 μF , 400 V
$C_{V2.e}$	Capacitor Polipropileno	100 nF, 630 V
$C_S, C_{S.2}$	Capacitor Eletrolítico	150 μF , 200 V
$C_{S.3}$	Capacitor Polipropileno	220 nF, 400 V
L_1	Indutor. Núcleo E-55/28/21-IP12 (Thornton)	250 μH $N_{L1} = 30$ espiras $l_{gL1} = 1,63$ mm $n_{fiosL1} = 2$ (17 AWG)
T_1	Transformador. Núcleo E-42/21/20-IP12 (Thornton)	$N_{T1a} = 22$ espiras $N_{T1b} = 22$ espiras $n_{fiosT1} = 1$ (17 AWG)
L_S	Indutor. Núcleo E-65/33/26-3C94 (Ferroxcube)	3,2 μH $N_{LS} = 7$ espiras $l_{gLs} = 10,03$ mm $n_{fiosLs} = 62$ (33 AWG)
$GD_1, GD_2, GD_3, GD_4, GD_A$	Circuito <i>gate-driver</i> DRO100S25A (Supplier)	HCPL – 316J 100 kHz, 1200 V
$DFS_{13}, DFS_{24}, DFS_a$	Fonte de alimentação para <i>driver</i> DS320-08A (Supplier)	$V_S = 27$ V $I_{T11} = 20$ mA
U_1	CI buffer. Saída em coletor aberto SN7407	$V_{CCMax} = 7$ V $V_{OutMax} = 30$ V

Fonte: Elaborado pelo autor (2022).

A Placa de Circuito Impresso (PCI) é desenvolvida com o *software Altium Designer* e possui quatro *layers* apresentados na Figura 39. As camadas externas são utilizadas para o roteamento das conexões de potência e comando. As camadas intermediárias são utilizadas como ilhas de aterramento e de alimentação com objetivo de reduzir o acoplamento de ruído elétrico entre os circuitos de potência e comando.

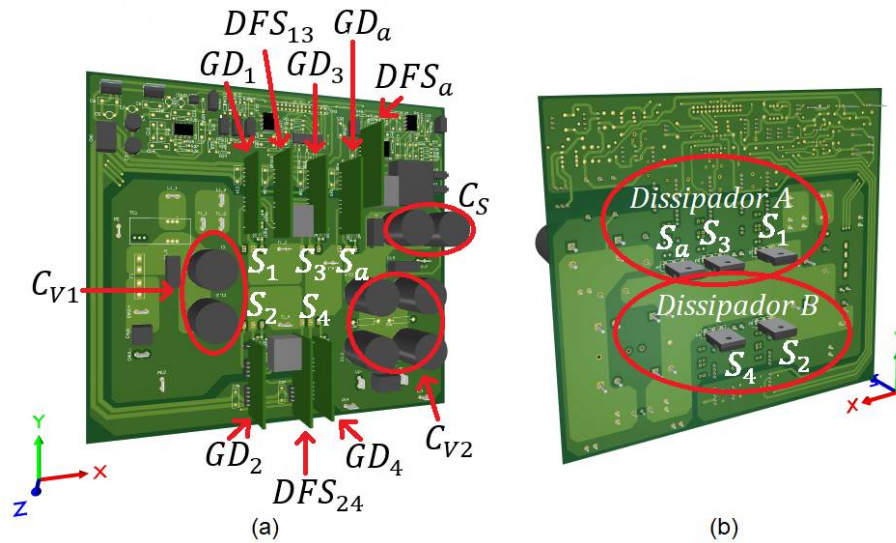
Figura 39 – Layers (a) Superior, (b) inferior, (c) Intermediário 1 e (d) Intermediário 2 da PCI.



Fonte: Elaborado pelo autor (2022).

Na Figura 40 é apresentada a visualização tridimensional desenvolvida para o protótipo e identificados os principais componentes montados na PCI. A montagem é realizada de modo que as chaves S_1 , S_3 e S_a possuem dissipador em comum, identificado como dissipador A, enquanto S_2 e S_4 estão conectados no dissipador B.

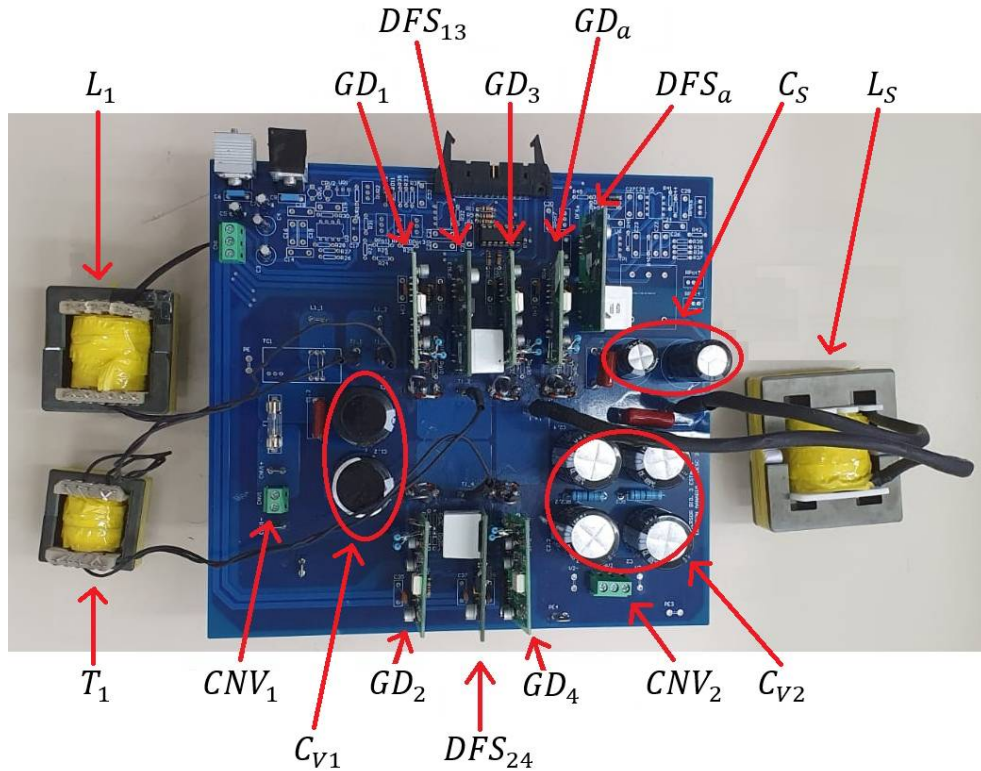
Figura 40 – Visualização tridimensional vistas (a) superior e (b) inferior com identificação dos principais componentes e posicionamento dos dissipadores.



Fonte: Elaborado pelo autor (2022).

A Figura 41 apresenta fotografia do protótipo. São realizados os ensaios em ambos os modos de operação, *Boost* e *Buck*. As principais formas de onda são apresentadas a seguir, para validação da operação do conversor, bem como da obtenção de comutação ZVZCS. São apresentadas também as curvas de rendimento obtido.

Figura 41 – Fotografia do protótipo implementado.



Fonte: Elaborado pelo autor (2022).

7.1 RESULTADOS PARA OPERAÇÃO BOOST

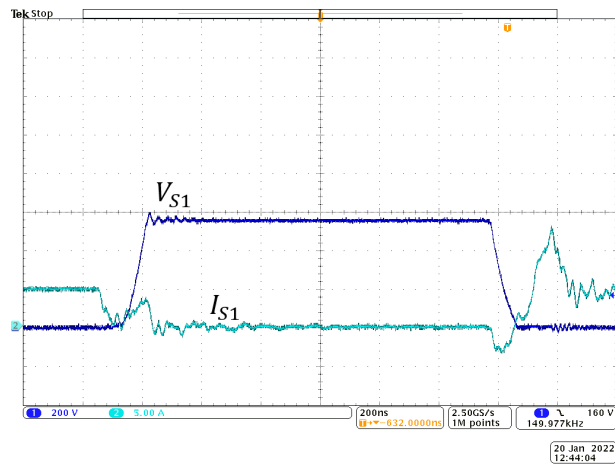
Com a operação do protótipo, são obtidos os resultados apresentados a seguir. A Figura 42 apresenta as formas de onda de tensão (azul) e corrente (ciano) no interruptor S_1 . Verifica-se que antes da abertura do interruptor, a corrente reduz a valor próximo de zero. O comando de abertura é efetuado sendo então realizada a carga da capacitância de saída intrínseca de S_1 . Observa-se distorções nas formas de onda de corrente e de tensão, características de componentes parasitas do *layout* desenvolvido.

Observa-se que na entrada em condução de S_1 , a corrente inicialmente é negativa, descarregando a capacitância intrínseca. A corrente passa a ser positiva quando a tensão no interruptor é nula caracterizando a comutação ZVS.

Apesar da presença de distorção nas formas de onda, verifica-se que a derivada de corrente durante o curto-circuito de braço está controlada e que não há sobretensão significativa no interruptor. Observa-se que com o interruptor aberto, o nível de tensão em S_1 ($V_2 + V_{Cs}$) é de aproximadamente 555 V e apesar de ser superior ao esperado nos cálculos (540 V), o valor é considerado validado uma vez que durante o desenvolvimento algumas características são desprezadas.

Figura 42 – Formas de onda de tensão (azul) e corrente (ciano) em S_1 . Escalas:

V_{S1} : 200 V/div.; I_{S1} : 5 A/div.; tempo: 200 ns/div.



Fonte: Elaborado pelo autor (2022).

Com análise posterior, verifica-se que a dissipação nos interruptores é superior à esperada, evidenciando comutação dissipativa nos interruptores do protótipo. São então realizados ensaios com redução de frequência de comutação e apresentados posteriormente.

Na Figura 43, a forma de onda no canal M (*Math*) em vermelho, apresenta a tensão no interruptor S_3 . O sinal é obtido indiretamente, através da subtração da tensão V_A , no canal 3 (roxo), pela tensão do interruptor S_1 , no canal 1 (azul). São apresentados também a corrente no interruptor S_3 e no indutor auxiliar L_S nos canais 2 (ciano) e 4 (verde) respectivamente.

Verifica-se que as formas de onda estão conforme esperado e que corrente é negativa praticamente por todo período de condução, sendo positiva somente no intervalo de curto-circuito. A corrente i_{L_S} apresenta o quádruplo da frequência de comutação com os níveis de pico esperados para obtenção da comutação suave:

$$I_{PCs2} = 12,15 \text{ A}$$

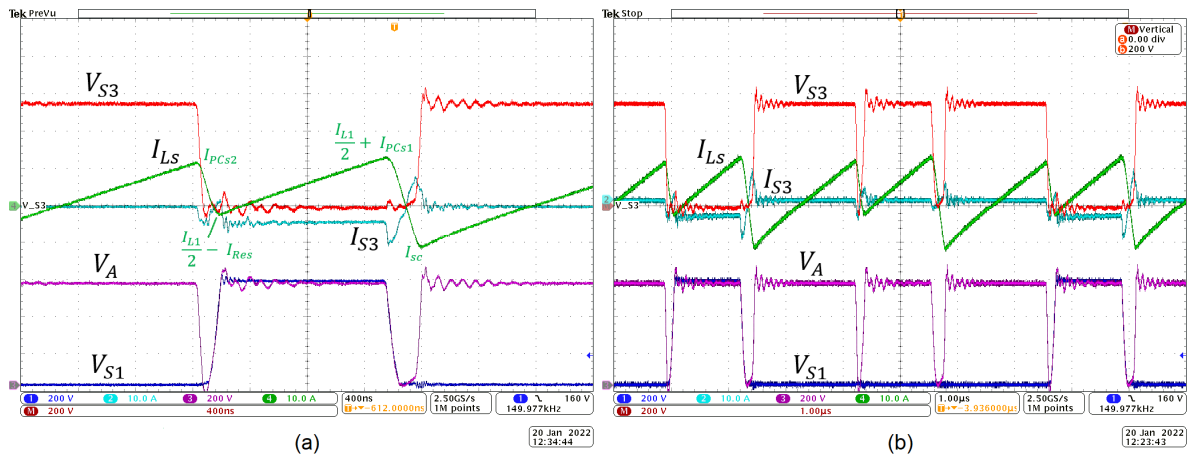
$$\frac{I_{L1}}{2} - I_{Res} = \frac{10,4 \text{ A}}{2} - 8,1 \text{ A} = -2,91 \text{ A}$$

$$\frac{I_{L1}}{2} + I_{PCs1} = \frac{10,4 \text{ A}}{2} + 8,1 \text{ A} = 13,3 \text{ A}$$

$$I_{sc} = 12,15 \text{ A}$$

Figura 43 – Formas de onda de tensão (vermelho) e corrente (ciano) em S_3 com visualização das comutações em (a) e ciclo completo em (b). Tensão em S_1 (azul), tensão de braço V_A

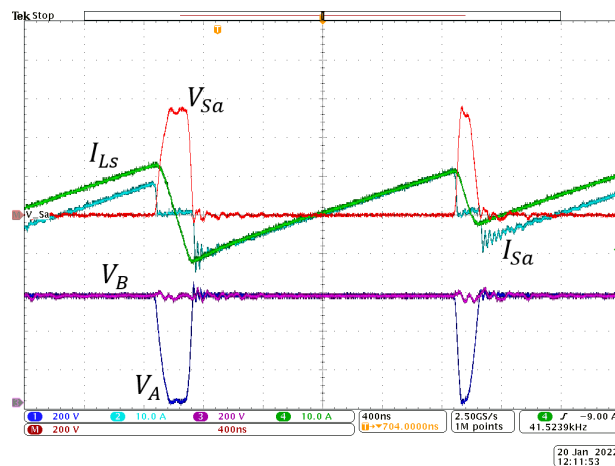
(roxo) e corrente i_{LS} (verde). Escalas: V_{S3}, V_{S1}, V_A : 200 V/div.; I_{S3}, I_{LS} : 10 A/div.; tempo: 400 ns/div. em (a) e 1 μ s/div. em (b).



Fonte: Elaborado pelo autor (2022).

A Figura 44 apresenta as formas de onda de tensão de corrente no interruptor auxiliar S_a . A tensão no interruptor (vermelho) é obtida indiretamente através de V_B (roxo) e V_A (azul). Verifica-se que a corrente em S_a apresenta a forma esperada sendo igual a i_{LS} após o curto-circuito de braço e igual a $i_{LS} - i_{L1}/2$ após a etapa ressonante.

Figura 44 – Formas de onda de tensão (vermelho) e corrente (ciano) em S_a . Tensão V_A (azul), V_B (roxo), e corrente i_{LS} (verde). Escalas: V_{Sa}, V_A, V_B : 200 V/div., I_{Sa}, I_{LS} : 10 A/div., tempo: 400 ns/div.

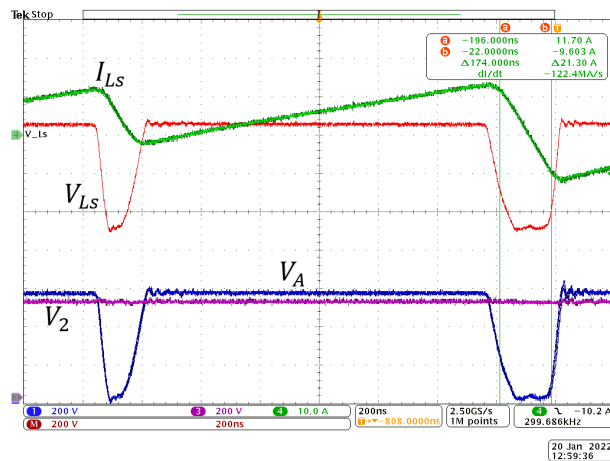


Fonte: Elaborado pelo autor (2022).

Na Figura 45 são apresentados a tensão (vermelho) e corrente (verde) no indutor auxiliar L_S . A tensão no indutor é obtida indiretamente através da tensão de saída V_2 (roxo) e a tensão de barramento $v_{S1} + v_{S3}$ (azul).

A tensão v_{L_S} é igual a V_{C_S} enquanto o interruptor S_a está fechado. Durante o curto-circuito e o intervalo ressonante a tensão V_2 é aplicada em L_S . É verificado que o tempo de curto-circuito está conforme cálculos e que, conforme apresentado previamente, a corrente i_{L_S} apresenta os níveis esperados.

Figura 45 – Tensão (vermelho) e corrente (verde) no indutor L_S . Tensão de saída V_2 (roxo) e tensão V_A (azul). Escalas: V_{L_S} , V_2 , V_A : 200 V/div., I_{L_S} : 10 A/div., tempo: 200 ns/div.

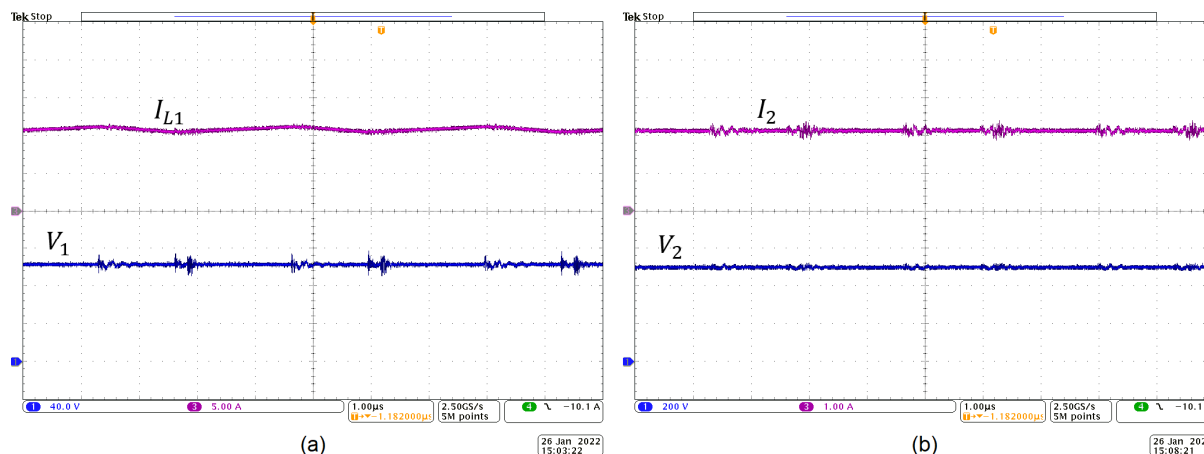


Fonte: Elaborado pelo autor (2022).

A tensão de entrada V_1 (azul) e corrente de entrada i_{L1} (roxo) são apresentadas na Figura 46(a). A tensão V_1 apresenta 101 V. A corrente I_{L1} possui os valores aproximados mínimo de 10,3 A e máximo de 11,0 A obtendo-se $\% \Delta I_{L1} \cong 6,5\%$ com $D = 0,8$, atendendo ao projeto que possui ondulação máxima de 8% com $D = 0,75$.

A Figura 46(b) apresenta tensão saída V_2 e corrente de saída I_2 . São encontrados os valores de $V_2 = 503$ V e de $I_2 = 2$ A operando na condição de potência nominal com ganho estático $G_V = 4,98$ atendendo os resultados esperados.

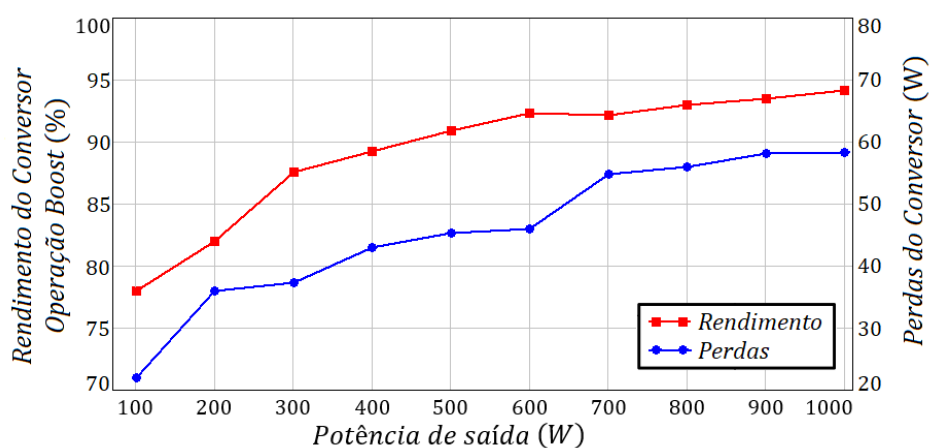
Figura 46 – Tensão V_1 (azul) e corrente I_{L1} (roxo) em (a). Tensão V_2 (azul) e corrente I_2 (roxo) em (b). Escalas: V_1 : 40 V/div., I_{L1} : 5 A/div., V_2 : 200 V/div., I_2 : 1 A/div. tempo: 1 μ s/div.



Fonte: Elaborado pelo autor (2022).

O rendimento do conversor para a operação *Boost* é apresentado na Figura 47. Verifica-se que o protótipo apresenta rendimento inferior ao valor teórico apresentado em (193). É então realizada uma análise para verificar divergência entre os cálculos e os resultados reais de dissipação nos interruptores.

Figura 47 – Rendimento do Conversor na operação *Boost*.



Fonte: Elaborado pelo autor (2022).

A avaliação é apresentada a seguir de modo a reduzir a frequência de comutação com objetivo de verificar a operação dos interruptores com perdas reduzidas às perdas por condução. A redução de frequência tem objetivo de reduzir a influência de componentes parasitas do *layout* e de promover a operação dos *drivers* dentro do limite especificado (apesar de a chave

auxiliar ainda operar acima do limite). Deste modo, procura-se obter a validação da metodologia para obtenção da comutação suave através da avaliação de temperatura dos dissipadores dos interruptores.

7.1.1 Avaliação das Perdas nos Interruptores

Para avaliação das perdas nos interruptores, é realizado o ensaio para determinação da resistência térmica do dissipador A, comum dos interruptores S_1 , S_3 e S_a . São realizados ensaios com condução de corrente contínua com baixa ondulação, possibilitando a medição de forma confiável da tensão e da corrente no interruptor, de modo que a dissipação de potência em cada ensaio é conhecida. É então realizada medição de temperatura do dissipador para diferentes níveis de potência dissipada nos interruptores (S_1 e S_3 fechados, em série) sendo obtido o valor médio de resistência térmica entre as junções-cápsulas + cápsulas-dissipador + dissipador-ambiente apresentado em (212).

$$R_{ja} = 1,7 \text{ } ^\circ\text{C}/\text{W} \quad (212)$$

Após a verificação da resistência térmica do dissipador utilizado, mantendo-se a temperatura ambiente, o conversor é posto em operação com 100% de carga (1000 W). É realizada medição da temperatura do dissipador e então determinado o valor da potência dissipada no braço nesta condição, obtendo-se 12,7 W conforme (214). A dissipação esperada neste conjunto, entretanto, é de 6,3 W conforme (215), demonstrando a existência de perdas por comutação.

$$T_{Dissip} = 43,6 \text{ } ^\circ\text{C} \quad (213)$$

$$P_{Dissip} = \frac{43,6 \text{ } ^\circ\text{C} - 22 \text{ } ^\circ\text{C}}{1,7 \text{ } ^\circ\text{C}/\text{W}} = 12,7 \text{ W} \quad (214)$$

$$P_{DissipTeorica} = P_{S1} + P_{S3} + P_{Sa} = 6,3 \text{ W} \quad (215)$$

Constatada a ocorrência de perdas por comutação, são realizados testes e avaliações para verificar a causa deste comportamento inesperado do protótipo:

- Verifica-se uma variação significativa nas tensões de *gate* dos interruptores durante as comutações, principalmente na abertura do curto-circuito. Avaliado

que as indutâncias e capacitâncias parasitas decorrentes do *layout* da placa de circuito impresso estão causando interferências e dissipação nos interruptores durante as comutações.

- Conforme documento do fabricante, *TND6237/D - SiC MOSFETs: Gate Drive Optimization*, dentre outras características, é sugerida impedância do *gate-drive* muito baixa e capacidade de corrente de 10 A (ONSEMICONDUCTOR, 2018, p. 7). Para o desenvolvimento do protótipo, devido a disponibilidade de componentes, está sendo utilizado circuito *gate-drive* com características não ideais para o comando dos interruptores, com especificação para uso até 100 kHz e capacidade de corrente de 2,5 A.

Para certificação da correta atuação da malha auxiliar na obtenção de *ZVZCS*, é então realizado teste com redução da frequência de comutação para 50kHz de modo a reduzir as interferências causadas pelas componentes parasitas assim como efetuar a operação dos *drivers* dentro de suas especificações.

Figura 48 – Potências de entrada e saída e rendimento para operação em carga nominal com frequência de comutação de 50kHz. Temperatura do dissipador A durante a operação.



Fonte: Elaborado pelo autor (2022).

$$P_{In} = 1038 \text{ W}$$

$$P_{Out} = 1000 \text{ W}$$

$$\eta_{50\text{kHz}} = 96,3\%$$

$$T_{Dissipador} = 33,6 \text{ }^{\circ}\text{C}$$

É verificado que ao operar o conversor com 100% de carga e frequência de comutação de 50 kHz, a temperatura do dissipador reduz consideravelmente conforme apresentado em (216), sendo calculada a potência dissipada nos interruptores em (217).

$$T_{1000W50kHz} = 33,6 \text{ }^{\circ}\text{C} \quad (216)$$

$$P_{1000W50kHz} = \frac{33,6 \text{ }^{\circ}\text{C} - 22 \text{ }^{\circ}\text{C}}{1,7 \text{ }^{\circ}\text{C}/\text{W}} = 6,8 \text{ W} \quad (217)$$

Observa-se que com a redução de frequência, de modo que os *gate drivers* dos interruptores principais operem na faixa de frequência especificada, a potência dissipada nos interruptores são apenas 0,5 W superiores as perdas em condução calculadas na expressão (215), demonstrando a correta atuação da malha de grampeamento ativo obtendo-se comutação não dissipativa.

7.2 RESULTADOS PARA OPERAÇÃO BUCK

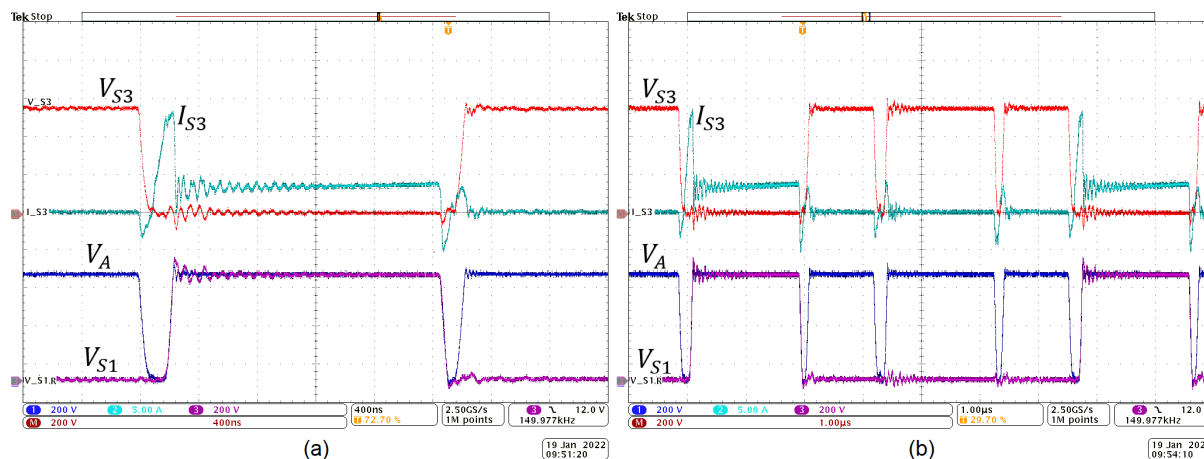
14

Assim como na operação *Boost*, são realizados os ensaios com a operação *Buck*. A razão cíclica para operação conforme especificações é $D = 0,2$. Entretanto, nesta condição não é possível obter a comutação ZCS na abertura da chave. Assim, para demonstração da obtenção da ZVZCS são realizados ensaios com a frequência de comutação $f_s = 150 \text{ kHz}$ e razão cíclica $D = 0,3$.

Na Figura 49 são apresentadas a tensão (vermelho) e corrente (ciano) no interruptor S_3 , que atua como interruptor principal neste modo. As tensões V_A (azul) e V_{S1} (roxo) são utilizadas para obtenção da tensão em S_3 .

É verificado que as formas de onda apresentam o comportamento esperado, porém, com distorções, causando perdas de comutação. Assim como no modo de operação *Boost*, avalia-se que é necessário ações de melhoria quanto ao layout e alteração do circuito *driver* no futuro.

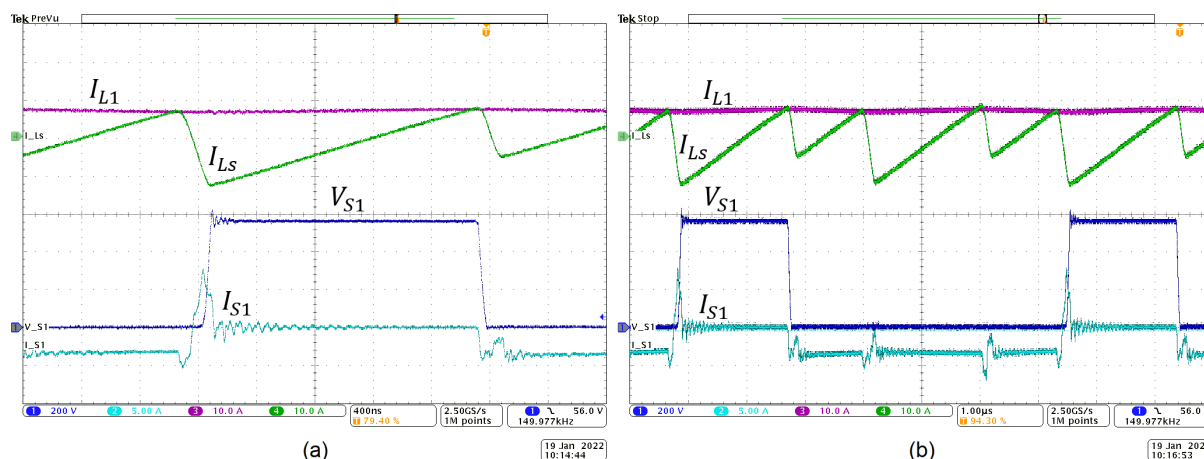
Figura 49 – Formas de onda de tensão (vermelho) e corrente (ciano) em S_3 com comutações evidenciadas em (a) e ciclo completo em (b). Escalas: V_{S3}, V_{S1}, V_A : 200 V/div.; I_{S3} : 5 A/div.; tempo: 400 ns/div. em (a) e 1 μ s/div. em (b).



Fonte: Elaborado pelo autor (2022).

A Figura 50 apresenta a tensão e corrente do interruptor S_1 , assim como a corrente em L_S e L_1 . Verifica-se que a corrente permanece negativa durante quase todo ciclo, sendo positiva somente durante o curto-circuito de braço. Devido as características da operação, o nível de corrente de curto-circuito no momento da abertura é mais baixo que no modo *Boost*, causando menores interferências, possibilitando maior rendimento no protótipo na operação Buck.

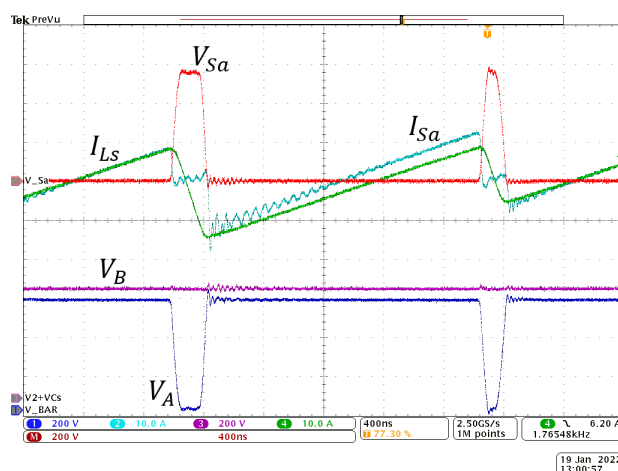
Figura 50 – Formas de onda de tensão (azul) e corrente (ciano) em S_1 , correntes I_{L1} (roxo) e I_{LS} (verde). Destaque das comutações em (a) e ciclo completo em (b). Escalas: V_{S1} : 200 V/div.; I_{S1} : 5 A/div.; I_{L1}, I_{LS} : 10 A/div. ; tempo: 400 ns/div. em (a) e 1 μ s/div. em (b).



Fonte: Elaborado pelo autor (2022).

A tensão (vermelho) e corrente (ciano) no interruptor auxiliar são apresentadas na Figura 51. O canal 1 (azul) apresenta a tensão V_a e o canal 3 (roxo) apresenta V_B , utilizados para obtenção da tensão em S_a . Verifica-se que as formas de onda obtidas estão conforme as formas de onda teóricas, porém com as distorções já previamente citadas.

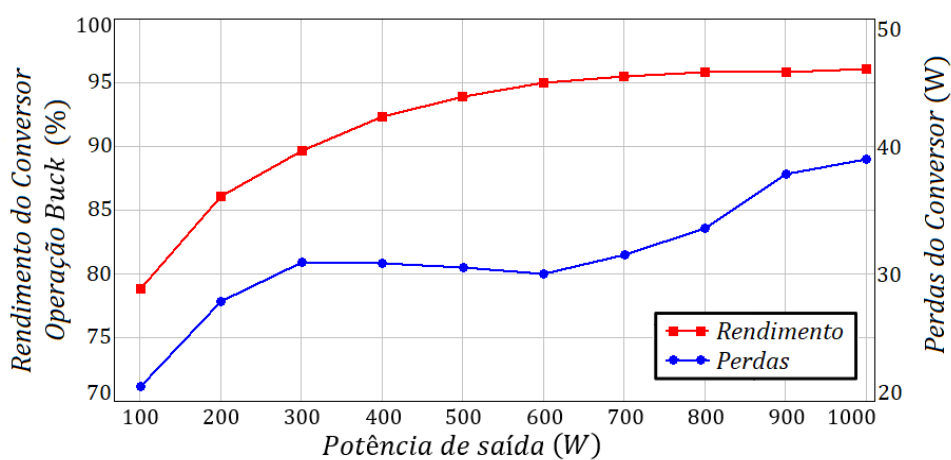
Figura 51 – Formas de onda de tensão (vermelho) e corrente (ciano) em S_a . Tensões V_A (azul) e V_B (roxo). Corrente I_{LS} (verde). Escalas: V_{Sa}, V_A, V_B : 200 V/div.; I_{Sa}, I_{LS} : 10 A/div.; tempo: 400 ns/div.



Fonte: Elaborado pelo autor (2022).

O rendimento do conversor operando como *Buck* é apresentado na Figura 52 sendo verificado melhor rendimento que no modo *Boost*, devido as características do circuito.

Figura 52 – Rendimento do conversor na operação *Buck*.



Fonte: Elaborado pelo autor (2022).

Para alinhamento com as especificações de projeto com relação a tensão V_1 e V_2 , o circuito é operado também com razão cíclica $D = 0,2$. Neste ponto de operação não é possível a obtenção de comutação *ZCS*. Apesar de operar somente com comutação *ZVS*, o circuito apresentou os seguintes resultados:

$$V_2 = 499,7 \text{ V}$$

$$V_1 = 97 \text{ V}$$

$$P_2 = 991,6 \text{ W}$$

$$P_1 = 947,8 \text{ W}$$

$$\eta = 95,58 \%$$

Avalia-se que, mesmo operando apenas com comutação *ZVS*, os resultados são próximos aos da comutação *ZVZCS* com uma redução no rendimento de 0,5% em relação a esta. Assim, com correções do *layout* e utilização de *driver* adequado, são esperados resultados conforme simulações e conforme resultados obtidos com a redução da frequência de comutação.

A operação com razão cíclica $D > 0,5$ não foi realizada devido aos níveis de tensão selecionados para o protótipo e limitação de tempo disponível.

8 CONCLUSÕES

A busca constante por um maior rendimento e redução de volume é parte de processo de melhoria contínua e essencial para aproveitamento de energias renováveis. Dentre as topologias disponíveis para os conversores bidirecionais, a CCTE com malha de grampeamento ativo se apresenta como opção para ganho de rendimento.

. É realizada análise do circuito para operação com razão cíclica $D > 0,5$, descrevendo as etapas de operação, principais formas de onda teóricas e condições de operação para obtenção da comutação suave. São estudados os esforços e perdas nos componentes do circuito assim como exemplo com os passos para o desenvolvimento do projeto.

A validação dos cálculos é efetuada através de simulação com modelo real do interruptor sendo comparada com outras topologias e verificada a redução da dissipação nos interruptores em função do paralelismo e da comutação *ZVZCS*.

Por fim, é desenvolvido protótipo para verificação da operação do circuito sendo obtidos resultados satisfatórios com a operação em conformidade à análise teórica efetuada. Verifica-se que o rendimento global do protótipo é inferior ao rendimento esperado, entretanto, com a redução de frequência de comutação certifica-se de que o circuito permite operação com comutação suave *ZVZCS* de modo que as perdas nos interruptores são reduzidas as perdas por condução.

A adição da malha auxiliar para grampeamento ativo dos interruptores proporciona comutação suave em todos os interruptores, porém são necessários cuidados para que os elementos adicionados na malha auxiliar não prejudiquem o rendimento eliminando os ganhos obtidos com a comutação suave. No projeto desenvolvido, em comparação com os dados de simulação da CCTE com comutação dissipativa, a malha auxiliar reduz em cerca de 25 W as perdas por comutação e adiciona dissipação de aproximadamente 9 W, representando um ganho de aproximadamente 1,5 ponto percentual no rendimento do conversor. Entretanto, ao comparar com o bidirecional de 1 braço, os ganhos de rendimento obtidos na comutação suave são eliminados pela dissipação na malha auxiliar. O desenvolvimento do projeto deve, portanto, considerar a utilização de elementos que promovam baixa dissipação.

Dentre as implementações avaliadas para aumento do rendimento global do protótipo, destaca-se:

- Implementação de circuito *gate drive* compatível com a alta frequência de comutação;

- Modificação de *layout* da placa de circuito impresso para atenuação de elementos parasitas;
- Melhoria dos materiais utilizados no projeto dos elementos magnéticos, principalmente do indutor auxiliar. O material utilizado, 3C94, tem recomendação de uso até 300 kHz (sendo que a frequência no circuito auxiliar do protótipo é de 600 kHz). Deve avaliar utilização de materiais para frequências mais altas, como exemplo o 3F36 - Ferroxcube, com recomendação de uso até 1 MHz;
- Avaliação da influência na resistência CA dos condutores do indutor auxiliar devido a efeito de proximidade, além do efeito pelicular já considerado;
- Utilização de capacitores com baixa resistência série equivalente.

O conversor apresenta-se como opção para utilização nas aplicações com reversão no fluxo de potência com as seguintes vantagens:

- A comutação ZVZCS reduz as perdas nos interruptores a praticamente somente perdas por condução, permitindo aumento da frequência de comutação e redução de dissipadores;
- A elevação de frequência permite uso de magnéticos menores e menor ondulação de corrente.
- As perdas por condução são reduzidas com uso de da CCTE possibilitando redução dos dissipadores.
- A combinação da CCTE com a malha auxiliar para comutação ZVZCS proporciona operação com maior rendimento.

São observadas também as seguintes desvantagens e cuidados necessários no desenvolvimento:

- Maior número de componentes e maior complexidade no comando dos interruptores, implicando em maior custo;
- A razão cíclica de operação deve ser considerada na aplicação do circuito pois em algumas faixas, é somente possível a comutação ZVS;
- A determinação da derivada de corrente arbitrada deve considerar a razão cíclica de operação uma vez que influencia no nível de corrente de curto-circuito de braço para obtenção de ZVZCS;

- A seleção e projeto dos elementos passivos da malha auxiliar devem considerar obtenção de alto rendimento, com volume reduzido de modo a não eliminar os ganhos obtidos com a comutação *ZVZCS*.

Apesar de o rendimento global do protótipo desenvolvido não obter o nível esperado, é avaliado que a técnica atinge o seu objetivo, obtendo comutação *ZVZCS* conforme metodologia proposta. Ao desenvolver o projeto com os cuidados previamente citados, são obtidos os ganhos em condução com o uso da CCTE e ganhos de comutação com a malha auxiliar de grampeamento conforme apresentado nos resultados de simulação da Tabela 6 e confirmados no protótipo com a redução da frequência de comutação.

Durante o desenvolvimento deste estudo, dois protótipos foram construídos. O primeiro modelo apresentou níveis altos de distorções devido aos elementos parasitas. Foram observados níveis altos de sobretensão e de interferência nos circuitos de *gate* dos interruptores, inviabilizando a operação com carga plena. O modelo apresentado neste trabalho apresentou melhora expressiva, porém ainda com as distorções verificadas no desenvolvimento do trabalho.

Como possibilidade para trabalhos futuros, é sugerido estudo do volume total de elementos magnéticos e dissipadores necessários para as diferentes topologias citadas neste estudo. Assim pode-se obter critério de seleção para que, em conjunto com outros como eficiência e custo, facilite a seleção de uso entre a topologias disponíveis.

9 REFERÊNCIAS

ALCAZAR, Y. J. A. et al. *DC–DC Nonisolated Boost Converter Based on the Three-State Switching Cell and Voltage Multiplier Cells*. IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, v. 60, NO.10, October 2013. Citado na página 31.

BALESTERO, J. P. R. *Conversor Buck Utilizando Célula de Comutação de Três Estados*. Universidade Estadual Paulista. Ilha Solteira, p. 124. 2006. Citado na página 31.

BARBI, Ivo. *Eletrônica de Potência: Projetos de fontes chaveadas*. [s.n.], 2007. Citado 6 vezes nas páginas 73, 74, 76, 77, 79 e 82.

BARBI, Ivo; SOUZA, Fabiana P. D. *Conversores CC-CC Isolados de Alta Freqüência com Comutação Suave*. [s.n.], 1999. Citado na página 37.

BARROZO, Francisco E. O. *Conversor CC-CC Bidirecional em Corrente para Aplicação em Veículos Elétricos*. Dissertação em Engenharia Elétrica - UFC. Fortaleza, p. 101. 2010. Citado 5 vezes nas páginas 31, 32, 33, 39 e 106.

BASCOPÉ, Grover V. T. *Nova Família de Conversores CC-CC PWM Não Isolados Utilizando Células de Comutação de Três Estados*. Florianópolis. 2001. Citado 15 vezes nas páginas 27, 28, 29, 30, 31, 32, 33, 39, 72, 77, 78, 79, 81, 82 e 84.

CARVALHO, José A. D. R.; TOFOLI, Fernando L. *Small-signal model validation of a SEPIC converter based on the three-state switching cell in CCm using the PWM switch model*. Proc. Brazilian Power Electronics Conf. (COBEP). [S.l.]: [s.n.]. 2017. p. 1-6. Citado na página 31.

EUROPEAN ENVIRONMENT AGENCY. *Electric vehicles in Europe*. Luxembourg. 2016. (ISBN 978-92-9213-804-2 ISSN 1977-8449). Citado na página 21.

FERROXCUBE. *3C94 Material specification*. [S.l.]. 2008. Citado na página 74.

FRAAS, LEWIS; PARTAIN, LARRY. *SOLAR CELLS AND THEIR APPLICATIONS*. 2ª. ed. 2010. Citado na página 21.

HAUSMANN, Romeu; SILVA, Rodrigo da; BARBI, Ivo. *Three-phase NPC inverter using three-phase coupled inductor*. 35th Annual Conference of IEEE Industrial Electronics. Porto, Portugal, pp. 913-918, doi: 10.1109/IECON.2009.541504 0: [s.n.]. 2009. p. 913-918, doi: 10.1109/IECON.2009.5415040. Citado na página 25.

IEA. *Global EV Data Explorer*, IEA, Paris, 2021. Disponível em: <<https://www.iea.org/articles/global-ev-data-explorer>>. Acesso em: 15 fev. 2021. Citado 2 vezes nas páginas 20 e 21.

IEA. *Energy Storage*, IEA, Paris, 2021. Disponível em: <<https://www.iea.org/reports/energy-storage>>. Acesso em: 15 fev. 2022. Citado 2 vezes nas páginas 22 e 23.

JESKE, Edson; OLIVEIRA, Sergio V. G. *Estudo Comparativo de Perdas Entre Transistores de Potencia GaN, IGBT e MOSFET Aplicados no Conversor Bridgeless Totem Pole PFC*. Eletronica de Potência, 2017. Citado 2 vezes nas páginas 99 e 100.

KASCAK, Slavomir et al. *Interleaved DC/DC Boost Converter with Coupled Inductors*. ADVANCES IN ELECTRICAL AND ELECTRONIC ENGINEERING, v. 16, p. 147-154, June 2018. Citado 3 vezes nas páginas 26, 27 e 35.

KAZIMIERCZUK, Marian K. *Pulse-width modulated DC-DC power converters*. [S.l.]: JOHN WILEY & SONS INC, 2008. ISBN 0470773014. Citado 2 vezes nas páginas 24 e 25.

KLEIN, Rafael L. et al. *Conversor CC-CC Elevador/Abaixador ZVZCS PWM com Grampeamento Ativo*. Eletrônica de Potência, Campo Grande, v. 17, n.2, p. 503-512, mar./mai. 2012. Citado 5 vezes nas páginas 37, 38, 39, 48 e 105.

KLETTKE, Annika et al. *Effect of electromobility on the power system and the integration of RES*. METIS Studies. Bruxelas. 2018. Citado na página 20.

MAYER, Robson; PÉRES, Adriano; OLIVEIRA, Sérgio V. G. *Conversor CC-CC Multifásico Bidirecional em Corrente Não Isolado Aplicado a Sistemas Elétricos de Tração de Veículos Elétricos e Híbridos*. Eletrôn. Potên., Campo Grande, v. 20, n. 3, , jun./ago. 2015. p. 311-321. Citado 2 vezes nas páginas 21 e 24.

MEZARROBA, Marcello; SPERB, Jonathan D. *Conversor Auxiliar com Comutação ZVS Aplicado ao Snubber de Undeland Regenerativo*. Eletrônica de Potência, v. 13, p. 61-68, Maio 2008. Citado 2 vezes nas páginas 37 e 38.

NAVA JÚNIOR, Sérgio A. *Conversor CC-CC Bidirecional PWM ZVZCS com Grampeamento Ativo Baseado em Célula de Comutação de Três Estados*. Joinville. 2015. Citado na página 50.

ONSEMICONDUCTOR. *TND6237/D - SiC MOSFETs: Gate Drive Optimization*, 2018. Citado 2 vezes nas páginas 93 e 99.

ONSEMICONDUCTOR. *NTHL080N120SC1 Datasheet*. [S.l.]. 2019. Citado na página 119.

PADILHA, Felipe J. D. C. *Topologias de Conversores CC-CC não Isolados com Saídas Simétricas para Sistemas Fotovoltaicos*. Universidade Federal do Rio de Janeiro. Rio de Janeiro, p. 175. 2011. Citado 2 vezes nas páginas 25 e 26.

SANTELLLO, Thiago N. *Célula de Comutação de Três Estados Aplicada ao Pré-regulador Boost de Estágio Único e Elevado Fator de Potência*. Universidade Estadual Paulista. Ilha Solteira, p. 120. 2006. Citado na página 31.

SOLARPOWER EUROPE. *SolarPower Europe (2021): Global Market Outlook for Solar Power 2021-2025*. SolarPower Europe. Onehemisphere AB, Sweden, p. 136. 2021. (ISBN: 9789464073492). Citado 2 vezes nas páginas 21 e 22.

TDK ELECTRONICS. *Aluminum electrolytic capacitors - B43624*. 2019. Citado 2 vezes nas páginas 85 e 92.

THORNTON ELETRÔNICA LTDA. *CATÁLOGO DE FERRITE*. [S.l.]. 2015. Citado na página 74.

UNDELAND, T.M. *Switching stress reduction in power transistor converters*. IEEE IAS Annual Meeting. [S.l.]: [s.n.]. 1976. p. 383-391. Citado na página 37.

WENK, Marciel. *Estudo, Modelagem e Controle de conversor CC-CC Bidirecional Não-Isolado Baseado na Célula de Comutação de Três Estados*. Universidade do Estado de Santa Catarina. Joinville, p. 158. 2019. Citado 2 vezes nas páginas 25 e 105.

YAN, Zhixing et al. *A Soft-Switching Bidirectional DC-DC Converter With High Voltage-Gain and Low Voltage Stress for Energy Storage Systems*. IEEE Transactions on Industrial Electronics, n. doi: 10.1109/TIE.2020.3005100, 2020. Citado na página 24.