

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
MESTRADO EM ENGENHARIA ELÉTRICA**

MARCOS VINICIUS BRESSAN

**INVERSOR MULTINÍVEL HÍBRIDO BASEADO NA
CASCATA DO CONVERSOR 3L-NPC E CONVERSORES
MEIA PONTE**

JOINVILLE

2014

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
MESTRADO EM ENGENHARIA ELÉTRICA**

MARCOS VINICIUS BRESSAN

**INVERSOR MULTINÍVEL HÍBRIDO BASEADO NA
CASCATA DO CONVERSOR 3L-NPC E CONVERSORES
MEIA PONTE**

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica do Centro de Ciências tecnológicas da Universidade do Estado de Santa Catarina, para a obtenção do Grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Alessandro Luiz Batschauer

Coorientador: Prof. Dr. Marcello Mezaroba

JOINVILLE

2014

FICHA CATALOGRÁFICA

B482i Bressan, Marcos Vinicius
Inversor multinível híbrido baseado na cascata do
conversor 3L-NPC e conversores meia ponte / Marcos Vinicius
Bressan. - 2014.

151 p. : il. ; 21 cm

Orientador: Alessandro Luiz Batschauer
Bibliografia: p. 147-151
Dissertação (mestrado) - Universidade do Estado de Santa
Catarina, Centro de Ciências Tecnológicas, Mestrado em
Engenharia Elétrica, Joinville, 2014.

1. Engenharia Elétrica 2. Inversores Multiníveis 3.
Modulação PWM I. Batschauer, Alessandro Luiz II.
Universidade do Estado de Santa Catarina. Programa de pós-
graduação em Engenharia Elétrica. III. Título

CDD: 621.3 - 20.ed.

MARCOS VINICIUS BRESSAN

**INVERSOR MULTINÍVEL HÍBRIDO BASEADO NA CASCATA
DO CONVERSOR 3L-NPC E CONVERSORES MEIA PONTE**

Dissertação apresentada ao Curso de Programa de Pós-Graduação em Engenharia Elétrica como requisito parcial para obtenção do título de Mestre em Engenharia Elétrica na área de concentração “Sistemas Eletroeletrônicos”.

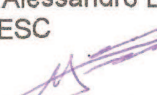
Banca Examinadora

Orientador:



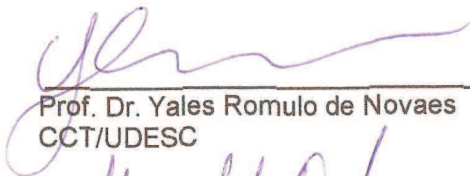
Prof. Dr. Alessandro Luiz Batschauer
CCT/UDESC

Coorientador:

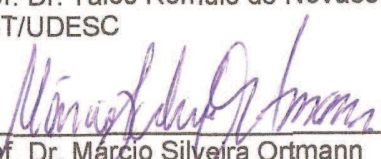


Prof. Dr. Marcello Mezaroba
CCT/UDESC

Membros



Prof. Dr. Yales Romulo de Novaes
CCT/UDESC



Prof. Dr. Márcio Silveira Ortmann
UFSC

Joinville, SC, 18 de fevereiro de 2014.

À minha família e amigos.

AGRADECIMENTOS

À minha família por todo incentivo e compreensão, pelos momentos de ausência, principalmente aos meus pais, Wilson e Carmem Bressan, e ao meu irmão, Ernesto Bressan.

Ao meu orientador, Alessandro Luiz Batschauer, pela amizade e conhecimentos passados durante esses dois anos.

Aos professores do nPEE pelo conhecimento compartilhado.

Aos bolsistas, Gabriela Pereira e Fabricio Trentini, pelas horas de dedicação ao projeto de pesquisa e apoio.

Aos doutorandos, mestrandos e bolsistas no nPEE pela amizade durante todo esse período.

Aos meus tios, Irvando Luiz Valentini e Giliana Thomé, pelas palavras de incentivo e apoio.

À minha namorada, Ana Carolina, pela paciência e compreensão aos momentos nos quais não estive presente.

Aos amigos, Charles Kinas e Wendel Malkowski, pelo companheirismo durante esses dois anos.

Aos amigos e colegas que sempre me incentivaram e que compreenderam os momentos os quais estive ausente.

À UDESC, pelo suporte financeiro através do Programa de Bolsas de Monitoria de Pós-Graduação - PROMOP.

Se você vai tentar, vá até o fim caso contrário, nem comece.

Charles Bukowski

RESUMO

Este trabalho apresenta um novo inversor multinível híbrido trifásico, que é formado pela associação em cascata de duas topologias. No caso, um conversor NPC trifásico conectado em série a módulos de conversores meia ponte. A ligação em série desses conversores permite ampliar o número de níveis de tensão sintetizados pelo inversor, melhorar a qualidade da forma de onda da tensão de saída e o aumento da energia processada pelo inversor. Uma análise teórica do inversor é apresentada, averiguando as etapas de operação e determinando os valores médio e eficaz da corrente nos semicondutores de potência. Com base nas análises dos valores médio e eficaz da corrente nos semicondutores dimensiona-se os capacitores de barramento, assim com a energia dissipada pelos semicondutores e a análise teórica das correntes de entradas do inversor empregando de retificadores multipulsos. Também são apresentadas duas técnicas de modulação ao inversor proposto: a técnica de modulação PWM híbrida e a SVM. Os resultados experimentais, em sua primeira parte, avaliam o comportamento da estrutura multinível desenvolvida em laboratório. Na segunda parte dos resultados experimentais, avalia-se qualidade da forma de onda de tensão com diferentes técnicas de modulação utilizando das ferramentas matemáticas THD e WTHD.

Palavras-chave: Conversores multiníveis cascata, conversores híbridos, NPC, conversores meia ponte e modulação híbrida, modulação SVM.

ABSTRACT

This work present a new three-phase hybrid multilevel inverter, that is composed of two topologies in cascaded association. The three-phase NPC and the half-bridge modules are connected in series. This connection increases the number of the output voltage levels, improves the output voltage quality and rises the power process by inverter. The theoretical analysis is presented, the switching states are investigated and the average and the RMS currents values in the semiconductors are verified. Based on the current values are projected the dc capacitors, and analyzed the semicondutors loss energy and the input currents of the inverter. Two modulation scheme are presented at proposed inverter, the hybrid PWM and SVM modulation scheme. The first part of the experimental results are verified behavior of the multilevel power structure developed in laboratory. The second part of the experimental results evaluates quality of output voltage with different modulation scheme using of the mathematical tools THD and WTHD.

Keywords: Cascade multilevel converter, hybrid converter, NPC, half-bridge converter, hybrid modulation and SVM.

LISTA DE FIGURAS

Figura 2.1	Exemplo genérico de conversores de tensão.....	8
Figura 2.2	Conversor trifásico a dois níveis.....	9
Figura 2.3	Conversor trifásico com diodos de grampeamento - 3L-NPC.....	9
Figura 2.4	Conversor trifásico com diodos de grampeamento - 5L-NPC.....	10
Figura 2.5	Conversor trifásico com capacitores de grampeamento - 3L-FC.....	12
Figura 2.6	Conversor trifásico com capacitores de grampeamento - 5L-FC.....	13
Figura 2.7	Conversor em cascata de ponte completa - 5L-CHB... ..	15
Figura 2.8	Conversor em cascata de meia ponte - 5L - Cascaded Half-Bridge.....	18
Figura 2.9	Conversor modular multinível trifásico - n L-MMC... ..	20
Figura 2.10	Exemplo genérico de conversor multinível híbrido com diferentes células monofásicas.....	21
Figura 2.11	Exemplo genérico de conversor multinível híbrido com célula trifásica e células monofásicas.....	22
Figura 2.12	Conversor multinível híbrido proposto por Batschauer, Mussa e Heldwein (2012).....	23
Figura 2.13	Principais técnicas de modulação para conversores multiníveis em tensão.....	25
Figura 2.14	Exemplo da técnica de modulação PWM-PD ao inversor cinco níveis.....	26
Figura 2.15	Exemplo da técnica de modulação PWM-POD ao inversor cinco níveis.....	27
Figura 2.16	Exemplo da técnica de modulação PWM-APOD ao inversor cinco níveis.....	28
Figura 2.17	Exemplo da técnica de modulação PWM-PS ao inversor cinco níveis.....	29
Figura 2.18	Diagrama do espaço de vetores para a modulação PWM-SVM ao inversor dois níveis.....	30
Figura 2.19	Exemplo da técnica de modulação PWM híbrida e comando dos interruptores empregada ao inversor apresentado na	

Figura 2.12.....	32
Figura 3.1 Inversor multinível híbrido proposto, baseado em conversores monofásicos dois níveis e módulo trifásico três níveis.	36
Figura 3.2 Primeira à quarta etapa de operação do inversor multinível híbrido proposto.....	39
Figura 3.3 Quinta à oitava etapa de operação do inversor multinível híbrido proposto.....	41
Figura 3.4 Nona à décima segunda etapa de operação do inversor multinível híbrido proposto.....	43
Figura 3.5 Tensões de linha, de fase e de modo comum da técnica de modulação híbrida empregada ao inversor multinível híbrido proposto, para o “Caso 2” com índice de modulação unitário.	49
Figura 3.6 Exemplo da técnica de modulação PWM híbrida e comando dos interruptores empregada ao inversor multinível híbrido proposto, para o “Caso 2”.....	50
Figura 3.7 Fluxo de potência através das fontes de alimentação do inversor para o “Caso 2”.....	51
Figura 3.8 Tensões de linha, de fase e de modo comum da técnica de modulação híbrida empregada ao inversor multinível híbrido proposto, para o “Caso 1” com índice de modulação unitário.	52
Figura 3.9 Exemplo da técnica de modulação PWM híbrida e comando dos interruptores empregada ao inversor multinível híbrido proposto, para o “Caso 1”.....	53
Figura 3.10 Fluxo de potência através das fontes de alimentação do inversor para o “Caso 1”.....	53
Figura 3.11 Gráfico da distorção harmônica total para modulação híbrida da tensão linha e de fase, em vermelho para o “Caso 1” e azul para o “Caso 2”.....	54
Figura 3.12 Diagrama do espaço vetorial para o inversor trifásico de dois níveis de tensão	56
Figura 3.13 Diagrama do espaço vetorial para o inversor trifásico 3L-NPC	57
Figura 3.14 Diagrama do espaço vetorial para o inversor multinível híbrido proposto	57
Figura 3.15 Diagrama de blocos do algoritmo da modulação SMV.	59
Figura 3.16 Diagrama do espaço vetorial do primeiro setor do inversor multinível híbrido e determinação dos vetores.....	61
Figura 3.17 Diagrama do espaço vetorial do primeiro setor do inver-	

sor multinível híbrido e número de estados de comutação redundantes.....	63
Figura 3.18 Sequência de comutações para modulação SVM proposta ao inversor multinível híbrido.....	64
Figura 3.19 Tensões de linha, de fase e de modo comum da técnica modulação SVM com sete segmentos aplicada ao inversor multinível híbrido proposto, para índice de modulação $Ma = 0,9$	66
Figura 3.20 Tensões de linha, de fase e de modo comum da técnica modulação SVM com cinco segmentos aplicada ao inversor multinível híbrido proposto, para índice de modulação $Ma = 0,9$.	67
Figura 3.21 Gráfico da distorção harmônica total da tensão de linha e de fase para modulação SVM, em vermelho para “5 Segmentos” e azul para “7 Segmentos”.....	68
Figura 3.22 Circuito retificador de entrada do módulo meia ponte.	69
Figura 3.23 Circuito retificador de entrada do módulo trifásico. ...	70
Figura 3.24 Tensão de fase e corrente de entrada do inversor multinível híbrido trifásico.....	72
Figura 3.25 Análise do espectro harmônico da corrente de entrada do inversor multinível híbrido.....	73
Figura 3.26 Tensão dos capacitores de barramento dos submódulos meia ponte.....	73
Figura 3.27 Tensão dos capacitores de barramento do módulo trifásico.	74
Figura 4.1 Sinal de referência e portadoras deslocadas em amplitudes para modulação híbrida.	79
Figura 4.2 Estrutura do submódulo meia ponte e do modelo equivalente empregado para análise do capacitor de submódulo.	100
Figura 4.3 Curvas que representam a queda de tensão em função da corrente nos interruptores dos módulos meia ponte e do módulo trifásico.....	108
Figura 4.4 Curvas que representam a queda de tensão em função da corrente nos diodos dos módulos meia ponte e do módulo trifásico.	110
Figura 4.5 Curvas de energia de comutação dos semicondutores fornecida pelo fabricante.....	113
Figura 4.6 Coeficientes da curva da energia de recuperação reversa dos diodos do módulo trifásico.....	117
Figura 4.7 Curva de energia para correção do resistor de gate. ...	119
Figura 5.1 Inversor trifásico implementado em laboratório.....	123

Figura 5.2 Tensão de fase do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$ (500 V/div).....	127
Figura 5.3 Tensão de linha do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$ (500 V/div).....	128
Figura 5.4 Corrente de carga i_A , i_B e i_C do inversor multinível híbrido com modulação híbrida, $Ma = 0,9$ (5 A/div).....	129
Figura 5.5 Corrente de carga i_A (centralizada) e as correntes através dos semicondutores $S_{1A} + D_{1A}$ (superior) e $S_{2A} + D_{2A}$ (inferior) do inversor multinível híbrido com modulação híbrida, $Ma = 0,9$ (5 A/div).	130
Figura 5.6 Gráfico do valor em percentual dos valores médio e eficaz, teóricos e práticos, da corrente nos semicondutores $S_{1A} + D_{1A}$ e $S_{2A} + D_{2A}$ em função do índice de modulação do inversor multinível híbrido com modulação híbrida.	130
Figura 5.7 Resultados teóricos e experimentais do fluxo de potência através das fontes de alimentação do inversor multinível para o “Caso 1”.....	131
Figura 5.8 Tensão de linha do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$ (1000 V/div).....	133
Figura 5.9 THD e WTHD da tensão de linha do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$	135
Figura 5.10 Tensão de linha do inversor híbrido com a técnica de modulação SVM com sete segmentos, $Ma = 0,9$ (1000 V/div)....	136
Figura 5.11 THD e WTHD da tensão de linha do inversor híbrido com a técnica de modulação SVM com sete segmentos, $Ma = 0,9$	137
Figura 5.12 Tensão de linha do inversor híbrido com a técnica de modulação SVM com cinco segmentos, $Ma = 0,9$ (1000 V/div). .	139
Figura 5.13 THD e WTHD da tensão de linha do inversor híbrido com a técnica de modulação SVM com cinco segmentos, $Ma = 0,9$	140

LISTA DE TABELAS

Tabela 2.1	Tensão de saída em uma fase em razão dos estados de comutação para 3L-NPC e 5L-NPC, onde $o = A, B, C$.	11
Tabela 2.2	Tensão de saída em uma fase em razão dos estados de comutação para 3L-FC e 5L-FC, onde $o = A, B, C$.	14
Tabela 2.3	Tensão de saída em uma fase em razão dos estados de comutação para 5L-CHB.	16
Tabela 2.4	Tensão de saída em uma fase em razão dos estados de comutação para o 5L - Cascaded Half-Bridge.	19
Tabela 3.1	Tensão de saída (v_o , onde $o = A, B, C$) em função dos estados de comutação e do nível das fontes de alimentação de cada módulo, para V_x e V_y .	45
Tabela 3.2	Parâmetros de simulação das formas de onda de tensão do inversor multinível híbrido para técnica de modulação híbrida, para o “Caso 2”.	48
Tabela 3.3	Parâmetros de simulação das formas de onda de tensão do inversor multinível híbrido para técnica de modulação híbrida, para o “Caso 1”.	51
Tabela 3.4	Componentes do vetor equivalente ao primeiro sextante	60
Tabela 3.5	Permutação das fases ABC para síntese do vetor original em cada sextante.	65
Tabela 3.6	Parâmetros de simulação das formas de onda de tensão do inversor multinível híbrido para técnica de modulação por vetores espaciais com sete e cinco segmentos.	66
Tabela 3.7	Parâmetros de simulação dos retificadores de entrada.	72
Tabela 3.8	Valores da corrente média e eficaz para os diodos retificadores e para os capacitores dos barramentos cc do inversor multinível híbrido.	74
Tabela 4.1	Constantes da queda de tensão e de oposição à passagem de corrente dos interruptores.	107
Tabela 4.2	Parâmetros de operação do inversor proposto para dimensionamento das perdas de condução.	107
Tabela 4.3	Perdas de condução nos interruptores do inversor multinível híbrido em função do índice de modulação.	109
Tabela 4.4	Constantes da queda de tensão e de oposição à passagem de corrente dos diodos.	109

Tabela 4.5	Perdas de condução nos diodos do inversor multinível híbrido em função do índice de modulação.	111
Tabela 4.6	Coeficientes da curva da energia de entrada e saída de condução dos interruptores do módulo meia ponte.	114
Tabela 4.7	Perdas de comutação nos interruptores do inversor multinível híbrido em função do índice de modulação.	114
Tabela 4.8	Valores fornecidos pelo fabricante dos módulos SKM 75BG063D para operação a 25° C.	116
Tabela 4.9	Coeficientes da curva da energia de recuperação reversa do diodo em função da corrente no diodo.	116
Tabela 4.10	Perdas de comutação nos diodos do inversor multinível híbrido em função do índice de modulação.	117
Tabela 4.11	Fator de correção K_{RG} para os semicondutores do inversor multinível híbrido.	120
Tabela 4.12	Fator de correção K_c para os semicondutores do inversor multinível híbrido.	120
Tabela 5.1	Componentes empregados para o protótipo do inversor híbrido multinível.	125
Tabela 5.2	Especificações de projeto para análise da estrutura de potência do inversor proposto.	126
Tabela 5.3	Especificações de projeto para análise das técnicas de modulações empregadas ao inversor multinível híbrido.	132
Tabela 5.4	Comparação entre as técnicas de modulação empregadas ao inversor multinível.	141

LISTA DE ABREVIATURAS E SIGLAS

IGBT	Insulated Gate Bipolar Transistor (Transistor Bipolar de Porta Isolada)	2
IGCT	Integrated Gate Commutated Thyristor (Tiristor Controlado de Porta Isolada)	5
NPC	Neutral Point Clamped (Conversor de Ponto Comum) ..	7
FC	Flying Capacitor (Capacitor Flutuante)	7
MMC	Modular Multilevel Converter (Conversor Modular Multiníveis)	7
CHB	Cascaded H-Bridge (Cascata de conversores de Ponte H)	15
CB-PWM	Carrier-Based Pulse Width Modulation (Modulação por Largura de Pulsos com Portadoras)	24
SVM	Space Vector Modulation (Modulação por Vetores Espaciais)	24
SHE	Selective Harmonic Elimination (Eliminação seletiva de Harmônicas)	24
PD	Phase Disposition (Disposta em Fase)	26
POD	Phase Opposition Disposition (Disposta em Oposição de Fase)	26
APOD	Alternative Phase Opposition Disposition (Disposta em Oposição Alternada de Fase)	26
PS	Phase Shifted (Deslocamento de Fase)	26
THD	Total Harmonic Distortion (Distorção Harmônica Total)	54
DSP	Digital Signal Processor (Processador Digital de Sinais)	55
<i>max</i>	Valor máximo.	105
<i>min</i>	Valor minimo.	105

LISTA DE SÍMBOLOS

n	Número de níveis sintetizados pelo conversor na tensão de fase.....	11
n_{cap}	Número de capacitores presentes na estrutura	12
n_{mod}	Número de módulos em uma fase do conversor.....	16
n_{sub}	Número de submódulos empregado pelo conversor	18
n_{port}	Número de portadoras.....	27
θ_{des}	Ângulo de descolamento entre as portadoras em graus.....	29
T_s	Período de comutação da técnica de modulação SVM.....	30
V_{ref}	Vetor referência para SVM	30
P	Estado de comutação do inversor de dois níveis	30
O	Estado de comutação do inversor de dois níveis	30
v_o	Tensão de fase na saída do inversor no sistema de coordenadas abc , onde $o = A, B, C$	46
Ma	Índice de modulação.....	47
v_{com}	Tensão de modo comum	48
V_{refA}	Sinal de referência da fase A	50
P_{ort}	Sinal triangular (portadora)	50
V_{refm}	Valor de pico do sinal de referência ($Ma = 1$).....	50
P_x	Potência ativa através do capacitor do submódulo meia ponte.....	50
P_y	Potência ativa através de um capacitor do módulo trifásico.....	50
T_s	Tempo de amostragem do vetor referência.....	55
V_α	Tensão de saída do inversor no eixo α	55
V_β	Tensão de saída do inversor no eixo β	55
$n_{t_{est}}$	Número de estados de comutação possíveis pelo inversor multinível trifásico.....	56
n_{est_f}	Número dos estados de possíveis comutação em uma fase do inversor multinível.....	56
V_g	Tensão de saída do inversor no eixo g	59
V_h	Tensão de saída do inversor no eixo h	59
$V_{ref,\alpha\beta}$	Vetor referência em um sistemas de coordenadas $\alpha\beta$	60
f_{sw}	Frequência de comutação dos semicondutores de potência..	65
T_s	Período de comutação	65
P_{mp}	Potência de fornecida por cada alimentação dos submódulos	

meia pontes a carga.	69
P_{carga} Potência total fornecida pelo inversor multinível proposto a carga.	69
α_{esp} Relação de espiras entre primário e secundário dos transformadores.	70
V_{pri} Tensão de fase no primário dos transformadores	70
FP_{mp} Fator de potência para os retificadores de seis pulsos dos módulos meia pontes.	70
$I_{int_{mp}}$ Corrente eficaz de fase na entrada dos módulos meia ponte.	70
$I_{d_{mp}}$ Corrente média nos diodos dos retificadores dos módulos meia pontes.	70
avg Valor médio da componente	70
rms Valor eficaz da componente.	70
P_{mt} Potência de fornecida pela alimentação do módulo trifásico a carga.	70
FP_{mt} Fator de potência para o retificador de doze pulsos do módulo trifásico.	71
$I_{int_{mt}}$ Corrente de fase da entrada da alimentação do retificadores de doze pulsos.	71
$I_{d_{mt}}$ Corrente média nos diodos do retificador de doze pulso do módulo trifásico.	71
I_p Corrente de pico da carga do inversor.	78
Φ Defasagem entre a corrente de carga e a tensão de referência.	78
I_{SjA} Corrente no semicondutor.	78
d_{SjA} Razão cíclica do semicondutor.	78
θ_m Ângulo da passagem do sinal de referência entre portadoras.	79
$i_{f_{dc}}$ Corrente fornecida pela fonte de alimentação do submódulo.	101
$i_{C2}(\varphi)$ Corrente instantânea pelo capacitor de submódulo.	101
$i_{inv}(\varphi)$ Corrente requerida pelo inversor de submódulo.	101
C_2 Valor do capacitor de submódulo.	102
v_{C2} Tensão sobre o capacitor de submódulo.	102
ω_o Frequência angular da tensão de saída do inversor.	102
f_o Frequência da tensão de saída do inversor.	102
I_{C2} Corrente no capacitor de submódulo.	103
f_r Frequência da rede de alimentação.	105
C_{mtjX} Capacitância de meio barramento cc do módulo trifásico. ...	105

T_{hold}	Tempo qual o capacitor alimenta diretamente a carga.	105
V_{cc}	Tensão do barramento cc.	105
P_{cond}	Perdas de condução em um semiconductor de potência.	106
V_{TO}	Queda de tensão no semiconductor.	106
r_T	Constante que caracteriza um aumento linear das perdas no semiconductor à passagem de corrente.	106
k_l	Coeficientes da equação de segunda ordem qual descreve a energia dissipada por um semiconductor devida a comutação $l = 1, 2, 3$	112
E	Energia dissipada por um semiconductor devida a sua comutação.	112
k_l	Coeficiente da equação polinomial das curvas de entrada e saída em condução de interruptores ou da recuperação reversa de diodos, onde $l = 0, 1, 2$	112
K_c	Fator de correção dos parâmetros das curvas de energia para os parâmetros de trabalho.	112
P_{com}	Perdas de comutação em um semiconductor de potência.	112
V_{cc}	Tensão de barramento cc.	115
I_{nom}	Corrente nominal do diodo	115
t_{rr}	Tempo de recuperação reversa do diodo	115
I_{rr}	Corrente de recuperação reversa do diodo.	115
K_{RG}	Fator de correção do resistor de gate.	118
V_{gra}	Tensão imposta sobre o semiconductor para obtenção da curva de energia.	118
K_v	Expoente de dependência da tensão para as perdas de comutação (entre 1,3 a 1,4 segundo fabricante).	118
TC_{esw}	Coeficiente da temperatura para as perdas de comutação (0,0031/K segundo fabricante).	118
T_{gra}	Temperatura de junção do semiconductor da curva qual foi linearizada.	118

SUMÁRIO

1	INTRODUÇÃO	1
2	CONVERSORES MULTINÍVEIS	7
2.1	Topologias	8
2.1.1	Conversor com Diodos de Grampeamento	8
2.1.2	Conversor com Capacitores de Grampeamento	11
2.1.3	Conversores em Cascata	15
2.1.3.1	Conversor em Cascata de Ponte Completa	15
2.1.3.2	Conversor em Cascata de Conversores Meia Ponte	17
2.1.4	Conversor Modular Multiníveis	17
2.1.5	Conversores Multiníveis Híbridos	19
2.2	Técnicas de Modulação	23
2.2.1	Modulação por Largura de Pulsos	24
2.2.1.1	Modulação por Largura de Pulso com Portadoras Dispostas em Fase	26
2.2.1.2	Modulação por Largura de Pulso com Portadoras Dispostas em Oposição de Fase	27
2.2.1.3	Modulação por Largura de Pulso com Portadoras Dispostas em Oposição Al- ternada de Fase	28
2.2.1.4	Modulação por Largura de Pulso com Portadoras com Deslocamento de Fase	28
2.2.1.5	Modulação por Largura de Pulso por Vetores Espaciais	29
2.2.1.6	Modulação por Largura de Pulso Híbrida	30
2.3	Conclusão	31
3	ANÁLISE DO INVERSOR MULTINÍVEL HÍBRIDO PROPOSTO	35
3.1	Análise dos Estados de Comutação	37
3.1.1	Primeira Etapa de Operação	37
3.1.2	Segunda Etapa de Operação	38
3.1.3	Terceira Etapa de Operação	38
3.1.4	Quarta Etapa de Operação	40
3.1.5	Quinta Etapa de Operação	40

3.1.6	Sexta Etapa de Operação	40
3.1.7	Sétima Etapa de Operação	40
3.1.8	Oitava Etapa de Operação	42
3.1.9	Nona Etapa de Operação	42
3.1.10	Décima Etapa de Operação	42
3.1.11	Décima Primeira Etapa de Operação	42
3.1.12	Décima Segunda Etapa de Operação	44
3.2	Análise da Tensão de Saída do Inversor	44
3.3	Técnicas de Modulação para o Inversor Multinível Híbrido	46
3.3.1	Modulação Híbrida para o Inversor Multinível Híbrido	47
3.3.2	Modulação por Vetores Espaciais para o Inversor Multinível Híbrido	55
3.3.2.1	Modulação por Vetores Espaciais - Primeiro Estágio	58
3.3.2.2	Modulação por Vetores Espaciais - Segundo Estágio	59
3.3.2.3	Modulação por Vetores Espaciais - Terceiro Estágio	60
3.3.2.4	Modulação por Vetores Espaciais - Quarto Estágio	62
3.3.2.5	Modulação por Vetores Espaciais - Quinto Estágio	65
3.4	Análise das Correntes e dos Retificadores de Entrada	67
3.4.1	Retificadores dos Módulos Meia Ponte	69
3.4.2	Retificador do Módulo Trifásico	70
3.4.3	Simulação dos Retificadores de Entrada	71
3.5	Conclusão	75

4 ANÁLISE DOS ESFORÇOS DE CORRENTE DO INVERSOR MULTINÍVEL HÍBRIDO PROPOSTO 77

4.1	Cálculo dos Valores Médio e Eficaz de Corrente nos Semicondutores	77
4.1.1	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{1A}	79
4.1.2	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{2A}	82
4.1.3	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{3A}	86
4.1.4	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{4A}	88

4.1.5	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{1A}	90
4.1.6	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{2A}	94
4.1.7	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{3A}	96
4.1.8	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{4A}	97
4.1.9	Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{g1A}	97
4.2	Determinação dos Capacitores de Barramento cc das Fontes de Alimentação dos Módulos Meia Ponte	100
4.3	Determinação dos Capacitores de Barramento cc da Fontes de Alimentação do Módulo Trifásico	104
4.4	Cálculo das Perdas de Condução do Inversor	106
4.4.1	Cálculo de Perda de Condução nos Interruptores	106
4.4.2	Cálculo de Perda de Condução nos Diodos	109
4.5	Cálculo da Perda de Comutação do Inversor	111
4.5.1	Cálculo de Perda de Comutação nos Interruptores	112
4.5.2	Cálculo de Perda de Comutação nos Diodos . . .	115
4.5.3	Fator de Correção das Curvas de Energia	118
4.6	Conclusão	120
5	RESULTADOS EXPERIMENTAIS DO INVERSOR HÍBRIDO PROPOSTO	123
5.1	Resultados Experimentais da Estrutura de Potência do Inversor Multinível Híbrido	126
5.2	Resultados Experimentais das Técnicas de Modulação Propostas ao Inversor Multinível Híbrido	131
5.3	Conclusão	141
6	CONCLUSÃO	143
	REFERÊNCIAS BIBLIOGRÁFICAS	147

1 INTRODUÇÃO

Novas tendências de consumo, produção, transmissão e distribuição da energia elétrica aqueceram e modificaram o mercado brasileiro. O aumento do consumo da energia elétrica deve-se principalmente a dois fatores: ao aumento do consumo de energia elétrica residencial devido ao maior poder aquisitivo do brasileiro e ao crescimento acelerado do país nos últimos anos, de 2008 a 2012, que está diretamente ligado ao consumo de energia elétrica industrial (ENERGIA, 2013).

Para atender esse novo mercado consumidor e ao futuro crescimento do país é preciso ampliar a matriz energética, as fontes secundárias de geração de energia elétrica e estimular o consumo consciente e de forma racional da energia elétrica no país. Com grande evidência no cenário mundial, as fontes de geração de energia elétrica solar e eólica ganham cada vez mais espaço e devem compor uma parcela da produção de energia elétrica do país, junto com as gerações hidroelétrica e termoeletrica. Porém, a conexão das novas fontes de energia elétrica, solar e eólica, à rede elétrica de distribuição e transmissão não são realizadas de forma direta. Essas fontes de energia necessitam de conversores de potência para se adequar aos níveis de tensão e frequência das redes elétricas de distribuição e transmissão.

Na transmissão e distribuição da energia elétrica procedimentos para determinar a qualidade do serviço prestado já são abordados pela Agência Nacional de Energia Elétrica (ANEEL, 2005). O Módulo 8 do Prodist estabelece procedimentos relativos à qualidade da energia elétrica. A abrangência do Módulo 8 do Prodist influencia diretamente em distribuidores, transmissores, produtores e consumidores da energia elétrica conectados ao sistema interligado nacional. Estabelecendo critérios sobre os aspectos considerados como qualidade da energia elétrica em regime permanente ou transitório, como: a tensão em regime permanente, componentes harmônicos, flutuações de tensão, entre outros. Para a manutenção desses critérios à rede de energia elétrica, há a possibilidade do uso da eletrônica de potência, como: o emprego de compensadores de reativos ativos, para manutenção dos níveis de tensão e para a correção dos desequilíbrios de cargas, e o emprego de filtros ativos para compensar harmônicos presentes na rede elétrica.

A eletrônica de potência vem ampliando a sua área de atuação

e tem influência direta nas áreas de energia renováveis, na conexão de sistemas de potências (transmissão e distribuição), na qualidade da energia elétrica e em acionamentos de máquinas elétricas, como apresentam Franquelo et al. (2008).

Em todas as áreas citadas a eletrônica de potência é cada vez mais solicitada para operar com níveis mais elevados de tensão e potência. Com todas essas circunstâncias, aumentaram-se as pesquisas e o desenvolvimento de novas tecnologias de semicondutores e de novas topologias de conversores. Segundo Franquelo et al. (2008) a corrida para o desenvolvimento de novos semicondutores que operem com maiores níveis de corrente e tensão elevou a capacidade desses dispositivos, principalmente dos IGBTs¹; um único dispositivo IGBT pode suportar tensões de até 6,5 kV e correntes aproximadas de 3,6 kA. Outra forma de elevar os níveis de tensões e de corrente suportadas sem aumentar corrente e tensão nos dispositivos são as estruturas multiníveis em tensão e corrente. Surge assim uma discussão entre estudiosos da academia e indústria à alternativa em utilizar a topologia clássica com novos semicondutores (alta tensão) ou empregar semicondutores já consolidados (média tensão) em estruturas multiníveis.

Os conversores multiníveis ganharam espaço e tornaram-se uma alternativa na solução de aplicações que processam grandes quantidades de energia. As vantagens dos conversores multiníveis quando comparados ao conversor tradicional de dois níveis são:

- Aumento da potência processada.
- Utilização de semicondutores de alta confiabilidade.
- Aumento da qualidade da forma de onda de saída, ou seja, menor distorção harmônica total.
- Menores derivadas de tensão sobre a carga dv/dt .
- Modularidade (dependendo da topologia adotada).

Seguindo essa linha de raciocínio conversores multiníveis tornaram-se atraentes ao meio industrial o qual já utiliza dessa tecnologia para o processamento da energia elétrica em várias áreas. Entre as principais áreas, estão: acionamento de motores elétricos, compensadores estáticos de energia e conexão de sistemas elétricos. Dentro dessa linha empresas no cenário mundial e nacional destacam-se, WEG, Hyundai, ABB, SIEMENS, EATON, entre outras.

¹Insulated Gate Bipolar Transistor

Uma das áreas que a eletrônica de potência atua com forte influência é na área da qualidade de energia. Uma série de equipamentos são projetados e desenvolvidos para atender essa necessidade, como o SVC e o STATCOM. O grupo ABB, conforme apresentado em John, Oskoui e Petersson (2004) emprega a topologia NPC no desenvolvimento de equipamentos para compensação dos reativos presentes na rede elétrica (STATCOM). A estrutura empregada é o NPC três níveis e utilizando semicondutores em série. Para o caso apresentado em John, Oskoui e Petersson (2004) são utilizados trinta e dois IGBTs em série e a estrutura suporta tensões de operação de até 32 kV.

Avançando nas áreas de contribuição da eletrônica de potência, a conexão de sistemas de energia renováveis à rede elétrica só foi economicamente viável com a introdução da eletrônica de potência às instalações. Para o caso da geração eólica, como apresentado em Blaabjerg, Liserre e Ma (2012) ainda predomina-se o uso do conversor de dois níveis. As características de alta eficiência e robustez são grande atrativos dessa topologia. Porém, o maior porte das novas turbinas eólicas e o aumento da potência processada por cada turbina favorece a mudança dos conversores dois níveis para os conversores multiníveis. Entre os conversores multiníveis mais empregados encontra-se atualmente o NPC². Como apresenta Blaabjerg, Liserre e Ma (2012) outras topologias são estudadas para essa aplicação, entre elas estão: o conversor de ponte completa, o conversor NPC em ponte completa (cinco níveis) e o conversor em cascata de ponte completa (CHB)³.

Na conexão de sistemas de geração de energia fotovoltaica a rede de distribuição elétrica é necessária a utilização da eletrônica de potência. Esta conexão é realizada através de conversores que sintetizam uma fonte de energia elétrica contínua para uma fonte de energia elétrica alternada. Conforme apresentado em Yuan e Zhang (2006) entre as principais topologias utilizadas para a conexão de sistemas de geração fotovoltaicas à rede, o conversor multinível NPC tem se destacado. Uma questão favorável à estrutura NPC em relação aos demais conversores é o fato da diminuição significativa das correntes de fuga, para o caso de conversores não isolados. Em Zhang et al. (2013) derivações de estruturas multiníveis NPC são apresentadas com o objetivo de diminuir ainda mais esses efeitos.

Outro ramo consolidado da eletrônica de potência na indústria é no acionamento de motores elétricos empregando o inversor de dois níveis e os inversores multiníveis. A utilização de inversores para o aci-

²Apresentado na unidade 2.1.1

³Apresentado na unidade 2.1.3.1

onamento e controle de motores elétricos tornaram-se um diferencial e possuem impacto direto na eficiência dos processos industriais. Na aplicação em motores elétricos de média tensão os inversores multiníveis tornaram-se a principal alternativa devido às suas características, aumentando a vida útil dos motores e a eficiência energética do sistema, minimizando assim os custos (ABU-RUB et al., 2010).

A indústria nacional WEG é a fabricante do inversor modelo MVW01 desenvolvido para motores de média tensão apresentado em WEG (2009). Este inversor utiliza-se de semicondutores com tensão de bloqueio de 6,5 kV em uma estrutura NPC de três níveis ou a estrutura NPC de três níveis em ponte completa, que proporcionam até cinco níveis de *tensão de fase*⁴. O inversor pode acionar motores de 2,3 kV, 3,3 kV, 4,16 kV e de potências de até 4500 cv. O inversor possui todo o comando em fibra óptica e o rendimento é de 98%. Ainda, pode-se optar pela entrada com retificadores de doze ou dezoito pulsos para o barramento cc.

A indústria coreana Hyundai possuiu a série de inversores N5000 HYUNDAI (2009), que operam com motores de até 6,6 kV. A topologia empregada é o conversor em cascata de ponte completa. A quantidade de submódulos de cada inversor é conforme as especificações de trabalho, podendo atingir até treze níveis na tensão de fase. A entrada do inversor é constituída por retificadores passivos de dezoito ou trinta e seis pulsos, garantindo que o inversor tenha uma distorção harmônica menor de 5% na corrente de entrada.

O grupo ABB é uma empresa multinacional e possui sua sede localizada na cidade de Zurique, Suíça. É uma das empresas com grande destaque internacional na área de eletrônica de potência. Com grande importância no setor, na área de acionamentos para motores em média tensão e possui uma linha grande de produtos, entre eles estão os portfólios ACS 1000, o ACS 2000, o ACS 5000 (refrigerado a ar e à água) e ACS 6000 apresentados em ABB (2009a, 2009b, 2009c, 2009d). O inversor ACS 1000 emprega em sua estrutura o conversor NPC de três níveis com semicondutores do tipo IGCT⁵. O circuito de entrada pode ser de doze ou vinte e quatro pulsos. O ACS 2000 já utiliza semicondutores do tipo IGBT a uma unidade inversora de cinco níveis de tensão de fase. A entrada do inversor é formada por um retificador de vinte e quatro pulsos bidirecional em potência e pode alimentar motores de até 6,6 kV. A linha ACS 5000 pode ser refrigerada a ar e

⁴Tensão de fase: tensão entre uma das fases do inversor e o ponto comum do barramento cc.

⁵Integrated Gate Commutated Thyristor

água e a tecnologia de semicondutores empregada é a IGCT. A topologia é modular com alimentações independentes (isoladas). A estrutura possui retificador de entrada de trinta e seis pulsos e alimenta motores de 6,9 kV, com potências até 36 MW. A linha ACS 6000 é projetada para potência de 3 a 11 MW, porém pode ser associada em paralelo, processando até 28 MW potência. A alimentação do conversor é dada por retificadores de doze pulsos ou por uma configuração *back to back* (regenerativa). A estrutura de potência utilizada é o NPC três níveis composto por IGCTs. A eficiência desse conversor é de 98,5%, com a entrada regenerativa essa eficiência reduz, porém é maior que 97,7%.

Outra grande fabricante de drives é a Siemens, que possui uma linha de seis inversores de média tensão, SINAMICS GM150, SINAMICS SM150, SINAMICS SM120 CM, SINAMICS PERFECT HARMONY GH180, SINAMICS GL150 e SINAMICS SL150 conforme SIEMENS (2008, 2009, 2013, 2010a, 2010b). Os drives produzidos pela Siemens podem operar com tensões de 2,3 kV a 11 kV, a potências de 150 kW a 85 MW. O maior inversor da linha é o SINAMICS GL150, este pode operar numa potência de até 85 MW, possui entrada regenerativa e é resfriado a ar ou à água. A eficiência do conversor é de 99% e a tecnologia de semicondutores utilizadas é a IGCT.

Seguindo essas tendências, o mercado de energia elétrica brasileiro será mais competitivo e rigoroso nos próximos anos. As penalizações estipuladas para quem não seguir as normativas do PRODIST e a alta taxa da tarifa de energia no horário de ponta, devem obrigar fornecedores, consumidores e distribuidores de energia elétrica ligados à rede elétrica nacional a adequarem-se a esse novo sistema. Fontes renováveis de energia, compensadores de reativos, filtros ativos e um melhor aproveitamento da energia elétrica devem estimular o mercado e, principalmente, o desenvolvimento de novas tecnologias e soluções envolvendo a eletrônica de potência.

Este trabalho contribui com uma nova topologia de inversor multinível e técnicas de modulação para a aplicação em média tensão. A topologia de inversor multinível em tensão proposta pode ser aplicada às áreas de energia renováveis, filtros ativos e compensadores de reativos, e na principal aplicação dessa topologia no ponto de vista do escritor para acionamento de máquinas elétricas.

O trabalho é dividido em seis partes. Na primeira parte, a introdução, é apresentado o estímulo e a justificativa desse trabalho. Na segunda parte são destacadas as principais topologias de conversores multiníveis em tensão e as técnicas de modulação aplicadas a essas estruturas. No terceiro capítulo do trabalho é realizada a análise da

topologia e das técnicas de modulação propostas nesse trabalho. Na quarta parte são apresentados os esforços de corrente sobre os semicondutores e dispositivos de potência do inversor. No quinto capítulo são apresentados os resultados experimentais obtidos com a estrutura de potência proposta. E, na última parte, as considerações finais sobre o trabalho e propostas futuras.

2 CONVERSORES MULTINÍVEIS

Com a crescente demanda da indústria por conversores que operem em média e alta potência, os conversores multiníveis em tensão e corrente tornaram-se as principais escolhas pelo meio acadêmico e industrial, sendo amplamente estudados e referenciados em vários artigos (FRANQUELO; LEON; DOMINGUEZ, 2010); (LAI; PENG, 1996); (RODRIGUEZ; LAI; PENG, 2002). As aplicações, geralmente em média tensão, e estudos seguem tendências como o aumento da produção de energias renováveis, qualidade da energia elétrica em redes de distribuição e transmissão, e no controle e aumento da eficiência de motores, como apresentam Wu (2006) e Suh et al. (1998).

Os conversores multiníveis em tensão, foco de estudo deste trabalho, podem sintetizar a sua saída mais de dois níveis de tensão. Os vários níveis de tensão de saída são sintetizados através da comutação dos interruptores de potência, adicionando ou retirando as fontes contínuas de tensão (capacitores) à saída do circuito.

Na Figura 2.1 são apresentados, de forma genérica, uma fase do conversor a dois níveis de tensão de saída e uma fase do conversor com vários níveis de tensão de saída (conversor multinível).

As principais vantagens associadas aos conversores multiníveis quando comparados ao conversor a dois níveis podem-se citar: a redução da distorção harmônica da tensão de saída do conversor, menores derivadas de tensão dv/dt à carga, distribuição dos esforços sobre os componentes de potência, redução da tensão de modo comum e a possibilidade de utilizar semicondutores que operam com menores tensões de bloqueio e menores correntes.

Entre as mais difundidas e importantes topologias multiníveis encontradas na literatura estão, o conversor com diodos de grampeamento (NPC)¹, o conversor com capacitores de grampeamento (FC)², o conversor modular multinível (MMC)³, os conversores em cascata e os conversores em cascata híbridos. Nesta unidade é apresentada uma

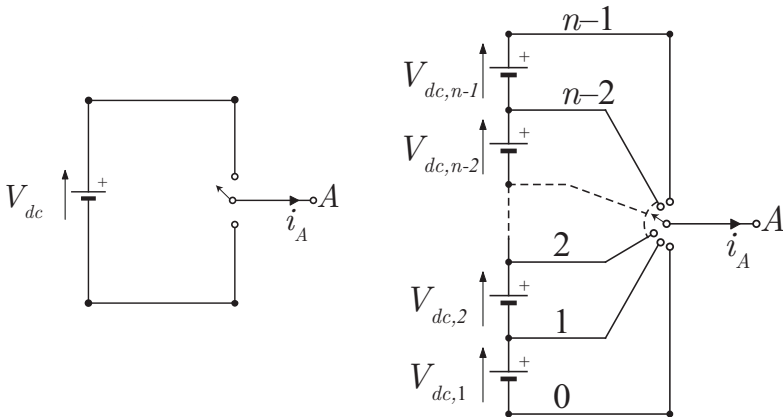
¹Neutral Point Clamped

²Flying Capacitor

³Modular Multilevel Converter

Figura 2.1 – Exemplo genérico de conversores de tensão.

- (a) Exemplo genérico de um conversor a dois níveis. (b) Exemplo genérico de um conversor multinível.



breve abordagem sobre as principais topologias multiníveis encontradas na literatura, como as principais técnicas de modulação utilizadas.

2.1 TOPOLOGIAS

2.1.1 Conversor com Diodos de Grampeamento

O conversor com diodos de grampeamento foi introduzido na década de setenta, inicialmente por Baker (1975) e aprofundado por Nabae, Takahashi e Akagi (1981). A principal característica do conversor NPC, quando comparado ao conversor a dois níveis, é a adição de um par de interruptores e de dois diodos de grampeamento, sendo possível sintetizar até três níveis de tensão de saída.

A estrutura do inversor a dois níveis é apresentada na Figura 2.2. Basicamente o inversor a dois níveis é constituído por três pares de interruptores com diodos em antiparalelo, que atuam de forma complementar e sintetizam os dois níveis de tensão do barramento dc em cada fase do inversor.

A estrutura trifásica do conversor NPC a três níveis é ilustrada na Figura 2.3. Uma fase do conversor NPC é composta por quatro

Figura 2.2 – Conversor trifásico a dois níveis.

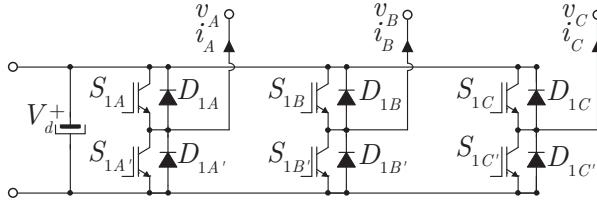
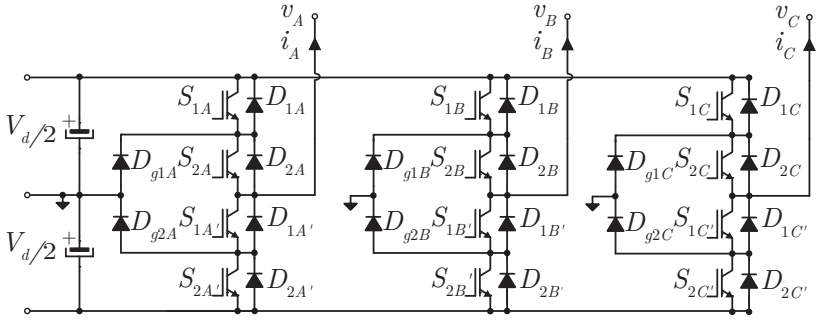


Figura 2.3 – Conversor trifásico com diodos de grampeamento - 3L-NPC.



interruptores e por seis diodos de potência.

A estrutura do conversor NPC pode ser ampliada para gerar maior número de níveis de tensão de saída com a adição de interruptores e diodos de potência, como proposto por Baker (1975). Na Figura 2.4 é apresentada a estrutura com cinco níveis de tensão de saída, composta por dois pares de interruptores e por quatorze diodos a mais por fase, quando comparado com a estrutura a três níveis do conversor NPC.

Os níveis de tensão de saída do conversor NPC são sintetizados conforme o acionamento dos interruptores, que atuam em pares e de forma complementar, proporcionando diferentes formas de grampeamento os capacitores do barramento cc. Na Tabela 2.1 são apresentados os níveis de tensão da saída do conversor e comando dos interruptores para conversor NPC de três níveis (3L-NPC) e cinco níveis (5L-NPC) de tensão de fase de saída.

Figura 2.4 – Conversor trifásico com diodos de grameamento - 5L-NPC.

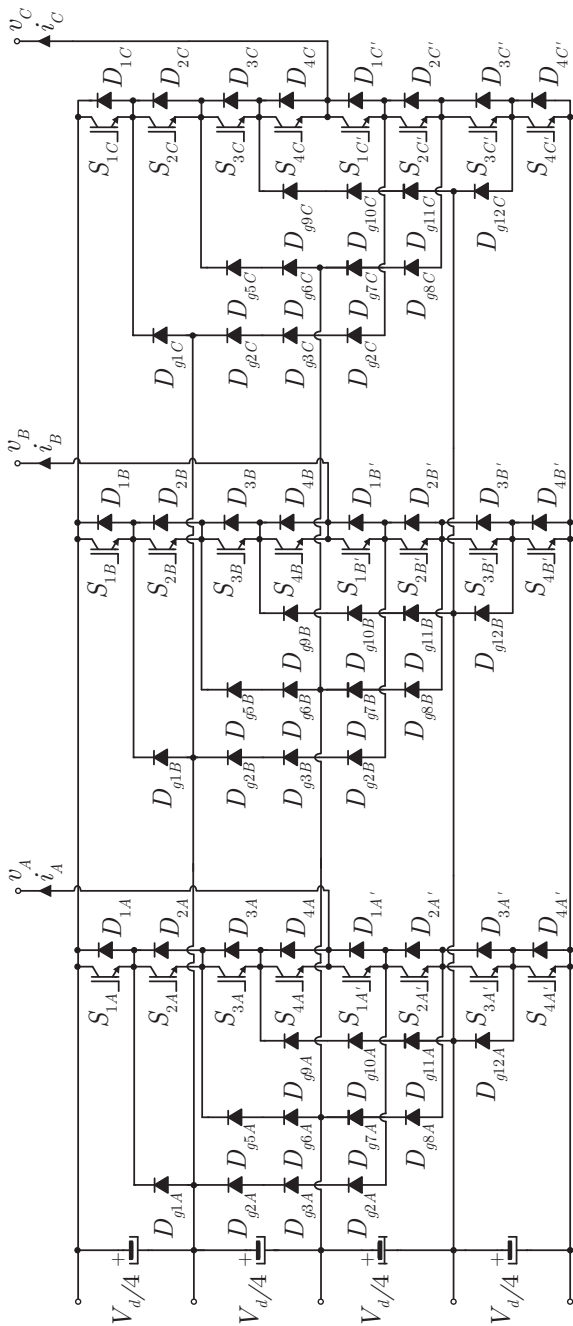


Tabela 2.1 – Tensão de saída em uma fase em razão dos estados de comutação para 3L-NPC e 5L-NPC, onde $o = A, B, C$.

Tensão de Saída (v_o)	3L-NPC		5L-NPC			
	S_{1o}	S_{2o}	S_{1o}	S_{2o}	S_{3o}	S_{4o}
$V_d/2$	1	1	1	1	1	1
$V_d/4$	–	–	0	1	1	1
0	0	1	0	0	1	1
$-V_d/4$	–	–	0	0	0	1
$-V_d/2$	0	0	0	0	0	0

As vantagens associadas à estrutura 3L-NPC quando comparado à estrutura do inversor de tensão de dois níveis são, na redução pela metade da tensão de bloqueio sobre os interruptores, na redução do conteúdo harmônico da tensão de saída quando ambos os conversores são submetidos a mesma técnica de modulação e menores derivadas de tensão dv/dt sobre a carga (NABAE; TAKAHASHI; AKAGI, 1981).

Entretanto, perdas desiguais sobre os componentes de potência, o desequilíbrio da tensão sobre os bancos de capacitores e o aumento da tensão de bloqueio sobre os diodos de grampeamento com o aumento do número de níveis de tensão da estrutura (implicando no maior número de diodos de grampeamento a serem utilizados), são algumas das desvantagens encontradas no conversor NPC (HOCHGRAF et al., 1994; KOURO et al., 2010).

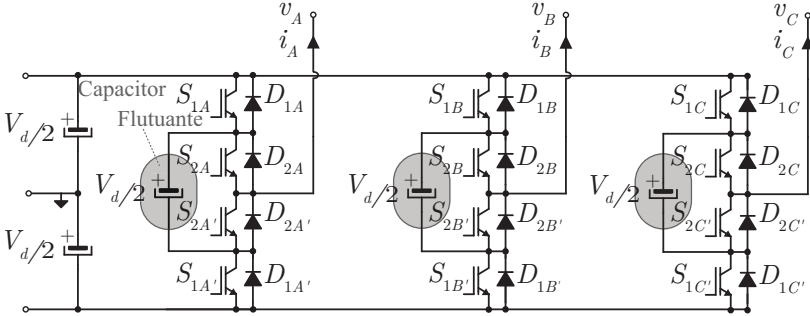
Porém, devido ao sucesso na comercialização e os vários estudos associados ao conversor 3L-NPC as desvantagens são bem superadas e sua estrutura é consolidada, como as técnicas de modulação a ele empregadas (KOURO et al., 2010).

2.1.2 Conversor com Capacitores de Grampeamento

O conversor com capacitores de grampeamento ou também conhecido como conversor com capacitores flutuantes (FC), recebe esse nome por apresentar em sua estrutura os denominados “capacitores flutuantes”, como mostra a Figura 2.5. Os capacitores flutuantes são inseridos ou retirados em série com a saída conforme o comando dos interruptores e auxiliando a geração dos n níveis de tensão de saída.

Construtivamente, como o conversor NPC, o conversor FC pode apresentar n níveis de tensão de saída, e o aumento do número de níveis

Figura 2.5 – Conversor trifásico com capacitores de grampeamento - 3L-FC.



implica o aumento do número de interruptores e de capacitores. Os interruptores são adicionados à estrutura monofásica de forma linear, ou seja, um par extra de interruptores por fase a cada nível de tensão de fase a mais sintetizado pelo conversor. Já os capacitores não aumentam de forma linear e obedecem à equação (2.1).

$$n_{cap} = \frac{3 \cdot (n - 1) \cdot (n - 2)}{2} + 2 \quad (2.1)$$

Onde, n é o número de níveis sintetizados pelo conversor na tensão de fase e n_{cap} é o número de capacitores empregados na estrutura trifásica do conversor FC.

A Figura 2.6 apresenta o conversor FC com cinco níveis de tensão. Destaca-se o aumento no número de capacitores para compor a estrutura de potência do conversor 3L-FC quando comparado a estrutura conversor 3L-NPC.

O conversor FC tem por característica um grande número de estados de comutação, muitos deles redundantes, ou seja, estados de comutação que permitem o conversor sintetizar o mesmo nível de tensão de saída. A tabela 2.2 apresenta todos os estados de comutação sintetizados por uma fase dos conversores 3L-FC e 5L-FC.

O grande número de estados de comutação facilita a manutenção do equilíbrio da tensão sobre os capacitores de barramento e dos capacitores flutuantes (LAI; PENG, 1996).

Figura 2.6 – Conversor trifásico com capacitores de grameamento - 5L-FC.

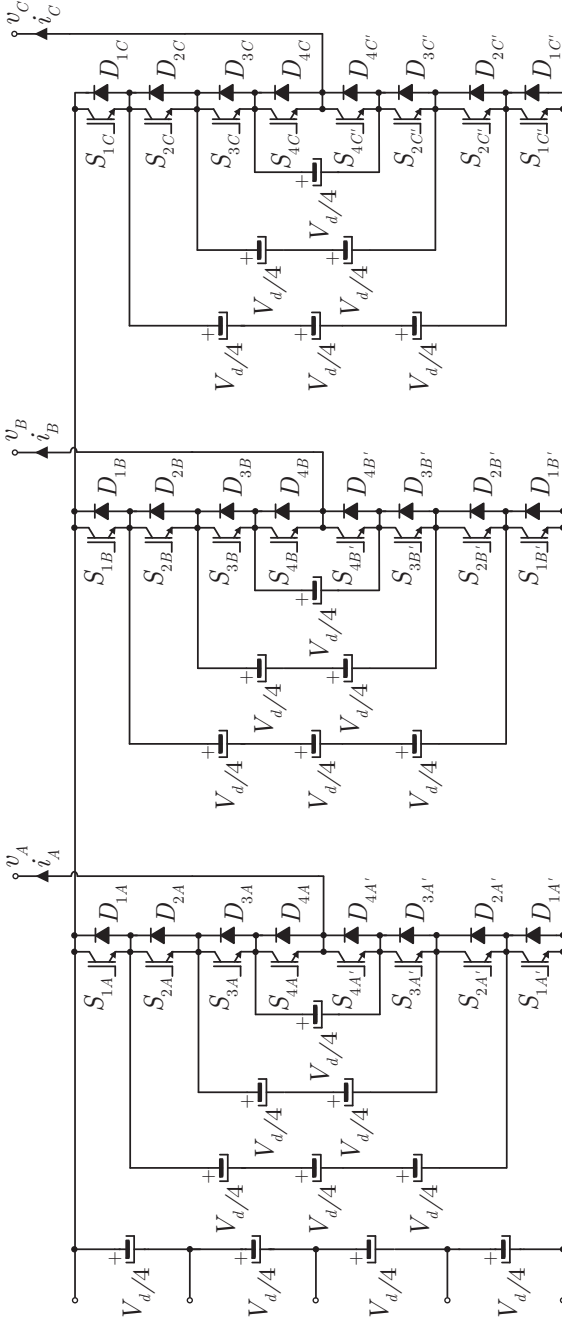


Tabela 2.2 – Tensão de saída em uma fase em razão dos estados de comutação para 3L-FC e 5L-FC, onde $o = A, B, C$.

Tensão de Saída (v_o)	3L-FC		5L-FC			
	S_{1o}	S_{2o}	S_{1o}	S_{2o}	S_{3o}	S_{4o}
$V_d/2$	1	1	1	1	1	1
$V_d/4$	–	–	0	1	1	1
$V_d/4$	–	–	1	0	1	1
$V_d/4$	–	–	1	1	0	1
$V_d/4$	–	–	1	1	1	0
0	–	–	0	0	1	1
0	–	–	0	1	0	1
0	0	1	0	1	1	0
0	1	0	1	0	0	1
0	–	–	1	0	1	0
0	–	–	1	1	0	0
$-V_d/4$	–	–	0	0	0	1
$-V_d/4$	–	–	0	0	1	0
$-V_d/4$	–	–	0	1	0	0
$-V_d/4$	–	–	1	0	0	0
$-V_d/2$	0	0	0	0	0	0

Porém, o conversor FC não teve a preferência da indústria em razão de sua maior complexabilidade comparado ao NPC. Como os principais fatores, estão a pré-carga dos bancos de capacitores e o “star-up” do conversor. Além disso, a técnica de modulação escolhida e frequência de comutação do conversor interferem diretamente nos tamanhos dos capacitores empregados, assim como o aumento significativo no número de capacitores quando o conversor sintetiza vários níveis de tensão de saída da estrutura (mais de cinco níveis de tensão). Esses aspectos tornam o projeto do conversor FC caro e volumoso.

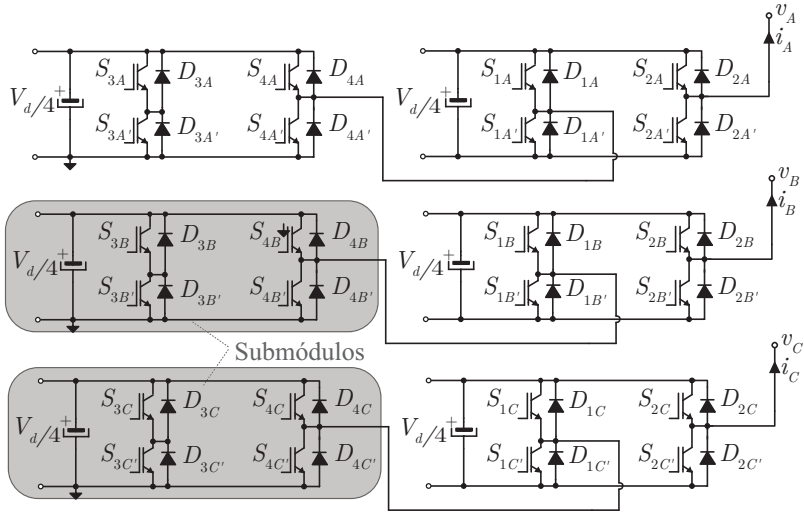
Outra grande dificuldade dessa topologia está ligada à transferência de potência ativa pelo conversor. Em aplicações nas quais a transferência de potência ativa é elevada como no caso de acionamento de motores elétricos, o conversor FC apresenta grande oscilação da tensão sobre os capacitores, a qual será refletida à tensão de saída do inversor, interferindo diretamente na qualidade da forma de onda, como é destacado por Hochgraf et al. (1994) e Kouro et al. (2010).

2.1.3 Conversores em Cascata

2.1.3.1 Conversor em Cascata de Ponte Completa

A Figura 2.7 apresenta a estrutura de um conversor em cascata de ponte completa trifásico com cinco níveis de tensão de fase.

Figura 2.7 – Conversor em cascata de ponte completa - 5L-CHB.



Cada fase do CHB⁴ basicamente consiste em dois módulos de conversores de ponte completa associados em série. Cada módulo é constituído por uma fonte de alimentação isolada e por quatro interruptores de potência. Quando conectados em série os dois conversores de ponte completa permitem inserir ou retirar as fontes de alimentação do circuito conforme a sequência de comutação adotada, sintetizando os cinco níveis de tensão de fase na saída do conversor.

Uma característica interessante do conversor de ponte completa é que a tensão sobre os interruptores é limitada pela tensão de alimentação de cada módulo. Assim, evita-se de utilizar vários interruptores em série, minimizando problemas de sobretensão nos interruptores (KOURO et al., 2010).

⁴Cascade H-Bridge

O conversor em cascata de ponte completa pode ser ampliado com o aumento do número de módulos. Cada módulo inserido por fase implica sintetizar mais de dois níveis de tensão de fase do conversor em cascata. Assim, o número de níveis de tensão de fase sintetizado pelo conversor em cascata é dado pela equação (2.2).

$$n = (2 \cdot n_{mod}) + 1 \quad (2.2)$$

Onde, n é o número de níveis da tensão de fase e n_{mod} é o número módulos de uma fase do conversor em cascata.

Outra característica importante do conversor em cascata de ponte completa é a possível aplicação das principais técnicas de modulação conhecidas (que serão abordadas na unidade 2.2), diferente das topologias anteriores que possuem limitações quanto à modulação utilizada.

Na Tabela 2.3 são apresentados os níveis de tensão de fase e o comando dos interruptores para o conversor (5L-CHB).

Tabela 2.3 – Tensão de saída em uma fase em razão dos estados de comutação para 5L-CHB.

Tensão de Saída (v_o)	5L-CHB			
	S_{1o}	S_{2o}	S_{3o}	S_{4o}
0	1	1	1	1
$V_d/4$	0	1	1	1
$-V_d/4$	1	0	1	1
$V_d/4$	1	1	0	1
$-V_d/4$	1	1	1	0
0	0	0	1	1
$V_d/2$	0	1	0	1
0	0	1	1	0
0	1	0	0	1
$-V_d/2$	1	0	1	0
0	1	1	0	0
$V_d/4$	0	0	0	1
$-V_d/4$	0	0	1	0
$V_d/4$	0	1	0	0
$-V_d/4$	1	0	0	0
0	0	0	0	0

2.1.3.2 Conversor em Cascata de Conversores Meia Ponte

Proposta por Waltrich e Barbi (2009), a estrutura do conversor em cascata de conversores meia ponte é baseada no arranjo de módulos de conversores meia ponte em cascata. Cada módulo é composto por dois conversores meia ponte, que conectados de forma a se opor às fontes de alimentação, sintetizando até três níveis de tensão na saída do conversor.

Para aumentar os níveis de tensão da estrutura são adicionados novos módulos à estrutura em cascata. Esta topologia é comparável ao conversor CHB, onde cada par de submódulos desempenha um papel semelhante a de um módulo da estrutura de ponte completa. Essa topologia tem por característica utilizar o mesmo número de interruptores que o conversor CHB, porém o número de fontes isoladas passa a ser o dobro para sintetizar os mesmos níveis de tensão de saída.

A Figura 2.8 mostra o conversor em cascata de conversores meia ponte (Cascaded Half-Bridge)⁵ proposto por Waltrich e Barbi (2009). A Tabela 2.4 apresenta a tensão de saída e os estados de comutação para uma fase conversor.

2.1.4 Conversor Modular Multiníveis

O Conversor Modular Multinível (MMC) foi desenvolvido por Lesnicar e Marquardt (2003) e apresentado com uma alternativa para a conexão de sistemas de geração de energia eólica a sistemas de transmissão de energia elétrica. Devido à sua estrutura modular, o MMC é adequado a aplicações em alta tensão e alta potência. Sua estrutura é dada pela conexão série de submódulos, sintetizando n níveis de tensão de saída, onde cada submódulo pode ser considerado como uma fonte controlada de tensão.

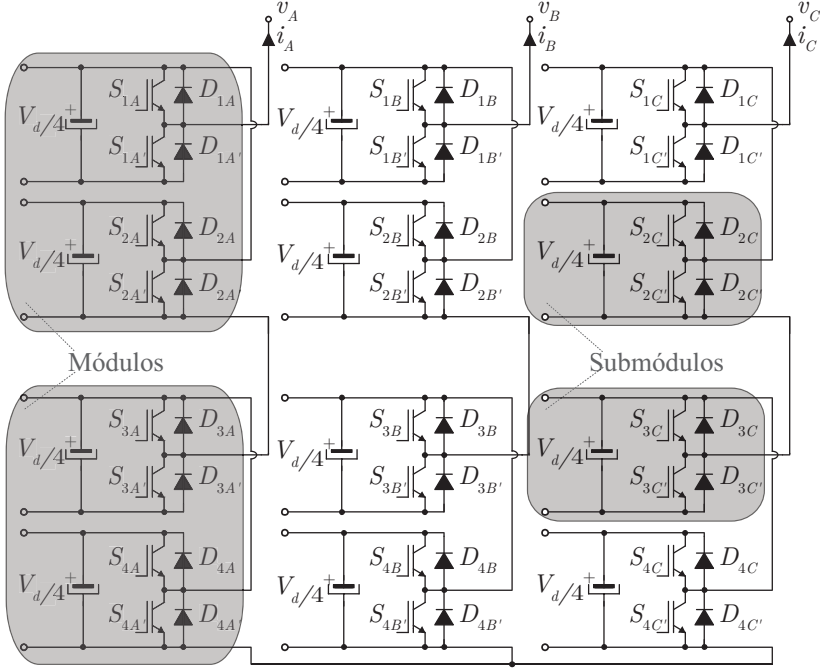
O submódulo é composto por conversores meia ponte ou por conversores de ponte completa conectados ao capacitor de submódulo, sem a necessidade da conexão de fontes de alimentação aos submódulos. Assim, o número máximo de níveis de tensão de saída sintetizados pelo conversor em função do número de submódulos é obtido por meio da equação (2.3).

$$n = 2 \cdot (n_{sub} - 1) \quad (2.3)$$

⁵Cascata de conversores meia ponte

Onde, n é o número de níveis da tensão de fase do conversor e n_{sub} é o número submódulos meia ponte em uma fase do conversor.

Figura 2.8 – Conversor em cascata de meia ponte - 5L - Cascaded Half-Bridge.



A Figura 2.9 apresenta a configuração de dupla estrela (Double Star-Configuration) constituída por submódulos meia ponte. Destaca-se que esta é uma das possíveis estruturas trifásicas do conversor MMC, como descrito por Hagiwara e Akagi (2009).

Entre os principais pontos para desenvolvimento e estudo dessa topologia pode-se citar que: o MMC permite expansão e operação da estrutura para n níveis de tensão, permitindo a aplicação nos mais diversos cenários; redundância nos vetores de tensão de saída do conversor, importante para o equilíbrio da tensão dos capacitores de submódulo; construção modular, implica redução do custo de manufatura e fácil manutenção.

Porém, é a estrutura MMC complexa com várias malhas de con-

trole e necessita da pré-carga dos capacitores de submódulo em seu “start-up”.

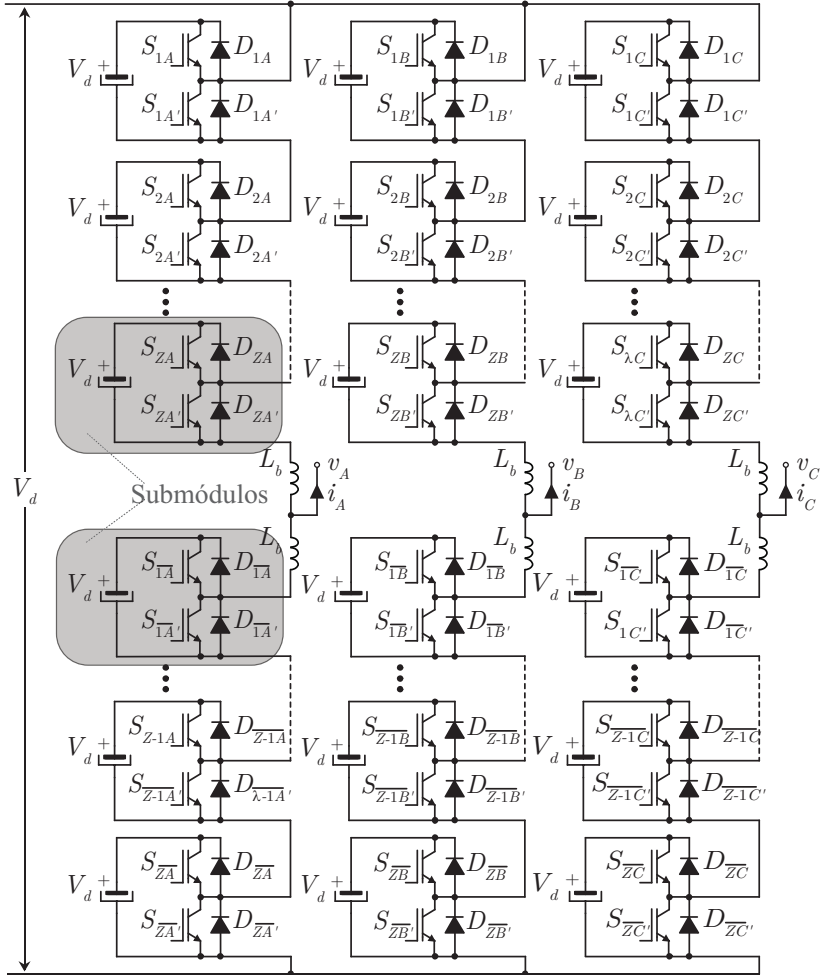
Tabela 2.4 – Tensão de saída em uma fase em razão dos estados de comutação para o 5L - Cascaded Half-Bridge.

Tensão de Saída (v_o)	5L - Cascaded Half-Bridge			
	S_{1o}	S_{2o}	S_{3o}	S_{4o}
$V_d/2$	1	1	1	1
$V_d/4$	0	1	1	1
$V_d/4$	1	0	1	1
$V_d/4$	1	1	0	1
$V_d/4$	1	1	1	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
$-V_d/4$	0	0	0	1
$-V_d/4$	0	0	1	0
$-V_d/4$	0	1	0	0
$-V_d/4$	1	0	0	0
$-V_d/2$	0	0	0	0

2.1.5 Conversores Multiníveis Híbridos

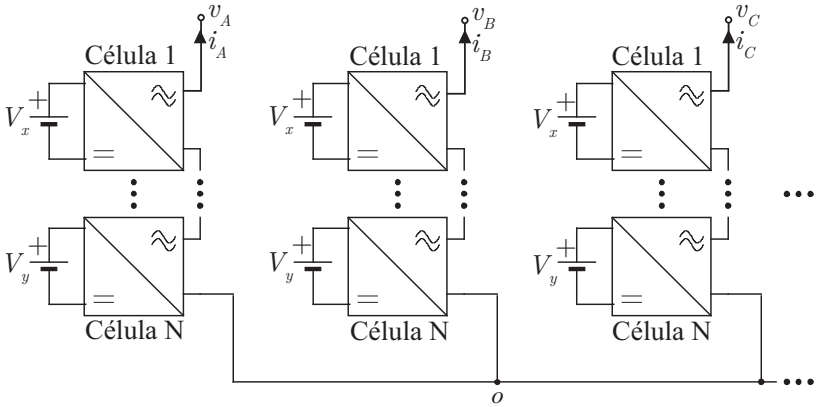
Outra classe de conversores multiníveis atualmente explorada pelo meio acadêmico são os conversores multiníveis híbridos, como os abordados por Batschauer, Mussa e Heldwein (2012); Astudillo et al. (2008); Corzine e Familant (2002) e Xu e Zou (2007). Em geral, conversores multiníveis híbridos são compostos pela associação em cascata de duas ou mais diferentes topologias para sintetizar os n níveis de tensão na saída do conversor. Porém, a classificação de conversores multiníveis híbridos, segundo Mariethoz e Rufer (2004), é também estendida a estruturas em cascata com diferente tecnologia de semicondutores em cada módulo, com diferentes tensões de alimentação aplicadas a cada módulo e a módulos idênticos em cascata com diferentes frequências

Figura 2.9 – Conversor modular multinível trifásico - nL -MMC.



de operação ou com diferentes técnicas de modulações. A Figura 2.10 apresenta o conversor multinível híbrido de forma genérica, composto por células monofásicas.

Figura 2.10 – Exemplo genérico de conversor multinível híbrido com diferentes células monofásicas.



Os conversores multiníveis híbridos que possuem em sua estrutura módulos com a mesma topologia ou diferentes topologias, porém diferentes tensões de alimentação de cada módulo são conhecidos por conversores em cascata assimétricos. Nos demais casos como conversores multiníveis híbridos.

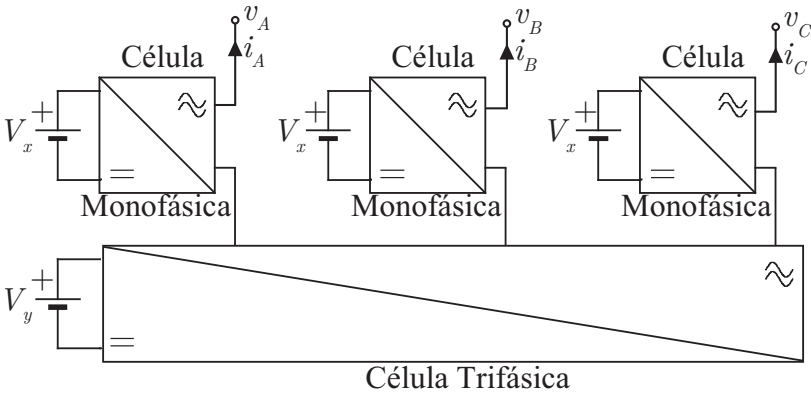
Os benefícios da associação de diferentes conversores vão de acordo com cada topologia híbrida. Como exemplo, no caso de diferentes tensões de alimentação dos módulos do conversor, é possível sintetizar um número maior de níveis de tensões de saída com um menor número de fontes isoladas.

Por exemplo, um conversor em cascata simétrico com o aumento de fontes isoladas e módulos aumenta as tensões de saída do conversor de forma linear, o conversor em cascata assimétrico aumenta as tensões de saída de forma exponencial. Porém, os benefícios devem ser pesados, já que o conversor pode apresentar uma menor eficiência. Alguns níveis de tensão de saída são sintetizados somente pela contribuição das fontes de tensão de cada módulo em oposição de sinais, como destacado em Mariethoz e Rufer (2004).

Outra solução procurando reduzir o elevado número de fontes isoladas necessárias em conversores multiníveis em cascata é proposta

em Mariethoz e Rufer (2004). Neste caso, a associação de estruturas trifásicas com estruturas monofásicas. Essa topologia consiste em utilizar um módulo trifásico dois níveis e em cada braço são conectados em série módulos de conversores de ponte completa monofásicos. De forma genérica, a Figura 2.11 apresenta a conexão entre os módulos. A contribuição dessa associação de estruturas permite uma alta eficiência, como uma melhor resolução da forma de onda de tensão de saída.

Figura 2.11 – Exemplo genérico de conversor multinível híbrido com célula trifásica e células monofásicas.

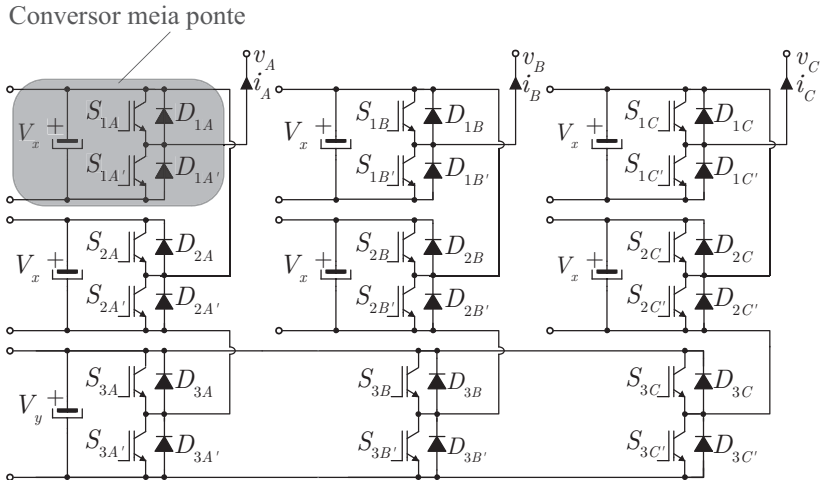


Nesse caso, quando comparado ao conversor apresentado na Figura 2.7 o módulo trifásico dois níveis substitui três módulos monofásicos, reduzindo a necessidade de fontes isoladas para a composição da estrutura.

Batschauer, Mussa e Heldwein (2012) e Steimer e Manjrekar (2001) também utilizaram do emprego de estruturas trifásicas associadas com estruturas monofásicas para aumentar o número de níveis de tensão da saída dos conversores, apresentando novas topologias de conversores multiníveis híbridos. A Figura 2.12 mostra o conversor multinível híbrido proposto por Batschauer, Mussa e Heldwein (2012).

Neste caso os autores preferiram adotar outra topologia de conversores monofásicos; conversores de ponte completa monofásicos foram substituídos por conversores monofásicos meia ponte, para sintetizar os vários níveis de tensão. A escolha por conversores meia ponte em cascata em vez do conversor de ponte completa não influencia no número de níveis de tensão de saída do conversor, nem na quantidade de semi-

Figura 2.12 – Conversor multinível híbrido proposto por Batschauer, Mussa e Heldwein (2012).



condutores. Porém, a estrutura composta por conversores meia ponte precisa de um maior número de fontes isoladas para processar o mesmo número de níveis de tensão na saída do conversor, quando comparada ao CHB.

2.2 TÉCNICAS DE MODULAÇÃO

Com o aumento dos estudos de novas topologias multiníveis para as mais diversas aplicações também se intensificaram os estudos de novas técnicas de modulação. As técnicas de modulação, empregadas a conversores multiníveis, têm por objetivo sintetizar a aproximação um sinal de referência à tensão de saída de um conversor, determinando o período e a sequência dos estados de comutação do conversor. A relação entre o desenvolvimento e a aplicação de cada técnica de modulação está vinculada diretamente à aplicação e à topologia do conversor multinível.

Entendendo a liberdade da aplicação das técnicas de modulação, alguns autores buscam avaliar as técnicas de modulação levando em conta alguns critérios técnicos. Para Far, Radan e Far (2007) e Radan, Shahirinia e Falahi (2007) os critérios mais importantes são: as

perdas por comutação, distorção harmônica e o uso do barramento cc (capacitores). Destaca-se que os critérios de avaliação das técnicas de modulação devem ser sempre relacionados à topologia utilizada e sua aplicação.

As técnicas de modulação podem ser divididas em duas categorias: técnicas de modulação, que utilizam de alta frequência de comutação e baixa frequência de comutação. Entre as técnicas de modulação de alta frequência de comutação estão as técnicas de modulação por largura de pulso, como a técnica de modulação por largura de pulsos com portadoras (CB-PWM)⁶ e a técnica modulação por vetores espaciais (SVM)⁷. Já entre as técnicas de modulação de baixa frequência de comutação encontram-se a técnica de modulação por eliminação seletiva de harmônicos (SHE)⁸ e a técnica de modulação por seleção do nível de tensão mais próximo (Stair-case nearest level), como apresentam Hassan, Crookes e Critchley (2010).

Nesse trabalho somente serão abordadas as técnicas de modulação de alta frequência de comutação, mais especificamente as técnicas de modulação por largura de pulso, que atualmente são amplamente empregadas e difundidas na eletrônica de potência.

A Figura 2.13 aborda essa divisão e apresenta algumas das técnicas mais utilizadas e que serão apresentadas nesse capítulo.

2.2.1 Modulação por Largura de Pulsos

O princípio fundamental das técnicas de modulação PWM é gerar um trem de pulsos qual o seu conteúdo fundamental possui amplitude e frequência variável. Quando inserido na eletrônica de potência, o trem de pulsos determina a atuação dos interruptores, definindo assim a frequência de comutação e a razão cíclica dos interruptores.

A forma de calcular os tempos “ON” e “OFF” dos interruptores é o que diferencia as técnicas de modulação por largura de pulsos, influenciando diretamente nos resultados dos trens de pulsos gerados. A grande dificuldade das técnicas de modulação PWM é reduzir a influência das componentes harmônicas indesejáveis presentes nos trens de pulsos gerados, sem aumentar drasticamente o número de comutações dos interruptores.

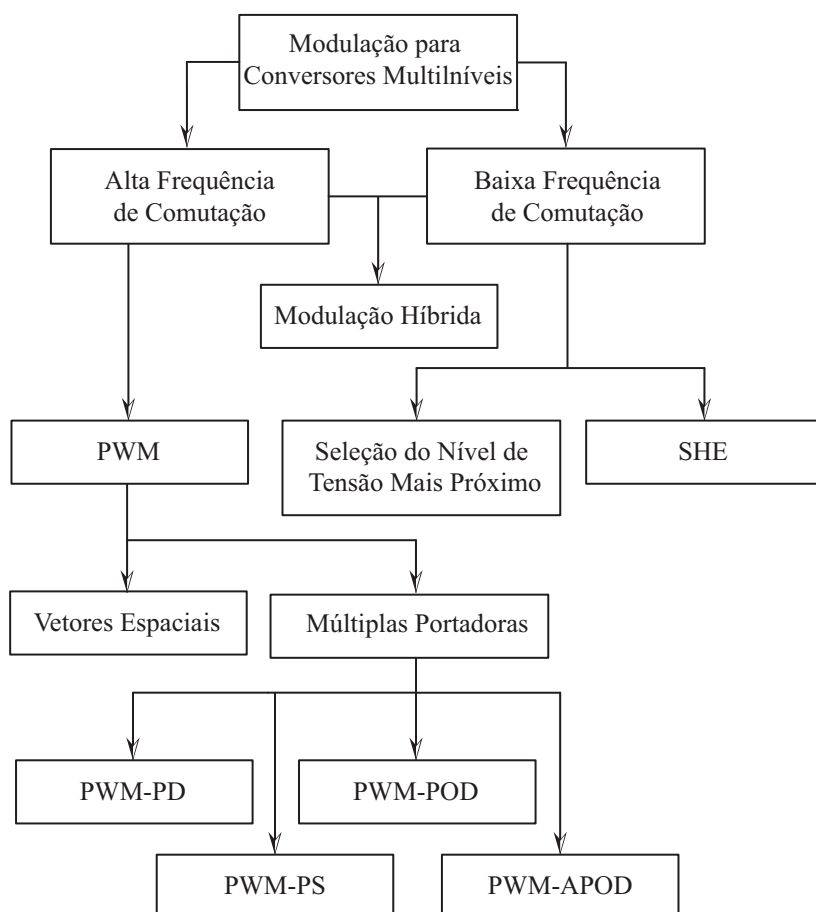
Entre as técnicas de modulação PWM aplicadas a conversores

⁶Carrier-Based Pulse Width Modulation

⁷Space Vector Modulation

⁸Selective Harmonic Elimination

Figura 2.13 – Principais técnicas de modulação para conversores multiníveis em tensão.

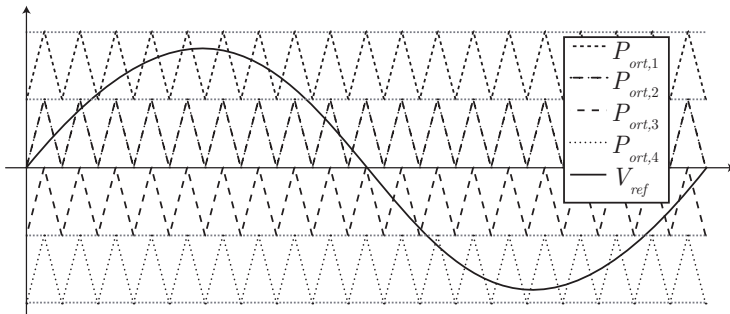


multiníveis mais difundidas estão as técnicas modulação por largura de pulso, como: portadoras dispostas em fase (PD)⁹, portadoras dispostas em oposição de fase (POD)¹⁰, portadoras dispostas em oposição alternada de fase (APOD)¹¹, portadoras com deslocamento de fase (PS)¹² e por vetores espaciais (SVM).

2.2.1.1 Modulação por Largura de Pulso com Portadoras Dispostas em Fase

Na técnica de modulação por largura de pulso com portadoras dispostas em fase (PWM-PD), como o nome sugere, as portadoras são dispostas em fase e possuem os mesmos valores de amplitude, diferenciando uma da outra apenas pelo valor médio. A frequência das portadoras define a frequência de comutação do conversor, que em geral são sinais triangulares ou dente de serra. O trem de pulsos é gerado através da comparação das portadoras com o sinal de referência. A Figura 2.14 apresenta um exemplo de modulação aplicada a conversor de cinco níveis de tensão de saída com portadoras triangulares.

Figura 2.14 – Exemplo da técnica de modulação PWM-PD ao inversor cinco níveis.



O número de portadoras é determinado pelo número de níveis de tensão de saída do conversor ao qual será empregada a técnica de modulação e obedece a equação (2.4).

⁹Phase Disposition

¹⁰Phase Opposition Disposition

¹¹Alternative Phase Opposition Disposition

¹²Phase Shifted

$$n_{port} = n - 1 \quad (2.4)$$

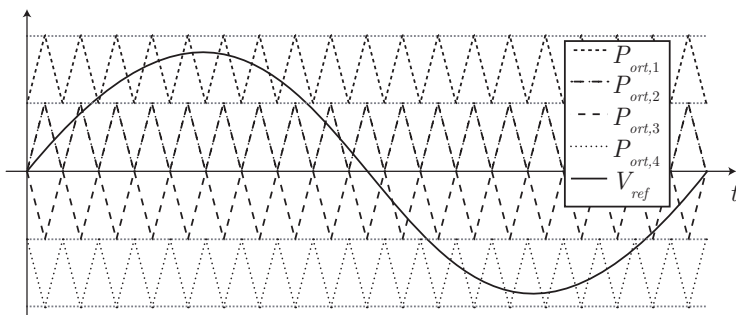
Onde, n_{port} é o número de portadoras e n o número de níveis de tensão de fase do conversor.

Destaca-se que a técnica de modulação PWM-PD é amplamente difundida e empregada a conversores multiníveis, conforme destacam Radan, Shahirinia e Falahi (2007). Esse fato deve-se principalmente à baixa distorção harmônica e às baixas perdas por comutação, quando comparada com as principais técnicas de modulação.

2.2.1.2 Modulação por Largura de Pulso com Portadoras Dispostas em Oposição de Fase

A técnica de modulação por largura de pulso com portadoras dispostas em oposição de fase (PWM-POD) tem as portadoras com mesma amplitude e diferentes valores médios, porém as portadoras com valores médios menores que zero estão defasadas em 180 graus em relação às portadoras com valores médios maiores que zero, formando assim dois grupos distintos de portadoras. A Figura 2.15 apresenta um exemplo da modulação por largura de pulso com portadoras em oposição de fase.

Figura 2.15 – Exemplo da técnica de modulação PWM-POD ao inversor cinco níveis.

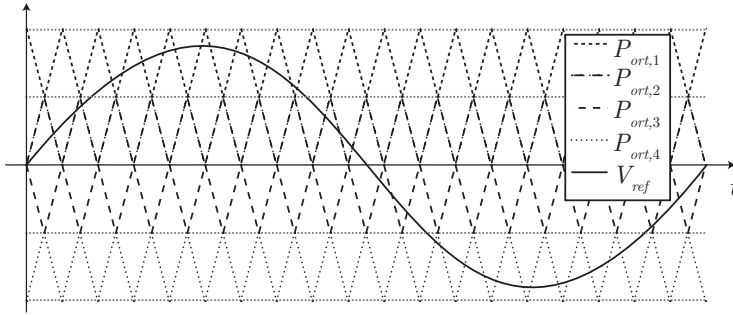


Novamente os pulsos de comando são gerados pela comparação das portadoras com o sinal de referência. A frequência da geração dos pulsos de comutação dos interruptores é dada pela frequência das portadoras e o número de portadoras segue a equação (2.4), como na modulação PWM-PD.

2.2.1.3 Modulação por Largura de Pulso com Portadoras Dispostas em Oposição Alternada de Fase

Como as técnicas de modulação previamente apresentadas a técnica de modulação por largura de pulso com portadoras disposta em oposição alternada de fase (PWM-APOD) possui portadoras de mesma amplitude com diferentes valores de “offset”. Entretanto, cada portadora dessa técnica é defasada em 180 graus da portadora adjacente. A Figura 2.16 mostra um exemplo da modulação PWM-APOD para um conversor de cinco níveis de tensão.

Figura 2.16 – Exemplo da técnica de modulação PWM-APOD ao inversor cinco níveis.



Os pulsos de comando são gerados em alta frequência baseados na comparação das portadoras com o sinal de referência. O número de portadoras por níveis de tensão segue a equação (2.4).

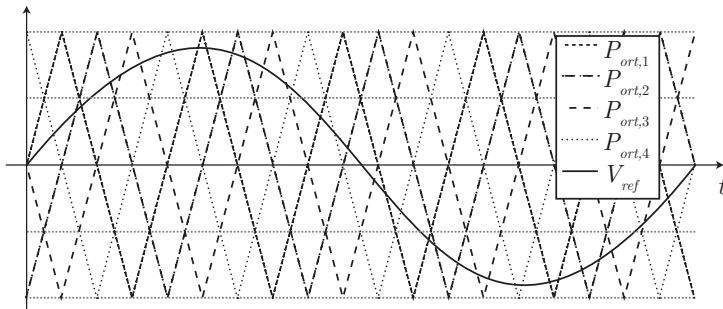
2.2.1.4 Modulação por Largura de Pulso com Portadoras com Deslocamento de Fase

Na técnica de modulação por largura de pulso com portadoras com deslocamento de fase (PWM-PS) os sinais de pulsos de comando são gerados pela comparação do sinal de referência com as portadoras. A modulação PWM-PS tem por característica empregar portadoras idênticas, porém deslocadas em fase umas das outras. O deslocamento de fase entre as portadoras em graus é dado pela equação (2.5).

$$\theta_{des} = \frac{360^\circ}{n - 1} \quad (2.5)$$

Onde, θ_{des} é o ângulo de descolamento entre as portadoras em graus. A Figura 2.17 apresenta um exemplo da modulação PWM-PS para um conversor de cinco níveis de tensão. Mais uma vez o número de portadoras em relação aos níveis de tensão de fase do conversor segue a equação (2.4).

Figura 2.17 – Exemplo da técnica de modulação PWM-PS ao inversor cinco níveis.



A técnica de modulação PWM-PS é o método o qual apresenta as menores distorções harmônicas de linha quando comparado às principais técnicas de modulação por múltiplas portadoras. Porém, as perdas devido às comutações dos semicondutores são maiores (RADAN; SHAHIRINIA; FALAHI, 2007).

2.2.1.5 Modulação por Largura de Pulso por Vetores Espaciais

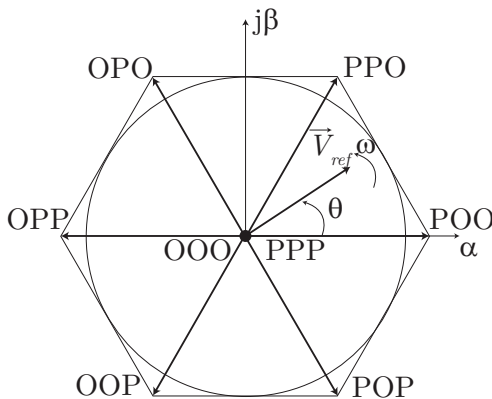
A técnica de modulação por largura de pulso por vetores espaciais (SVM), diferente das técnicas de modulação apresentadas anteriormente, exige maior esforço computacional. Em geral, a técnica SVM requer longos cálculos computacionais para determinação da sequência de chaveamento do conversor, conforme apresentado por Kouro et al. (2010).

Basicamente, três estágios definem o algoritmo da técnica SVM. O primeiro estágio define os vetores a serem utilizados para sintetizar no tempo o vetor referência. Uma das técnicas mais utilizadas está na escolha dos três vetores mais próximos do vetor referência. O segundo estágio define o tempo de atuação de cada vetor selecionado. O tempo de atuação de cada vetor corresponde a um valor de tempo dentro do

tempo de comutação T_s . O terceiro e último passo escolhe a sequência dos vetores e os estados de comutação, os quais sintetizam os vetores escolhidos.

A Figura 2.18 apresenta o diagrama do espaço de vetores para o inversor de dois níveis. Onde, V_{ref} é o vetor referência para técnica de modulação SVM, P e O são os dois estados de comutação do inversor de dois níveis de tensão.

Figura 2.18 – Diagrama do espaço de vetores para a modulação PWM-SVM ao inversor dois níveis.



Na seção 3.3.2 é apresentada detalhadamente a técnica de modulação por largura de pulso por vetores espaciais aplicada ao inversor híbrido com cinco níveis de tensão de saída.

2.2.1.6 Modulação por Largura de Pulso Híbrida

As técnicas de modulação baseadas em dois ou mais sinais de referência, ou com a adição de sinais em diferentes frequências ao do sinal de referência são classificadas como modulação por largura de pulso híbrida. Aplicações das técnicas de modulação híbridas são encontradas na literatura, geralmente empregadas a conversores multiníveis, como em Mariethoz e Rufer (2004), em Zaragoza et al. (2009) e em Elias et al. (2012).

As modulações híbridas impactam diretamente no desempenho do conversor, geralmente focadas na redução dos efeitos indesejados presentes em cada topologia de conversor. Como Pou et al. (2007),

que no intuito de eliminar a oscilação de tensão de baixa frequência de ponto comum do inversor 3L-NPC, quando aplicado às modulações PWM tradicionais, propôs uma modulação híbrida para reduzir esse efeito. Porém, com a redução da oscilação da tensão de ponto comum do inversor 3L-NPC a técnica de modulação implicou maiores perdas de comutação.

Outras modulações híbridas aplicadas a conversores multiníveis em cascata empregam a comutação em baixa frequência em um ou mais dos módulos do conversor implicando a redução das perdas por comutação do conversor e utilização de semicondutores mais baratos e robustos, como apresentada por Mariethoz e Rufer (2004) e Batschauer, Mussa e Heldwein (2012).

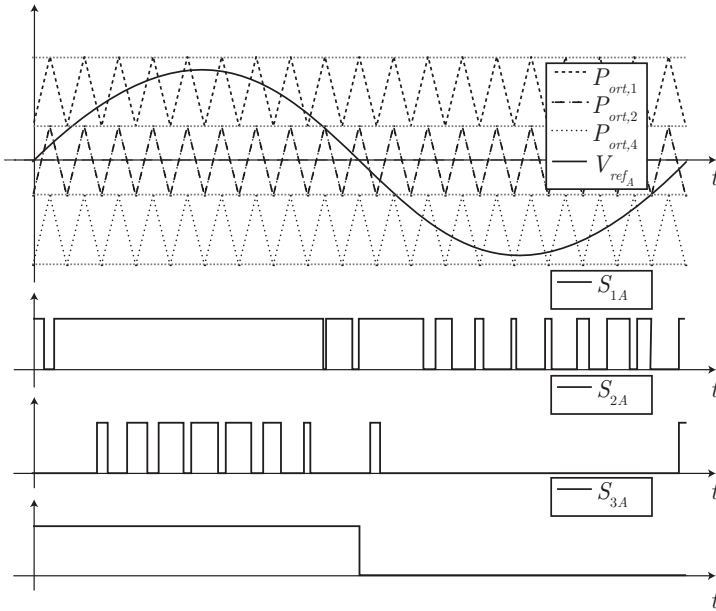
A Figura 2.19 apresenta modulação híbrida empregada ao conversor apresentado na Figura 2.12, que possui a mesma característica da modulação PD-PWM. Um módulo recebe a modulação em baixa frequência (o módulo trifásico). O módulo de conversores meia ponte é comandado em alta frequência, como apresenta a Figura 2.19. No somatório das tensões geradas pelos dois módulos na saída do conversor é uma tensão chaveada em alta frequência com quatro níveis de tensão.

2.3 CONCLUSÃO

Nesta seção foi apresentada uma breve abordagem das principais vantagens dos conversores multiníveis de tensão quando comparado a estrutura convencional a dois níveis de tensão. Nessa abordagem identificaram-se as principais estruturas multiníveis pesquisadas no meio acadêmico, como: o conversor com grameamento a diodos, o conversor com capacitores de grameamento, o conversor modular multiníveis, os conversores em cascata de conversores ponte completa e de conversores meia ponte e os conversores multiníveis híbridos.

Entre as estruturas apresentadas destaca-se: que o conversor NPC é amplamente estudado e empregado pela indústria, porém o aumento do número de níveis de tensão implica um aumento no número de diodos, tornando-se um problema; o conversor FC, por outro lado, não ganhou destaque na indústria devido aos custos e volume associados à estrutura para transferência de potência ativa; o conversor modular multinível (MMC) é apontado como uma nova alternativa para conexão de sistemas e transmissão de energia em razão de a sua topologia modular, que permite trabalhar com altos níveis de tensão, por outro lado, é um conversor complexo que exige um cuidado especial em seu projeto

Figura 2.19 – Exemplo da técnica de modulação PWM híbrida e comando dos interruptores empregada ao inversor apresentado na Figura 2.12.



de controle e potência; os conversores em cascata têm um destaque especial pela indústria na aplicação de sistemas de força motriz (motores elétricos), por permitir transferência de grandes blocos de energia ativa por sua estrutura. Os conversores híbridos atuam com a proposta de minimizar efeitos indesejados ou aprimorar uma qualidade em específico, necessária a uma determinada aplicação quando comparados às principais topologias.

As principais técnicas de modulação por largura de pulsos aplicadas a conversores multiníveis também foram citadas neste capítulo, entre elas estão: a com portadoras disposta em fase, a com portadoras disposta em oposição de fase, a com portadoras disposta em oposição alternada de fase, a com portadoras com deslocamento de fase, a por vetores espaciais e a híbrida. Destacou-se que não há uma técnica de modulação que seja predominante. Porém, a escolha adequada da técnica de modulação empregada pode minimizar os principais efeitos indesejados à aplicação ou à estrutura de potência. Destacam-se as téc-

nica de modulação por múltiplas portadoras a PWM-PD e a PWM-PS, por serem grande de simplicidade em sua aplicação e amplamente empregadas a conversores multiníveis. A técnica de modulação por vetores espaciais destaca-se por não limitar a forma de operação do conversor podendo, assim, reduzir as perdas de comutação ou equilibrar a tensão dos barramentos cc, porém implica a utilização de processadores de sinais e maior complexabilidade em sua implementação. Entretanto, na grande maioria dos fabricantes é comum a utilização de DPS em seus produtos comerciais, mesmo não empregando da técnica de modulação SVM.

3 ANÁLISE DO INVERSOR MULTINÍVEL HÍBRIDO PROPOSTO

Como destacado na seção 2.1.5, uma das características de um conversor de potência como um inversor multinível híbrido é associação série de módulos de potências empregando diferentes topologias de conversores em sua estrutura. Neste capítulo é apresentado o inversor multinível híbrido que emprega em sua estrutura duas topologias diferentes.

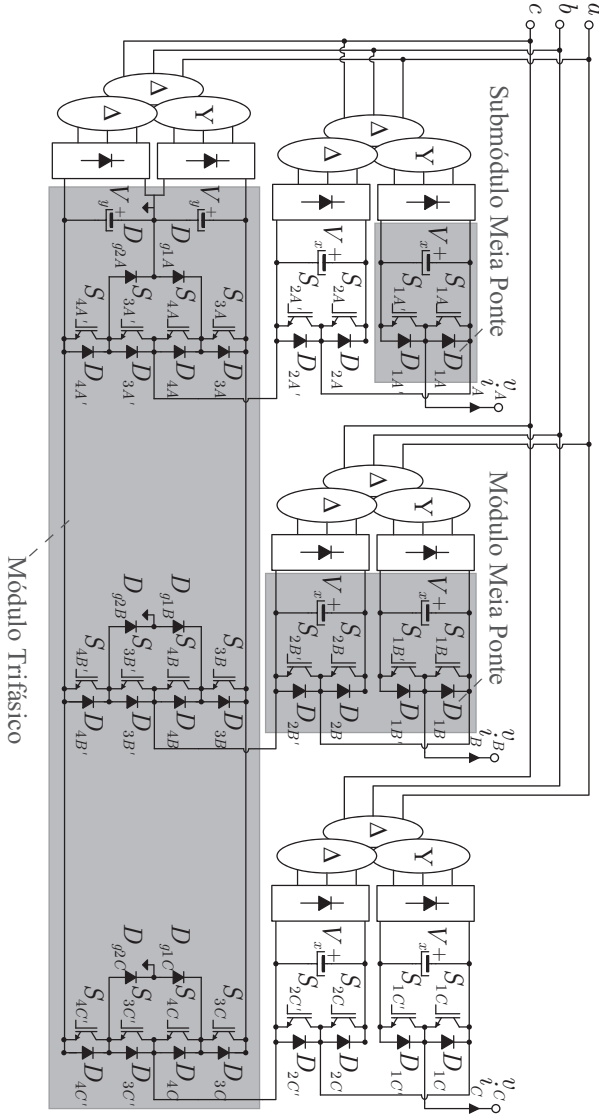
O inversor multinível híbrido é baseado na associação de um módulo de potência de um conversor trifásico de três níveis, no caso o NPC, em cascata com dois submódulos por fase de conversores dois níveis monofásicos, conversores meia ponte. A associação dessas estruturas permite ao conversor sintetizar vários níveis de tensão. Essa forma de conexão de conversores já é conhecida e foi empregada por outros autores como Mariethoz e Rufer (2004) e Batschauer, Mussa e Heldwein (2012). A estrutura em análise neste trabalho é ilustrada na Figura 3.1.

Ressalta-se que o inversor multinível híbrido em análise foi proposto por Batschauer (2011). O autor deste trabalho trata o referido inversor como "inversor multinível híbrido proposto" devido ao ineditismo da análise teórica e do desenvolvimento em laboratório deste conversor.

A Figura 3.1 apresenta algumas definições importantes que serão amplamente utilizadas neste trabalho. Destacam-se as nomenclaturas dos interruptores, dos diodos, das tensões de barramento, do “módulo trifásico” (constituído por um conversor 3L-NPC trifásico), do “submódulo meia ponte” (o conversor monofásico meia ponte) e do “módulo meia ponte” (composto por dois submódulos meia ponte).

O inversor multinível híbrido é alimentado por retificadores de doze pulsos na entrada de cada módulo meia ponte e na entrada do módulo trifásico. Os retificadores de doze pulsos promovem a isolamento necessária para utilização das estruturas em cascata e melhoram consideravelmente as distorções harmônicas da corrente de entrada do

Figura 3.1 – Inversor multinível híbrido proposto, baseado em conversores monofásicos dois níveis e módulo trifásico três níveis.



inversor, quando comparados a retificadores de seis pulsos.

Por questões de simplicidade, a topologia em análise apresenta apenas um módulo meia ponte por fase nas saídas do módulo trifásico NPC. O aumento de módulos meia ponte é possível e, consequentemente, eleva o número de níveis de tensão à saída do inversor.

3.1 ANÁLISE DOS ESTADOS DE COMUTAÇÃO

Para a análise dos estados de comutação do inversor multinível híbrido, algumas simplificações do circuito de potência serão empregadas:

- A análise do inversor resume-se a apenas uma fase, no caso deste trabalho à fase A ; a mesma análise é válida para as demais fases do inversor.
- As tensões dos barramentos cc do inversor multinível híbrido são consideradas constantes.
- Os componentes de potência (interruptores e diodos) são considerados ideais, com quedas de tensão em condução e tempos de comutação desprezíveis.
- Os elementos parasitas do circuito são desconsiderados.
- As correntes nas cargas são constantes durante um período de comutação e impostas pelas cargas.

O inversor multinível híbrido apresenta doze estados de comutação. A representação do nível alto de tensão ao comando dos interruptores, representado por “1” na Tabela 3.1, habilita o interruptor a conduzir. Os interruptores S_{jA} e $S_{jA'}$, sendo $j = 1, 2, 3, 4$, atuam de forma complementar, significando que quando o interruptor S_{jA} está habilitado a conduzir, representado pelo nível lógico “1”, o interruptor $S_{jA'}$, que está em “0”, não está habilitado a conduzir. As doze etapas de operação são apresentadas nas Figuras 3.2, 3.3 e 3.4.

3.1.1 Primeira Etapa de Operação

Na primeira etapa de operação os interruptores $S_{1A'}$, $S_{2A'}$, S_{3A} e S_{4A} são habilitados a conduzir e a tensão de fase na saída do inversor é $V_y - V_x$. Como mostra a Figura 3.2 (a).

É importante salientar que o sentido da corrente implica a condução de diferentes semicondutores da estrutura de potência. Se a corrente é positiva na carga os semicondutores $D_{1A'}$, $D_{2A'}$, S_{3A} e S_{4A} seguem conduzindo, com a corrente de carga no sentido negativo, a mesma circulará pelos semicondutores $S_{1A'}$, $S_{2A'}$, D_{3A} e D_{4A} .

3.1.2 Segunda Etapa de Operação

Na segunda etapa de operação em análise são habilitados S_{1A} , $S_{2A'}$, S_{3A} e S_{4A} e a tensão na saída do conversor é V_y . O sentido da corrente novamente implica quais os semicondutores estarão conduzindo. Caso a corrente seja positiva no período em análise conduzem S_{1A} , $D_{2A'}$, S_{3A} e S_{4A} , caso seja negativa conduzem D_{1A} , $S_{2A'}$, D_{3A} e D_{4A} .

3.1.3 Terceira Etapa de Operação

Na terceira etapa de operação os interruptores $S_{1A'}$, S_{2A} , S_{3A} e S_{4A} estão habilitados a conduzir e a tensão na carga é V_y . Nessa etapa de operação, independente do sentido da corrente de carga, as duas fontes de tensão V_x são inseridas à alimentação da carga. Entretanto, estas fontes possuem polaridade opostas do ponto de vista da carga; dessa forma, a influência das duas fontes na tensão de saída é nula, e a tensão na carga é igual a da primeira etapa.

Esta etapa submete as fontes a um esforço desnecessário gerando um aumento das perdas devido à circulação de corrente em ambas, o que poderia ser evitado.

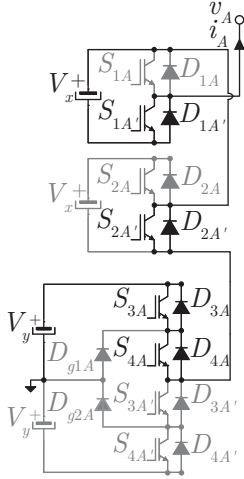
Porém, esse estado de comutação pode ser benéfico, nos casos onde seja necessária a transferência de potência entre as fontes ou no equilíbrio na tensão entre elas, sendo mais um estado de comutação a ser utilizado.

Nesse trabalho a aplicação das fontes V_x simultaneamente será evitado em razão do aumento de perdas.

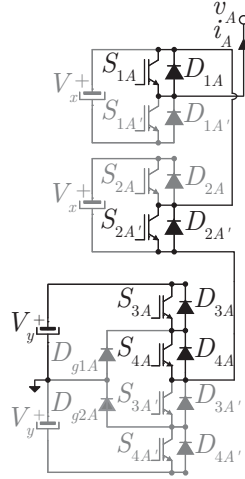
Assim, os semicondutores $D_{1A'}$, S_{2A} , S_{3A} e S_{4A} conduzem quando a corrente é positiva, e os semicondutores $S_{1A'}$, D_{2A} , D_{3A} e D_{4A} quando a corrente é negativa.

Figura 3.2 – Primeira à quarta etapa de operação do inversor multinível híbrido proposto.

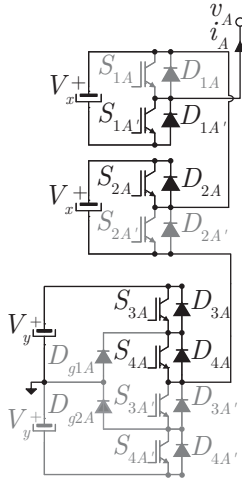
(a) Primeira etapa de operação.



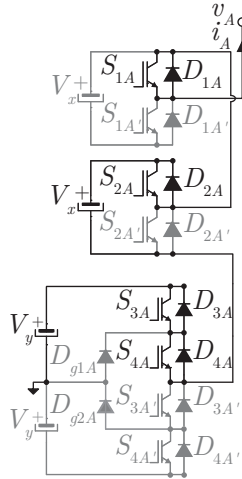
(b) Segunda etapa de operação.



(c) Terceira etapa de operação.



(d) Quarta etapa de operação.



3.1.4 Quarta Etapa de Operação

Durante a quarta etapa de operação são habilitados os interruptores S_{1A} , S_{2A} , S_{3A} e S_{4A} e a tensão na saída do inversor é $V_y + V_x$. A corrente circula pelos semicondutores S_{1A} , S_{2A} , S_{3A} e S_{4A} quando positiva, e circula pelos semicondutores D_{1A} , D_{2A} , D_{3A} e D_{4A} quando negativa.

3.1.5 Quinta Etapa de Operação

Na quinta etapa de operação os interruptores $S_{1A'}$, $S_{2A'}$, $S_{3A'}$ e S_{4A} são habilitados a conduzir e a tensão na fase A é $-V_x$. A corrente circula pelos semicondutores $D_{1A'}$, $D_{2A'}$, S_{4A} e D_{g1A} quando positiva e por $S_{1A'}$, $S_{2A'}$, $S_{3A'}$ e D_{g2A} quando negativa. A Figura 3.3 (a) apresenta os possíveis semicondutores a conduzir durante a quinta etapa de operação para a fase A do inversor.

3.1.6 Sexta Etapa de Operação

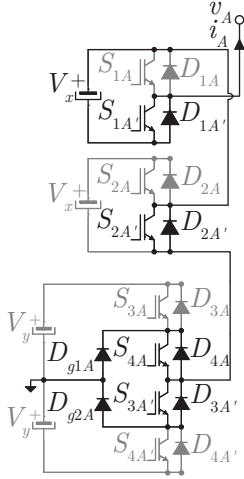
A sexta etapa de operação em análise são habilitados a conduzir os interruptores S_{1A} , $S_{2A'}$, $S_{3A'}$ e S_{4A} e a tensão na saída do conversor é nula. Caso a corrente seja positiva no período em análise conduzem S_{1A} , $D_{2A'}$, S_{4A} e D_{g1A} , caso seja negativa conduzem D_{1A} , $S_{2A'}$, $S_{3A'}$ e D_{g2A} .

3.1.7 Sétima Etapa de Operação

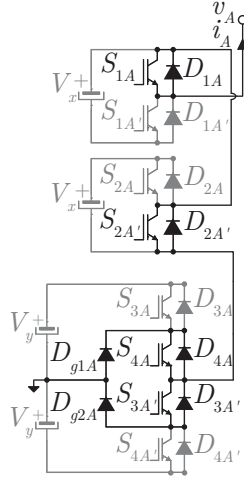
Nesta etapa de operação são comandados a conduzir os interruptores $S_{1A'}$, S_{2A} , $S_{3A'}$ e S_{4A} e a tensão na saída do inversor é nula. Novamente, como na terceira etapa de operação as fontes V_x são inseridas simultaneamente em oposição de fase e não dependendo do sentido da corrente. Conduzem os semicondutores $D_{1A'}$, S_{2A} , S_{4A} e D_{g1A} quando a corrente a carga é positiva, e $S_{1A'}$, D_{2A} , $S_{3A'}$ e D_{g2A} quando a corrente é negativa.

Figura 3.3 – Quinta à oitava etapa de operação do inversor multinível híbrido proposto.

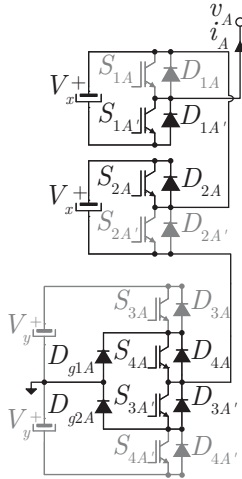
(a) Quinta etapa de operação.



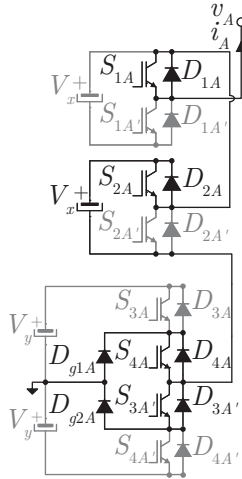
(b) Sexta etapa de operação.



(c) Sétima etapa de operação.



(d) Oitava etapa de operação.



3.1.8 Oitava Etapa de Operação

Na oitava etapa de operação são habilitados a conduzir os interruptores S_{1A} , S_{2A} , $S_{3A'}$ e S_{4A} e a tensão na saída do conversor é V_x . Se a corrente na carga é positiva conduzem os semicondutores S_{1A} , S_{2A} , S_{4A} e D_{g1A} , se a corrente é negativa conduzem os semicondutores D_{1A} , D_{2A} , $S_{3A'}$ e D_{g2A} .

3.1.9 Nona Etapa de Operação

Na nona etapa de operação os interruptores $S_{1A'}$, $S_{2A'}$, $S_{3A'}$ e $S_{4A'}$ são habilitados a conduzir e a tensão saída da fase A do inversor é $-V_y - V_x$. A corrente circula pelos semicondutores $D_{1A'}$, $D_{2A'}$, $D_{3A'}$ e $D_{4A'}$ quando positiva e por $S_{1A'}$, $S_{2A'}$, $S_{3A'}$ e S_{4A} quando negativa, conforme a Figura 3.4 (a).

3.1.10 Décima Etapa de Operação

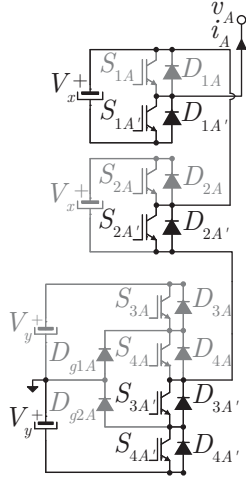
A décima etapa de operação em análise são habilitados os interruptores S_{1A} , $S_{2A'}$, $S_{3A'}$ e $S_{4A'}$ e a tensão na saída do inversor é $-V_y$. Conduzem os semicondutores S_{1A} , $D_{2A'}$, $D_{3A'}$ e D_{4A} se a corrente é positiva, os semicondutores D_{1A} , $S_{2A'}$, $S_{3A'}$ e S_{4A} se a corrente é negativa.

3.1.11 Décima Primeira Etapa de Operação

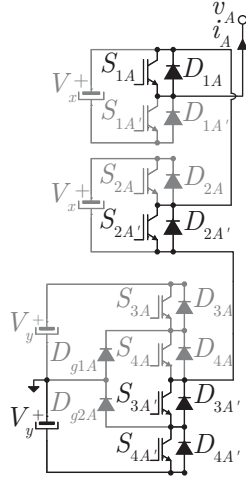
Nesta etapa de operação são comandados a conduzir os interruptores $S_{1A'}$, S_{2A} , $S_{3A'}$ e $S_{4A'}$ e a tensão da saída é $-V_y$. Como na terceira e sétima etapas de operação as fontes V_x são inseridas simultaneamente independente do sentido da corrente e produzem esforços desnecessários ao sistema. Destaca-se que em aplicações específicas essa etapa de operação pode ser importante. Conduzem os semicondutores $D_{1A'}$, S_{2A} , $D_{3A'}$ e $D_{4A'}$ quando a corrente a carga é positiva, e $S_{1A'}$, D_{2A} , $S_{3A'}$ e $S_{4A'}$ quando a corrente é negativa.

Figura 3.4 – Nona à décima segunda etapa de operação do inversor multinível híbrido proposto.

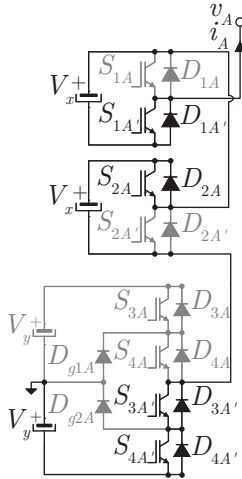
(a) Nona etapa de operação.



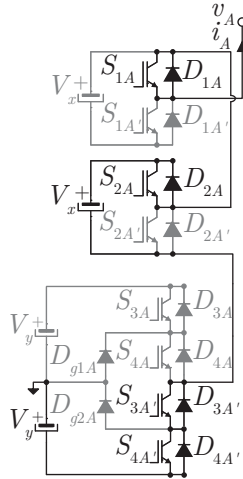
(b) Décima etapa de operação.



(c) Décima primeira etapa de operação.



(d) Décima segunda etapa de operação.



3.1.12 Décima Segunda Etapa de Operação

Durante a décima segunda etapa de operação são habilitados os interruptores S_{1A} , S_{2A} , $S_{3A'}$ e $S_{4A'}$ e a tensão na carga é $-V_y + V_x$. Caso a corrente seja positiva, circula pelos semicondutores S_{1A} , S_{2A} , $D_{3A'}$ e $D_{4A'}$, e caso a corrente seja negativa circula pelos semicondutores D_{1A} , D_{2A} , $S_{3A'}$ e $S_{4A'}$.

3.2 ANÁLISE DA TENSÃO DE SAÍDA DO INVERSOR

Cada etapa de operação do inversor multinível híbrido e seus respectivos níveis tensão de fase sintetizados foram apresentados na seção 3.1. Para a análise da tensão de saída do inversor deve-se observar a sua forma de operação. Devido à sua topologia em cascata, a operação do inversor multinível híbrido pode ser de forma simétrica ou de forma assimétrica. Sendo assim, o inversor híbrido pode operar com diferentes níveis de tensão entre os barramentos cc (V_x e V_y), caracterizando assim modo assimétrico¹ de operação. O modo assimétrico de operação do inversor multinível híbrido permite sintetizar até nove níveis distintos de tensão de fase.

Considera-se que a relação de tensão de $V_y/3 = V_x$ entre os barramentos cc é a relação máxima do inversor. Quando a relação entre V_y e V_x é maior que três vezes, não é possível sintetizar todos os níveis intermediários, respeitando a mesma relação entre todos os níveis de tensão de fase. Esta operação com degraus de nível de tensão diferente produz o aumento da distorção harmônica da tensão de fase e de linha do inversor, tornando, assim, esses casos desinteressantes. Portanto, a análise do inversor limitará a condição máxima da tensão de barramento do módulo trifásico a três vezes maior que a tensão de barramento dos módulos meia ponte.

Na Tabela 3.1 são apresentados os doze estados de comutação possíveis e os respectivos níveis de tensão sintetizados em uma das fases do inversor proposto. Onde, o nível lógico 1 representa que o interruptor está habilitado a conduzir e o nível lógico 0 representa que o interruptor não está habilitado a conduzir. Também são abordados três casos distintos de alimentação dos módulos do conversor e os níveis de tensão sintetizados pelas etapas de operação do conversor em cada caso.

¹Definição de conversor/inversor assimétrico é abordada na unidade 2.1.5

Tabela 3.1 – Tensão de saída (v_o , onde $o = A, B, C$) em função dos estados de comutação e do nível das fontes de alimentação de cada módulo, para V_x e V_y .

S_{1o}	S_{2o}	S_{3o}	S_{4o}	v_o	v_o (Caso 1) $V_y = V_x = V_{cc}$	v_o (Caso 2) $V_y/2 = V_x = V_{cc}$	v_o (Caso 3) $V_y/3 = V_x = V_{cc}$
0	0	1	1	$+V_y - V_x$	0	$+V_{cc}$	$+2V_{cc}$
1	0	1	1	$+V_y$	$+V_{cc}$	$+2V_{cc}$	$+3V_{cc}$
0	1	1	1	$+V_y + V_x - V_x$	$+V_{cc}$	$+2V_{cc}$	$+3V_{cc}$
1	1	1	1	$+V_y + V_x$	$+2V_{cc}$	$+3V_{cc}$	$+4V_{cc}$
0	0	0	1	$-V_x$	$-V_{cc}$	$-V_{cc}$	$-V_{cc}$
1	0	0	1	0	0	0	0
0	1	0	1	$+V_x - V_x$	0	0	0
1	1	0	1	$+V_x$	$+V_{cc}$	$+V_{cc}$	$+V_{cc}$
0	0	0	0	$-V_y - V_x$	$-2V_{cc}$	$-3V_{cc}$	$-4V_{cc}$
1	0	0	0	$-V_y$	$-V_{cc}$	$-2V_{cc}$	$-3V_{cc}$
0	1	0	0	$-V_y + V_x - V_x$	$-V_{cc}$	$-2V_{cc}$	$-3V_{cc}$
1	1	0	0	$-V_y + V_x$	0	$-V_{cc}$	$-2V_{cc}$

No “Caso 1” a tensão dos barramentos cc do módulo meia ponte é igual à tensão do barramento do módulo trifásico. Na saída do inversor são sintetizados cinco diferentes níveis de tensão de fase, como apresentado na Tabela 3.1.

Para o “Caso 2”, a tensão do barramento cc do módulo trifásico é o dobro da tensão dos barramentos do módulo meia ponte. Assim, sete níveis diferentes de tensão são observados na saída de uma fase do inversor.

No “Caso 3”, a relação de tensão do barramento cc entre o módulo trifásico e o módulo meia ponte é de $V_y/3 = V_x$. Nessa relação é possível sintetizar até nove níveis diferentes de tensão de fase do inversor.

O aumento do número de níveis sintetizados pelo inversor na tensão de fase e de linha, com o emprego do modo assimétrico de alimentação dos módulos, soma em benefícios para qualidade da tensão de saída do inversor. Os maiores benefícios ocorrem sobre a tensão imposta na carga, como na redução da distorção harmônica total e nas menores derivadas de tensão. Porém, o número de estados de comutação com o mesmo nível de tensão de fase na saída do inversor (estados redundantes) é reduzido com o emprego do modo assimétrico de alimentação dos módulos. Essa redução dos estados de comutação pode limitar o uso de algumas técnicas de modulações ao inversor, assim como controle das tensões de barramentos.

3.3 TÉCNICAS DE MODULAÇÃO PARA O INVERSOR MULTINÍVEL HÍBRIDO

O inversor multinível híbrido proposto permite operar com as principais técnicas de modulação hoje conhecidas, como PWM-PD, PWM-POD, PWM-APOD, PWM-PS, PWM-SVM e entre outras técnicas, como as técnicas de modulação híbridas.²

Conhecendo a versatilidade do inversor em operar com diferentes técnicas de modulações, alguns requisitos devem ser atendidos pela estratégia de modulação a ser empregada com o objetivo de melhorar a eficiência do inversor multinível híbrido.

Os requisitos são listados a seguir:

- Evitar que o inversor opere inserindo simultaneamente as fontes de tensão dos submódulos de cada fase (V_x), a fim de evitar perdas e circulação de reativos desnecessariamente.

²As principais técnicas de modulação são apresentadas na seção 2.2 deste trabalho.

- Permitir a operação do inversor para excursão do índice de modulação Ma entre 0 até 1.³
- Operar com o módulo trifásico em baixa frequência de comutação. Assim, reduzindo as perdas de comutação e empregando semicondutores que possuam menores perdas de condução (semicondutores mais lentos).

Visando atender aos requisitos citados anteriormente, duas modulações são analisadas neste trabalho. A proposta de modulação híbrida com minimização das perdas, empregada por Batschauer (2011) e a modulação SVM.

A modulação híbrida proposta por Batschauer (2011) atende os requisitos iniciais de projeto do inversor e já teve sua eficiência comprovada na minimização das perdas do inversor empregando diferentes tecnologias de semicondutores.

A modulação SVM é amplamente conhecida e empregada em inversores multiníveis. A utilização dessa técnica permite escolher os vetores e a sequência de chaveamento do inversor para sintetizar o sinal de referência desejado. Sendo assim, os três requisitos de projetos são atendidos, assim como a minimização das perdas do inversor multinível híbrido.

3.3.1 Modulação Híbrida para o Inversor Multinível Híbrido

A modulação por largura de pulso abordada em Batschauer (2011) propõe utilizar o módulo trifásico comutando na frequência fundamental, sendo apenas uma comparação entre o sinal de referência e valores constantes de comparação. Já o módulo meia ponte atua em alta frequência, seu sinal de comando é gerado pela comparação de portadoras triangulares com o sinal de referência. Sendo assim, deve-se analisar a viabilidade da técnica de modulação para os três “Casos” de operação do inversor multinível híbrido proposto.

Para o “Caso 3” só é possível alternar entre todos os níveis próximos de tensões de saída sintetizados pelo inversor, comutando o módulo trifásico em alta frequência, assim, não satisfazendo um dos requisitos iniciais, de comutar o módulo trifásico em baixa frequência.

³O inversor pode operar com índices de modulação maiores que 1 com a atribuição de componentes harmônicas múltiplas de três ao sinal fundamental de referência. Porém, não será utilizado nesse trabalho devido à dificuldade em avaliar os valores de corrente média e eficaz nos semicondutores de potência da estrutura.

O “Caso 2” é possível alternar entre todos os níveis próximos de tensão sintetizados pelo conversor sem comutar o módulo trifásico em alta frequência. Nesse caso é possível sintetizar até sete níveis na tensão de fase e treze níveis na tensão de linha do inversor, como apresentam as Figuras 3.5. Para a simulação das formas de onda de tensão do inversor foram utilizados os parâmetros apresentados na Tabela 3.2.

Tabela 3.2 – Parâmetros de simulação das formas de onda de tensão do inversor multinível híbrido para técnica de modulação híbrida, para o “Caso 2”.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	800 V	Tensão do barramento cc do módulo trifásico
Ma	1	Índice de modulação
f_r	60 Hz	Frequência da rede de alimentação
f_{sw}	1020 Hz	Frequência de chaveamento dos módulos meia ponte

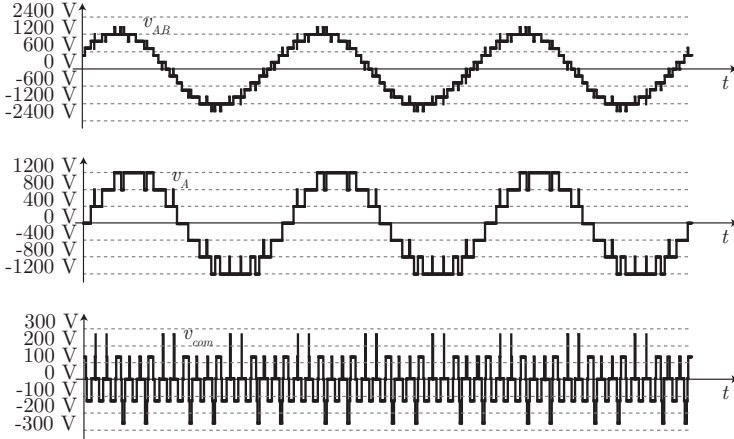
A Figura 3.5 apresenta também a tensão de modo comum do inversor multinível híbrido. Em um inversor de tensão, a tensão de modo comum é a diferença de tensão entre o ponto de conexão das cargas e o ponto central do barramento cc do inversor. A tensão de modo comum tem influência direta nas correntes de fuga que circulam pela carga, inversor e alimentação, comprometendo as isolações elétricas, e em alguns casos, as partes mecânicas desses equipamentos.

Em inversores multiníveis é possível diminuir a tensão de modo comum através das técnicas de modulação empregadas ao inversor multinível. Neste trabalho as técnicas de modulação empregadas procuram reduzir o número de comutações do módulo trifásico e não comprometer a qualidade da forma de onda da tensão de saída. Já o efeito da tensão de modo comum será apenas observado e não é objeto de estudo deste trabalho.

A Figura 3.6 apresenta a modulação híbrida para o “Caso 2”, como as comparações do sinal de referência com as portadoras e os sinais de comando para os interruptores S_{1A} , S_{2A} , S_{3A} e S_{4A} .

Os sinais de comando dos interruptores S_{1A} e S_{2A} são gerados pelas comparações das portadoras triangulares com o sinal de referência

Figura 3.5 – Tensões de linha, de fase e de modo comum da técnica de modulação híbrida empregada ao inversor multinível híbrido proposto, para o “Caso 2” com índice de modulação unitário.



(V_{ref_A}). Os pulsos de comando do interruptor S_{1A} são dados pela comparações do sinal de referência com as portadoras 2, 4 e 6 (P_{ort_2} , P_{ort_4} e P_{ort_6}). Para o interruptor S_{2A} são sintetizados comparando as portadoras 1, 3 e 5 (P_{ort_1} , P_{ort_3} e P_{ort_5}) com o sinal de referência. Já o comando dos interruptores S_{3A} e S_{4A} são gerados pelas comparações do sinal de referência com valores constantes de tensão, que obedecem a relação de $(\pm V_{ref_p})/3$.

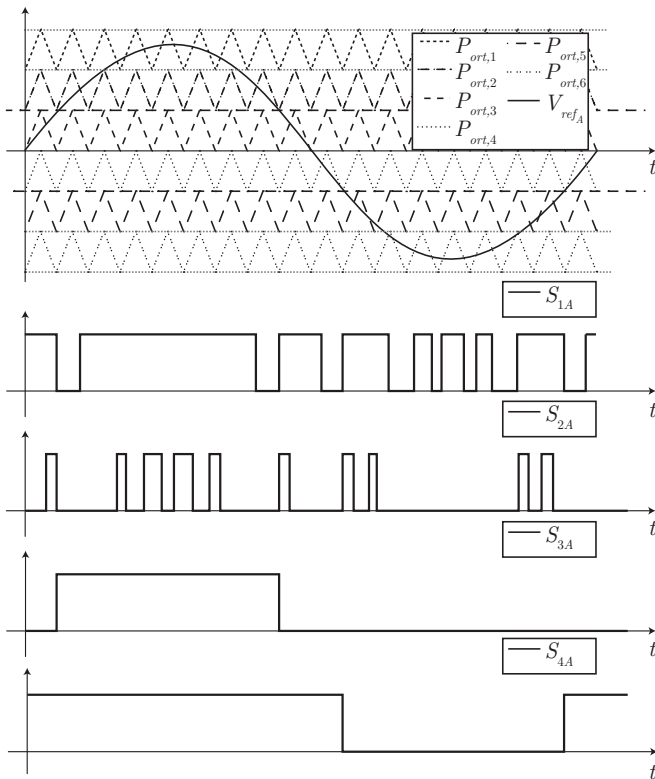
Porém, essa técnica de modulação quando aplicada ao “Caso 2” possui grandes variações de potência entregue pelos submódulos meia ponte em função do índice de modulação. Quando o índice de modulação varia entre 0,37 e 0,76 o fluxo de potência nos submódulos é negativo, inviabilizando a utilização de estruturas unidirecionais em potência para alimentação de cada submódulo (retificadores a diodos). A Figura 3.7 apresenta o fluxo de potência nos módulos meia ponte e no módulo trifásico do inversor multinível híbrido para o “Caso 2”, obtidas através de simulação numérica.

Uma solução para esse problema seria a utilização de estruturas bidirecionais em potência para alimentação de cada submódulo, como conversores dc-dc em média frequência. Porém, estruturas bidirecionais são mais caras que estruturas unidirecionais e necessitariam de um projeto auxiliar ao projeto da estrutura inicial proposta. Como no trabalho são utilizados retificadores unidirecionais de potência, o

“Caso 2” de operação não será abordado devido ao fluxo negativo de potência nos submódulos para índices de modulação intermediários.

Essa situação que o fluxo de potência é negativo para uma região de operação do inversor multinível o limita a operar de forma assimétrica, o que não é problema quando o inversor opera de forma simétrica (Caso 1).

Figura 3.6 – Exemplo da técnica de modulação PWM híbrida e comando dos interruptores empregada ao inversor multinível híbrido proposto, para o “Caso 2”.



No “Caso 1” a tensão do módulo meia ponte é igual ao módulo trifásico $V_x = V_y$ e o inversor pode sintetizar até cinco níveis na tensão de fase. A forma de onda sintetizada pelo inversor operando no de forma simétrica é observada na Figura 3.8. Na simulação das formas de onda de tensão foram utilizados os parâmetros apresentados na Tabela 3.3.

Figura 3.7 – Fluxo de potência através das fontes de alimentação do inversor para o “Caso 2”.

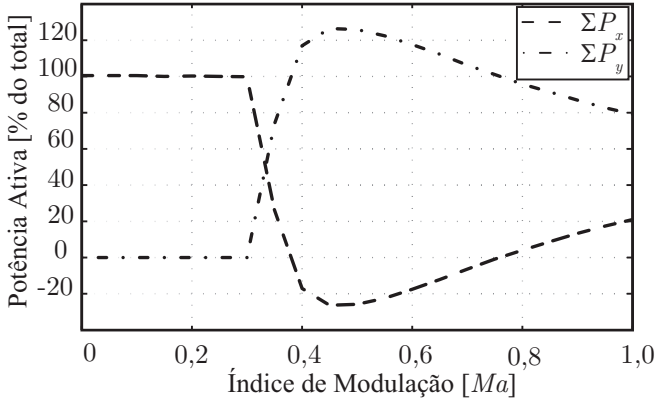
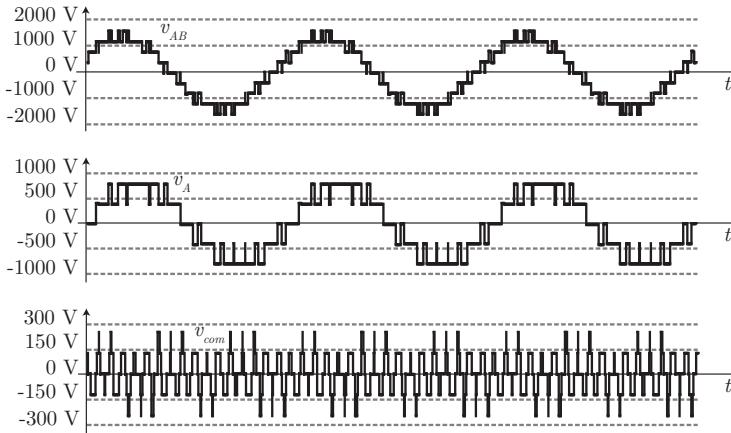


Tabela 3.3 – Parâmetros de simulação das formas de onda de tensão do inversor multinível híbrido para técnica de modulação híbrida, para o “Caso 1”.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	400 V	Tensão do barramento cc do módulo trifásico
Ma	1	Índice de modulação
f_r	60 Hz	Frequência da rede de alimentação
f_{sw}	1020 Hz	Frequência de chaveamento dos módulos meia ponte

Figura 3.8 – Tensões de linha, de fase e de modo comum da técnica de modulação híbrida empregada ao inversor multinível híbrido proposto, para o “Caso 1” com índice de modulação unitário.



Os pulsos de comando do interruptor S_{1A} são sintetizados pelas comparações do sinal de referência com as portadoras 3 e 4 (P_{ort_3} e P_{ort_4}), para o interruptor S_{2A} são gerados pela comparações das portadoras 1 e 2 (P_{ort_1} e P_{ort_2}) com o sinal de referência. O comando dos interruptores S_{3A} e S_{4A} são gerados da mesma forma que no “Caso 2”, pelas comparações do sinal de referência com valores constantes, que no “Caso 1” obedecem à relação de $(\pm V_{ref_{max}})/2$. A Figura 3.9 ilustra a modulação híbrida para o “Caso 1”, apresentando as comparações do sinal de referência com as portadoras e os sinais de comando para os interruptores S_{1A} , S_{2A} , S_{3A} e S_{4A} .

No “Caso 1” devido ao maior número de estados de comutação redundantes, evita-se fluxo de potência negativa na alimentação dos submódulos, possibilitando o emprego das estruturas unidirecionais em potência para a alimentação dos módulos. A Figura 3.10 mostra a potência através dos módulos de potência do inversor, novamente obtidas por meio de simulação numérica.

Uma das formas de avaliar a qualidade da forma de onda da tensão de saída sintetizada por um inversor multinível é utilizando de ferramentas matemáticas como a análise da distorção harmônica total (THD)⁴. A THD, expressa em percentual, a dimensão da distorção da forma de onda analisada em função da sua componente fundamental

⁴Total Harmonic Distortion

Figura 3.9 – Exemplo da técnica de modulação PWM híbrida e comando dos interruptores empregada ao inversor multinível híbrido proposto, para o “Caso 1”.

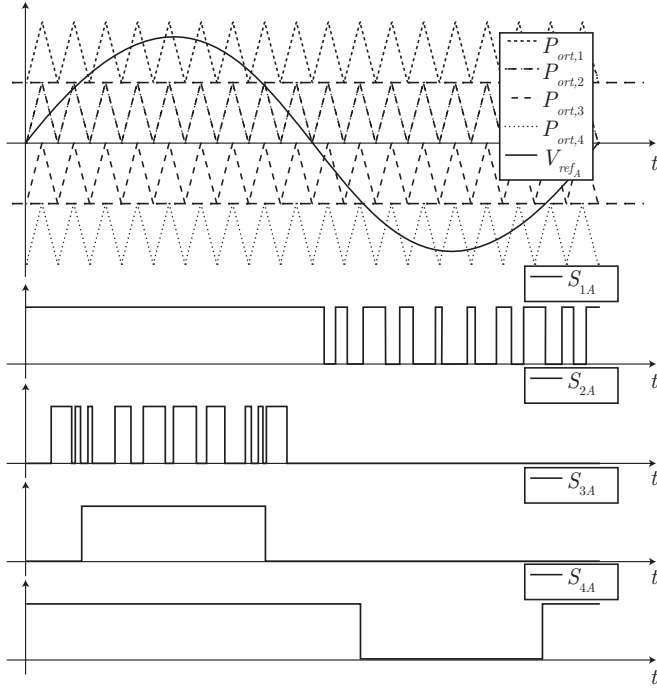
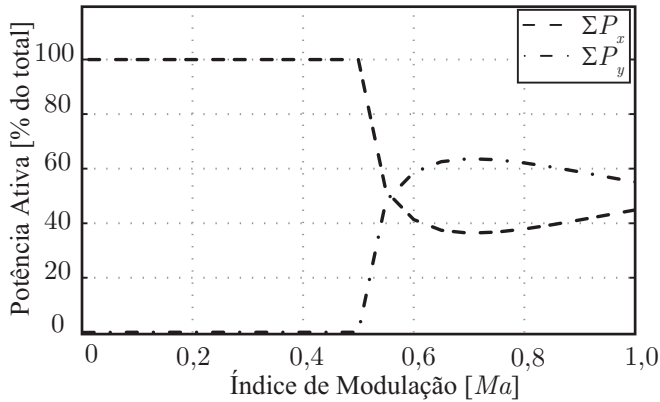


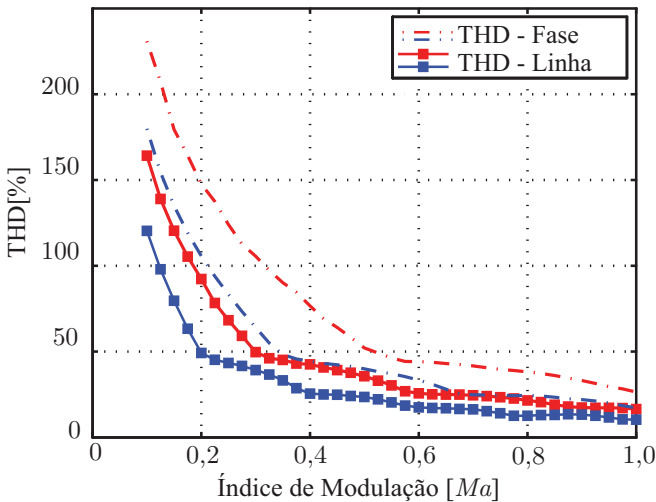
Figura 3.10 – Fluxo de potência através das fontes de alimentação do inversor para o “Caso 1”.



senoidal. Ou seja, o quanto distante a forma de onda analisada está da sua componente senoidal na frequência fundamental.

Quando comparado à distorção harmônica total da tensão de fase e de linha, entre o “Caso 1” e o “Caso 2”, nota-se uma diferença quando empregado o mesmo índice de modulação. Conforme varia o índice de modulação varia a distorção harmônica total da tensão de saída do inversor. A distorção harmônica total da tensão de fase e de linha do inversor em função do índice de modulação do inversor é apresentada na Figura 3.11. As curvas da THD da tensão de fase e da tensão de linha foram obtidas por simulação numérica.

Figura 3.11 – Gráfico da distorção harmônica total para modulação híbrida da tensão linha e de fase, em vermelho para o “Caso 1” e azul para o “Caso 2”.



Para índices de modulação maiores que ($Ma > 0,6$) a redução na THD da tensão de fase e de linha são perceptíveis, para ambos os “Casos”. Sendo que, a distorção harmônica total de linha do inversor é de 13,8 % para o “Caso 2”, e de 15,8 % para o “Caso 1”, com índice de modulação igual a $Ma = 0,9$.

3.3.2 Modulação por Vetores Espaciais para o Inversor Multinível Híbrido

A técnica de modulação por vetores espaciais (SVM) pode ser estendida para os mais variados inversores multiníveis, não sendo limitada a específicas topologias. Porém, diferente das técnicas mais tradicionais, não se aplica somente com a elaboração de circuitos analógicos. A técnica SVM necessita de processadores digitais de sinais (DSP)⁵ para executar em tempo real os cálculos vetoriais necessários.

Inicialmente a técnica de modulação vetorial foi desenvolvida para o inversor trifásico de dois níveis de tensão. A técnica não possuía muitas complicações e a determinação dos tempos de comutação de cada vetor é definida através dos vetores os quais se pretende utilizar. Os vetores são selecionados de forma a sintetizar, na totalidade de seus tempos, o vetor referência na saída do inversor durante um período de tempo T_s .

Os vetores sintetizados pelo inversor são representados pelo mapa ou diagrama vetorial. O diagrama vetorial consiste na representação da tensão instantânea trifásica de um inversor de coordenadas abc em coordenadas bifásicas $\alpha\beta$. Essa transformação do sistema é dada pela matriz transformação de Clark, descrita na equação (3.1).

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \cdot \begin{bmatrix} 1 & \frac{-1}{2} & \frac{-1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \cdot \begin{bmatrix} v_A \\ v_B \\ v_C \end{bmatrix} \quad (3.1)$$

Onde, V_α e V_β representam as tensões no eixos α e $j\beta$ e v_A , v_B e v_C as tensões de saída do inversor no sistema de coordenadas abc .

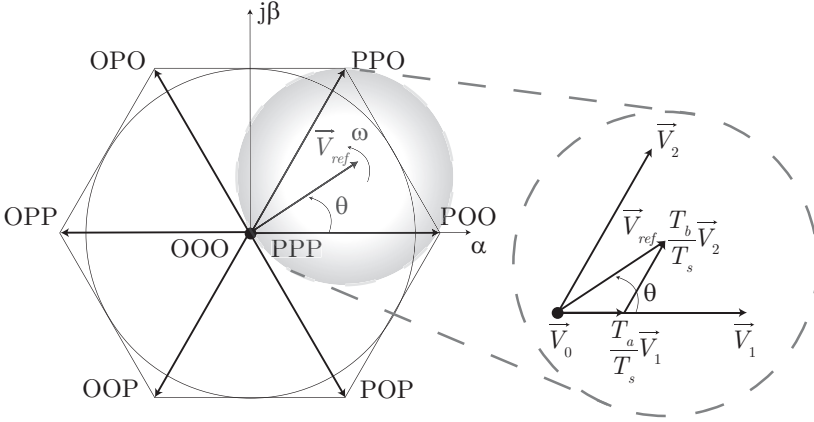
O inversor trifásico possui apenas dois níveis na tensão de fase gerados por dois estados de comutações distintos por fase, totalizando oito estados de comutação distintos no total, sintetizando sete vetores não redundantes, como apresenta a Figura 3.12.

Assumindo que a variação do vetor referência é ligeiramente pequena, este vetor pode ser considerado constante durante o período de amostragem T_s . Assim, o vetor referência no setor I pode ser sintetizado pelos vetores $\vec{V}_1$, $\vec{V}_2$ e $\vec{V}_0$, como apresentado na equação (3.2) e descrito em (WU, 2006).

$$\vec{V}_{ref} \cdot T_s = \vec{V}_1 \cdot T_a + \vec{V}_2 \cdot T_b + \vec{V}_0 \cdot T_0 \quad (3.2)$$

⁵Digital Signal Processor (Processador Digital de Sinais)

Figura 3.12 – Diagrama do espaço vetorial para o inversor trifásico de dois níveis de tensão



Para os inversores multiníveis o número de estados de comutações aumenta exponencialmente. Portanto, o aumento do número de estados de comutação pode ser descrito conforme a equação (3.3).

$$n_{test} = n_{estf}^3 \quad (3.3)$$

Onde n_{test} é o número de estados de comutação possíveis pelo inversor multinível trifásico e n_{estf} é o número de estados possíveis de comutação de uma fase do inversor multinível.

O mapa vetorial do inversor trifásico 3L-NPC (apresentado na Figura 2.3) possui vinte e sete estados de comutação, sintetizando dezanove vetores não redundantes. A Figura 3.13 apresenta o diagrama vetorial do inversor 3L-NPC.

O inversor multinível híbrido em estudo na forma simétrica sintetiza até cinco níveis de tensão de fase, sendo doze estados de comutação de fase possíveis. Seguindo a proporção apresentada pela equação (3.3), são sintetizados 1.728 estados de comutação, totalizando 61 vetores não redundantes. Conforme apresenta a Figura 3.14. Um aspecto importante na análise do digrama vetorial do inversor multinível híbrido é que o espaço vetorial pode ser separado pelo espaço o qual compreende os vetores originados pelo inversor 3L-NPC e os vetores sintetizados pelo módulo meia ponte. Somando as áreas sintetiza-se todo o espaço vetorial originado pelo inversor multinível híbrido.

Figura 3.13 – Diagrama do espaço vetorial para o inversor trifásico 3L-NPC

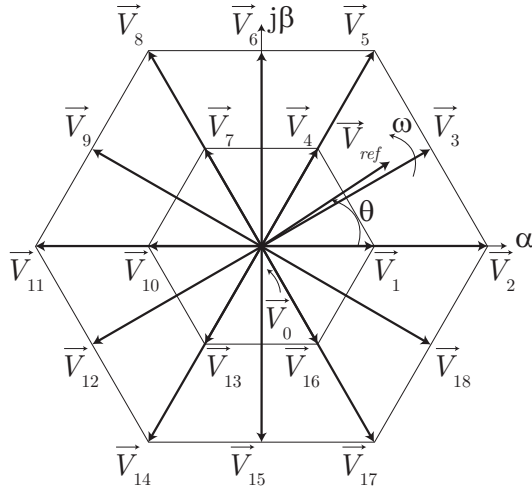
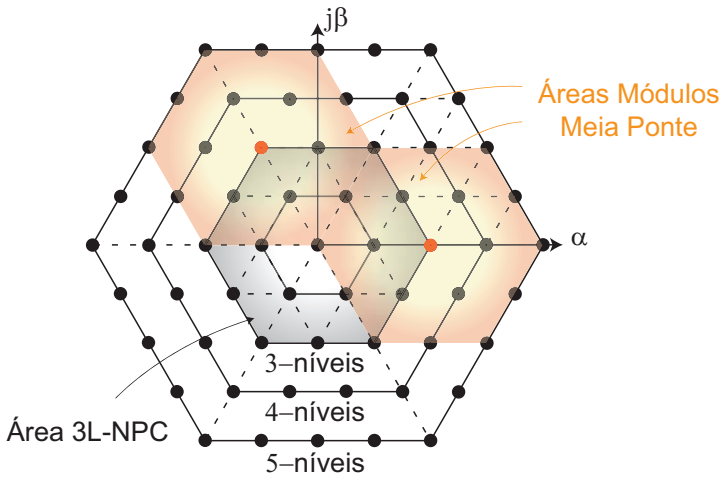


Figura 3.14 – Diagrama do espaço vetorial para o inversor multinível híbrido proposto



Conhecendo todos os vetores do inversor multinível é possível determinar a sequência de comutação e os tempos de comutação de cada vetor, com base na localização do vetor referência no diagrama vetorial. Porém, sua localização no diagrama vetorial não se limita apenas à determinação do setor onde o mesmo está inserido, mas também a determinação dos vetores a serem utilizados a fim de sintetizá-lo. Assim, com o aumento do número de níveis de tensão do inversor aumenta a complexidade dos cálculos, como a quantidade de cálculos necessários para a determinação dos vetores.

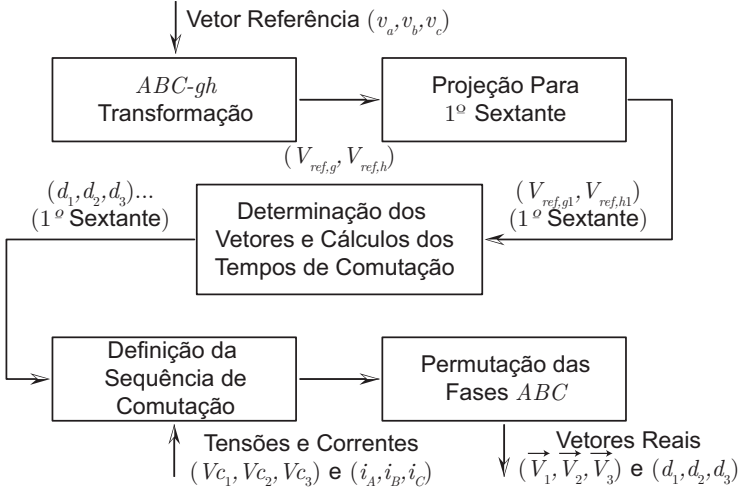
Sabendo das dificuldades impostas pelo aumento dos números de níveis de tensão e do elevado tempo computacional para realizar todos os cálculos necessários quando a técnica de modulação SVM é empregada a inversores multiníveis, algumas propostas foram apresentadas para minimizar esses efeitos. Simplificações apresentadas por Pou et al. (2005) e Celanovic e Boroyevich (2001) que reduzem os esforços computacionais para determinação dos vetores que serão sintetizados na saída do inversor.

Baseado no algoritmo apresentado por Pou et al. (2005), a modulação por vetores espaciais utilizada neste trabalho é descrita por cinco estágios, como mostra o diagrama de blocos da Figura 3.15. O primeiro estágio consiste em determinar a referência em coordenadas gh , ou seja, aplicar a transformada $abc - gh$. No segundo estágio realiza-se a projeção dos vetores dos demais sextantes para o primeiro sextante. O estágio seguinte aborda a localização do vetor referência e os cálculos dos tempos de comutação de cada vetor. No quarto estágio define-se a melhor sequência de comutação. No último estágio são gerados os vetores originais para o correspondente sextante.

3.3.2.1 Modulação por Vetores Espaciais - Primeiro Estágio

O primeiro estágio utiliza-se da transformação das referências trifásicas, de coordenadas abc para referências bifásicas de um sistema de coordenadas não ortogonais gh . A transformação gh foi introduzida na técnica de modulação por vetores espaciais por Celanovic e Boroyevich (2001), com o objetivo de simplificar os esforços computacionais aplicados à modulação vetorial. A matriz transformação é apresentada na equação (3.4) e define a transformação de um sistema em coordenadas abc em coordenadas gh .

Figura 3.15 – Diagrama de blocos do algoritmo da modulação SMV.



$$\begin{bmatrix} V_g \\ V_h \end{bmatrix} = \frac{(n-1)}{\sqrt{3}} \cdot \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \end{bmatrix} \cdot \begin{bmatrix} v_A \\ v_B \\ v_C \end{bmatrix} \quad (3.4)$$

3.3.2.2 Modulação por Vetores Espaciais - Segundo Estágio

O método proposto projeta as componentes gh do vetor referência para o primeiro setor simplificando a análise somente a um sextante.

Conforme apresentado por Pou et al. (2005), o método é baseado na permutação das variáveis das fases, que no sistema trifásico balanceado são descritas pela equação (3.5).

$$\begin{cases} v_a = \hat{V} \cdot \cos(\theta) \\ v_b = \hat{V} \cdot \cos(\theta - 2\pi/3) \\ v_c = \hat{V} \cdot \cos(\theta + 2\pi/3) \end{cases} \quad (3.5)$$

Onde, $\theta = \int_0^t \omega dt + \theta_0$.

O vetor referência é dado pela transformação de Clark:

$$V_{ref} = \frac{2}{3} \cdot \left(v_a + v_b \cdot e^{j\frac{2\pi}{3}} + v_c \cdot e^{-j\frac{2\pi}{3}} \right) = \hat{V} \cdot e^{j\theta} \quad (3.6)$$

Portanto, nenhuma transformação é requerida para o primeiro sextante. Para o segundo e terceiro sextantes as equações equivalentes do vetor referência no primeiro sextante são obtidas permutando as variáveis v_a , v_b e v_c entre as fases a, b, c , como são descritas pelas equações (3.7) e (3.8).

$$V_{ref} = \frac{2}{3} \cdot \left(v_b + v_a \cdot e^{j\frac{2\pi}{3}} + v_c \cdot e^{-j\frac{2\pi}{3}} \right) = \hat{V} \cdot e^{j(\frac{2\pi}{3}-\theta)} \quad (3.7)$$

$$V_{ref} = \frac{2}{3} \cdot \left(v_b + v_c \cdot e^{j\frac{2\pi}{3}} + v_a \cdot e^{-j\frac{2\pi}{3}} \right) = \hat{V} \cdot e^{j(\theta-\frac{2\pi}{3})} \quad (3.8)$$

Como apresentado para os setores II e III, as coordenadas $V_{ref,g1}$ e $V_{ref,h1}$ são determinadas para todos os setores, permutando as fases v_a , v_b e v_c . Na Tabela 3.4 são apresentadas as componentes $V_{ref,g1}$ e $V_{ref,h1}$ equivalentes de cada setor em relação ao primeiro setor.

Tabela 3.4 – Componentes do vetor equivalente ao primeiro sextante

Sextante	Componentes equivalentes ao primeiro sextante $V_{ref,g1}$ e $V_{ref,h1}$	
1°	$V_{ref,g1} = V_{ref,g}$	$V_{ref,h1} = V_{ref,h}$
2°	$V_{ref,g1} = -V_{ref,g}$	$V_{ref,h1} = V_{ref,g} + V_{ref,h}$
3°	$V_{ref,g1} = V_{ref,h}$	$V_{ref,h1} = -V_{ref,g} - V_{ref,h}$
4°	$V_{ref,g1} = -V_{ref,h}$	$V_{ref,h1} = -V_{ref,g}$
5°	$V_{ref,g1} = -V_{ref,g} - V_{ref,h}$	$V_{ref,h1} = V_{ref,g}$
6°	$V_{ref,g1} = V_{ref,g} + V_{ref,h}$	$V_{ref,h1} = -V_{ref,h}$

3.3.2.3 Modulação por Vetores Espaciais - Terceiro Estágio

No terceiro estágio são definidos os vetores e seus tempos de comutação, os quais resultarão na síntese do vetor referência pelo inversor. Deve-se localizar os três vetores mais próximos ao vetor referência, o que implica em um menor número de comutações e uma menor distor-

ção harmônica total da tensão na saída do inversor.

Após encontradas as coordenadas $V_{ref,g1}$ e $V_{ref,h1}$ do vetor referência projetadas ao primeiro setor, localizam-se os vetores próximos às coordenadas $V_{ref,g1}$ e $V_{ref,h1}$ arredondando os valores das coordenadas gh para cima e para baixo. Por exemplo, um vetor referência com coordenadas $V_{ref,g1} = 1,2$ e $V_{ref,h1} = 1,5$ é localizado entre o paralelogramo definido pelos vetores das equações seguintes:

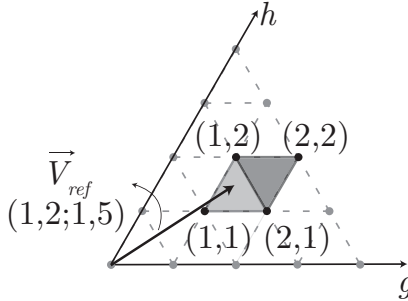
$$\vec{V}_{ul} = \begin{bmatrix} V_{ref,g1} \\ V_{ref,h1} \end{bmatrix} = \begin{bmatrix} 2 \\ 1 \end{bmatrix} \quad (3.9)$$

$$\vec{V}_{lu} = \begin{bmatrix} V_{ref,g1} \\ V_{ref,h1} \end{bmatrix} = \begin{bmatrix} 1 \\ 2 \end{bmatrix} \quad (3.10)$$

$$\vec{V}_{uu} = \begin{bmatrix} V_{ref,g1} \\ V_{ref,h1} \end{bmatrix} = \begin{bmatrix} 2 \\ 2 \end{bmatrix} \quad (3.11)$$

$$\vec{V}_{ll} = \begin{bmatrix} V_{ref,g1} \\ V_{ref,h1} \end{bmatrix} = \begin{bmatrix} 1 \\ 1 \end{bmatrix} \quad (3.12)$$

Figura 3.16 – Diagrama do espaço vetorial do primeiro setor do inversor multinível híbrido e determinação dos vetores.



Observando os valores finais dos quatro vetores nota-se ainda formação de dois triângulos, como mostra a Figura 3.16. Logo, os vetores $\vec{V}_{ul}$ e $\vec{V}_{lu}$ sempre estarão presentes, faltando determinar o terceiro e último vetor. O terceiro vetor pode ser determinado pelo cálculo da expressão (3.13).

$$V_{ref,g1} + V_{ref,h1} - (V_{ul,g1} + V_{ul,h1}) \quad (3.13)$$

Se o valor da expressão (3.13) for positivo, então o terceiro vetor

é $\vec{V}_{uu}$. Caso o valor da expressão (3.13) for negativo, o terceiro vetor presente é $\vec{V}_{ll}$. Seguindo o exemplo anterior:

$$1,2 + 1,5 - (2 + 1) = -0,3 \quad (3.14)$$

Portanto, os três vetores mais próximos ao vetor referência são $\vec{V}_{ul}$, $\vec{V}_{lu}$ e $\vec{V}_{ll}$.

Uma vez identificados os três vetores mais próximos ao vetor referência, seus respectivos tempos de comutação são encontrados através da equação (3.15)

$$T_s \cdot V_{ref,g1h1} = T_s \cdot (d_{ul}V_{ul} + d_{lu}V_{lu} + d_3V_3) \quad (3.15)$$

De forma simples os tempos de comutação dos vetores são determinados pelas equações (3.16) e (3.17), se $V_3 = \vec{V}_{ll}$,

$$\begin{aligned} d_{ul} &= V_{ref,g1} - V_{ll,g1} \\ d_{lu} &= V_{ref,h1} - V_{ll,h1} \\ d_{ll} &= 1 - d_{ul} - d_{lu} \end{aligned} \quad (3.16)$$

se $V_3 = \vec{V}_{uu}$.

$$\begin{aligned} d_{ul} &= V_{uu,h1} - V_{ref,h1} \\ d_{lu} &= V_{uu,g1} - V_{ref,g1} \\ d_{ll} &= 1 - d_{ul} - d_{lu} \end{aligned} \quad (3.17)$$

Assim, seguindo o exemplo anterior os tempos de comutação são calculados pela equação (3.16):

$$\begin{aligned} d_{ul} &= V_{ref,g1} - V_{ll,g1} = 0,2 \\ d_{lu} &= V_{ref,h1} - V_{ll,h1} = 0,5 \\ d_{ll} &= 1 - d_{ul} - d_{lu} = 0,3 \end{aligned} \quad (3.18)$$

3.3.2.4 Modulação por Vetores Espaciais - Quarto Estágio

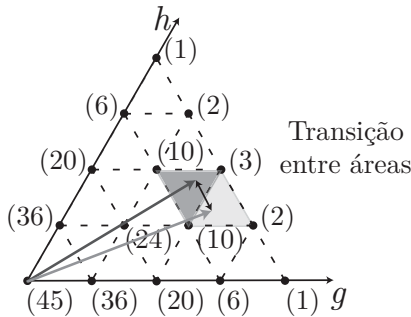
No quarto estágio são definidas as melhores sequências de comutação a serem utilizadas. As melhores sequências de comutação podem ser definidas através da leitura das correntes de saída, das tensões de saída e das tensões dos capacitores de barramento do inversor. Usualmente, o controle das tensões de barramento (bancos de capacitores), o baixo número de comutações e a qualidade da forma de onda de saída

do conversor são fatores predominantes da definição dessas sequências.

Outra forma é definir previamente as melhores sequências de comutação, como no caso do trabalho. Dessa forma, atende-se os requisitos exigidos pelo projetista e também reduz-se os esforços computacionais necessários.

Assim, são analisados todos os estados de comutação os quais sintetizam cada vetor do primeiro setor. E para cada área do primeiro setor e definem-se quais são os estados de comutações a serem empregados.

Figura 3.17 – Diagrama do espaço vetorial do primeiro setor do inversor multinível híbrido e número de estados de comutação redundantes.



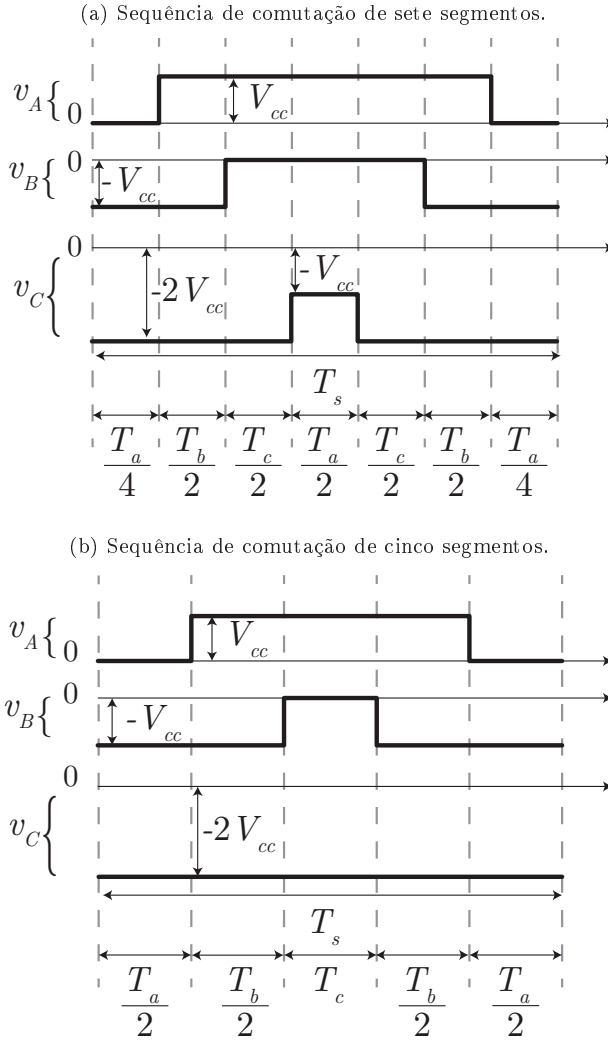
Os números em parenteses na Figura 3.17 indicam número de estados de comutações que sintetizam o mesmo vetor no plano gh . Para a figura apresentada já são eliminados os estados de comutação que inserem simultaneamente as duas fontes de tensão dos submódulos de cada fase do inversor. A escolha dos estados de comutação seguiram os requisitos descritos na unidade 3.3 e mais dois requisitos citados a seguir:

- A transição entre um estado de comutação e outro deve envolver um par de interruptores por braço do inversor.
- Na transição entre áreas deve-se comutar o menor número de interruptores possível.

Para atender os requisitos desejados para a sequência de comutação são adotadas as sequências de comutações de cinco e sete segmentos, como apresentado por Wu (2006).

A sequência de comutação de sete segmentos consiste em dividir o tempo de comutação T_s em sete períodos, os quais empregam os ve-

Figura 3.18 – Sequência de comutações para modulação SVM proposta ao inversor multinível híbrido.



tores selecionados. Uma característica interessante dessa sequência de comutação é que a frequência de comutação média nos semicondutores é igual a $f_{sw} = 1/T_s$, caso a transição entre cada estado de comutação envolva somente um um par de interruptores.

Já a sequência de comutação de cinco segmentos utiliza dos vetores selecionados divididos em cinco períodos durante um período de comutação T_s . Nesse caso a frequência de comutação média dos dispositivos é menor que $1/T_s$, caso a transição entre cada estado de comutação envolva somente um par de interruptores. Assim, minimizam-se as perdas de comutação sobre os semicondutores realizando um menor número de comutações.

A Figura 3.18 apresenta as sequências de comutações por sete e cinco segmentos utilizadas no trabalho para uma mesma área na qual o vetor de referência está inserido.

3.3.2.5 Modulação por Vetores Espaciais - Quinto Estágio

No último estágio são gerados os vetores originais para cada sextante correspondente, pois todas as análise dos vetores, cálculos dos tempos de comutação e da sequência de comutação são referenciados ao primeiro sextante. Conhecendo o sextante do vetor de referência, essa ação pode ser executada por uma simples permutação das fases, de acordo com a Tabela 3.5.

Tabela 3.5 – Permutação das fases ABC para síntese do vetor original em cada sextante.

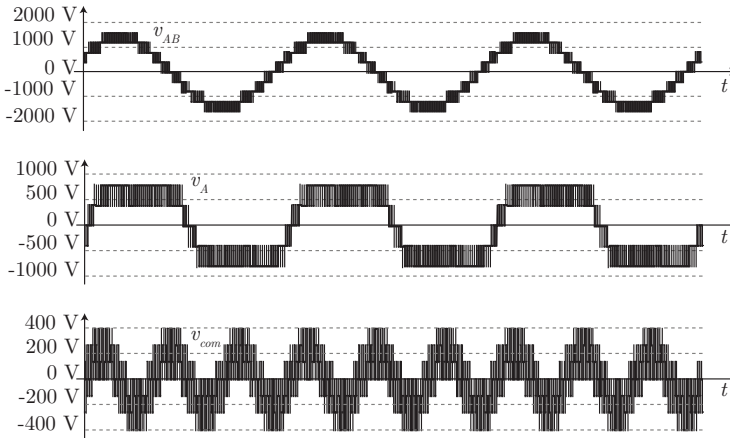
Sextante	Fase A	Fase B	Fase C
1^o	A	B	C
2^o	$A \rightarrow B$	$B \rightarrow A$	C
3^o	$A \rightarrow B$	$B \rightarrow C$	$C \rightarrow A$
4^o	$A \rightarrow C$	B	$C \rightarrow A$
5^o	$A \rightarrow C$	$B \rightarrow A$	$C \rightarrow B$
6^o	A	$B \rightarrow C$	$C \rightarrow B$

Assim, as tensões de fase, de linha e de modo comum do inversor utilizando a técnica de modulação por vetores espaciais para a sequência sete segmentos são apresentadas na Figura 3.19. Para a simulação da modulação por vetores espaciais com sete segmentos foram utilizados os parâmetros apresentados na Tabela 3.6.

Tabela 3.6 – Parâmetros de simulação das formas de onda de tensão do inversor multinível híbrido para técnica de modulação por vetores espaciais com sete e cinco segmentos.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	400 V	Tensão do barramento cc do módulo trifásico
Ma	1	Índice de modulação
f_r	60 Hz	Frequência da rede de alimentação
T_s	173,6 μ s	Período de comutação

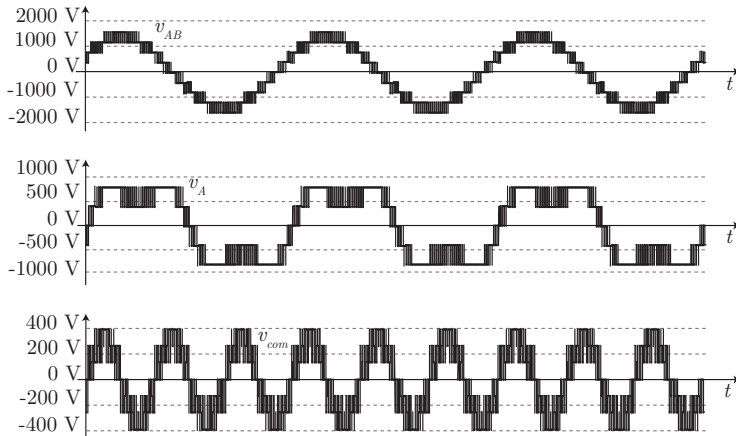
Figura 3.19 – Tensões de linha, de fase e de modo comum da técnica modulação SVM com sete segmentos aplicada ao inversor multinível híbrido proposto, para índice de modulação $Ma = 0,9$.



Percebe-se nitidamente os cinco níveis de tensão sintetizados na tensão de fase do inversor e os nove níveis de tensão sintetizados na tensão de linha.

A Figura 3.20 apresenta as tensões de fase, de linha e de modo comum para o inversor multinível empregando a técnica de modulação SVM com cinco segmentos. Novamente identificam-se os cinco níveis de tensão na tensão de fase e os nove níveis de tensão na tensão de linha.

Figura 3.20 – Tensões de linha, de fase e de modo comum da técnica modulação SVM com cinco segmentos aplicada ao inversor multinível híbrido proposto, para índice de modulação $Ma = 0,9$.



Percebe-se facilmente na Figura 3.20 a menor quantidade de comutações realizada pela técnica de modulação SVM com cinco segmentos em relação a de sete segmentos. O menor número de comutações já era esperado, devido ao menor número de segmentos.

A Figura 3.21 apresenta a distorção harmônica total para as tensões de fase e para as tensões de linha das técnicas de modulação SVM de cinco e sete segmentos, obtido por meio de simulação numérica.

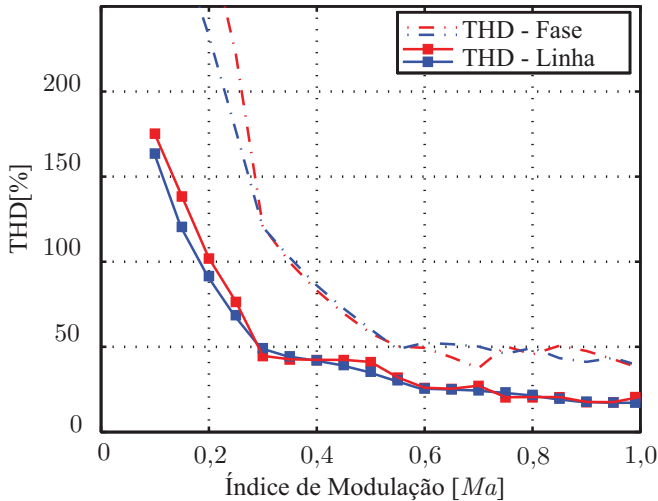
Nota-se uma leve diferença entre a distorção harmônica total entre as modulações por vetores espaciais com cinco e sete segmentos. Essa diferença se explica facilmente em razão da menor quantidade de segmentos sintetizados pela modulação por vetores espaciais de cinco segmentos.

É importante destacar que na região de maior interesse $Ma > 0,3$, a distorção harmônica total da tensão de linha das técnicas modulação SVM com cinco e sete segmentos apresentam valores quase idênticos.

3.4 ANÁLISE DAS CORRENTES E DOS RETIFICADORES DE ENTRADA

O dimensionamento dos retificadores de entrada de cada fonte de alimentação isolada do inversor proposto é definido através da corrente

Figura 3.21 – Gráfico da distorção harmônica total da tensão de linha e de fase para modulação SVM, em vermelho para “5 Segmentos” e azul para “7 Segmentos”.



que cada retificador deve suportar. Define-se a corrente de cada fonte de alimentação isolada através da potência que cada fonte de alimentação fornece ao inversor, que é parametrizada em função da técnica de modulação empregada, da potência da carga e do valor do índice de modulação. Sendo assim, alguns requisitos e considerações são adotados para os cálculos das correntes nos diodos:

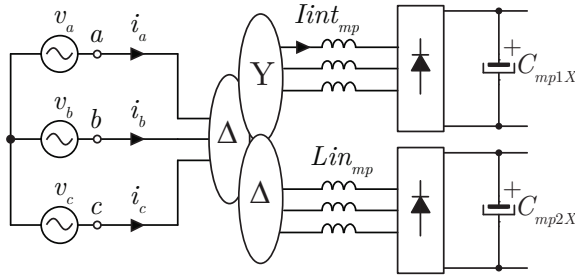
- A modulação empregada será a modulação híbrida, apresentada na unidade 3.3.1.
- O valor do índice de modulação será de $Ma = 0,9$. Admitindo que a operação com índice de modulação unitário $Ma = 1,0$, quando a potência é máxima, não é um valor prático.
- As correntes de entradas são consideradas senoidais.
- As reatâncias dos transformadores da entrada dos retificadores dos submódulos meia ponte e do módulo trifásico são de 5%.
- Os componentes de potência do inversor e dos retificadores são considerados ideais, não possuem perdas ou indutâncias parasitas.

O fator de potência dos retificadores de seis pulsos utilizados nos submódulos meia ponte e no módulo trifásico é determinado através da metodologia apresentada por Wu (2006). Assim, assume-se um fator de potência de 0,92 para os retificadores seis pulsos e de 0,96 para o retificador de doze pulsos do módulo trifásico.

3.4.1 Retificadores dos Módulos Meia Ponte

A Figura 3.22 apresenta o circuito retificador empregado na entrada de cada módulo meia ponte.

Figura 3.22 – Circuito retificador de entrada do módulo meia ponte.



Com base no gráfico apresentado Figura 3.10, onde a potência entregue pelas fontes de alimentação isoladas do inversor é definida em virtude do índice de modulação e da expressão (3.19), define-se a potência que cada fonte de alimentação dos submódulos deve fornecer aos conversores meia ponte.

$$P_{mp} = \frac{41,2\% \cdot P_{carga}}{6} \quad (3.19)$$

Onde, P_{carga} é a potência total fornecida pelo inversor multinível proposto à carga, e 41,2% é o fator multiplicativo da potência fornecida à carga pelos submódulos meia ponte, nesse caso, para o inversor operando com índice de modulação 0,9.

Assim, a corrente eficaz de fase na entrada de uma ponte retificadora do módulo meia ponte é determinada pela equação (3.20).

$$I_{int_{mp,rms}} = \frac{P_{mp} \cdot \alpha_{esp}}{3 \cdot V_{pri,rms} \cdot FP_{mp}} \quad (3.20)$$

Onde, $\alpha_{espiras}$ define a relação de espiras entre primário e secun-

dário dos transformadores, $V_{pri,rms}$ é a tensão eficaz de fase no primário dos transformadores, e FP_{mp} é o fator de potência para os retificadores de seis pulsos dos módulos meia ponte.

Considerando que a potência fornecida por cada módulo meia ponte é constante e que a corrente de entrada é puramente senoidal. Obtém-se os valores da corrente média e eficaz em um diodo através das equações (3.21) e (3.22).

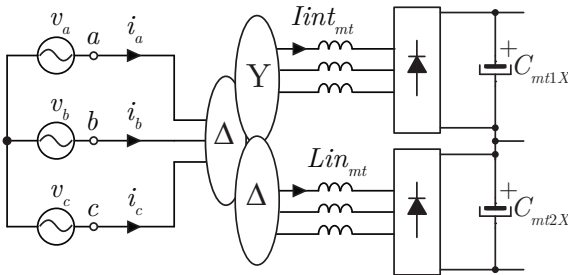
$$Id_{mp,avg} = \frac{P_{mp}}{3 \cdot V_{cc}} \quad (3.21)$$

$$Id_{mp,rms} = \frac{Int_{mp,rms}}{\sqrt{2}} \quad (3.22)$$

3.4.2 Retificador do Módulo Trifásico

A Figura 3.23 apresenta o circuito retificador empregado à entrada do módulo trifásico.

Figura 3.23 – Circuito retificador de entrada do módulo trifásico.



A determinação das correntes nos diodos do retificador do módulo trifásico segue a metodologia apresentada na seção 3.4.1. Assim, a potência entregue ao módulo trifásico é obtida pela equação (3.23), onde o fator multiplicativo 58,8% é a potência fornecida a carga pelo módulo trifásico.

$$P_{mt} = \frac{58,8\% \cdot P_{carga}}{2} \quad (3.23)$$

A corrente eficaz na entrada das pontes retificadoras em uma das fases é determinada pela equação (3.24).

$$I_{int_{mt,rms}} = \frac{P_{mt} \cdot \alpha_{esp}}{3 \cdot V_{pri,rms} \cdot FP_{mt}} \quad (3.24)$$

Onde, $\alpha_{espiras}$ define a relação de espiras entre primário e secundário dos transformadores, $V_{pri,rms}$ a tensão eficaz de fase no primário do transformador, e FP_{mt} o fator de potência para o retificador de doze pulsos do módulo trifásico.

Sendo constante a potência fornecida pelo módulo trifásico, a corrente média e eficaz em um diodo da ponte retificadora de doze pulsos são obtidas pelas equações (3.25) e (3.26).

$$I_{d_{mt,avg}} = \frac{P_{mt}}{3 \cdot V_{cc}} \quad (3.25)$$

$$I_{d_{mt,rms}} = \frac{I_{int_{mt,rms}}}{\sqrt{2}} \quad (3.26)$$

3.4.3 Simulação dos Retificadores de Entrada

Para a simulação dos retificadores de entrada serão definidos alguns parâmetros apresentados na Tabela 3.7. Os dados são referentes à operação do inversor com modulação híbrida para o “Caso 1”.

Com os parâmetros fornecidos é possível obter as formas de onda de corrente na entrada do inversor trifásico híbrido. As formas de onda de corrente e tensão de entrada do inversor são visualizadas na Figura 3.24. A distorção harmônica total da corrente de entrada apresenta um índice de 6,69 %.

Uma análise mais criteriosa da corrente de entrada do inversor é realizada mediante a observação das componentes harmônicas. As componentes harmônicas são obtidas através da decomposição do sinal em série de Fourier e na Figura 3.25 são apresentadas as componentes harmônicas da corrente de entrada do inversor.

Apesar da distorção harmônica total ser relativamente baixa, algumas componentes apresentam valores elevados como a décima primeira e vigésima terceira harmônica. Caso a aplicação do inversor necessite da atenuação dessas componentes, filtros sintonizados podem ser adicionados à entrada do inversor. Os filtros sintonizados são projetados de forma a atenuar as componentes harmônicas indesejáveis, principalmente as componentes harmônicas de baixa ordem e evitando que elas circulem pela rede de alimentação.

Tabela 3.7 – Parâmetros de simulação dos retificadores de entrada.

Parâmetro	Valor	Descrição
P_{carga}	13 kW	Potência total trifásica de carga
Lin_{mp}	5 %	Dispersão dos transformadores dos módulos meia ponte
Lin_{mt}	5 %	Dispersão do transformador do módulo trifásico
f_r	60 Hz	Frequência da rede de alimentação
$V_{pri,rms}$	220 V	Tensão eficaz de fase nos primários dos transformadores
C_{mpjX}	3.300 μ F	Capacitores de barramento dos módulos meia ponte
C_{mtjX}	4.080 μ F	Capacitores de barramento do módulo trifásico
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	400 V	Tensão do barramento cc do módulo trifásico
Φ	5,65°	Ângulo entre corrente de carga e sinal referência
Ma	0,9	Índice de modulação

Figura 3.24 – Tensão de fase e corrente de entrada do inversor multinível híbrido trifásico

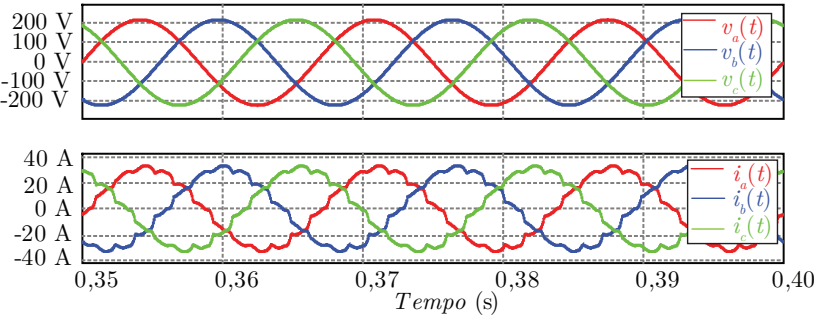
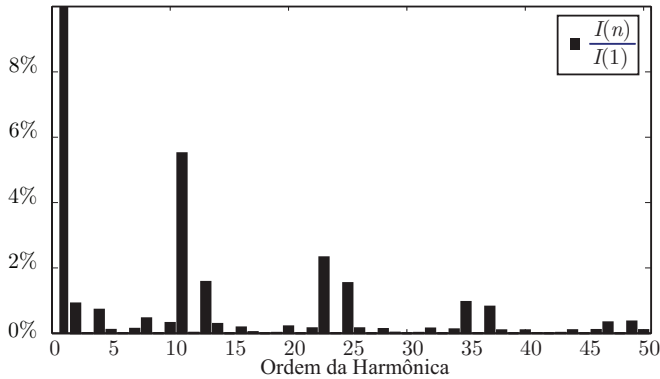


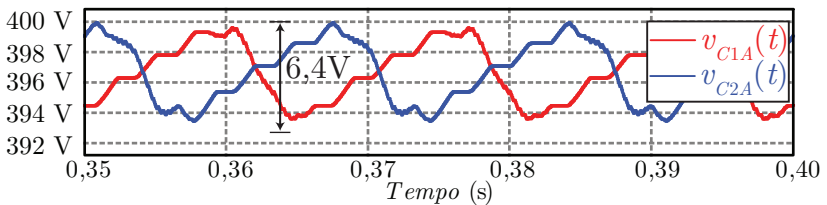
Figura 3.25 – Análise do espectro harmônico da corrente de entrada do inversor multinível híbrido.



Os capacitores dos barramentos cc dos módulos meia ponte são projetados conforme é apresentado na seção 4.2. O projeto visa estabelecer uma faixa de oscilação da tensão sobre os capacitores de barramento, que para o caso é de 8 V. A Figura 3.26 apresenta as tensões nos capacitores dos submódulos meia ponte na fase A.

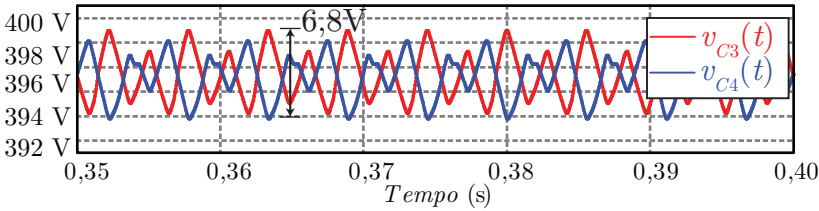
Na Figura 3.26 visualiza-se a máxima ondulação de tensão no barramento cc dos submódulos meia ponte da fase A, que é de aproximadamente 6,4 V para ambos os barramentos cc, próximo ao valor teórico proposto de 8 V para a ondulação de tensão sobre os capacitores.

Figura 3.26 – Tensão dos capacitores de barramento dos submódulos meia ponte.



A Figura 3.27 apresenta a ondulação de tensão nos capacitores do módulo trifásico, que foram projetados conforme apresentado na unidade 4.3. Ambos os capacitores C_3 e C_4 a tensão de barramento oscilou dentro do esperado, com uma variação de aproximadamente 6,8 V.

Figura 3.27 – Tensão dos capacitores de barramento do módulo trifásico.



O inversor multinível híbrido completo é constituído por oito retificadores de seis pulsos com filtro capacitivo, sendo dois retificadores do módulo trifásico e seis retificadores de seis pulsos dos submódulos meia ponte.

Na Tabela 3.8 são apresentados os valores de corrente média e eficaz para os diodos dos retificadores dos módulos meia ponte e para os diodos dos retificadores do módulo trifásico da fase *A*. Também são apresentados os valores de corrente eficaz para os capacitores de barramento cc do módulo meia ponte da fase *A* e para os capacitores do módulo trifásico.

Tabela 3.8 – Valores da corrente média e eficaz para os diodos retificadores e para os capacitores dos barramentos cc do inversor multinível híbrido.

Corrente nos componentes	Valores teóricos (A)	Valores simulados (A)
$I_{d_{mp,rms}}$	1,79	1,70*
$I_{d_{mp,avg}}$	0,74	0,71*
$I_{d_{mt,rms}}$	7,41	7,29*
$I_{d_{mt,avg}}$	3,20	3,04*
$I_{C1A,rms}$	3,95	4,33
$I_{C2A,rms}$	3,95	4,60
$I_{C3,rms}$	9,54	9,76
$I_{C4,rms}$	9,54	8,45

* Média dos valores encontrados em todos os diodos da ponte retificadora.

3.5 CONCLUSÃO

Nesta seção foi apresentado o inversor multinível híbrido proposto, descrevendo toda a sua estrutura e suas etapas de operação e verificando que o inversor possui doze etapas de operação, podendo operar de forma simétrica ou assimétrica. Na forma de operação simétrica pode-se sintetizar até cinco níveis de tensão de fase, para a forma de operação assimétrica sintetizam-se até nove níveis na tensão de fase. Outro fator relevante são os estados de operação redundantes do inversor multinível, alguns desses estados podem ser importantes para realizar o balanço de tensão dos capacitores dos módulos.

Foram propostas duas técnicas de modulação para o inversor multinível. A técnica de modulação híbrida tem características semelhantes à técnica PWM-PD, porém diferencia-se por comutar em alta frequência somente os módulos meia ponte e o módulo trifásico em baixa frequência. Dessa forma, para índices de modulação elevados o módulo trifásico processa maior parte da energia que circula através do inversor e possui menor perda de comutação. A segunda técnica de modulação apresentada foi a técnica de modulação por vetores espaciais de cinco e de sete segmentos. Em ambos os casos procurou-se manter a baixa frequência de comutação do módulo trifásico e a alta frequência de operação para os módulos meia ponte. Quando comparadas, as duas técnicas de modulação apresentam baixos níveis de THD para os índices de modulação mais altos, porém a técnica de modulação por vetores espaciais permite um maior grau liberdade ao inversor, podendo reduzir o número de comutações do inversor, ou até mesmo, reduzir o desbalanço das tensões dos barramentos cc do inversor.

Nesta seção também averiguou-se as correntes de entrada do inversor, ou seja, as correntes que circulam através dos retificadores de entrada que alimentam os módulos do inversor multinível, determinando, assim, as correntes que circulam por cada ponte retificadora e pelos transformadores de doze pulsos.

4 ANÁLISE DOS ESFORÇOS DE CORRENTE DO INVERSOR MULTINÍVEL HÍBRIDO PROPOSTO

O correto equacionamento dos esforços sobre os semicondutores de potência do inversor proposto permite ao projetista escolher e dimensionar os semicondutores e dissipadores de calor mais adequados à sua estrutura. Os benefícios associados a esta análise reduzem o custo do projeto, determinando corretamente os semicondutores de potência e os dissipadores de calor da estrutura e também possuem influência direta na eficiência do inversor. Sendo assim, a análise dos esforços sobre os semicondutores do inversor é necessária e de fundamental importância. Neste capítulo são apresentados os cálculos para determinação dos valores médio e eficaz da corrente e das perdas sobre os semicondutores de potência para a operação do inversor multinível híbrido proposto. Toda a análise dos esforços é realizada para a modulação híbrida, para operação de forma simétrica, ou seja “Caso 1”.

4.1 CÁLCULO DOS VALORES MÉDIO E EFICAZ DE CORRENTE NOS SEMICONDUCTORES

O equacionamento dos esforços sobre os semicondutores do inversor multinível híbrido é abordado conforme proposto por Batschauer (2011). Adotam-se as seguintes considerações:

- Os semicondutores são ideais, ou seja, não possuem quedas de tensão ou intervalos de comutações.
- A corrente de carga é puramente senoidal e na frequência fundamental f_o e sua amplitude permanece constante mesmo com a mudança do índice de modulação, como descrito na equação (4.1).
- O tempo morto presente nos semicondutores de um mesmo braço

é desprezado.

Considera-se que a corrente de uma fase é senoidal, conforme a expressão (4.1).

$$i_A(\varphi) = I_p \cdot \text{sen}(\varphi - \Phi) \quad (4.1)$$

Onde, I_p é a corrente de pico da carga do inversor e Φ indica a defasagem entre a corrente de carga.

Para determinação dos valores médio e eficaz da corrente são utilizados os conceitos do valor médio quase instantâneo e do valor eficaz quase instantâneo da corrente, conforme as equações (4.2) e (4.3), sendo:

$$\langle I_{SjA,avg} \rangle = \frac{1}{2\pi} \int_{t_o}^{t_o+d(t) \cdot T_p} i_A \cdot dt = d(t) \cdot i_A \quad (4.2)$$

$$\langle I_{SjA,rms} \rangle^2 = \frac{1}{2\pi} \int_{t_o}^{t_o+d(t) \cdot T_p} i_A^2 \cdot dt = \sqrt{d(t)} \cdot i_A \quad (4.3)$$

Portanto, os valores médio e eficaz da corrente nos semicondutores de potência são definidos empregando o teorema de valor médio quase instantâneo e o valor eficaz quase instantâneo aos conceitos de corrente média e eficaz, como apresentado pelas equações (4.4) e (4.5).

$$I_{SjA,avg} = \frac{1}{2\pi} \int_0^{2\pi} d_{SjA}(\varphi) \cdot \langle I_{SjA} \rangle \cdot d\varphi \quad (4.4)$$

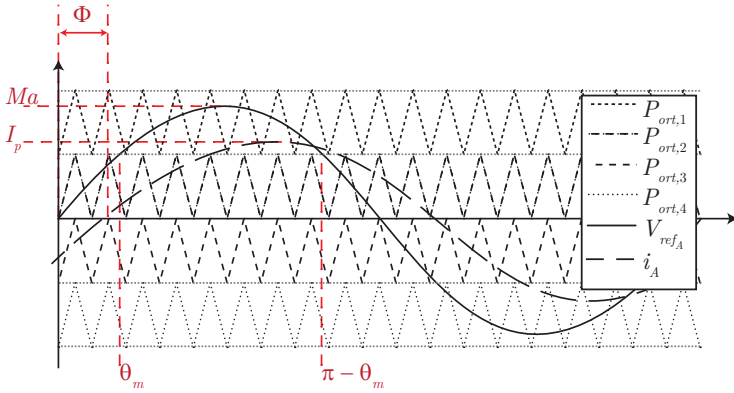
$$I_{SjA,rms} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} d_{SjA}(\varphi) \cdot \langle I_{SjA} \rangle^2 \cdot d\varphi} \quad (4.5)$$

Onde, d_{SjA} é a razão cíclica do semiconductor do inversor na fase A.

Sendo assim, a razão cíclica do semiconductor d_{SjA} é dada pela comparação do sinal de referência com as portadoras. Porém, o comportamento da razão cíclica sobre o semiconductor não é contínuo devido à passagem do sinal de referência por diferentes portadoras deslocadas em amplitude. A Figura 4.1 mostra o sinal de referência e as portadoras deslocadas em amplitudes.

A passagem do sinal de referência entre uma portadora e outra é dada pela equação (4.6).

Figura 4.1 – Sinal de referência e portadoras deslocadas em amplitudes para modulação híbrida.



$$\theta_m = \arcsen\left(\frac{1}{2 \cdot Ma}\right) \quad (4.6)$$

Como cada portadora atua diretamente somente sobre um par complementar de semicondutores, definem-se os valores médio e eficaz da corrente no semicondutor de forma separada. Nesta análise algumas simplificações são adotadas e limitando os cálculos somente a uma fase do inversor. De modo semelhante obtêm-se os valores médio e eficaz da corrente nos semicondutores das outras duas fases. Nesse caso serão definidos os valores médio e eficaz da corrente para os semicondutores da fase A.

Outra simplificação é adotada na determinação da razão cíclica dos semicondutores $S_{jA'}$, que são complementares aos semicondutores S_{jA} , conforme descreve a equação (4.7). Sendo assim, limita-se a análise somente a um dos semicondutores.

$$d_{S_{jA'}}(\varphi) = 1 - d_{S_{jA}}(\varphi) \quad (4.7)$$

4.1.1 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{1A}

Observando as condições como o índice de modulação Ma e o ângulo da passagem do sinal de referência entre portadoras θ_m , quando

empregada a modulação híbrida, define-se a razão cíclica do semicondutor para três faixas de operação.

- 1ª faixa de operação, para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$.
- 2ª faixa de operação, para $Ma > 0,5$ e $\Phi \leq \theta_m$.
- 3ª faixa de operação, para $Ma \leq 0,5$.

Para valores do índice de modulação $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$, a equação (4.8) descreve o comportamento não linear da razão cíclica do semicondutor S_{1A} , que apresenta comportamento constante e senoidal.

$$d_{S1A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \pi \\ 1 + 2 \cdot Ma \cdot \text{sen}(\varphi) & \pi \leq \varphi \leq \pi + \theta_m \\ 2 + 2 \cdot Ma \cdot \text{sen}(\varphi) & \pi + \theta_m \leq \varphi \leq \pi + \Phi \\ 0 & \pi + \theta_m \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.8)$$

Para $Ma > 0,5$ e $\Phi \leq \theta_m$.

$$d_{S1A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \pi \\ 1 + 2 \cdot Ma \cdot \text{sen}(\varphi) & \pi \leq \varphi \leq \pi + \Phi \\ 0 & \pi + \Phi \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.9)$$

Porém, quando $Ma \leq 0,5$, a função que descreve o comportamento da razão cíclica é dada pela equação (4.10), igual a condição descrita pela equação (4.9).

$$d_{S1A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \pi \\ 1 + 2 \cdot Ma \cdot \text{sen}(\varphi) & \pi \leq \varphi \leq \pi + \Phi \\ 0 & \pi + \Phi \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.10)$$

Logo, substituindo a equação (4.8) em (4.4) e (4.5) encontram-se os valores médio e eficaz da corrente no interruptor S_{1A} para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$, onde:

$$\lambda = \sqrt{4 \cdot Ma^2 - 1} \quad (4.11)$$

$$I_{S1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_{\Phi}^{\pi} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \\ & + \int_{\pi}^{\pi + \theta_m} \left\{ \begin{aligned} & [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \\ & \times [I_p \cdot \text{sen}(\varphi - \Phi)] \end{aligned} \right\} d\varphi \\ & + \int_{\pi}^{\pi + \Phi} \left\{ \begin{aligned} & [2 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \\ & \times [I_p \cdot \text{sen}(\varphi - \Phi)] \end{aligned} \right\} d\varphi \end{aligned} \right\} \quad (4.12)$$

$$I_{S1A,rms} = \frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_{\Phi}^{\pi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \\ & + \int_{\pi}^{\pi + \theta_m} \left\{ \begin{aligned} & [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \\ & \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \end{aligned} \right\} d\varphi \\ & + \int_{\pi}^{\pi + \Phi} \left\{ \begin{aligned} & [2 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \\ & \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \end{aligned} \right\} d\varphi \end{aligned} \right\} \quad (4.13)$$

Resolvendo as integrais e manipulando os termos, obtêm-se.

$$I_{S1A,avg} = \frac{I_p}{2 \cdot \pi} \left\{ \begin{aligned} & [\Phi \cdot \cos(\Phi) + \text{sen}(\Phi)] Ma + 3 \\ & - \theta_m [\lambda \cdot \cos(\Phi) + \text{sen}(\Phi)] \end{aligned} \right\} \quad (4.14)$$

$$I_{S1A,rms} = I_p \sqrt{\left\{ \begin{aligned} & \frac{\{2 \cdot \cos(\Phi) - 3[1 + \cos^2(\Phi)]\} Ma}{\pi} \\ & + \frac{[\pi - \cos(\Phi) \cdot \text{sen}(\Phi) - \text{sen}^{-1}(\theta_m) + \Phi]}{4 \cdot \pi} \\ & + \frac{2 \cdot \cos(\Phi) \cdot \text{sen}(\Phi) + 2 \cdot \lambda \cdot \cos(\Phi)^2 - \lambda}{\pi \cdot Ma^2} \end{aligned} \right\}} \quad (4.15)$$

Para as demais condições, os valores médio e eficaz da corrente no interruptor S_{1A} são descritos nas equações (4.16) e (4.17).

$$I_{S1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi + \int_{\pi}^{\pi+\Phi} \left\{ \begin{array}{l} [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \\ \times [I_p \cdot \text{sen}(\varphi - \Phi)] \end{array} d\varphi \right\} \right\} \quad (4.16)$$

$$I_{S1A,rms} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi + \int_{\pi}^{\pi+\Phi} \left\{ \begin{array}{l} [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \\ \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \end{array} d\varphi \right\} \right\} \quad (4.17)$$

Resolvendo as integrais e realizando algumas manipulações matemáticas, obtêm-se.

$$I_{S1A,avg} = \frac{I_p}{\pi} \left\{ \frac{[\Phi \cdot \cos(\Phi) - \text{sen}(\Phi)] Ma}{2} + 1 \right\} \quad (4.18)$$

$$I_{S1A,rms} = I_p \sqrt{\frac{1}{4} - \frac{[\cos(\Phi) - 1]^2 Ma}{3 \cdot \pi}} \quad (4.19)$$

4.1.2 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{2A}

A mesma análise realizada na seção 4.1.1 é efetuada para obter os valores médio e eficaz no semicondutor S_{2A} . Como primeiro passo determina-se a razão cíclica do interruptor S_{2A} .

Para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$.

$$d_{S2A}(\varphi) = \begin{cases} -1 + (2 \cdot Ma \cdot \text{sen}(\varphi)) & \Phi \leq \varphi \leq \pi - \theta_m \\ 2 \cdot Ma \cdot \text{sen}(\varphi) & \pi - \theta_m \leq \varphi \leq \pi \\ 0 & \pi \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.20)$$

Para $Ma > 0,5$ e $\Phi \leq \theta_m$.

$$d_{S2A}(\varphi) = \begin{cases} 2 \cdot Ma \cdot \text{sen}(\varphi) & \Phi \leq \varphi \leq \theta_m \\ -1 + (2 \cdot Ma \cdot \text{sen}(\varphi)) & \theta_m \leq \varphi \leq \pi - \theta_m \\ 2 \cdot Ma \cdot \text{sen}(\varphi) & \pi - \theta_m \leq \varphi \leq \pi \\ 0 & \pi \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.21)$$

E quando o índice de modulação é menor ou igual que $Ma \leq 0,5$, a equação (4.22) apresenta o comportamento da razão cíclica para o interruptor S_{2A} .

$$d_{S2A}(\varphi) = \begin{cases} 2 \cdot Ma \cdot \text{sen}(\varphi) & \Phi \leq \varphi \leq \pi \\ 0 & \pi \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.22)$$

Ressalta-se que, para obter o comportamento da razão cíclica do interruptor $S_{2A'}$ em função do índice de modulação e do ângulo de defasagem entre corrente de carga e o sinal de referência, utiliza-se do conceito apresentado na equação (4.7). Sendo assim:

$$d_{S2A'}(\varphi) = 1 - d_{S2A}(\varphi) \quad (4.23)$$

Conhecendo a razão cíclica para cada condição de operação do interruptor S_{2A} encontram-se os valores médio e eficaz da corrente substituindo as equações (4.20), (4.21) e (4.22) nas equações (4.4) e (4.5).

Para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$.

$$I_{S2A,avg} = \frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_{\Phi}^{\pi - \theta_m} [-1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \\ & + \int_{\pi - \theta_m}^{\pi} 2 \cdot Ma \cdot \text{sen}(\varphi) \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (4.24)$$

$$I_{S2A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi-\theta_m} [-1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot [I_p \text{sen}(\varphi - \Phi)]^2 d\varphi + \int_{\pi-\theta_m}^{\pi} 2 \cdot Ma \cdot \text{sen}(\varphi) \cdot [I_p \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.25)$$

Resolvendo as equações (4.24) e (4.25).

$$I_{S2A,avg} = I_p \left\{ \frac{[\text{sen}(\Phi) + (\pi - \Phi) \cdot \cos(\Phi)] Ma}{2 \cdot \pi} - \frac{1}{2 \cdot \pi} + \frac{[\text{sen}(\Phi) - \lambda \cdot \cos(\Phi)]}{4 \cdot \pi \cdot Ma} \right\} \quad (4.26)$$

$$I_{S2A,rms} = I_p \sqrt{\left\{ \frac{[4 \cdot \cos(\Phi) + 3 + \cos(2 \cdot \Phi)] Ma}{6 \cdot \pi} + \frac{\Phi + \theta_m - \pi - \frac{\text{sen}(2 \cdot \Phi)}{2}}{4 \cdot \pi} + \frac{\lambda - 2 \cdot \lambda \cdot \cos^2(\Phi) + \text{sen}(2 \cdot \Phi)}{16 \cdot \pi \cdot Ma^2} \right\}} \quad (4.27)$$

Para $Ma > 0,5$ e $\Phi < \theta_m$.

$$I_{S2A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\theta_m} 2 \cdot Ma \cdot \text{sen}(\varphi) \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi + \int_{\theta_m}^{\pi-\theta_m} [-1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi + \int_{\pi-\theta_m}^{\pi} 2 \cdot Ma \cdot \text{sen}(\varphi) \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.28)$$

$$I_{S2A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\theta_m} \left\{ 2 \cdot Ma \cdot \text{sen}(\varphi) \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi + \int_{\theta_m}^{\pi - \theta_m} \left\{ [2 \cdot Ma \cdot \text{sen}(\varphi) - 1] \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi + \int_{\pi - \theta_m}^{\pi} \left\{ 2 \cdot Ma \cdot \text{sen}(\varphi) \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi \right\}} \quad (4.29)$$

Os valores médio e eficaz da corrente no interruptor S_{2A} na faixa de operação de $Ma > 0,5$ e $\Phi < \theta_m$ são determinados através das equações (4.30) e (4.31)

$$I_{S2A,avg} = I_p \left\{ \frac{[\text{sen}(\Phi) + (\pi - \Phi) \cdot \cos(\Phi)] Ma}{2 \cdot \pi} - \frac{\lambda \cdot \cos(\Phi)}{2 \cdot \pi \cdot Ma} \right\} \quad (4.30)$$

$$I_{S2A,rms} = I_p \sqrt{\left\{ \frac{[4 \cdot \cos(\Phi) + \cos(2 \cdot \Phi) + 3] Ma}{6 \cdot \pi} + \frac{-\pi + 2 \cdot \theta_m}{4 \cdot \pi} + \frac{\lambda - 2 \cdot \lambda \cdot \cos^2(\Phi)}{8 \cdot \pi \cdot Ma^2} \right\}} \quad (4.31)$$

Para a última faixa de operação, quando $Ma \leq 0,5$.

$$I_{S2A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi} 2 \cdot Ma \cdot \text{sen}(\varphi) \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.32)$$

$$I_{S2A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi} 2 \cdot Ma \cdot \text{sen}(\varphi) \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.33)$$

Resolvendo as equações (4.32) e (4.33).

$$I_{S2A,avg} = \frac{I_p \cdot Ma [\text{sen}(\Phi) + (\pi - \Phi) \cdot \cos(\Phi)]}{2 \cdot \pi} \quad (4.34)$$

$$I_{S2A,rms} = \frac{I_p}{6} \sqrt{\left\{ \frac{12 \cdot Ma [\cos(\Phi) + 1]^2}{\pi} \right\}} \quad (4.35)$$

4.1.3 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{3A}

Para determinar os valores médio e eficaz das correntes pelos interruptores de baixa frequência pode-se utilizar da mesma técnica empregada para os semicondutores de alta frequência. Portanto, determina-se a razão cíclica do interruptor S_{3A} conforme apresentam as equações (4.36), (4.37) e (4.38)

Para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$.

$$d_{S3A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \pi - \theta_m \\ 0 & \pi - \theta_m \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.36)$$

Para $Ma > 0,5$ e $\Phi \leq \theta_m$.

$$d_{S3A}(\varphi) = \begin{cases} 0 & \Phi \leq \varphi \leq \theta_m \\ 1 & \theta_m \leq \varphi \leq \pi - \theta_m \\ 0 & \pi - \theta_m \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.37)$$

Para índice de modulação menor ou igual a $Ma \leq 0,5$, o comportamento da razão cíclica para o interruptor S_{3A} é descrito pela equação (4.38).

$$d_{S3A}(\varphi) = \begin{cases} 0 & \Phi \leq \varphi \leq 2\pi + \Phi \end{cases} \quad (4.38)$$

Determinam-se os valores médio e eficaz da corrente no interruptor para as três faixas de operação, empregando as equações (4.4) e (4.5).

Para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$.

$$I_{S3A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi - \theta_m} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.39)$$

$$I_{S3A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi - \theta_m} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.40)$$

Resolvendo as equações (4.39) e (4.40), obtêm-se:

$$I_{S3A,avg} = \frac{I_p \cdot \lambda \cdot \cos(\Phi)}{2 \cdot \pi \cdot Ma} \quad (4.41)$$

$$I_{S3A,rms} = I_p \sqrt{\left\{ \frac{[\pi - 2 \cdot \theta_m]}{4 \cdot \pi} + \frac{[2 \cdot \cos^2(\Phi) - 1] \lambda}{8 \cdot \pi \cdot Ma^2} \right\}} \quad (4.42)$$

Na segunda faixa de operação os valores médio e eficaz da corrente no interruptor S_{3A} são determinados pelas equações e (4.43) (4.44).

$$I_{S3A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\theta_m}^{\pi - \theta_m} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.43)$$

$$I_{S3A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\theta_m}^{\pi - \theta_m} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.44)$$

Realizando algumas manipulações.

$$I_{S3A,avg} = \frac{I_p}{2 \cdot \pi} \left\{ 1 + \frac{[\lambda \cdot \cos(\Phi) - \text{sen}(\Phi)]}{2 \cdot Ma} \right\} \quad (4.45)$$

$$I_{S3A,rms} = I_p \sqrt{\left\{ \frac{\left[\theta_m - \Phi + \pi + \frac{\text{sen}(2 \cdot \Phi)}{2} \right]}{4 \cdot \pi} + \frac{[2 \cdot \cos^2(\Phi) - 1] \lambda - \text{sen}(2 \cdot \Phi)}{16 \cdot \pi \cdot Ma^2} \right\}} \quad (4.46)$$

Na terceira e ultima faixa de operação a corrente que circula pelo interruptor é nula, pois o mesmo não é habilitado a conduzir em nenhum instante. Sendo assim, os valores médio e eficaz da corrente no dispositivo são nulos.

$$I_{S3A,avg} = 0A \quad (4.47)$$

$$I_{S3A,rms} = 0A \quad (4.48)$$

Os cálculos apresentados para determinação dos valores médio e eficaz da corrente no interruptor S_{3A} são válidos para o interruptor $S_{4A'}$ no ciclo negativo corrente de carga, sendo assim toda a análise é semelhante e defasada em 180° . Portanto, o equacionamento apresentado na seção 4.1.3 é válido para determinação dos valores médio e eficaz da corrente no interruptor $S_{4A'}$.

4.1.4 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor S_{4A}

O equacionamento aqui apresentado também é validado para determinação da corrente no semicondutor $S_{3A'}$, devido ao interruptor $S_{3A'}$ atuar de forma similar, porém para o semiciclo negativo da corrente de carga.

A razão cíclica do interruptor S_{4A} é descrita pelas equações (4.49) e (4.50) para toda sua faixa de operação.

Para $Ma > 0,5$ e $\theta_m < \Phi < \pi/2$.

$$d_{S4A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \theta_m + \pi \\ 0 & \theta_m + \pi \leq \varphi \leq 2 \cdot \pi + \Phi \end{cases} \quad (4.49)$$

Para segunda e terceira faixa de operação.

$$d_{S4A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \Phi + \pi \\ 0 & \theta_m + \pi \leq \varphi \leq 2 \cdot \pi + \Phi \end{cases} \quad (4.50)$$

Os valores médio e eficaz da corrente são determinados de forma similar aos demais interruptores e expressos nas equações (4.51) e (4.52).

$$I_{S4A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi+\theta_m} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.51)$$

$$I_{S4A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi+\theta_m} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.52)$$

Resolvendo as integrais e manipulando os termos determinam-se as expressões dos valores médio e eficaz da corrente no interruptor S_{4A} para a primeira faixa de operação.

$$I_{S4A,avg} = \frac{I_p}{2 \cdot \pi} \left\{ 1 + \frac{[\lambda \cdot \cos(\Phi) - \text{sen}(\Phi)]}{2 \cdot Ma} \right\} \quad (4.53)$$

$$I_{S4A,rms} = I_p \sqrt{\left\{ \frac{\left[\theta_m - \Phi + \pi + \frac{\text{sen}(2 \cdot \Phi)}{2} \right]}{4 \cdot \pi} + \frac{[1 - 2 \cdot \cos^2(\Phi)] \lambda - \text{sen}(2 \cdot \Phi)}{16 \cdot \pi \cdot Ma^2} \right\}} \quad (4.54)$$

Para as demais condições, os valores médio e eficaz da corrente no interruptor S_{4A} são determinados pelas equações (4.55) e (4.56).

$$I_{S4A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi+\Phi} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.55)$$

$$I_{S4A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\pi+\Phi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.56)$$

Resolvendo as integrais e realizando algumas manipulações matemáticas.

$$I_{S4A,avg} = \frac{I_p}{\pi} \quad (4.57)$$

$$I_{S4A,rms} = \frac{I_p}{2} \quad (4.58)$$

4.1.5 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{1A}

A metodologia empregada para os interruptores controlados também é aplicada aos diodos na determinação dos valores médio e eficaz da corrente. Como primeiro passo, determina-se a razão cíclica dos diodos nas três faixas de operação. Para o diodo D_{1A} a razão cíclica é expressa pelas equações (4.59), (4.60) e (4.61) para toda a faixa de operação.

$$d_{D1A}(\varphi) = \begin{cases} 1 & 0 \leq \varphi \leq \Phi \\ 0 & \Phi \leq \varphi \leq \pi + \Phi \\ 2 + 2 \cdot Ma \cdot \sin(\varphi) & \pi + \Phi \leq \varphi \leq 2 \cdot \pi - \theta_m \\ 1 + 2 \cdot Ma \cdot \sin(\varphi) & 2 \cdot \pi - \theta_m \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.59)$$

Para $Ma > 0,5$ e $\Phi \leq \theta_m$.

$$d_{D1A}(\varphi) = \begin{cases} 1 & 0 \leq \varphi \leq \Phi \\ 0 & \Phi \leq \varphi \leq \pi + \Phi \\ 1 + 2 \cdot Ma \cdot \sin(\varphi) & \pi + \Phi \leq \varphi \leq \pi + \theta_m \\ 2 + 2 \cdot Ma \cdot \sin(\varphi) & \pi + \theta_m \leq \varphi \leq 2 \cdot \pi - \theta_m \\ 1 + 2 \cdot Ma \cdot \sin(\varphi) & 2 \cdot \pi - \theta_m \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.60)$$

Para índice de modulação menor ou igual que $Ma \leq 0,5$, o comportamento da razão cíclica para o diodo D_{1A} é descrito pela equação (4.61).

$$d_{D1A}(\varphi) = \begin{cases} 1 & 0 \leq \varphi \leq \Phi \\ 0 & \Phi \leq \varphi \leq \pi + \Phi \\ 1 + 2 \cdot Ma \cdot \sin(\varphi) & 2 \cdot \pi + \Phi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.61)$$

Empregando novamente as equações (4.4) e (4.5) obtêm-se os valores médio e eficaz da corrente no diodo D_{1A} .

$$I_{D1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_0^{\Phi} I_p \cdot \sin(\varphi - \Phi) d\varphi \\ & + \int_{\pi+\Phi}^{2\pi-\theta_m} [2 + 2 \cdot Ma \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \\ & + \int_{2\pi-\theta_m}^{2\pi} [1 + 2 \cdot Ma \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (4.62)$$

$$I_{D1A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_0^{\Phi} [I_p \cdot \sin(\varphi - \Phi)]^2 d\varphi \\ & + \int_{\pi+\Phi}^{2\pi-\theta_m} \left\{ [2 + 2 \cdot Ma \cdot \sin(\varphi)] \times [I_p \cdot \sin(\varphi - \Phi)]^2 \right\} d\varphi \\ & + \int_{\pi+\Phi}^{2\pi-\theta_m} \left\{ [1 + 2 \cdot Ma \cdot \sin(\varphi)] \times [I_p \cdot \sin(\varphi - \Phi)]^2 \right\} d\varphi \end{aligned} \right\}} \quad (4.63)$$

Realizando algumas manipulações matemáticas e resolvendo as integrais, obtêm-se.

$$I_{D1A,avg} = I_p \left\{ \begin{aligned} & \frac{[\sin(\Phi) + (\pi - \Phi) \cdot \cos(\Phi)] Ma}{2 \cdot \pi} \\ & - \frac{3}{2 \cdot \pi} + \frac{[\sin(\Phi) - \lambda \cdot \cos(\Phi)]}{4 \cdot \pi \cdot Ma} \end{aligned} \right\} \quad (4.64)$$

$$I_{D1A,rms} = I_p \sqrt{\left\{ \frac{\left[\frac{2 \cdot \pi - \Phi - \theta_m + \frac{\text{sen}(2 \cdot \Phi)}{2}}{4 \cdot \pi} \right] - \frac{[\cos(\Phi) + 1]^2 Ma}{3 \cdot \pi}}{+ \frac{[2 \cdot (\lambda - 1) \cdot \cos^2(\Phi) - \text{sen}(2 \cdot \Phi)]}{16 \cdot \pi \cdot Ma^2}} \right\}} \quad (4.65)$$

Na segunda faixa de operação as equações (4.66) e (4.67) expressam os valores médio e eficaz da corrente no diodo D_{1A} .

$$I_{D1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_0^{\Phi} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \\ & + \int_{\pi+\Phi}^{\pi+\theta_m} [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \\ & + \int_{\pi+\theta_m}^{2\pi-\theta_m} [2 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \\ & + \int_{2\pi-\theta_m}^{2\pi} [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (4.66)$$

$$I_{D1A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_0^{\Phi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \\ & + \int_{\pi+\Phi}^{\pi+\theta_m} \left\{ [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi \\ & + \int_{\pi+\theta_m}^{2\pi-\theta_m} \left\{ [2 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi \\ & + \int_{2\pi-\theta_m}^{2\pi} \left\{ [1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi \end{aligned} \right\}} \quad (4.67)$$

Resolvendo as integrais é possível determinar os valores médio e eficaz da corrente no dispositivo.

$$I_{D1A,avg} = I_p \left\{ \frac{[sen(\Phi) + (\pi - \Phi) \cdot \cos(\Phi)] Ma}{2 \cdot \pi} - \frac{1}{\pi} - \frac{\lambda \cdot \cos(\Phi)}{2 \cdot \pi \cdot Ma} \right\} \quad (4.68)$$

$$I_{D1A,rms} = I_p \sqrt{\left\{ \frac{[\pi - \theta_m]}{2 \cdot \pi} - \frac{[\cos(\Phi) + 1]^2 Ma}{3 \cdot \pi} + \frac{[2 \cdot \cos^2(\Phi) + 1] \lambda}{8 \cdot \pi \cdot Ma^2} \right\}} \quad (4.69)$$

Repetem-se os passos das faixas de operação um e dois para determinar os valores médio e eficaz da corrente no diodo D_{1A} , conforme apresentam as expressões (4.70) e (4.71).

$$I_{D1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_0^\Phi I_p \cdot sen(\varphi - \Phi) d\varphi + \int_{\pi+\Phi}^{2\pi} [1 + 2 \cdot Ma \cdot sen(\varphi)] \cdot I_p \cdot sen(\varphi - \Phi) d\varphi \right\} \quad (4.70)$$

$$I_{D1A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_0^\Phi [I_p \cdot sen(\varphi - \Phi)]^2 d\varphi + \int_{\pi+\Phi}^{2\pi} \left\{ [1 + 2 \cdot Ma \cdot sen(\varphi)] \times [I_p \cdot sen(\varphi - \Phi)]^2 \right\} d\varphi \right\}} \quad (4.71)$$

Logo, expandindo as integrais.

$$I_{D1A,avg} = I_p \left\{ \frac{[sen(\Phi) + (\pi - \Phi) \cdot \cos(\Phi)] Ma}{2 \cdot \pi} - \frac{1}{\pi} \right\} \quad (4.72)$$

$$I_{D1A, rms} = I_p \sqrt{\left\{ \frac{1}{4} - \frac{[\cos(\Phi) + 1]^2 Ma}{3 \cdot \pi} \right\}} \quad (4.73)$$

4.1.6 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{2A}

A razão cíclica no interruptor D_{2A} é expressa pela equações (4.74) e (4.75). Sendo que, para a segunda faixa de operação e para a terceira faixa de operação a razão cíclica pode ser descrita pela mesma expressão.

Para a primeira faixa de operação.

$$d_{D2A}(\varphi) = \begin{cases} 2 \cdot Ma \cdot \sin(\varphi) & 0 \leq \varphi \leq \theta_m \\ -1 + 2 \cdot Ma \cdot \sin(\varphi) & \theta_m \leq \varphi \leq \Phi \\ 0 & \Phi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.74)$$

Para a segunda e terceira faixas de operação.

$$d_{D2A}(\varphi) = \begin{cases} 2 \cdot Ma \cdot \sin(\varphi) & 0 \leq \varphi \leq \Phi \\ 0 & \Phi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.75)$$

Como realizado para o diodo D_{1A} determinam-se os valores médio e eficaz da corrente através das integrais (4.76) e (4.77).

$$I_{D2A, avg} = \frac{1}{2 \cdot \pi} \left\{ \int_0^{\theta_m} [2 \cdot Ma \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi + \int_{\theta_m}^{\Phi} [-1 + 2 \cdot Ma \cdot \sin(\varphi)] \cdot I_p \cdot \sin(\varphi - \Phi) d\varphi \right\} \quad (4.76)$$

$$I_{D2A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_0^{\theta_m} [2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi + \int_{\theta_m}^{\Phi} \left\{ [-1 + 2 \cdot Ma \cdot \text{sen}(\varphi)] \times [I_p \cdot \text{sen}(\varphi - \Phi)]^2 \right\} d\varphi \right\}} \quad (4.77)$$

Resolvendo as integrais, obtêm-se.

$$I_{D2A,avg} = I_p \left\{ \frac{[\Phi \cdot \cos(\Phi) - \text{sen}(\Phi)] Ma}{2 \cdot \pi} + \frac{1}{2 \cdot \pi} - \frac{[\lambda \cdot \cos(\Phi) + \text{sen}(\Phi)]}{4 \cdot \pi \cdot Ma} \right\} \quad (4.78)$$

$$I_{D2A,rms} = I_p \sqrt{\left\{ \frac{[\cos(\Phi) - 1]^2 Ma}{3 \cdot \pi} + \frac{\theta_m - \Phi + \frac{\text{sen}(2 \cdot \Phi)}{2}}{4 \cdot \pi} + \frac{[1 - 2 \cdot \cos^2(\Phi)] \lambda - \text{sen}(2 \cdot \Phi)}{4 \cdot \pi \cdot Ma^2} \right\}} \quad (4.79)$$

Para a segunda e terceira faixa de operação os valores médio e eficaz da corrente no semiconductor são determinados através das equações (4.80) e (4.81).

$$I_{D2A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_0^{\Phi} [2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.80)$$

$$I_{D2A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_0^{\Phi} [2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.81)$$

Resolvendo as integrais, obtêm-se.

$$I_{D2A,avg} = \frac{I_p [\Phi \cdot \cos(\Phi) - \text{sen}(\Phi)] Ma}{2 \cdot \pi} \quad (4.82)$$

$$I_{D2A,rms} = \frac{I_p}{6} \sqrt{\frac{12 \cdot [\cos(\Phi) - 1]^2 Ma}{\pi}} \quad (4.83)$$

4.1.7 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{3A}

A razão cíclica para o diodo D_{3A} é determinada pela equações (4.84) e (4.85).

$$d_{D3A}(\varphi) = \begin{cases} 0 & \Phi \leq \varphi \leq \pi + \theta_m \\ 1 & \pi + \theta_m \leq \varphi \leq \pi + \Phi \\ 0 & \pi + \Phi \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.84)$$

Para a segunda e terceira faixa de operação.

$$d_{D3A}(\varphi) = \begin{cases} 0 & 0 \leq \varphi \leq 2 \cdot \pi \end{cases} \quad (4.85)$$

Os valores médio e eficaz da corrente no diodo D_{3A} são determinados empregando novamente as equações (4.4) e (4.5).

$$I_{D3A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\theta_m}^{\Phi} [I_p \cdot \text{sen}(\varphi - \Phi)] d\varphi \right\} \quad (4.86)$$

$$I_{D3A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\theta_m}^{\Phi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.87)$$

Resolvendo as integrais, obtêm-se.

$$I_{D3A,avg} = \frac{I_p}{2 \cdot \pi} \left\{ \frac{[\text{sen}(\Phi) + \lambda \cdot \cos(\Phi)]}{2 \cdot Ma} - 1 \right\} \quad (4.88)$$

$$I_{D3A,rms} = I_p \sqrt{\left\{ \frac{\Phi - \theta_m - \frac{\text{sen}(2 \cdot \Phi)}{2}}{4 \cdot \pi} + \frac{[2 \cdot \cos^2(\Phi) - 1] \lambda}{16 \cdot \pi \cdot Ma^2} \right\}} \quad (4.89)$$

Para a segunda e terceira faixa de operação os valores médio e eficaz da corrente são nulos, devido ao diodo não apresentar condução em nenhuma das faixas de operação.

$$I_{D3A,avg} = 0 \quad (4.90)$$

$$I_{D3A,rms} = 0 \quad (4.91)$$

4.1.8 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{4A}

Os valores médio e eficaz da corrente no diodo D_{4A} são os mesmos valores médio e eficaz determinados para a corrente no diodo D_{3A} . Para entender isso deve-se pensar nas etapas de operação do conversor NPC. Para que haja condução em um dos diodos D_{3A} ou D_{4A} ambos devem conduzir simultaneamente. Portanto, os valores médio e eficaz da corrente no diodo D_{4A} são determinados na seção 4.1.7.

Outra observação importante é a determinação dos valores médio e eficaz da corrente que circula pelos diodos $D_{3A'}$ e $D_{4A'}$, que são realizados de forma similar aos diodos D_{3A} e D_{4A} . Porém, dessa vez para semiciclo negativo da corrente de carga. Ou seja, a mesma análise é realizada com defasagem de 180° . Logo, os valores médio e eficaz da corrente determinados para os diodos D_{3A} e D_{4A} na unidade 4.1.7 são válidos também para os diodos $D_{3A'}$ e $D_{4A'}$.

4.1.9 Determinação dos Valores Médio e Eficaz da Corrente no Semicondutor D_{g1A}

A determinação dos valores médio e eficaz da corrente no diodo D_{g1A} segue o mesmo procedimento utilizado para os outros semicondutores. Outro fator relevante é que, de forma similar ao diodo D_{g1A} , o diodo D_{g2A} atua para os semiciclos de negativos da corrente de carga. Assim, o mesmo equacionamento utilizado para determinação dos valores médio e eficaz da corrente para o diodo D_{g1A} pode ser empregado para o diodo D_{g2A} .

A razão cíclica do diodo D_{g1A} para $Ma > 0,5$ e $\Phi > \theta_m$ é descrita na equação (4.92).

$$d_{Dg1A}(\varphi) = \begin{cases} 0 & \Phi \leq \varphi \leq \pi - \theta_m \\ 1 & \pi - \theta_m \leq \varphi \leq \pi + \theta_m \\ 0 & \pi + \theta_m \leq \varphi \leq 2 \cdot \pi + \Phi \end{cases} \quad (4.92)$$

Para quando $Ma > 0,5$ e $\Phi < \theta_m$.

$$d_{Dg1A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \theta_m \\ 0 & \theta_m \leq \varphi \leq \pi - \theta_m \\ 1 & \pi - \theta_m \leq \varphi \leq \pi + \Phi \\ 0 & \pi + \Phi \leq \varphi \leq 2 \cdot \pi + \Phi \end{cases} \quad (4.93)$$

Para a terceira faixa de operação, quando $Ma \leq 0,5$.

$$d_{Dg1A}(\varphi) = \begin{cases} 1 & \Phi \leq \varphi \leq \Phi + \pi \\ 0 & \Phi + \pi \leq \varphi \leq 2 \cdot \pi + \Phi \end{cases} \quad (4.94)$$

Os valores médio e eficaz da corrente no diodo D_{g1A} para cada faixa de operação são determinados pelas equações apresentadas a seguir:

Para $Ma > 0,5$ e $\Phi > \theta_m$.

$$I_{Dg1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\pi - \theta_m}^{\pi + \theta_m} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.95)$$

$$I_{Dg1A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\pi - \theta_m}^{\pi + \theta_m} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.96)$$

Resolvendo as integrais, chegam-se às equações (4.97) e (4.98).

$$I_{Dg1A,avg} = \frac{I_p \cdot \text{sen}(\Phi)}{2 \cdot \pi \cdot Ma} \quad (4.97)$$

$$I_{Dg1A,rms} = I_p \sqrt{\frac{\theta_m}{2 \cdot \pi} + \frac{[1 - 2 \cdot \cos^2(\Phi)] \lambda}{8 \cdot \pi \cdot Ma^2}} \quad (4.98)$$

Para $Ma > 0,5$ e $\Phi \leq \theta_m$.

$$I_{Dg1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_{\phi}^{\theta_m} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \\ & + \int_{\pi - \theta_m}^{\pi + \Phi} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \end{aligned} \right\} \quad (4.99)$$

$$I_{Dg1A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \begin{aligned} & \int_{\phi}^{\theta_m} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \\ & + \int_{\pi - \theta_m}^{\pi + \Phi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \end{aligned} \right\}} \quad (4.100)$$

Os valores médio e eficaz da corrente no semiconductor são determinados através das equações (4.101) e (4.102).

$$I_{Dg1A,avg} = \frac{I_p}{\pi} \left[1 - \frac{\lambda \cdot \cos(\Phi)}{2 \cdot Ma} \right] \quad (4.101)$$

$$I_{Dg1A,rms} = I_p \sqrt{\frac{\theta_m}{2 \cdot \pi} + \frac{[1 - 2 \cdot \cos^2(\Phi)] \lambda}{8 \cdot \pi \cdot Ma^2}} \quad (4.102)$$

Para a terceira faixa de operação, os valores médio e eficaz da corrente no diodo são expressos pelas equações (4.103) e (4.104).

$$I_{Dg1A,avg} = \frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\Phi + \pi} I_p \cdot \text{sen}(\varphi - \Phi) d\varphi \right\} \quad (4.103)$$

$$I_{Dg1A,rms} = \sqrt{\frac{1}{2 \cdot \pi} \left\{ \int_{\Phi}^{\Phi + \pi} [I_p \cdot \text{sen}(\varphi - \Phi)]^2 d\varphi \right\}} \quad (4.104)$$

Resolvendo as integrais, obtêm-se.

$$I_{Dg1A,avg} = \frac{I_p}{\pi} \quad (4.105)$$

$$I_{Dg1A,rms} = \frac{I_p}{2} \quad (4.106)$$

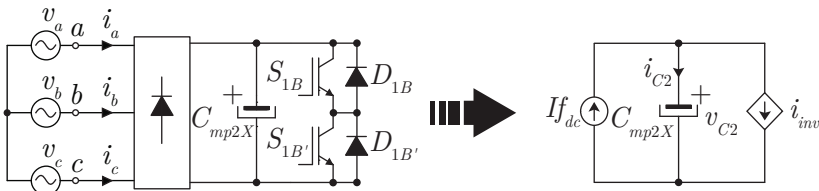
4.2 DETERMINAÇÃO DOS CAPACITORES DE BARRAMENTO CC DAS FONTES DE ALIMENTAÇÃO DOS MÓDULOS MEIA PONTE

O dimensionamento dos capacitores de barramento é necessário para a correta alimentação dos módulos de potência do inversor multinível híbrido proposto. A manutenção da tensão nos capacitores dentro da faixa de tensão de operação requerida é um fator importante para a aplicação de inversores multiníveis, evitando que níveis de tensão com valor médio sejam sintetizados na tensão de saída do inversor multinível.

Outro fator importante para a escolha correta dos capacitores de barramento é a determinação do valor eficaz da corrente que estes devem suportar. Assim, seguindo a metodologia proposta por Batschauer (2011) determina-se a capacitância e o valor eficaz da corrente nos capacitores de barramento dos submódulos.

Em Batschauer (2011) os módulos do inversor multinível são modelados de forma simplificada por uma fonte de corrente constante e por uma fonte de corrente controlada. A fonte de corrente constante representa a energia entregue pela rede ao capacitor e a fonte de corrente controlada implica a corrente que será fornecida ao módulo do inversor, como apresenta a Figura 4.2. Dessa forma, é importante destacar algumas considerações adotadas:

Figura 4.2 – Estrutura do submódulo meia ponte e do modelo equivalente empregado para análise do capacitor de submódulo.



- A corrente fornecida pela rede ao capacitor é constante.
- A corrente na carga é puramente senoidal com frequência f_o .
- A análise é realizada empregando a modulação híbrida e para o “Caso 1”.
- É adotado o ângulo de carga de $\Phi = 0^\circ$; quando a potência fornecida pelas fontes de alimentação dos submódulos meia ponte é máxima.

Através da análise nodal do circuito apresentado na Figura 4.2, determina-se a corrente do capacitor em função da corrente fornecida pela fonte de alimentação e da corrente exigida pelo inversor.

$$\langle \overline{i_{C2}(\varphi)} \rangle = if_{dc} - \langle \overline{i_{inv}(\varphi)} \rangle \quad (4.107)$$

Assim, a corrente requerida pelo inversor do submódulo da fase A pode ser descrita pela equação (4.108).

$$i_{inv}(\varphi) = i_{S2A}(\varphi) - i_{D2A}(\varphi) \quad (4.108)$$

Considera-se que a corrente no interruptor S_{2A} e no diodo D_{2A} podem ser aproximadas pelas equações da corrente na carga (4.1), da razão cíclica do interruptor (4.21) e da razão cíclica do diodo (4.75).

$$\langle \overline{i_{inv}(\varphi)} \rangle = \begin{cases} [2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi) & 0 \leq \varphi \leq \theta_m \\ [2 \cdot Ma \cdot \text{sen}(\varphi) - 1] \cdot I_p \cdot \text{sen}(\varphi) & \theta_m \leq \varphi \leq \pi - \theta_m \\ [2 \cdot Ma \cdot \text{sen}(\varphi)] \cdot I_p \cdot \text{sen}(\varphi) & \pi - \theta_m \leq \varphi \leq \pi \\ 0 & \pi \leq \varphi \leq 2\pi \end{cases} \quad (4.109)$$

Já a corrente fornecida pela fonte de alimentação ao submódulo é determinada através do valor médio da corrente consumido pelo inversor do submódulo, como apresenta a equação (4.110), para $\Phi = 0^\circ$.

$$If_{dc} = \frac{I_p \cdot (Ma^2 \cdot \pi - \lambda)}{2 \cdot \pi \cdot Ma} \quad (4.110)$$

A ondulação da corrente no capacitor do submódulo em função da tensão em um intervalo definido de tempo é dada pela equação (4.111).

$$\langle \overline{i_{C2}(t)} \rangle = C_2 \cdot \frac{dv_{C2}}{dt} \quad (4.111)$$

Onde,

$$\varphi = \omega_o \cdot t. \quad (4.112)$$

Sendo $\omega_o = 2 \cdot \pi \cdot f_o$ a frequência angular da tensão de saída do inversor e f_o a frequência da tensão de saída do inversor.

Sendo que, a maior ondulação da tensão do capacitor de submódulo é dada pelo intervalo em que o inversor do submódulo exige a maior corrente, para o caso entre $\theta_m \leq \omega_o \cdot t \leq \pi - \theta_m$. A tensão no capacitor do submódulo C_2 é definida pela equação (4.113) para o período de $\theta_m \leq \omega_o \cdot t \leq \pi - \theta_m$.

$$v_{C2}(t) = \frac{I_p}{2 \cdot C_2 \cdot \omega_o \cdot \pi} \begin{bmatrix} 2 \cdot \pi \cdot Ma^2 \cdot \cos(\omega_o \cdot t) \cdot \text{sen}(\omega_o \cdot t) \\ - 2 \cdot \pi \cdot Ma^2 \cdot \omega_o \cdot t + \omega_o \cdot Ma^2 \cdot \pi \\ - \omega_o \cdot \lambda - 2 \cdot \pi \cdot Ma \cdot \cos(\omega_o \cdot t) \end{bmatrix} \quad (4.113)$$

Derivando a equação (4.113) e igualando a zero encontram-se os instantes de tempo onde ocorrem os valores máximos e mínimos de tensão no capacitor de submódulo, dentro do intervalo desejado $\theta_m \leq \omega_o \cdot t \leq \pi - \theta_m$.

$$t_1 = \frac{\tan^{-1}\left(\frac{1}{Ma}, \frac{+\lambda}{Ma}\right)}{\omega_o} \quad (4.114)$$

$$t_2 = \frac{\tan^{-1}\left(\frac{1}{Ma}, \frac{-\lambda}{Ma}\right)}{\omega_o} \quad (4.115)$$

Logo, substituindo (4.114) e (4.115) em (4.113) encontram-se a tensão mínima e máxima no capacitor, como descrito pelas equações (4.116) e (4.117).

$$V_{C2,min} = \frac{\left[-\pi \left(\frac{\lambda}{2} + 2 \cdot Ma^2 \cdot \tan^{-1}\left(\frac{1}{Ma}, \frac{+\lambda}{Ma}\right)\right) + \omega_o (Ma \cdot \pi - \lambda)\right] \cdot I_p}{2 \cdot \pi \cdot Ma \cdot \omega_o \cdot C_2} \quad (4.116)$$

$$V_{C2,max} = \frac{\left[\pi \left(\frac{\lambda}{2} - 2 \cdot Ma^2 \cdot \tan^{-1}\left(\frac{1}{Ma}, \frac{-\lambda}{Ma}\right)\right) + \omega_o (Ma \cdot \pi - \lambda)\right] \cdot I_p}{2 \cdot \pi \cdot Ma \cdot \omega_o \cdot C_2} \quad (4.117)$$

Sabendo que a ondulação da tensão no capacitor é dada pela diferença de $V_{C2,max}$ entre $V_{C2,min}$.

$$\Delta V_{C2} = V_{C2,max} - V_{C2,min} \quad (4.118)$$

Substituindo a equação (4.116) e (4.117) e em (4.118), determina-se valor da capacitância de submódulo C_2 , expressa na equação (4.119).

$$C_2 = \frac{\left[\frac{\lambda}{2} + Ma^2 \left(\tan^{-1} \left(\frac{1}{Ma}, \frac{+\lambda}{Ma} \right) - \tan^{-1} \left(\frac{1}{Ma}, \frac{-\lambda}{Ma} \right) \right) \right] I_p}{Ma \cdot \omega_o \cdot \Delta V_{C2}} \quad (4.119)$$

Para determinar o valor eficaz da corrente do capacitor de submódulo, novamente utiliza-se da análise nodal do circuito apresentado na Figura 4.2 e a equação (4.107). Portanto, integrando a expressão (4.107).

$$I_{C2,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} (If_{dc} - i_{inv}(\varphi))^2 d\varphi \quad (4.120)$$

Realizando algumas manipulações, obtém-se:

$$\begin{aligned} I_{C2,rms}^2 = & \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} If_{dc}^2 d\varphi - \frac{If_{dc}}{\pi} \cdot \int_0^{2 \cdot \pi} i_{inv}(\varphi) d\varphi \\ & + \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} i_{inv}^2(\varphi) d\varphi \end{aligned} \quad (4.121)$$

Conhecendo o valor médio da corrente solicitado pelo inversor é igual ao valor médio da corrente na fonte.

$$If_{dc} = \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} i_{inv} d\varphi \quad (4.122)$$

E que o valor eficaz da corrente solicitado pelo inversor é dada pela equação (4.123)

$$I_{inv,rms}^2 = \frac{1}{2 \cdot \pi} \cdot \int_0^{2 \cdot \pi} i_{inv}^2 d\varphi \quad (4.123)$$

Substituindo as equações (4.122) e (4.123) em (4.121).

$$I_{C2,rms} = \sqrt{I_{inv,rms}^2 - If_{dc}^2} \quad (4.124)$$

O valor eficaz da corrente solicitado pelo inversor do submódulo é encontrado através da equação (4.109) e é descrito pela expressão (4.125).

$$I_{inv,rms} = I_p \left[\frac{16 \cdot Ma - 3 \cdot \pi + 6 \cdot \sin^{-1} \left(\frac{1}{2 \cdot Ma} \right)}{12 \cdot \pi} - \frac{\lambda}{8 \cdot \pi \cdot Ma^2} \right] \quad (4.125)$$

Portanto, o valor eficaz da corrente no capacitor de submódulo C_2 , expressa na equação (4.126), é determinado substituindo as equações (4.110) e (4.125) na equação (4.124).

$$I_{C2,rms} = \frac{I_p}{12 \cdot Ma \cdot \pi} \left\{ \begin{array}{l} 36 \cdot \pi^2 \cdot Ma^4 \\ - 192 \cdot \pi \cdot Ma^3 + 3 (\pi \cdot \lambda - 2) \\ + 36 \cdot Ma^2 \left[\begin{array}{l} - 2 \cdot \pi \cdot \lambda + 4 + \pi^2 \\ - 2 \cdot \pi \cdot \sin^{-1} (\theta_m) \end{array} \right] \end{array} \right\} \quad (4.126)$$

As expressões da ondulação de tensão e do valor eficaz da corrente no capacitor de barramento dos submódulos apresentadas foram analisadas e avaliadas na seção 3.4.3. Através da simulação numérica verificou-se a eficácia do modelo apresentado para determinação da capacitância e do valor eficaz da corrente no capacitor de barramento.

4.3 DETERMINAÇÃO DOS CAPACITORES DE BARRAMENTO CC DA FONTES DE ALIMENTAÇÃO DO MÓDULO TRIFÁSICO

Os capacitores do retificador de entrada do módulo trifásico podem ser projetados de forma mais simples que os capacitores dos retificadores de entrada dos módulos meia ponte. Isso se deve pela melhor distribuição de potência do módulo trifásico durante todo o período, sendo solicitado pelas três fases do módulo trifásico.

Pela associação série dos retificadores de seis pulsos, conforme apresentado na Figura 3.23, cada capacitor é projetado de forma independente, como retificadores de seis pulsos.

Assim, o valor da capacitância pode ser definido através da equação (4.127), onde T_{hold} é o tempo no qual o capacitor alimenta direta-

mente a carga, ou seja, quando a fonte de alimentação é desconectada da carga. Usualmente define-se T_{hold} como sendo um sexto do período da frequência de alimentação da rede. Ou para casos os qual se pretende alimentar a carga sem que afundamentos momentâneos de tensão interfiram em oscilações da tensão de barramento cc dos capacitores, para meio ciclo de rede $T_{hold} + 1/2 \cdot f_r$. Onde f_r é a frequência da rede de alimentação.

$$C_{mtjX} = \frac{2 \cdot P_{mt} \cdot T_{hold}}{V_{cc_{max}}^2 - V_{cc_{min}}^2} \quad (4.127)$$

O valor médio da corrente que circula por cada capacitor pode ser determinado pela expressão (4.120). Porém, para este caso, deve-se considerar as três fases do módulo trifásico para o cálculo da corrente no inversor. Portanto, a corrente solicitada pelo inversor é apresentada pela equação (4.128).

$$i_{C3}(\varphi) = i_{invA}(\varphi) + i_{invB}(\varphi) + i_{invC}(\varphi) \quad (4.128)$$

Sendo que,

$$i_{invA}(\varphi) = i_{S3A}(\varphi) - i_{D3A}(\varphi), \quad (4.129)$$

$$i_{invB}(\varphi) = i_{S3B}(\varphi) - i_{D3B}(\varphi), \quad (4.130)$$

$$i_{invC}(\varphi) = i_{S3C}(\varphi) - i_{D3C}(\varphi). \quad (4.131)$$

Sabendo que a corrente máxima exigida pelo inversor ocorre com $\Phi = 0^\circ$, gerando assim uma maior circulação da corrente pelos capacitores de barramento. Com base nessas considerações o valor eficaz da corrente nos capacitores após algumas manipulações é expresso pela equação (4.132).

$$I_{C3,rms} = \frac{1}{2 \cdot \pi} \int \left\{ \begin{array}{l} If_{dc}^2 + i_{invA}^2(\varphi) + i_{invB}^2(\varphi) + i_{invC}^2(\varphi) \\ - 2 \cdot If_{dc} [i_{invA}(\varphi) + i_{invB}(\varphi) + i_{invC}(\varphi)] \end{array} \right\} \quad (4.132)$$

Resolvendo as integrais, obtém-se.

$$I_{C3,rms} = I_p \cdot \sqrt{\frac{3}{8 \cdot \pi} \left[\frac{\lambda}{Ma} - 4 \cdot \sin^{-1} \left(\frac{1}{2 \cdot Ma} \right) + 2 \cdot \pi \right]} \quad (4.133)$$

4.4 CÁLCULO DAS PERDAS DE CONDUÇÃO DO INVERSOR

As perdas de condução em um inversor são associadas às quedas de tensão e às resistências internas dos componentes de potência à passagem de corrente. Os semicondutores de potência, como diodos e interruptores, dissipam uma parcela da potência processada pelo inversor pelo efeito Joule, ou seja, em forma de calor. As perdas processadas nos semicondutores influenciam diretamente no custo e eficiência do inversor. Logo, deve-se conhecer as perdas geradas pelos semicondutores a fim de otimizar os custos de projeto e a eficiência do inversor.

As perdas de condução em um semicondutor de potência são impostas por duas componentes, como apresenta a equação (4.134).

$$P_{cond,S/D} = V_{TO} \cdot I_{S/D,avg} + r_T \cdot I_{S/D,rms}^2 \quad (4.134)$$

A primeira componente da função de perda é dada pela queda de tensão na passagem de corrente no semicondutor V_{TO} . A segunda parcela é composta pela constante que caracteriza um aumento linear das perdas no semicondutor à passagem de corrente r_T . Essas parcelas são geralmente determinadas e fornecidas pelo fabricante através de modelos matemáticos e de ensaios em laboratório, que disponibilizam essas características do semicondutor em forma de curvas da queda de tensão em função da corrente.

4.4.1 Cálculo de Perda de Condução nos Interruptores

O cálculo de perda nos interruptores do inversor proposto é definido através da expressão (4.134) junto com as expressões dos valores da corrente média e eficaz apresentadas na seção 4.1. Assim, para a determinação das perdas no conversor deve-se determinar as constantes V_{TO} e r_T dos interruptores. As constantes são características de cada semicondutor à oposição da passagem de corrente. Como o inversor proposto emprega diferentes tipos de interruptores, deve-se determinar as constantes V_{TO} e r_T de ambos.

Como base para os cálculos de perdas escolheram-se os interruptores da Semikron, modelo 75BG063D, para os módulos meia ponte, e interruptores da Semikron, modelo SK 50 MLI 066 para o módulo trifásico. A escolha destes componentes deve-se pela disponibilidade dos mesmos no laboratório.

Na Figura 4.3 são apresentadas as curvas de queda de tensão em função da corrente nos interruptores dos módulos meia ponte e do módulo trifásico.

As curvas são linearizadas em torno de um ponto de operação desejado, para o caso em torno de 8 A, e obtêm-se as constantes V_{TO} e r_T para os interruptores dos módulos meia ponte e do módulo trifásico. Estes parâmetros são apresentados na Tabela 4.1.

Tabela 4.1 – Constantes da queda de tensão e de oposição à passagem de corrente dos interruptores.

Constantes	Meia ponte	NPC
V_{TO}	0,791 V	0,626 V
r_T	30,2 m Ω	29,06 m Ω

Nos cálculos são utilizados os parâmetros de operação da Tabela 4.2, para o inversor proposto.

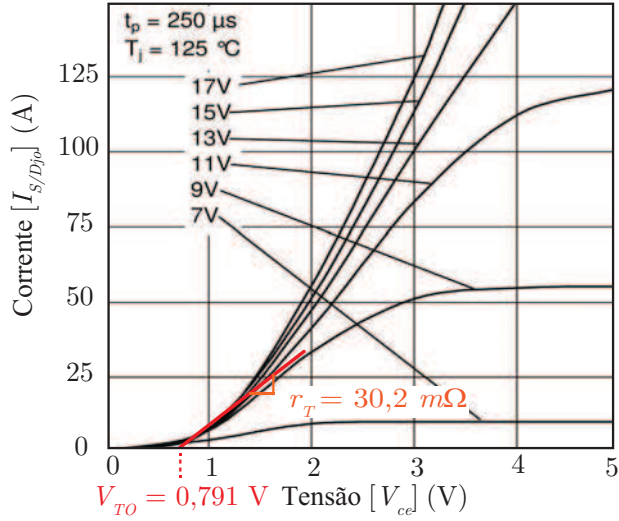
Tabela 4.2 – Parâmetros de operação do inversor proposto para dimensionamento das perdas de condução.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	400 V	Tensão do barramento cc do módulo trifásico
I_p	11,5 A	Corrente de pico na carga
f_o	60 Hz	Frequência fundamental do sinal de saída
f_{sw}	1.020 Hz	Frequência de comutação dos módulos meia ponte
Φ	0°	Ângulo entre corrente na carga e sinal referência

Com base nos parâmetros de projeto, dos valores de V_{TO} e r_T apresentados na Tabela 4.1 e empregando a equação (4.134) encontram-se as perdas de condução nos interruptores da fase *A* do inversor proposto. Destaca-se que a corrente de carga do inversor é independente do valor do índice de modulação utilizado.

Figura 4.3 – Curvas que representam a queda de tensão em função da corrente nos interruptores dos módulos meia ponte e do módulo trifásico.

(a) Semikron 75BG063D.



(b) Semikron SK 50 MLI 066.

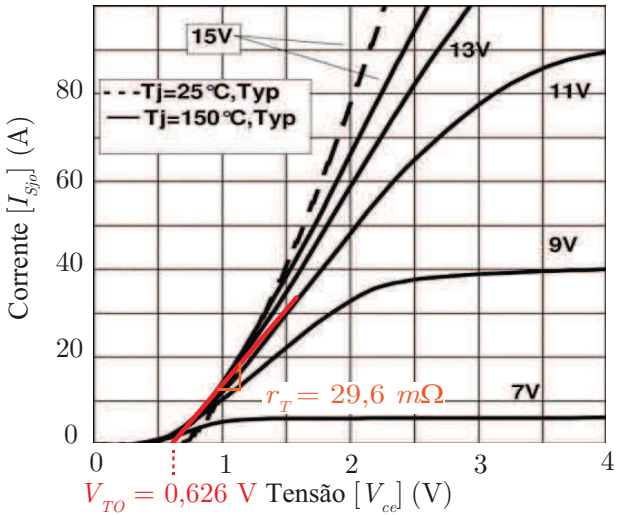


Tabela 4.3 – Perdas de condução nos interruptores do inversor multi-nível híbrido em função do índice de modulação.

Ma	S_{1A} [W]	S_{2A} [W]	S_{3A} [W]	S_{4A} [W]
0, 100	14, 038	2, 346	0, 000	12, 239
0, 200	14, 349	4, 681	0, 000	12, 516
0, 300	14, 349	7, 021	0, 000	12, 516
0, 400	14, 349	9, 360	0, 000	12, 516
0, 500	14, 349	11, 467	0, 000	12, 516
0, 600	14, 349	5, 338	7, 660	12, 516
0, 700	14, 349	5, 579	9, 492	12, 516
0, 800	14, 349	6, 841	10, 425	12, 516
0, 900	14, 349	8, 534	10, 980	12, 516
1, 000	13, 536	9, 799	10, 449	11, 795

4.4.2 Cálculo de Perda de Condução nos Diodos

De forma similar aos interruptores, as perdas de condução nos diodos utilizam da mesma metodologia de cálculo e são determinadas empregando a expressão (4.134).

Porém, novos valores de V_{TO} e r_T são determinados para os diodos dos módulos meia ponte e do módulo trifásico. Os valores são determinados através das curvas da queda de tensão nos diodos em função da corrente do diodo, fornecidas pelo fabricante do componente. A Figura 4.4 apresenta as linearizações empregadas para determinação de V_{TO} e r_T para os diodos que compõem os módulos meia ponte e para os diodos do módulo trifásico.

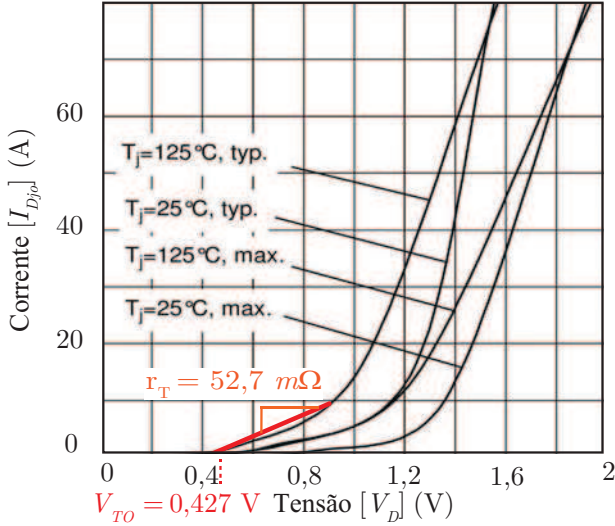
Aproximando as curvas fornecidas por equações de primeira ordem em torno de um ponto de operação, obtêm-se as constantes V_{TO} e r_T para os diodos dos módulos meia ponte e para os diodos do módulo trifásico, como apresenta a Tabela 4.4.

Tabela 4.4 – Constantes da queda de tensão e de oposição à passagem de corrente dos diodos.

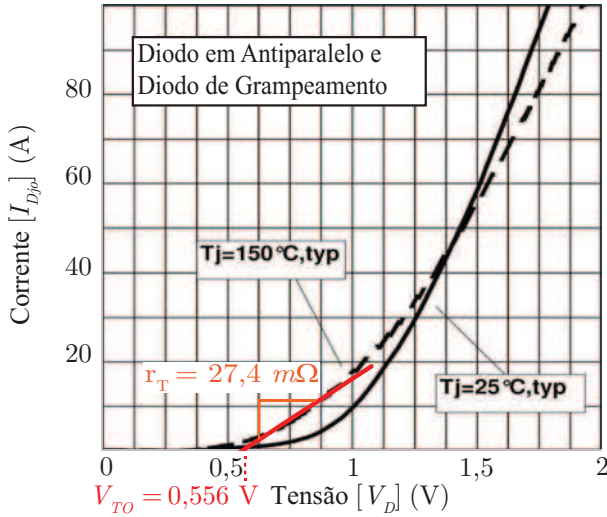
Constantes	Meia ponte	NPC
V_{TO}	0, 427 V	0, 556 V
r_T	52, 7 m Ω	27, 4 m Ω

Figura 4.4 – Curvas que representam a queda de tensão em função da corrente nos diodos dos módulos meia ponte e do módulo trifásico.

(a) Semikron 75BG063D.



(b) Semikron SK 50 MLI 066.



A Tabela 4.5 apresenta as perdas de condução em todos os diodos da fase *A* do inversor proposto, empregando os valores de V_{TO} e r_T apresentados na Tabela 4.4 e dos parâmetros de projeto propostos na Tabela 4.2.

Tabela 4.5 – Perdas de condução nos diodos do inversor multinível híbrido em função do índice de modulação.

Ma	D_{1A} [W]	D_{2A} [W]	D_{3A} [W]	D_{4A} [W]	D_{g1A} [W]	D_{g2A} [W]
0,100	13,025	0,000	0,000	0,000	11,218	11,218
0,200	10,627	0,000	0,000	0,000	11,474	11,474
0,300	7,974	0,000	0,000	0,000	11,474	11,474
0,400	5,321	0,000	0,000	0,000	11,474	11,474
0,500	2,933	0,000	0,000	0,000	11,474	11,474
0,600	10,167	0,000	0,000	0,000	4,433	4,433
0,700	9,838	0,000	0,000	0,000	2,754	2,754
0,800	8,332	0,000	0,000	0,000	1,900	1,900
0,900	6,343	0,000	0,000	0,000	1,393	1,393
1,000	3,900	0,000	0,000	0,000	1,219	1,220

4.5 CÁLCULO DA PERDA DE COMUTAÇÃO DO INVERSOR

As perdas dos semicondutores não se limitam apenas às perdas de condução, uma parte da energia dissipada por esses dispositivos é dada pela comutação dos mesmos. Sendo assim, desprezar as perdas de comutação pode significar um erro grande na estimativa das perdas geradas pelos semicondutores. Portanto, as perdas de comutação juntamente com as perdas pela passagem de corrente pelos semicondutores (condução), totalizam a energia dissipada pelos semicondutores.

Estimar as perdas de comutação em semicondutores envolve uma série de variáveis, como tensão de bloqueio, temperatura de junção, indutâncias parasitas, entre outros.

Avaliar a influência desse conjunto de variáveis à energia dissipada pelas comutações dos semicondutores exige modelos matemáticos abrangentes e de grande esforço numérico e com alta precisão das variáveis estimadas.

De forma mais simples, baseado na metodologia apresentada por

Drofenik e Kolar (2005), a energia dissipada nas comutações de um semiconductor pode ser aproximada por uma equação polinomial de segunda ordem expressa em (4.135).

$$E(i_{S/Djo}) = k_0 + k_1 \cdot i_{S/Djo} + k_2 \cdot i_{S/Djo}^2 \quad (4.135)$$

Onde, k_0 e k_1 e k_2 são os coeficientes que definem a equação polinomial das curvas de entrada e saída em condução de interruptores ou da recuperação reversa de diodos, e $i_{S/Djo}$ é a corrente instantânea do interruptor ou diodo do qual se pretende obter as perdas de comutação.

A potência dissipada por um semiconductor de potência devido às perdas de comutações pode então ser expressa pela equação (4.136).

$$P_{com}(i_{S/Djo}) = \frac{K_c}{2 \cdot \pi} \cdot \int_0^{2\pi} f_{sw} \cdot E(i_{S/Djo}) d\omega t \quad (4.136)$$

Onde, K_c é o fator de correção dos parâmetros das curvas de energia para os parâmetros de trabalho, como apresenta a seção 4.5.3.

4.5.1 Cálculo de Perda de Comutação nos Interruptores

Para os interruptores deve-se avaliar que as perdas de comutação dissipadas são compostas por duas parcelas. As perdas devido à entrada em condução e as perdas devido à saída de condução ou bloqueio.

Para se obter os valores dos coeficientes da equação (4.135), deve-se utilizar das curvas que representam a energia dissipada do interruptor de entrada e saída de condução fornecidas pelo fabricante ou ensaiar os semicondutores.

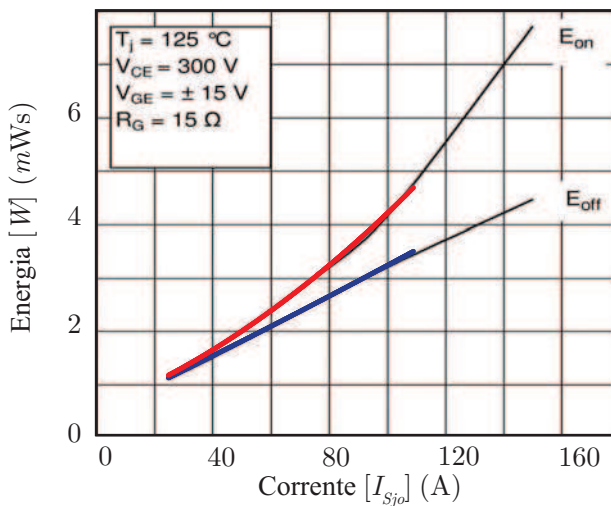
Na Figura 4.5 são apresentadas as curvas de entrada e saída de condução para os interruptores dos módulos meia ponte e para os interruptores do módulo NPC.

As curvas são aproximadas por equações polinomiais de segunda ordem e seus respectivos coeficientes são apresentados na Tabela 4.6.

Com os valores de projeto apresentados na Tabela 4.2, determina-se a potência dissipada pelos interruptores dos módulos meia ponte e do módulo trifásico.

Figura 4.5 – Curvas de energia de comutação dos semicondutores fornecida pelo fabricante.

(a) Semikron 75BG063D.



(b) Semikron SK 50 MLI 066.

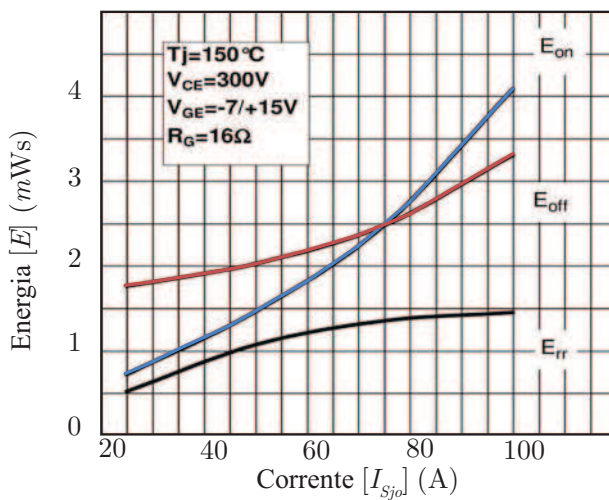


Tabela 4.6 – Coeficientes da curva da energia de entrada e saída de condução dos interruptores do módulo meia ponte.

Constantes	Meia ponte	NPC
$k_{0,on}$	501 μ	536 μ
$k_{1,on}$	21,2 μ	0,242 μ
$k_{2,on}$	0,157 μ	0,349 μ
$k_{0,off}$	417 μ	1,86 m
$k_{1,off}$	26 μ	-8,72 μ
$k_{2,off}$	0,0157 μ	0,23 μ

Tabela 4.7 – Perdas de comutação nos interruptores do inversor multi-nível híbrido em função do índice de modulação.

Ma	S_{1A} [W]	S_{2A} [W]	S_{3A} [W]	S_{4A} [W]
0,100	0,126	2,118	0,000	0,294
0,200	0,126	2,118	0,000	0,294
0,300	0,126	2,118	0,000	0,294
0,400	0,126	2,118	0,000	0,294
0,500	0,126	2,118	0,000	0,294
0,600	0,126	2,416	0,326	0,294
0,700	0,126	2,390	0,315	0,294
0,800	0,126	2,370	0,308	0,294
0,900	0,126	2,354	0,304	0,294
1,000	0,126	2,342	0,301	0,294

4.5.2 Cálculo de Perda de Comutação nos Diodos

O cálculo de perdas por comutação nos diodos do inversor considera apenas perdas geradas no próprio componente devido à sua recuperação reversa. Ou seja, desconsideram-se as perdas devido à recuperação reversa do diodo nos interruptores dos módulos, essa parcela das perdas no interruptor já está inclusa quando se determinam as perdas no interruptor quando entra em condução. Este cálculo é realizado de forma similar às perdas geradas nos interruptores na saída de condução.

Empregando novamente a metodologia apresentada por Drofenik e Kolar (2005), deve-se determinar os valores dos coeficientes da equação (4.135) para os diodos dos módulos meia ponte e para os diodos do módulo trifásico.

Para a determinação dos coeficientes dos diodos dos módulos meia ponte utiliza-se da metodologia empregada por Kolar, Zach e Casanellas (1995), onde a energia da recuperação reversa de um diodo pode ser expressa pela equação (4.137). Quando empregada a metodologia proposta por estes autores Kolar, Zach e Casanellas (1995) para determinação dos coeficientes da curva de energia não se deve utilizar do ganho de correção K_c , ou seja, $K_c = 1$. O ganho K_c é desconsiderado, pois se utilizam os parâmetros de projeto para determinar os coeficientes k_0 , k_1 e k_2 .

$$E(i_{Djo}) = \frac{V_{cc} \cdot t_{rr}}{2} \left[\left(0,35 \cdot I_{rr} + \frac{0,15 \cdot I_{rr} \cdot i_{Djo}}{I_{nom}} + i_{Djo} \right) \times \left(0,8 + \frac{0,2 \cdot i_{Djo}}{I_{nom}} \right) \right] \quad (4.137)$$

Onde, V_{cc} representa a tensão de barramento cc, I_{nom} a corrente nominal do diodo, t_{rr} tempo de recuperação reversa do diodo e I_{rr} corrente de recuperação reversa do diodo.

Através de manipulações matemáticas obtêm-se os coeficientes da equação (4.135) como apresenta as equações (4.138), (4.139) e (4.140).

$$k_0 = 0,14 \cdot V_{cc} \cdot t_{rr} \cdot I_{rr} \quad (4.138)$$

$$k_1 = \frac{V_{cc} \cdot t_{rr}}{2} \cdot \left(0,8 + \frac{0,12 \cdot I_{rr}}{I_{nom}} + \frac{0,07 \cdot I_{rr}}{I_{nom}} \right) \quad (4.139)$$

$$k_2 = \frac{0,1 \cdot V_{cc} \cdot t_{rr}}{I_{nom}} \cdot \left(1 + \frac{0,15 \cdot I_{rr}}{I_{nom}} \right) \quad (4.140)$$

Com os dados obtidos através do fabricante apresentados na Tabela 4.8, obtêm-se os valores dos coeficientes k_0 , k_1 e k_2 , apresentados na Tabela 4.9.

Tabela 4.8 – Valores fornecidos pelo fabricante dos módulos SKM 75BG063D para operação a 25° C.

Parâmetros	Valores
t_{rr}	250 ns
I_{rr}	30 A
I_{nom}	75 A

Já valores dos coeficientes k_0 , k_1 e k_2 para os diodos do módulo trifásico são obtidos através da curva que representa a energia de recuperação reversa do diodo em função da corrente do diodo, fornecida pelo fabricante. Na Figura 4.6 é apresentada, a curva que representa a energia de recuperação reversa diodo em função da corrente no diodo fornecida pelo fabricante e a curva gerada pelos valores dos coeficientes k_0 , k_1 e k_2 , apresentados na Tabela 4.9.

A aproximação novamente é realizada sobre o ponto de operação desejado, onde a curva sintetizada através da simulação numérica apresenta grande similaridade à curva da energia de recuperação reversa fornecida pelo fabricante.

Tabela 4.9 – Coeficientes da curva da energia de recuperação reversa do diodo em função da corrente no diodo.

Constantes	Meia ponte	NPC
$k_{0,rr}$	420 μ	0,00
$k_{1,rr}$	43,8 μ	26,4 μ
$k_{2,rr}$	0,141 μ	-0,116 μ

A Tabela 4.10 apresenta as perdas de comutação em todos os diodos da fase A do inversor proposto empregando os coeficientes k_0 , k_1 e k_2 , apresentados na Tabela 4.9 e dos parâmetros de projeto propostos na Tabela 4.2.

Figura 4.6 – Coeficientes da curva da energia de recuperação reversa dos diodos do módulo trifásico.

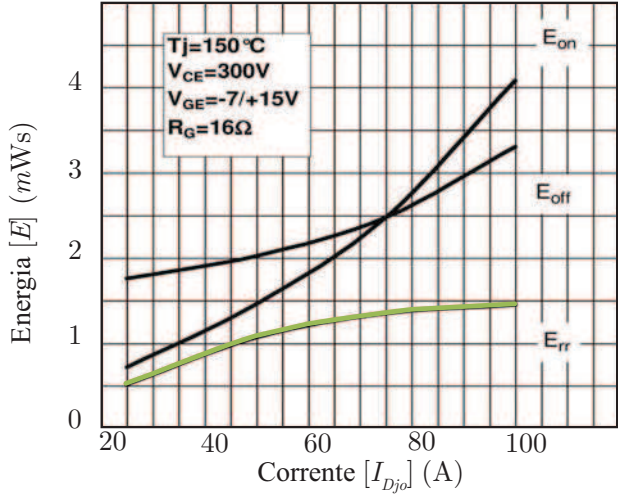


Tabela 4.10 – Perdas de comutação nos diodos do inversor multinível híbrido em função do índice de modulação.

Ma	D_{1A} [W]	D_{2A} [W]	D_{3A} [W]	D_{4A} [W]	D_{g1A} [W]	D_{g2A} [W]
0,100	0,685	0,000	0,000	0,000	0,000	0,000
0,200	0,685	0,000	0,000	0,000	0,000	0,000
0,300	0,685	0,000	0,000	0,000	0,000	0,000
0,400	0,685	0,000	0,000	0,000	0,000	0,000
0,500	0,685	0,000	0,000	0,000	0,000	0,000
0,600	0,781	0,000	0,000	0,000	0,021	0,021
0,700	0,771	0,000	0,000	0,000	0,018	0,018
0,800	0,763	0,000	0,000	0,000	0,016	0,016
0,900	0,756	0,000	0,000	0,000	0,015	0,015
1,000	0,751	0,000	0,000	0,000	0,013	0,013

4.5.3 Fator de Correção das Curvas de Energia

O fator de correção das curvas de energia K_c deve ser utilizado quando os ensaios realizados com os semicondutores não possuem os mesmos parâmetros do projeto em desenvolvimento. Ou seja, quando o semicondutor está sujeito a diferentes níveis de tensão de bloqueio, tempos de transição entre estados de comutação (resistor de gate) e temperatura de junção. Destaca-se que os procedimentos para a determinação do fator de correção das curvas de energia segue o apresentado por SEMIKRON (2011), fornecedor dos semicondutores utilizados neste trabalho.

O fator de correção das curvas de energia é determinado conforme a equação (4.141).

$$K_c = K_{RG} \cdot \left(\frac{V_{cc}}{V_{gra}} \right)^{K_v} \cdot [1 + TC_{esw} \cdot (T_j - T_{gra})] \quad (4.141)$$

Sendo que K_{RG} é o fator de correção do resistor de gate, V_{gra} é a tensão imposta sobre o semicondutor para obtenção da curva de energia, K_v é o expoente de dependência da tensão para as perdas de comutação (entre 1,3 a 1,4 segundo fabricante), TC_{esw} é o coeficiente da temperatura para as perdas de comutação (0,0031/K segundo fabricante) e T_{gra} é a temperatura de junção do semicondutor da curva a qual foi linearizada.

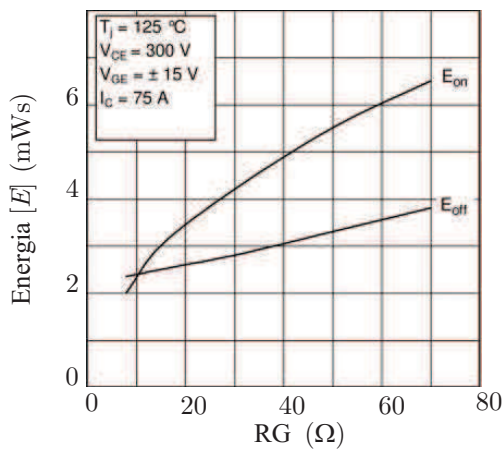
O fator de correção do resistor de gate K_{RG} deve-se ao emprego no projeto de um resistor de gate com valor diferente do valor do resistor de gate utilizado nos ensaios pelo fabricante. Esse fator é obtido por curvas, geralmente fornecidas pelo fabricante, onde se obtém a relação entre a energia para diferentes valores de resistor de gate. A Figura 4.7 apresenta a curva de energia do resistor de gate dos módulos da Semikron 75BG063D e SK 50 MLI 066.

Conforme apresentado na Figura 4.5, as curvas de energia dos módulos 75BG063D e SK 50 MLI 066 são obtidas para valores de resistor de gate de 15 Ω e 16 Ω . Para o caso em estudo o resistor de gate utilizado em ambos os módulos é do valor de 47 Ω . Portanto, o fator de correção K_{RG} para os dois módulos é apresentado na Tabela 4.11.

Considerando os parâmetros de projetos utilizados e assumindo que a temperatura de junção do semicondutor é de 150° C, os fatores de correção das curvas de energia K_c são definidos empregando a equação (4.141) e apresentados na Tabela 4.12.

Figura 4.7 – Curva de energia para correção do resistor de gate.

(a) Semikron 75BG063D.



(b) Semikron SK 50 MLI 066.

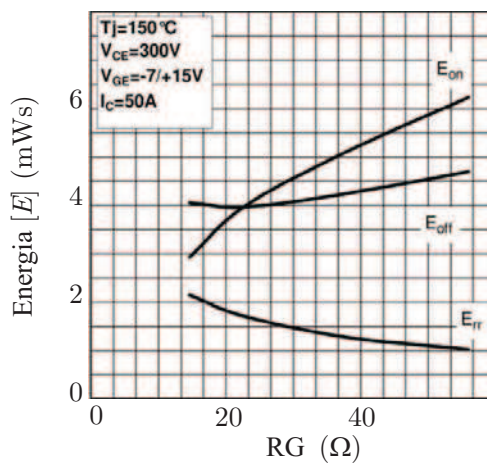


Tabela 4.11 – Fator de correção K_{RG} para os semicondutores do inversor multinível híbrido.

Constantes	Meia ponte	NPC
$K_{RG,on}$	1,81	0,626
$K_{RG,off}$	2,03	1,26
$K_{RG,rr}$	1,00	0,504

Tabela 4.12 – Fator de correção K_c para os semicondutores do inversor multinível híbrido.

Constantes	Meia ponte	NPC
$K_{c,on}$	2,62	2,95
$K_{c,off}$	1,87	1,79
$K_{c,rr}$	1,00	0,60

4.6 CONCLUSÃO

Nesta seção determinaram-se os valores médio e eficaz da corrente nos semicondutores de potência da estrutura, baseada na variação da razão cíclica do semicondutor e nos seus períodos de condução para a técnica de modulação híbrida. Esta análise é de fundamental importância não somente para conhecer o dispositivo potência que será empregado na estrutura, como é a base teórica utilizada para determinar as correntes que circulam por todo o inversor.

Baseado nas correntes sobre os semicondutores e na corrente entregue pela fonte de alimentação determinou-se os capacitores de barramento dos módulos e seus valores eficazes de corrente. Verificou-se que a correta alimentação dos módulos evita que níveis médio de tensão ou componentes harmônicas de baixa frequência estejam presentes na tensão de saída do inversor multinível.

Foram calculadas as perdas de condução e comutação dos semicondutores com base nas linearizações das curvas da queda de tensão sobre os semicondutores quando estão conduzindo e sobre as curvas de energia para entrada e saída de condução. Observam-se que as perdas de comutação que são obtidas com base em dados de catálogos e devem ser corrigidas com base em fatores de correção, pois, os parâmetros das curvas de energia dos catálogos dos semicondutores são diferentes aos parâmetros de projeto que os semicondutores estão sujeitos. As-

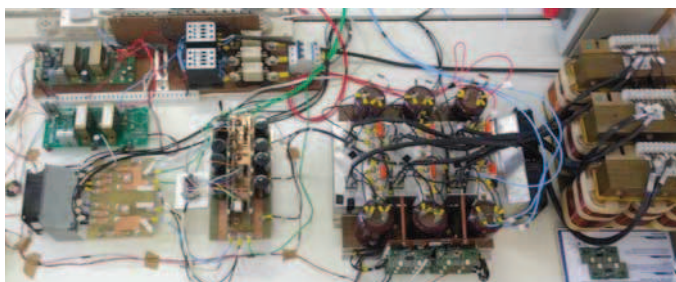
sim, resultando em erros elevados para a determinação das perdas de comutação do inversor.

5 RESULTADOS EXPERIMENTAIS DO INVERSOR HÍBRIDO PROPOSTO

Os resultados experimentais para avaliação do inversor híbrido multinível proposto serão divididos em duas linhas. A primeira linha de resultados pretende avaliar a estrutura de potência do inversor multinível híbrido empregando a técnica modulação híbrida proposta e comprovar o estudo teórico realizado para a estrutura de potência do inversor proposto. Na segunda linha de resultados procura-se analisar a qualidade da forma de onda de tensão saída sintetizada pelo inversor multinível para as diferentes técnicas de modulação empregadas. Ou seja, analisar a qualidade da forma de onda de tensão de saída do inversor para as técnicas de modulação híbrida e por vetores espaciais.

Os resultados experimentais são obtidos com base no protótipo construído em laboratório, apresentado na Figura 5.1. O protótipo empregou somente componentes disponíveis no laboratório, sendo assim, alguns componentes estão sobredimensionados e impossibilitarão algumas análises, como: a ondulação tensão sobre os capacitores de barramento e as correntes de entrada do inversor.

Figura 5.1 – Inversor trifásico implementado em laboratório.



O protótipo empregou em sua estrutura os componentes apresentados na Tabela 5.1.

Tabela 5.1 – Componentes empregados para o protótipo do inversor híbrido multinível

Parâmetro	Descrição	Fabricante	Módulo	Característica
–	Transformadores Trifásicos	Blutrafos	Meia Ponte	Primário em Delta 380 V Secundário-1 em Estrela 285 V Secundário-2 em Delta 285 V Potência 3 kVA
–	Transformador Trifásico	Blutrafos	Trifásico	Primário em Delta 380 V Secundário-1 em Estrela 285 V Secundário-2 em Delta 285 V Potência 15 kVA
–	Pontes de Diodo	Semikron (SKD25/12)	Meia Ponte	$I_D = 12\text{ A}$ $V_D = 1.200\text{ V}$
–	Pontes de Diodo	Semikron (SK70D08)	Trifásico	$I_D = 70\text{ A}$ $V_D = 800\text{ V}$
C_j	Capacitores de Barramento	EPCOS (B43586-S6338-M2)	Trifásico	$I_{CE} = 14\text{ A}$ $V_{CE} = 450\text{ V}$
C_j	Capacitores de Barramento	EPCOS (B43303-A0687-M90)	Meia Ponte	$I_{CE} = 5,6\text{ A}$ $V_{CE} = 400\text{ V}$
–	Dissipadores	Semikron	Meia Ponte	P-16 400 mm
–	Dissipadores	HS Dissipadores	Trifásico	HS-14569 250 mm
–	Circuito de Comando	Texas Instruments	Ambos	Processador de Sinais - DSP
				TMS2812 150MFlops, Ponto Fixo

5.1 RESULTADOS EXPERIMENTAIS DA ESTRUTURA DE POTÊNCIA DO INVERSOR MULTINÍVEL HÍBRIDO

A primeira linha de resultados permite avaliar o estudo teórico realizado para o dimensionamento da estrutura de potência do inversor empregando a modulação híbrida proposta. As especificações de projeto empregadas no protótipo para validação do estudo teórico são apresentadas na Tabela 5.2.

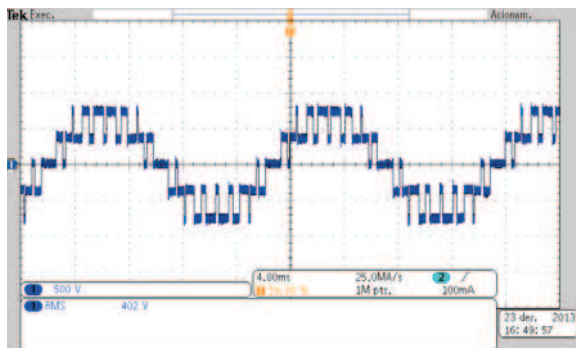
Tabela 5.2 – Especificações de projeto para análise da estrutura de potência do inversor proposto.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	400 V	Tensão do barramento cc do módulo trifásico
S_o	9,3 kVA	Potência aparente de saída ($Ma = 0,9$)
f_o	60 Hz	Frequência fundamental do sinal de saída
f_{sw}	1020 Hz	Frequência de comutação dos módulos meia ponte
Φ	24,45°	Ângulo entre corrente na carga e tensão referência

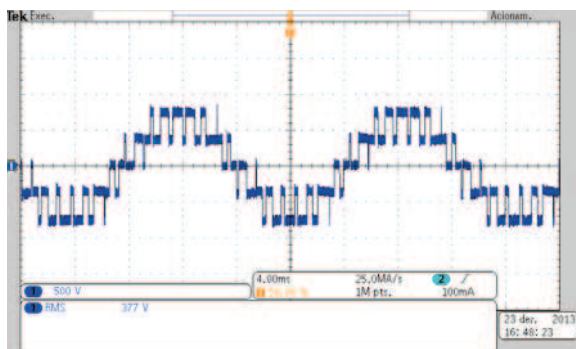
Verificando o adequado funcionamento do protótipo de potência a Figura 5.2 apresenta as tensões de fase v_A , v_B e v_C , e a Figura 5.3 mostra as tensões de linha v_{AB} , v_{BC} e v_{CA} do inversor multinível operando com a modulação híbrida e índice de modulação $Ma = 0,9$. Observa-se o funcionamento do inversor com a modulação proposta com as tensões de fase apresentando os cinco níveis distintos e com valor médio de tensão nulo. A distorção harmônica total da tensão de linha apresentou um valor de 15,8%, próximo ao valor esperado de 14,4% do estudo teórico. Esta diferença entre o estudo teórico e o experimental se deve às idealizações realizadas no estudo teórico, como: tempo morto nulo, tempo de comutação nulo, ondulação nula de tensão sobre os capacitores de barramento. Como na prática estas considerações são válidas como aproximação e não uma verdade absoluta, surge esta pequena diferença de 1,4% entre os valores práticos e teóricos.

Figura 5.2 – Tensão de fase do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$ (500 V/div).

(a) Tensão de fase v_A



(b) Tensão de fase v_B



(c) Tensão de fase v_C

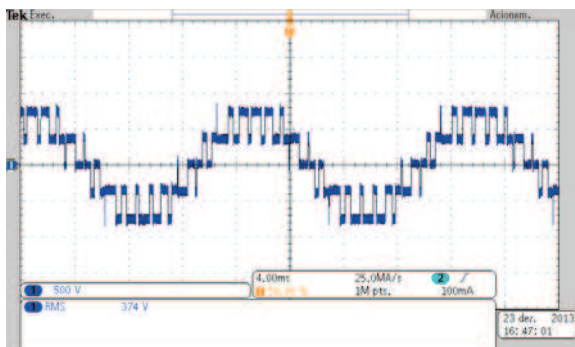
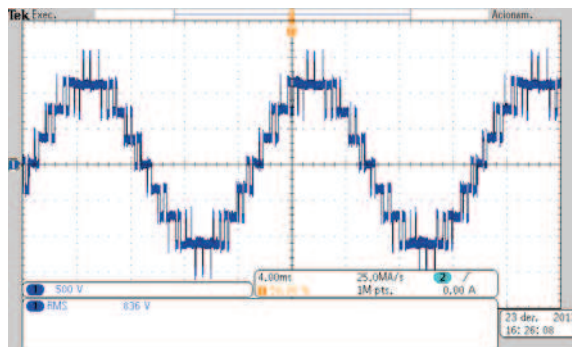
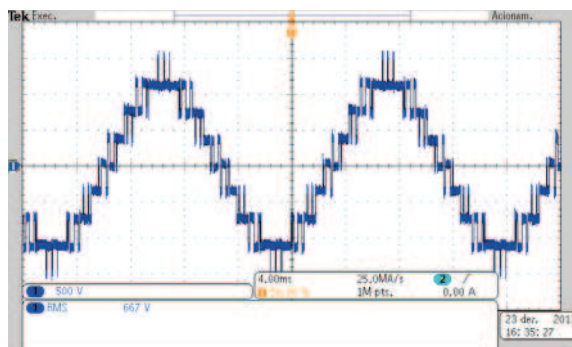


Figura 5.3 – Tensão de linha do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$ (500 V/div).

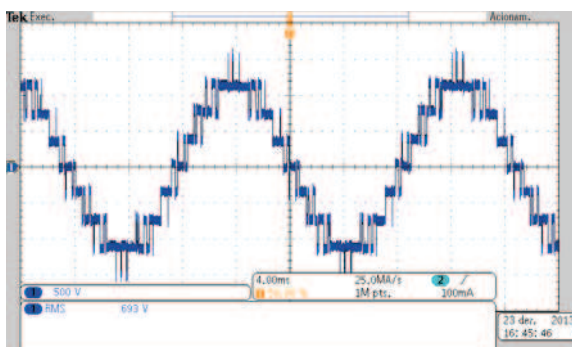
(a) Tensão de linha v_{AB}



(b) Tensão de linha v_{BC}

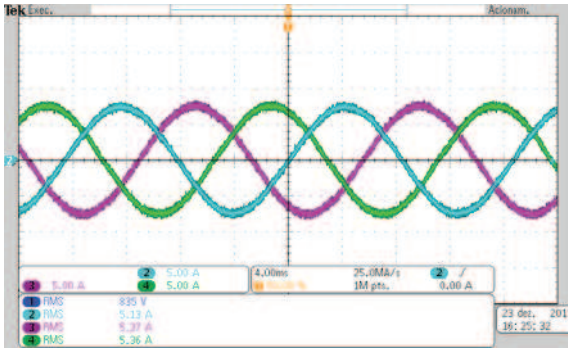


(c) Tensão de linha v_{CA}



Deve-se verificar as correntes de carga i_A , i_B e i_C , como mostra a Figura 5.4. As correntes de carga apresentaram baixa ondulação devido à carga indutiva conectada à saída do inversor. A carga indutiva possui um comportamento de um filtro passa baixa para corrente e atenua os harmônicos presentes na tensão de saída, sendo reduzidos na corrente de saída do inversor.

Figura 5.4 – Corrente de carga i_A , i_B e i_C do inversor multinível híbrido com modulação híbrida, $Ma = 0,9$ (5 A/div).



Avaliam-se as correntes sobre os semicondutores de potência. Para isso verificou-se os valores médio e eficaz da corrente nos semicondutores $S_{1A} + D_{1A}$ e $S_{2A} + D_{2A}$. Essa forma de medição foi realizada devido à estrutura do protótipo, que não permite medições das correntes de forma individual sobre os semicondutores. A Figura 5.5 apresenta a corrente através dos semicondutores $S_{1A} + D_{1A}$ e $S_{2A} + D_{2A}$ e a corrente na carga.

É importante validar o modelo teórico da determinação dos valores médio e eficaz da corrente nos semicondutores de potência do inversor proposto apresentados na seção 4.1. Verificam-se os valores médio e eficaz da corrente nos semicondutores $S_{1A} + D_{1A}$ e $S_{2A} + D_{2A}$ através do gráfico apresentado na Figura 5.6. Importante destacar que o mesmo método é utilizado para determinar os valores médio e eficaz da corrente por todos os semicondutores de potência do inversor.

O gráfico apresentado na Figura 5.6 valida o modelo teórico apresentado na seção 4.1. Nota-se grande similaridade entre os valores médio e eficaz obtidos pelo modelo teórico e os valores médio e eficaz dos resultados experimentais da corrente nos semicondutores $S_{1A} + D_{1A}$ e $S_{2A} + D_{2A}$.

Uma característica importante do inversor proposto e deve ser

Figura 5.5 – Corrente de carga i_A (centralizada) e as correntes através dos semicondutores $S_{1A} + D_{1A}$ (superior) e $S_{2A} + D_{2A}$ (inferior) do inversor multinível híbrido com modulação híbrida, $Ma = 0,9$ (5 A/div).

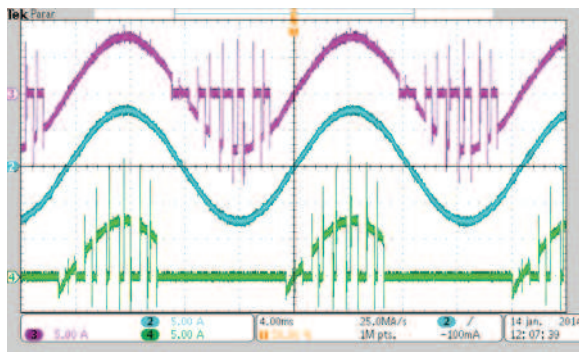
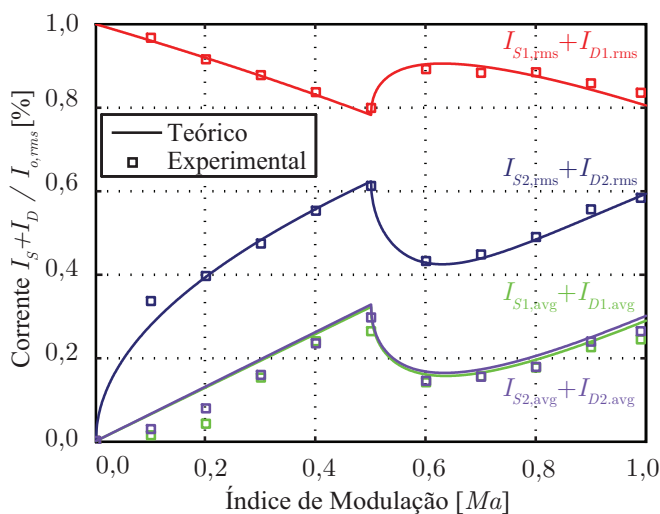
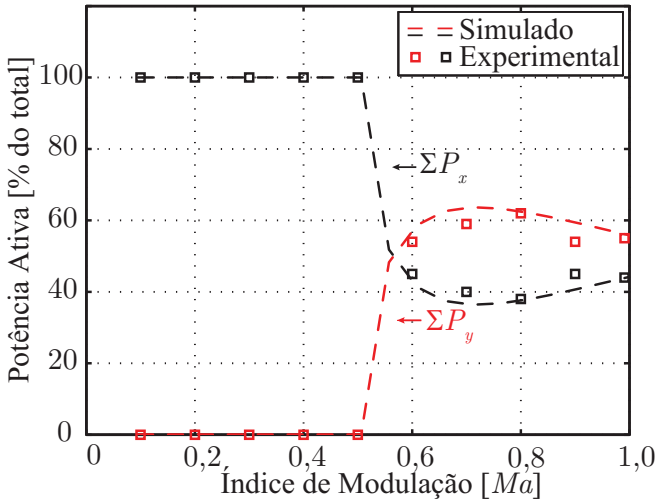


Figura 5.6 – Gráfico do valor em percentual dos valores médio e eficaz, teóricos e práticos, da corrente nos semicondutores $S_{1A} + D_{1A}$ e $S_{2A} + D_{2A}$ em função do índice de modulação do inversor multinível híbrido com modulação híbrida.



mensurada experimentalmente é o fluxo de potência através das fontes de alimentação. O gráfico da Figura 5.7 mostra os resultados teóricos e experimentais do fluxo de potência nas fontes de alimentação dos módulos meia ponte e do módulo trifásico.

Figura 5.7 – Resultados teóricos e experimentais do fluxo de potência através das fontes de alimentação do inversor multinível para o “Caso 1”.



Os resultados experimentais confirmam os resultados teóricos do fluxo de potência através das fontes de alimentação dos módulos meia ponte e do módulo trifásico e garantindo o funcionamento adequado dos módulos, não proporcionando um fluxo negativo de potência para as fontes de alimentação e permitindo o emprego de retificadores unidirecionais em potência à estrutura.

5.2 RESULTADOS EXPERIMENTAIS DAS TÉCNICAS DE MODULAÇÃO PROPOSTAS AO INVERSOR MULTINÍVEL HÍBRIDO

Esta seção tem por objetivo analisar a qualidade da forma de onda de tensão de saída utilizando de duas diferentes técnicas de modulação ao inversor multinível híbrido. As técnicas de modulação empregadas são a técnica modulação híbrida e a técnica modulação por vetores espaciais (SVM); a técnica modulação SVM é realizada para as

estratégias de cinco e sete segmentos de sintetização do vetor referência, abordadas na seção 3.3.

Ambas as técnicas de modulação foram implementadas através do processador digital de sinais (DSP) TMS320F2812 da Texas Instruments. A linguagem empregada na programação do microprocessador é a linguagem, a qual já possui registradores internos prontos (EVA e EVB) para a geração de sinais PWM ou para gerar interrupções de tempo, facilitando a implementação das modulações híbrida e SVM.

Os parâmetros de projeto para avaliação da forma de onda de saída do inversor multinível são apresentados na Tabela 5.3.

Tabela 5.3 – Especificações de projeto para análise das técnicas de modulações empregadas ao inversor multinível híbrido.

Parâmetro	Valor	Descrição
V_x	400 V	Tensão do barramento cc dos módulos meia ponte
V_y	400 V	Tensão do barramento cc do módulo trifásico
f_o	60 Hz	Frequência fundamental do sinal de saída
f_{sw}	5.760 Hz	Frequência de comutação (para modulação híbrida)
T_s	173,6 μ s	Período de comutação (para modulação SVM)
R_o	137 Ω	Valor da resistência de carga
L_o	93 mH	Valor da indutância de carga

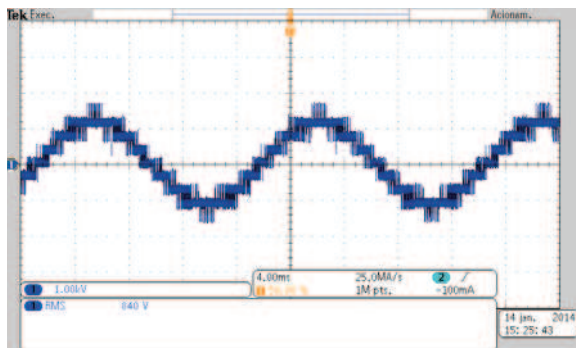
Para avaliar a qualidade da forma de onda da saída do inversor utilizam-se de ferramentas matemáticas como a análise da distorção harmônica total (THD) e da distorção harmônica total ponderada (livre tradução) (WTHD)¹. Sendo assim, as tensões de linha sintetizadas pelo inversor multinível utilizando a técnica de modulação híbrida com índice de modulação $Ma = 0,9$ são apresentadas na Figura 5.8. Apresentando valores de THD e de WTHD em torno de 15,80% e 0,27% respectivamente.

Uma melhor avaliação da tensão de saída sintetizada pelo in-

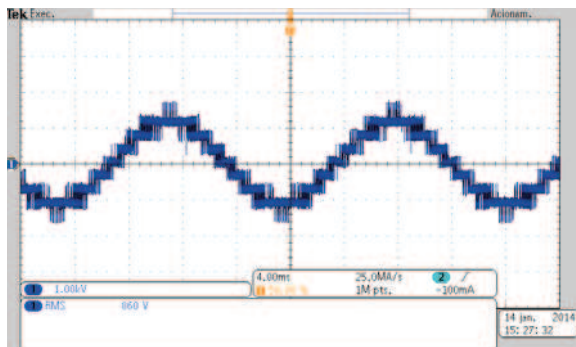
¹Weighted Total Harmonic Distortion

Figura 5.8 – Tensão de linha do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$ (1000 V/div).

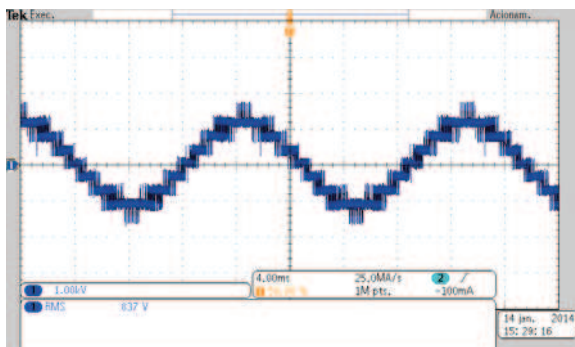
(a) Tensão de linha V_{AB}



(b) Tensão de linha V_{BC}



(c) Tensão de linha V_{CA}



versor quando empregada a modulação híbrida é realizada variando o índice de modulação de 0,1 até 1,0. Nas Figuras 5.9. *a)* e 5.9. *b)* são apresentadas a THD e a WTHD da tensão de linha do inversor multinível em razão do índice de modulação.

Na Figura 5.9. *a)* nota-se que os valores da THD diminuem para valores elevados do índice de modulação e apresentam bons resultados para os índices de modulação $Ma > 0,3$.

A Figura 5.10 apresenta as tensões de linha utilizando da técnica de modulação por vetores espaciais com sete segmentos e índice de modulação igual a 0,9. Nota-se facilmente que a modulação por vetores espaciais consegue um maior valor eficaz da tensão que a modulação híbrida para o mesmo índice de modulação, empregando de referências senoidais. Essa característica é dada pelas componentes harmônicas múltiplas de terceira ordem presentes na tensão de fase na técnica de modulação por vetores espaciais, implicando num maior valor eficaz da tensão de linha quando comparada com a técnica de modulação híbrida. As componentes harmônicas múltiplas de terceira ordem presente na tensão de fase se somam na tensão de linha e refletem em um acréscimo no valor da componente fundamental.

A determinação dos estados de comutação tem influência direta no número de comutações realizado pelo inversor multinível; para este caso escolheram-se estados de comutação nos quais suas transições implicassem o menor número de comutações do inversor multinível, como apresentado na seção 3.3.2.

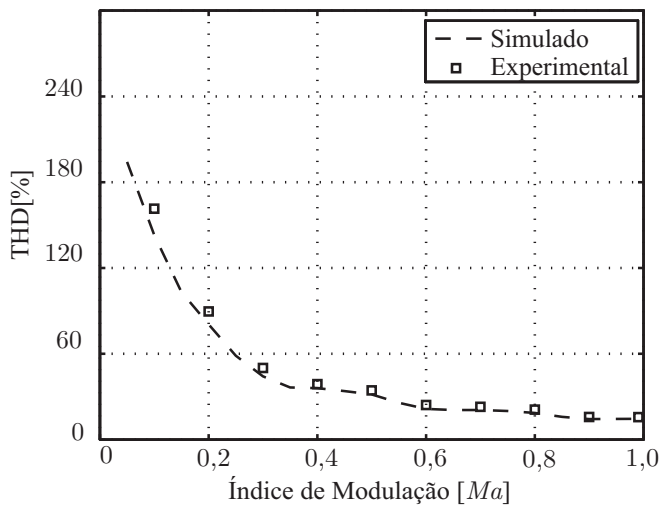
A qualidade da forma de onda sintetizada pelo inversor multinível utilizando a técnica de modulação por vetores espaciais com sete segmentos é analisada através da THD e da WTHD. A Figura 5.11. *(a)* e a Figura 5.11. *(b)* apresentam a THD e a WTHD em função do índice de modulação para o inversor multinível híbrido empregando a técnica modulação por vetores espaciais com sete segmentos. Os resultados apresentados possuem uma análise espectral de até 400 harmônicas.

Os resultados obtidos validam a técnica de modulação SVM desenvolvida para o inversor proposto, apesar dos resultados experimentais apresentarem valores de THD e WTHD maiores que os resultados teóricos. A diferença dos valores experimentais e teóricos da THD e da WTHD para a tensão de linha do inversor é devido a um restrito problema na implementação da técnica de modulação SVM ao DSP. De forma geral esse restrito problema não afeta o desempenho global do inversor com a técnica de modulação SVM.

Verificou-se a tensão de saída do inversor multinível empregando a técnica de modulação por vetores espaciais com cinco segmentos. A

Figura 5.9 – THD e WTHD da tensão de linha do inversor híbrido com a técnica de modulação híbrida, $Ma = 0,9$.

(a) THD da tensão de linha



(b) WTHD da tensão de linha

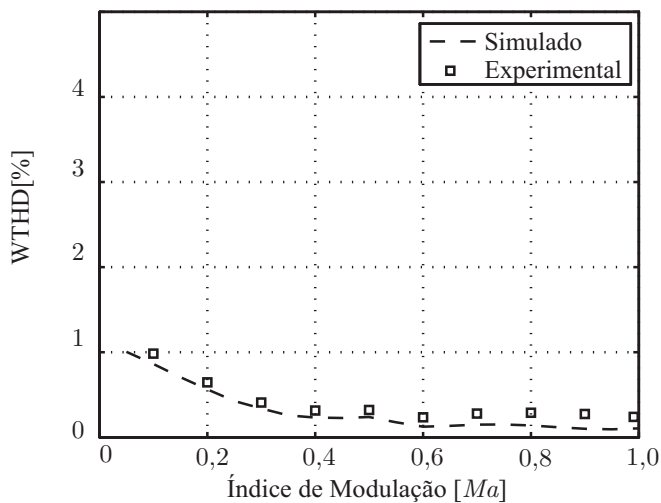
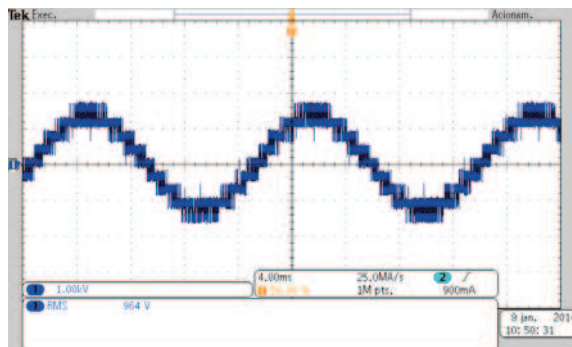
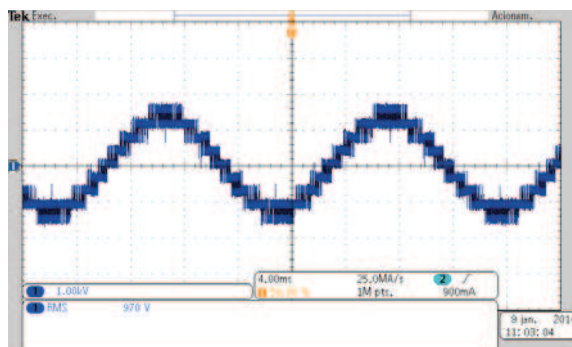


Figura 5.10 – Tensão de linha do inversor híbrido com a técnica de modulação SVM com sete segmentos, $Ma = 0,9$ (1000 V/div).

(a) Tensão de linha v_{AB}



(b) Tensão de linha v_{BC}



(c) Tensão de linha v_{CA}

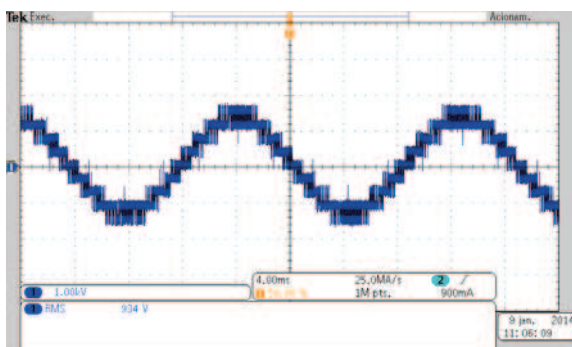


Figura 5.11 – THD e WTHD da tensão de linha do inversor híbrido com a técnica de modulação SVM com sete segmentos, $Ma = 0,9$.

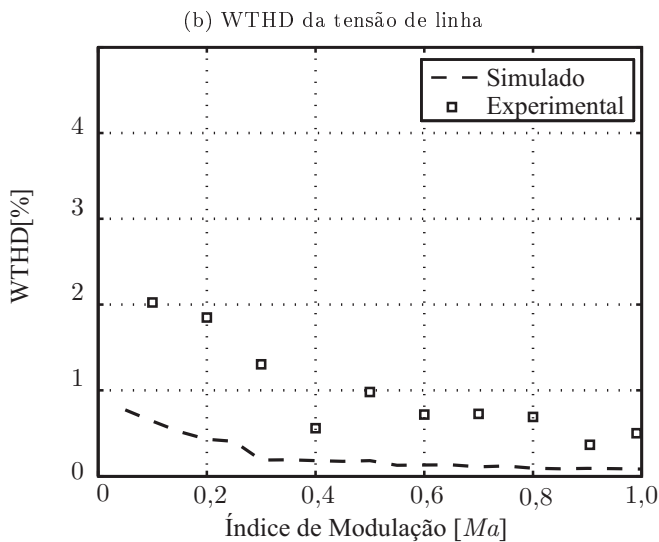
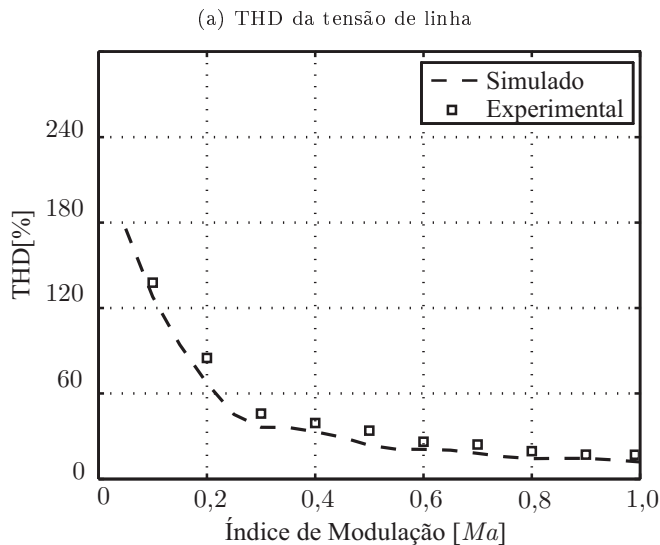


Figura 5.12 apresenta as tensões de linha v_{AB} , v_{BC} e v_{CA} sintetizadas pelo inversor multinível através da técnica de modulação por vetores espaciais com cinco segmentos e índice de modulação igual a 0,9.

As tensões de linha sintetizadas pela técnica de modulação por vetores espaciais com cinco segmentos apresentam os nove níveis de tensão bem definidos e defasagem de 120° entre elas. Esta técnica de modulação tem por característica um menor número de comutações que as demais técnicas de modulação apresentadas anteriormente. Sendo perceptível o menor número de comutações realizada pela técnica de modulação por vetores espaciais com cinco segmentos quando comparada às técnicas de modulação apresentadas anteriormente quando se observa as formas de onda de tensão de linha do inversor.

Novamente analisa-se a qualidade da forma de onda sintetizada pela técnica de modulação com o auxílio das ferramentas matemáticas THD e WTHD, como apresenta a Figura 5.11.

Os valores experimentais obtidos da distorção harmônica total da tensão de linha para a técnica de modulação por vetores espaciais com cinco segmentos apresentam grande similaridade com os valores teóricos, validando assim a técnica de modulação empregada ao inversor multinível. Nota-se uma leve diferença entre os valores experimentais e os valores teóricos da THD. Essa leve diferença explica-se novamente devido a um restrito problema na implementação da técnica de modulação SVM ao DSP. Porém, considera-se satisfatório o desempenho global da técnica de modulação SMV ao inversor multinível híbrido.

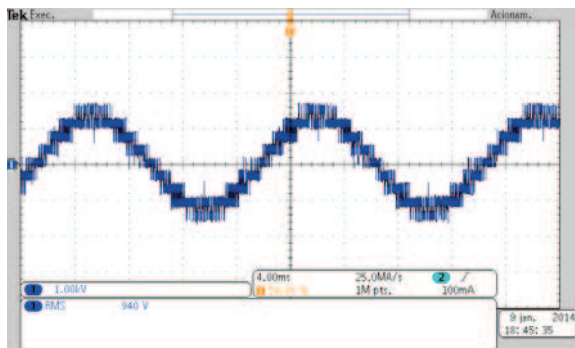
Destaca-se que a técnica de modulação por vetores espaciais com cinco segmentos realiza uma menor quantidade de comutações que a técnica de modulação por vetores espaciais com sete segmentos. Quando comparadas e utilizando os mesmos três primeiros estados de comutação para sintetizar os vetores da tensão da saída do inversor, nota-se que são realizadas duas comutações a menos pela técnica de modulação por vetores espaciais de cinco segmentos.

Em geral, caso as transições entre cada estado de comutação sejam realizadas somente comutando um par de interruptores, as técnicas de modulação por vetores espaciais com sete segmentos e a técnica de modulação híbrida possuem a mesma quantidade de comutações e apresentam as mesmas perdas por comutação.

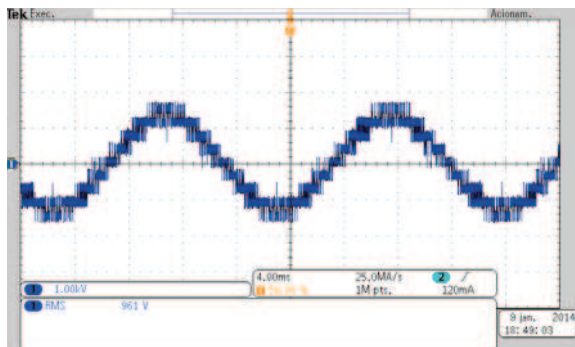
Para um melhor esclarecimento, uma comparação entre as três técnicas de modulação apresentadas neste trabalho é realizada na Tabela 5.4, em relação à THD, WTHD, perdas de comutação, tensão de modo comum e complexidade.

Figura 5.12 – Tensão de linha do inversor híbrido com a técnica de modulação SVM com cinco segmentos, $M_a = 0,9$ (1000 V/div).

(a) Tensão de linha v_{AB}



(b) Tensão de linha v_{BC}



(c) Tensão de linha v_{CA}

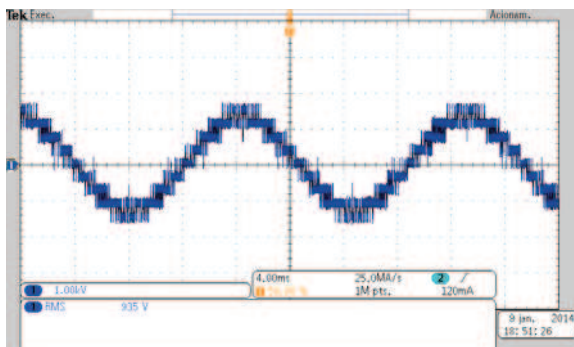


Figura 5.13 – THD e WTHD da tensão de linha do inversor híbrido com a técnica de modulação SVM com cinco segmentos, $Ma = 0,9$.

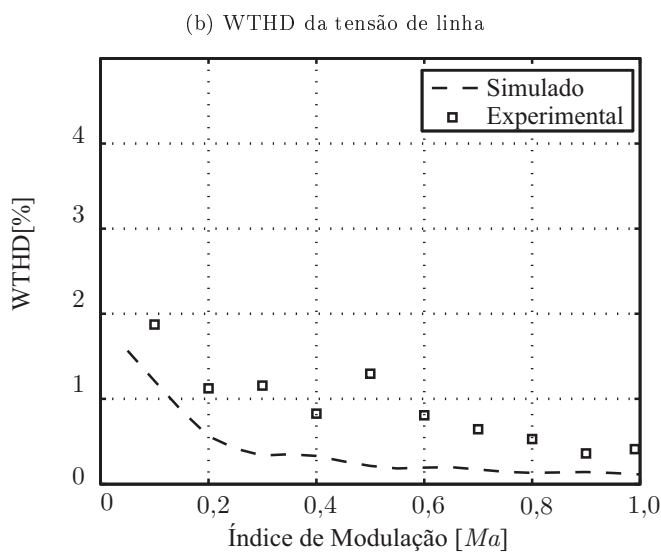
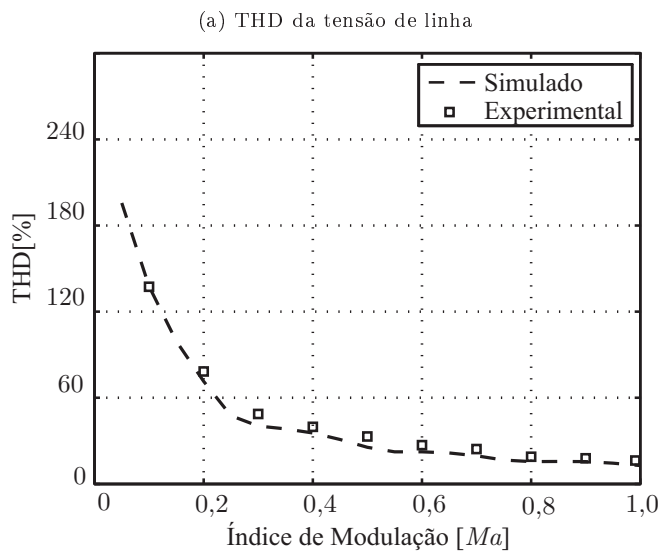


Tabela 5.4 – Comparação entre as técnicas de modulação empregadas ao inversor multinível

Características Gerais	Híbrida	SVM	SVM
		7 - Segmentos	5 - Segmentos
THD	Baixa	Baixa	Muito Baixa
WTHD	Baixa	Razoável	Muito Baixa
Perdas	Média	Baixa	Média
Modo Comum	Baixa	Média	Média
Complexidade	Baixa	Alta	Alta

5.3 CONCLUSÃO

Nesta seção foram apresentados os resultados experimentais obtidos em laboratório para o inversor multinível híbrido proposto. Os resultados foram divididos em duas partes. Na primeira parte avaliou-se a estrutura de potência do inversor multinível validando o estudo teórico realizado para o inversor multinível empregando a técnica de modulação híbrida. Na segunda parte avaliou-se as tensões de saída do inversor multinível com as duas diferentes técnicas de modulação propostas ao inversor.

Os ensaios da primeira parte apresentaram o adequado funcionamento do inversor multinível, observando as tensões e correntes de saída do inversor, assim como as correntes sobre os semicondutores, verificando os valores médio e eficaz teóricos da corrente com os resultados experimentais obtidos para diferentes índices de modulação. Neste ensaio comprovou-se que a metodologia empregada para determinação das correntes sobre os semicondutores pode ser empregada para projeto dos semicondutores de potência do inversor proposto.

Nos ensaios verificou-se o fluxo de potência através das fontes de alimentação. Como apresentado pelo estudo teórico, os fluxos de potência pelas fontes de alimentação dos módulos meia ponte como do módulo trifásico são positivos, permitindo o emprego de estruturas unidirecionais em potência, no caso, retificadores a diodos.

Na segunda parte avaliou-se as tensões de linha do inversor mul-

tinível para diferentes técnicas de modulação, no caso a técnica de modulação híbrida e a técnica por vetores espaciais de cinco e sete segmentos. Para todas as técnicas de modulação apresentou-se as formas de onda de tensão de linha para índice de modulação igual a 0,9, assim como a análise da THD e WTHD da tensão de linha em razão do índice de modulação, onde ambas apresentaram valores de THD reduzidos para índices de modulações elevados. Uma maior diferença é encontrada entre os valores da WTHD teórica e experimental para a técnica de modulação por vetores espaciais de cinco e sete segmentos. Essa diferença é explicada devido a um restrito problema na implementação da técnica de modulação SVM ao DSP, mas que não afetam o desempenho global do conversor.

6 CONCLUSÃO

Este trabalho apresentou o estudo e desenvolvimento de um novo inversor multinível híbrido. Os conversores multiníveis ganharam espaço pela demanda de conversores que operam com altos níveis de tensão e potência. Destaca-se que os conversores multiníveis surgiram principalmente devido à limitação tecnológica dos semicondutores, atualmente em tensões de até 6,5 kV e correntes de 3,6 kA. Sendo assim, estudou-se as principais aplicações que necessitam da utilização de conversores multiníveis e as aplicações que os conversores multiníveis já se encontram inseridos no mercado.

Na segunda seção do trabalho realizou-se a revisão bibliográfica das principais topologias de conversores multiníveis em tensão estudadas pelo meio acadêmico, evidenciando suas principais vantagens, desvantagens e limitações. Também estudou-se as principais técnicas de modulações empregadas a conversores multiníveis, em especial as técnicas de modulação por largura de pulsos, foco de estudo deste trabalho. Destaca-se que não há uma técnica de modulação a qual seja predominante e sim que a escolha de qual usar está associada a uma característica que se deseja maximizar ou minimizar.

No terceiro capítulo foi apresentado o inversor multinível híbrido em estudo. Detalhando as etapas de operação do inversor e definindo os níveis de tensão sintetizados pelo inversor, cinco níveis de tensão quando as fontes de alimentação são simétricas e até nove níveis de tensão, quando as fontes de alimentação são assimétricas. Foram propostas duas técnicas de modulação para o inversor, a técnica de modulação híbrida e a técnica de modulação por vetores espaciais. Em ambas as técnicas de modulação o módulo trifásico do inversor comuta em baixa frequência e os módulos meia ponte em alta frequência. Verificou-se que ambas as técnicas de modulação apresentam baixos níveis de THD para os índices de modulação mais altos. Contudo, maior liberdade é apresentada para a modulação por vetores espaciais, que também consegue intervir diretamente nas perdas do inversor ou no balanço das tensões de barramento do inversor. Em contrapartida sua aplicação é mais complexa e exige o emprego de um processador digital de sinais. Também averiguou-se as correntes de entrada do inversor, assim, determinando as correntes que circulam pelos retificadores de doze pulsos.

Na quarta seção determinou-se os valores da corrente média e eficaz sobre os semicondutores de potência quando empregada a modulação híbrida ao inversor. Baseado neste estudo verificou-se o fluxo de potência da entrada de cada módulo do inversor, apresentado na terceira seção do trabalho. Também determinou-se os valores dos capacitores de barramento das fontes de alimentação do inversor baseado na ondulação máxima de tensão sobre os mesmos. O modelo empregado para determinar os valores dos capacitores de barramento foi validado na terceira seção deste trabalho, apresentando valores de ondulação de tensão dentro do esperado.

Na quarta seção ainda abordou-se a estimação das perdas de condução e de comutação para os semicondutores de potência para a fase *A* do inversor e que permitem o dimensionamento dos semicondutores e dos dissipadores de calor do protótipo. No estudo teórico verificou-se a necessidade do emprego do fator de correção K_c para as curvas de energia dissipada pelos semicondutores, adequando as curvas aos valores dos parâmetros do projeto.

No quinto capítulo foram apresentados os resultados experimentais obtidos com o protótipo construído em laboratório. Os resultados foram separados em duas partes. Na primeira parte avaliou-se a estrutura de potência do inversor multinível validando o estudo teórico elaborado para a determinação das correntes sobre os semicondutores e o fluxo de potência pelas fontes de alimentação dos módulos. Verificou-se que os fluxos de potência pelos módulos meia ponte e pelo módulo trifásico são positivos, permitindo o emprego de retificadores unidirecionais em potência à estrutura de potência do inversor multinível.

Também abordou a análise da tensão de linha do inversor multinível para duas diferentes técnicas de modulação para a técnica de modulação híbrida e para a técnica de modulação por vetores espaciais, onde ambas as técnicas de modulação apresentaram valores próximos de THD e valores relativamente baixos para índice de modulação maiores 0,3. Verificou-se também que para todas as técnicas de modulação os valores experimentais de THD obtiveram grande semelhança aos resultados teóricos. Destaca-se que a técnica de modulação vetorial com cinco segmentos apresentou valores de THD próximos aos valores THD da técnica de modulação híbrida e da técnica de modulação vetorial com sete segmentos. Porém, a técnica de modulação vetorial com cinco segmentos realiza uma quantidade menor de comutações, significando uma menor quantidade de energia dissipada pelos semicondutores de potência da estrutura.

Ressalta-se que o inversor proposto não possui limitações quanto

à sua forma de aplicação e pode ser utilizado nas mais variadas áreas onde a regeneração de energia não é necessária ou exigida. No ponto de vista do autor a aplicação mais interessante seria na área de acionamentos de motores elétricos, devido à estrutura suportar grandes quantidades de transferência de potência ativa.

Para a continuidade dos trabalhos com o inversor multinível híbrido proposto sugere-se:

- Avaliar a aplicação da técnica de modulação por vetores espaciais para o “Caso 2”, quando inversor opera de forma assimétrica. E garantir o fluxo de potência positivo pelas fontes de alimentação através dos estados redundantes de comutação.
- Permitir que o software escolha as melhores sequências de comutação para o inversor, empregando a técnica de modulação por vetores espaciais, com base nas correntes de carga e tensões de barramento cc dos módulos meia ponte.
- Levantar as perdas sintetizadas pelos semicondutores da estrutura de potência empregando as técnicas de modulação apresentadas neste trabalho.

REFERÊNCIAS BIBLIOGRÁFICAS

- ABB. **Medium Voltage AC Drive ACS 1000, ACS 1000i 315 kW - 5 MW, 2.3 - 4.16 kV**. [S.l.], 2009.
- ABB. **Medium Voltage AC Drive ACS 2000, 250 - 1600 kW, 4.0 - 6.9kV**. [S.l.], 2009.
- ABB. **Medium Voltage AC Drive ACS 5000, 1.5 MW - 21 MW, 6.0 - 6.9 kV**. [S.l.], 2009.
- ABB. **Medium Voltage AC Drive ACS 6000, 3 - 27MW, up to 3.3 kV, 2010**. [S.l.], 2009.
- ABU-RUB, H. et al. Medium voltage drives - challenges and requirements. In: **Industrial Electronics (ISIE), 2010 IEEE International Symposium on**. [S.l.: s.n.], 2010. p. 1372–1377.
- ANEEL. Procedimentos de distribuição de energia elétrica no sistema elétrico nacional - prodist. In: . [S.l.: s.n.], 2005. v. 1.
- ASTUDILLO, R. et al. New symmetrical hybrid multilevel dc-ac converters. In: **Power Electronics Specialists Conference, 2008. PESC 2008. IEEE**. [S.l.: s.n.], 2008. p. 1916–1922. ISSN 0275-9306.
- R. H. Baker. **Electric Power Converter**. 1975. 3 867 643.
- BATSCHAUER, A.; MUSSA, S.; HELDWEIN, M. Three-phase hybrid multilevel inverter based on half-bridge modules. **Industrial Electronics, IEEE Transactions on**, 2012. v. 59, n. 2, p. 668–678, 2012. ISSN 0278-0046.
- BATSCHAUER, A. L. **Inversor multiníveis híbrido baseado em módulos meia-ponte**. Tese (Doutorado) — Universidade Federal de Santa Catarina, agosto 2011.
- BLAABJERG, F.; LISERRE, M.; MA, K. Power electronics converters for wind turbine systems. **Industry Applications, IEEE Transactions on**, 2012. v. 48, n. 2, p. 708–719, 2012. ISSN 0093-9994.

CELANOVIC, N.; BOROYEVICH, D. A fast space-vector modulation algorithm for multilevel three-phase converters. **Industry Applications, IEEE Transactions on**, 2001. v. 37, n. 2, p. 637–641, 2001. ISSN 0093-9994.

CORZINE, K.; FAMILIANT, Y. A new cascaded multilevel h-bridge drive. **Power Electronics, IEEE Transactions on**, 2002. v. 17, n. 1, p. 125 –131, jan 2002. ISSN 0885-8993.

DROFENIK, U.; KOLAR, J. W. A general scheme for calculating switching- and conduction-losses of power semiconductors in numerical circuit simulations of power electronic systems. In: **Power Enginnering Conference**. Japan: [s.n.], 2005.

ELIAS, M. F. M. et al. Asymmetrical transistor-clamped h-bridge cascaded multilevel inverter. In: **Industry Applications Society Annual Meeting (IAS), 2012 IEEE**. [S.l.: s.n.], 2012. p. 1–8. ISSN 0197-2618.

ENERGIA, M. de Minas e. In: **Anuário Estatístico de Energia Elétrica**. [s.n.], 2013. v. 1, p. 216. Disponível em: <http://www.epe.gov.br//AnuarioEstatisticodeEnergiaEletrica//20130909_1.pdf>.

FAR, Z.; RADAN, A.; FAR, M. Introduction and evaluation of novel multi-level carrier-based pwm strategies using a generalized algorithm. In: **Power Electronics and Applications, 2007 European Conference on**. [S.l.: s.n.], 2007. p. 1–10.

FRANQUELO, L.; LEON, J.; DOMINGUEZ, E. Recent advances in high-power industrial applications. In: **Industrial Electronics (ISIE), 2010 IEEE International Symposium on**. [S.l.: s.n.], 2010. p. 5 –10.

FRANQUELO, L. et al. The age of multilevel converters arrives. **Industrial Electronics Magazine, IEEE**, 2008. v. 2, n. 2, p. 28 –39, june 2008. ISSN 1932-4529.

HAGIWARA, M.; AKAGI, H. Control and experiment of pulsewidth-modulated modular multilevel converters. **Power Electronics, IEEE Transactions on**, 2009. v. 24, n. 7, p. 1737–1746, 2009. ISSN 0885-8993.

HASSAN, F.; CROOKES, W.; CRITCHLEY, R. Optimized stair-case modulation for modular grid connected converters. In: **Industrial**

Electronics (ISIE), 2010 IEEE International Symposium on. [S.l.: s.n.], 2010. p. 3820–3825.

HOCHGRAF, C. et al. Comparison of multilevel inverters for static var compensation. In: **Industry Applications Society Annual Meeting, 1994., Conference Record of the 1994 IEEE.** [S.l.: s.n.], 1994. p. 921–928 vol.2.

HYUNDAI. **HYUNDAI N500 Medium-Voltage Converters.** [S.l.], 2009.

JOHN, E.; OSKOUI, A.; PETERSSON, A. Using a statcom to retire urban generation. In: **Power Systems Conference and Exposition, 2004. IEEE PES.** [S.l.: s.n.], 2004. p. 693–698 vol.2.

KOLAR, J.; ZACH, F.; CASANELLAS, F. Losses in pwm inverters using igbts. **Electric Power Applications, IEE Proceedings -**, 1995. v. 142, n. 4, p. 285–288, 1995. ISSN 1350-2352.

KOURO, S. et al. Recent advances and industrial applications of multilevel converters. **Industrial Electronics, IEEE Transactions on**, 2010. v. 57, n. 8, p. 2553–2580, aug. 2010. ISSN 0278-0046.

LAI, J.-S.; PENG, F. Z. Multilevel converters-a new breed of power converters. **Industry Applications, IEEE Transactions on**, 1996. v. 32, n. 3, p. 509–517, may/jun 1996. ISSN 0093-9994.

LESNICAR, A.; MARQUARDT, R. An innovative modular multilevel converter topology suitable for a wide power range. In: **Power Tech Conference Proceedings, 2003 IEEE Bologna.** [S.l.: s.n.], 2003. v. 3, p. 6 pp. Vol.3.

MARIETHOZ, S.; RUFER, A. New configurations for the three-phase asymmetrical multilevel inverter. In: **Industry Applications Conference, 2004. 39th IAS Annual Meeting. Conference Record of the 2004 IEEE.** [S.l.: s.n.], 2004. v. 2, p. 828–835 vol.2. ISSN 0197-2618.

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. **Industry Applications, IEEE Transactions on**, 1981. IA-17, n. 5, p. 518–523, sept. 1981. ISSN 0093-9994.

POU, J. et al. Efficient space-vector modulation algorithm for multilevel converters with low switching frequencies in the devices. In:

Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th. [S.l.: s.n.], 2005. p. 2521–2526.

POU, J. et al. Fast-processing modulation strategy for the neutral-point-clamped converter with total elimination of low-frequency voltage oscillations in the neutral point. **Industrial Electronics, IEEE Transactions on**, 2007. v. 54, n. 4, p. 2288–2294, 2007. ISSN 0278-0046.

RADAN, A.; SHAHIRINIA, A. H.; FALAHI, M. Evaluation of carrier-based pwm methods for multi-level inverters. In: **Industrial Electronics, 2007. ISIE 2007. IEEE International Symposium on**. [S.l.: s.n.], 2007. p. 389–394.

RODRIGUEZ, J.; LAI, J.-S.; PENG, F. Z. Multilevel inverters: a survey of topologies, controls, and applications. **Industrial Electronics, IEEE Transactions on**, 2002. v. 49, n. 4, p. 724 – 738, aug 2002. ISSN 0278-0046.

SEMIKRON. **Application Notes for IGBT and MOFET Modules**. [S.l.], 2011. Disponível em: <http://www.elseelektrik.com.tr/PageGalleryFiles/PdfFiles/section4_Application_Notes_for_IGBT_and_MOSFET_Modules.pdf>.

SIEMENS. **SINAMICS SM120 CM Medium-Voltage Converters**. [S.l.], 2008.

SIEMENS. **SINAMICS GM150, SINAMICS SM150 Medium-Voltage Converters**. [S.l.], 2009.

SIEMENS. **SINAMICS GL150 Medium-Voltage Converters**. [S.l.], 2010.

SIEMENS. **SINAMICS SL150 Medium-Voltage Converters**. [S.l.], 2010.

SIEMENS. **SINAMICS PERFECT HARMONY GH180 Medium-Voltage Converters**. [S.l.], 2013.

STEIMER, P.; MANJREKAR, M. Practical medium voltage converter topologies for high power applications. In: **Industry Applications Conference, 2001. Thirty-Sixth IAS Annual Meeting. Conference Record of the 2001 IEEE**. [S.l.: s.n.], 2001. v. 3, p. 1723 –1730 vol.3. ISSN 0197-2618.

SUH, B.-S. et al. Multilevel power conversion - an overview of topologies and modulation strategies. In: **Optimization of Electrical and Electronic Equipments, 1998**. [S.l.: s.n.], 1998. v. 2, p. AD-11-AD-24.

WALTRICH, G.; BARBI, I. Three-phase cascaded multilevel inverter using power cells with two inverter legs in series. In: **Energy Conversion Congress and Exposition, 2009. ECCE 2009**. IEEE. [S.l.: s.n.], 2009. p. 3085-3092.

WEG. **Inversor de Frequência de Média Tensão**. [S.l.], 2009. Disponível em: <<http://ecatalog.weg.net//files//wegnet//WEG-mvw-01-inversor-de-frequencia-de-media-tensao-0899.5101-1.7x-manual-portugues-br.pdf>>.

WU, B. **High-Power Converters and AC Drives**. [S.l.]: Wiley, 2006. ISBN 9780471773702.

XU, Y.; ZOU, Y. Research on a novel hybrid cascade multilevel converter. In: **Power Engineering Conference, 2007. IPEC 2007. International**. [S.l.: s.n.], 2007. p. 1081-1085.

YUAN, X.; ZHANG, Y. Status and opportunities of photovoltaic inverters in grid-tied and micro-grid systems. In: **Power Electronics and Motion Control Conference, 2006. IPEMC 2006. CES/IEEE 5th International**. [S.l.: s.n.], 2006. v. 1, p. 1-4.

ZARAGOZA, J. et al. A comprehensive study of a hybrid modulation technique for the neutral-point-clamped converter. **Industrial Electronics, IEEE Transactions on**, 2009. v. 56, n. 2, p. 294-304, 2009. ISSN 0278-0046.

ZHANG, L. et al. A family of neutral point clamped full-bridge topologies for transformerless photovoltaic grid-tied inverters. **Power Electronics, IEEE Transactions on**, 2013. v. 28, n. 2, p. 730-739, 2013. ISSN 0885-8993.