UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEE
MESTRADO PROFISSIONAL EM ENGENHARIA ELÉTRICA

LUCAS MONDARDO CÚNICO

ESTUDO DO CONVERSOR MODULAR MULTINÍVEL

JOINVILLE/SC
2013

LUCAS MONDARDO CÚNICO

ESTUDO DO CONVERSOR MODULAR MULTINÍVEL

Dissertação apresentada ao Curso de Mestrado Profissional em Engenharia Elétrica, da Universidade do Estado de Santa Catarina para a obtenção do título de Mestre em Engenharia Elétrica

Orientador: Yales Rômulo de Novaes
Co-orientador: Sérgio Vidal Garcia Oliveira

JOINVILLE/SC
2013

FICHA CATALOGRÁFICA

C972e

Cúnico, Lucas Mondardo.
Estudo do Conversor Modular Multinível;
orientador: Yales Rômulo de Novaes. – Joinville, 2013.

176 f. : il ; 30 cm.
incluem referências

Dissertação (mestrado) - Universidade do Estado Santa Catarina, Centro de Ciências Tecnológicas, Mestrado em Engenharia Elétrica, Joinville, 2013.

1. Conversores Multiníveis 2. Conversor Modular Multinível.
3. Equilíbrio de Tensão 4. MMC.

CDD 621.31

"ESTUDO DO CONVERSOR MODULAR MULTINÍVEL"

por

LUCAS MONDARDO CÚNICO

Esta dissertação foi julgada adequada para a obtenção do título de

MESTRE EM ENGENHARIA ELÉTRICA

área de concentração em "Automação de Sistemas",
e aprovada em sua forma final pelo

CURSO DE MESTRADO PROFISSIONAL EM ENGENHARIA ELÉTRICA
CENTRO DE CIÊNCIAS TECNOLÓGICAS DA
UNIVERSIDADE DO ESTADO DE SANTA CATARINA.

Dr. Yales Rômulo de Novaes
CCT/UDESC (orientador/presidente)

Banca Examinadora:

Dr. Marcelo Lobo Heldwein
UFSC/INEP

Joinville, 15 de fevereiro de 2013.

Dr. Alessandro Luiz Batschauer
CCT/UDESC

Dr. Sérgio Vidal Garcia Oliveira
CCT/UDESC (co-orientador/suplente)

AGRADECIMENTOS

Ao orientador Prof. Dr. Yales Rômulo de Novaes e ao coorientador Prof. Dr. Sérgio Vidal Garcia Oliveira, pelo incentivo e paciência ao compartilhar conhecimentos essenciais para desenvolvimento desse trabalho.

A todos os bolsistas do nPEE – Núcleo de Processamento de Energia Elétrica – da UDESC, pela amizade e auxílio nas atividades desenvolvidas durante esse período.

A minha esposa Franciele pelas palavras de incentivo e motivação.

A UDESC pela auxílio financeiro, por meio do Programa de Bolsas de Monitoria de Pós-Graduação – PROMOP.

RESUMO

O Conversor Modular Multinível emergiu como uma nova topologia de conversores mutiníveis, sendo introduzido a partir de 2002. As vantagens desta topologia estão relacionadas à sua modularidade e escalabilidade. Este trabalho apresenta o estudo e implementação deste conversor, o que inclui a apresentação das principais metodologias de modulação e equilíbrio da tensão e pré-carga dos capacitores flutuantes. Apresenta-se um estudo da modulação por meio de funções de chaveamento que permite a minimização da ondulação de corrente nos indutores por meio da escolha adequada dos ângulos de defasagem das portadoras empregadas. Para que o projeto da estrutura seja possível, é realizada a modelagem dinâmica e a análise quantitativa do conversor em diferentes condições de operação, sendo derivada uma metodologia de projeto. Esta metodologia é posta a prova com a construção de um protótipo de 3 kVA com tensão de barramento de 800 V. Os resultados obtidos do protótipo incluem avaliações transitórias, verificação do rendimento, pré-carga e operação em regime.

Palavras chave: Conversor modular multinível. MMC. Conversores multiníveis. Equilíbrio de tensão.

ABSTRACT

The Modular Multilevel Converter emerged as a new topology of multilevel converters, being introduced in 2002. The advantages of this topology are related to its modularity and scalability. This work presents the study and implementation of this converter, which includes the presentation of the main methods of modulation and voltage balancing of the floating capacitors and startup. The used modulation in modeled using switching functions, its allow one minimize the current ripple at system inductor due the correct selection of carriers shift angles. Moreover a current control and voltages equalization methodology are proposed. It is performed dynamic modeling and quantitative analysis of the converter and it is derived a design methodology. This methodology is used to design and build a 3 kVA prototype with bus voltage of 800 V. The results include transient analyses, efficiency, voltage charging and steady state.

Keywords: Modular Multilevel Converter. MMC. Multilevel converters. Voltage balancing.

LISTA DE FIGURAS

2.1 Síntese de uma tensão senoidal utilizando dois, três e cinco níveis 16
2.2 Conversor NPC: (a) três níveis (b) cinco níveis. 17
2.3 Composição genérica de um conversor com grampeamento a capacitores. . 19
2.4 Conversor com grampeamento a capacitores com três níveis. 19
2.5 Conversor cascata com ponte completa cinco níveis 21
2.6 (a) Conversor modular multinível com 4 submódulos (b) Estados possíveis de um submódulo. 23
2.7 Planta MMC de 400 MW, *TransBay Project* 26
3.1 Estrutura conceitual do conversor MMC. 29
3.2 Correntes i_p, i_n e i_o. 30
3.3 Estrutura modular de um semibraço. 31
3.4 Etapas de operação do submódulo. 32
3.5 (a) Submódulo ponte completa (b) Submódulo duplo grampeado. 33
3.6 Conversor MMC com um braço. 34
3.7 Representação da tensão Vo e da componente alternada da tensão de semibraço. 34
3.8 Formação dos níveis de tensão no sistema $N + 1$. 37
3.9 Formação dos níveis de tensão no sistema $2N + 1$. 38
3.10 Classificação dos métodos de modulação multinível, fonte [1]. 38
3.11 Técnicas de modulação com multiportadoras: (a) PS-PWM (b) IPD (c) APOD (d) POD. 39
3.12 (a) Tensão gerada no sistema $2N + 1$ (b) Tensão gerada no sistema $N + 1$. 41
3.13 Transformada rápida de Fourier da tensão de fase com a modulação IPD-$2N + 1$. os componentes estão normalizados em relação ao componente fundamental. 41
3.14 Fluxograma do algorítimo de seleção. 42
3.15 (a) tensão nos capacitores, seleção 80 vezes por ciclo (b) tensão nos capacitores, seleção 20 vezes por ciclo (c) corrente i_p (d) número de submódulos ativos. 43
3.16 Controle individual da equalização da tensão dos capacitores. 44
3.17 (a) Tensão no indutor L_a do semibraço superior do braço 1 (b) número de submódulos inseridos no braço 1 (c) corrente no semibraço superior do braço 1. 45
3.18 (a) Conexão da fonte independente de precarga (b) carga dos capacitores em um conversor com $N = 2$. 49
3.19 (a) Conexão da impedância em série com a fonte CC (b) Processo de précarga dos capacitores em um conversor com $N = 2$ 50
3.20 (a) Conexão da impedância em série com a fonte CA (b) Processo de carga dos capacitores em um conversor com $N = 2$. 51
4.1 Conversor MMC CC-CA utilizado na obtenção dos modelos de controle. . . 54
4.2 Circuito ativo em cada uma das cinco etapas de operação identificadas. . . 55
4.3 Diagrama de Bode das plantas $\frac{\tilde{i}_o(s)}{\tilde{m}_a(s)}$ para aproximações de primeira e segunda ordem. 62

4.4 Diagrama de Bode das plantas $\frac{i_{d1}(s)}{m_{d1}(s)}$ para aproximações de primeira e segunda ordem 62
4.5 Circuito utilizado na validação dos modelos. 63
4.6 Diagrama de Bode comparativo entre as plantas $\frac{\tilde{i}_o(s)}{\tilde{m}_a(s)}$modelada e simulada. 64
4.7 Diagrama de Bode comparativo entre as plantas $\frac{i_{d1}(s)}{m_{d1}(s)}$ modelada e simulada. 64
4.8 Esquema geral de controle para o conversor MMC. 67
4.9 Diagrama de blocos do sistema de controle da corrente i_o. 69
4.10 Diagrama de blocos do sistema de controle da corrente i_{dx}, com x = 1 ou 2. 70
4.11 Diagrama de blocos do sistema de controle da tensão total dos capacitores. 70
4.12 Diagrama de blocos do sistema de controle da tensão diferencial dos capacitores. 71
4.13 Representação dos sinais envolvidos no modulador por largura de pulso. . . 72
5.1 Submódulo do semibraço superior do braço 1. 76
5.2 Corrente normalizada nos semicondutores do submódulo com $g_v = 0,9$ (a) corrente média (b) corrente eficaz. 79
5.3 Circuito equivalente do conversor MMC utilizado para análise da ondulação de corrente proveniente da comutação. 83
5.4 Representação dos quatro grupos de portadoras utilizadas na modulação do conversor. 83
5.5 Tensão inserida pela fonte F_x em função da comparação do sinal de referência V_{ref} com as portadoras do modulador, onde $x = 1p, 1n, 2p, n2$. . . 84
5.6 Ondulação normalizada de corrente em L_a, $\alpha = 0, m_l = 1$. 87
5.7 Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{4}, m_l = 1$. 87
5.8 Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{2}, m_l = 1$. 88
5.9 Ondulação normalizada de corrente em L_a, $\alpha = \pi, m_l = 1$. 88
5.10 Ondulação normalizada de corrente em L_a, $\alpha = 0, m_l = 0$. 88
5.11 Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{4}, m_l = 0$. 88
5.12 Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{2}, m_l = 0$. 89
5.13 Ondulação normalizada de corrente em L_a, $\alpha = \pi, m_l = 0$. 89
5.14 Ondulação normalizada de corrente em L_o, $\alpha = 0$. 89
5.15 Ondulação normalizada de corrente em L_o, $\alpha = \frac{\pi}{4}$. 89
5.16 Ondulação normalizada de corrente em L_o, $\alpha = \frac{\pi}{2}$. 90
5.17 Ondulação normalizada de corrente em L_o, $\alpha = \pi$. 90
5.18 (a) Corrente normalizada no capacitor de submódulo com $g_v = 0,9$ (b) Corrente normalizada no indutor de semibraço com $g_v = 0,9$. 90
6.1 Diagrama geral do protótipo. 94
6.2 Vista superior do protótipo. 95
6.3 Vista lateral do protótipo. 95
6.4 Valor da capacitância mínima de submódulo, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V, P_s= 2.239 VA e $V_{oh,ef}$ de 380 V. 96
6.5 Valor eficaz de corrente no capacitor de submódulo, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V, P_s= 2.239 VA e 380 V. 97
6.6 Perda no capacitor de submódulo, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V. 97
6.7 Valor eficaz de corrente no indutor de semibraço, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V, P_s= 2.239 VA e 380 V. 99
6.8 Perda de condução no indutor de semibraço, P_s= 3.000 VA. 100

6.9 Valor médio de corrente nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V. 101
6.10 Valor de corrente eficaz nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V. 101
6.11 Valor médio de corrente nos semicondutores do submódulo, P_s= 2.239 VA, $V_{oh,ef}$ = 380 V. 102
6.12 Valor eficaz de corrente nos semicondutores do submódulo, P_s= 2.239 VA, $V_{oh,ef}$ = 380 V. 102
6.13 Perda total nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V. 103
6.14 Perda de condução nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V. 104
6.15 Perda de comutação nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V. 104
6.16 Circuito do retificador de entrada. 106
6.17 Circuito de condicionamento dos sinal dos sensores de feito Hall. 107
6.18 Circuito de adequação dos sinais de comando e frequência. 107
6.19 Circuito de *driver* e potência do submódulo. 109
6.20 Troca de submódulos ativos executada para evitar a ocorrência de pulsos estreitos, (a) situação antes da troca (b) situação posterior a troca. 109
6.21 Fonte auxiliar e isolação óptica do submódulo. 110
6.22 Circuito de medição de tensão de submódulo. 110
6.23 Posicionamento das regiões mortas de modulação. 111
6.24 Diagrama de blocos do programa do FPGA (a) contador e paridade (b) porta de comunicação com o DSP. 113
7.1 Diagramas de Bode: FTMA não compensada do sistema de controle da corrente i_o ($T_{io,nc}$), controlador da corrente i_o (C_{io}) e FTMA do sistema de controle da corrente i_o (T_{io}), para valor de indutância L_o mínimo. 117
7.2 Diagramas de Bode: FTMA não compensada do sistema de controle da corrente i_o ($T_{io,nc}$), controlador da corrente i_o (C_{io}) e FTMA do sistema de controle da corrente i_o (T_{io}), para valor de indutância L_o máximo. 117
7.3 Diagramas de Bode: FTMA não compensada do sistema de controle da corrente i_{dx} ($T_{id,nc}$), controlador da corrente i_{dx} (C_{id}) e FTMA do sistema de controle da corrente i_{dx} (T_{id}). 118
7.4 Diagramas de Bode: FTMA do sistema de controle da tensão v_{vctx} sem a compensação ($T_{vct,nc}$), do controlador de tensão v_{vctx} (C_{vct}) e da FTMA do sistema de controle da tensão v_{vctx} (T_{vct}). 119
7.5 Diagramas de Bode: FTMA do sistema de controle da tensão v_{vcdx} sem a compensação ($T_{vcd,nc}$), do controlador de tensão v_{vcdx} (C_{vcd}) e da FTMA do sistema de controle da tensão v_{vcdx} (T_{vcd}). 120
7.6 Modelos utilizados na simulação do *Simulink* (a) submódulo, (b) semibraço, (c) conexão dos 4 semibraços. 122
7.7 Modulação e seleção dos submódulos no *Simulink*. 123
7.8 Implementação no *Simulink* do controle da corrente i_o. 123
7.9 Implementação no *Simulink* do controle das tensões v_{ct1} e v_{cd1}. 124

7.10 (a) Referências utilizadas na análise dos resultados (b) quadrantes de operação do conversor. 124
7.11 Componentes harmônicos da corrente i_{oh} normalizados em relação ao componente fundamental, 2242 VA, $\phi = \pi$. 126
7.12 Simulação condição 2246 VA, $\phi = -\pi/2$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 127
7.13 Simulação condição 2237 VA, $\phi = -\pi$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 128
7.14 Simulação condição 2226 VA, $\phi = \pi$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 128
7.15 Simulação condição 2222 VA, $\phi = 3\pi/4$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 129
7.16 Simulação condição 2227 VA, $\phi = \pi/2$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 129
7.17 Simulação condição 2237 VA, $\phi = \pi/4$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 130
7.18 Simulação condição 2247 VA, $\phi = 0$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 130
7.19 Simulação condição 2250 VA, $\phi = -\pi/4$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 131
7.20 Degrau de carga 50% para 100%, 2242 VA, $\phi = pi$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 131
7.21 Degrau de carga 100% para 50%, 2242 VA, $\phi = pi$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 132

7.22 Simulação condição 2242 VA, $\phi = \pi$, $L_o = 30$ mH:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 132
7.23 Resultados de simulação com zona morta desabilitada, 2226 VA, $\phi = \pi$. . . 133
7.24 Resultados de simulação com tempo morto desabilitado, 2226 VA, $\phi = \pi$. . 134
8.1 Tensão de gatilho dos interruptores de submódulo, CH2: interruptor S_2, CH4: interruptor S_1. 136
8.2 Tensão coletor-emissor (CH1) e corrente de coletor (CH2) no interruptor S_2 do submódulo. 136
8.3 Tensão nos capacitores do braço 1 (v_{c1-4}) e corrente i_{p1} durante a pré-carga. 137
8.4 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), condição 2200 W e $\phi = \pi$. 138
8.5 Componentes harmônicos da corrente i_{oh} normalizados em relação ao componente fundamental, condição 2200 W e $\phi = \pi$. 138
8.6 Corrente na fonte V_{oh} (i_{oh}), a referência para a corrente na fonte V_{oh} (i_{ohref}), a componente média da corrente de semibraço do braço 1 (i_{d1}), a referência da componente média da corrente de semibraço do braço 1 (i_{d1ref}), a corrente no semibraço superior do braço 1 (i_{p1}) e a corrente no semibraço superior do braço 1 (i_{p2}), condição 2200 VA e $\phi = \pi$. 139
8.7 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), condição 2280 VA e $\phi = -\pi/2$. 140
8.8 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), potência 2260 VA, $\phi = \pi/2$. 141
8.9 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), potência 2256 VA, $\phi = -3\pi/2$. 142
8.10 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), potência 2272 VA, $\phi = 3\pi/2$. 143
8.11 Tensão nos capacitores de submódulo v_{c1-8}, potência de 2200 VA, $\phi = \pi$. . 143
8.12 Corrente i_{oh} (CH1) e tensão de um submódulo v_{c4} (CH4), durante degrau de 3000 W para 1500 W. 144
8.13 Corrente i_{oh} (CH1) e tensão de um submódulo v_{c4} (CH4), durante degrau de 1500 W para 3000 W. 144
8.14 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), durante o degrau de 100 % para 50 % da carga. 145
8.15 Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), durante o degrau de 50 % para 100 % da carga. 146
8.16 Curva de eficiência experimental 147
B.1 Diagramas de Bode: FTMA do sistema de controle da corrente i_o não compensada ($T_{io,nc}$), controlador de corrente i_o (C_{io}) e FTMA do sistema de controle da corrente i_o (T_{io}), para indutor L_o mínimo. 167
B.2 Simulação condição 2240 VA, $\phi = -\pi/2$, (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, corrente e referência na fonte CA, (c) corrente e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 167

B.3 Degrau de carga 100% para 50%, 2240 VA, $\phi = pi$,(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, corrente e referência na fonte CA, (c) corrente e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 168
B.4 Degrau de carga 50% para 100%, 2240 VA, $\phi = pi$,(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, corrente e referência na fonte CA, (c) corrente e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}. 168

LISTA DE TABELAS

2.1 Tensão da saída do conversor NPC três níveis e respectivas combinações de interruptores. . . . 18
2.2 Tensão da saída do conversor NPC cinco níveis e respectivas combinações de interruptores. . . . 18
2.3 Tensão de saída do conversor com grampeamento a capacitores com três níveis e respectivas combinações de interruptores. . . . 20
2.4 Tensão da saída do conversor cascata com ponte completa cinco níveis e respectivas combinações de interruptores. . . . 22
2.5 Formação do níveis de tensão V_{OM} em um MMC de três níveis 23
2.6 Tabela comparativa, conversores multiníveis 26
2.7 Número de componentes utilizados nos conversores multiníveis de 3(5) níveis. . . . 27
3.1 Parâmetros do conversor MMC utilizado nas simulações demonstrativas do capítulo 3. . . . 31
3.2 Níveis de tensão para um MMC com $N = 2$, com modulação $2N + 1$. . . . 36
3.3 Distorção harmônica total na tensão de fase. . . . 40
3.4 Amplitude do segundo harmônico na corrente de semibraço. . . . 47
4.1 Parâmetros do conversor MMC utilizado na simulação de análise dos modelos. 63
5.1 Comparativo entre os esforços de corrente calculados e obtidos via simulação, ângulo de carga $\phi = 0$. . . . 91
5.2 Comparativo entre os esforços de corrente calculados e obtidos via simulação, $\phi = \pi/2$. . . . 91
5.3 Comparativo entre os valores calculados e simulados de ondulação de corrente nos indutores. . . . 92
6.1 Parâmetros do protótipo. . . . 93
6.2 Coeficientes utilizados na aproximação das características do componente IRGP50B60PD1. . . . 103
6.3 Temperatura de junção dos semicondutores e temperatura do dissipador . . 105
7.1 Parâmetros para o projeto do sistema de controle. . . . 115
7.2 Distorção harmônica total da corrente de saída 125
8.1 Distorção harmônica total 142
8.2 Resultado experimenta de eficiência do conversor 146

SIMBOLOGIA

α	Defasagem entre as portadoras do semibraço superior de braços diferentes.
δ	Ondulação percentual de pico-a-pico.
γ	Defasagem entre as portadoras dos semibraço de um mesmo braço.
$\langle I_{sx,ef}(\omega t)\rangle$	Valor eficaz quase instantâneo.
$\langle I_{sx,med}(\omega t)\rangle$	Valor médio quase instantâneo.
ω	Frequência angular da rede CA.
ω_{cz}	Frequência de cruzamento por 0 dB da curva de ganho da função de transferência de malha aberta.
ω_c	Frequência de comutação em rad/s
ϕ	Defasagem entre tensão e corrente alternadas na carga.
C_{eq}	Capacitância equivalente de semibraço.
C_{id}	Função de transferência do controlador de corrente i_d.
C_{io}	Função de transferência do controlador de corrente i_o.
C_{sm}	Capacitância do submódulo.
C_{vcd}	Função de transferência do controlador da tensão diferencial entre os semibraços de um braço.
C_{vct}	Função de transferência do controlador da tensão total dos capacitores de um braço.
d_{nx}	Razão cíclica no submódulo equivalente inferior x.
d_{px}	Razão cíclica no submódulo equivalente superior x.
$e_{np,ca}$	Ondulação no total de energia armazenada em um braço do conversor.
e_n	Energia instantânea armazenada no semibraço inferior.
e_p	Energia instantânea armazenada no semibraço superior.
F_{xn}	Função de chaveamento do semibraço inferior do braço x.
F_{xp}	Função de chaveamento do semibraço superior do braço x.
f_c	Frequência de comutação do submódulo
f_r	Frequência da rede CA (Hz).
G_{aa}	Função de transferência do filtro anti recobrimento.
G_{ZOH}	Função de transferência do retentor de ordem zero.
g_i	Relação de normalização da corrente no MMC.
g_v	Relação de normalização da tensão no MMC.
$i_{dx,ca}$	Valor CA do componente de corrente comum aos semibraços do braço x, $x \in \{1, 2\}$
$I_{dx,car}$	Módulo do valor CA do componente de corrente comum aos semibraços em fase com a tensão gerada no braço x, $x \in \{1, 2\}$
i_{dx}	Componente de corrente comum aos semibraços do braço x, $x \in \{1, 2\}$
I_{dx}	Valor médio do componente de corrente comum aos semibraços do braço x, $x \in \{1, 2\}$
i_{nx}	Corrente no semibraço inferior do braço x.
i_{oh}	Corrente na fonte V_{oh}.
i_{px}	Corrente no semibraço superior braço x.
I_d	Valor médio da corrente na fonte V_d
i_n	Corrente no semibraço inferior.
i_p	Corrente no semibraço superior.

$IC_{sm,ef}$	Valor da corrente eficaz do capacitor de submódulo.
K_{AD}	Ganho do conversor AD.
K_{PWM}	Ganho do modulador por largura de pulso.
K_{vco}	Ganho do oscilador controlado por tensão.
K_R	Ganho do resistor sensor da tensão do submódulo.
l	Número de *bits*
L_{ap1}	Indutância de semibraço superior do braço 1.
L_a	Indutância de semibraço.
L_o	Indutância de dispersão CA.
m_{dx}	Variável de controle comum.
m_i	Índice de modulação.
m_l	Relação entre a indutância de semibraço e de acoplamento CA.
n	Número de níveis de tensão de um conversor
N	Número de submódulos em um semibraço
n_{nx}	Índice de inserção no semibraço inferior x.
n_{px}	Índice de inserção no semibraço superior x.
N_n	Número de submódulos inseridos no semibraço inferior.
N_p	Número de submódulos inseridos no semibraço superior.
P_{s1}	Potência aparente por braço.
p_n	Potência instantânea no semibraço inferior.
p_p	Potência instantânea no semibraço superior.
$PD_{x,cond}$	Perda de condução no diodo x.
$PD_{x,sw}$	Perda de comutação no diodo x.
$PS_{x,cond}$	Perda de condução no interruptor x.
$PS_{x,sw}$	Perda de comutação no interruptor x.
R_{Mi}	Resistor paralelo do sensor de corrente.
R_{Mv}	Resistor paralelo do sensor de tensão.
R_a	Resistência de semibraço.
t_{cx}	Tempo de conexão do submódulo circuito do semibraço
T_{id}	Função de transferência de malha aberta do sistema de controle da corrente i_d.
$T_{id,nc}$	Função de transferência de malha aberta do sistema de controle da corrente i_d considerando controlador com ganho unitário
T_{inc}	Período de incremento do contador.
t_{inc}	Período de incremento dos contadores do DSP.
T_{io}	Função de transferência de malha aberta do sistema de controle da corrente i_o.
$T_{io,nc}$	Função de transferência de malha aberta do sistema de controle da corrente i_o considerando controlador com ganho unitário.
T_{vcd}	Função de transferência de malha aberta do sistema de controle da tensão diferencial entre os semibraços de um braço.
$T_{vcd,nc}$	Função de transferência de malha aberta do sistema de controle da tensão diferencial entre os semibraços de um braço considerando controlador com ganho unitário
T_{vct}	Função de transferência de malha aberta do sistema de controle da tensão total dos capacitores de um braço.

$T_{vct,nc}$	Função de transferência de malha aberta do sistema de controle da tensão total dos capacitores de um braço considerando controlador com ganho unitário
T_a	Período de amostragem
$v_{c,tot}$	Tensão total dos capacitores dos submódulos de um braço.
$V_{c,x}$	Tensão na célula x de um conversor FC.
V_{ceq}	Tensão equivalente de semibraço.
v_n	Tensão no semibraço superior.
v_{ns}	Soma da tensão dos capacitores do semibraço superior.
V_{oh}	Fonte de tensão CA na ponte H, valor de pico.
v_p	Tensão no semibraço superior.
v_{ps}	Soma da tensão dos capacitores do semibraço superior.
V_{rAD}	tensão de referência do conversor AD
v_{sm}	tensão nos terminais do submódulo.
V_1	fonte de tensão genérica conectada ao barramento de um MMC
V_2	fonte de tensão genérica conectada no ponto médio do MMC.
V_c	tensão nominal do capacitor de submódulo.
V_d	tensão da fonte CC, barramento CC.
V_o	fonte de tensão CA, valor de pico da tensão CA de fase.
v_ctx	somatório da tensão dos 2N capacitores do braço x, $x \in \{1, 2\}$.
v_cdx	diferença entre a soma da tensão dos capacitores do semibraço inferior e a soma da tensão dos capacitores do semibraço superior do braço x, $x \in \{1, 2\}$.

ACRÔNIMOS E ABREVIATURAS

NPC	Neutral Point Clamped
MMC	Modular Multilevel Converter
VCO	Voltage Controlled Oscillator
PWM	Pulse Width Modulation
CA	Corrente alternada
CC	Corrente contínua
AD	Analógico Digital
DA	Digital Analógico
SM	Submódulo
MMC	Modular Multilevel Converter
DSP	Digital Signal Processor
FTMA	Função de transferência de malha aberta
FPGA	Field-programmable gate array
FC	Flying Capacitor Converter
CHB	Cascaded H-Bridge
DHT	Distorção Harmônica Total
PS	Phase-shifted
IPD	In-Phase Disposition
POD	Phase Opposite Disposition
APOD	Alternative Phase Opposite Disposition

VHDL	VHSIC Hardware Description Language
VHSIC	Very High Speed Integrated Circuits

SÍMBOLOS DE UNIDADES E GRANDEZAS FÍSICAS

Ω	Ohm
A	Ampere
F	Farad
H	Henry
Hz	Hertz
m	metro
rad	radiano
V	Volt
W	Watt

SUMÁRIO

1 INTRODUÇÃO **14**

2 CONVERSORES MULTINÍVEIS **16**
2.1 Conversor com grampeamento a diodos 17
2.2 Conversor com grampeamento a capacitores 18
2.3 Conversor cascata com ponte completa 20
2.4 Conversor modular multinível 21
2.5 Conclusão 26

3 PRINCÍPIOS DO CONVERSOR MODULAR MULTINÍVEL **28**
3.1 Conversor modular multinível conceitual 28
3.2 Estrutura modular de um semibraço 31
3.3 Técnicas de modulação e equilíbrio de tensão dos capacitores 35
3.3.1 Técnicas de modulação 36
3.3.2 Emprego do algoritmo de ordenação 41
3.3.3 Emprego de controladores individuais 43
3.4 Comparativo entre os esquemas $N + 1$ e $2N + 1$ níveis de tensão CA . . . 44
3.5 Considerações sobre pré-carga dos capacitores 48
3.6 Conclusão 50

4 MODELAGEM E CONTROLE DO CONVERSOR MMC **53**
4.1 Representação do conversor em espaço de estados 53
4.2 Linearização do modelo e obtenção das plantas representativas do conversor 59
4.3 Controle do conversor 67
4.3.1 Projeto de controladores no plano w e transformação bilinear 67
4.3.2 Controle da corrente i_o, i_{d1} e i_{d2} 68
4.3.3 Controle de tensão dos capacitores de submódulo 69
4.3.4 Modelo do modulador 71
4.3.5 Modelo dos sensores de tensão e corrente 72
4.3.6 Amostragem e conversão analógico digital 72
4.3.7 Oscilador controlado por tensão (VCO) 73
4.4 Conclusão 73

5 ANÁLISE DO ESTÁGIO DE POTÊNCIA **75**
5.1 Esforços de corrente nos semicondutores 75
5.1.1 Interruptor S_1 77
5.1.2 Interruptor S_2 78
5.1.3 Diodo D_1 78
5.1.4 Interruptor D_2 78
5.2 Perdas nos semicondutores 79
5.3 Capacitor de submódulo 81
5.4 Indutor de semibraço 82
5.5 Validação dos esforços de corrente e ondulação nos indutores 90
5.6 Conclusão 92

6 PROJETO E IMPLEMENTAÇÃO DO PROTÓTIPO 93
6.1 Especificação dos componentes do estágio de potência 94
6.1.1 Capacitor de submódulo 94
6.1.2 Indutor de semibraço 98
6.1.3 Semicondutores 98
6.1.4 Dissipadores 105
6.2 Circuitos auxiliares 105
6.2.1 Retificador 105
6.2.2 Sensor de corrente 105
6.2.3 Sensor de tensão de V_{oh} 106
6.2.4 Condicionamento 106
6.3 Submódulo 108
6.4 Descrição do programa do DSP 110
6.5 Descrição do programa do FPGA 112
6.6 Conclusão 114

7 PROJETO DO CONTROLE E SIMULAÇÃO 115
7.1 Projeto dos controladores 115
7.1.1 Compensador da corrente i_o 115
7.1.2 Compensador da corrente i_{d1} e i_{d2} 116
7.1.3 Compensador de tensão v_{ct1} e v_{ct2} 118
7.1.4 Compensador de tensão v_{cd1} e v_{cd2} 120
7.2 Simulação Numérica 121
7.3 Conclusão 133

8 RESULTADOS EXPERIMENTAIS 135
8.1 Funcionamento do Submódulo 135
8.2 Funcionamento do MMC 137
8.3 Conclusão 146

9 CONCLUSÃO 148

A Rotinas implementadas no MATLAB 157

B Projeto e simulação do controle alternativo de i_o utilizando um controlador PI 166

1 INTRODUÇÃO

O crescimento populacional e o desenvolvimento econômico têm aumentado o consumo mundial de energia elétrica, apenas na última década o consumo cresceu 30 %. No Brasil, o aumento do poder aquisitivo e programas governamentais de universalização da energia elétrica permitiram que um número maior de famílias tivesse acesso a eletrodomésticos e sistemas de climatização, tal que o crescimento do consumo de energia elétrica foi de 38% [2] no mesmo período.

Com o crescimento da demanda de energia, o valor deste bem tende a aumentar, justificando a busca por meios cada vez mais eficientes de processamento. Este último pode ser otimizado com a elevação dos níveis de tensão envolvidos, o que reduz os valores de corrente, permitindo a redução das perdas de condução.

O sistema de produção e transmissão de energia elétrica também passa por transformações. A diversificação das fontes de energia é uma tendência impulsionada pelo aumento do custo dos combustíveis fósseis. Bem como, por questões ambientais ou sazonalidades de algumas fontes. A conexão adequada destas novas fontes de energia ao sistema elétrico muitas vezes demanda adaptação dos níveis de tensão e corrente, ou mesmo, dos valores da frequência.

A demanda por sistemas de eletrônica de potência que operem com elevados níveis de tensão são atendidas de duas maneiras pela comunidade científica. A primeira é a utilização da topologia tradicional de conversores a dois níveis e o desenvolvimento de novos semicondutores com maior tensão de bloqueio. A outra é a utilização dos chamados conversores multiníveis, que podem utilizar interruptores de menor tensão [3]. Ambas as abordagens têm permitido o aumento dos níveis de potência processada em diversas aplicações como exemplo; acionamento de motores de média tensão, transmissão CC, usinas eólicas e tração [4, 5].

A frequência de comutação dos interruptores também é uma variável crítica. Por um lado o aumento desta permite obter uma maior qualidade na tensão gerada e redução do volume de elementos magnéticos e capacitores, por outro lado eleva as perdas e potencializa a geração de interferência eletromagnética em outros sistemas. Nos sistemas a dois níveis, para que o sistema atenda a requerimentos de qualidade de energia é comum o uso de filtros na saída do conversor [6]. Em conversores multiníveis a mesma qualidade na tensão gerada pode ser obtida com uma frequência de comutação menor e com menor esforço de filtragem, dada a melhor aproximação dos níveis gerados em relação à referência e menor dv/dt.

A utilização de conversores a dois níveis tem como benefício a existência de técnicas de projeto e controle bem difundidas, enquanto os sistemas com conversores multiníveis

apresentam maior complexidade, relacionada ao controle de um grande número de interruptores e fontes flutuantes. No entanto, já existem topologias multiníveis com maturidade suficiente e difusão industrial [7].

Este trabalho é dedicado à investigação de uma das topologias de conversores multiníveis, o conversor modular multinível (MMC). Desde sua aparição, no início da década de 2000, o MMC tem ganhado atenção do meio científico e industrial. O capítulo 2 é dedicado à revisão bibliográfica deste conversor, na qual podem ser observadas as principais contribuições para o tema realizadas no período desde sua introdução. Esta revisão busca contribuir com os não familiarizados com o tema, servindo como ponto de partida da pesquisa, uma vez que ainda não existem livros ou trabalhos abrangentes em língua portuguesa. Ainda no capítulo 2, são apresentadas as três principais topologias de conversores multiníveis com discussão sobre as particularidades de cada estrutura.

O capítulo 3 aborda exclusivamente o conversor modular multinível. É apresentada a análise qualitativa do mesmo, algumas técnicas de modulação e equilíbrio das tensões dos capacitores flutuantes. Ainda são discutidas metodologias de pré-carga do sistema.

No capítulo 4 é apresentada a modelagem completa do conversor, da qual são obtidas plantas simplificadas que serão utilizadas para o ajuste dos controladores. Na sequência é apresentada a técnica de controle proposta, que inclui o controle das correntes de entrada e saída do conversor além do equilíbrio da tensão dos capacitores flutuantes. A metodologia proposta permite que controle seja realizado por fase e de maneira simplificada.

A contribuição presente no capítulo 5 está relacionada à especificação dos componentes de potência. Isto inclui a análise quantitativa do conversor, na qual são obtidas equações para o cálculo dos esforços de corrente nos componentes e especificação de valores de indutância e capacitância.

No capítulo 6 é apresentado o projeto e implementação de um protótipo com potência de 3 kVA e tensão de barramento de 800 V. Este capítulo apresenta o descritivo dos *softwares* desenvolvidos para controle do conversor, procedimentos para escolha dos componentes, cálculo térmico e de eficiência.

No capítulo 7 é apresentado o ajuste dos controladores à planta especificada no capítulo anterior. São apresentados resultados de simulações numéricas realizadas para validar a especificação e técnica de controle implementada. Ainda neste capítulo, são avaliados os impactos de algumas não idealidades no controle.

O capítulo 8 é dedicado a apresentação dos resultados experimentais, isto inclui o levantamento de eficiência, degrau de carga, pré-carga e operação em regime. Além disso, o funcionamento da placa submódulo é analisado em separado.

No final do trabalho apresentam-se a conclusão geral e as contribuições para trabalhos futuros.

2 CONVERSORES MULTINÍVEIS

O interesse em conversores multiníveis para aplicações em média tensão é discutido desde o início dos anos oitenta [4]. A necessidade de conversores multiníveis pode ser considerada sob dois pontos de vista. O primeiro está relacionado às características funcionais, como a maior qualidade das formas de onda de saída, menores perdas de comutação e menores problemas com compatibilidade eletromagnética [8]. Além disso, existem limitações tecnológicas dos interruptores utilizados, relacionada à tensão de bloqueio e corrente de condução [9].

Nos conversores multiníveis, um sinal (tensão ou corrente) senoidal pode ser sintetizado a partir de degraus de vários níveis, de um sinal CC. Com o aumento do número de degraus disponíveis a distorção harmônica é reduzida [1]. Na Fig. 2.1 é apresentada a síntese de uma tensão senoidal a partir de dois, três e cinco níveis.

Entre as estruturas de conversores multiníveis, três podem ser consideradas clássicas devido a sua difusão industrial; o conversor com grampeamento a diodos, o conversor com grampeamento a capacitores e o conversor cascata com ponte completa [4]. Neste capítulo são apresentadas as três estruturas clássicas. Também é apresentado o conversor modular multinível (MMC), com as principais contribuições desde o início de seu desenvolvimento.

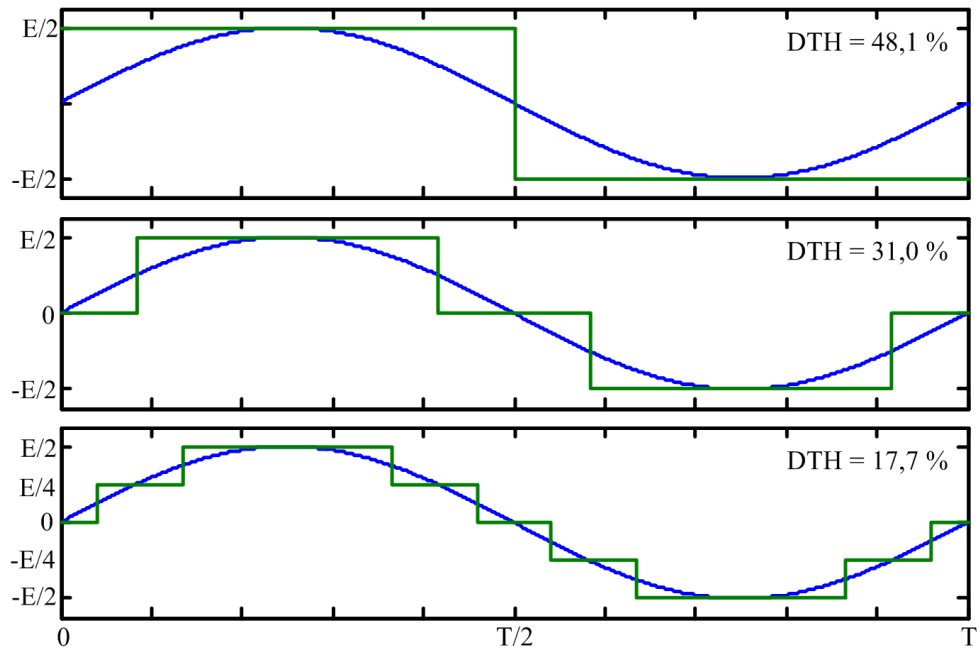


Fig. 2.1: Síntese de uma tensão senoidal utilizando dois, três e cinco níveis

2.1 Conversor com grampeamento a diodos

O conversor com grampeamento a diodos foi apresentado em 1980 por R. H. Baker [10]. Já em 1981 A. Nabae retomou o tema com uma estrutura três níveis e além disso foi cunhado o termo *Neutral-Point-Clamped* (NPC), sendo este o nome mais conhecido desta estrutura [11]. Na Fig. 2.2 (a) é apresentada a estrutura monofásica de um conversor três níveis e na Fig. 2.2 (b) é apresentada a estrutura monofásica de 5 níveis. Um conversor de n níveis possui um barramento CC com $(n-1)$ capacitores que dividem igualmente a tensão disponível. Cada fase é formada pela conexão de $2 \cdot (n-1)$ interruptores[1].

A estrutura três níveis pode sintetizar no terminal de saída três níveis de tensão em relação ao ponto médio do barramento. Para que a saída esteja com o nível de tensão $V_d/2$, os interruptores S_1 e S_2 devem estar fechados e os interruptores S_3 e S_4 devem estar abertos. Neste instante a tensão no interruptor S_4 é limitada em $V_d/2$ pelo diodo D_2. A tensão de bloqueio em D_1 é igual à metade da tensão de barramento (V_d). A Tab. 2.1 apresenta as demais combinações de tensão possíveis. A máxima tensão de bloqueio nos diodos e interruptores na estrutura de três níveis é $V_d/2$. Maiores detalhes sobre o processo de comutação e divisão dinâmica da tensão entre os interruptores podem ser verificados em [5].

A Tab. 2.2 apresenta as tensões possíveis com respectivas combinações de interruptores para a estrutura de cinco níveis. Quando todos os interruptores superiores (S_{1-4}) estão fechados a tensão nos interruptores inferiores é grampeada em $V_d/4$ pela ação dos diodos

[1]Este número não inclui diodos.

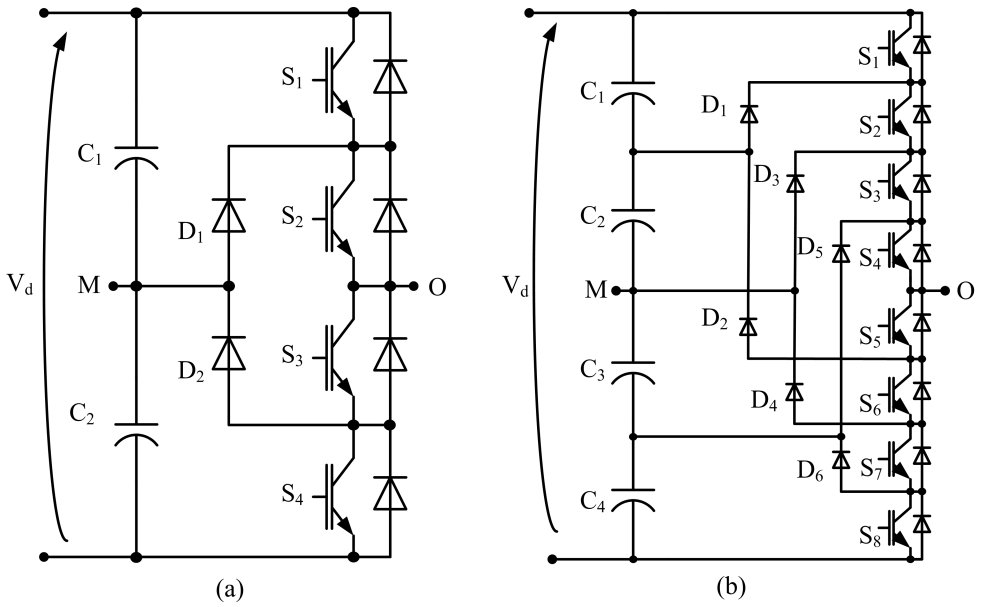


Fig. 2.2: Conversor NPC: (a) três níveis (b) cinco níveis.

Tensão de Saída	S_1	S_2	S_3	S_4
$V_d/2$	1	1	0	0
0	0	1	1	0
$-V_d/2$	0	0	1	1

Tab. 2.1: Tensão da saída do conversor NPC três níveis e respectivas combinações de interruptores.

D_6, D_4 e D_2. A tensão reversa no diodo D_1 também é de $V_d/4$, no entanto a tensão no diodo D_3 é $Vd/2$ e em D_5 é de $3 \cdot V_d/4$. Esta tensão de bloqueio diferente leva à necessidade de utilização de diodos em série, caso sejam utilizados diodos de mesma tensão de bloqueio.

Tensão de Saída	S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8
$V_d/2$	1	1	1	1	0	0	0	0
$V_d/4$	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	0
$-V_d/4$	0	0	0	1	1	1	1	0
$-V_d/2$	0	0	0	0	1	1	1	1

Tab. 2.2: Tensão da saída do conversor NPC cinco níveis e respectivas combinações de interruptores.

Os cuidados na aplicação de diodos em série e dificuldade de balanceamento da tensão dos capacitores faz com que seja mais comum a aplicação do NPC em apenas três níveis [5]. Outro aspecto que deve ser considerado na aplicação do conversor NPC é a distribuição desigual das perdas nos semicondutores [8].

2.2 Conversor com grampeamento a capacitores

O conversor com grampeamento a capacitores, também conhecido como *Flying-Capacitor Converter (FC)* foi introduzido por T.A. Meynard em 1992 [12, 13]. Na Fig. 2.3 é apresentada a representação genérica do conversor, formado por $(n-1)$ células. Cada célula utiliza dois interruptores e um capacitor. A tensão no capacitor de cada célula é diferente da tensão dos capacitores das demais células. Para que sejam utilizados capacitores com a mesma tensão nominal, associam-se capacitores em série. Considerando a tensão de barramento V_d, a tensão na célula x, de um conversor simétrico com n níveis vale:

$$V_{c,x} = \frac{V_d.x}{n-1} \tag{2.1}$$

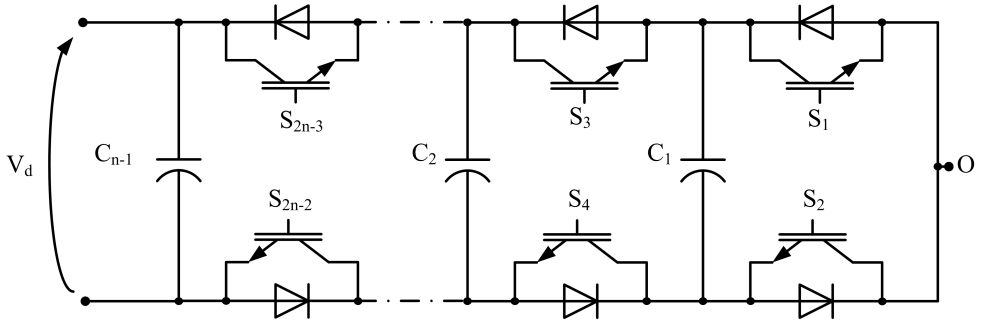


Fig. 2.3: Composição genérica de um conversor com grampeamento a capacitores.

Alguns níveis de tensão de saída podem ser sintetizados por mais de uma combinação de interruptores. Esta característica pode ser utilizada para controlar a tensão no capacitor de cada célula [5]. Na Fig.2.4 é apresentada a estrutura três níveis do conversor com grampeamento a capacitores. Neste conversor a tensão de saída $V_d/2$ é obtida com os interruptores S_3 e S_1 fechados e S_4 e S_2 abertos. A tensão de bloqueio nos interruptores abertos é igual a tensão $V_d/2$. A tensão de saída nula pode ser obtida por duas combinações de interruptores ativos, para a combinação S_3 e S_2 a corrente em C_1 é positiva considerando corrente saindo do terminal O. Para a combinação de interruptores S_4 e S_1 ativos a corrente em C_1 é negativa para uma corrente saindo do terminal O.

A Tab. 2.3 apresenta os níveis de tensão de saída do conversor com as combinações possíveis de interruptores para o conversor três níveis. Os interruptores de uma célula de-

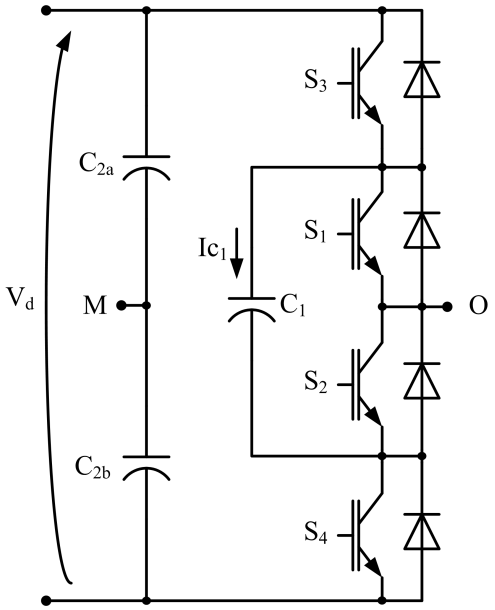


Fig. 2.4: Conversor com grampeamento a capacitores com três níveis.

vem ser acionados sempre de maneira complementar, visto que o acionamento simultâneo destes interruptores implica no curto circuito do capacitor da célula através dos interruptores.

Tensão de Saída	S_1	S_2	S_3	S_4
$V_d/2$	1	0	1	0
0	0	1	1	0
0	1	0	0	1
$-V_d/2$	0	1	0	1

Tab. 2.3: Tensão de saída do conversor com grampeamento a capacitores com três níveis e respectivas combinações de interruptores.

A necessidade de um circuito de pré-carga para os capacitores de cada célula, além do controle preciso da tensão destes capacitores adicionam complexidade à estrutura. Além disso, o controle da tensão requer o aumento da frequência de comutação (algo em torno de 1200 Hz) [4]. Estes motivos acabam limitando o uso deste conversor em sistemas com mais de 4 níveis [14].

2.3 Conversor cascata com ponte completa

O conversor cascata com ponte completa *Cascaded H-Bridge* (CHB) é formado pela associação de células em ponte completa, sua introdução data dos anos 1970 [15]. Cada célula é composta por uma fonte de tensão e um arranjo de quatro interruptores em ponte, podendo formar três níveis de tensão. Um conversor simétrico com n níveis é formado por $(n-1)/2$ células. A fonte de tensão de cada célula deve ser isolada em relação às fontes de tensão das outras células.

O conversor cascata com ponte completa pode operar como inversor ou retificador, desde que as fontes de tensão das células sejam bidirecionais, como em [16]. Em acionamentos, a fonte de tensão utiliza retificadores unidirecionais e transformadores com múltiplos secundários, limitando a aplicação do conversor a inversores unidirecionais [5]. O conversor apresenta estados redundantes, que podem ser utilizados para equalizar a energia fornecida pelas fontes de tensão.

O conversor cascata com ponte completa pode ser utilizado sem as fontes de tensão isoladas caso não haja necessidade de fornecimento ou absorção de energia ativa. Neste caso a fonte CC é substituída por um capacitor. Uma das aplicações que empregam o CHB nesta configuração é em compensadores síncronos estáticos (STATCOM) [17–19].

Na Fig. 2.5 é apresentado um conversor CHB com cinco níveis. Os interruptores estão submetidos à tensão máxima de bloqueio igual a tensão de alimentação de cada

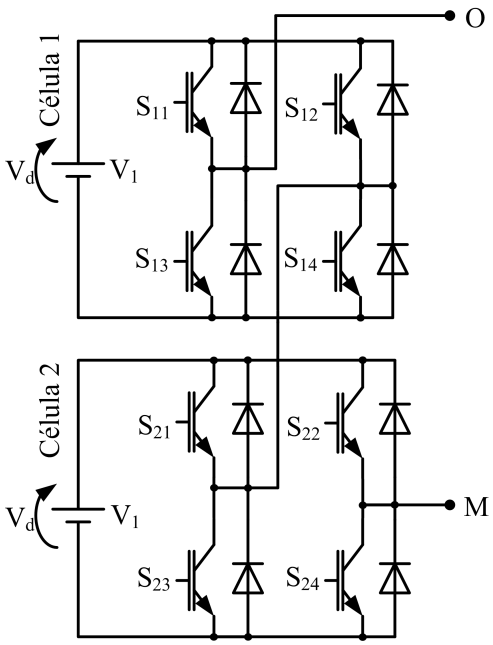


Fig. 2.5: Conversor cascata com ponte completa cinco níveis

célula, no caso V_d. Na célula há dois pares de interruptores que devem sem acionados de maneira complementar, por exemplo, os interruptores S_{11} e S_{13} não podem ser fechados simultaneamente, visto que isto causaria uma condição de curto circuito para a fonte de tensão. A Tab. 2.4 apresenta as combinações possíveis de interruptores para o conversor de cinco níveis.

O conversor cascata com ponte completa utiliza menos componentes para um mesmo número de níveis se comparado aos conversores grampeados a diodo ou capacitor. Sua estrutura modular permite a obtenção de diferentes tensões de operação na saída utilizando uma estrutura padrão de célula. Contudo, a cada célula adicionada, é necessária uma nova fonte de tensão isolada.

2.4 Conversor modular multinível

O conversor modular multinível (*Modular Multilevel Converter* - MMC) foi introduzido no início da década passada [20–22]. Desde então este conversor vem ganhando atenção acadêmica e industrial. O conversor possui alguns nomes alternativos como (*Modular Multilevel Cascade Converter (MMCC))* [23] ou *Cascaded Two-Level Converter* [24]. Mesmo considerando o nome *Modular Multilevel Converter* existem variantes para a abreviação, como M2C e M2LC. O nome e sigla (*Modular Multilevel Converter* - MMC) utilizados neste trabalhos são os mesmos utilizada por Hagiwara e Akagi no primeiro artigo publicado em periódico [25] que o autor tem conhecimento. Além disso, a nomenclatura é a

Tensão de Saída	S_{11}	S_{12}	S_{13}	S_{14}	S_{21}	S_{22}	S_{23}	S_{24}
$2V_d$	1	0	0	1	1	0	0	1
V_d	1	0	0	1	1	1	0	0
V_d	1	0	0	1	0	0	1	1
V_d	1	1	0	0	1	0	0	1
V_d	0	0	1	1	1	0	0	1
0	1	1	0	0	1	1	0	0
0	1	1	0	0	0	0	1	1
0	0	0	1	1	1	1	0	0
0	0	0	1	1	0	0	1	1
0	1	0	0	1	0	1	1	0
0	0	1	1	0	1	0	0	1
$-V_d$	0	1	1	0	1	1	0	0
$-V_d$	0	1	1	0	0	0	1	1
$-V_d$	1	1	0	0	0	1	1	0
$-V_d$	0	0	1	1	0	1	1	0
$-2V_d$	0	1	1	0	0	1	1	0

Tab. 2.4: Tensão da saída do conversor cascata com ponte completa cinco níveis e respectivas combinações de interruptores.

mesma já utilizada por R. Marquardt e A. Lesnicar no artigo de 2003 [22].

O MMC é formado pela associação série de $2 \cdot (n-1)$ submódulos[2], com n sendo o número de níveis da saída. Os submódulos são compostos por 2 interruptores e 2 diodos além de um capacitor. O submódulo possui dois terminais de potência e um canal de comunicação bidirecional destinado ao controle. Não é necessária a conexão de fontes adicionais de energia ao submódulo para a operação do conversor nos quatro quadrantes.

A Fig. 2.6 (a) apresenta um MMC com 4 submódulos. A tensão de saída é obtida entre o ponto médio da tensão de V_d e o ponto médio do conversor, assinalado pelo terminal O. Na Fig. 2.6 (b) são apresentadas quatro condições possíveis de tensão e corrente em um submódulo. A tensão no submódulo é controlada por meio do acionamento dos interruptores, comandados de maneira complementar. Quando o interruptor S_1 está acionado, a tensão nos terminais V_{sm} do submódulo é igual a tensão do capacitor interno. Quando o interruptor S_2 está acionado a tensão do submódulo é nula. Considerando que a tensão nos capacitores do submódulos seja igual a $V_c = V_d/(n-1)$, constrói-se a Tab. 2.5 que apresenta as tensões de saída possíveis.

Em [26] são apontadas vantagens agregadas ao conversor modular multinível em relação às topologias multinível já mencionadas, tais como; a ausência do capacitor central, o que limita os efeitos de eventuais curto circuitos; maior tolerância a indutâncias

[2]O número de submódulos pode ser reduzido pela metade mantendo o número de níveis de saída com a utilização do esquema de modulação (2N+1), apresentado no próximo capítulo

Tensão de Saída	SM_1	SM_2	SM_3	SM_4
$V_d/2$	0	0	Vc	Vc
0	Vc	0	Vc	0
0	Vc	0	0	Vc
0	0	Vc	Vc	0
0	0	Vc	0	Vc
$-V_d/2$	Vc	Vc	0	0

Tab. 2.5: Formação do níveis de tensão V_{OM} em um MMC de três níveis

parasitas inerentes à construção de conversores de alta tensão, nos quais é necessário a conexão de componentes com fios ou barras e melhor desempenho em relação a compatibilidade eletromagnética, proporcionado pelo formato de corrente não recortado em seus semibraços. Além disso, todos os semicondutores estão submetidos a uma mesma tensão máxima. A construção modular do conversor permite o projeto de sistemas que operem em diferentes níveis de tensão e potência a partir de um mesmo submódulo. Como os submódulos são idênticos, o sistema pode ser projetado considerando um número sobressalente de submódulos, que podem ser utilizados em caso de falha de algum dos submódulos

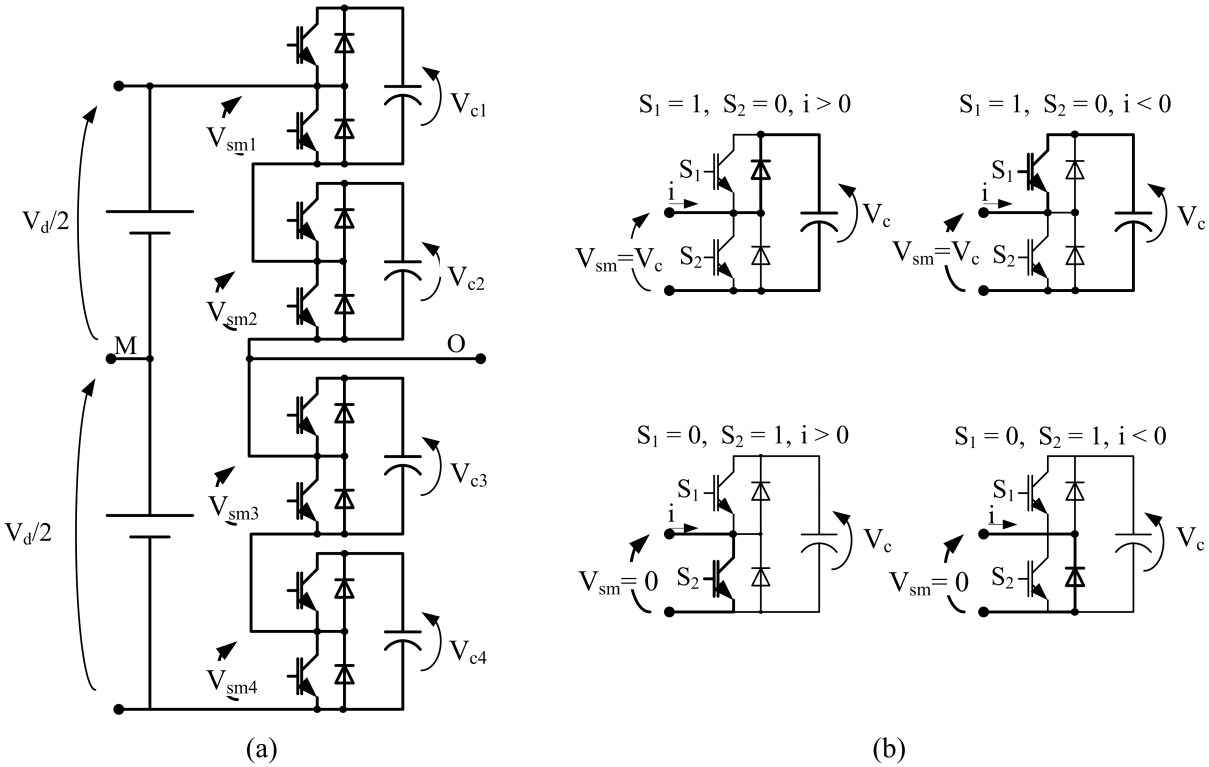


Fig. 2.6: (a) Conversor modular multinível com 4 submódulos (b) Estados possíveis de um submódulo.

ativos no semibraço, aumentando a confiabilidade final do sistema.

A topologia de MMC apresentada em 2002, utiliza submódulos meia ponte, conforme Fig.2.6 (b), permitindo a operação CC-CA reversível [21]. Em [27] foi introduzido o submódulo ponte completa, permitindo que o MMC opere como conversor CA-CA. Neste caso a tensão V_d pode ser alternada, desde que as frequências das duas tensões envolvidas sejam diferentes [28]. Esta topologia de submódulo foi utilizada para construção de um protótipo para conversão de 15 kV/16,7 Hz para 15 kV/1 kHz com potência de até 2 MW.

O controle do conversor MMC tem por objetivo ajustar três variáveis, a corrente ou tensão no barramento CC, a corrente ou tensão na saída alternada e a tensão dos capacitores dos submódulos [29]. Além disso, alguns autores tem dedicado atenção para a descrição e controle da corrente que circula entre as fases do conversor [30–32].

Os trabalhos iniciais sobre o tema utilizam modulação por vetores espaciais [22, 33]. Estes sistemas levam em conta a tensão CC do barramento ou a tensão de modo comum, além da tensão de fase, para seleção dos vetores utilizados na sintetização da tensão. O equilíbrio da carga dos capacitores é obtido por meio de um algoritmo de ordenação das tensões dos submódulos de cada semibraço. A seleção dos submódulos que serão utilizados para sintetizar o vetor solicitado depende da polaridade da corrente no semibraço e do nível de tensão de cada submódulo. Nestes trabalhos não é encontrada uma descrição detalhada sobre o algoritmo utilizado para o controle e modulação.

Em [25] são utilizadas portadoras com defasagem de fase para a modulação por largura de pulso do conversor. Neste trabalho o sinal de referência para a modulação é obtido por meio da soma de contribuições de controladores de corrente e tensão da estrutura além de controladores da tensão de cada submódulo.

Uma alternativa de modulação foi sugerida em [34], no qual a modulação com portadoras deslocadas em nível (PD-PWM) é utilizada para a determinação do número de submódulos ativos por semibraço, sendo utilizado para a seleção dos submódulos ativos o algoritmo de ordenação de [22]. O autor de [35] também utiliza modulação PD-PWM, no entanto adiciona um estudo formal dos estados redundantes para conversores MMC de 3 e 5 níveis, além de resultados de simulação de transitórios da partida e parada do conversor.

Em [36] é realizado o comparativo da utilização das técnicas de modulação com deslocamento de nível (IPD), deslocamento de nível com oposição (POD) e deslocamento de nível alternado, além de portadoras defasadas em fase (PS) para o acionamento dos submódulos. A análise dos resultados de simulação observa que as técnicas IPD, POD e APOD não utilizam os estados redundantes do conversor, o que provoca um desequilíbrio entre as tensões dos capacitores ao longo do ciclo CA, traduzindo-se em uma maior distorção na saída. Já a modulação PS aproveita estes estados redundantes contribuindo

naturalmente para o equilíbrio dos capacitores.

A eliminação seletiva de harmônica em aplicações trifásicas é apresentada em [37], os instantes de comutação são selecionados para eliminação de algumas harmônicos especificados, a cada instante de comutação a seleção dos submódulos que serão utilizados é realizada por meio do algorítimo de ordenação de [22].

Uma análise qualitativa das perdas nos semicondutores é apresenta em [38], nesta análise é demonstrada a distribuição idêntica das perdas entre os submódulos, no entanto a distribuição das perdas é significativamente diferente entre os semicondutores de um submódulo. A distribuição das perdas internas de um submódulo é função do ângulo de carga em que o conversor está operando.

Devido à possibilidade do controle da tensão de modo comum e alta qualidade da tensão de saída, alguns autores tem se dedicado ao estudo do conversor MMC no acionamento de motores elétricos. No entanto, este tipo de aplicação possui uma limitação intrínseca para aplicações com velocidade variável, visto que o valor da capacitância interna necessária cresce com a redução da frequência de saída do conversor. Os trabalhos [39] e [40] apresentam a aplicação do conversor apenas em velocidades próximas à nominal.

O problema da operação de baixa frequência é abordado em [41] e [42]. Nestes trabalhos é utilizada a injeção de harmônicos na corrente e tensão dos semibraços do conversor permitindo que este opere com frequências inferiores, mantendo a capacitância calculada para condições nominais. No entanto a corrente útil disponível fica limitada devido à circulação da corrente harmônica nos semicondutores.

Soluções relacionadas à transmissão de energia em alta tensão CC (HVDC) têm sido abordadas. A conexão entre duas redes CA de energia com a utilização de uma linha CC é estudada nos trabalhos [34, 43–45], além disso já há uma planta operacional, implantada pela empresa SIEMENS, com potência de 400 MW e tensão CC de 200 kV. O projeto conecta duas redes CA em 60 Hz com tensões de 230 kV e 138 kV utilizando um cabo submarino CC [46]. A visão geral de uma das plantas é apresentada na Fig. 2.7. Ainda no contexto de transmissão e distribuição CC, um protótipo de um conversor de tensão CC que utiliza um transformador de média frequência acionado por conversores MMC é apresentado em [47].

O MMC também foi aplicado em compensadores estáticos síncronos, apresentando vantagens em relação aos conversores cascata com ponte completa em estrela ou delta conforme trabalhos [48, 49]. Esta vantagem está relacionada à possibilidade de compensação de reativos e equilíbrio de carga em uma mesma estrutura com menores esforços de corrente.



Fig. 2.7: Planta MMC de 400 MW, *TransBay Project*

2.5 Conclusão

Neste capítulo foram apresentadas três estruturas difundidas de conversores multiníveis, além da estrutura alvo deste trabalho que é o conversor modular multinível. A Tab. 2.6 apresenta os quatro conversores estudados, comparando o número de interruptores, diodos, capacitores, o número de fontes e a capacidade de aplicação bidirecional do conversor. Na Tab. 2.7 é apresentado o número de componentes dos conversores multiníveis com 3 e 5 níveis de tensão.

Conv.	Inter.	Diodos[1]	Capacitores	Fontes	Bidirec.
NPC	$2.(n-1)$	$(n-1)(n-2)$	$n-1$	1	Sim
FC	$2.(n-1)$	0	$(n-1)(n-2)/2+(n-1)$	1	Sim
CHB	$2.(n-1)$	0	$(n-1)/2$	$(n-1)/2$	Sim[2]
MMC[3]	$4.(n-1)$	0	$2.(n-1)$	1	Sim
MMC[4]	$2.(n-1)$	0	$(n-1)$	1	Sim

Tab. 2.6: Tabela comparativa, conversores multiníveis

O conversor NPC tem como característica marcante a adição dos diodos de grampeamento à estrutura enquanto o conversor FC apresenta um grande número de capacitores e o conversor CHB a necessidade de fontes isoladas.

Com a modulação N+1 o MMC emprega o dobro de interruptores e diodos em paralelo para gerar um mesmo número de níveis que as demais estruturas de conversores multiníveis apresentadas, além de utilizar um maior número de capacitores em relação ao NPC e CHB. Com a utilização da técnica $2N+1$ o número de submódulos pode ser

[1]Não considera o diodo em anti paralelo com o interruptor.
[2]Adiciona complexidade a fonte da célula.
[3]Modulação N+1, apresentada na seção .
[4]Modulação 2N+1, apresentada na seção

Conv.	Inter.	Diodos[1]	Capacitores	Fontes
NPC	4(8)	2(12)	2(4)	1
FC	4(8)	0(0)	3(10)	1
CHB	4(8)	0(0)	1(2)	2
MMC[3]	8(16)	0(0)	4(8)	1
MMC[4]	4(8)	0(0)	2(4)	1

Tab. 2.7: Número de componentes utilizados nos conversores multiníveis de 3(5) níveis.

reduzido pela metade. O MMC dispensa a conexão série de semicondutores, fontes isoladas e sistemas auxiliares de equalização e pré-carga para os capacitores, tornando-o mais atrativo conforme o número de níveis é aumentado.

3 PRINCÍPIOS DO CONVERSOR MODULAR MULTINÍVEL

Neste capítulo é realizada a análise qualitativa do conversor modular multinível, com a apresentação das principais formas de onda e regiões de operação. A análise é iniciada pela estrutura conceitual do conversor, que aproxima os semibraços do conversor MMC á fontes de tensão controladas ideais. Estas fontes de tensão são sintetizadas no conversor MMC com a utilização de submódulos e por meio do ajuste da inserção destes pode-se controlar a tensão em cada semibraço do mesmo. Por fim serão abordadas algumas técnicas de modulação e metodologias de equilíbrio da tensão dos submódulos além das metodologias de pré-carga dos submódulos.

3.1 Conversor modular multinível conceitual

Nesta seção são apresentadas as formas de onda de corrente e tensão ideais no conversor MMC. Esta análise irá abstrair a existência da comutação e ondulação na tensão dos capacitores de submódulo. Neste caso, cada braço do conversor modular multinível pode ser representada como a associação de fontes controladas, utilizadas na conexão das fontes de tensão V_1 e V_2, conforme Fig. 3.1. Cada braço do conversor é composto por duas fontes controladas, sendo chamadas de semibraço superior e semibraço inferior. Apesar de existirem trabalhos que demonstram a conexão entre fontes de tensão CA [50], a análise neste trabalho irá limitar-se ao caso CC-CA, assim a fonte V_1 será considerada constante, passando a ser chamada de V_d com corrente instantânea i_d e corrente média I_d. A fonte V_2 representa uma fonte de tensão alternada com frequência angular ω, passando a ser chamada de V_o. O valor instantâneo de tensão da fonte CA será representado por (3.1) e a corrente por (3.2). O fluxo de energia pode ocorrer tanto da fonte V_d para V_o ou de V_o para V_d.

$$v_o = V_o \cos(\omega t) \tag{3.1}$$

$$i_o = i_p - i_n = I_o \cos(\omega t + \phi) \tag{3.2}$$

Por meio das equações (3.3) e (3.4) são definidas as relações entre os valores de pico das grandezas alternadas e os valores médios da fonte contínua

$$g_v = \frac{2V_o}{V_d}, \;\; g_v \leq 1 \tag{3.3}$$

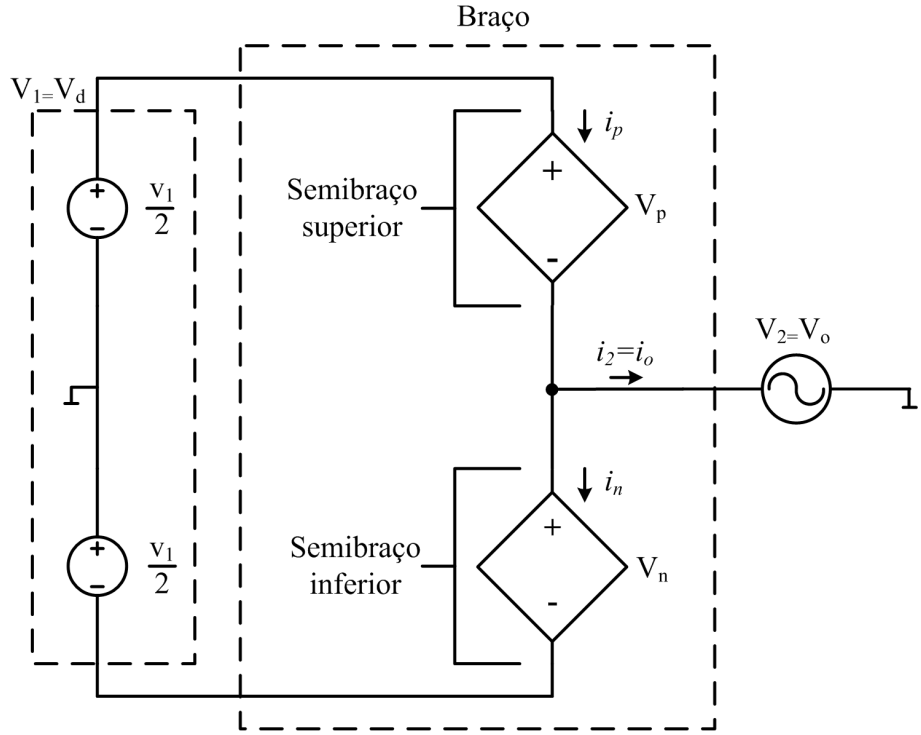


Fig. 3.1: Estrutura conceitual do conversor MMC.

$$g_i = \frac{I_o}{2I_d}, \;\; g_i \geq 2 \tag{3.4}$$

Além disso, em (3.5) é definida a relação entre a tensão média da fonte contínua e o valor médio ideal da tensão armazenada nos N capacitores de cada semibraço.

$$g_c = \frac{V_d}{N\,V_c} \tag{3.5}$$

A fonte controlada que modela cada semibraço do conversor, na prática, não possui fonte de energia externa, sendo assim a potência média por ciclo de rede nesta fonte é nula quando operando em regime permanente. Para que esta condição seja satisfeita, o somatório das potências na fontes CA e CC deve ser nulo. Esta condição estabelece a relação entre os coeficientes g_v e g_i e o ângulo de carga ϕ da fonte CA.

$$-I_d V_d + \frac{V_o I_o}{2}\cos(\phi) = 0$$

$$2 = g_v g_i \cos(\phi) \tag{3.6}$$

A corrente de semibraço do conversor é constituída pela corrente i_d e metade da

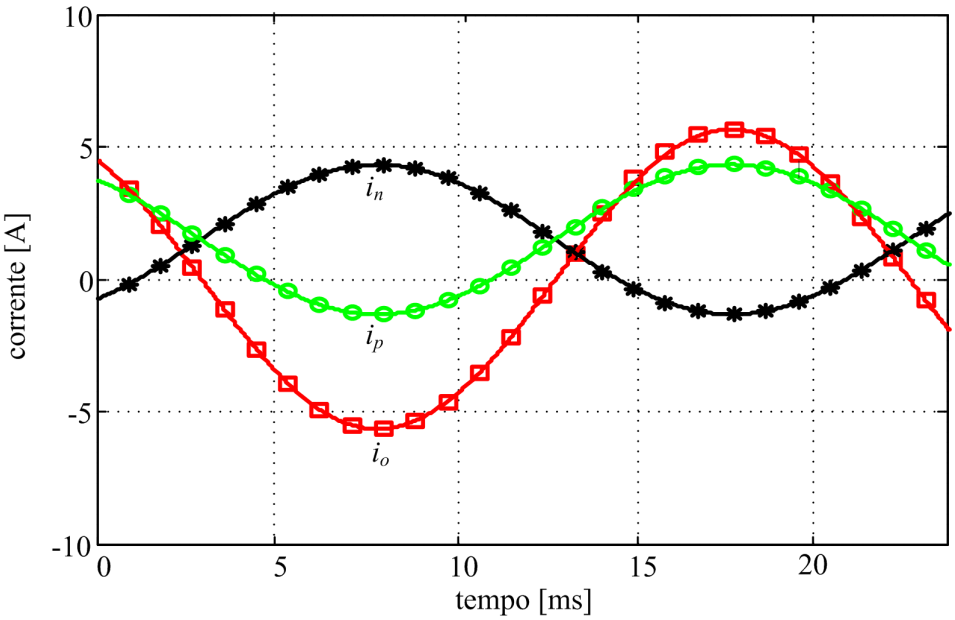


Fig. 3.2: Correntes i_p, i_n e i_o.

corrente que flui na fonte V_o (i_o). A corrente no semibraço superior (i_p) é apresentada em (3.7) e a corrente no semibraço inferior (i_n) é apresenta em (3.8). Na Fig. 3.2 são apresentadas as correntes i_p, i_n e i_o para a especificação de MMC apresentada na Tab. 3.1, sendo este operado com fator de potência indutivo de 0,8. Observa-se que a corrente de semibraço (i_n e i_p), mesmo com o deslocamento de nível provocado por I_d, alternará entre valores positivos e negativos, uma vez que a amplitude de i_o é maior que $2I_d$.

$$i_p = i_d + \frac{i_o}{2} = I_d[1 + g_i \cos(\omega t + \phi)] \tag{3.7}$$

$$i_n = i_d - \frac{i_o}{2} = I_d[1 - g_i \cos(\omega t + \phi)] \tag{3.8}$$

A tensão necessária em cada um dos semibraços é obtida da diferença entre a tensão das fontes V_d e V_o. Na equação (3.9) é apresentada a tensão no semibraço superior e em (3.10) a tensão no semibraço inferior. Observa-se que a tensão de cada fonte controlada possui um valor constante comum e uma defasagem de π radianos na componente alternada.

$$v_p = \frac{V_d}{2} - V_o \cos(\omega t) = \frac{V_d}{2}[1 - g_v \cos(\omega t)] \tag{3.9}$$

$$v_n = \frac{V_d}{2} + V_o \cos(\omega t) = \frac{V_d}{2}[1 + g_v \cos(\omega t)] \tag{3.10}$$

Parâmetro	Valor
Indutância de semibraço	$L_a = 17{,}3$ mH
Indutância acoplamento CA	$L_o = 9{,}0$ mH
Capacitor de submódulo	$C_{sm} = 940$ μF
Tensão no capacitor de submódulo	$V_c = 400$ V
Tensão de fase (pico)	$V_o = 375$ V
Número de submódulos por semibraço	$N = 2$
Frequência da rede CA	$F_r = 50$ Hz
Potência aparente por braço	$S_1 = 1{,}5$ kW

Tab. 3.1: Parâmetros do conversor MMC utilizado nas simulações demonstrativas do capítulo 3.

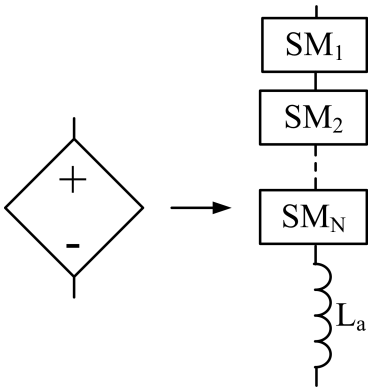


Fig. 3.3: Estrutura modular de um semibraço.

3.2 Estrutura modular de um semibraço

Cada uma das fontes controladas apresentadas na Fig. 3.1 é sintetizada por N submódulos idênticos e um indutor em série, conforme Fig. 3.3. Cada submódulo tem um capacitor interno com tensão V_c e capacitância C_{sm} que é inserido em série ou desconectado do semibraço do conversor pelo controle dos interruptores do submódulo. Os submódulos inseridos ou desconectados estarão em paralelo com as fontes de tensão V_d e V_o, tal que a inserção do indutor L_a suporta a diferença de tensão existente, limitando a circulação de corrente. O fato de o indutor estar em série com os elementos armazenadores de energia permite que os efeitos de faltas possam ser mais facilmente gerenciados. Por exemplo, em um conversor a dois níveis uma falta que leve ao curto do capacitor de barramento teria uma grande derivada de corrente, no MMC uma falha do barramento CC teria a derivada de corrente controlada pelo valor da indutância L_a [51]. Controlando o tempo no qual o capacitor está inserido no semibraço do conversor, emula-se a fonte de tensão controlada, podendo ser inseridos valores de tensão entre 0 a V_c por submódulo ou NV_c por semibraço.

O funcionamento de um submódulo é analisado em duas etapas, considerando o fluxo de corrente no capacitor, conforme Fig. 3.4. Na primeira etapa de operação o interruptor S_2 é acionado e S_1 permanece aberto. Nesta etapa a corrente não flui pelo capacitor do submódulo. A segunda etapa ocorre após o interruptor S_2 ser aberto e S_1 ser acionado. Nesta etapa a corrente de semibraço flui pelo capacitor do submódulo. Em cada etapa apenas um semicondutor está conduzindo. Na primeira etapa se a corrente i for positiva, S_2 conduz, caso contrário o diodo D_2 conduz. Na segunda etapa uma corrente de semibraço positiva provoca a condução de D_1 e para corrente negativa, S_1 conduz. A corrente de semibraço alterna entre uma região positiva e uma negativa durante um ciclo de rede, conforme fora apresentado na Fig. 3.2. Quando a corrente no submódulo é positiva, o submódulo opera no modo *boost*, com energia sendo armazenada no capacitor. Quando a corrente é negativa o submódulo opera como um conversor *buck*, drenando energia do capacitor do submódulo.

A estrutura de submódulo apresentada na Fig. 3.4 é chamada de submódulo meia ponte. Na Fig. 3.5 são apresentadas outras duas estruturas de submódulo. A estrutura em ponte completa é utilizada em aplicações CA-CA, devido à capacidade de sintetizar tensões entre $-V_c$ e V_c. A segunda estrutura é a dupla grampeada [44], que funciona de modo similar a dois submódulos meia ponte em série. Ela pode sintetizar tensões entre 0 e $2V_c$.

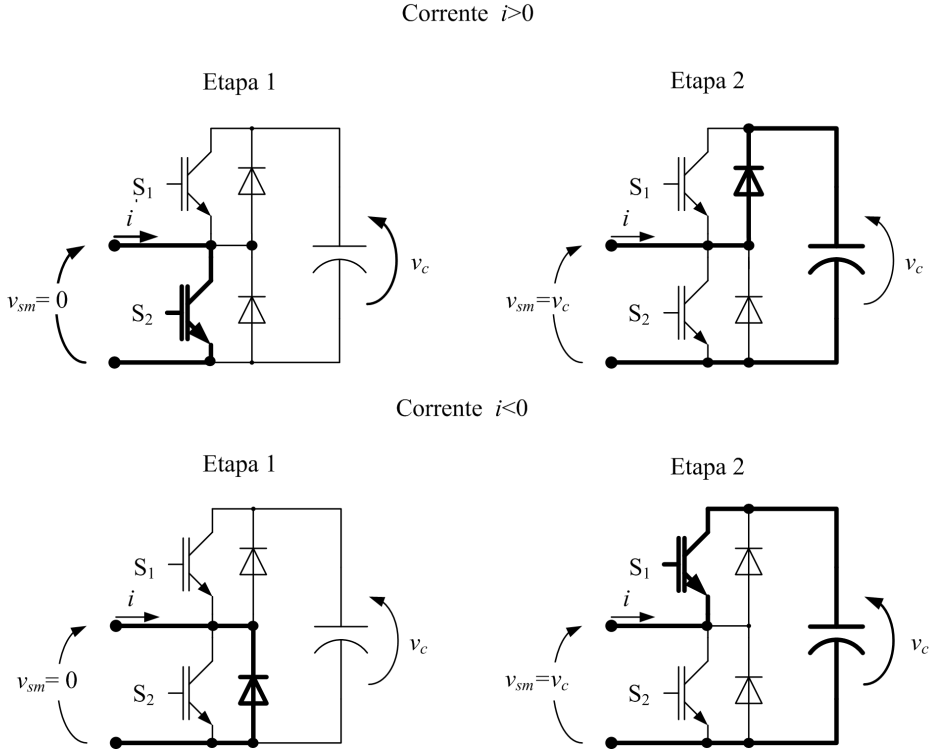


Fig. 3.4: Etapas de operação do submódulo.

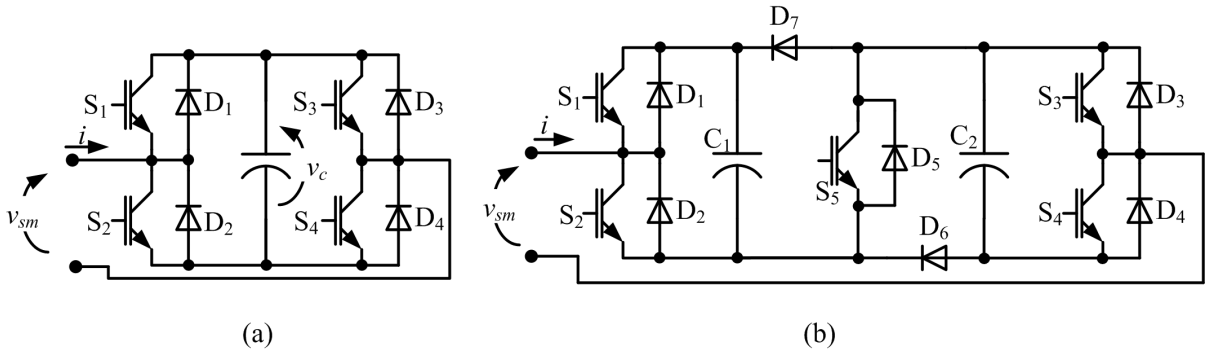


Fig. 3.5: (a) Submódulo ponte completa (b) Submódulo duplo grampeado.

No entanto, devido à presença do interruptor S_5, pode bloquear a circulação de corrente negativa, o que não acontece na estrutura meia ponte. Além disso, em [52] é apresentado o uso de submódulos com o conversor multinível NPC enquanto em [53] é apresentado um comparativo entre o uso de submódulos NPC e FC. O uso de submódulos multiníveis NPC e FC adiciona a necessidade do controle da tensão nos capacitores internos dos mesmos.

No presente trabalho a análise é limitada à utilização do submódulo meia ponte, assim o termo submódulo será utilizado como sinônimo de submódulo meia ponte.

O valor de tensão alternada que o conversor pode processar, idealmente possui valor de pico igual a $NV_c - V_d/2$, é limitado pela inserção dos indutores L_a e pela ondulação de tensão existente nos capacitores de submódulo. A equação (3.11) representa a equação da malha M_1, identificada na Fig. 3.6. Considerando que a componente CC da tensão inserida no semibraço superior seja igual ao valor da fonte $V_d/2$, escreve-se a equação fasorial (3.11), que considera apenas a componente alternada de v_p, identificada por $\vec{V}_{p,CA}$. O diagrama fasorial de (3.12) é apresentado na Fig. 3.7. Considerando que os módulos de $\vec{I}_o$ e $\vec{V}_o$ sejam constantes. Para o ângulo $\phi = -\pi/2$ o módulo de $\vec{V}_{p,CA}$ se torna máximo.

$$\frac{-V_d}{2} + v_p + v_{L_a} + v_o = 0 \tag{3.11}$$

$$\vec{V}_{p,CA} + j.\omega.L_a\frac{\vec{I}_o}{2} + \vec{V}_o = 0 \tag{3.12}$$

A potência instantânea em cada um dos semibraços provoca a flutuação da tensão dos capacitores de submódulo. A potência instantânea no semibraço superior é obtida do produto de (3.7) e (3.9). Na equação (3.13) são apresentados apenas os termos na

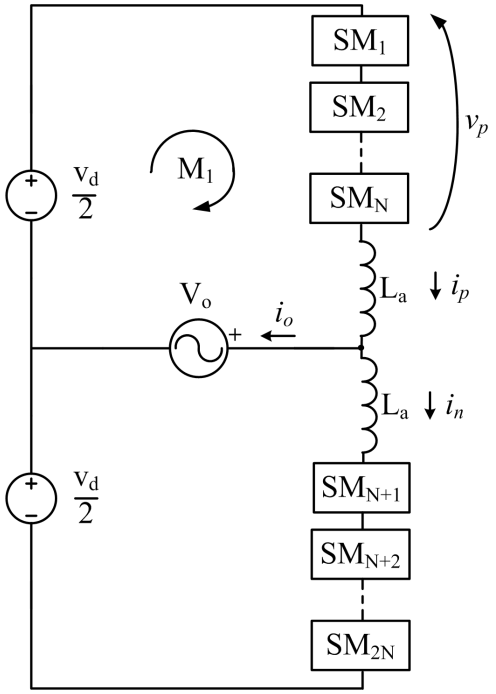


Fig. 3.6: Conversor MMC com um braço.

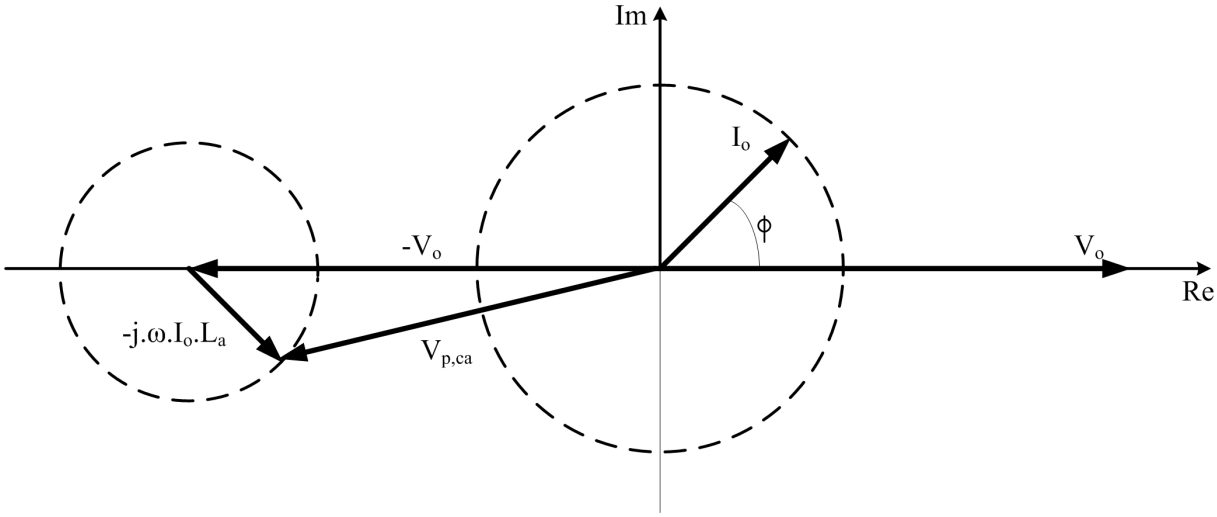


Fig. 3.7: Representação da tensão Vo e da componente alternada da tensão de semibraço.

frequência fundamental.

$$p_{p,1} = \left[\frac{I_o.V_d.\cos(\phi)}{4} - \frac{I_o.V_o^2.\cos(\phi)}{2.V_d} - \frac{I_o^2.L_a.V_o.\omega.\cos(\phi).\text{sen}(\phi)}{4.V_d}\right]\cos(\omega.t) + \left[\frac{-I_o.V_d.\text{sen}(\phi)}{4} - \frac{I_o^2.L_a.V_o.\omega.\cos^2(\phi)}{4.V_d}\right]\text{sen}(\omega.t) \tag{3.13}$$

A componente fundamental da variação de energia nos capacitores do semibraço superior é obtida pela integração de (3.13) no tempo considerando o período de um ciclo de rede.

$$e_{p,1} = \left[\frac{I_o.V_d.\cos(\phi)}{4\omega} - \frac{I_o.V_o^2.\cos(\phi)}{2.V_d\omega} - \frac{I_o^2.L_a.V_o.\cos(\phi).\mathrm{sen}(\phi)}{4.V_d}\right]\mathrm{sen}(\omega.t) + \left[\frac{I_o.V_d.\mathrm{sen}(\phi)}{4.\omega} + \frac{I_o^2.L_a.V_o.\cos^2(\phi)}{4.V_d}\right]\cos(\omega.t) \tag{3.14}$$

Para o ângulo $\phi = -\pi/2$ a ondulação de energia torna-se:

$$e_{p,1}\Big|_{\phi=-\pi/2} = -\frac{I_o.V_d}{4.\omega}\cos(\omega.t) \tag{3.15}$$

Considerando a relação quadrática entre tensão e energia armazenada no capacitor, não há mudança na fase, assim no instante em que a tensão V_o está no valor máximo ($\omega t = 0$) a tensão nos capacitores é mínima, o que limita a tensão disponível para sintetizar a tensão v_p. No capítulo 5 será apresentada a metodologia de cálculo do valor da ondulação de tensão nos capacitores de submódulo (ΔV_c). Considerando que esta variável já seja conhecida, o valor máximo para a tensão V_o será:

$$V_{o,max} = N\left(V_c - \frac{\Delta V_c}{2}\right) - \frac{I_o\omega L_a}{2} - \frac{V_d}{2} \tag{3.16}$$

3.3 Técnicas de modulação e equilíbrio de tensão dos capacitores

Para o correto funcionamento do conversor, a tensão dos capacitores deve ser continuamente controlada, sob pena de falha devido à sobre-tensão ou aumento da distorção na tensão gerada devido à desigualdade dos níveis de tensão inseridos. O controle da tensão nos capacitores pode ser dividido em dois objetivos; o primeiro é o controle da tensão total dos capacitores e o segundo é a divisão desta tensão de maneira uniforme entre os submódulos. O primeiro objetivo é alcançado pelo controle da potência média no grupo dos $2N$ submódulos que compõem um braço. Este controle é realizado por meio da manipulação das potências das fontes CA e CC. A equalização da tensão dos capacitores de submódulo é realizada por meio do ajuste da exposição do capacitor interno de cada submódulo a corrente de semibraço.

Neste trabalho o estudo da modulação é acompanhado do estudo do controle de tensão nos capacitores, dado o relacionamento necessário entre a seleção dos interruptores e o controle da tensão dos capacitores de submódulo. As metodologias de equalização da tensão podem ser divididas em dois grupos, o primeiro utiliza um algoritmo que seleciona

os submódulos em função da ordenação das tensões medidas [50], já o segundo método utiliza controladores individuais que modificam o tempo de inserção de cada submódulo no semibraço [25].

3.3.1 Técnicas de modulação

O conversor modular multinível pode ser comandado com a utilização de dois sistemas que permitem a obtenção de $N+1$ ou $2N+1$ níveis na tensão de fase. No esquema $N+1$ o número de submódulos ativos em cada braço do conversor é sempre constante. Por exemplo, em um conversor com N submódulos em um semibraço, no caso do semibraço superior estar com X submódulos ativos, o semibraço inferior do mesmo braço terá $N-X$ submódulos ativos. Neste caso há um modulador por braço e o número de submódulos ativos do semibraço complementar é calculado.

No sistema $2N+1$ o número de submódulos ativos em um braço é variável. Nesta metodologia cada semibraço tem uma tensão de referência e um modulador. Na Tab. 3.2 são apresentadas as possibilidades de formação de níveis de um conversor com $N=2$. As variáveis N_p e N_n significam o número de submódulos ativos respectivamente no semibraço superior e inferior. Nas três primeiras linhas o número total de submódulo ativos é igual a 2. Nesta condição são formados os 3 níveis que seriam obtidos no sistema $N+1$. Nas linhas subsequentes o número total de submódulos ativos é de 1 ou 3. Quando o número de submódulos ativos é diferente de N a diferença entre a tensão da fonte CC (V_d) e a tensão inserida nos submódulos aparece nos indutores, gerando os níveis adicionais do esquema $2N+1$. Na Fig. 3.8 são apresentadas as três possibilidades de formação de tensão para o sistema $N+1$, considerando N=2. Já a Fig. 3.9 apresenta os dois níveis adicionais gerados no sistema $2N+1$

As técnicas de modulação para conversores multiníveis podem ser divididas de acordo com a frequência de comutação dos semicondutores [1], tal como apresentado na Fig. 3.10. Nos métodos que operam em alta frequência, os semicondutores são comutados

N_p	N_n	V_o
1	1	0
2	0	$-V_d/2$
0	2	$V_d/2$
2	1	$-V_d/4$
1	2	$V_d/4$
0	1	$V_d/4$
1	0	$-V_d/4$

Tab. 3.2: Níveis de tensão para um MMC com $N=2$, com modulação $2N+1$.

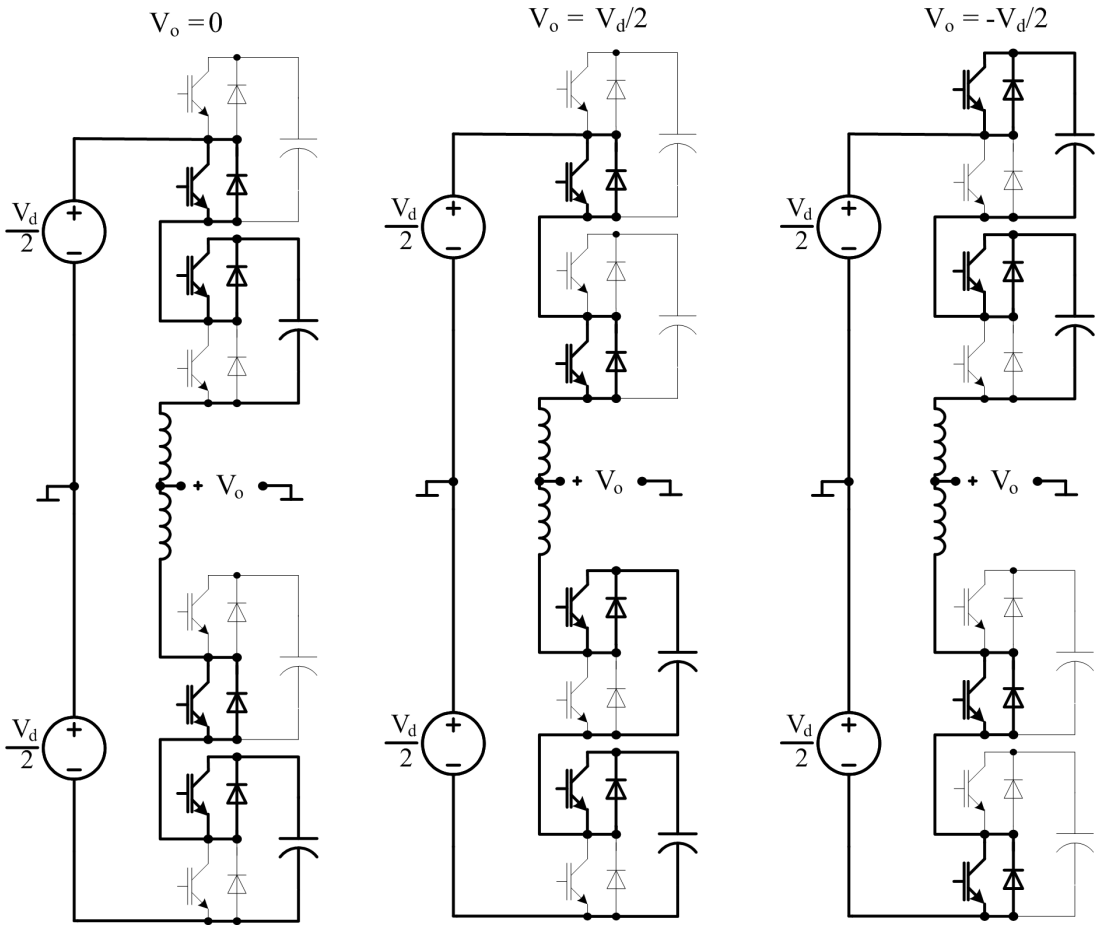


Fig. 3.8: Formação dos níveis de tensão no sistema $N + 1$.

diversas vezes por ciclo da tensão sintetizada. Neste grupo estão os sistemas de modulação senoidal por largura de pulso e a modulação por vetores espaciais. Na operação em baixa frequência os semicondutores realizam até duas comutações por período fundamental da tensão sintetizada. Neste grupo estão a metodologia de eliminação seletiva de harmônicos e também a modulação por vetores espaciais. Na modulação em alta frequência por vetores espaciais a tensão sintetizada é aproximada por meio da utilização de três ou quatro vetores durante um ciclo de comutação [1, 27], já na operação em baixa frequência é utilizado o vetor que melhor aproxima a tensão de saída desejada, formando uma forma de onda em escada.

Este trabalho apresentará a adaptação de duas técnicas de modulação de conversores multiníveis ao MMC. São elas a modulação senoidal por largura de pulso (*Sinusoidal Pulse Width Modulation* - SPWM) com multiportadoras em defasagem de fase [25] e multiportadoras com deslocamento de nível [34].

A técnica de modulação com portadoras defasadas (*Phase-shifted* - PS-PWM) utiliza um número de portadoras igual ao número de submódulos do semibraço. A defasagem

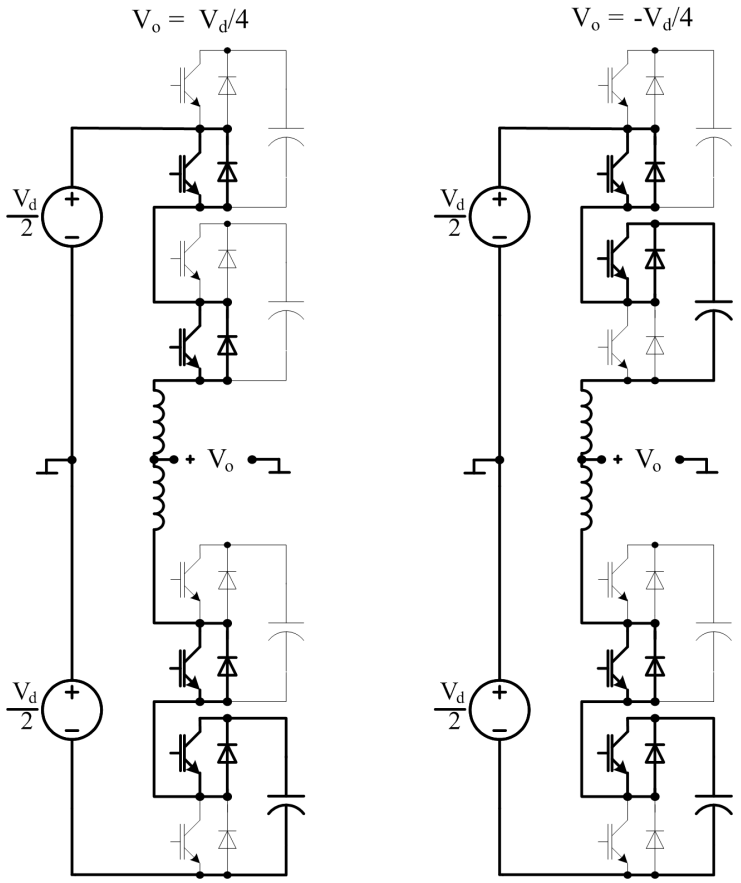


Fig. 3.9: Formação dos níveis de tensão no sistema $2N + 1$.

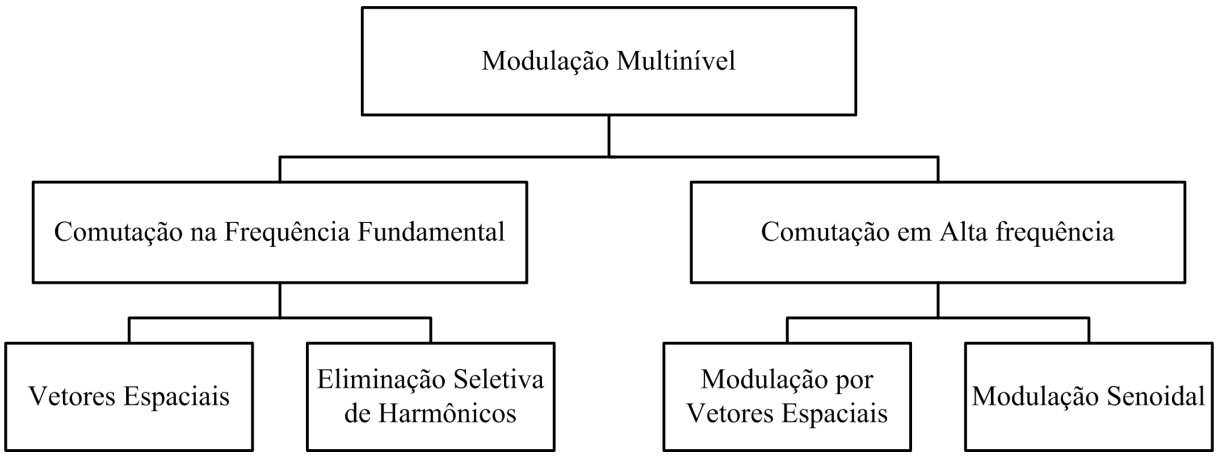


Fig. 3.10: Classificação dos métodos de modulação multinível, fonte [1].

angular existente entre cada portadora é de $2\pi/N$ rad.

Na técnica de modulação com portadoras deslocadas em nível é utilizado um número de portadoras igual ao número de submódulos do semibraço. Cada portadora é deslocada em

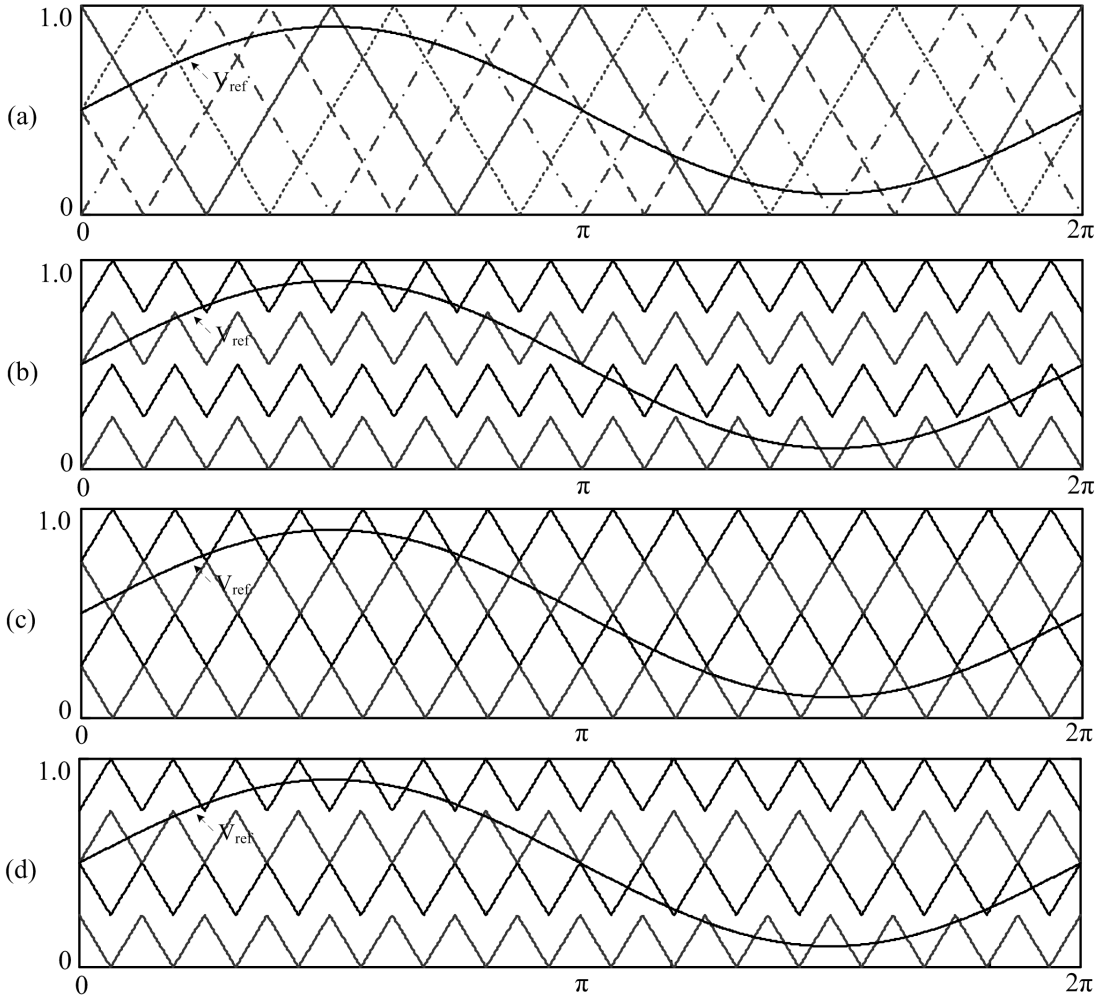


Fig. 3.11: Técnicas de modulação com multiportadoras: (a) PS-PWM (b) IPD (c) APOD (d) POD.

nível, tal que o intervalo ocupado seja contínuo. A disposição das portadoras pode variar, sendo considerados três casos; a disposição das portadoras em fase (*In-Phase Disposition* - IPD), a disposição em fase oposta (*Phase Opposite Disposition* - POD) e a disposição alternada em fase oposta (*Alternative Phase Opposite Disposition* - APOD). A Fig. 3.11 apresenta os sistemas de modulação citados, particularizados para 4 portadoras.

O índice de modulação é definido pela razão entre o valor de pico a pico da tensão de referência e o valor de tensão ocupado pelas portadoras. Este valor está relacionado às amplitudes da tensão V_d e V_o, sendo equivalente à equação (3.3).

$$m_i = \frac{V_{ref,pp}}{\hat{V}_{tri,pp}} \tag{3.17}$$

Na Tab. 3.3 é apresentado um estudo sobre a Distorção Harmônica Total (DHT)

m_i	0,9	0,7	0,5	0,3
IPD-N+1	0,278	0,342	0,419	0,900
IPD-2N+1	0,112	0,142	0,175	0,276
APOD-N+1	0,279	0,341	0,418	0,903
APOD-2N+1	0,113	0,142	0,176	0,274
POD-N+1	0,277	0,343	0,420	0,898
POD-2N+1	0,113	0,141	0,176	0,274
PS-N+1	0,278	0,344	0,417	0,897
PS-2N+1	0,112	0,143	0,174	0,283

Tab. 3.3: Distorção harmônica total na tensão de fase.

presente na tensão de fase em um MMC com $N = 4$, sendo utilizados os esquemas $N + 1$ e $2N + 1$ níveis com as técnicas de modulação apresentadas na Fig. 3.11.A frequência fundamental é de 50 Hz, já a frequência das portadoras deslocadas em nível é de 2,5 kHz, enquanto a frequência das portadoras do sistema em deslocamento de fase é de 625 Hz. Deste modo a frequência equivalente de comutação observada no semibraço é igual entre os sistemas. O capacitor interno do submódulo é substituído por uma fonte de tensão CC. Observa-se que o comportamento da DHT varia pouco devido a alteração do tipo de modulação, mas é significativamente alterado pelo emprego de esquema $N+1$ ou $2N+1$. Esta simulação utiliza o *PSIM*, é executada com passo de cálculo de 10 μs e a DHT é calculada segundo (3.18).

$$DHT = \frac{\sqrt{V_{ef}^2 - V_f^2}}{V_f} \tag{3.18}$$

onde V_f é o valor da amplitude do componente fundamental da tensão e V_{ef} é o valor eficaz da tensão em análise.

Na implementação do protótipo será utilizada a modulação IPD-$2N + 1$. O deslocamento em nível com as portadoras em fase é mais simples de ser obtido computacionalmente, sendo o deslocamento obtido com a soma de um valor constante à portadora base. Já a escolha pelo sistema $2N+1$ considera a menor DHT. Na Fig. 3.12 (a) é apresentada a tensão, com 9 níveis gerada no sistema $2N+1$, enquanto na Fig. 3.12 (b) é apresentada a tensão gerada no sistema $N+1$, com 5 níveis para $m_i = 0,9$. Na Fig. 3.13 é apresentado a decomposição harmônica da tensão de fase para a condição IPD-$2N+1$. A banda central, provocada pelo processo de comutação, ocorre em 5 kHz, ou seja, o dobro da frequência da portadora utilizada neste caso.

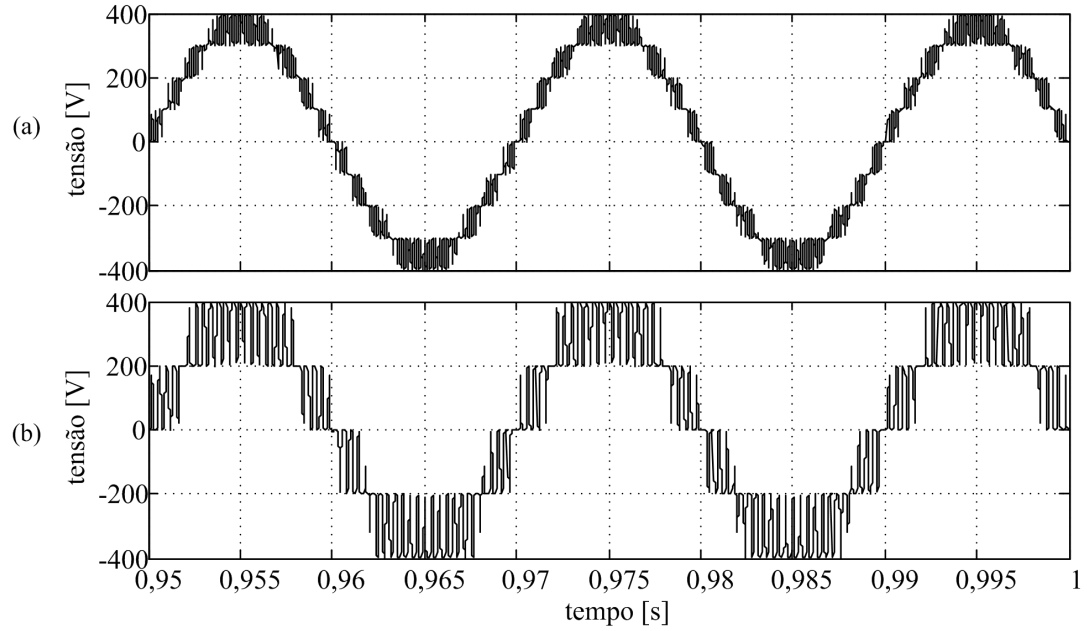


Fig. 3.12: (a) Tensão gerada no sistema $2N + 1$ (b) Tensão gerada no sistema $N + 1$.

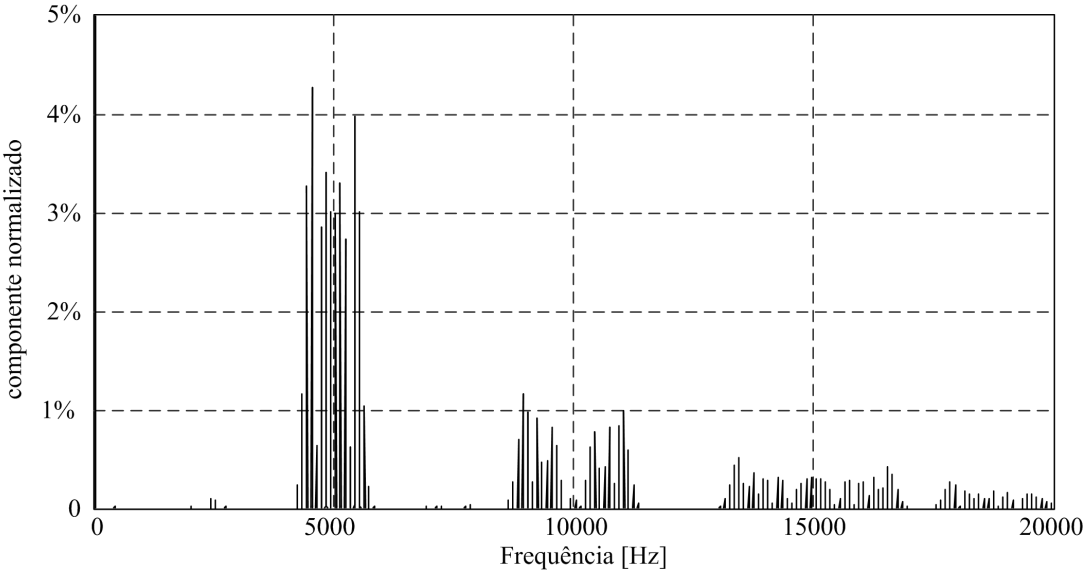


Fig. 3.13: Transformada rápida de Fourier da tensão de fase com a modulação IPD-$2N+1$. os componentes estão normalizados em relação ao componente fundamental.

3.3.2 Emprego do algoritmo de ordenação

O algoritmo é executado no grupo que abrange os submódulos de um semibraço do conversor. O sistema de modulação adotado determina a quantidade de submódulos que devem estar ativos em cada semibraço do conversor. O algoritmo apresentado em [50] é utilizado para determinar quais submódulos serão utilizados na sintetização da tensão

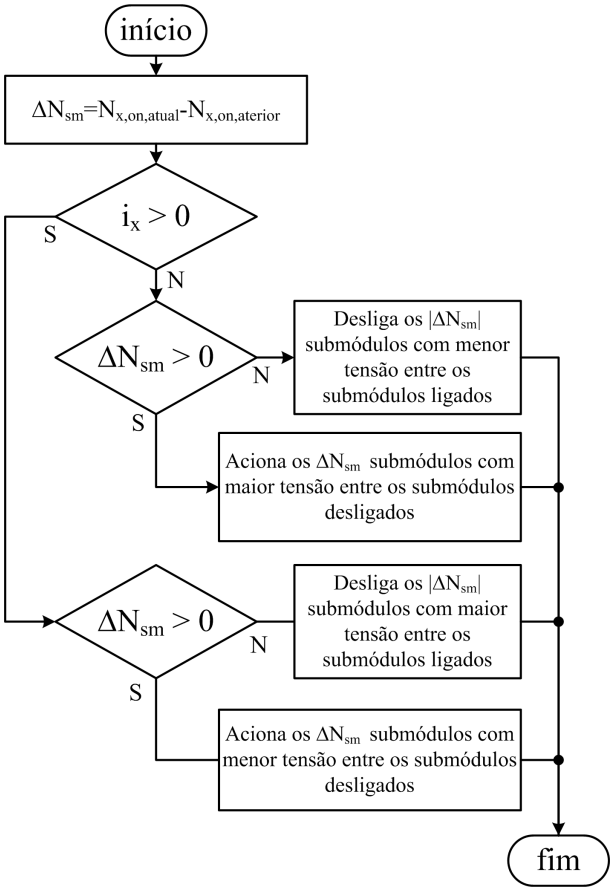


Fig. 3.14: Fluxograma do algorítimo de seleção.

requerida. O algorítimo é descrito por:

- Quando o semibraço do conversor estiver absorvendo energia, ou seja, a corrente de semibraço é maior que zero, são utilizados os submódulos com menor tensão para que o número solicitado de submódulos inseridos seja atingido.

- Quando o semibraço do conversor estiver fornecendo energia, ou seja, a corrente de semibraço é menor que zero, são utilizados os submódulos com maior tensão para que o número solicitado de submódulos inseridos seja atingido.

O fluxograma do algorítimo de seleção é apresentado na Fig. 3.14. Além do número de submódulos que devem estar ativos, é necessário armazenar o número de submódulos ativos da execução anterior. Além disso, é necessário o valor de tensão em cada um dos capacitores de submódulo e o valor da corrente no semibraço em análise.

A variação de tensão presente em um submódulo inserido no circuito é obtida por meio da integração da corrente que circula no semibraço do conversor durante o tempo de conexão t_{cx}. Na equação (3.19) é apresentado o desvio de tensão máximo, que considera

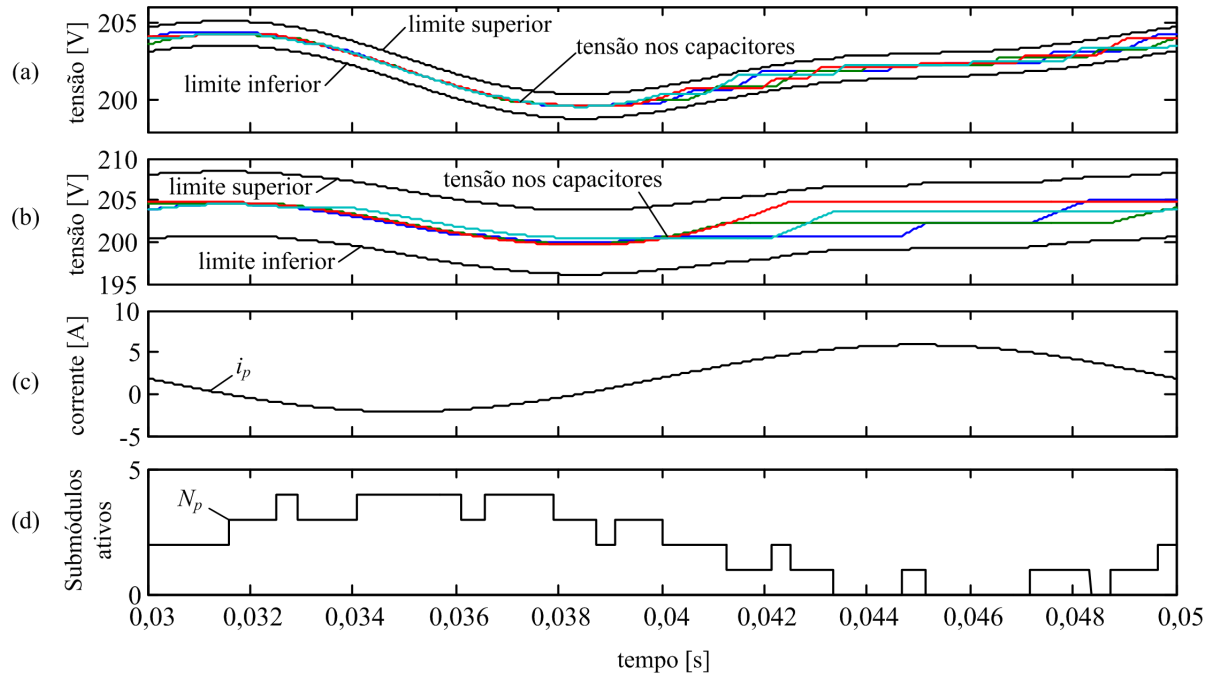


Fig. 3.15: (a) tensão nos capacitores, seleção 80 vezes por ciclo (b) tensão nos capacitores, seleção 20 vezes por ciclo (c) corrente i_p (d) número de submódulos ativos.

a integração durante o instante em que a corrente é máxima. A periodicidade na qual o algoritmo é executado é fator determinante para esta variação. Na Fig. 3.15 (a) é apresentada a tensão nos capacitores do semibraço superior de um conversor com 4 submódulos, quando as trocas são executadas 80 vezes por período da tensão fundamental. Na Fig. 3.15 (b) as trocas são executadas 20 vezes por período fundamental. Nas duas situações é apresentado o limite superior e inferior calculado por meio de (3.19). A especificação do conversor segue a Tab. 3.1, no entanto são utilizados 4 submódulos com capacitância de 1,88 mF e 200 V de barramento em cada semibraço. Na Fig. 3.15 (c) ainda é apresentada a corrente de semibraço e na Fig. 3.15 (d) é apresentado o número de semibraços ativos na simulação com trocas executadas 20 vezes por ciclo fundamental.

$$\delta V_{c,t_{cx}} = \frac{1}{C_{sm}} \int_{-t_{cx}/2}^{t_{cx}/2} |I_d| + \frac{I_o}{2} \cos(\omega.t) dt \tag{3.19}$$

3.3.3 Emprego de controladores individuais

Nesta metodologia de controle da tensão dos capacitores, cada submódulo possui um controlador próprio que adiciona seu sinal de controle à tensão de referência gerada pelo controle de corrente/tensão do conversor. O diagrama de blocos do controle de tensão dos

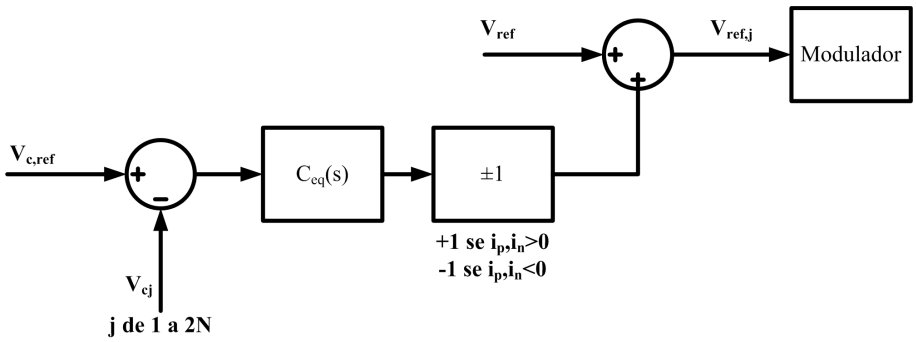


Fig. 3.16: Controle individual da equalização da tensão dos capacitores.

capacitores é apresentado na Fig. 3.16 [25]. A referência de tensão do capacitor ($V_{c,ref}$) é comparada com o valor medido de cada capacitor ($V_{c,j}$), gerando um sinal de erro que é compensado. Na saída do controlador existe um bloco que multiplica o resultado por menos um caso a corrente de semibraço seja negativa. O motivo desta multiplicação pode ser explicado da seguinte maneira: caso a corrente de semibraço tenha valor positivo, um aumento no tempo de exposição deste submódulo a esta corrente provoca a carga do capacitor, ou descarga em caso da redução do tempo de exposição. No entanto, quando a corrente de semibraço é negativa o efeito se inverte, tornando necessário a troca de sinal da saída do controlador.

A modulação com multiportadoras com defasagem é o método mais adequado para realizar a modulação do conversor modular multinível com o emprego de controladores individuais da tensão dos capacitores, este método de modulação aproveita naturalmente os estados redundantes do conversor [35]. Nos métodos que utilizam portadoras deslocadas em nível o tempo de acionamento de cada submódulos é muito diferente, impossibilitando sua utilização nesta metodologia de equalização de tensão.

3.4 Comparativo entre os esquemas $N+1$ e $2N+1$ níveis de tensão CA

Existem algumas diferenças entre a utilização dos esquemas $N+1$ e $2N+1$ no comando do MMC. A primeira diferença está relacionada à ondulação de corrente em alta frequência nos indutores (L_a) de semibraço. No sistema $N+1$, sendo o número de submódulos inseridos em um braço constante, a ondulação de alta frequência na componente i_d da corrente de semibraço é nula. A ondulação de alta frequência fica limitada à componente i_o. No sistema $2N+1$, quando o número de submódulos inserido no braço é diferente de N, a diferença de tensão entre o barramento e a tensão inserida aparece dividida nos indutores de semibraço. A Fig. 3.17 apresenta esta situação, para o MMC da Tab. 3.1, mas com

dois braços. Destacado no círculo pontilhado está um instante no qual é inserido apenas um submódulo no braço número 1. Neste instante cada um dos indutores apresenta um pico de tensão de 200 V, ou seja, metade da tensão nominal dos capacitores de submódulo. Ainda na Fig. 3.17 são apresentados o número total de submódulos inseridos e a corrente no indutor do semibraço superior do braço 1 (L_{ap1}).

A potência instantânea nos semibraços superior e inferior de um conversor MMC é obtida por meio do produto de (3.9) por (3.7) e (3.10) por (3.8). A soma da potência dos semibraços superior e inferior resulta na expressão:

$$p_p + p_n = -V_d I_d \left[-1 + g_i g_v \cos(\omega t + \phi)\cos(\omega t)\right] \tag{3.20}$$

Integrando (3.20) em relação ao tempo em um período da rede e tomando apenas o termo alternado, tem-se a ondulação de energia em um braço do conversor:

$$e_{pn,CA} = -\frac{I_d V_d g_i g_v \operatorname{sen}(2\omega t + \phi)}{4\omega} \tag{3.21}$$

Esta ondulação de energia possui o dobro da frequência da tensão v_o e provocará uma ondulação de tensão com esta frequência. Como o esquema de modulação $N + 1$

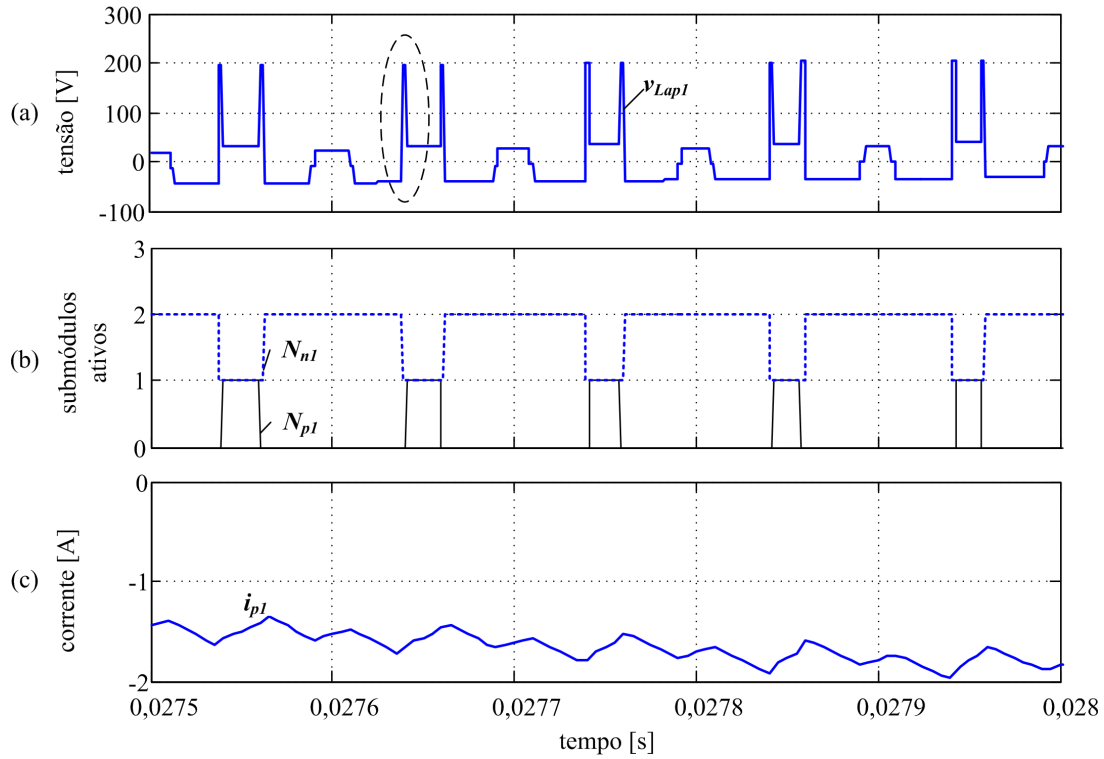


Fig. 3.17: (a) Tensão no indutor L_a do semibraço superior do braço 1 (b) número de submódulos inseridos no braço 1 (c) corrente no semibraço superior do braço 1.

acopla um número constante de submódulos ao lado CC, a tensão total inserida terá uma ondulação de tensão $v_{2\omega}$, ainda desconhecida, que provoca a circulação de uma componente de segunda ordem entre fonte CC e braço do conversor.

$$v_{2\omega} = V_{2\omega}\,\mathrm{sen}(2\omega t + \phi) \tag{3.22}$$

$$i_{d,2\omega} = \frac{V_{2\omega}\,\mathrm{sen}(2\omega t + \phi)}{4\omega L_a} \tag{3.23}$$

A existência dos componentes de tensão e corrente com o dobro da frequência da tensão fundamental altera a expressão de potência total do braço, desenvolvida até aqui sem a inclusão destes componentes. Com a consideração destes novos componentes, se recalcula a potência total no braço, sendo o resultado apresentado em (3.24). Procede-se a integração da expressão (3.24) e com a seleção apenas dos termos alternados chega-se a (3.25).

$$\begin{aligned} p_p + p_n =& V_d I_d - \frac{V_d V_{2\omega}\cos(2\omega t + \phi)}{2\omega L_a} - \frac{V_d g_v I_d g_i \cos(\omega t)\cos(\omega t + \phi)}{\omega L_a} \\ &+ \frac{V_{2\omega} I_d\,\mathrm{sen}(2\omega t + \phi)}{\omega L_a} - \frac{V_{2\omega}^2 \sin(2\omega t + \phi)\cos(2\omega t\phi)}{2\omega L_a} \end{aligned} \tag{3.24}$$

$$\begin{aligned} e_{pn,CA} =& \frac{V_d I_d g_i g_v\,\mathrm{sen}(2\omega t + \phi)}{4\omega} + \frac{V_d V_{2\omega}\,\mathrm{sen}(2\omega t + \phi)}{4L_a\omega^2} + \frac{I_d V_{2\omega}\cos(2\omega t + \phi)}{2\omega} \\ &- \frac{V_{2\omega}^2\cos(4\omega t + 2\phi)}{16 L_a \omega^2} \end{aligned} \tag{3.25}$$

Na equação (3.25), com valores de indutância L_a inferiores a 0,2 p.u., verifica-se que o segundo termo torna-se no mínimo dez vezes maior que o terceiro termo. Além disso, sabendo que a tensão de barramento (V_d) é muito maior que amplitude da ondulação de tensão ($V_{2\omega}$) pode-se também considerar que o segundo termo seja muito maior que o quarto termo. Por estes dois motivos serão desprezados o terceiro e quarto termos de (3.25).

A tensão total armazenada nos capacitores do braço sofre o acréscimo da tensão descrita em (3.22). Considerando que o valor médio da tensão em cada capacitor de submódulo seja (V_c) a tensão total nos capacitores de um braço ($V_{c,tot}$) será descrita por:

$$v_{c,tot} = 2NV_c + V_{2\omega}\,\mathrm{sen}(2\omega t + \phi) \tag{3.26}$$

Tal que a energia armazenada nos capacitores dos submódulos deste braço ($e_{c,tot}$) seja

dado por:

$$e_{c,tot} = \frac{1}{2}\frac{C_{sm}}{2N}(v_{c,tot})^2 \tag{3.27}$$

$$e_{c,tot} = \frac{1}{2}\frac{C_{sm}}{2N}\left((2NV_{sm})^2 + 4NV_{sm}V_{2\omega}\,\mathrm{sen}(2\omega t + \phi) + (V_{2\omega})^2\,\mathrm{sen}^2(2\omega t + \phi)\right) \tag{3.28}$$

Comparando os termos não desprezados de (3.25) com os termos com mesma frequência em (3.28) escreve-se:

$$C_{sm}V_{sm}V_{2\omega} = \frac{V_d I_d g_i g_v}{4\omega} + \frac{V_d V_{2\omega}}{4L_a\omega^2} \tag{3.29}$$

Isolando $V_{2\omega}$ na equação anterior e substituindo este valor em (3.23) chega-se a expressão da ondulação de corrente esperada no sistema $N+1$, apresentado em (3.30). Observa-se o aumento dos elementos passivos L_a e C_{sm} contribui para a redução da ondulação de corrente. Considerando a especificação do MMC da Tab. 3.1 foram simuladas algumas condições de operação, variando o valor da indutância L_a, conforme apresentado na Tab. 3.4. A equação obtida para o cálculo da componente de segunda ordem da corrente de semibraço é aproximada, sendo obtidos erros inferiores a 7% nas simulações realizadas. O cálculo do erro é realizado segundo (3.31)

$$i_{d,2\omega} = \frac{V_d\, I_d}{\cos(\phi)\,(8\,C_{sm}\,V_{sm}\,L_a\,\omega^2 - V_d)} \tag{3.30}$$

$$\mathrm{Erro}(\%) = \frac{\text{valor calculado} - \text{valor simulado}}{\text{valor simulado}} \cdot 100\% \tag{3.31}$$

No esquema de modulação $2N+1$ a flutuação na tensão total na frequência do segundo harmônico não será refletida em corrente se a tensão média inserida for controlada por meio do ajuste do número de submódulos inseridos no braço [30]. A circulação da componente de segunda ordem no semibraço terá impacto nos esforços de corrente nos semicondutores e componentes passivos do conversor.

A terceira diferença está relacionada ao controle da tensão total dos capacitores de

Condição	Valor Calculado [A]	Valor Simulado [A]	Erro [%]
L_a = 4,33 mH, FP = 0,8	1,42	1,45	-2,07
L_a = 4,33 mH, FP = 1,0	1,42	1,36	4,41
L_a = 17,0 mH, FP = 0,8	0,232	0,244	-4,92
L_a = 17,0 mH, FP = 1,0	0,232	0,248	-6,45

Tab. 3.4: Amplitude do segundo harmônico na corrente de semibraço.

cada semibraço. Nos trabalhos que utilizam o sistema $N + 1$ não há a preocupação com o controle da diferença entre as tensões totais dos capacitores dos dois semibraços de um braço [32, 34]. Por outro lado, com a utilização do sistema $2N + 1$ devem ser adicionados sistemas de controle para o ajuste da tensão total dos capacitores de cada semibraço [25, 30, 54].

Por exemplo, considerando um sistema MMC com $N = 4$ cujo valor médio da tensão inserida no barramento seja igual à tensão V_d e exista um desequilíbrio entre o valor total das tensões dos capacitores do semibraço superior e inferior, tal que a tensão total dos capacitores semibraço superior seja maior do que a tensão total dos capacitores do semibraço inferior. Para o sistema $N + 1$, no instante em que 3 submódulos do semibraço superior estiverem inseridos, um submódulo do semibraço inferior estará inserido. A tensão total inserida por este grupo será maior que a tensão V_d, provocando a descarga dos capacitores do submódulos, como estão inseridos mais capacitores do semibraço superior o efeito da descarga é maior neste conjunto de submódulo. Agora considera-se o caso oposto, com 3 submódulos do semibraço inferior inserido e apenas 1 do semibraço superior. A tensão total inserida será menor que a tensão V_d, provocando a carga dos capacitores. Como estão inseridos mais capacitores do semibraço inferior o efeito de carga é maior neste grupo. Quando a modulação $2N + 1$ é utilizada, pode-se ajustar a tensão total inserida, o que anula a circulação da corrente que anularia o desequilíbrio.

3.5 Considerações sobre pré-carga dos capacitores

Antes do início da operação normal do conversor existe a necessidade de efetuar o procedimento de carga dos capacitores dos submódulos. No caso do conversor estar sendo utilizado como um retificador, seria interessante se a carga ocorresse a partir da tensão CA disponível. No caso da operação como inversor, o MMC poderia realizar a pré-carga a partir da tensão do barramento CC. Alternativamente o conversor pode realizar a carga dos capacitores antes da conexão com o sistema elétrico, por meio de fontes auxiliares.

Em [22] é descrito um procedimento de carga utilizando uma fonte de tensão independente. Tal fonte possui tensão nominal idêntica à tensão final dos capacitores de submódulo. A fonte é conectada ao lado CC do conversor por meio da chave mecânica S_f, conforme é apresentado na Fig. 3.18 (a). Apenas um capacitor é carregado por vez em cada braço, para isto todos os interruptores inferiores dos submódulos são fechados, exceto o do submódulo cujo capacitor está em carga. Na Fig. 3.18 (a) é demostrado o caminho percorrido pela corrente quando C_1 é o capacitor em carga. Quando a tensão no capacitor atinge o valor de equilíbrio, simultaneamente o interruptor inferior do submódulo em carga é fechado e o interruptor inferior do próximo submódulo é aberto. Na Fig. 3.18 (b) é apresentada a tensão dos capacitores durante o procedimento de carga descrito.

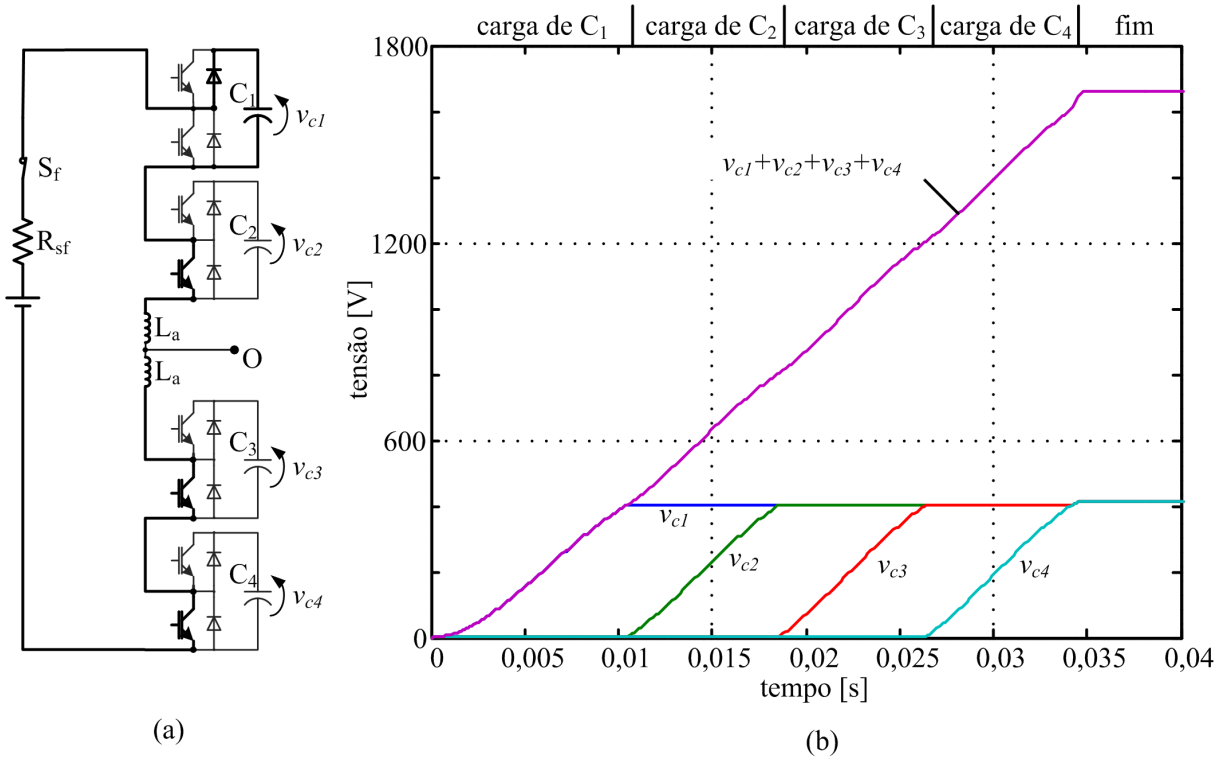


Fig. 3.18: (a) Conexão da fonte independente de precarga (b) carga dos capacitores em um conversor com $N = 2$.

Para a utilização da rede CC todos os interruptores são mantidos abertos e uma impedância é inserida em série com o circuito. Os submódulos possuem valores de capacitância nominal idênticos, no entanto podem ocorrer variações na tensão de carga de cada capacitor em função da tolerância do mesmo. Assim a tensão de equalização pode ser diferente em cada submódulo, mas como a tensão de equalização nominal ao final da primeira etapa é metade da tensão de operação existe margem suficiente para absorver a variação causada pela tolerância dos capacitores. Após a equalização da tensão dos capacitores em relação ao nível CC, a impedância é removida e o conversor entra na segunda fase da pré-carga. Na qual continua absorvendo energia da rede para ajustar a tensão dos capacitores no nível desejado, que é superior à tensão disponível na rede CC. Durante a segunda fase do procedimento de pré-carga, deve estar habilitado o procedimento de equalização da tensão dos capacitores. Na Fig. 3.19 (a) é apresentada a conexão da impedância (R_{sf}) em série com a fonte CC do sistema. Na Fig. 3.19 (b) é apresentado um exemplo de pré-carga para um conversor com $N = 2$ operando com uma tensão CC (V_d) de 800 V. Na primeira fase do processo a chave mecânica S_f está aberta e todos os interruptores dos submódulos estão abertos. A corrente circula pelos diodos superiores dos submódulos. A corrente de carga é limitada pela presença da resistência R_s. Quando a tensão nos capacitores está em 200 V ($V_d/(2.N)$), a chave S_f é fechada e

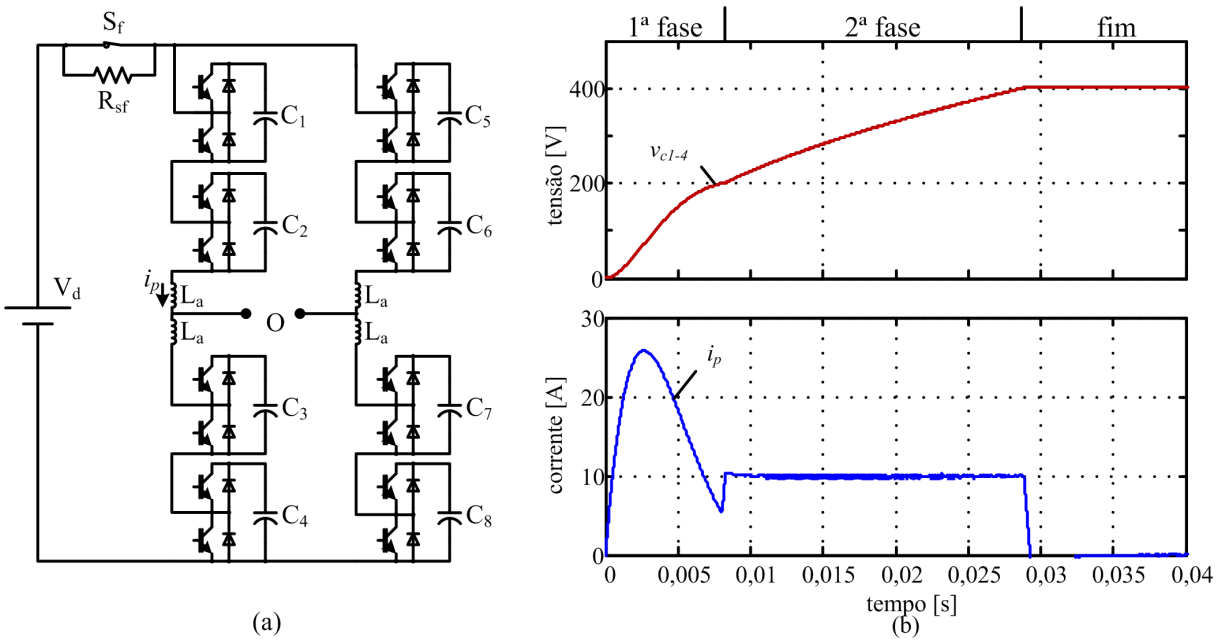


Fig. 3.19: (a) Conexão da impedância em série com a fonte CC (b) Processo de pré-carga dos capacitores em um conversor com $N = 2$

o controle de corrente do conversor é acionado, passando a regular a corrente de carga em 10 A. Quando a tensão nos capacitores chega ao valor nominal de 400 V ($V_d/(2.N)$) a referência de corrente do conversor é fixada em zero e o conversor está pronto para a operação normal.

Na Fig. 3.20 (a) é apresentada a conexão da impedância em série com a fonte CA. Na A Fig. 3.20 (b) é apresentado um exemplo de pré-carga do circuito nesta configuração. Inicialmente a chave S_f e todos os interruptores do conversor estão abertos. No semiciclo positivo da tensão V_{CA} ocorre a carga dos capacitores C_3, C_4, C_5 e C_6 e no semi ciclo negativo ocorre carga dos capacitores C_1, C_2 e C_7 e C_8. Quando o valor médio dos capacitores ultrapassa 220 V é iniciada a segunda fase, o controle de corrente de saída é ativado e o conversor passa a drenar uma corrente com amplitude de 20 A da fonte. A carga dos capacitores não é linear tal como ocorre no caso da fonte CC, visto que a potência drenada da fonte V_o não é constante. Quando o valor médio da tensão nos capacitores ultrapassa o valor de 400 V a referência de corrente é ajustada para zero e o conversor está pronto para a operação normal.

3.6 Conclusão

Neste capítulo foi realizada a análise do conversor modular multinível, com a apresentação das principais formas de onda, regiões de operação e a estrutura dos semibraços.

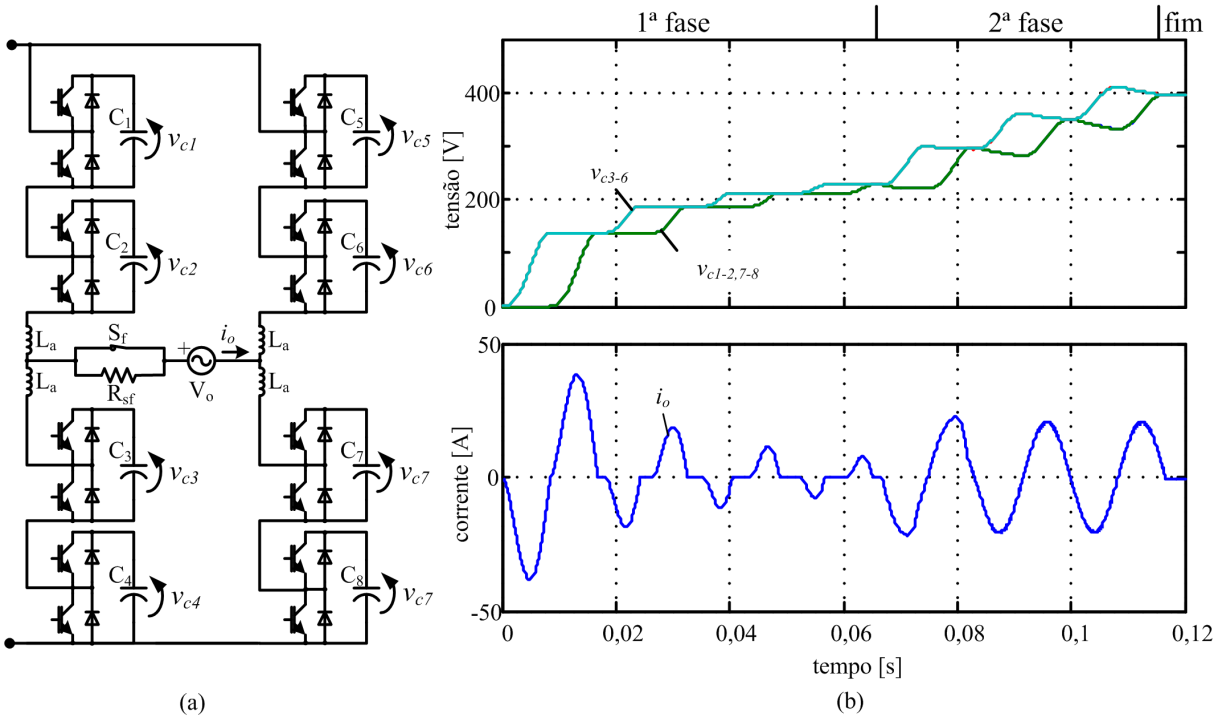


Fig. 3.20: (a) Conexão da impedância em série com a fonte CA (b) Processo de carga dos capacitores em um conversor com $N = 2$.

São apresentadas algumas técnicas de modulação e equilíbrio da tensão dos capacitores disponíveis na literatura. Também são analisados os esquemas $N + 1$ e $2N + 1$, este último permite a obtenção do dobro de níveis de tensão na saída CA do conversor. Com a utilização do esquema $2N + 1$ é possível o controle da componente média de corrente dos semibraço de um braço, reduzindo a circulação de corrente harmônica no semibraço. No entanto esta técnica adiciona a necessidade de utilização de um modulador independente por semibraço, além de controles adicionais para o balanço da tensão total de cada semibraço.

Foram ainda discutidas algumas metodologias de pré-carga, sendo introduzidas técnicas para a partida do MMC a partir da conexão da fonte do lado CC e do lado CA.

As discussões deste capítulo são utilizadas para a escolha de alguns parâmetros do conversor que será construído. Em relação ao sistema de equalização da tensão dos capacitores, será utilizado o algoritmo de seleção frente à metodologia que utiliza múltiplos controladores, pois se acredita ser mais simples de ser desenvolvida como algoritmo. A modulação IPD também é escolhida por razões de simplicidade de implementação, devido à possibilidade de utilização de uma única portadora base e obtenção das demais por deslocamento de nível sem inversão de fase.

O sistema $2N + 1$ será adotado devido a menor DHT que este apresenta na tensão de

fase. For fim, o protótipo utilizará a pré-carga a partir do barramento CC, dispensando a necessidade de fontes auxiliares.

4 MODELAGEM E CONTROLE DO CONVERSOR MMC

Neste capítulo é proposta uma metodologia de controle do conversor que permite sua conexão entre uma fonte CC e uma fonte CA monofásica. O conversor deverá ser capaz de controlar o fluxo de potência ativa bidirecional, além de executar a injeção ou absorção de energia reativa da fonte CA. São utilizadas duas fases do conversor, sendo a fonte CA conectada entre os pontos centrais de cada fase. A fonte CC não tem ponto médio. A primeira parte do capítulo é dedicada à obtenção e validação dos modelos das plantas do conversor. É apresentado o modelo em espaço de estados, do qual, por meio de linearização, são obtidas plantas simplificadas do conversor.

A seguir apresenta-se o diagrama de controle completo do sistema, seguido pela modelagem dos demais componentes do sistema, tal como filtros, sensores e moduladores. A partir do diagrama geral são derivadas as malhas de controle específicas de corrente e tensão. Por fim, o controle implementado em um processador digital de sinais (DSP) introduz a necessidade de discretização do sistema, visto que a modelagem por valores médios instantâneos assume variáveis contínuas.

4.1 Representação do conversor em espaço de estados

Para a obtenção do modelo para o MMC é utilizado o circuito apresentado na Fig. 4.1. Neste circuito os submódulos de cada semibraço são substituídos por um módulo equivalente. Esta substituição busca simplificar a análise e parte do pressuposto que as tensões dos capacitores dos submódulos estejam equalizadas. A tensão média aplicada ao circuito por este módulo equivalente é idêntica à tensão média aplicada pelo grupo de N submódulos em um ciclo de comutação.

Cada módulo possui um capacitor (C_{p1-2}) ou (C_{n1-2}) com capacitância equivalente C_{eq}. O valor desta capacitância é obtido da associação série dos N capacitores dos submódulos que compõem um semibraço, cujo cálculo é apresentado em (4.1). A tensão nos capacitores equivalentes (v_{cp1-2} ou v_{cn1-2}) representa o somatório das tensões dos N capacitores que compõem o semibraço.

$$C_{eq} = \frac{C_{sm}}{N} \tag{4.1}$$

Os interruptores são comandados de maneira complementar em cada módulo equivalente e sob a mesma frequência de operação. A relação entre o tempo que o interruptor inferior, de cada módulo, permanece fechado e o período de comutação T_s define a razão

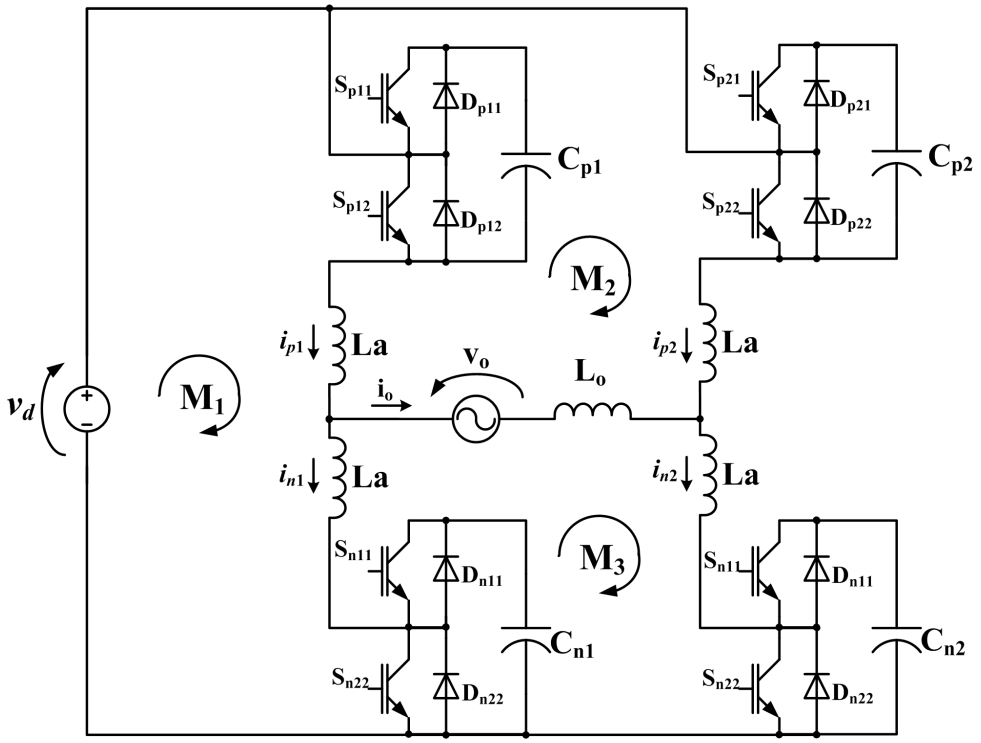


Fig. 4.1: Conversor MMC CC-CA utilizado na obtenção dos modelos de controle.

cíclica aplicada ao submódulo. A definição das quatro razões cíclicas envolvidas é apresentada em (4.2) a (4.5), a definição de razão cíclicas é complementar ao índice de inserção do submódulo.

$$d_{p1} = \frac{t_{on,p1}}{T_s} = 1 - n_{p1} \tag{4.2}$$

$$d_{p2} = \frac{t_{on,p2}}{T_s} = 1 - n_{p2} \tag{4.3}$$

$$d_{n1} = \frac{t_{on,n1}}{T_s} = 1 - n_{n1} \tag{4.4}$$

$$d_{n2} = \frac{t_{on,n2}}{T_s} = 1 - n_{n2} \tag{4.5}$$

Serão calculados os valores médios das tensões nos indutores e os valores médios de corrente em cada um dos capacitores equivalentes durante um período de comutação T_s. Isto abstrai o efeito da comutação, mas preserva o comportamento médio da variável [55]. Considera-se, para a análise, que $d_{p1} < d_{p2} < d_{n1} < d_{n2}$, sendo identificadas 5 etapas de operação distintas, apresentadas na Fig. 4.2. A inversão da ordem entre as razões cíclicas envolvidas altera as etapas de operação, no entanto as expressões finais do valor médio de corrente e tensão nos indutores e capacitores não são alterados.

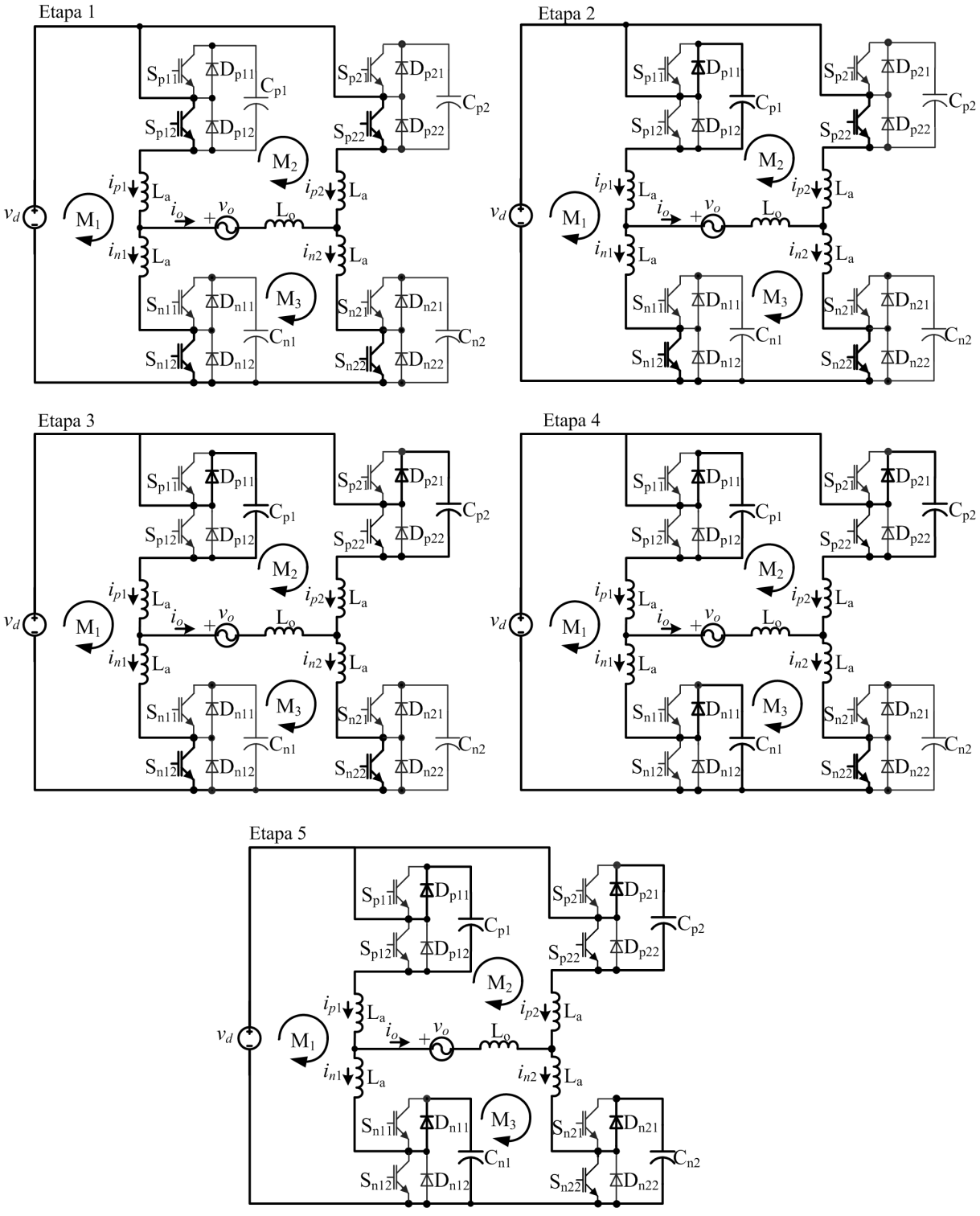


Fig. 4.2: Circuito ativo em cada uma das cinco etapas de operação identificadas.

Na primeira etapa de operação os interruptores inferiores, considerados ideais, dos quatro módulos estão conduzindo. A primeira etapa está limitada ao intervalo $0 < t <$

$d_{p1}T_s$ e as equações que descrevem o circuito nesta etapa são:

$$L_a\frac{d}{dt}i_{p1} + L_a\frac{d}{dt}i_{n1} - v_d = 0 \tag{4.6}$$

$$v_o - L_a\frac{d}{dt}i_{p2} + L_a\frac{d}{dt}i_{p1} + L_o\frac{d}{dt}i_o = 0 \tag{4.7}$$

$$v_o + L_a\frac{d}{dt}i_{n2} - L_a\frac{d}{dt}i_{n1} + L_o\frac{d}{dt}i_o = 0 \tag{4.8}$$

$$\frac{d}{dt}v_{cp1} = \frac{d}{dt}v_{cp2} = \frac{d}{dt}v_{cn1} = \frac{d}{dt}v_{cn2} = 0 \tag{4.9}$$

Na segunda etapa de operação o interruptor S_{p12} é bloqueado e o interruptor S_{p11} é posto em condução. A corrente no módulo equivalente M_{P1} circula por D_{p11} e C_{p1}. As equações válidas no intervalo $d_{p1}T_s < t < d_{p2}T_s$ são:

$$L_a\frac{d}{dt}i_{p1} + L_a\frac{d}{dt}i_{n1} - v_d + v_{cp1} = 0 \tag{4.10}$$

$$v_o - L_a\frac{d}{dt}i_{p2} + L_a\frac{d}{dt}i_{p1} + L_o\frac{d}{dt}i_o + v_{cp1} = 0 \tag{4.11}$$

$$v_o + L_a\frac{d}{dt}i_{n2} - L_a\frac{d}{dt}i_{n1} + L_o\frac{d}{dt}i_o = 0 \tag{4.12}$$

$$C_{eq}\frac{d}{dt}v_{cp1} = i_{p1} \tag{4.13}$$

$$\frac{d}{dt}v_{cp2} = \frac{d}{dt}v_{cn1} = \frac{d}{dt}v_{cn2} = 0 \tag{4.14}$$

Na terceira etapa de operação, compreendida no intervalo $d_{p2}T_s < t < d_{n1}T_s$, o interruptor S_{p22} é bloqueado e o interruptor S_{p21} é posto em condução. A corrente i_{p2} passa a circular por D_{p21} e C_{p2}. As equações que descrevem o circuito na terceira etapa de operação são:

$$L_a\frac{d}{dt}i_{p1} + L_a\frac{d}{dt}i_{n1} - v_d + v_{cp1} = 0 \tag{4.15}$$

$$v_o - L_a\frac{d}{dt}i_{p2} + L_a\frac{d}{dt}i_{p1} + L_o\frac{d}{dt}i_o + v_{cp1} - v_{cp2} = 0 \tag{4.16}$$

$$v_o + L_a\frac{d}{dt}i_{n2} - L_a\frac{d}{dt}i_{n1} + L_o\frac{d}{dt}i_o = 0 \tag{4.17}$$

$$C_{eq}\frac{d}{dt}v_{cp1} = i_{p1} \tag{4.18}$$

$$C_{eq}\frac{d}{dt}v_{cp2} = i_{p2} \tag{4.19}$$

$$\frac{d}{dt}v_{cn1} = \frac{d}{dt}v_{cn2} = 0 \tag{4.20}$$

A quarta etapa de operação ocorre no intervalo $d_{n1}T_s < t < d_{n2}T_s$. Nesta etapa o interruptor S_{n12} é bloqueado. A corrente i_{n1} passa a circular pelo capacitor do módulo M_{N1}. As equações que descrevem o circuito na quarta etapa de operação são:

$$L_a\frac{d}{dt}i_{p1} + L_a\frac{d}{dt}i_{n1} - v_d + v_{cp1} + v_{cn1} = 0 \tag{4.21}$$

$$v_o - L_a\frac{d}{dt}i_{p2} + L_a\frac{d}{dt}i_{p1} + L_o\frac{d}{dt}i_o + v_{cp1} - v_{cp2} = 0 \tag{4.22}$$

$$v_o + L_a\frac{d}{dt}i_{n2} - L_a\frac{d}{dt}i_{n1} + L_o\frac{d}{dt}i_o - v_{cn1} = 0 \tag{4.23}$$

$$C_{eq}\frac{d}{dt}v_{cp1} = i_{p1} \tag{4.24}$$

$$C_{eq}\frac{d}{dt}v_{cp2} = i_{p2} \tag{4.25}$$

$$C_{eq}\frac{d}{dt}v_{cn1} = i_{n1} \tag{4.26}$$

$$\frac{d}{dt}v_{cn2} = 0 \tag{4.27}$$

Por último, o interruptor S_{n22} é bloqueado. A equações que descrevem o circuito na quinta etapa de operação, compreendida no intervalo $d_{n2}T_s < t < T_s$ são:

$$L_a\frac{d}{dt}i_{p1} + L_a\frac{d}{dt}i_{n1} - v_d + v_{cp1} + v_{cn1} = 0 \tag{4.28}$$

$$v_o - L_a\frac{d}{dt}i_{p2} + L_a\frac{d}{dt}i_{p1} + L_o\frac{d}{dt}i_o + v_{cp1} - v_{cp2} = 0 \tag{4.29}$$

$$v_o + L_a\frac{d}{dt}i_{n2} - L_a\frac{d}{dt}i_{n1} + L_o\frac{d}{dt}i_o - v_{cn1} + v_{cn2} = 0 \tag{4.30}$$

$$C_{eq}\frac{d}{dt}v_{cp1} = i_{p1} \tag{4.31}$$

$$C_{eq}\frac{d}{dt}v_{cp2} = i_{p2} \tag{4.32}$$

$$C_{eq}\frac{d}{dt}v_{cn1} = i_{n1} \tag{4.33}$$

$$C_{eq}\frac{d}{dt}v_{cn2} = i_{n2} \tag{4.34}$$

Até este momento estão sendo utilizadas cinco variáveis distintas para representar as correntes do conversor, no entanto duas destas correntes são linearmente dependentes, assim serão consideradas as seguintes substituições:

$$i_{d1} = \frac{i_{p1} + i_{n1}}{2} \tag{4.35}$$

$$i_{d2} = \frac{i_{p2} + i_{n2}}{2} \tag{4.36}$$

onde i_{d1} e i_{d2} representam as componentes médias de corrente que circulam nos semibraços dos braços 1 e 2 respectivamente. Além disso, por inspeção, verifica-se que:

$$i_o = i_{p1} - i_{n1} = i_{n2} - i_{p2} \tag{4.37}$$

Após a substituição de (4.35), (4.36) e (4.37) nas equações que descrevem as etapas de operação do conversor é possível calcular o valor médio da tensão nas indutâncias L_a e L_o e a corrente média em cada um dos capacitores equivalentes durante um período de comutação. Este resultado leva à representação do conversor descrita por (4.38).

$$\begin{bmatrix} \dot{i}_{d1} \\ \dot{i}_{d2} \\ \dot{i}_{o} \\ \dot{v}_{cp1} \\ \dot{v}_{cp2} \\ \dot{v}_{cn1} \\ \dot{v}_{cn2} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & \frac{-1+d_{p1}}{2L_a} & 0 & \frac{-1+d_{n1}}{2L_a} & 0 \\ 0 & 0 & 0 & 0 & \frac{-1+d_{p2}}{2L_a} & 0 & \frac{-1+d_{n2}}{2L_a} \\ 0 & 0 & 0 & \frac{-1+d_{p1}}{2(L_a+L_o)} & \frac{1-d_{p2}}{2(L_a+L_o)} & \frac{1-d_{n1}}{2(L_a+L_o)} & \frac{-1+d_{n2}}{2(L_a+L_o)} \\ \frac{1-d_{p1}}{C} & 0 & \frac{1-d_{p1}}{2C} & 0 & 0 & 0 & 0 \\ 0 & \frac{1-d_{p2}}{C} & \frac{-1+d_{p2}}{2C} & 0 & 0 & 0 & 0 \\ \frac{1-d_{n1}}{C} & 0 & \frac{-1+d_{n1}}{2C} & 0 & 0 & 0 & 0 \\ 0 & \frac{1-d_{n2}}{C} & \frac{1-d_{n2}}{2C} & 0 & 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{d1} \\ i_{d2} \\ i_{o} \\ v_{cp1} \\ v_{cp2} \\ v_{cn1} \\ v_{cn2} \end{bmatrix} +$$

$$+\begin{bmatrix} \frac{1}{2L_a} & 0 \\ \frac{1}{2L_a} & 0 \\ 0 & \frac{-1}{L_a+L_o} \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} v_d \\ v_o \end{bmatrix} \tag{4.38}$$

4.2 Linearização do modelo e obtenção das plantas representativas do conversor

Considerando, a princípio, a variação de tensão nos capacitores de submódulo seja pequena, observa-se em (4.38) que a corrente i_{d1} pode ser controlada por uma parcela comum em d_{p1} e d_{n1}. Já a corrente i_o pode ser controlada por uma componente adicionada em d_{p1} e subtraída em d_{n1}. Seguindo o mesmo raciocínio para as variáveis d_{p2} e d_{n2}, são sugeridas três variáveis de controle m_{d1}, m_{d2} e m_a para o controle das correntes i_o, i_{d1} e i_{d2} respectivamente. Na prática os valores de tensão dos capacitores sofrem variações cíclicas devido a circulação de corrente alternada nos semibraços do conversor. Esta variação na tensão ocorrerá a uma frequência muito inferior a frequência de operação dos controladores de corrente, podendo ser compensada pelo mesmos.

$$d_{p1} = m_{d1} + m_a \tag{4.39}$$

$$d_{p2} = m_{d2} - m_a \tag{4.40}$$

$$d_{n1} = m_{d1} - m_a \tag{4.41}$$

$$d_{n2} = m_{d2} + m_a \tag{4.42}$$

Para tornar o projeto dos controladores mais simples serão obtidas plantas linearizadas de (4.38), para isto consideram-se as variáveis envolvidas representadas pelo valor quiescente acrescida uma pequena perturbação:

$$i_{d1} = I_d + \tilde{i}_{d1} \tag{4.43}$$

$$i_{d2} = I_d + \tilde{i}_{d2} \tag{4.44}$$

$$i_o = I_o + \tilde{i}_o \tag{4.45}$$

$$v_{cp1} = V_{ceq} + \tilde{v}_{cp1} \tag{4.46}$$

$$v_{cp2} = V_{ceq} + \tilde{v}_{cp2} \tag{4.47}$$

$$v_{cn1} = V_{ceq} + \tilde{v}_{cn1} \tag{4.48}$$

$$v_{cn2} = V_{ceq} + \tilde{v}_{cn2} \tag{4.49}$$

$$m_{d1} = M_d + \tilde{m}_{d1} \tag{4.50}$$

$$m_{d2} = M_d + \tilde{m}_{d2} \tag{4.51}$$

$$m_a = M_a + \tilde{m}_a \tag{4.52}$$

Após a substituição de (4.39-4.52) em (4.38) selecionam-se apenas os termos de primeira ordem[3] para aplicação da transformada de Laplace. Em (4.53), (4.54) e (4.55) são apresentados os resultados parciais, já isoladas as variáveis $\tilde{i}_{d1}(s)$, $\tilde{i}_{d2}(s)$ e $\tilde{i}_o(s)$.

$$\begin{aligned}\tilde{i}_o(s) =& \frac{\left(4V_{ceq}C_{eq}s + 4I_d - 2I_oM_a - 4I_dM_d\right)\tilde{m}_a(s)}{2C_{eq}(L_o + L_a)s^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)} \\ &+ \frac{\left(I_o - I_oM_d - 2I_dM_a\right)\left(\tilde{m}_{d1}(s) + \tilde{m}_{d2}(s)\right)}{2C_{eq}(L_o + L_a)s^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)} \\ &+ \frac{\left(4M_a - 4M_dM_a\right)\left(\tilde{i}_{d1}(s) + \tilde{i}_{d2}(s)\right)}{2C_{eq}(L_o + L_a)s^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)}\end{aligned} \tag{4.53}$$

$$\begin{aligned}\tilde{i}_{d1}(s) =& \frac{\left(2V_{ceq}C_{eq}s + 2I_d - I_oM_a - 2I_d\,M_d\right)\tilde{m}_{d1}(s)}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)} \\ &+ \frac{\left(I_o - I_oM_d - 2I_dM_a\right)\left(\tilde{m}_a(s)\right)}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)} \\ &+ \frac{\left(2M_a - 2M_dM_a\right)\left(\tilde{i}_o(s)\right)}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)}\end{aligned} \tag{4.54}$$

$$\begin{aligned}\tilde{i}_{d2}(s) =& \frac{\left(2V_{ceq}C_{eq}s + 2I_d - I_oM_a - 2I_dM_d\right)\tilde{m}_{d2}(s)}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)} \\ &+ \frac{\left(I_o - I_oM_d - 2I_dM_a\right)\left(\tilde{m}_a(s)\right)}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)} \\ &+ \frac{\left(2M_a - 2M_dM_a\right)\left(\tilde{i}_o(s)\right)}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2 + 2M_a^2)}\end{aligned} \tag{4.55}$$

Este resultado parcial permite que sejam efetuadas duas observações; a primeira é que o acoplamento existente entre as variáveis de controle e as correntes é nulo se os valores quiescentes de I_o e M_a forem zero. Sendo estas variáveis alternadas o valor médio destas variáveis é zero considerando um ciclo de rede. A segunda observação é que para altas frequências o sistema aproxima-se a um integrador, sem a ocorrência de acoplamento entre as variáveis, independente do valor de I_o e M_a.

[3]Termos que apresentam o produto de apenas uma variável $\tilde{x}$ por termos constantes.

Inicia-se a análise por i_o, assim em (4.53) faz-se I_o e M_a nulos, o que resulta em:

$$\frac{\tilde{i}_o(s)}{\tilde{m}_a(s)} = \frac{(4V_{ceq}C_{eq}s + 4I_d - 4I_dM_d)}{2C_{eq}(L_o + L_a)s^2 + (2 - 4M_d + 2M_d^2)} \tag{4.56}$$

Considerando o modelo para altas frequências, reescreve-se (4.53) considerando apenas os termos de maior ordem no numerador e denominador, o que resulta em:

$$\frac{\tilde{i}_o(s)}{\tilde{m}_a(s)} = \frac{2V_{ceq}}{(L_o + L_a)s} \tag{4.57}$$

A análise referente à componente média de corrente dos semibraços de cada braço (i_{d1} e i_{d2}) é realizada de maneira semelhante, primeiro faz-se I_o e M_a nulos em (4.54) e (4.55), o que resulta em:

$$\frac{\tilde{i}_{d1}(s)}{\tilde{m}_{d1}(s)} = \frac{2V_{ceq}C_{eq}s + 2I_d - 2I_dM_d}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2)} \tag{4.58}$$

$$\frac{\tilde{i}_{d2}(s)}{\tilde{m}_{d2}(s)} = \frac{2V_{ceq}C_{eq}s + 2I_d - 2I_dM_d}{2C_{eq}L_as^2 + (2 - 4M_d + 2M_d^2)} \tag{4.59}$$

Para obtenção do modelo simplificado válido para altas frequências, reescreve-se (4.54) e (4.55) considerando apenas os termos de maior ordem no numerador e denominador, o que resulta em:

$$\frac{\tilde{i}_{d1}(s)}{\tilde{m}_{d1}(s)} = \frac{V_{ceq}}{L_as} \tag{4.60}$$

$$\frac{\tilde{i}_{d2}(s)}{\tilde{m}_{d2}(s)} = \frac{V_{ceq}}{L_as} \tag{4.61}$$

Na Fig. 4.3 é apresentado o diagrama de Bode das plantas de $\tilde{i}_o(s)/\tilde{m}_a(s)$. $G_{io,ma2}$ representa a equação (4.56) enquanto $G_{io,ma1}$ representa a equação (4.57). Os dados utilizados no traçado do diagrama de Bode são os apresentados na Tab. 4.1. Com o aumento da frequência as respostas das duas plantas se aproximam.

Na Fig. 4.4 é apresentado o diagrama de Bode das plantas de $\tilde{i}_{d1}(s)/\tilde{m}_{d1}(s)$. A planta $G_{id1,md1_2}(s)$ representa a equação (4.58). A planta $G_{id1,md1_1}(s)$ representa a aproximação de primeira ordem. O conversor MMC, em seu sistema de controle, possui mecanismos que garantem o equilíbrio da tensão dos capacitores. O modelo de primeira ordem representa o conversor quando estes mecanismos estão atuando, tal que a tensão média imposta pelo conjunto de N submódulos de um semibraço é considerado como uma fonte de tensão controlada. A planta de segunda ordem adiciona a informação da ressonância que ocorre entre o valor equivalente da capacitância inserida no semibraço e as indutâncias do conversor.

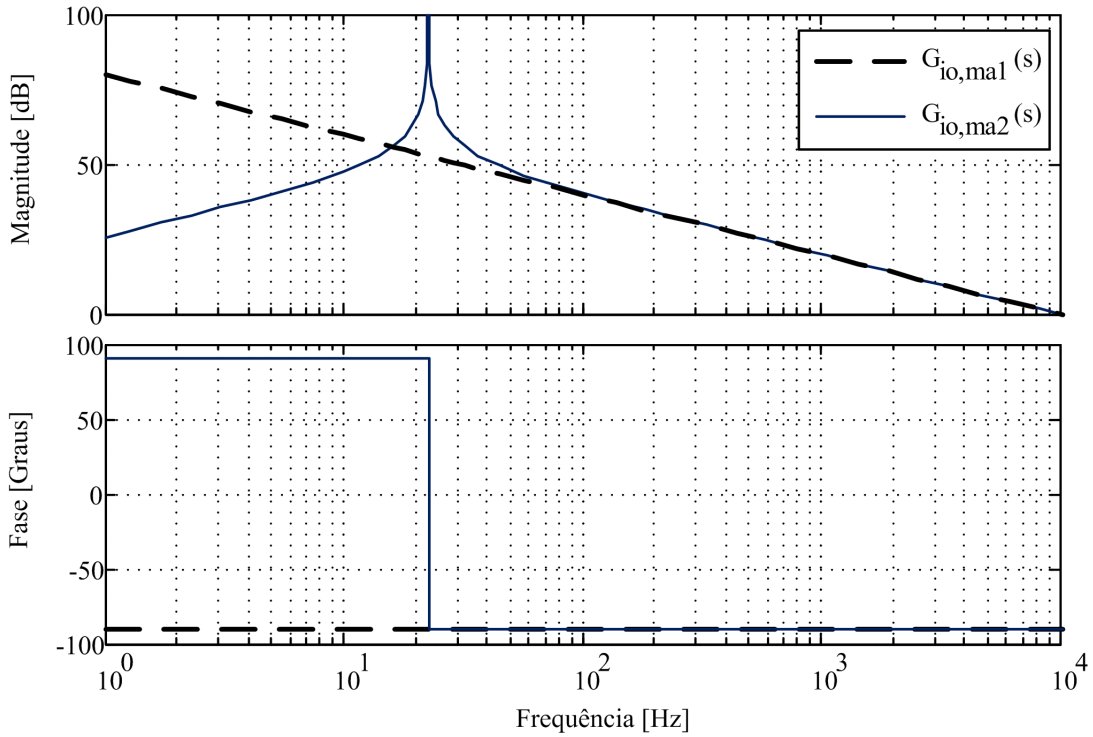


Fig. 4.3: Diagrama de Bode das plantas $\frac{\tilde{i}_o(s)}{\tilde{m}_a(s)}$ para aproximações de primeira e segunda ordem.

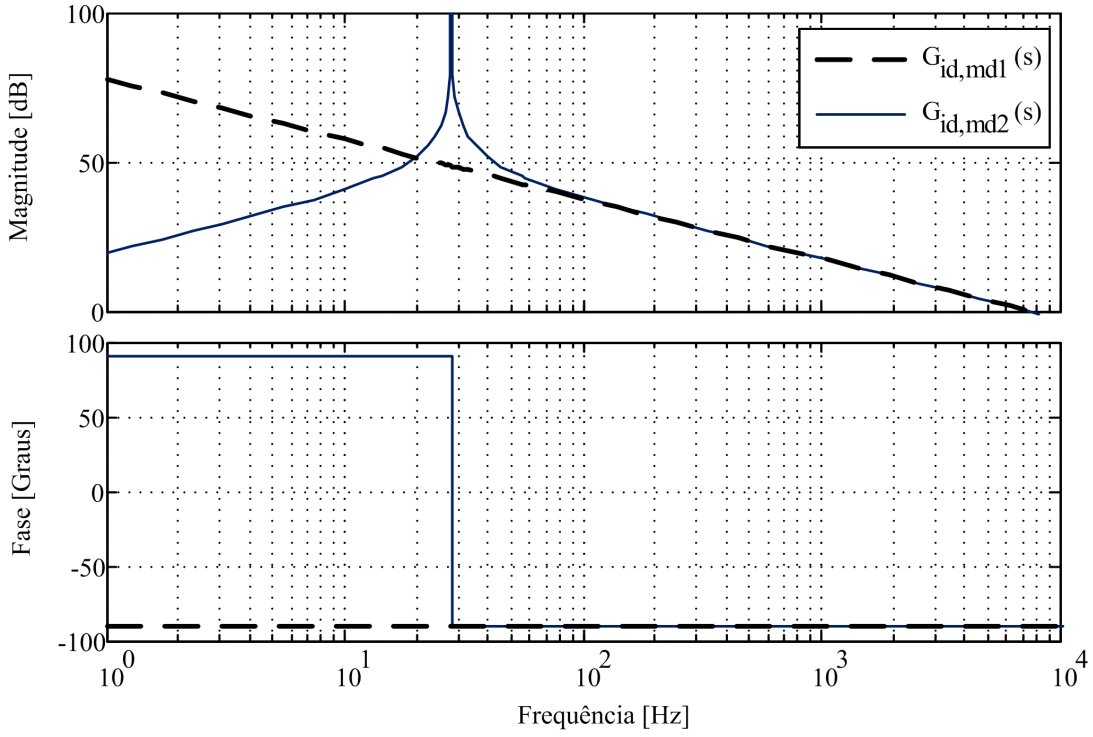


Fig. 4.4: Diagrama de Bode das plantas $\frac{i_{d1}(s)}{m_{d1}(s)}$ para aproximações de primeira e segunda ordem .

Parâmetro	Valor
L_a	17 mH
L_o	3 mH
C_{eq}	470 μF
N	2
I_{d1}	0 A
I_{d2}	0 A
M_d	0,5
g_v	0,8
V_{ceq}	800 V

Tab. 4.1: Parâmetros do conversor MMC utilizado na simulação de análise dos modelos.

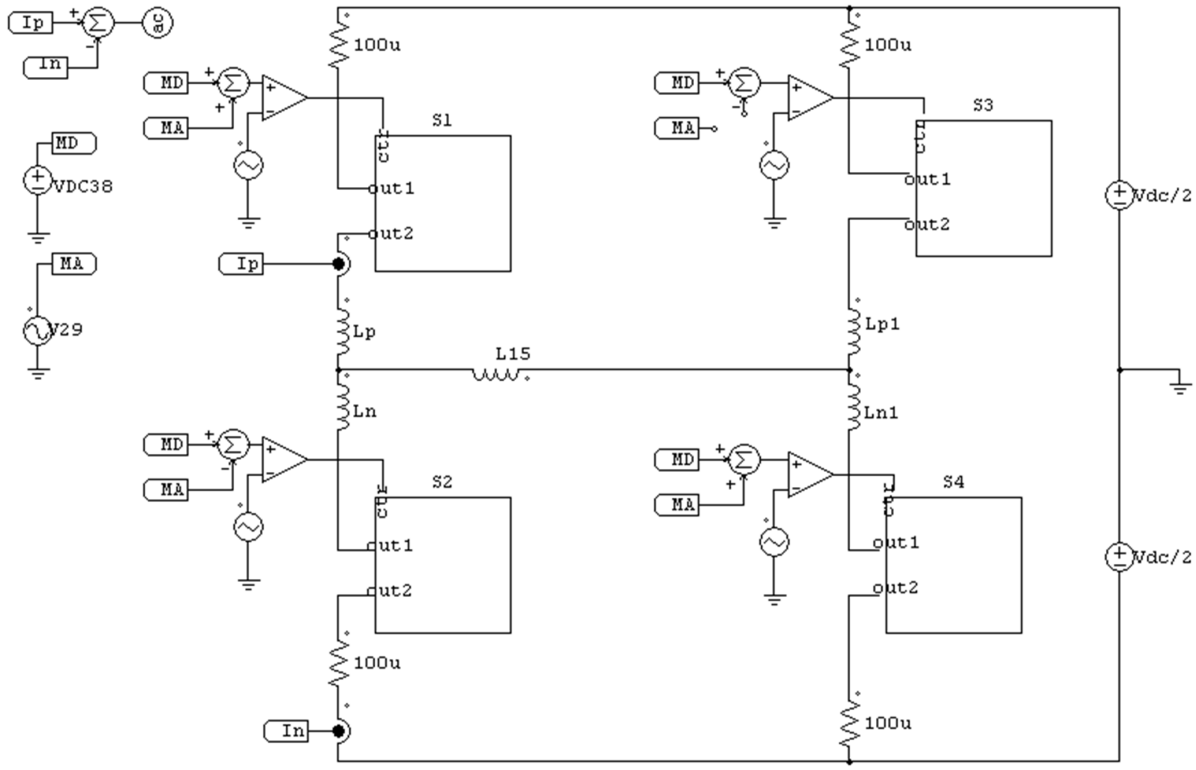


Fig. 4.5: Circuito utilizado na validação dos modelos.

Os modelos obtidos são validados considerando os mesmos parâmetros apresentados na Tab. 4.1 e o circuito apresentado na Fig. 4.5. A simulação é realizada com o auxílio do *PSIM*, utilizando a análise ACSWEEP. A frequência equivalente de comutação é de 10 kHz. Como o conversor não pode operar continuamente com corrente I_o, I_{d1} e I_{d2} constantes, estas são ajustadas para zero, o que implica também em $M_a = 0$. Na Fig. 4.6 é apresentado o diagrama de Bode que compara a função de transferência $G_{io,ma2}(s)$, equação (4.56), com a simulação nas condições descritas. Já a Fig. 4.7 apresenta a

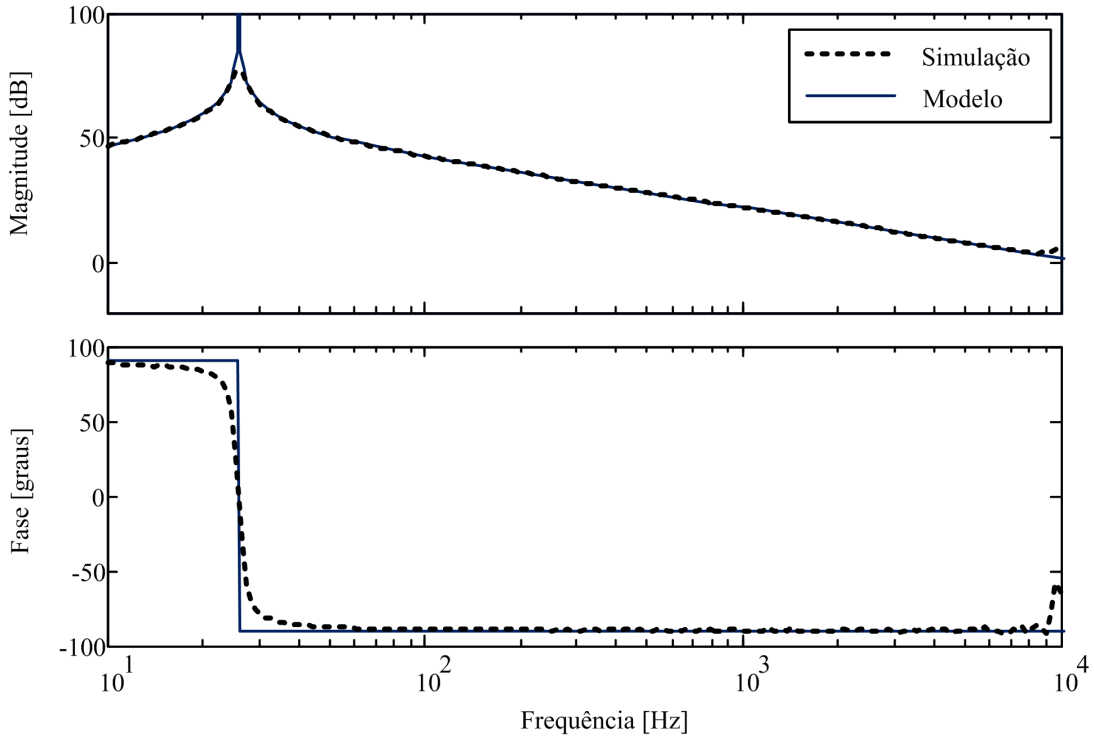


Fig. 4.6: Diagrama de Bode comparativo entre as plantas $\frac{\tilde{i}_o(s)}{\tilde{m}_a(s)}$modelada e simulada.

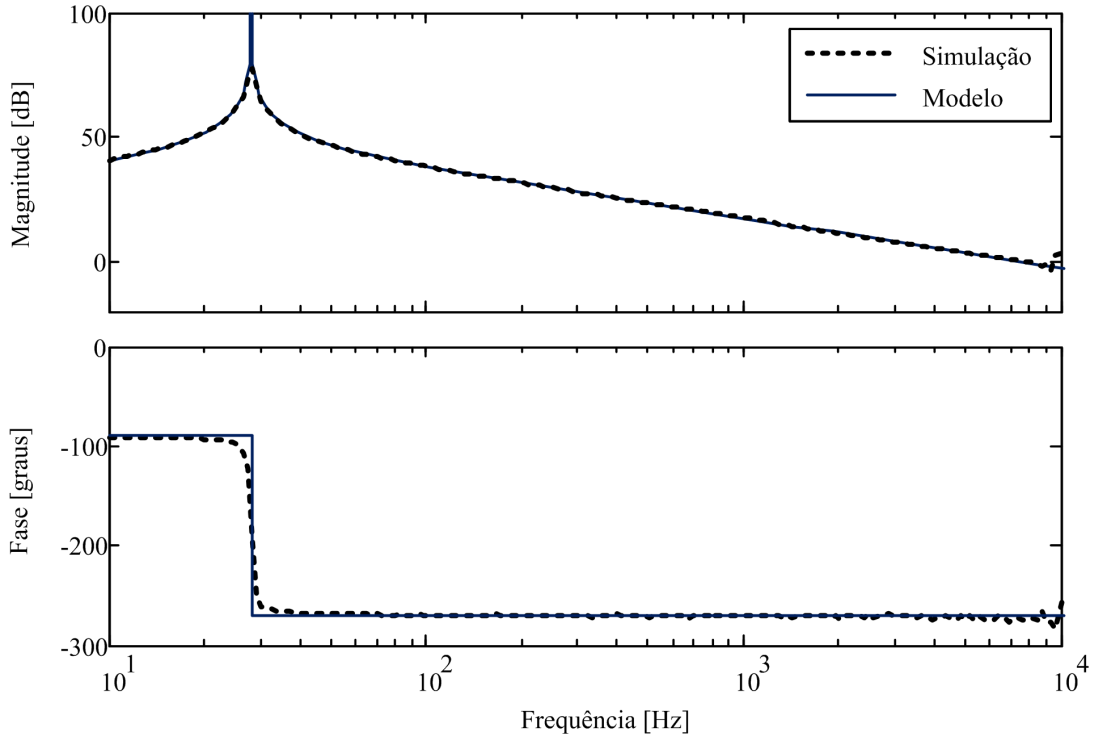


Fig. 4.7: Diagrama de Bode comparativo entre as plantas $\frac{i_{d1}(s)}{m_{d1}(s)}$ modelada e simulada.

função de transferência $G_{id1,md1_2}(s)$, equação (4.58), comparada com os valores obtidos em simulação. Verifica-se que os resultados simulados são condizentes aos valores previstos pelas plantas desenvolvidas. À medida que a frequência sobe, o resultado da simulação torna-se inadequado, uma vez que se aproxima da frequência de comutação equivalente de 10 kHz.

O controle da tensão total nos capacitores é obtido com o ajuste da potência ativa de entrada e saída do conversor. Embora possam ser ajustadas simultaneamente, nesta análise será utilizado apenas o ajuste do componente de corrente do lado CC. Tomando as linhas 4 e 6 de (4.38) escreve-se:

$$C_{eq}\frac{d}{dt}v_{cp1} = (n_{p1})\left(i_{d1} + \frac{i_o}{2}\right) \tag{4.62}$$

$$C_{eq}\frac{d}{dt}v_{cn1} = (n_{n1})\left(i_{d1} - \frac{i_o}{2}\right) \tag{4.63}$$

Quando operando em regime permanente, sendo geradas tensões senoidais na saída, os índices de inserção n_{p1} e n_{n1} assumem os valores[4] apresentados em 4.65 e 4.67:

$$v_{p1}(t) = n_{p1}.N.V_c = \frac{V_d}{2}\left[1 - g_v\cos(\omega t)\right] \tag{4.64}$$

$$n_{p1} = \frac{g_c}{2} - \frac{g_c g_v\cos(\omega t)}{2} \tag{4.65}$$

$$v_{n1}(t) = n_{n1}.N.V_c = \frac{V_d}{2}\left[1 + g_v\cos(\omega t)\right] \tag{4.66}$$

$$n_{n1} = \frac{g_c}{2} + \frac{g_c g_v\cos(\omega t)}{2} \tag{4.67}$$

A componente de corrente média do braço 1 (i_{d1}) será composta por três termos distintos; o primeiro é o valor de regime permanente de i_{d1}, I_d. O segundo termo, $\tilde{i}_d$, representa uma pequena variação em torno do ponto quiescente de i_{d1}, que ajustará a potência ativa drenada da fonte CC. O terceiro termo será introduzido para o controle tensão diferencial entre v_{cp1} e v_{cn1}, trata-se de um componente alternado sincronizado com a parte alternada de n_{p1}.

$$i_{d1}(t) = I_d + \tilde{i}_{d1} + \tilde{i}_{d1,CA}\cos(\omega t) \tag{4.68}$$

[4]Desconsidera a influência do indutor de semibraço e da ondulação dos capacitores.

A corrente de saída é representada por uma função senoidal:

$$i_o(t) = I_{o,max}\cos(\omega t + \phi) \tag{4.69}$$

Substituindo (4.65-4.69) em (4.62) e (4.63) e efetuando o cálculo do valor médio em um ciclo de rede, obtém-se (4.70) e (4.71).

$$C_{eq}\Delta v_{cp1} = \frac{g_c I_d}{2} + \frac{g_c \tilde{i}_{d1}}{2} - \frac{g_v g_c \tilde{i}_{d1,CA}}{4} - \frac{g_c g_v I_o}{4} \tag{4.70}$$

$$C_{eq}\Delta v_{cn1} = \frac{g_c I_d}{2} + \frac{g_c \tilde{i}_{d1}}{2} + \frac{g_v g_c \tilde{i}_{d1,CA}}{4} - \frac{g_c g_v I_o}{4} \tag{4.71}$$

Em regime permanente, o primeiro termo e o quarto termo de (4.70) de (4.71) se anulam, já que a potência de entrada é mesma de saída. Neste caso, a soma de (4.70) e (4.73) leva à (4.72) enquanto a diferença leva à (4.73).

$$C_{eq}\left(\Delta v_{cp1} + \Delta v_{cn1}\right) = g_c \tilde{i}_{d1} \tag{4.72}$$

$$C_{eq}\left(\Delta v_{cn1} - \Delta v_{cp1}\right) = \frac{g_v\, g_c \tilde{i}_{d1,CA}}{2} \tag{4.73}$$

Substituindo $\Delta v_{cp1} + \Delta v_{cn1}$ por $\frac{d\tilde{v}_{ct1}}{dt}$ e $\Delta v_{cn1} - \Delta v_{cp1}$ por $\frac{d\tilde{v}_{cd1}}{dt}$ em (4.72) e (4.73), aplica-se a transformada de Laplace a fim de serem obtidos modelos no domínio da frequência.

$$\frac{\tilde{V}_{ct1}(s)}{\tilde{I}_{d1}(s)} = \frac{g_c}{C_{eq}s} \tag{4.74}$$

$$\frac{\tilde{V}_{cd1}(s)}{\tilde{I}_{d1,CA}(s)} = \frac{g_v\, g_c}{2C_{eq}s} \tag{4.75}$$

Seguindo o mesmo procedimento para a tensão dos capacitores da fase 2 chega-se a:

$$\frac{\tilde{V}_{ct2}(s)}{\tilde{I}_{d2}(s)} = \frac{g_c}{C_{eq}s} \tag{4.76}$$

$$\frac{\tilde{V}_{cd2}(s)}{\tilde{I}_{d2,CA}(s)} = \frac{g_v\, g_c}{2C_{eq}s} \tag{4.77}$$

A validação dos modelos para o controle da tensão total e diferencial dos capacitores de uma fase foi apresentada em [56].

4.3 Controle do conversor

O controle do sistema é realizado em camadas, conforme Fig. 4.8. Na camada interna está o controle das correntes i_o, i_{d1} e i_{d2}. A camada intermediária é responsável pela equalização das tensões dos capacitores por meio da adição de componentes as referências de corrente i_{d1} e i_{d2}, o controle do conversor MMC engloba estas duas camadas. A camada externa é a camada que gera a referência para a corrente i_o. Esta camada não faz parte do controle do conversor em si. Como exemplo de camada externa cita-se um controlador de fluxo de potência, implementação de um filtro ativo ou controle de um motor. Neste trabalho a camada externa considera a geração de referência senoidal para a corrente i_o, com variação de amplitude e ângulo, mantendo a frequência fixa.

4.3.1 Projeto de controladores no plano *w* e transformação bilinear

Frequentemente os requisitos de controle para sistemas de eletrônica de potência são estabelecidos em função da resposta em frequência, como exemplo, frequência de ganho unitário e margem de fase. A transformação bilinear permite a representação do plano z no plano w. Estando o sistema representado no plano w, pode-se utilizar as mesmas técnicas de ajuste de controladores utilizadas em sistemas contínuos por diagrama de

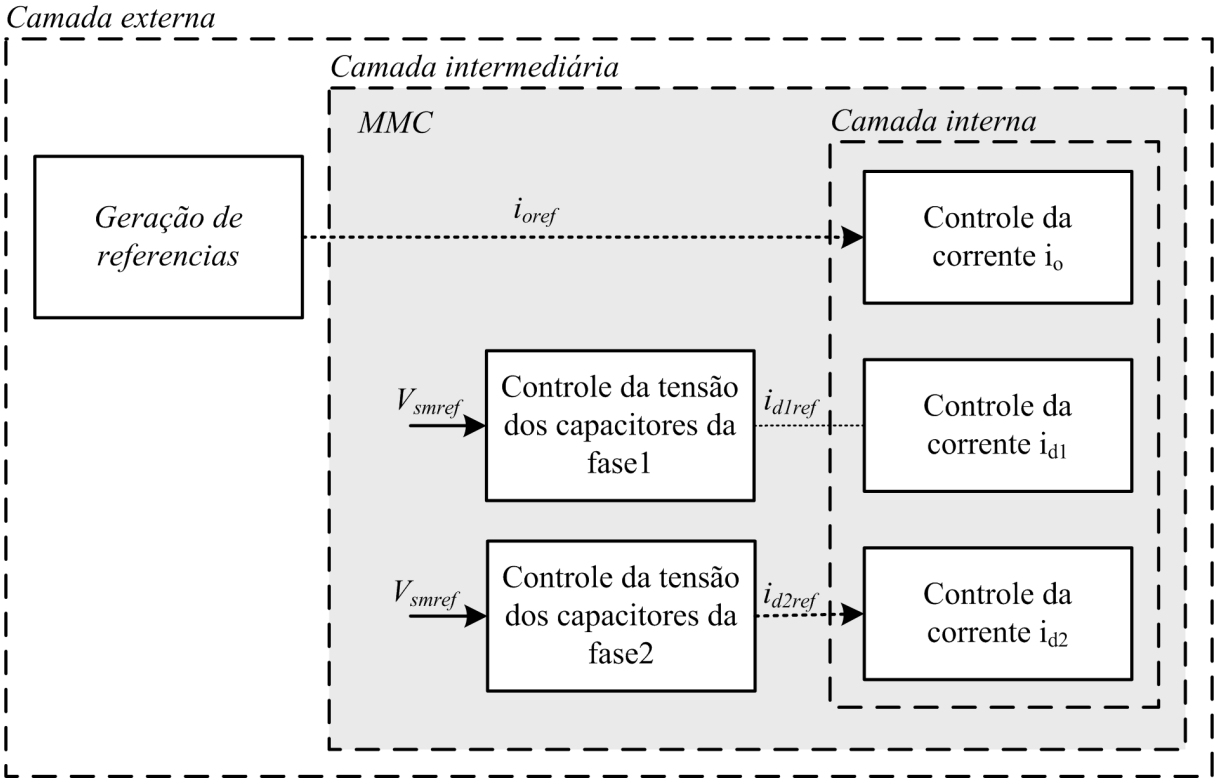


Fig. 4.8: Esquema geral de controle para o conversor MMC.

Bode. Após o ajuste dos controladores, utiliza-se o processo inverso, transformando a expressão do controlador obtido de volta para o plano z.

A transformação do plano z para o plano w é realizada com a utilização de (4.78).

$$z = \frac{1 + \frac{T_a}{2} w}{1 - \frac{T_a}{2} w} \tag{4.78}$$

A transformação inversa, do plano w para o plano z é realizada com a utilização de (4.79).

$$w = \frac{2}{T_a} \frac{z - 1}{z + 1} \tag{4.79}$$

O primeiro passo na aplicação do método da transformada bilinear é a representação do sistema no plano z. Para tal, realiza-se o processo de discretização com a aplicação da transformada z à planta contínua do sistema. Neste processo o modulador é representado por um retentor de ordem zero (ZOH), com expressão apresentada em (4.80).

$$G_{ZOH}(s) = \frac{1 - e^{-s\,T_a}}{s} \tag{4.80}$$

Na sequência, aplica-se a transformação para o plano w com a utilização de (4.78). Esta transformação introduz distorção na resposta em frequência, tanto em amplitude quanto na fase. A distorção torna-se mais acentuada nas proximidades da frequência de amostragem utilizada. Para que a frequência de ganho unitário seja idêntica ao valor desejado (ω_{cz}) no plano s o projeto no plano w deve considerar o valor dado em (4.81) [57]:

$$w_{cz} = \frac{2}{T_a} \tan\left(\frac{\omega_{cz}\, T_a}{2}\right) \tag{4.81}$$

Após o ajuste do controlador no plano w, utiliza-se a transformação inversa (4.79) para a conversão novamente ao plano z da função de transferência do controlador. Por fim, transforma-se a representação em z numa equação a diferenças. Esta equação é programada no DSP.

4.3.2 Controle da corrente i_o, i_{d1} e i_{d2}

O controle de cada componente de corrente é realizado de maneira independente pelo respectivo controlador de corrente. Na Fig. 4.9 é apresentado o diagrama de blocos utilizado na elaboração do controlador de corrente i_o.

Os termos em s da FTMA do controle da corrente i_o apresentada na Fig. 4.9 são discretizados considerando o amostrador de ordem zero (4.80), assim é obtido o termo intermediário em z, $Gz_{io}(z)$, apresentado em (4.82). Como representação da planta de corrente G_{io} é utilizada a aproximação de segunda ordem (4.56). Os blocos adicionais

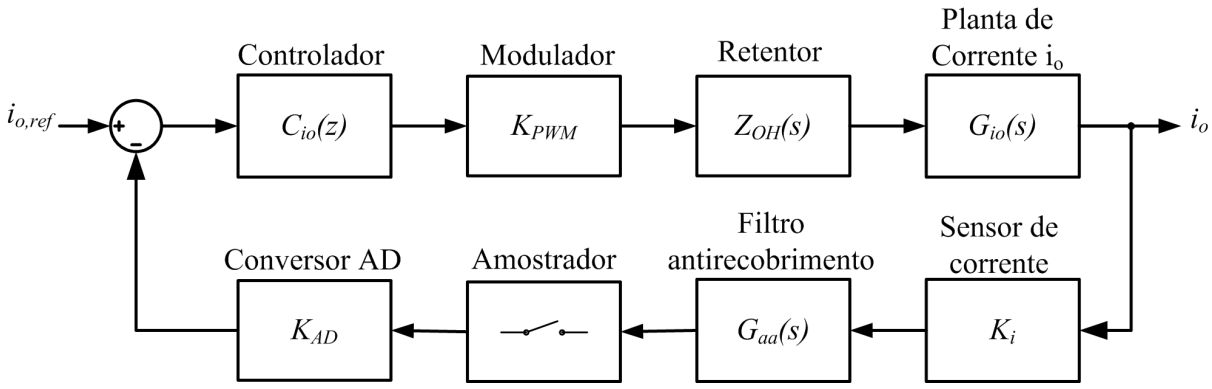


Fig. 4.9: Diagrama de blocos do sistema de controle da corrente i_o.

presentes na Fig. 4.9 serão modelados na sequência deste capítulo.

$$Gz_{io}(z) = Z\left[G_{ZOH}(s).G_{io}.G_{aa}\right] \tag{4.82}$$

Com (4.82) é possível escrever a FTMA do controle de i_o em z ($T_{io}(z)$), apresentada em (4.83):

$$T_{io}(z) = C_{io}(z).K_{PWM}.Gz_{io}(z).K_i.K_{AD} \tag{4.83}$$

Na Fig. 4.10 apresenta-se o diagrama de blocos utilizado na elaboração do controlador da componente média de corrente de cada fase. Os termos em s são discretizados considerando o amostrador de ordem zero (4.80), com isto é obtido o termo intermediário ($Gz_{id}(z)$). Como representação da planta de corrente G_{id} é utilizada a aproximação de segunda ordem (4.58).

$$Gz_{id}(z) = Z\left[G_{ZOH}(s).G_{io}.G_{aa}\right] \tag{4.84}$$

Assim é possível escrever a FTMA do controle do termo médio da corrente de semibraço ($T_{id}(z)$).

$$T_{id}(z) = C_{id}(z).K_{PWM}.Gz_{id}(z).K_i.K_{AD} \tag{4.85}$$

4.3.3 Controle de tensão dos capacitores de submódulo

A tensão total dos capacitores de uma fase é controlada com a adição de uma componente contínua à referência de corrente i_{dx}. A Fig. 4.11 apresenta o diagrama de blocos utilizado no projeto do controlador de tensão total dos capacitores de uma fase. Neste diagrama o bloco VCO (Voltage Controlled Oscillator) desempenha função similar à função do conversor AD nas malhas de corrente, realizando a digitalização do sinal de

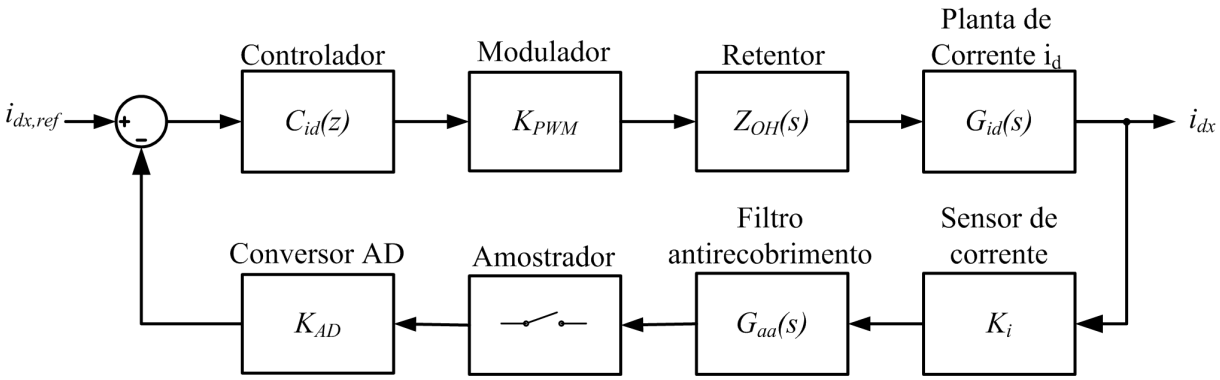


Fig. 4.10: Diagrama de blocos do sistema de controle da corrente i_{dx}, com x = 1 ou 2.

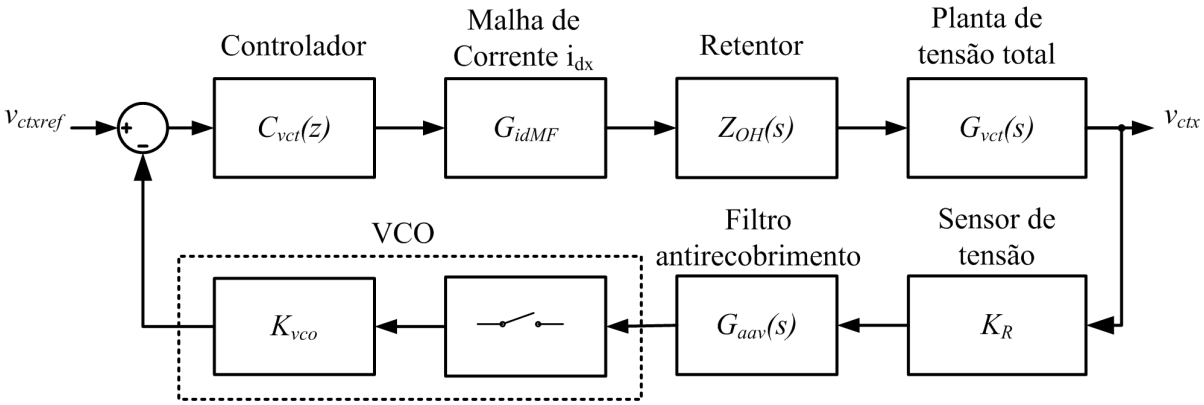


Fig. 4.11: Diagrama de blocos do sistema de controle da tensão total dos capacitores.

tensão amostrado. Considerando que a malha de controle de corrente de i_d opere em uma frequência muito maior que a malha de controle de tensão total, pode-se aproximá-la pelo seu ganho em baixa frequência, apresentado em (4.86):

$$G_{idMF}\Big|_{s\to 0} \cong \frac{1}{K_{AD}.K_i} \tag{4.86}$$

Os termos em s da FTMA do controle da tensão total dos capacitores de uma fase são discretizados considerando o retentor de ordem zero (4.80), obtendo-se o termo intermediário em z, $Gz_{vct}(z)$, demostrado em (4.87). A planta de tensão total dos capacitores, G_{vct}, é representada por (4.74).

$$Gz_{vct}(z) = Z\Big[G_{ZOH}(s).G_{vct}.G_{aav}\Big] \tag{4.87}$$

Escreve-se então a FTMA do controle da tensão total dos capacitores de uma fase no

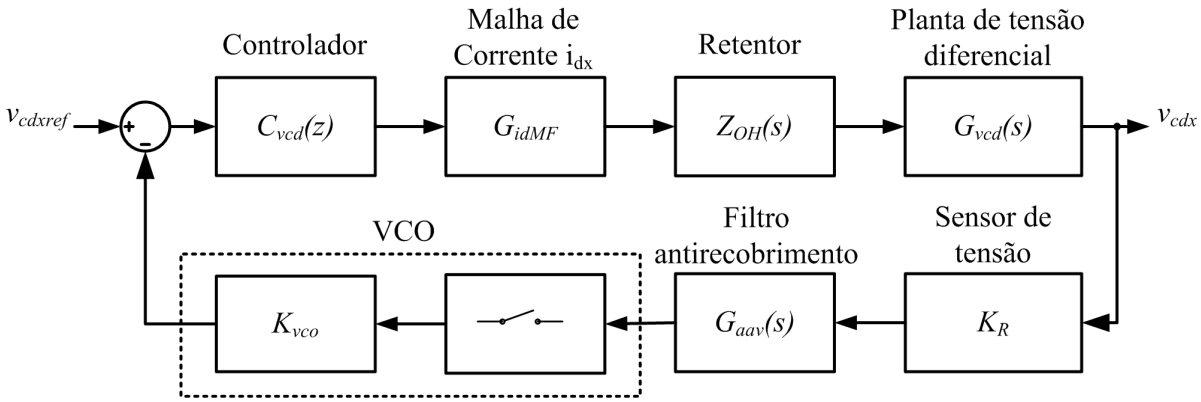


Fig. 4.12: Diagrama de blocos do sistema de controle da tensão diferencial dos capacitores.

plano z:

$$T_{vct}(z) = \frac{C_{vct}(z).Gz_{vct}(z).K_{vco}.K_R}{K_{AD}.K_i} \tag{4.88}$$

A diferença entre o valor da tensão total dos capacitores do semibraço superior e o valor da tensão total dos capacitores do semibraço inferior em uma mesma fase é controlada por meio da adição em i_{dx} de uma componente alternada de corrente em fase com a tensão imposta. A Fig. 4.12 apresenta o diagrama de blocos da malha de tensão diferencial de uma fase. Neste caso também se considera que a malha de controle da corrente i_{dx} seja representada por um ganho, conforme 4.86. Os termos em s da FTMA do controle da tensão diferencial são discretizados considerando o amostrador de ordem zero (4.80), gerando o termo intermediário $Gz_{vcd}(z)$. A representação da planta de tensão diferencial G_{vcd} foi demonstrada em (4.75).

$$Gz_{vcd}(z) = Z\left[G_{ZOH}(s).G_{vcd}.G_{aav}\right] \tag{4.89}$$

Escreve-se então a FTMA do controle da tensão diferencial dos capacitores de uma fase no plano z:

$$T_{vcd}(z) = \frac{C_{vcd}(z).Gz_{vcd}.K_{vco}.K_R}{K_{AD}.K_i} \tag{4.90}$$

4.3.4 Modelo do modulador

O modulador do conversor é constituído por dois blocos; o primeiro é o modulador por largura de pulso que compara o valor de referência com o conjunto de portadoras, determinando os instantes que devem ocorrer as comutações em cada semibraço. O bloco de seleção é executado uma vez por período de comutação para determinar quais submódulos

devem ser acionados, de acordo com a tensão instantânea dos capacitores dos submódulos. O ganho proporcionado pelo algoritmo de seleção é unitário.

O modulador é implementado utilizando contadores e comparadores. Os pulsos de incremento do contador são executados em um período T_{inc}. O contador é incrementado até um valor máximo e depois decrementado até zero em um período T_s. As demais portadoras são obtidas a partir da soma de um valor constante à portadora VT_1. A Fig. 4.13 apresenta os sinais envolvidos no bloco do modulador PWM. Nesta figura identifica-se um conjunto de N portadoras sendo comparado com o sinal de entrada. O valor de saída representa a quantidade de portadoras com valor inferior à tensão de entrada. O ganho do bloco é expresso em (4.91):

$$K_{PWM} = \frac{2\,T_{inc}}{N\,T_s} \tag{4.91}$$

4.3.5 Modelo dos sensores de tensão e corrente

Os sensores utilizados tem a frequência de corte suficientemente alta em relação à faixa de frequência de controle para que suas funções de transferência possam ser representadas apenas por um ganho. No caso do sensor de corrente o ganho será representado por K_i. Já o sensor de tensão dos submódulos é representado K_R.

4.3.6 Amostragem e conversão analógico digital

Os sinais de controle são adquiridos uma vez no início de cada período amostragem T_a. Na entrada do conversor analógico digital (AD) existe um filtro antirecobrimento (*anti-aliasing*), que limita a banda do sinal amostrado. Neste trabalho considera-se que o filtro seja um passa baixa de primeira ordem com frequência de corte igual à metade da frequência de amostragem:

$$G_{aa}(s) = \frac{\pi}{T_a\,s + \pi} \tag{4.92}$$

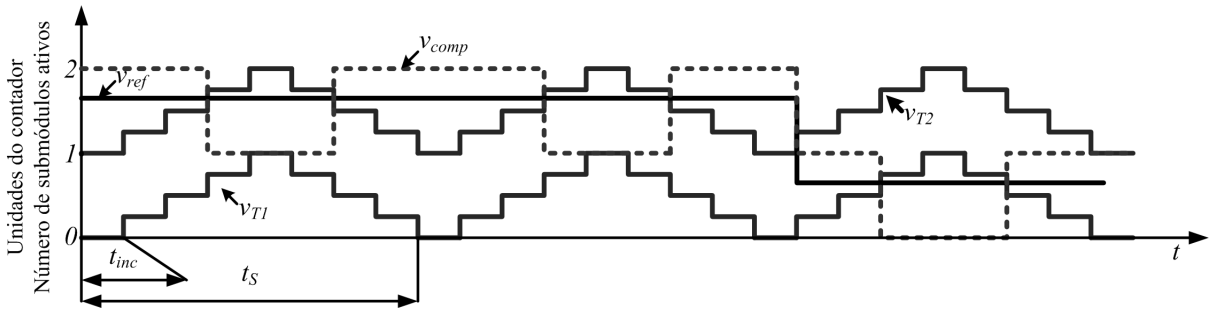


Fig. 4.13: Representação dos sinais envolvidos no modulador por largura de pulso.

O conversor AD apresenta na saída $2^l - 1$ valores possíveis, onde l é o número de *bits* do conversor. Cada valor de saída é associado a uma faixa da tensão de entrada, que possui excursão total de V_{rAD}. O ganho deste componente é apresentado em (4.93).

$$K_{AD} = \frac{2^l}{V_{rAD}} \tag{4.93}$$

4.3.7 Oscilador controlado por tensão (VCO)

A tensão em cada um dos capacitores de submódulo é amostrada com a utilização de sensores resistivos. O sinal de tensão da saída do sensor de tensão é convertido para frequência com a utilização de um VCO. Na sequência o período do sinal gerado é medido com a utilização de contadores, tal que a frequência do sinal pode ser recuperada pelo controle. O ganho do VCO em conjunto com o sistema de digitalização será representado por um ganho K_{vco}.

4.4 Conclusão

Neste capítulo foi apresentada a modelagem dinâmica do conversor MMC. O modelo não linear obtido foi simplificado, com a linearização, tornando o projeto do controle uma tarefa mais simples. Os modelos simplificados tiveram suas respostas em frequência comparadas com a simulação do conversor, obtendo boa aproximação.

Foi proposta uma metodologia de controle das tensões e corrente do conversor. A metodologia de controle das correntes busca o controle independente do componente de corrente média do semibraço em relação ao componente alternado. O controle da componente média permite a redução da circulação de harmônicos no semibraço, bem como é utilizado para o controle da tensão dos capacitores.

O controle da tensão dos capacitores foi dividido em três sistemas, a equalização da tensão dos capacitores pertencentes a um semibraço é realizada dentro de um período de comutação pelo algoritmo de seleção. Este processo foi modelado com ganho unitário e torna-se transparente ao controle, sendo integrado ao modulador. O controle da tensão total dos capacitores que compõem cada fase é realizado adicionando uma componente de corrente contínua na referência da componente de corrente média de cada fase. A diferença de tensão entre o valor total da tensão dos capacitores de cada semibraço de uma fase é controlada por meio da adição de uma componente alternada à componente média. Cabe destacar que a referência para a componente média será obtida somente dos controladores de tensão. Uma melhoria pode ser obtida com a alimentação direta do valor de corrente média previsto, calculado tendo base a potência processada.

Como suporte ao projeto, foram modelados os componentes adicionais presentes nos

diagramas de controle. As ferramentas apresentadas neste capítulo são utilizadas no projeto dos controladores, a ser apresentado no capítulo 7.

5 ANÁLISE DO ESTÁGIO DE POTÊNCIA

Neste capítulo é apresentada a análise que busca dar subsídios para a escolha dos componentes que serão utilizados no estágio de potência do conversor. Assim, apresentam-se os esforços de corrente nos semicondutores e a metodologia para determinação de perdas de condução e comutação nos mesmos. Além disso, é apresentado o equacionamento necessário para especificação dos indutores de semibraço e capacitores de submódulo.

5.1 Esforços de corrente nos semicondutores

O cálculo dos esforços de corrente nos semicondutores considera algumas hipóteses simplificadoras:

- A corrente que circula nos semibraços do conversor é composta apenas por uma componente contínua e uma componente alternada na frequência fundamental de V_o, conforme (3.7) e (3.8);
- a defasagem angular adicionada pelo indutor de semibraço é desprezada;
- os semicondutores são considerados ideais;
- o tempo morto é considerado nulo.

A corrente de semibraço do conversor varia ao longo de um período de rede, alternando senoidalmente entre valores positivos e negativos. Além disso, a razão cíclica aplicada aos interruptores também é variável. Para contornar este problema, que dificulta a obtenção analítica dos esforços de corrente, serão utilizados os conceitos de valor médio quase instantâneo e valor eficaz quase instantâneo. Para tal, considera-se que em um período de comutação T_s a corrente $I(\omega t)$ seja constante e circule pelo interruptor S_x apenas durante o intervalo $d(\omega t)T_s$. O cálculo da corrente média quase instantânea é apresentado em (5.1) e da corrente eficaz quase instantânea em (5.2).

$$\langle I_{sx,med}(\omega t)\rangle = \frac{1}{T_s}\int_{t_o}^{t_o+d(\omega t)T_s} I(\omega t)\,\mathrm{d}\,\tau = d(\omega t)I(\omega t) \tag{5.1}$$

$$\langle I_{sx,ef}(\omega t)\rangle = \sqrt{\frac{1}{T_s}\int_{t_o}^{t_o+d(\omega t)T_s} \left(I(\omega t)\right)^2\,\mathrm{d}\,\tau} = \sqrt{d(\omega t)}\,I(\omega t) \tag{5.2}$$

Para o cálculo da corrente média e eficaz em um período de rede é necessário encontrar a variação da razão cíclica e da corrente em função de (ωt) ao longo deste mesmo período.

Neste caso a corrente média e corrente eficaz no interruptor podem ser calculadas por (5.3) e (5.4) respectivamente.

$$I_{sx,med} = \frac{1}{2\pi}\int_{\theta}^{\theta+2\pi} \langle I_{sx,med}(\omega t)\rangle \,\mathrm{d}\,\omega t \tag{5.3}$$

$$I_{sx,ef} = \sqrt{\frac{1}{2\pi}\int_{\theta}^{\theta+2\pi} \langle I_{sx,ef}(\omega t)\rangle^2 \,\mathrm{d}\,\omega t} \tag{5.4}$$

Os esforços de corrente serão obtidos para os componentes de um submódulo do semibraço superior da fase 1 do conversor, apresentado na Fig. 5.1. Contudo, devido à distribuição uniforme de perdas que o conversor apresenta [58], o resultado é válido para todos os submódulos do conversor. Analisando a corrente no semibraço superior da fase 1, verifica-se que esta alterna entre valores positivos e negativos. Quando a corrente é positiva, circula por D_1 sempre que o interruptor S_2 está bloqueado ou circula por S_2 quando este interruptor está habilitado a condução. Quando a corrente é negativa, ela circula por S_1 quando este interruptor está em condução ou por D_2 quando o interruptor S_1 está bloqueado. Os intervalos que determinam os instantes de passagem por zero da corrente são encontrados fazendo a corrente i_p igual a zero em (3.7), três pontos consecutivos são apresentados em (5.5), (5.6) e (5.7). Entre ωt_0 e ωt_1 a corrente no semibraço superior é positiva, já entre os instantes ωt_1 e ωt_2 a corrente de semibraço é negativa.

$$\omega t_0 = \cos^{-1}\left(\frac{1}{g_i}\right) - \phi - \pi \tag{5.5}$$

$$\omega t_1 = \cos^{-1}\left(\frac{-1}{g_i}\right) - \phi \tag{5.6}$$

$$\omega t_2 = \cos^{-1}\left(\frac{1}{g_i}\right) - \phi + \pi \tag{5.7}$$

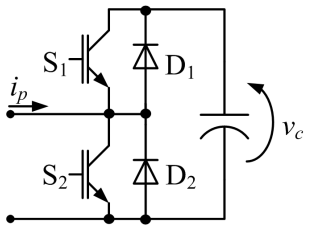


Fig. 5.1: Submódulo do semibraço superior do braço 1.

A razão cíclica imposta no interruptor superior é proporcional à tensão imposta nos submódulo do semibraço superior. Este valor é obtido com a normalização de (3.9) em função da tensão V_d. De fato a expressão (3.9) representa a tensão total do semibraço, o que inclui a tensão no indutor, no entanto para valores de indutância inferiores a 0,1 p.u a diferença na amplitude é inferior a 0,5 % e a defasagem angular inferior a $\pi/30$ rad.

$$d(t) = \frac{v_p}{V_d} = \frac{1}{2}\left[1 - g_v \cos(\omega t)\right] \tag{5.8}$$

A razão cíclica imposta no semicondutor inferior do submódulo é o valor complementar de (5.8) apresentado em (5.9).

$$d(t)' = 1 - d(t) = \frac{1}{2}\left[1 + g_v \cos(\omega t)\right] \tag{5.9}$$

5.1.1 Interruptor S_1

A corrente circula no interruptor S_1 quando o mesmo está acionado e a corrente no semibraço é negativa. Nos demais instantes a corrente neste componente é zero. Para obtenção do valor da corrente média neste interruptor, substitui-se o valor de (3.7) e (5.8) em (5.1) e posteriormente o resultado de (5.10) em (5.3). O intervalo de integração limita-se ao instante em que a corrente média no semibraço é negativa, compreendida entre ωt_1 e ωt_2.

$$\langle IS_{1,med}(\omega t)\rangle = \frac{-I_{d1}}{2}[1 - g_v \cos(\omega t)][1 + g_i \cos(\omega t + \phi)] \tag{5.10}$$

$$IS_{1,med} = \frac{1}{2\pi}\int_{\omega t_1}^{\omega t_2} \frac{-I_{d1}}{2}[1 - g_v \cos(\omega t)][1 + g_i \cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \tag{5.11}$$

Para o cálculo do valor eficaz de corrente, calcula-se o valor eficaz quase instantâneo com a substituição de (3.7) e (5.8) em (5.2).

$$\langle IS_{1,ef}(\omega t)\rangle = \sqrt{\frac{1}{2}[1 - g_v \cos(\omega t)]}\, I_{d1}[1 + g_i \cos(\omega t + \phi)] \tag{5.12}$$

Posteriormente, este resultado é substituído em (5.4). Assim a expressão para o cálculo da corrente eficaz no interruptor S_1 é apresentada em (5.13). Esta expressão pode ser introduzida em um *software* matemático a fim de ser resolvida numericamente.

$$IS_{1,ef} = \sqrt{\frac{1}{2\pi}\int_{\omega t_1}^{\omega t_2} \frac{I_{d1}^2}{2}[1 - g_v \cos(\omega t)][1 + g_i \cos(\omega t + \phi)]^2\,\mathrm{d}\,\omega t} \tag{5.13}$$

Quando o ângulo de carga vale $\pm\pi/2$ o valor de I_{d1} se anula. No entanto, o valor do produto $I_{d1}\, g_i$ tende para o valor $I_o/2$ tal que (5.11) e (5.13) não são nulas neste ponto de

operação. O mesmo raciocínio é válido para o cálculo do valor médio e eficaz de corrente no demais semicondutores do submódulo.

5.1.2 Interruptor S_2

O procedimento para o cálculo dos valores médio e eficaz de corrente no interruptor S_2 utiliza o mesmo procedimento utilizado para o interruptor S_1. Neste caso a razão cíclica utilizada é o valor apresentado em (5.9) e os limites de integração correspondem ao intervalo no qual a corrente no semibraço é positiva, compreendido entre ωt_0 e ωt_1.

$$IS_{2,med} = \frac{1}{2\pi}\int_{\omega t_0}^{\omega t_1} \frac{I_{d1}}{2}[1 + g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \tag{5.14}$$

$$IS_{2,ef} = \sqrt{\frac{1}{2\pi}\int_{\omega t_0}^{\omega t_1} \frac{I_{d1}^2}{2}[1 + g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]^2\,\mathrm{d}\,\omega t} \tag{5.15}$$

5.1.3 Diodo D_1

Para o cálculo do valor médio e eficaz de corrente no diodo D_1 utiliza-se a expressão da razão cíclica apresentada em (5.8) e os limites de integração correspondem ao intervalo em que a corrente no semibraço é positiva, compreendido entre ωt_0 e ωt_1.

$$ID_{1,med} = \frac{1}{2\pi}\int_{\omega t_0}^{\omega t_1} \frac{I_{d1}}{2}[1 - g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \tag{5.16}$$

$$ID_{1,ef} = \sqrt{\frac{1}{2\pi}\int_{\omega t_0}^{\omega t_1} \frac{I_{d1}^2}{2}[1 - g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]^2\,\mathrm{d}\,\omega t} \tag{5.17}$$

5.1.4 Interruptor D_2

Para o cálculo do valor médio e eficaz de corrente no diodo D_1 utiliza-se a expressão da razão cíclica apresentada em (5.8) e os limites de integração correspondem ao intervalo no qual a corrente no semibraço é negativa, compreendido entre ωt_1 e ωt_2.

$$ID_{2,med} = \frac{1}{2\pi}\int_{\omega t_1}^{\omega t_2} \frac{-I_{d1}}{2}[1 + g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \tag{5.18}$$

$$ID_{2,ef} = \sqrt{\frac{1}{2\pi}\int_{\omega t_1}^{\omega t_2} \frac{I_{d1}^2}{2}[1 + g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]^2\,\mathrm{d}\,\omega t} \tag{5.19}$$

Com o equacionamento apresentado é possível a análise da distribuição dos esforços de corrente nos semicondutores do submódulo. Para tal são apresentados na Fig. 5.2 (a)

o valor médio de corrente e na Fig. 5.2 (b) o valor eficaz de corrente nos semicondutores em função do ângulo de carga ϕ, com $g_v = 0,9$, sendo mantida a potência aparente constante. Os valores de corrente são normalizados em relação ao valor eficaz da corrente i_o. A primeira observação realizada é que os dois componentes que sofrem os maiores esforços são os semicondutores inferiores do submódulo (S_2 e D_2). O maior esforço de corrente em S_2 ocorre para o ângulo $\phi = 0$, enquanto o máximo esforço de corrente em D_2 ocorre para o ângulo $\phi = \pi$. A corrente média nos semicondutores superiores do submódulo (S_1 e D_1) é idêntica, já que a corrente média no capacitor deve ser zero quando o conversor opera em regime, no entanto difere em seu valor eficaz.

5.2 Perdas nos semicondutores

No trabalho [59] é apresentada uma metodologia para o cálculo de perdas de condução e comutação em conversores estáticos que empregam modulação por largura de pulso. O cálculo da perda de condução utiliza um modelo para a curva de tensão de condução do IGBT ou diodo em função da corrente conduzida pelo componente. Esta curva pode ser obtida a partir de dados de catálogos ou experimentais. Além disso, a metodologia necessita da expressão que representa a evolução da corrente e da razão cíclica aplicada ao componente ao longo do período de rede.

No MMC, as expressões de corrente e razão cíclica aplicadas aos interruptores são conhecidas, já apresentadas na seção anterior. Assim, uma vez particularizadas as curvas

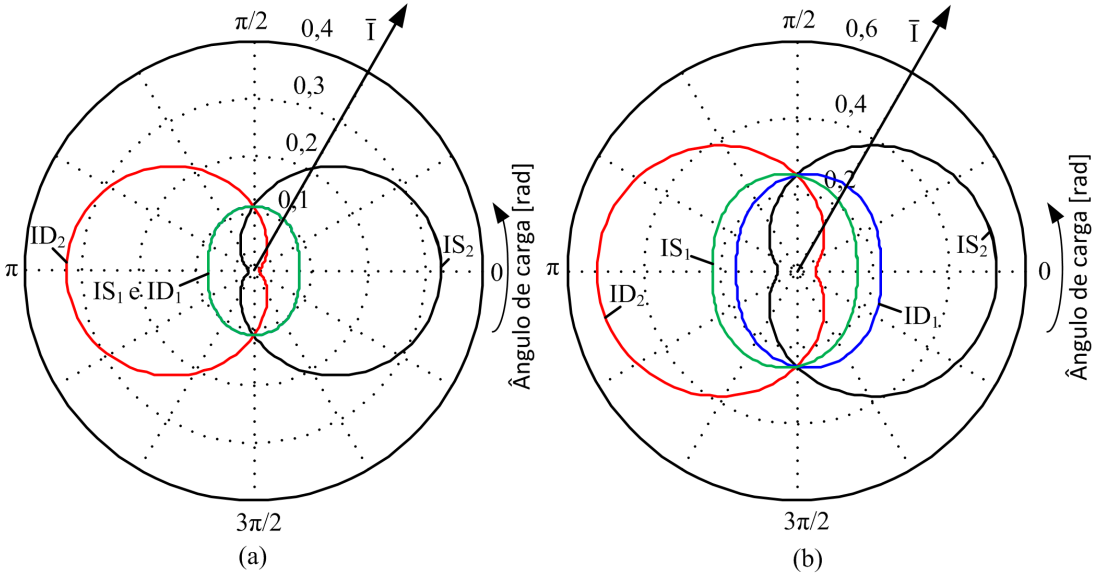


Fig. 5.2: Corrente normalizada nos semicondutores do submódulo com $g_v = 0,9$ (a) corrente média (b) corrente eficaz.

de tensão do condução do IGBT ($V_{ce,on}(i)$) e do diodo ($V_f(i)$) para os semicondutores utilizados, pode-se escrever as expressões para a determinação das perdas de condução nos semicondutores de um submódulo. As integrais (5.20) e (5.21) representam as perdas de condução nos interruptores S_1 e S_2 respectivamente. As perdas nos diodos D_1 e D_2 são apresentadas respectivamente pelas expressões (5.22) e (5.23).

$$PS_{1,cond} = \frac{1}{2\pi}\int_{\omega t_1}^{\omega t_2} -V_{ce,on}(-i_p(\omega t))\frac{I_{d1}}{2}[1 - g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \quad (5.20)$$

$$PS_{2,cond} = \frac{1}{2\pi}\int_{\omega t_0}^{\omega t_1} V_{ce,on}(i_p(\omega t))\frac{I_{d1}}{2}[1 + g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \quad (5.21)$$

$$PD_{1,cond} = \frac{1}{2\pi}\int_{\omega t_0}^{\omega t_1} V_f(i_p(\omega t))\frac{I_{d1}}{2}[1 - g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \quad (5.22)$$

$$PD_{2,cond} = \frac{1}{2\pi}\int_{\omega t_1}^{\omega t_2} -V_f(-i_p(\omega t))\frac{I_{d1}}{2}[1 + g_v\cos(\omega t)][1 + g_i\cos(\omega t + \phi)]\,\mathrm{d}\,\omega t \quad (5.23)$$

As perdas de comutação nos interruptores IGBT são determinadas com o conhecimento da energia envolvida em uma operação de entrada em condução (E_{on}) e entrada em condução (E_{off}) do interruptor. Estes dados são comumente obtidos nos catálogos do componente e devem ser particularizados para as condições de tensão e temperatura do sistema. Além disso, é necessário determinar qual a frequência em que ocorre a comutação dos interruptores. Quando utilizadas portadoras em fase com deslocamento em nível, a frequência efetiva de comutação é igual à frequência da portadora utilizada dividida pelo número de submódulos de um semibraço (N). Assim, considerando os períodos em que ocorre comutação dos interruptores escrevem-se (5.24) e (5.25) que representam respectivamente as perdas de comutação dos interruptores S_1 e S_2.

$$PS_{1,sw} = \frac{f_c}{N\,2\pi}\int_{\omega t_1}^{\omega t_2} E_{on}(-i_p(\omega t)) + E_{off}(-i_p(\omega t))\,\mathrm{d}\,\omega t \quad (5.24)$$

onde f_c é a frequência da portadora utilizada no sistema de modulação IPD.

$$PS_{2,sw} = \frac{f_c}{N\,2\pi}\int_{\omega t_0}^{\omega t_1} E_{on}(i_p(\omega t)) + E_{off}(i_p(\omega t))\,\mathrm{d}\,\omega t \quad (5.25)$$

A perda de comutação no diodo ocorre devido à recuperação reversa. Conhecida a expressão que representa a energia dissipada na recuperação (E_{rr}) reversa em função da

corrente para tensão e temperatura de operação, pode-se calcular as perdas de comutação dos diodos do submódulo por (5.26) e (5.27).

$$PD_{1,sw} = \frac{f_c}{N\,2\pi} \int_{\omega t_0}^{\omega t_1} E_{rr}(i_p(\omega t))\,\mathrm{d}\,\omega t \tag{5.26}$$

$$PD_{2,sw} = \frac{f_c}{N\,2\pi} \int_{\omega t_1}^{\omega t_2} E_{rr}(-i_p(\omega t))\,\mathrm{d}\,\omega t \tag{5.27}$$

5.3 Capacitor de submódulo

O valor de capacitância necessário por submódulo é determinado pela quantidade de energia que um semibraço deve armazenar em função da potência ativa e reativa nas fontes V_o e V_d. Tomando o semibraço superior como referência, com o produto de (3.7) e (3.9) é obtida a potência instantânea no semibraço superior:

$$p_{p1} = \frac{V_d\,I_{d1}}{2}\left(1 + g_i \cos\left(\omega\,t + \phi\right)\right)\left(1 - g_v \cos\left(\omega\,t\right)\right) \tag{5.28}$$

A variação de energia no semibraço é obtida pela integração de (5.28) entre dois zeros consecutivos [21].

$$\Delta E = \int_{t_1}^{t_2} p_{p1}\ \mathrm{d}\,t = \frac{V_d\,I_{d1}\,g_i}{\omega}\sqrt{\left(1 - \frac{1}{g_i^2}\right)^3} \tag{5.29}$$

com t_1 e t_2 obtidos de:

$$t_1 = -\frac{\phi + \mathrm{sen}^{-1}\left(\frac{1}{g_i}\right)}{\omega} \tag{5.30}$$

$$t_2 = \frac{\pi - \phi + \mathrm{sen}^{-1}\left(\frac{1}{g_i}\right)}{\omega} \tag{5.31}$$

Considerando a potência aparente de uma fase no lado CA (P_{S1}) e (3.6), pode-se reescrever (5.28) em função do ângulo de carga e da ralação de tensão g_v:

$$P_{S1} = \frac{I_{d1}\,V_d}{\cos\phi} \tag{5.32}$$

$$\Delta E = \frac{2P_{S1}}{g_v\,\omega}\sqrt{\left[1 - \left(\frac{g_v\,\cos(\phi)}{2}\right)\right]^3} \tag{5.33}$$

Considera-se que energia seja distribuída de maneira uniforme entre os N submódulos

de cada semibraço, tal que a variação de energia em um submódulo seja expressa por:

$$\Delta E_{sm} = \frac{2P_{S1}}{g_v\,\omega\,N}\sqrt{\left[1-\left(\frac{g_v\,\cos(\phi)}{2}\right)^2\right]^3} \tag{5.34}$$

A variação de energia ΔE_{sm} provoca uma ondulação percentual de pico a pico δ na tensão V_{sm}, tal que:

$$E_{sm,max} = \frac{1}{2}C_{sm}V_{sm}^2\left(1+\delta+\frac{\delta^2}{4}\right) \tag{5.35}$$

$$E_{sm,min} = \frac{1}{2}C_{sm}V_{sm}^2\left(1-\delta+\frac{\delta^2}{4}\right) \tag{5.36}$$

$$\Delta E_{sm} = C_{sm}\,V_{sm}^2\,\delta \tag{5.37}$$

Finalmente, iguala-se (5.34) e (5.37), tal que o valor mínimo do capacitor de submódulo que sustente uma variação percentual δ é determinado por:

$$C_{sm} = \frac{2P_{S1}}{V_{sm}^2\,\delta\,g_v\,\omega\,N}\sqrt{\left[1-\left(\frac{g_v\,\cos(\phi)}{2}\right)^2\right]^3} \tag{5.38}$$

A corrente eficaz no capacitor pode ser determinada pela soma quadrática das correntes eficazes em S_1 e D_1.

$$IC_{sm,ef}^2 = IS_{1,ef}^2 + ID_{1,ef}^2 \tag{5.39}$$

$$IC_{sm,ef} = \sqrt{\frac{1}{2\pi}\int_0^{2\pi}\frac{I_{d1}^2}{2}[1-g_v\cos(\omega t)][1+g_i\cos(\omega t+\phi)]^2\,\mathrm{d}\,\omega t} \tag{5.40}$$

5.4 Indutor de semibraço

Para análise da ondulação de corrente no indutor de semibraço e da ondulação na corrente de saída, o conjunto de submódulos de cada semibraço será considerado como uma fonte de tensão em alta frequência, cujo valor de tensão será modelado por funções de chaveamento. As fontes de baixa frequência (V_d e V_o) são suprimidas, tal que o circuito equivalente é apresentado na Fig. 5.3.

Na Fig. 5.4 é apresentado o esquema de modulação utilizado neste trabalho. Neste sistema cada semibraço possui um grupo de N portadoras em fase com deslocamento em nível. O grupo de portadoras de um semibraço inferior possui uma defasagem γ em relação ao grupo de portadoras do semibraço superior. Entre os grupos de portadoras de cada fase pode haver um ângulo de deslocamento α. Um dos objetivos desta análise é

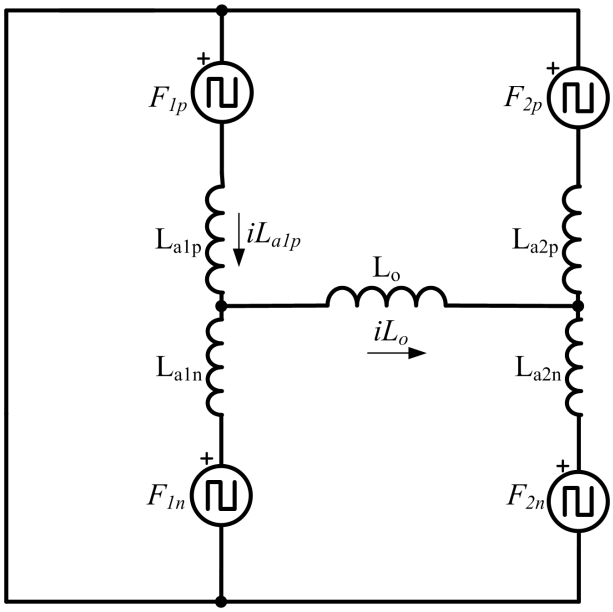


Fig. 5.3: Circuito equivalente do conversor MMC utilizado para análise da ondulação de corrente proveniente da comutação.

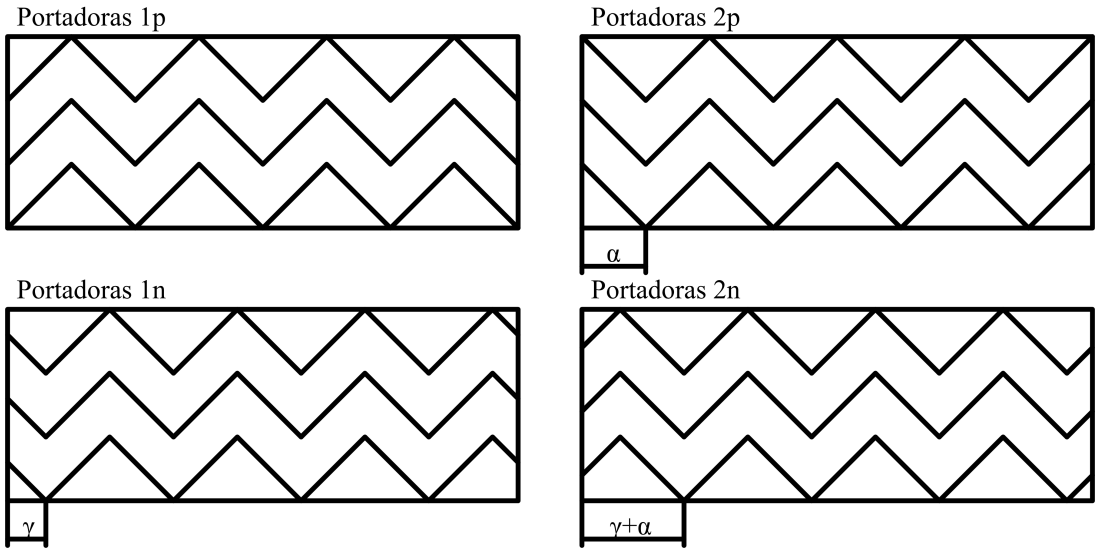


Fig. 5.4: Representação dos quatro grupos de portadoras utilizadas na modulação do conversor.

identificar a influência destes ângulos na ondulação de corrente nos indutores, buscando uma melhor combinação.

Considerando o intervalo no qual a tensão de referência está na região ocupada por uma portadora, decompõe-se a forma de onda apresentada na Fig. 5.5 em séries de Fourier. Para maiores detalhes sobre o procedimento utilizado para obtenção das funções de chaveamento é recomendada a leitura de [60].

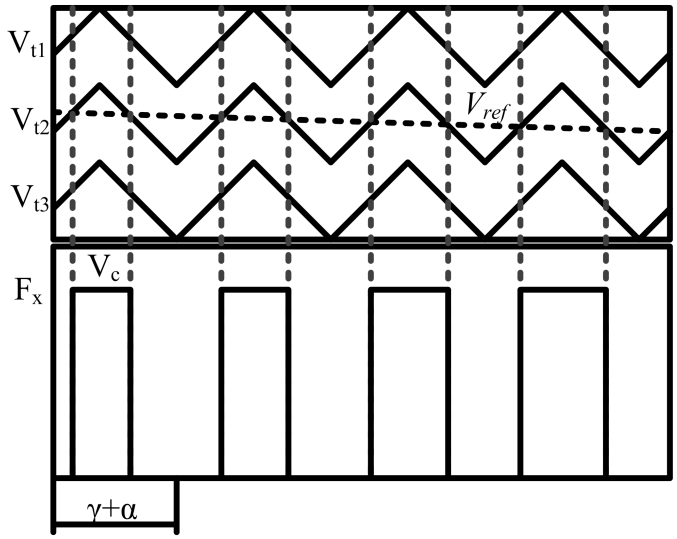


Fig. 5.5: Tensão inserida pela fonte F_x em função da comparação do sinal de referência V_{ref} com as portadoras do modulador, onde $x = 1p, 1n, 2p, n2$.

$$F_{1p} = V_c \left\{ y_{d1} + \sum_{k=1}^{\infty} \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,2\pi\,y_{d1}} - e^{-j\,k\,2\pi\,y_{d1}} \right) \right] \right\} \tag{5.41}$$

$$F_{1n} = V_c \left\{ y_{d2} + \sum_{k=1}^{\infty} \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d2} - \gamma)} - e^{-j\,k\,(2\pi\,y_{d2} + \gamma)} \right) \right] \right\} \tag{5.42}$$

$$F_{2p} = V_c \left\{ y_{d3} + \sum_{k=1}^{\infty} \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d3} - \alpha)} - e^{-j\,k\,(2\pi\,y_{d3} + \alpha)} \right) \right] \right\} \tag{5.43}$$

$$F_{2n} = V_c \left\{ y_{d4} + \sum_{k=1}^{\infty} \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d3} - \gamma - \alpha)} - e^{-j\,k\,(2\pi\,y_{d3} + \gamma + \alpha)} \right) \right] \right\} \tag{5.44}$$

O padrão de tensão se repete no intervalo ocupado por cada uma das N portadoras utilizadas na modulação do semibraço, assim as variáveis y_{d1-4} apresentam valores cíclicos dentro da faixa de variação de m_a e m_d dados por:

$$y_{d1} = \mathrm{dec}\left(N(m_{d1} + m_a)\right) \tag{5.45}$$

$$y_{d2} = \mathrm{dec}\left(N(m_{d1} - m_a)\right) \tag{5.46}$$

$$y_{d3} = \mathrm{dec}\left(N(m_{d2} - m_a)\right) \tag{5.47}$$

$$y_{d4} = \mathrm{dec}\left(N(m_{d2} + m_a)\right) \tag{5.48}$$

onde dec representa o operador que extrai apenas a parte fracionária de um número, por exemplo $\mathrm{dec}(2,5) = 0,5$

Cada fonte de tensão provoca uma ondulação de corrente em cada um dos indutores do circuito equivalente apresentado na Fig. 5.3. Por superposição destes efeitos encontra-se a ondulação total de corrente nas indutâncias L_{a1p} e L_o. Nas equações de (5.49) a (5.52) estão apresentados os termos correspondentes a ondulação de corrente no indutor L_o. Já em (5.53) a (5.56) estão apresentados os termos correspondentes a ondulação de corrente no indutor do semibraço da fase 1 (L_{a1p}).

$$i_{Lo}\Big|_{F1p} = \sum_{k=1}^{\infty}\left(\frac{-F_{1p}}{j\,\omega_c k\,L_{eq1}}\cdot\frac{L_a}{L_a+L_{eq1}}\right) \tag{5.49}$$

$$i_{Lo}\Big|_{F1n} = \sum_{k=1}^{\infty}\left(\frac{F_{1n}}{j\,\omega_c k\,L_{eq1}}\cdot\frac{L_a}{L_a+L_{eq1}}\right) \tag{5.50}$$

$$i_{Lo}\Big|_{F2p} = \sum_{k=1}^{\infty}\left(\frac{F_{2p}}{j\,\omega_c k\,L_{eq1}}\cdot\frac{L_a}{L_a+L_{eq1}}\right) \tag{5.51}$$

$$i_{Lo}\Big|_{F2n} = \sum_{k=1}^{\infty}\left(\frac{-F_{2n}}{j\,\omega_c k\,L_{eq1}}\cdot\frac{L_a}{L_a+L_{eq1}}\right) \tag{5.52}$$

$$i_{La1p}\Big|_{F1p} = \sum_{k}^{\infty}\left(\frac{-F_{1p}}{j\,\omega_c k\,L_{eq0}}\right) \tag{5.53}$$

$$i_{La1p}\Big|_{F1n} = \sum_{k}^{\infty}\left(\frac{-F_{1n}}{j\,\omega_c k\,L_{eq0}}\cdot\frac{L_{eq1}}{L_a+L_{eq1}}\right) \tag{5.54}$$

$$i_{La1p}\Big|_{F2p} = \sum_{k}^{\infty}\left(\frac{F_{2p}}{2\,j\,\omega_c k\,L_{eq0}}\cdot\frac{L_a}{L_a+L_{eq1}}\right) \tag{5.55}$$

$$i_{La1p}\Big|_{F2n} = \sum_{k}^{\infty}\left(\frac{-F_{2n}}{2\,j\,\omega_c k\,L_{eq0}}\cdot\frac{L_a}{L_a+L_{eq1}}\right) \tag{5.56}$$

com

$$L_{eq0} = L_a + L_{eq2}$$

$$L_{eq1} = \frac{L_a}{2} + L_o$$

$$L_{eq2} = \frac{L_{eq1}L_a}{L_{eq1}+L_a}$$

Com a soma de (5.49) a (5.52) é obtida a ondulação de corrente no indutor de semibraço

superior da fase 1, apresentada em (5.57).

$$\begin{aligned} iL_{a1p} = \sum_{k=1}^{\infty} \Bigg\{ \frac{V_c(\frac{3}{2}+m_l)}{\omega_c k^2 \pi L_a (2+2m_l)} \Bigg\{ \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,2\pi\,y_{d1}} - e^{-j\,k\,2\pi\,y_{d1}} \right) \right] + \\ + \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d2}-\gamma)} - e^{-j\,k\,(2\pi\,y_{d2}+\gamma)} \right) \right] g_1 - \\ - \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d3}-\alpha)} - e^{-j\,k\,(2\pi\,y_{d3}+\alpha)} \right) \right] g_2 + \\ + \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d3}-\gamma-\alpha)} - e^{-j\,k\,(2\pi\,y_{d3}+\gamma+\alpha)} \right) \right] g_2 \Bigg\} \Bigg\} \end{aligned} \tag{5.57}$$

com

$$g_1 = \frac{\frac{1}{2}+m_l}{\frac{3}{2}+m_l}$$

$$g_2 = \frac{1}{\frac{3}{2}+m_l}$$

A variável m_l representa a relação entre os valores do indutor L_a e o indutor L_o dado em (5.58).

$$m_l = \frac{L_o}{L_a} \tag{5.58}$$

Com a soma de (5.53) a (5.56) é obtida a ondulação de corrente no indutor L_o, apresentada em (5.59).

$$\begin{aligned} iL_o = \sum_{k=1}^{\infty} \Bigg\{ \frac{V_c}{\omega_c k^2 \pi L_{eq0} (\frac{3}{2}+m_l)} \Bigg\{ \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,2\pi\,y_{d1}} - e^{-j\,k\,2\pi\,y_{d1}} \right) \right] + \\ + \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d2}-\gamma)} - e^{-j\,k\,(2\pi\,y_{d2}+\gamma)} \right) \right] - \\ - \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d3}-\alpha)} - e^{-j\,k\,(2\pi\,y_{d3}+\alpha)} \right) \right] + \\ + \left[\frac{e^{j\,k\,\omega_c\,t}}{\pi\,k} \left(e^{j\,k\,(2\pi\,y_{d3}-\gamma-\alpha)} - e^{-j\,k\,(2\pi\,y_{d3}+\gamma+\alpha)} \right) \right] \Bigg\} \Bigg\} \end{aligned} \tag{5.59}$$

A corrente em L_{a1p} pode ser normalizada em função de L_a, ω_c e V_c:

$$\overline{i_{La1p}} = i_{La1p} \frac{L_a\,\omega_c}{V_c} \tag{5.60}$$

Já a corrente no indutor L_o pode ser normalizada em função de L_{eq0}, ω_c, V_c e m_l:

$$\overline{i_{Lo}} = i_{Lo} \frac{L_{eq0}\,\omega_c \left(\frac{3}{2}+m_l\right)}{V_c} \tag{5.61}$$

Introduzindo (5.60) no *Software MATLAB*, pode-se traçar algumas curvas que identificam os valores da ondulação na corrente $\overline{i_{La1p}}$ em função dos parâmetros m'_a, γ, α e m_l. O parâmetro m'_a descreve a variação de m_a no intervalo de uma única portadora. Dado um valor de m_a calcula-se m'_a por (5.62).

$$m'_a = \mathrm{dec}\,(N\, m_a) \tag{5.62}$$

Nas Figs. 5.6 a 5.9 são apresentadas as curvas obtidas quando o parâmetro m_l vale 1 e o ângulo α varia entre 0 e π. Já nas Figs. 5.10-5.13 são apresentadas as curvas obtidas quando o parâmetro m_l vale 0 e o ângulo α varia entre 0 e π. Observa-se que os menores valores de ondulação de corrente na indutância L_a são obtidos quando o ângulo γ é igual a π e o ângulo α é nulo, sendo que o aumento do parâmetro m_l reduz o valor da ondulação neste mesmo indutor.

Realizando o mesmo procedimento com a equação (5.61), obtém-se as curvas de ondulação de corrente no indutor L_o, apresentadas nas Figs. 5.14 a 5.17. Neste caso observa-se que a menor ondulação de corrente ocorre para $\alpha = 0$ e $\gamma = \pi/2$ ou para $\alpha = \pi/2$ e $\gamma = 0$. Com $\alpha = 0$ a ondulação de corrente em L_o é minimizada também para diferentes ângulos γ.

No caso da ondulação de corrente no indutor L_a, observa-se que a variação de α para valores diferentes de zero não traz redução na ondulação. Por isso o uso de ângulos α diferentes de zero é desencorajado. Quanto ao ângulo γ, com $\alpha = 0$, observa-se que o valor que minimiza a ondulação de corrente em L_a maximiza a ondulação em L_o. Assim deve-se escolher qual ondulação será minimizada e utilizar os ábacos (5.6), (5.10) e (5.14)

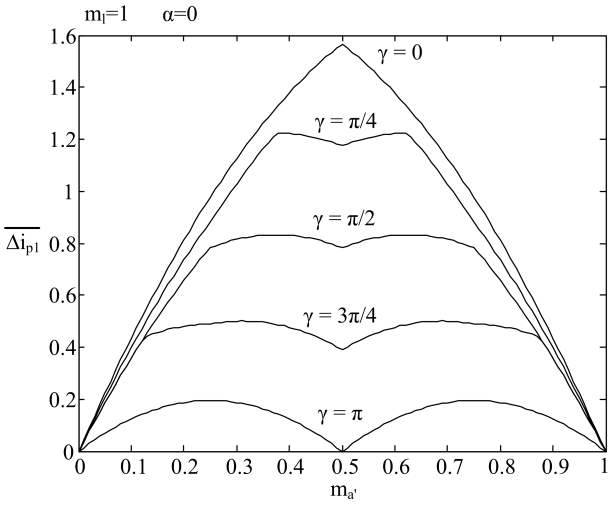


Fig. 5.6: Ondulação normalizada de corrente em L_a, $\alpha = 0, m_l = 1$.

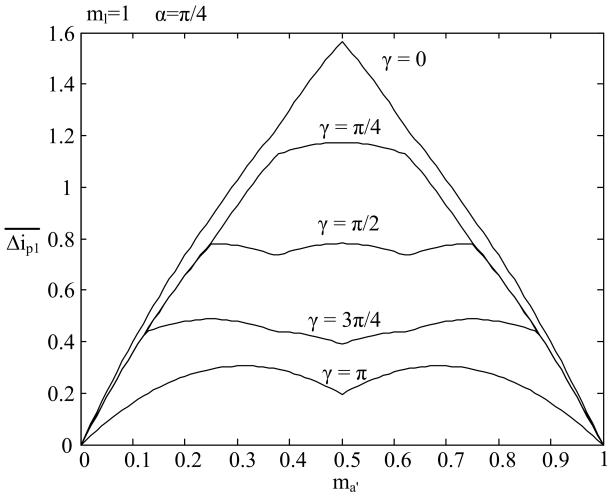


Fig. 5.7: Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{4}, m_l = 1$.

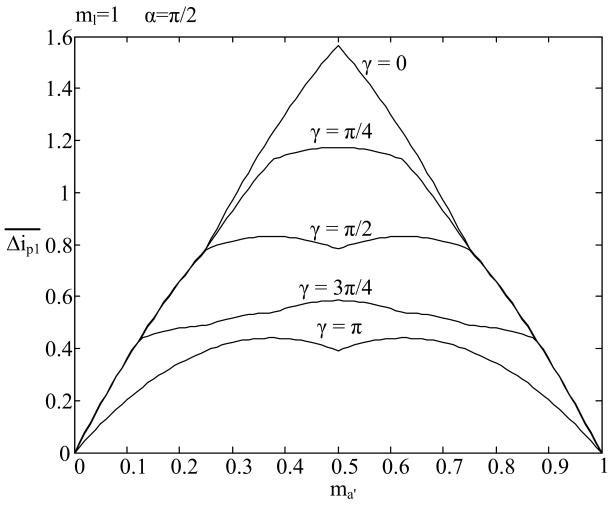


Fig. 5.8: Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{2}, m_l = 1$.

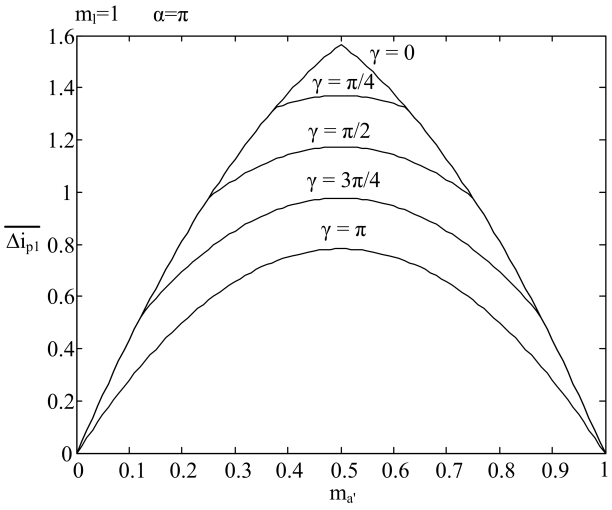


Fig. 5.9: Ondulação normalizada de corrente em L_a, $\alpha = \pi, m_l = 1$.

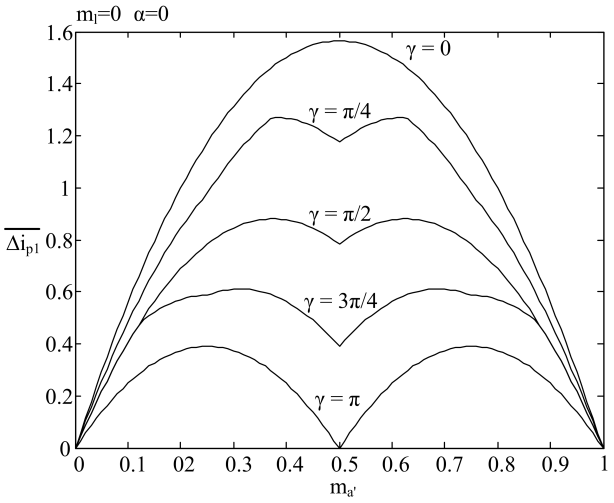


Fig. 5.10: Ondulação normalizada de corrente em L_a, $\alpha = 0, m_l = 0$.

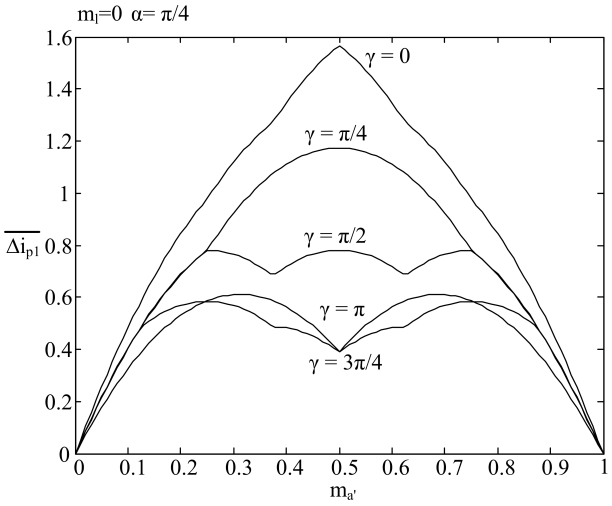


Fig. 5.11: Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{4}, m_l = 0$.

para definir o ângulo α adequado.

A corrente que circula no indutor de semibraço L_a é a própria corrente que circula no semibraço, já apresentada em (3.7). A integral que representa o valor eficaz desta corrente é mostrada em (5.63). O valor de pico da corrente no indutor L_a é computado considerando metade da corrente na fonte V_{oh} além da componente contínua da corrente de semibraço e a ondulação em alta frequência, cujo resultado é apresentado em (5.64).

$$IL_{a,ef} = \sqrt{\frac{1}{2\pi}\int_0^{2\pi} I_{d1}^2[1 + g_i\cos(\omega t + \phi)]^2\,\mathrm{d}\,\omega t} = \frac{\sqrt{2}I_{d1}}{2}\sqrt{g_i^2 + 2} \qquad (5.63)$$

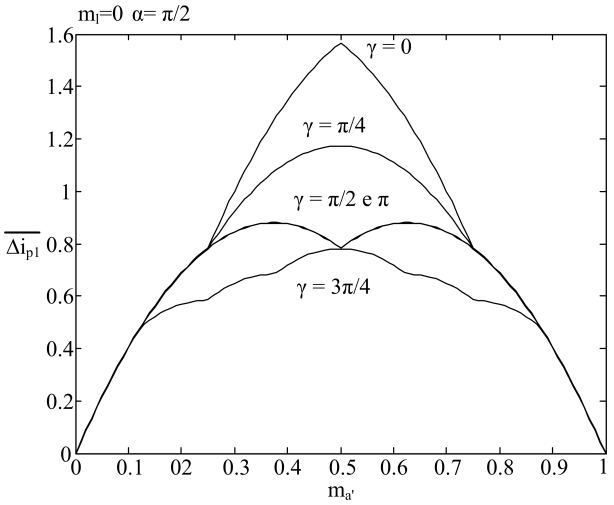


Fig. 5.12: Ondulação normalizada de corrente em L_a, $\alpha = \frac{\pi}{2}, m_l = 0$.

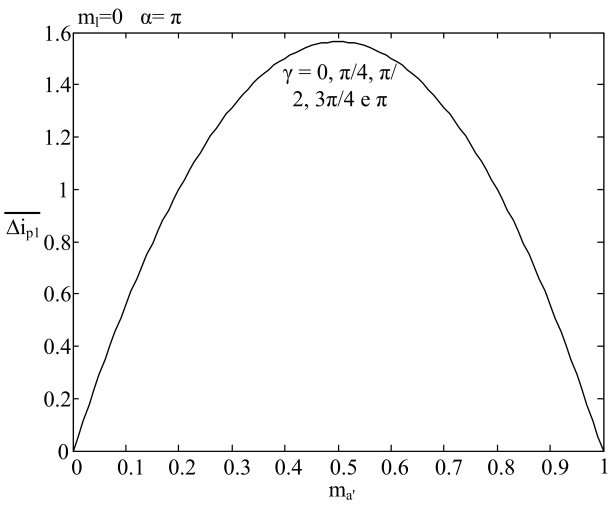


Fig. 5.13: Ondulação normalizada de corrente em L_a, $\alpha = \pi, m_l = 0$.

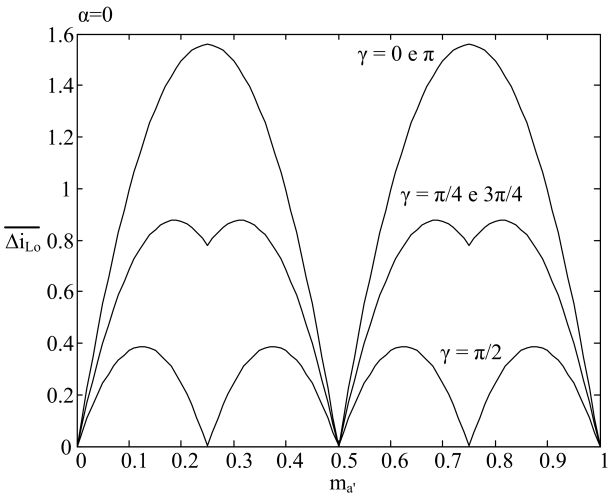


Fig. 5.14: Ondulação normalizada de corrente em L_o, $\alpha = 0$.

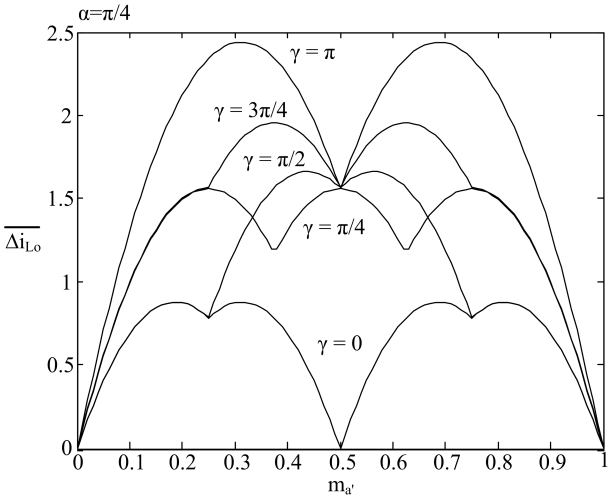


Fig. 5.15: Ondulação normalizada de corrente em L_o, $\alpha = \frac{\pi}{4}$.

$$IL_{a,max} = I_{d1}(1 + g_i) + \Delta\frac{IL_a}{2} \tag{5.64}$$

A corrente eficaz que circula no capacitor de submódulo e no indutor de semibraço varia em função do ângulo de carga. Com (5.40) e (5.63) é possível determinar o valor da corrente eficaz nestes componentes. Na Fig. 5.18 (a) é apresentada a corrente eficaz no capacitor de submódulo enquanto a Fig. 5.18 (b) apresenta a corrente eficaz no indutor de semibraço. A corrente aparece normalizada, considerando o valor eficaz de i_o como fator de normalização, a curva foi traçada para $g_v = 0,9$. O maior esforço de corrente no capacitor ocorre para os ângulos $\pi/2$ e $3\pi/2$, enquanto o maior esforço de corrente no

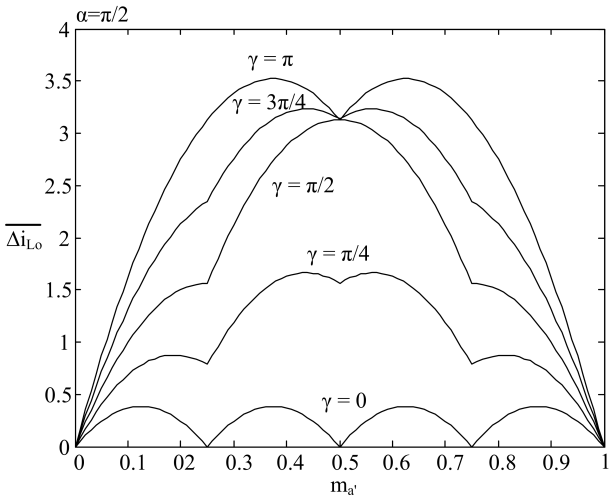


Fig. 5.16: Ondulação normalizada de corrente em L_o, $\alpha = \frac{\pi}{2}$.

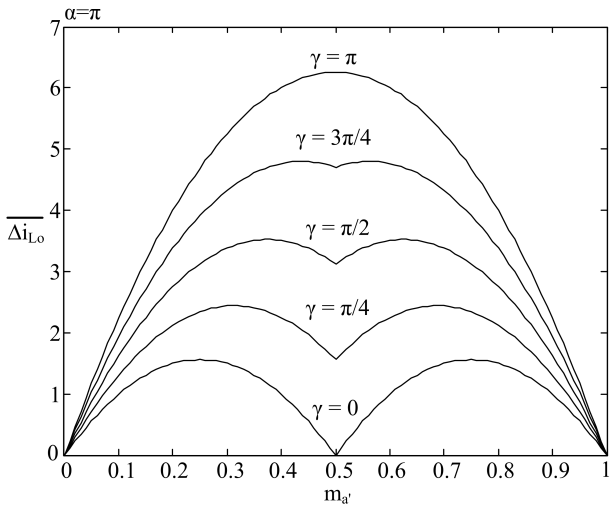


Fig. 5.17: Ondulação normalizada de corrente em L_o, $\alpha = \pi$.

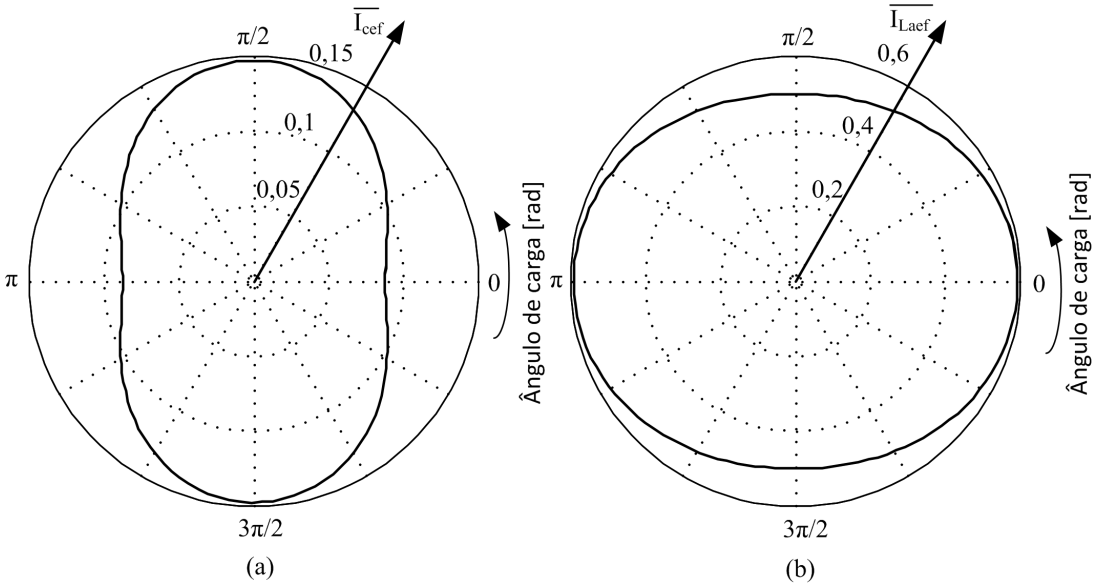


Fig. 5.18: (a) Corrente normalizada no capacitor de submódulo com $g_v = 0,9$ (b) Corrente normalizada no indutor de semibraço com $g_v = 0,9$.

indutor de semibraço ocorre para os ângulos π e 0.

5.5 Validação dos esforços de corrente e ondulação nos indutores

A Tab. 5.1 apresenta o comparativo entre os valores dos esforços de corrente calculados com as equações apresentadas neste capítulo e valores obtidos com simulação numérica para operação como inversor com ângulo igual a zero. Os parâmetros do conversor são os mesmos apresentados na Tab.3.1. Na Tab. 5.2 são apresentados os resultados para os

Componente	Sim. [A]	Calc. [A]	Erro %
$IS_{1,med}$	0,598	0,59	-1,49
$IS_{1,ef}$	1,200	1,182	-1,51
$IS_{2,med}$	1,662	1,656	-0,39
$IS_{2,ef}$	2,837	2,823	-0,49
$ID_{1,med}$	0,598	0,59	-1,49
$ID_{1,ef}$	1,567	1,554	-0,83
$ID_{2,med}$	0,160	0,156	-2,73
$ID_{2,ef}$	0,595	0,583	-2,12
$IL_{a,med}$	1,498	1,5	0,12
$IL_{a,ef}$	3,507	3,482	-0,73
$IC_{sm,ef}$	1,974	1,952	-1,08

Tab. 5.1: Comparativo entre os esforços de corrente calculados e obtidos via simulação, ângulo de carga $\phi = 0$.

Componente	Sim. [A]	Calc. [A]	Erro %
$IS_{1,med}$	0,698	0,707	1,36
$IS_{1,ef}$	1,553	1,571	1,21
$IS_{2,med}$	0,696	0,707	1,66
$IS_{2,ef}$	1,547	1,571	1,56
$ID_{1,med}$	0,698	0,707	1,36
$ID_{1,ef}$	1,550	1,571	1,38
$ID_{2,med}$	0,699	0,707	1,27
$ID_{2,ef}$	1,554	1,571	1,13
$IL_{a,ef}$	3,102	3,143	1,32
$IC_{sm,ef}$	2,194	2,222	1,30

Tab. 5.2: Comparativo entre os esforços de corrente calculados e obtidos via simulação, $\phi = \pi/2$.

esforços de corrente quando o conversor opera com ângulo de carga $\phi = \pi/2$. Nas duas condições a potência aparente na fonte CA é mantida a mesma. Observa-se que o maior erro obtido entre os valores calculados e simulados é inferior a 3 %.

A Tab. 5.3 apresenta o comparativo entre o valor de ondulação nos indutores previsto com a utilização dos ábacos e valores de simulação. Observa-se que o erro máximo obtido é de quase 10%. Um dos motivos para este desvio é que a ondulação de corrente foi obtida sem considerar a variação de tensão que ocorre no capacitores de submódulo, quando este efeito é anulado na simulação, considerando fontes de tensão ao invés de capacitores nos submódulos, o erro passa a ser inferior a 1 %.

	ΔiL_a			ΔiL_o		
	Sim.[A]	Calc.[A]	Erro %	Sim.[A]	Calc.[A]	Erro %
$\gamma = 0$, $\alpha = 0$	0,572	0,580	-1,4	0,346	0,375	-7,7
$\gamma = \pi/2$, $\alpha = 0$	0,358	0,333	7,6	0,098	0,094	-4,3
$\gamma = \pi$, $\alpha = 0$	0,150	0,146	2,7	0,344	0,375	-8,3
$\gamma = 0$, $\alpha = \pi/2$	0,562	0,580	-3,1	0,089	0,095	6,3
$\gamma = \pi/2$, $\alpha = \pi/2$	0,340	0,330	3,0	0,750	0,746	0,5
$\gamma = \pi$, $\alpha = \pi/2$	0,361	0,330	9,4	0,805	0,870	7,5

Tab. 5.3: Comparativo entre os valores calculados e simulados de ondulação de corrente nos indutores.

5.6 Conclusão

Este capítulo apresentou o equacionamento necessário à escolha dos componentes do estágio de potência do conversor. Foram determinados os esforços de corrente nos semicondutores, indutores de semibraço e capacitor de submódulo. Com a análise realizada observa-se que existe uma distribuição desigual dos esforços de corrente entre os semicondutores do submódulo. Quanto maior a parcela de potência ativa processada, maiores serão os esforços de corrente nos semicondutores D_2 ou S_2 de cada submódulo. Isto pode justificar a escolha de semicondutores com capacidade de condução diferente para cada posição do submódulo. No entanto não são encontradas soluções comerciais de módulos com esta característica, sendo necessário criar tal demanda.

Além disso, foi apresentada uma metodologia para análise da ondulação de corrente na indutância de semibraço. Esta análise, além de possibilitar a escolha do valor de indutância, permite que sejam escolhidos ângulos de defasagem entre os grupos de portadoras utilizadas na modulação de cada semibraço. As ferramentas desenvolvidas neste capítulo são utilizadas no dimensionamento dos componentes de protótipo, apresentado no próximo capítulo.

6 PROJETO E IMPLEMENTAÇÃO DO PROTÓTIPO

Este capítulo apresenta o projeto e implementação do protótipo de MMC construído. Isto inclui a seleção dos componentes do estágio de potência; semicondutores, indutores de semibraço, capacitores de submódulo e cálculo térmico. Também são apresentados os circuitos auxiliares utilizados no protótipo, como retificadores, sensores de corrente, placas de condicionamento e fontes de tensão. Além disso, são detalhados os circuitos presentes na placa do submódulo.

Por fim são apresentados os programas desenvolvidos para o controle do conversor, aplicados no DSP e no FPGA (Field-programmable gate array), escritos respectivamente em C e VHDL (*Very High Speed Integrated Circuits Harware Description Language*).

O protótipo do conversor possui dois submódulos por semibraço e duas fases. A rede CA é conectada entre os pontos médios dos dois braço. A tensão CC é obtida a partir de um retificador com filtro capacitivo. As especificações de entrada do protótipo são mostradas na Tab. 6.1.

Parâmetro	Valor
Valor médio da tensão CC, ondulação $< 2\%$	$V_d = 800$ V
Tensão eficaz da fonte CA entre a ponte H	$V_{oh} = 509$ V
Frequência CA	$f_r = 60$ Hz
Potência aparente por fase	$P_{s1} = 1.500$ VA
Ondulação de tensão nos capacitores de submódulo	$\delta < 5$ %
Ondulação de corrente no indutor de semibraço	$\Delta IL_a < 6$ %
Frequência de comutação equivalente por semibraço	$f_c = 10$ kHz

Tab. 6.1: Parâmetros do protótipo.

A Fig. 6.1 traz o diagrama geral do protótipo, no qual são identificados os blocos fundamentais deste. A Fig. 6.2 apresenta uma fotografia com a vista superior do sistema e na Fig. 6.3 é apresentada uma fotografia com a vista lateral do mesmo. São identificados os principais componentes do conjunto por meio da seguinte numeração:

1. Retificador
2. Contator
3. Indutores da fase 1
4. Indutores da fase 2
5. Sensores de efeito Hall
6. Pilha de submódulos da fase 1
7. Pilha de submódulos da fase 2
8. Placa interface

9. Placa de condicionamento
10. Placa de desenvolvimento EzDSP 2812
11. Placa de desenvolvimento Altera Cyclone II
12. Fonte auxiliar 1
13. Fonte auxiliar 2

6.1 Especificação dos componentes do estágio de potência

6.1.1 Capacitor de submódulo

A capacitância mínima necessária para manter a ondulação de projeto varia em função do ângulo de carga, potência e tensão de operação. Na Fig. 6.4 é apresentado o valor de capacitância necessária em função do ângulo de carga ϕ para duas condições de tensão e

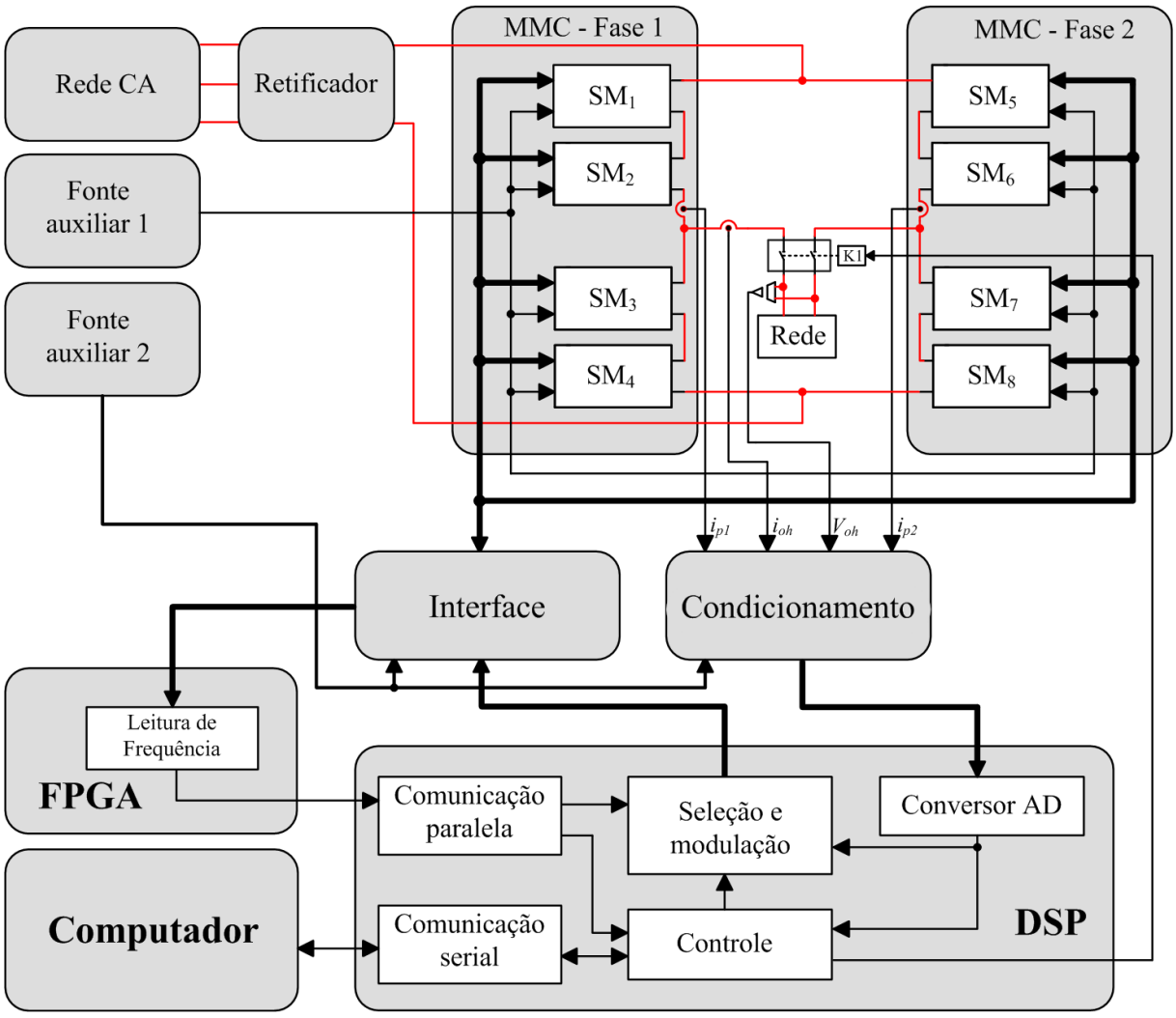


Fig. 6.1: Diagrama geral do protótipo.

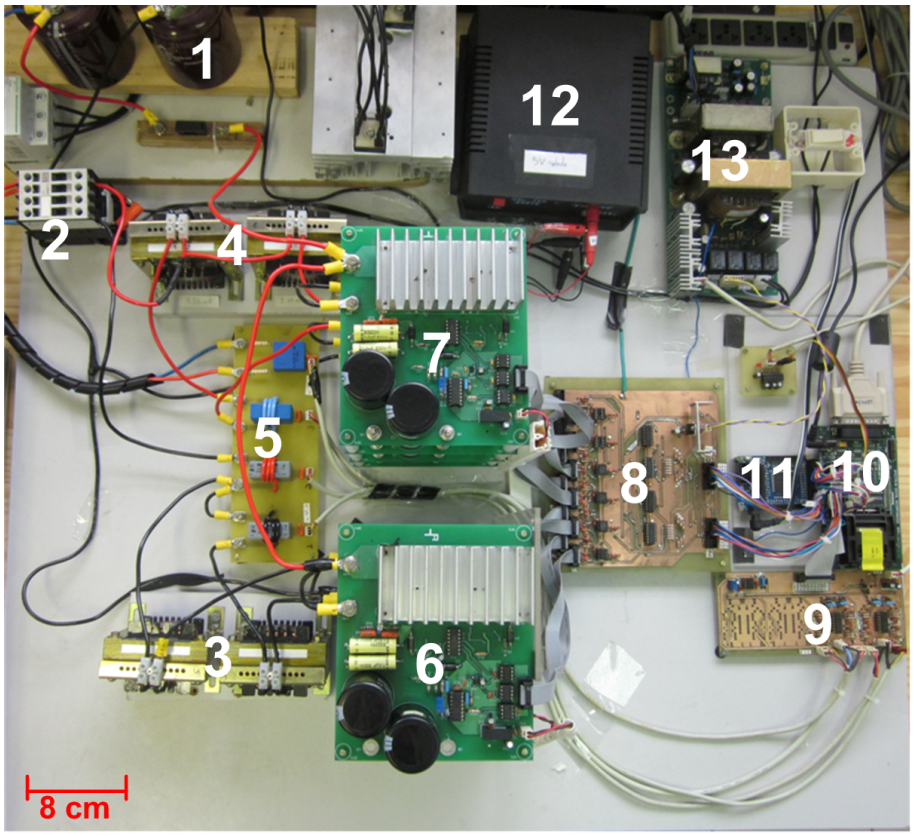


Fig. 6.2: Vista superior do protótipo.

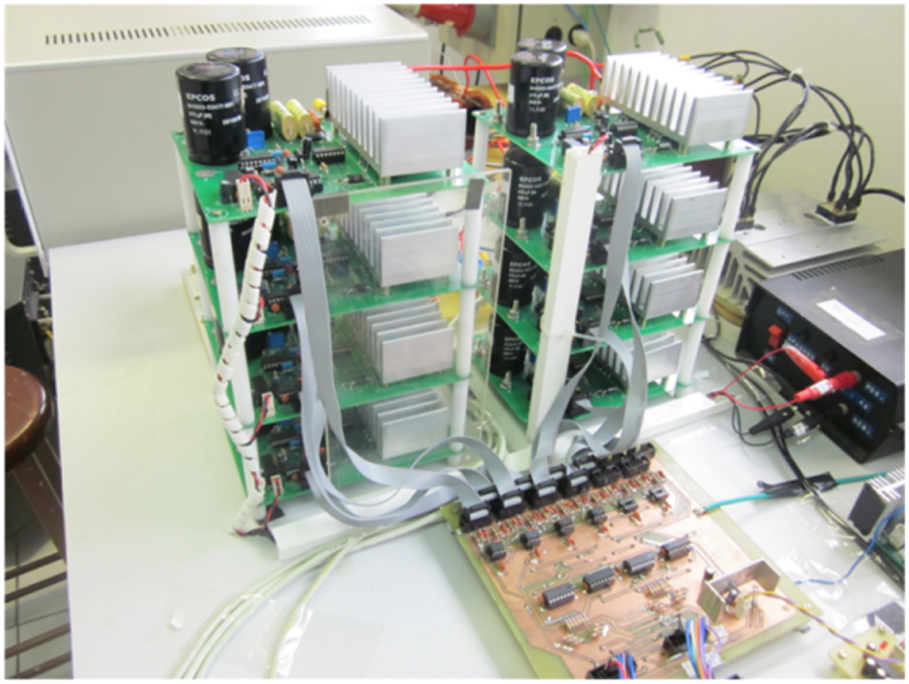


Fig. 6.3: Vista lateral do protótipo.

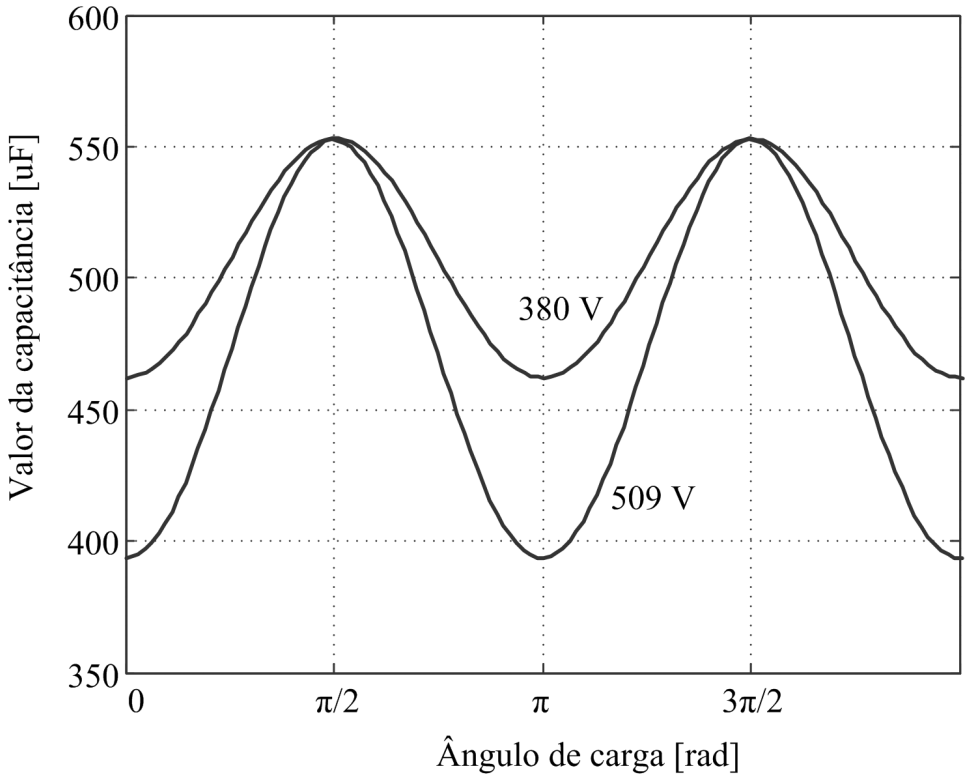


Fig. 6.4: Valor da capacitância mínima de submódulo, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V, P_s= 2.239 VA e $V_{oh,ef}$ de 380 V.

potência, obtidas com a utilização de (5.38). Para condições com ângulo de carga de $\pi/2$ e $3\pi/2$ o valor de capacitância é máximo, neste caso aproximadamente 550 μF.

O valor de corrente eficaz no capacitor também varia em função do ângulo de carga. Na Fig. 6.5 são apresentadas duas curvas de variação da corrente eficaz em função do ângulo ϕ, correspondendo a tensão eficaz de 380 V e 509 V. A corrente eficaz máxima no capacitor é de 2,08 A, obtida quando a potência é puramente reativa. A curva de tensão 509 V corresponde à operação em condição nominal, já a curva de 380 V é obtida para a potência de 2.239 VA, esta potência foi escolhida para que a corrente eficaz na fonte V_{oh} fosse igual ao valor especificado para 509 V. A tensão de 380 V será a condição utilizada para a conexão à rede CA, considerando a tensão de linha disponível no laboratório.

O capacitor de submódulo será composto por uma associação em paralelo de dois capacitores eletrolíticos EPCOS, código B43503-S5477-M91 de 470 μF. A corrente eficaz nominal de cada componente é de 1,6 A, com resistência série de 0,4 Ω. Próximo aos interruptores são posicionados dois capacitores de poliéster de 1 μF. As perdas no capacitor são computadas considerando a corrente eficaz e resistência série obtida da folha de dados do mesmo. Na Fig. 6.6 é apresentado a potência dissipada no banco capacitivo de cada submódulo.

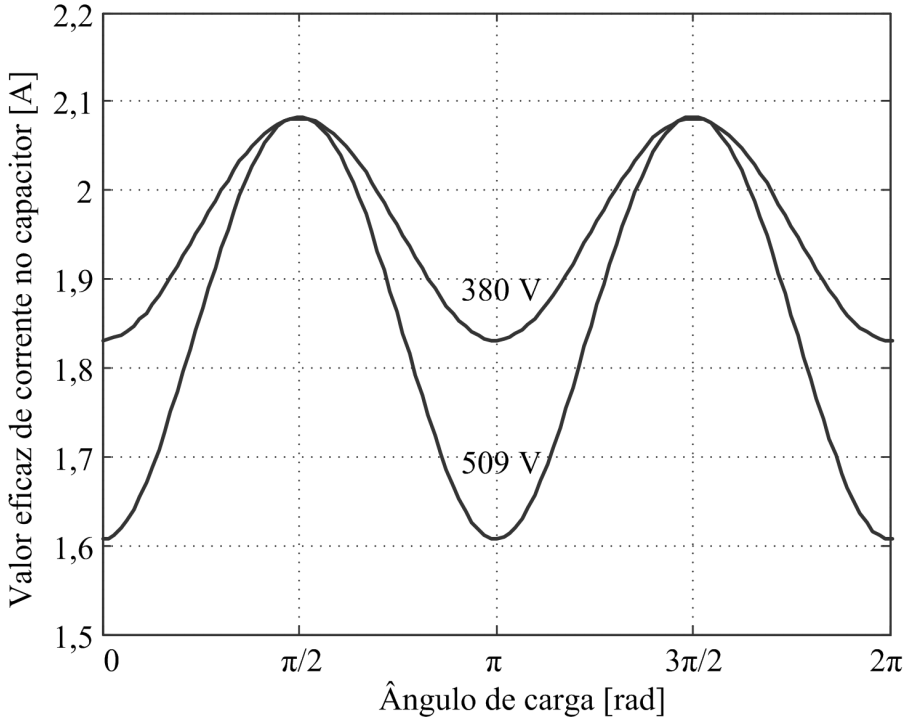


Fig. 6.5: Valor eficaz de corrente no capacitor de submódulo, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V, P_s= 2.239 VA e 380 V.

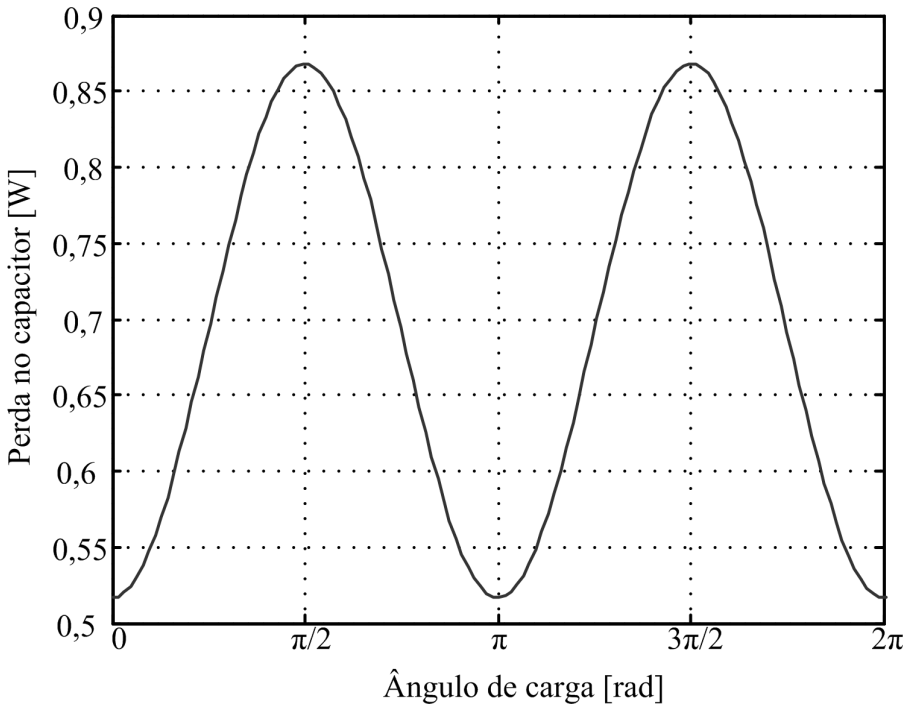


Fig. 6.6: Perda no capacitor de submódulo, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V.

6.1.2 Indutor de semibraço

A indutância de semibraço (L_a) será especificada com a utilização do ábaco apresentado na Fig. 5.10, neste ábaco é apresentado o valor da corrente normalizada para ângulo $\alpha = 0$ rad e $m_l = 0$. Com $\gamma = \pi/2$ o valor da ondulação da corrente de saída será mínimo. O valor de ondulação normalizada para este caso é de 0,87. Utilizando (5.60) e as informações de especificação do projeto, calcula-se o valor de indutância mínima que proporciona a ondulação de 6 %:

$$L_a = \frac{\overline{i_{La1p}}\, V_c}{\Delta i_{La1p} \omega_c} = 15,3 \text{ mH} \tag{6.1}$$

O valor da indutância que será utilizado no protótipo é de 17 mH[5]. Devido à baixa ondulação de corrente em alta frequência no mesmo, optou-se pela utilização de núcleos com lâminas de ferro-silício. A resistência série do componente é de 0,27 Ω. O valor de 17 mH proporciona uma ondulação de corrente de 5,4 %. A corrente eficaz no indutor é calculada com a utilização de (5.63). Na Fig. 6.7 é apresentado o valor da corrente eficaz neste componente para tensão $V_{oh,ef}$ de 509 V com potência 3.000 VA e tensão 380 V com potência de 2.239 VA. O valor máximo de corrente ocorre para os ângulos de carga 0 rad e π rad. O valor eficaz máximo de corrente apurado é de 3,49 A. O valor de pico da corrente no indutor, calculada por (5.64), é de 6,20 A.

As perdas no indutor são calculadas considerando apenas as perdas de condução no mesmo, visto que a ondulação de corrente é bastante reduzida. Na Fig. 6.8 é apresentada a potência dissipada neste componente para condição de 509 V com potência de 3.000 VA.

6.1.3 Semicondutores

Na Fig. 6.9 é apresentado o valor da corrente média nos semicondutores do submódulo em função do ângulo de carga na condição nominal de operação. Observa-se a distribuição desigual dos esforços de corrente entre os semicondutores para ângulos diferentes de $\pi/2$ e $3\pi/2$. Os componentes mais críticos são o diodo inferior (D_2) e o interruptor inferior (S_2), cuja corrente média máxima chega a 1,93 A. A corrente média nos semicondutores superiores (D_1 e S_1) é idêntica. A Fig. 6.10 apresenta os valores de corrente eficaz nos semicondutores do submódulo para valores de ângulo ϕ entre 0 rad e 2π rad. O valor máximo de corrente eficaz nos semicondutores inferiores do submódulo é de 3,08 A, enquanto nos semicondutores superiores é de 1,53 A. Na Fig. 6.11 e na Fig. 6.12 são

[5]Após o recebimento do indutores encomendados verificou-se que o valor de indutância medido para a frequência de 10 kHz sob corrente nominal cai para 10 mH. Este valor de indutância foi adotado para o projeto dos controladores e simulação.

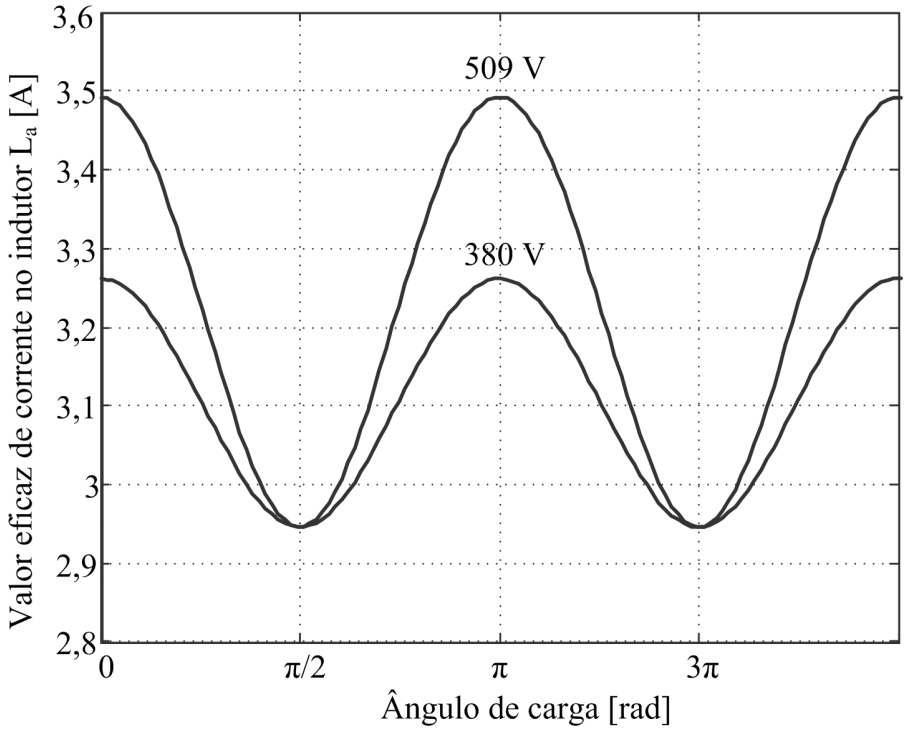


Fig. 6.7: Valor eficaz de corrente no indutor de semibraço, P_s= 3.000 VA e $V_{oh,ef}$ de 509 V, P_s= 2.239 VA e 380 V.

apresentadas o valor de corrente média e eficaz nos semicondutores para a condição de operação em 380 V.

O interruptor utilizado no protótipo é o IRGP50B60PD1. Este componente possui características superiores às necessárias em termos de condução corrente e comutação, sendo escolhido devido à disponibilidade no laboratório. O componente IRGP50B60PD1 possui integrados no mesmo encapsulamento um IGBT e um diodo. Com as informações contidas no catálogo do componente é possível obter curvas representativas da tensão de condução do interruptor e do diodo e das perdas de comutação do interruptor. As perdas de recuperação reversa do diodo não estão disponibilizadas, no entanto, por meio da curva de carga de recuperação reversa ($Qrr(i)$) é possível o cálculo da energia de recuperação reversa. Segundo [61] a energia de recuperação reversa pode ser aproximada por (6.2).

$$E_{rr} = \frac{1}{2} V_R \, I_{rrm} \frac{t_{rr}}{3} \tag{6.2}$$

A carga de recuperação reversa é definida pelo fabricante na folha de dados por:

$$Q_{rr} = \frac{I_{rrm} t_{rr}}{2} \tag{6.3}$$

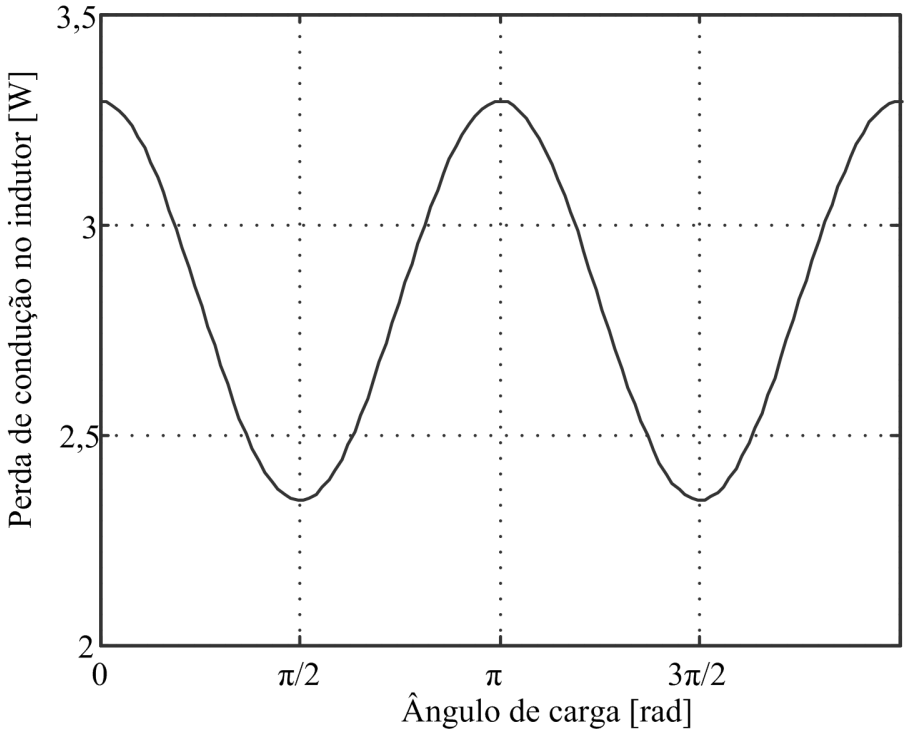


Fig. 6.8: Perda de condução no indutor de semibraço, P_s= 3.000 VA.

Assim, substituindo (6.3) em (6.2) chega-se a:

$$E_{rr}(i) = \frac{V_R\, Q_{rr}(i)}{3} \tag{6.4}$$

As curvas de tensão de condução, energia de comutação e carga são aproximadas por polinômios de segunda ordem. A forma geral do polinômio de segunda ordem é apresentada em (6.5) e os coeficientes específicos de cada curva aproximada estão apresentados na Tab. 6.2. A aproximação foi realizada com a auxílio do *Microsoft Excel*, considerando os dados para 125 °C de temperatura de junção.

$$f(x) = a_2\, x^2 + a_1\, x + a_0 \tag{6.5}$$

Com a utilização do software *MATLAB* é realizada a integração numérica das expressões de perda de condução e comutação em função do ângulo de carga, mantendo tensão e potência aparente nominais. A Fig. 6.13 apresenta a perda total nos semicondutores de um submódulo, enquanto a Fig. 6.14 e 6.15 apresentam em separado as perdas de condução e comutação. Sendo identificada a potência máxima em cada componente com os seguintes valores:

- 3,93 W para o interruptor S_2;

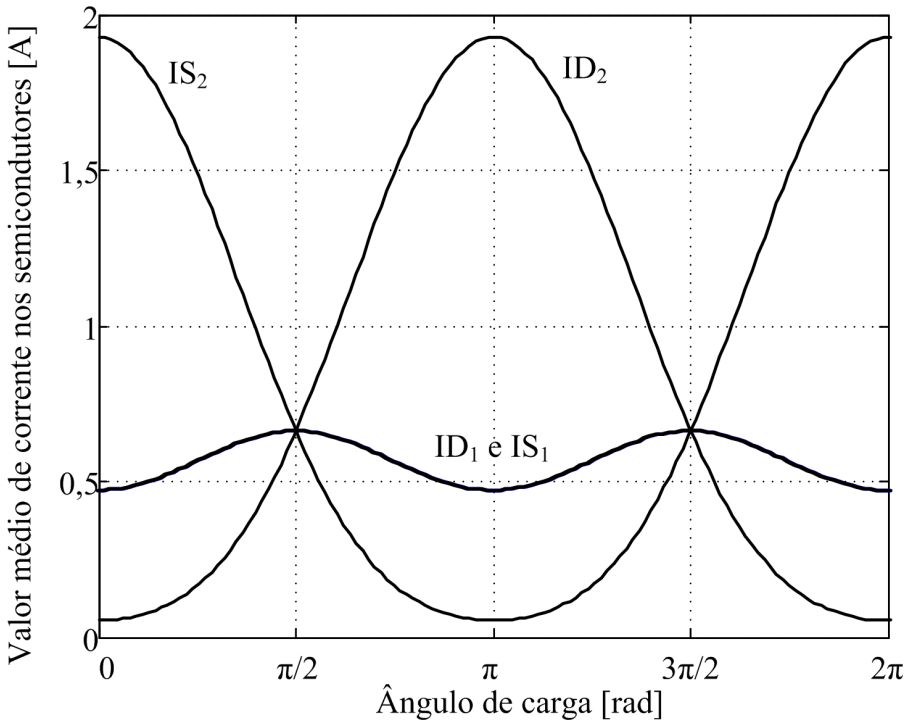


Fig. 6.9: Valor médio de corrente nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V.

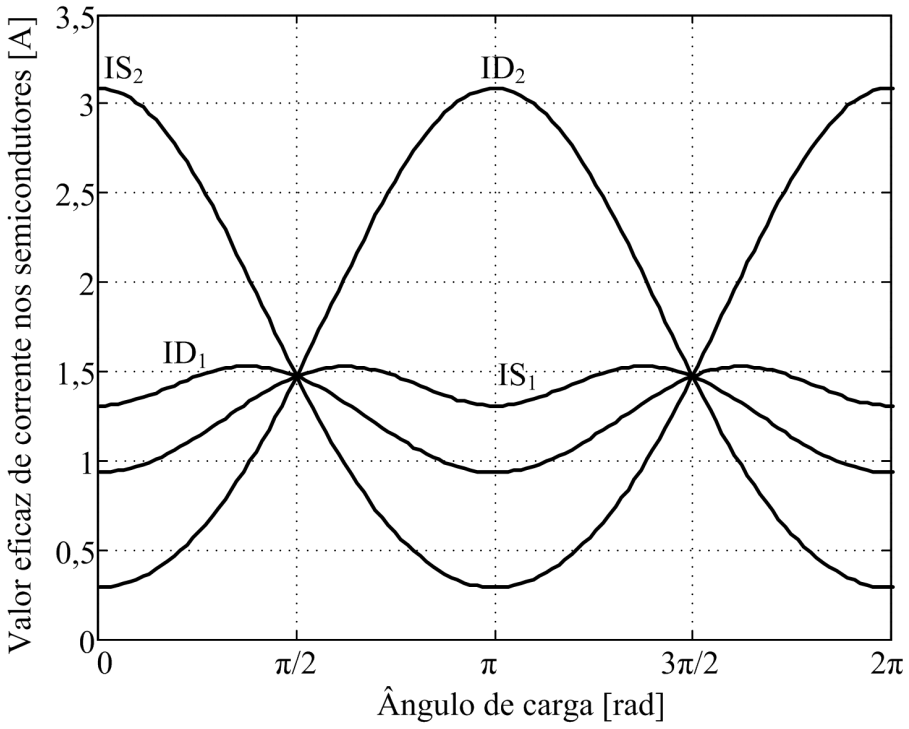


Fig. 6.10: Valor de corrente eficaz nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V.

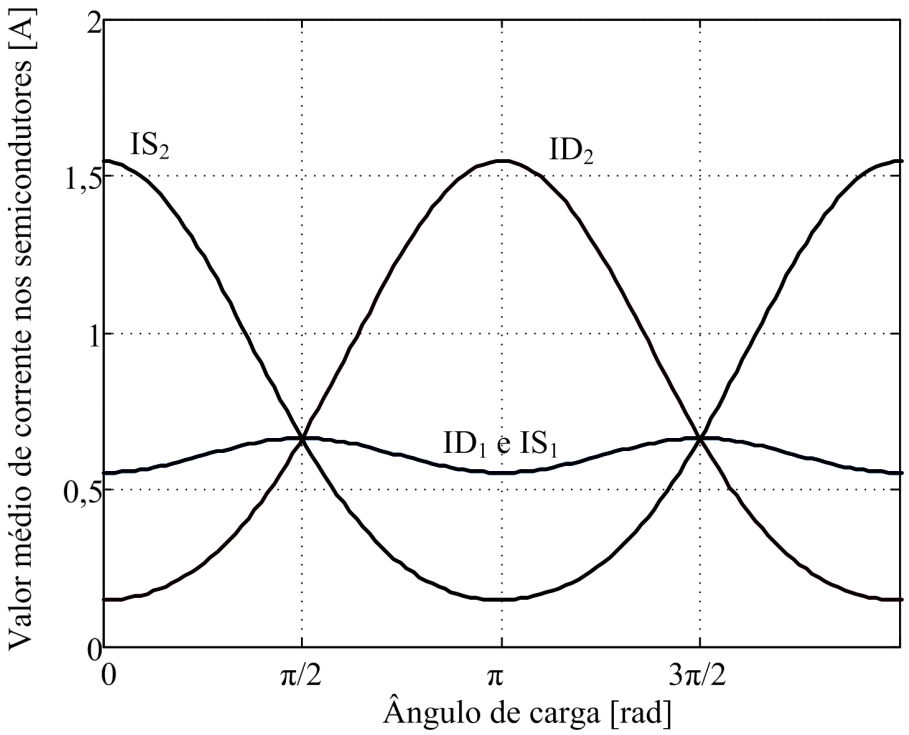


Fig. 6.11: Valor médio de corrente nos semicondutores do submódulo, P_s= 2.239 VA, $V_{oh,ef}$ = 380 V.

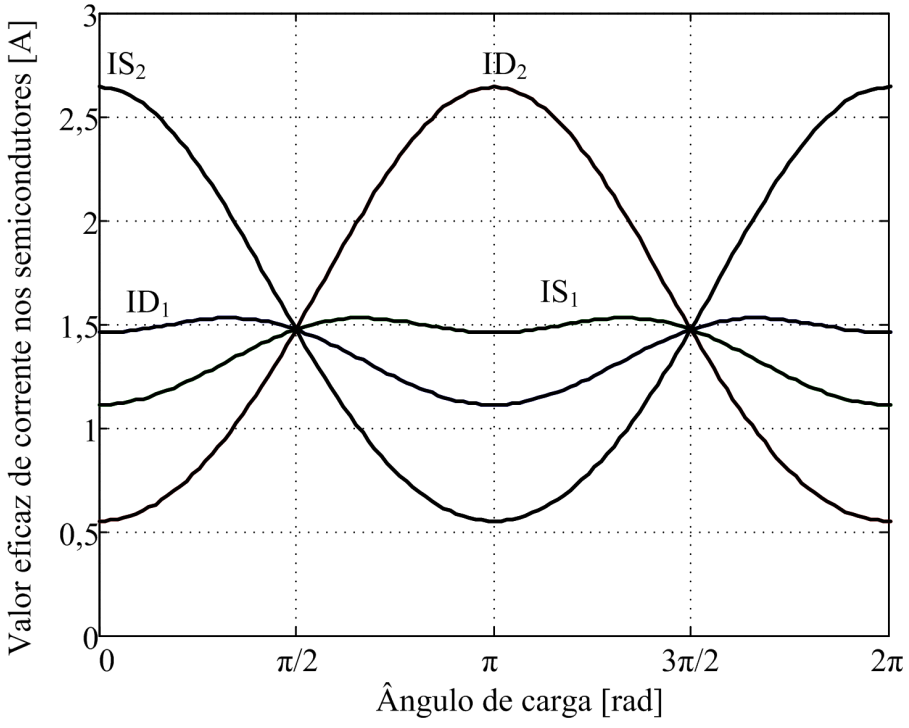


Fig. 6.12: Valor eficaz de corrente nos semicondutores do submódulo, P_s= 2.239 VA, $V_{oh,ef}$ = 380 V.

Curva	Coeficiente a_2	Coeficiente a_1	Coeficiente a_0
$V_{ce,on}$	$-2,000.10^{-03}$	$1,220.10^{-01}$	$5,750.10^{-01}$
V_f	$-3,632.10^{-03}$	$8,663.10^{-02}$	$1,090.10^{+00}$
E_{on}	$5,920.10^{-07}$	$5,520.10^{-06}$	$4,464.10^{-04}$
E_{off}	$2,656.10^{-07}$	$1,726.10^{-05}$	$3,712.10^{-05}$
Q_{rr}	$-6,933.10^{-10}$	$4,587.10^{-08}$	$1,680.10^{-07}$

Tab. 6.2: Coeficientes utilizados na aproximação das características do componente IRGP50B60PD1.

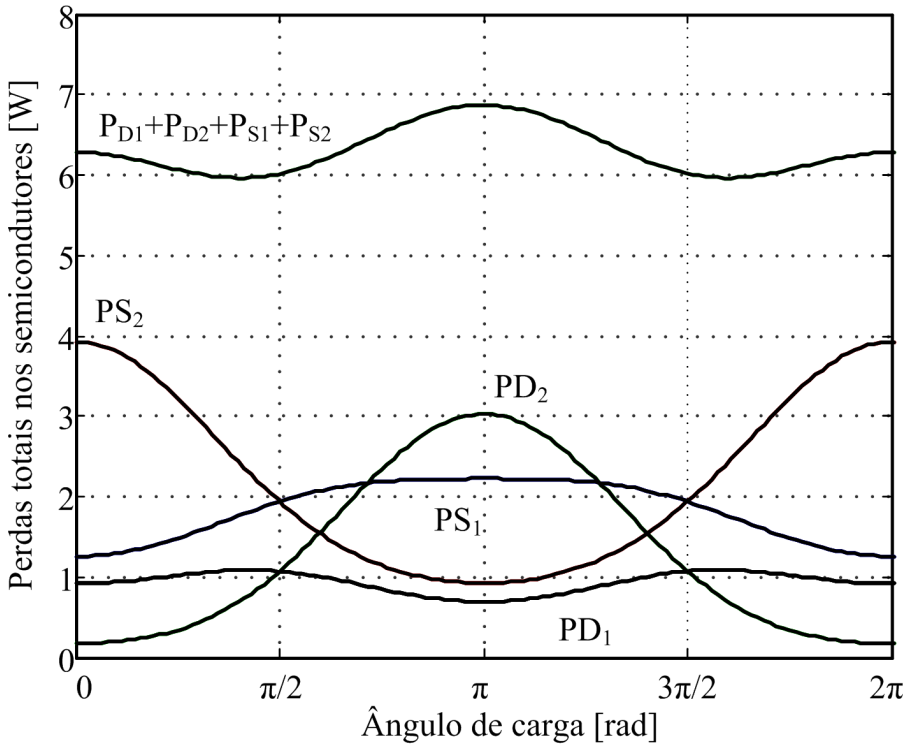


Fig. 6.13: Perda total nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V.

- 2,23 W para o interruptor S_1;
- 3,15 W para o diodo D_2;
- 1,08 W para o interruptor D_1.

A análise dos dados acima e dos esforços de corrente comprova que em um sistema MMC que opere nos quatro quadrantes pode-se utilizar semicondutores de diferentes capacidades na posição superior e inferior, sendo que o diodo e interruptor de maior capacidade devem estar instalados na posição inferior (D_2 e S_2).

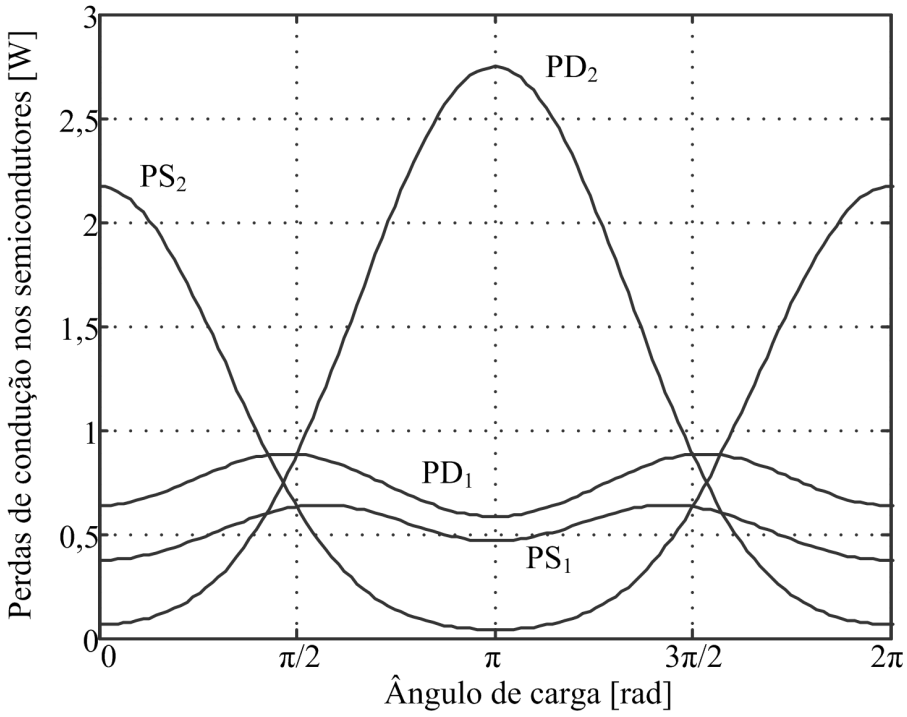


Fig. 6.14: Perda de condução nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V.

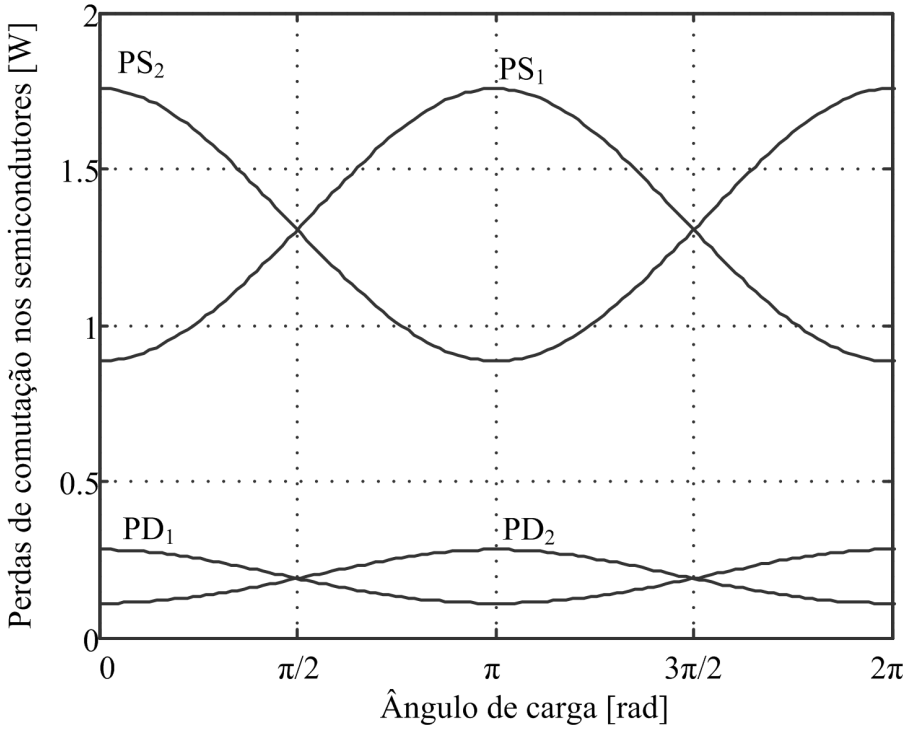


Fig. 6.15: Perda de comutação nos semicondutores do submódulo, P_s= 3.000 VA, $V_{oh,ef}$ = 509 V.

6.1.4 Dissipadores

Os dois interruptores de cada submódulo serão acoplados em um único dissipador. O dissipador escolhido possui resistência térmica de 4,82 °C/W. Com os dados de perda dos semicondutores, considerando uma temperatura ambiente de 60 °C, a temperatura prevista de junção de cada componente e do dissipador do submódulo são apresentadas na Tab. 6.3.

ϕ [rad]	S_1 [°C]	S_2 [°C]	D_1 [°C]	D_2 [°C]	Dissipador [°C]
0	91,92	95,45	92,74	90,74	90,27
$\pi/4$	91,28	93,66	92,08	91,21	89,34
$\pi/2$	91,53	91,59	91,90	91,81	88,99
$3\pi/4$	94,06	92,74	93,47	97,26	91,18
π	96,09	94,36	95,02	101,30	93,14

Tab. 6.3: Temperatura de junção dos semicondutores e temperatura do dissipador

A perda total, considerando 8 submódulos e quatro indutores de semibraço é de 67,5 W na condição de 3.000 VA com ângulo ϕ de 0 rad. Isto equivale a 2,2 % da potência processada. Para o cálculo da eficiência é necessário adicionar ainda a perda causada pelos sensores de tensão. A perda no sensor de tensão do submódulo é de 0,53 W. Considerando os 8 submódulos há um acréscimo de 4,26 W às perdas. Há ainda a perda no sensor da tensão V_{oh}, que é de 2,31 W. Assim a eficiência esperada do protótipo, calculada por (6.6), é de 97,6 %.

$$\text{Eficiência} = \frac{\text{Potência de entrada} - \text{Perdas}}{\text{Potência de entrada}} \cdot 100\% \tag{6.6}$$

6.2 Circuitos auxiliares

6.2.1 Retificador

A tensão de barramento é obtida a partir da conexão série de dois retificadores trifásicos, isolados por um transformador com dois secundários na configuração estrela e delta. A tensão nominal de cada retificador é de 400 V, totalizando um barramento de 800 V. O diagrama esquemático do retificador de entrada é apresentado na Fig. 6.16. Esta topologia de retificador é unidirecional, assim não será possível a transferência de energia da fonte CA para a fonte CC.

6.2.2 Sensor de corrente

As correntes necessárias ao controle do conversor são amostradas por meio de sensores de efeito Hall. A banda passante dos sensores utilizados é alta o suficiente (0 Hz até

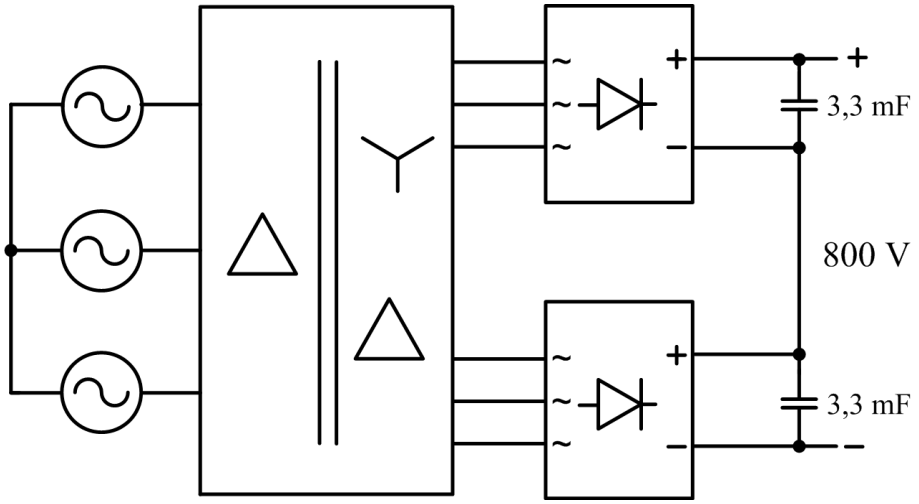


Fig. 6.16: Circuito do retificador de entrada.

200 kHz) para que o sensor de corrente seja representado apenas por um ganho K_i. São utilizados dois modelos de sensores de efeito Hall: LEM LA100-P e Honeywell CSNT-651-007. Os dois modelos apresentam o mesmo ganho. As correntes mensuradas são i_{p1}, i_{p2} e i_{oh}. A partir destas correntes as demais correntes necessárias são obtidas algebricamente. Serão utilizadas quatro voltas na bobina de medição, tal que o ganho do sensor seja dado por:

$$K_i = \frac{N_{volt} R_{Mi}}{2000} \tag{6.7}$$

na qual R_{Mi} é o resistor de medição utilizado na saída do sensor. O valor deste resistor é de 47 Ω.

6.2.3 Sensor de tensão de V_{oh}

A tensão V_{oh} é adquirida para manter o sincronismo do sistema. Utiliza-se um sensor de efeito Hall modelo LEM LV20-P. O ganho de tensão do sensor é dado por:

$$K_{vo} = \frac{2,5\, R_{Mv}}{R_P} \tag{6.8}$$

na qual R_{Mv} é o resistor de medição utilizado na saída do sensor e R_P é o resistor série utilizado no primário do sensor. Os valores utilizados no protótipo são de 100 Ω para o resistor de medição e 112 kΩ/ 3 W para o resistor do primário.

6.2.4 Condicionamento

Os sinais analógicos de leitura de tensão CA e corrente provenientes dos sensores de efeito Hall são adequados aos níveis de tensão do conversor AD do DSP na placa de

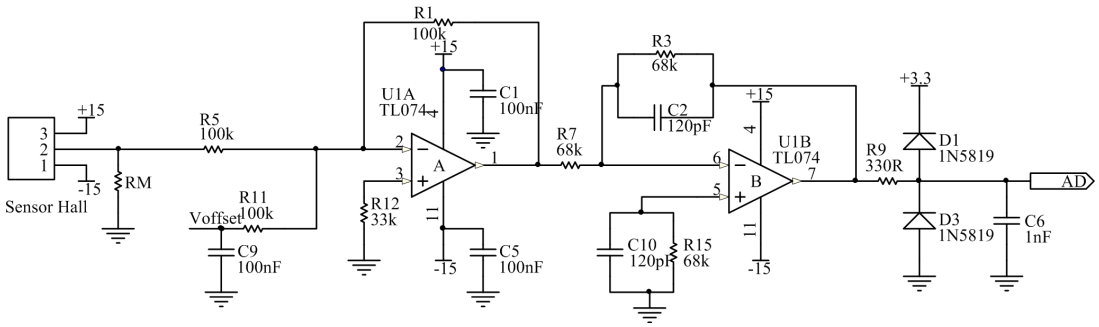


Fig. 6.17: Circuito de condicionamento dos sinal dos sensores de feito Hall.

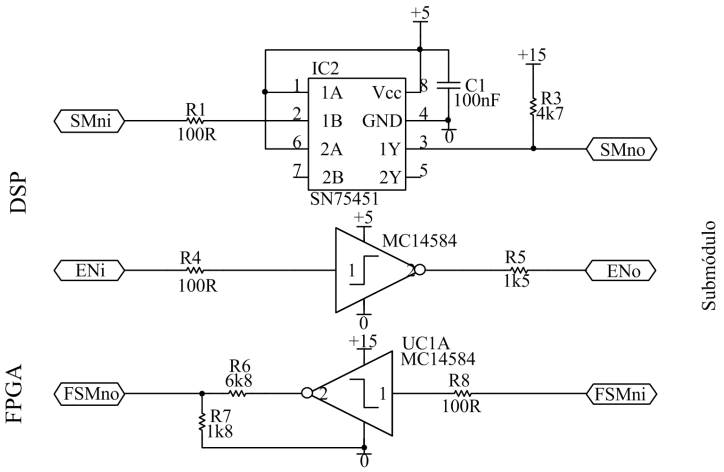


Fig. 6.18: Circuito de adequação dos sinais de comando e frequência.

condicionamento. O circuito utilizado para o condicionamento de um canal é apresentado na Fig. 6.17.

A placa de interface é utilizada para adequação dos níveis de tensão do comando gerado pelo DSP (3,3 V) a níveis de tensão mais elevados e com maior capacidade de corrente. Além disso, esta placa reduz a tensão do sinal de leitura de frequência do submódulo para 3,3 V, tornando-o adequado ao uso no FPGA. O circuito de comando dos interruptores utiliza o circuito integrado SN75451, que possui saída em dreno aberto, permitindo o ajuste da tensão para 15 V. O sinal de habilitação do submódulo utiliza o circuito integrado inversor MC14584. O sinal de habilitação é compartilhado entre todos os submódulos. O sinal de frequência, proveniente do VCO do submódulo, tem a tensão reduzida de 15 V para 3,3 V com a utilização do circuito integrado MC14584 e um divisor de tensão. O circuito utilizado na interface do DSP e FPGA com um submódulo é apresentado na Fig.6.18.

6.3 Submódulo

O circuito empregado no submódulo é dividido, para análise, em cinco blocos: potência, *driver*, fonte auxiliar, sensor de tensão e interface óptica.

O circuito de potência é composto por dois interruptores com diodos em paralelo e o banco capacitivo de submódulo. O interruptor IRGP50B60PD1, especificado anteriormente, possui o diodo integrado no mesmo encapsulamento. O circuito de potência e o circuito de *driver* são apresentados na Fig. 6.19. O terminal SMP é utilizado para a conexão positiva do submódulo, enquanto o terminal SMN realiza a conexão negativa. O submódulo possui dois pontos de conexão que permitem o acesso ao barramento do submódulo (tensão do capacitor de submódulo), assim é possível aumentar a capacitância de submódulo caso este seja utilizado em um projeto futuro de maior capacidade.

O circuito de *driver* utiliza um capacitor flutuante (ou capacitor de *bootstrap*) para o comando do interruptor superior do submódulo. O principal componente deste circuito é o circuito integrado IR21094, que possui elevador de nível de tensão e o circuito de comando necessário para o acionamento do interruptor superior e carga do capacitor flutuante (C6). O IGBT é comandado com tensão positiva de 15 V e negativa de -7 V. A tensão negativa é obtida com a utilização de um circuito de carga e descarga capacitiva, composto pelos componentes R31, C31, C30, D32, D31, Z31, C32, C33 e C34 no acionamento do interruptor superior e R32, C35, C36, D35, D34, Z32, C37, C38, e C39 no acionamento do interruptor inferior. Além disso, é incluída proteção de dessaturação dos IGBTs [62], com o monitoramento da tensão por meio dos diodos D1 e D4. Devido à utilização do circuito com capacitores flutuantes é necessário um tempo mínimo de carga, no caso 5,3 μs. Quando o pulso aplicado em um submódulo é inferior a este tempo ocorrerá a troca do submódulo, conforme apresentado na Fig. 6.20. Este procedimento evita que um pulso muito estreito de carga seja aplicado a um submódulo, no entanto a tensão total aplicada pelo semibraço permanece a mesma.

A tensão necessária para a operação dos circuitos de comando do submódulo é obtida de um conversor CC-CC isolado MURATA NMG0515SC. A partir da tensão de 15 V, um regulador 78L09 fornece a tensão de 9 V utilizada no circuito de medição de tensão. Os sinais de controle e de leitura da tensão são isolados com a utilização de acopladores ópticos AVAGO HCPL-2200. Na Fig. 6.21 são apresentados o circuito da fonte auxiliar e o circuito de isolação óptica.

O sinal de tensão dos capacitores dos submódulos é obtido por meio de um divisor de tensão com ganho K_R. Para transmissão do sinal de maneira isolada, o sinal é convertido para frequência com a utilização de um oscilador controlado por tensão (VCO) com ganho K_{vco}. O circuito do VCO utiliza o circuito integrado HEF4046B. Após a conversão para frequência o sinal é isolado por um acoplador óptico. O sinal proveniente do acoplador

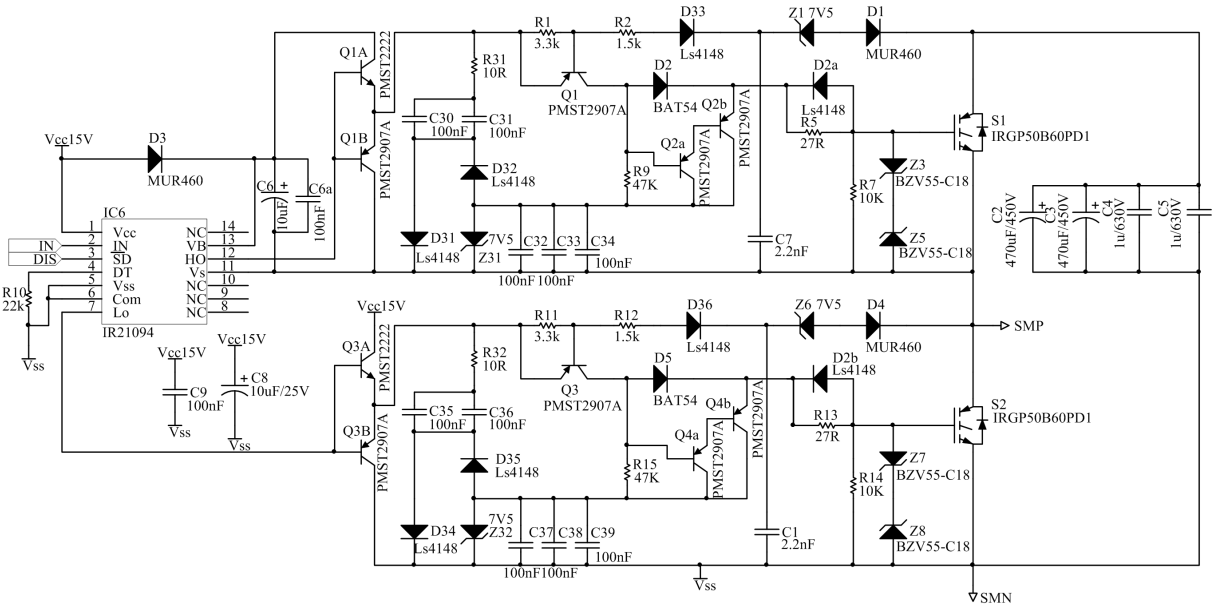


Fig. 6.19: Circuito de *driver* e potência do submódulo.

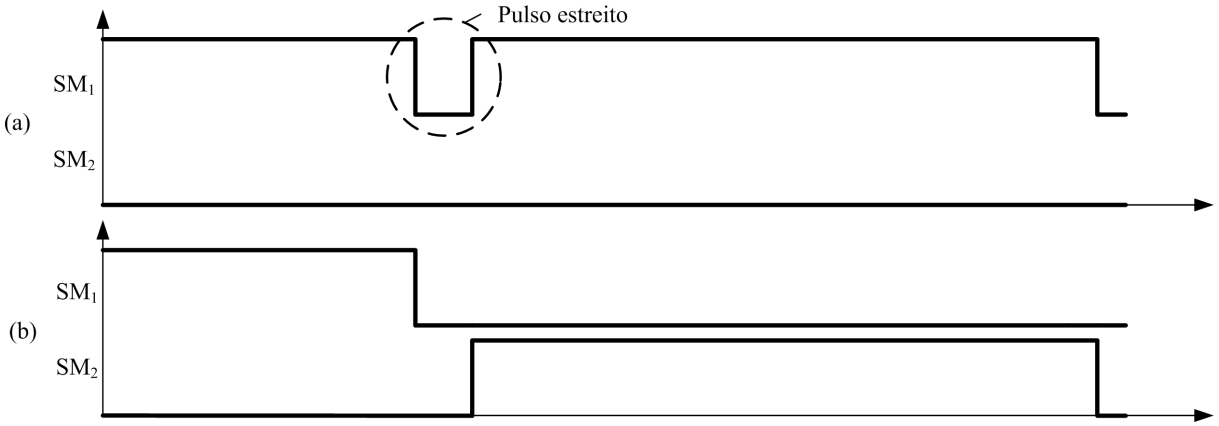


Fig. 6.20: Troca de submódulos ativos executada para evitar a ocorrência de pulsos estreitos, (a) situação antes da troca (b) situação posterior a troca.

óptico é analisado por um FPGA, este componente tem capacidade de processar os dados provenientes dos oito submódulos em paralelo e transmiti-los ao DSP. O circuito utilizado na medição de tensão é apresentado na Fig. 6.22. A frequência central de saída do VCO é de 100 kHz, considerada suficientemente alta para ser desprezada na análise, uma vez que a tensão dos capacitores é utilizada para o controle de tensão, com malhas de tensão que serão projetadas para frequências inferiores a 60 Hz. O ganho K_R, de acordo com a Fig. 6.22, vale:

$$K_R = \frac{R8}{R6 + R4 + R3 + R8} \tag{6.9}$$

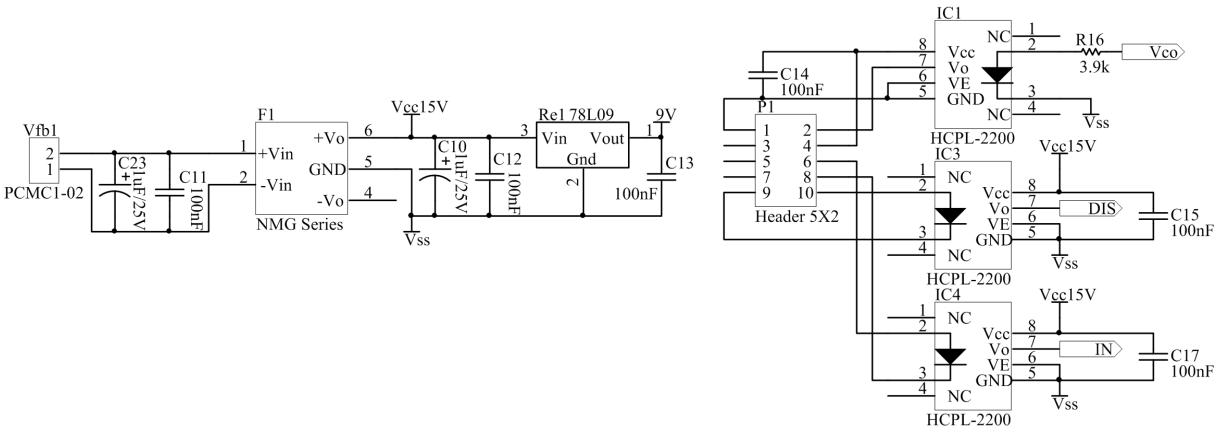


Fig. 6.21: Fonte auxiliar e isolação óptica do submódulo.

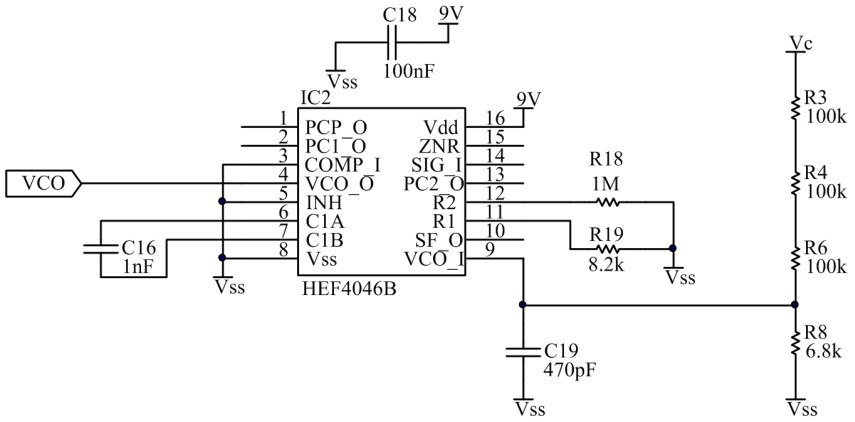


Fig. 6.22: Circuito de medição de tensão de submódulo.

6.4 Descrição do programa do DSP

O programa executado no DSP foi desenvolvido em linguagem C, no ambiente de desenvolvimento *Code Composer Studio 3.1.1.* Este ambiente possui as ferramentas necessárias para a comunicação e gravação com a placa de desenvolvimento EzDSP F2812 [63].

No processo de inicialização do DSP, é executada a configuração dos periféricos, como o conversor AD, portas de entrada e saída digital e sistema de interrupções. A geração do sinal de controle para os submódulos não utiliza o módulo de modulação por largura de pulso nativo do DSP. Para este fim é utilizado o módulo de comparação (*Compare*), que gera interrupções sempre que o valor dos contadores utilizados como portadoras têm valores iguais às variáveis de controle, na interrupção ocorre a troca de nível lógico das

saídas. Existem dois módulos *Compare* independentes no TMS320F2812, cada um pode gerar três sinais de comparação, assim pode-se implementar até seis moduladores por largura de pulso com este sistema.

Para gerar uma moduladora é utilizado um contador que é incrementado até 7485 e decrementado até zero em um período de amostragem. A modulação com portadoras deslocadas em nível utiliza duas portadoras, no entanto o efeito de duas portadoras é emulado com apenas uma, por exemplo, se a referência de comparação é maior que 7484 sabe-se que uma das comparações já ocorreu, então o valor 7485 é subtraído da referência e a portadora com valor entre 0 e 7484 é utilizada para determinar o instante de comparação da portadora que estaria disposta na faixa 7485 e 14970.

Como a geração dos pulsos de comando ocorre por interrupção, existe um atraso devido ao tempo de processamento da própria interrupção e atualização das saídas. Isto limita os valores mínimos e máximos de comparação que podem ser utilizados. O valor mínimo de comparação é de 125, que resulta em um intervalo de 0,83 μs. Esta limitação causa três regiões nas quais o modulador não atua, sendo chamadas de regiões mortas. Na Fig. 6.23 é apresentado o posicionamento das três regiões onde não ocorrerá a comparação, destacadas em cinza. Quando a referência está dentro da região morta o valor de comparação é modificado para o valor válido mais próximo.

O programa possui estados que correspondem à diferentes condições de operação, em cada estado existe uma lista de tarefas executadas. A máquina de estados é executada a cada 99,8 us, sempre que a interrupção do contador número 3 (*Timer3*) ocorre. O primeiro estado é o DESLIGADO, neste estado os submódulo estão desabilitados, ocorre a leitura do conversor AD e das tensões de submódulo, sincronização CA e a inicialização dos controladores. A saída deste estado ocorre por requisição serial.

No estado CAUTOMATICA a referência i_{d1} e i_{d2} é ajustada em 2 A até que a tensão

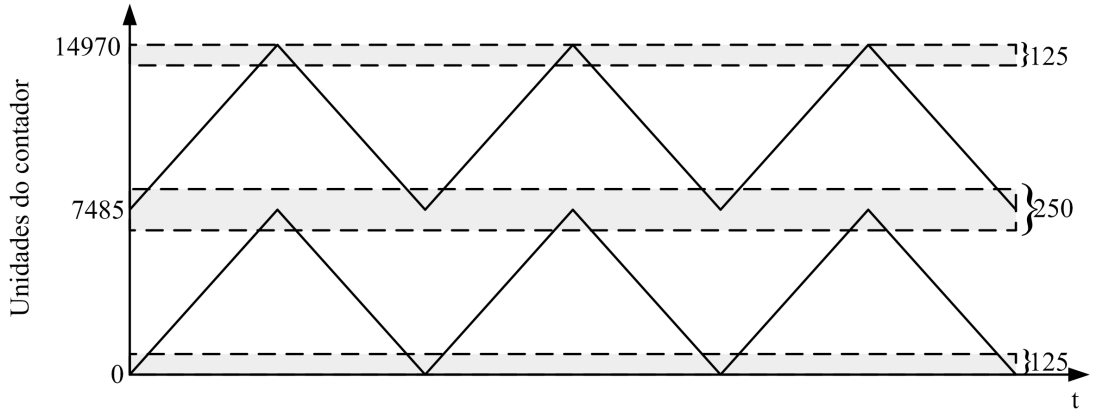


Fig. 6.23: Posicionamento das regiões mortas de modulação.

nos capacitores atinja a tensão de referência. Neste estado, os submódulo estão habilitados, ocorre a leitura do conversor AD, leitura das tensões de submódulo e o controle de corrente i_{d1} e i_{d2}. A modulação e o algoritmo de seleção de submódulos estão ativos, além disso, as rotinas de proteção e sincronização com a rede CA são executadas.

O estado INVERSOR é o estado de operação do conversor conectado à rede CA. Neste estado o contator de saída é fechado, conectando a fonte V_{oh} ao MMC. Neste estado os submódulo estão habilitados, ocorre a leitura do conversor AD e das tensões de submódulo, os controladores de corrente i_{d1}, i_{d2} e i_o estão habilitados, o controle de tensão total e diferencial dos capacitores está ativo. A modulação, o algoritmo de seleção de submódulos, a rotina de proteção e sincronização também estão habilitados.

Para ajuste dos parâmetros do conversor e leitura de variáveis importantes é utilizada uma interface de comunicação serial RS-232 com um computador. Neste computador é executado um aplicativo cliente que permite que as variáveis lidas sejam salvas para análise posterior. A rotina serial é executada nas interrupções do módulo de comunicação serial A.

O tempo necessário para o processamento e atualização das variáveis impede que o algoritmo de seleção dos submódulos seja executado a cada comparação do modulador. Como a atualização das variáveis de tensão de submódulo ocorre apenas uma vez em um período de amostragem, o algoritmo é executado apenas uma vez, prevendo os dois estados dos submódulos que serão utilizados no próximo período de amostragem.

6.5 Descrição do programa do FPGA

O FPGA foi escolhido para realizar a tarefa de medir a frequência que representa a tensão nos capacitores dos submódulos. Esta tarefa precisa ser executada em paralelo, o que é perfeitamente compatível com a topologia do FPGA. Neste tipo de componente existe um grande número de células lógicas que podem ser interconectadas de acordo com o programa para executar a função desejada.

O programa é desenvolvido em VHDL, que é uma linguagem própria para a descrição de circuitos eletrônicos digitais. O programa consiste da modelagem de um contador, que contabiliza o número de pulsos ocorridos entre duas transições positivas do sinal de frequência de entrada. Os pulsos de incremento do contador são gerados a uma de frequência de 25 MHz, a partir do sincronismo interno do FPGA. Quando o contador é reinicializado, a saída do contador é atualizada, na saída do contador há um bloco de geração de paridade. O segundo bloco modelado é a porta de comunicação com o DSP. Nesta porta há registradores que armazenam os estados dos contadores. Estes registradores são lidos por endereçamento paralelo pelo DSP, por meio de um barramento de dados e endereçamento. A Fig. 6.24 (a) apresenta o diagrama de blocos que representa quatro

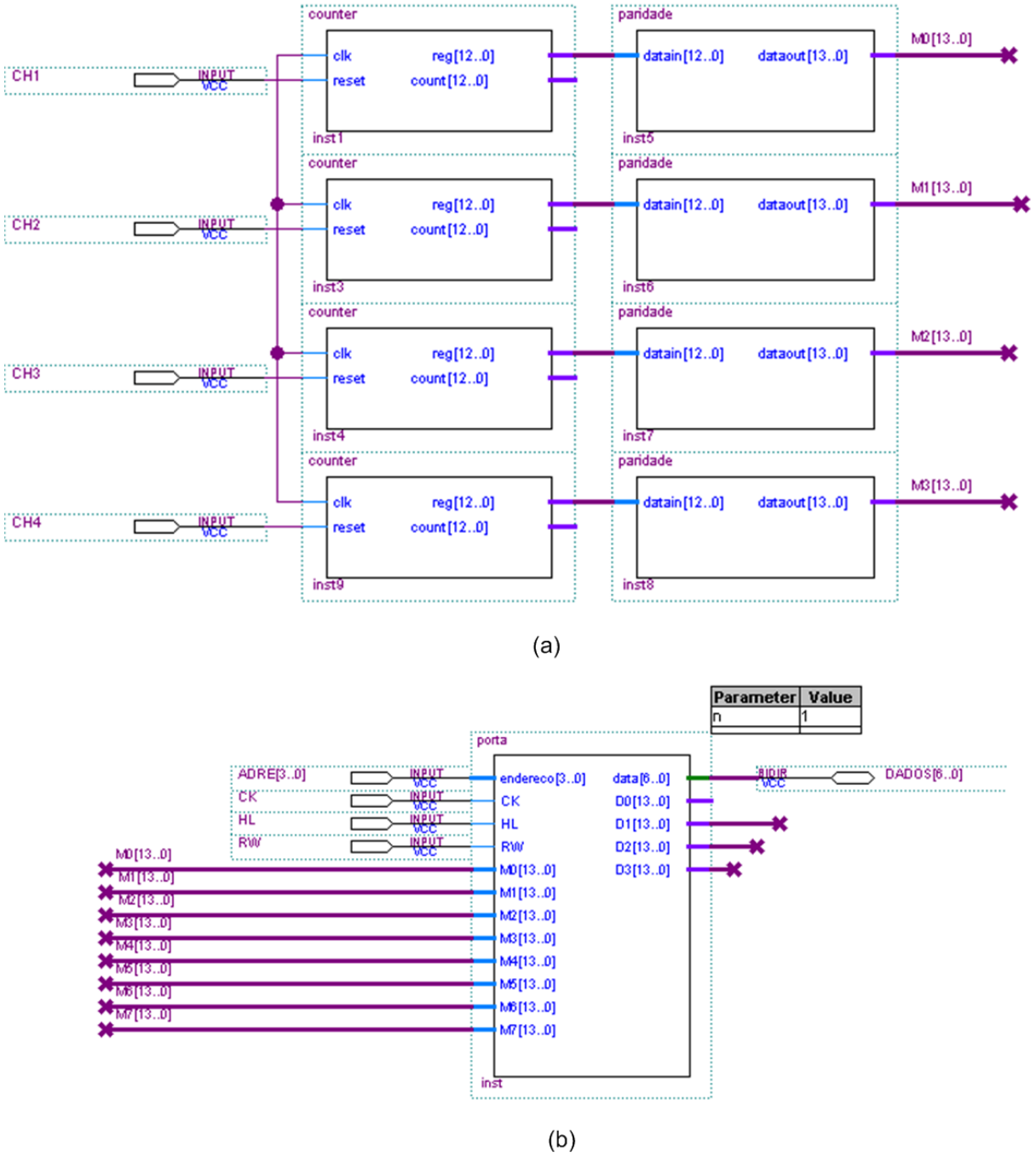


Fig. 6.24: Diagrama de blocos do programa do FPGA (a) contador e paridade (b) porta de comunicação com o DSP.

dos oito contadores implementados, já a Fig. 6.24 (b) apresenta a porta de comunicação com o DSP.

6.6 Conclusão

Neste capítulo foram especificados os componentes do estágio de potência, utilizados no protótipo do conversor MMC. Este protótipo será utilizado para obtenção dos resultados experimentais deste trabalho. O cálculo de perdas demonstra que o conversor deverá ter eficiência acima de 97,5 % na condição de operação nominal. A escolha dos capacitores de submódulo foi decidida em função da corrente eficaz, sendo o capacitor mínimo de 550 μF, o próximo valor comercial seria de 680 μF, no entanto a corrente eficaz suportada por este capacitor não atenderia ao valor de projeto, assim optou-se pela introdução de dois capacitores em paralelo. Portanto, a ondulação de tensão dos capacitores de submódulo será inferior ao especificado. A ondulação de corrente foi projetada para valor reduzido que torna possível a utilização de indutores com núcleo de ferro, com menor custo.

Neste capítulo também foram apresentados os elementos auxiliares, necessários ao funcionamento do conversor. Um dos pontos críticos é o sensoriamento da tensão dos capacitores de submódulo. Esta tarefa é resolvida com a utilização de um VCO, isto permite que o sinal de frequência proporcional a tensão seja isolado com a utilização de acopladores ópticos. Se por um lado esta técnica eliminou a necessidade de utilização de sensores de efeito Hall, tida como primeira opção, por outro lado tornou-se necessário a introdução do FPGA para o processamento paralelo da informação de frequência. Este FPGA permitirá, numa aplicação futura, a transferência da modulação do DSP para o FPGA, o que eliminaria a existência da região morta entre as portadoras.

Quanto ao projeto do submódulo, duas escolhas importantes foram tomadas. A primeira está relacionada à fonte de alimentação que utiliza uma fonte isolada para alimentação do submódulo a partir de uma fonte auxiliar. Esta opção torna mais fácil a verificação dos sinais de controle do submódulo no laboratório, sem a necessidade da conexão da fonte de CC de potência, no entanto esta opção limita o número de submódulos que podem ser colocados em série devido à isolação da fonte. Em um sistema comercial seria mais adequada a obtenção da tensão necessária aos circuitos de controle e aquisição do submódulo a partir da tensão do capacitor de submódulo, por meio de um conversor CC-CC abaixador.

A segunda escolha está relacionada ao circuito de comando dos interruptores que utiliza capacitor flutuante. Esta característica irá limitar a razão cíclica máxima e mínima que será aplicada ao submódulo e deve ser lavada em conta no processo de comutação, conforme alteração apresentada no algoritmo de modulação.

7 PROJETO DO CONTROLE E SIMULAÇÃO

Neste capítulo é apresentado o projeto do sistema de controle proposto no capítulo 4. O sistema projetado é avaliado com uso de simulação numérica, por meio da ferramenta *MATLAB/Simulink*.

7.1 Projeto dos controladores

O projeto dos controladores utiliza os parâmetros do conversor já apresentados na seção 6.1. Além disso, apresentam-se os ganhos presentes nas malhas de controle, calculados a partir da especificação do protótipo realizada no capítulo 4 e apresentados na Tab. 7.1. A frequência de amostragem é alterada de 10 kHz para 10020 Hz, por ser o múltiplo exato de 60 Hz mais próximo de 10 kHz. O projeto do compensador irá considerar uma faixa de variação do indutor L_o entre 1,75% e 17,5 % ($L_o = 3$ mH e $L_o = 30$ mH), os valores de base são: potência de 2240 VA e tensão de 380 V, L_o está representando a indutância do alimentador.

Parâmetro	Valor
Ganho do modulador	$K_{PWM} = 1/14970$
Ganho do VCO	$K_{vco} = 16,2$ kHz/V
Ganho do sensor de tensão do submódulo	$K_R = 15,4$ mV/V
Ganho do sensor de corrente	$K_i = 94$ mV/A
Ganho do conversor AD	$K_{AD} = 4096/3$
Parâmetro g_v	$g_v = 0,67$
Frequência de amostragem	$f_s = 10020$ Hz
Indutância do alimentador	3 mH$< L_o <$ 30 mH
Indutância de semibraço	$L_a = 10$ mH[4]

Tab. 7.1: Parâmetros para o projeto do sistema de controle.

7.1.1 Compensador da corrente i_o

O projeto do compensador de corrente alternada (C_{io}) utiliza o modelo apresentado na equação (4.56) e a FTMA (4.83). A frequência de cruzamento por 0 dB será igual a um oitavo da frequência de amostragem[6], a margem de fase mínima é de 30 graus.

A referência de corrente será gerada em malha aberta de modo sincronizado com a rede CA, assim busca-se um controlador que apresente pequeno erro estático. O primeiro

[4]Indutância medida nos indutores do protótipo, considerando frequência de comutação e corrente nominal.

[6]Esta frequência é atingida apenas com o valor mínimo da indutância L_o

controlador avaliado foi um controlador PI, cujo projeto e simulação é apresentado no apêndice B. Observa-se que a corrente de saída obtida com o controlador PI projetado apresenta um erro de regime permanente tanto em fase quanto em amplitude, além disso, o aumento do valor da indutância L_o degrada o controle. Por este motivo buscou-se um outro tipo de controlador para esta malha de controle.

De acordo com a teoria do modelo do valor interno [64], o sistema de controle necessita que sua FTMA possua em sua estrutura a referência que deverá ser sintetizada ou o distúrbio que será rejeitado. Assim será adicionado ao controlador um termo ressonante em 60 Hz, tal que o controlador possua três zeros e três polos. Serão posicionados dois zeros na frequência de ressonância da planta, além disso, há um polo posicionado na origem. Este integrador é evita que o ganho em baixa frequência seja muito pequeno, habilitando o sistema de controle a rejeitar distúrbios de natureza contínua.

A função de transferência do controlador obtido no plano w é apresentada em (7.1). O ajuste do controlador utilizou a ferramenta gráfica *Sisotool* do *MATLAB*. A Fig. 7.1 apresenta o diagrama de Bode da FTMA do sistema de controle da corrente i_o sem compensação ($T_{io,nc}$), isto é, T_{io} quando o controlador C_{io} é representado apenas por um ganho unitário. Além disso, na mesma figura estão apresentados os diagramas de Bode do controlador calculado (C_{io}) e o resultado final da FTMA do sistema de controle da corrente i_o (T_{io}), para o valor mínimo de indutância L_o. Com o controlador projetado, nesta situação de valor de indutância, o sistema possui frequência de cruzamento por 0 dB em 1,25 kHz e margem de fase de 44,5 graus.

$$C_{io}(w) = \frac{7,351w^3 + 1,128.10^4w^2 + 3,655.10^6w + 3,386.10^8}{w^3 + 1,421.10^5w} \tag{7.1}$$

Já a Fig. 7.2 apresenta os diagramas de Bode da FTMA do sistema de controle da corrente i_o sem compensação ($T_{io,nc}$), do controlador calculado (C_{io}) e o resultado final da FTMA do sistema de controle da corrente i_o (T_{io}) quando o valor da indutância L_o é máximo. Neste caso a frequência de cruzamento por zero está posicionada em 444 Hz, com margem de fase de 46,7 graus.

Após a obtenção do controlador no plano w é utilizada a transformação inversa ao plano z (4.79). O controlador obtido no plano z é apresentado em (7.2).

$$C_{io}(z) = \frac{7,92z^3 - 22,6z^2 + 21,47z - 6,795}{z^3 - 2,999z^2 + 2,999z - 1} \tag{7.2}$$

7.1.2 Compensador da corrente i_{d1} e i_{d2}

O projeto do controlador da componente média da corrente dos semibraços utiliza a planta de corrente apresentada em (4.58) e a FTMA (4.85). A referência de corrente desta

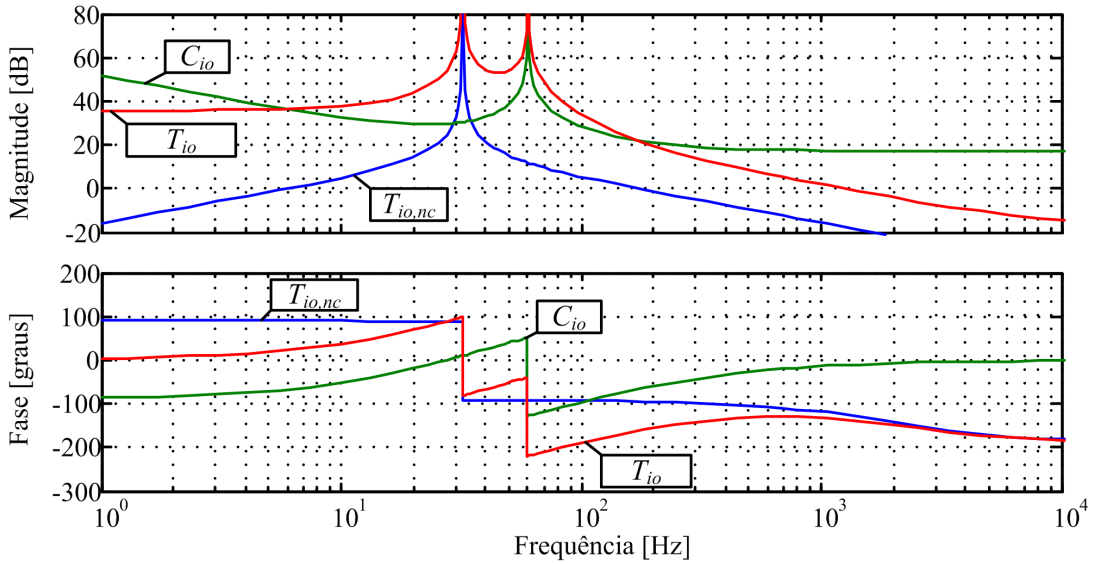


Fig. 7.1: Diagramas de Bode: FTMA não compensada do sistema de controle da corrente i_o ($T_{io,nc}$), controlador da corrente i_o (C_{io}) e FTMA do sistema de controle da corrente i_o (T_{io}), para valor de indutância L_o mínimo.

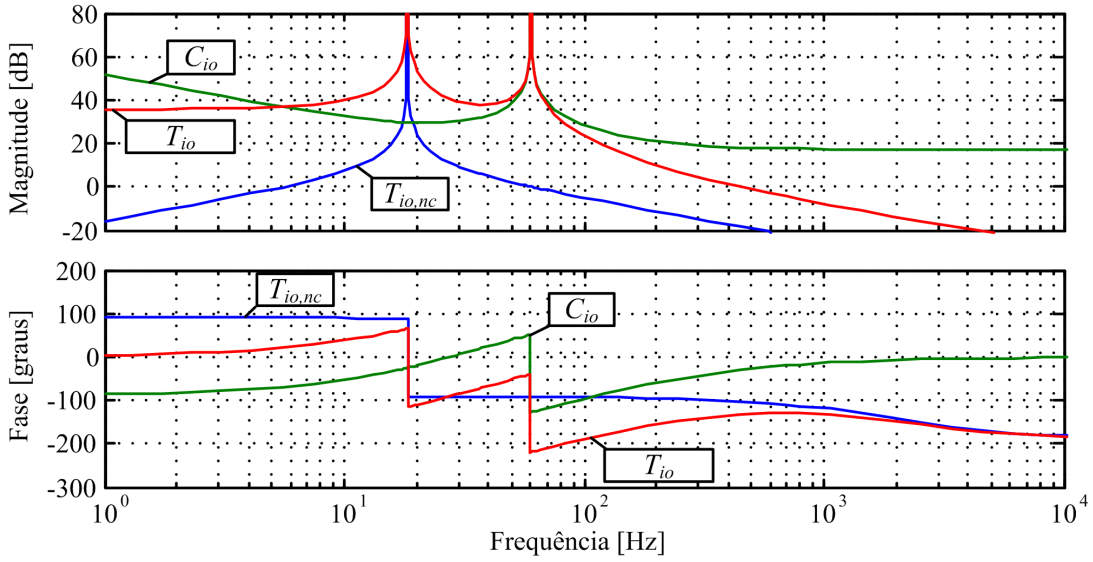


Fig. 7.2: Diagramas de Bode: FTMA não compensada do sistema de controle da corrente i_o ($T_{io,nc}$), controlador da corrente i_o (C_{io}) e FTMA do sistema de controle da corrente i_o (T_{io}), para valor de indutância L_o máximo.

malha é gerada pela soma das referências geradas pelas malhas de controle de tensão total e tensão diferencial de cada braço. Como critérios de projeto, a frequência de cruzamento por 0 dB da curva de ganho é 0,8 kHz, com margem de fase mínima de 30 graus.

É ajustado um controlador PI+polo, este controlador permite que a FTMA da planta

tenha um ganho constante em baixas frequências, com o cancelamento do efeito do baixo ganho provocado pelo zero em baixa frequência pelo polo na origem do controlador. O zero do controlador foi posicionado em 330 Hz e o polo adicional alocado em 30 kHz. Em (7.3) é apresentado o controlador obtido no plano w. Na Fig. 7.3 são apresentados os diagramas de Bode da FTMA do sistema de controle da corrente i_{dx} sem compensação ($T_{id,nc}$), do controlador (C_{id}) e o resultado final da FTMA do sistema de controle da corrente i_{dx} (T_{id}). A frequência de cruzamento por 0 dB da curva de ganho é 0,8 kHz, com margem de fase de 43 graus.

$$C_{id}(w) = \frac{1,274.10^6 w + 2,641.10^9}{w^2 + 1,885.10^5 w} \tag{7.3}$$

Após a obtenção do controlador no plano w é utilizada a transformação ao plano z, sendo obtido o controlador apresentado em (7.4).

$$C_{id}(z) = \frac{6,739z^2 + 1,264z - 5,476}{z^2 - 0,1922z - 0,8078} \tag{7.4}$$

7.1.3 Compensador de tensão v_{ct1} e v_{ct2}

No protótipo a tensão total dos capacitores de um braço (v_{ct1} ou v_{ct2}) é obtida com a soma da tensão dos quatro capacitores dos submódulos que compõem cada uma das duas

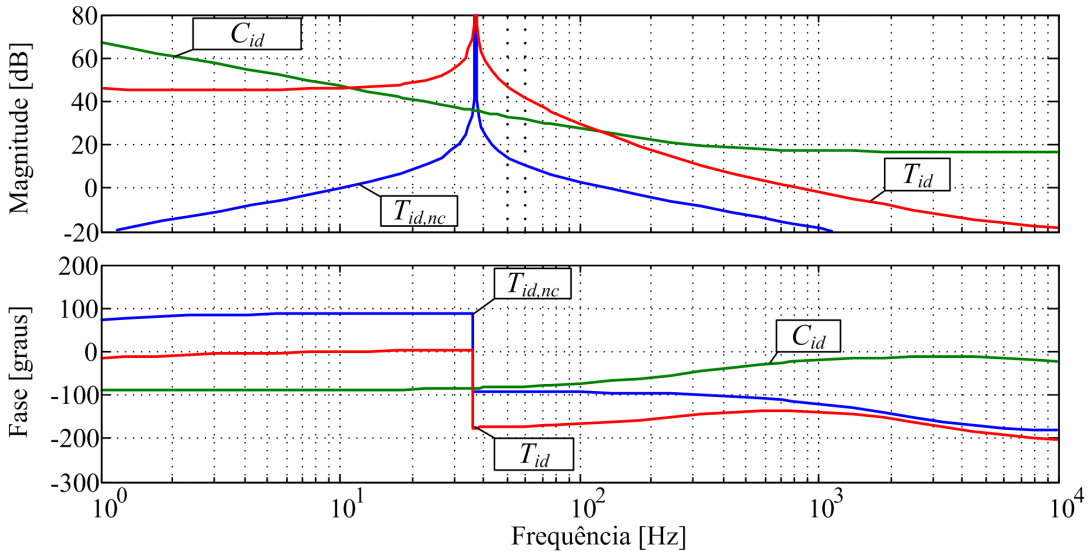


Fig. 7.3: Diagramas de Bode: FTMA não compensada do sistema de controle da corrente i_{dx} ($T_{id,nc}$), controlador da corrente i_{dx} (C_{id}) e FTMA do sistema de controle da corrente i_{dx} (T_{id}).

fazes do conversor. O modelo para a planta de tensão total dos capacitores é apresentado em (4.74) e o projeto utiliza a FTMA apresentada em (4.88). A ação de controle do controlador de tensão total deve ser lenta o suficiente para ignorar a ondulação esperada nos capacitores, provocada pela circulação da corrente alternada em 60 Hz. A ondulação da tensão total dos capacitores ocorre com frequência de 120 Hz. A frequência de cruzamento da FTMA do controle da tensão total será cerca de 20 vezes menor que este valor ou seja, 6 Hz. É utilizado um controlador PI+polo para compensação desta malha de controle. O controlador obtido no plano w é apresentado em (7.5). Com este controlador é obtida uma margem de fase de 83,3 graus com frequência de cruzamento por zero em 6 Hz.

Na Fig. 7.4 são apresentados os diagramas de Bode da FTMA do sistema de controle da tensão v_{vctx} sem a compensação ($T_{vct,nc}$), do controlador (C_{vct}) e da FTMA do sistema de controle da tensão v_{vctx} (T_{vct}).

$$C_{vct}(w) = \frac{214,4w + 808,3}{w^2 + 2369w} \tag{7.5}$$

Com o uso da transformação inversa ao plano z, é obtido o controlador (7.8) no plano z.

$$C_{vct}(z) = \frac{9,57.10^{-3}z^2 + 3,6.10^{-6}z - 9,567.10^{-3}}{z^2 - 1,789z + 0,7886} \tag{7.6}$$

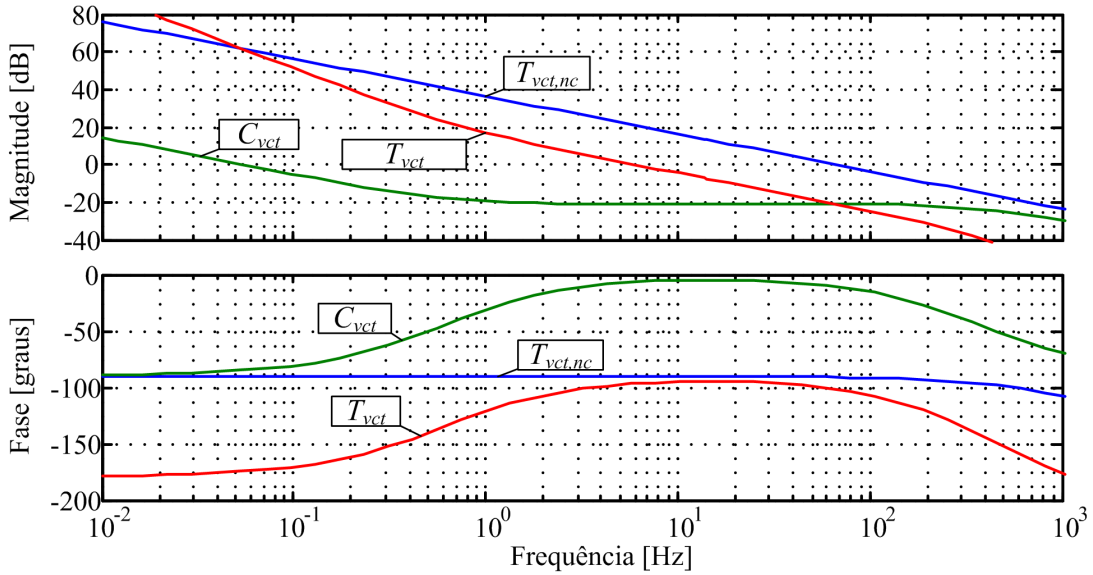


Fig. 7.4: Diagramas de Bode: FTMA do sistema de controle da tensão v_{vctx} sem a compensação ($T_{vct,nc}$), do controlador de tensão v_{vctx} (C_{vct}) e da FTMA do sistema de controle da tensão v_{vctx} (T_{vct}).

7.1.4 Compensador de tensão v_{cd1} e v_{cd2}

A tensão diferencial de um braço (v_{cd1} e v_{cd2}) é calculada por meio da diferença entre a soma das tensões dos N capacitores do semibraço inferior e dos N capacitores do semibraço superior. O modelo para a planta de tensão é apresentado em (4.74). A FTMA obtida no capítulo 4 considera que a saída do controlador é multiplicada por uma senóide de ganho um, sincronizada com a tensão de saída. No desenvolvimento do *software*, realizado com ponto fixo, a amplitude desta senóide é de 935, assim este ganho precisa ser considerado no projeto do controlador. A resposta desta malha de controle deve ser lenta a ponto de não corrigir a ondulação normal que ocorre nos capacitores devido à circulação da corrente em 60 Hz. A frequência de cruzamento por zero desejada é de 1,2 Hz, cinco vezes menor que a frequência de cruzamento por zero da malha de controle da tensão total. O controle é realizado com o ajuste de um controlador PI+polo, com expressão apresentada em (7.7). Com este controlador a frequência de cruzamento por zero dB é 1,2 Hz e a margem de fase é 83,3 graus. A Fig. 7.5 são apresentados os diagramas de Bode da FTMA do sistema de controle da tensão v_{vcdx} sem a compensação ($T_{vcd,nc}$), do controlador (C_{vcd}) e da FTMA do sistema de controle da tensão v_{vcdx} (T_{vcd}).

$$C_{vcd}(w) = \frac{0,4367w + 0,3292}{w^2 + 473,7w} \tag{7.7}$$

Com o uso da transformação inversa ao plano z é obtido o controlador (7.8) no plano

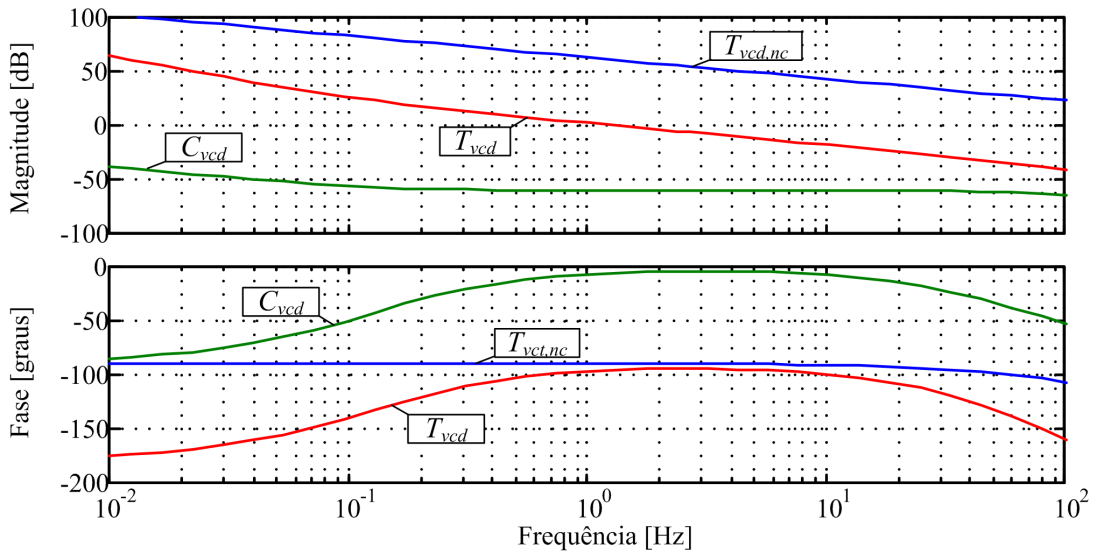


Fig. 7.5: Diagramas de Bode: FTMA do sistema de controle da tensão v_{vcdx} sem a compensação ($T_{vcd,nc}$), do controlador de tensão v_{vcdx} (C_{vcd}) e da FTMA do sistema de controle da tensão v_{vcdx} (T_{vcd}).

z.

$$C_{vct}(z) = \frac{1,763.10^{-4}z^2 + 1,326.10^{-7}z - 1,762.10^{-4}}{z^2 - 1,618z + 0,6176} \tag{7.8}$$

7.2 Simulação Numérica

As simulações do conversor MMC são realizadas no programa *Simulink/MATLAB*. São consideradas duas não idealidades na simulação: a primeira é a adição do tempo morto de 2 μs no acionamento dos interruptores de cada submódulo e a segunda é a adição da zona morta entre as portadoras. A zona morta possui 250 unidades do contador. A causa desta não idealidade já foi descrita no capítulo 6.

A Fig. 7.6 (a) apresenta o arranjo utilizado para a simulação do submódulo. No submódulo estão implementados o circuito de geração de tempo morto e o circuito de medição de tensão, além do circuito de potência. Os interruptores e o capacitor utilizados são ideais. Dois submódulos são agrupados em série com um indutor formando um semi-braço. O indutor de semibraço possui uma resistência série de 0,27 Ω. A implementação do semibraço é apresentada na Fig. 7.6 (b). Na Fig. 7.6 (c) é apresentada a conexão de 4 semibraços que formam os dois braços do conversor MMC implementado. A fonte CA possui uma impedância série, já descrita.

O bloco de modulação e seleção dos submódulos é apresentado na Fig. 7.7. Os códigos implementados no algoritmo de seleção e no modulador estão apresentados no Apêndice A. O bloco *Rate Transition* é utilizado para efetuar a transição entre a simulação discreta, que é executada a cada período de amostragem, e a simulação contínua que ocorre com passo de cálculo variável determinado pelo algoritmo de simulação do *MATLAB*.

A Fig. 7.8 apresenta a implementação no *Simulink* do controle da corrente i_o. O conversor AD é representado pelo ganho K_{ad} e para simular a quantização e amostragem são utilizados um quantizador e um retentor de ordem zero. Antes do bloco que representa o ganho do conversor AD aparece somado o valor de 1,5, isto representa o deslocamento de nível executado na placa de condicionamento, tal que valores de corrente menores que 1,5 representam valores negativos e valores maiores que 1,5 e menores que 3 representam valores positivos. A equação a diferenças é implementada em código, no bloco G_{cio}. O controle da corrente média do semibraço utiliza a mesma configuração, exceto pela troca do controlador G_{cio} por G_{cid}. O código fonte dos controladores também está apresentado no Apêndice A. O bloco do controlador é executado uma vez a cada ciclo de amostragem. A saturação do controle é implementada dentro do código de cada um dos controladores de corrente. É importante destacar que a saturação não dever ser aplicada sob a soma das contribuições de cada controlador, sob pena de desabilitar os dois controladores durante a duração da saturação.

O controle das tensões v_{ct1} e v_{cd1} é apresentado na Fig. 7.9. O código dos controladores

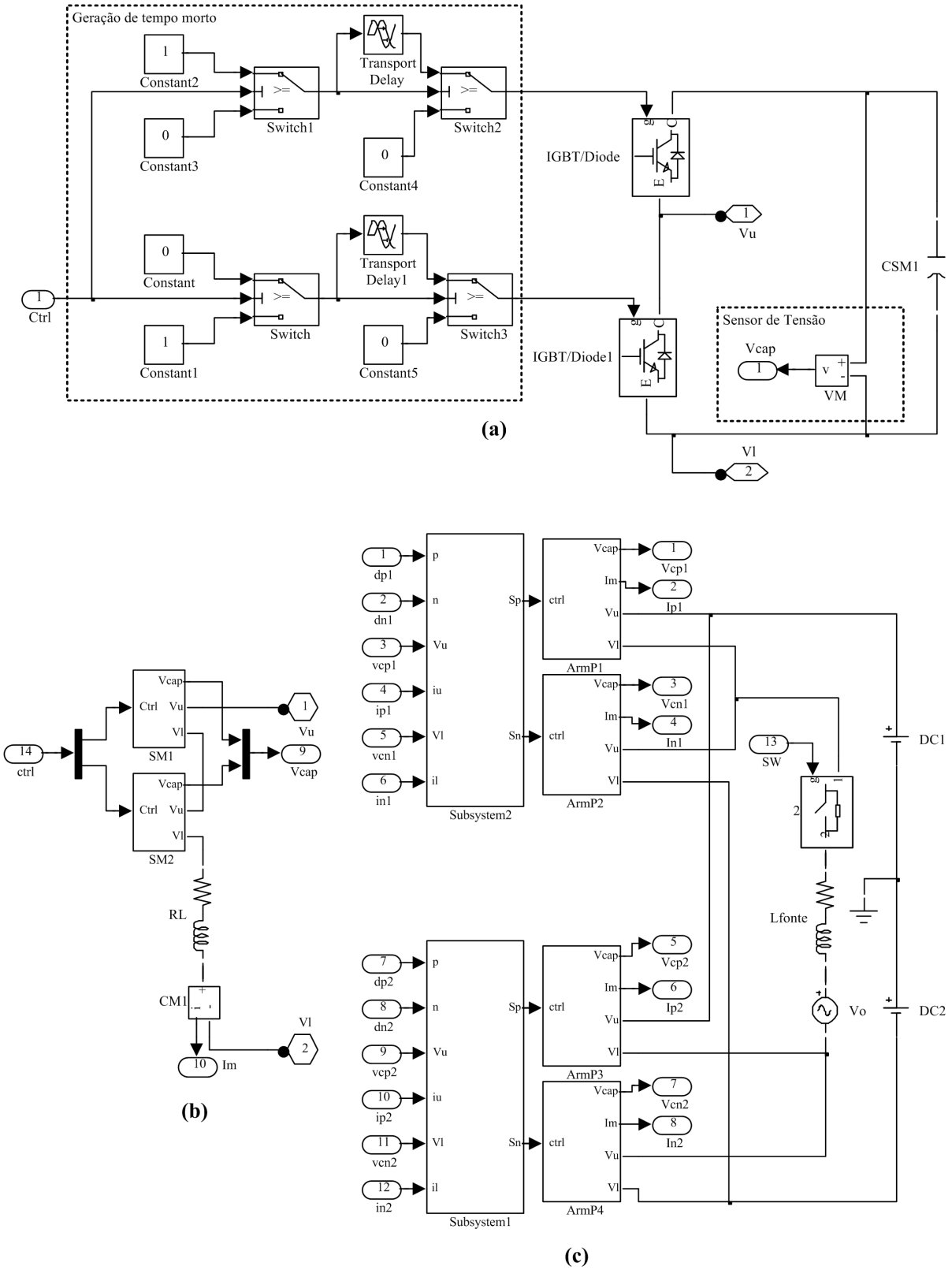


Fig. 7.6: Modelos utilizados na simulação do *Simulink* (a) submódulo, (b) semibraço, (c) conexão dos 4 semibraços.

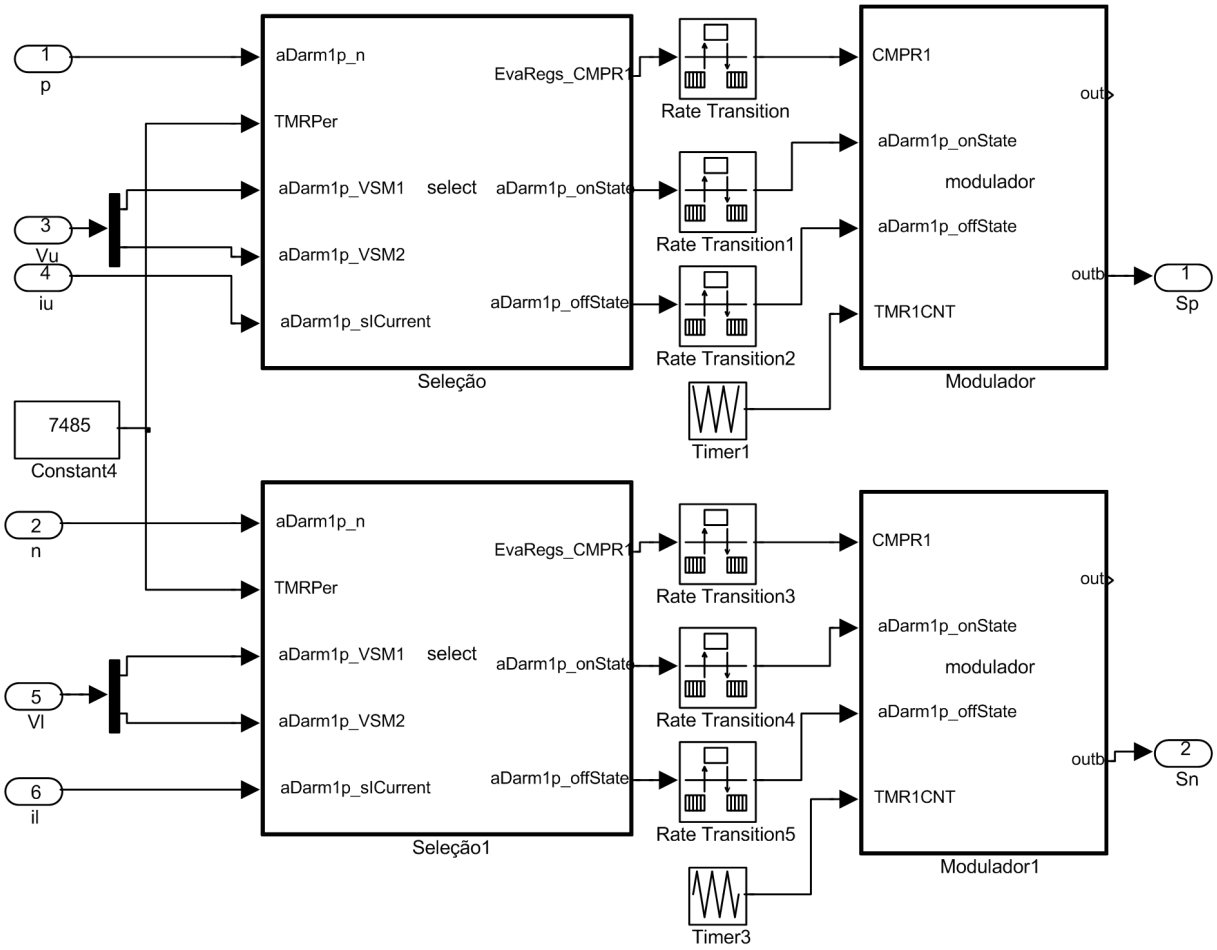


Fig. 7.7: Modulação e seleção dos submódulos no *Simulink*.

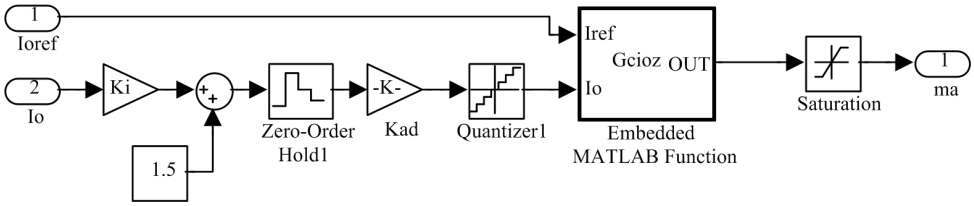


Fig. 7.8: Implementação no *Simulink* do controle da corrente i_o.

de tensão são apresentados no Apêndice A.

A simulação utiliza tensão V_{oh} de 380 V eficaz. O ângulo de carga é ajustado para que o conversor opere nos quatro quadrantes possíveis, apresentados na Fig. 7.10. Os resultados são apresentados considerando a corrente i_{oh}, que possui sentido inverso ao da corrente i_o utilizada na modelagem do sistema. Esta referência foi adotada para que a fonte de tensão V_{oh} apresente potência negativa quando o fluxo de potência ocorre no sentido CC-CA.

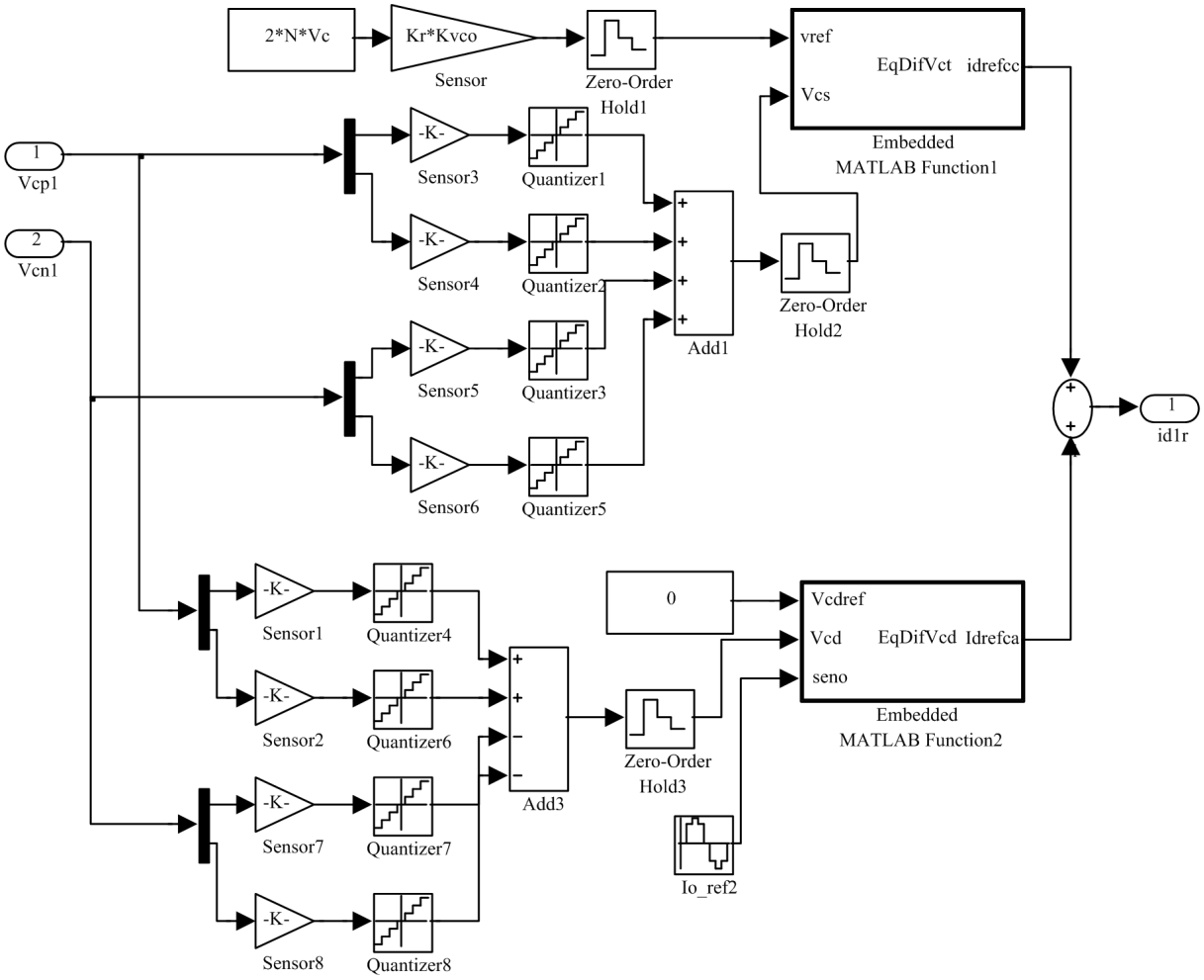


Fig. 7.9: Implementação no *Simulink* do controle das tensões v_{ct1} e v_{cd1}.

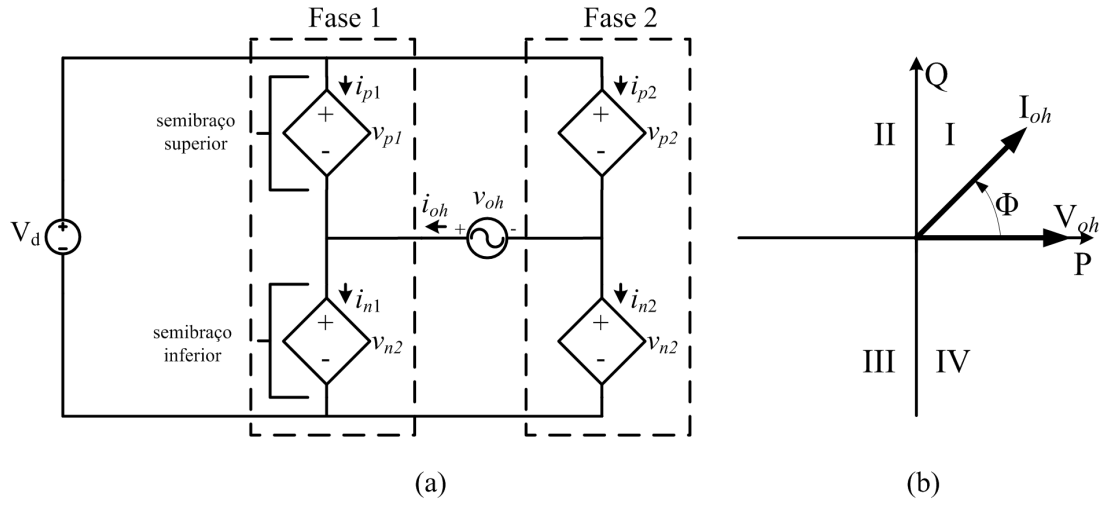


Fig. 7.10: (a) Referências utilizadas na análise dos resultados (b) quadrantes de operação do conversor.

A Tab. 7.2 apresenta o resultado de DHT obtido para alguns pontos de operação, para o valor mínimo de L_o. Considerou-se a análise até o harmônico 50. Verifica-se que a DHT cresce com a redução da carga do conversor. Isto ocorre porque a interferência das não linearidades torna-se mais representativa frente a corrente processada. Na operação nominal em 380 V a DHT é máxima nos pontos onde a operação é puramente reativa. Uma causa possível para este efeito é que na operação reativa o efeito do tempo morto ocorre ao mesmo tempo nos quatro semibraços, já que a passagem por zero da corrente ocorre simultaneamente. Em oposição, quando o fluxo de potência é puramente ativo, os instantes de passagem por zero das correntes de semibraço de um braço ocorrem em momentos distintos e a DHT é ligeiramente menor. A análise harmônica da corrente i_{oh} é apresentada na Fig. 7.11.

As Fig. 7.12 a 7.19 apresentam os resultados para a operação em regime permanente do conversor na condição nominal de corrente em 380 V. Nestas figuras são apresentadas a tensão nos capacitores de submódulo do braço 1 (v_{c1-4}), a corrente i_{oh} e a referência para i_{oh} ($i_{oh,ref}$), a tensão V_{oh}, a corrente no semibraço inferior do braço 1 (i_{n1}). No terceiro quadro das Fig. 7.12 a 7.19 é apresentada a corrente i_{d1} e a referência da componente média do braço 1 ($i_{d1,ref}$). No quarto quadro é apresentada a saída do controlador de corrente i_{oh} (m_a) e a saída do controlador de corrente i_{d1} (m_{d1}).

A Fig. 7.12 apresenta o resultado para operação com ângulo $\phi = -\pi/2$. A corrente i_{oh} está em fase com sua referência e não apresenta erro em relação a amplitude. Percebe-se que a tensão dos capacitores do semibraço inferior (v_{c3} e v_{c4}) oscila em torno de um valor um pouco maior se comparado ao valor que oscilam as tensões dos capacitores do semibraço superior (v_{c1} e v_{c2}). Esta pequena diferença não compromete a operação

Potência [VA]	Ângulo [graus]	Corrente [A]	DHT [%]
2246	$-\pi/2$	5,91	2,26
2237	$-3\pi/4$	5,89	1,98
2226	π	5,86	1,97
2222	$3\pi/4$	5,85	1,35
2227	$\pi/2$	5,86	2,11
2237	$\pi/4$	5,89	1,79
2247	0	5,91	1,5
2250	$-\pi/4$	5,92	1,42
1127	0	2,967	2,11
1108	$\pi/2$	2,915	3,25
1107	π	2,914	2,01
1127	$-\pi/2$	2,965	2,99

Tab. 7.2: Distorção harmônica total da corrente de saída

do conversor, além disso este valor é muito menor que a ondulação natural da tensão dos capacitores e está na ordem de grandeza do intervalo de quantização do sistema de amostragem da tensão dos capacitores que de 1,2 V.

A Fig. 7.13 apresenta o resultado para operação com ângulo $\phi = -3\pi/2$. Ao contrário da condição anterior, na qual o valor médio da corrente i_{d1} é nulo, nesta condição esta corrente possui um valor médio próximo a 1 A, indicando que existe a transferência de energia da fonte CC pra a fonte CA. A Fig. 7.14 apresenta o resultado para operação com ângulo $\phi = -\pi$. Nesta condição o valor médio da corrente i_{d1} atinge o valor máximo, em torno de 1,4 A. A Fig. 7.15 apresenta o resultado para operação com ângulo $\phi = 3\pi/4$. Nesta condição o valor médio da corrente i_{d1} volta e ser reduzido voltando ao patamar obtido na condição apresentada na Fig. 7.13. A Fig. 7.16 apresenta o resultado para operação com ângulo $\phi = \pi/2$. Nesta condição o valor médio da corrente i_{d1} é nulo, tal que o conversor processa somente energia reativa. A Fig. 7.17 apresenta o resultado para operação com ângulo $\phi = \pi/4$. Nesta condição o valor médio da corrente i_{d1} é negativo o que indica que o fluxo de potência está ocorrendo no sentido da fonte CA para a fonte CC.

A Fig. 7.18 apresenta o resultado para operação com ângulo $\phi = 0$. Nesta condição o valor médio da corrente i_{d1} apresenta o menor valor obtido nas simulações, com fluxo de 2247 W da fonte CA para a fonte CC. A Fig. 7.19 apresenta o resultado em regime permanente do conversor operando com ângulo $\phi = -\pi/4$. O valor médio da corrente

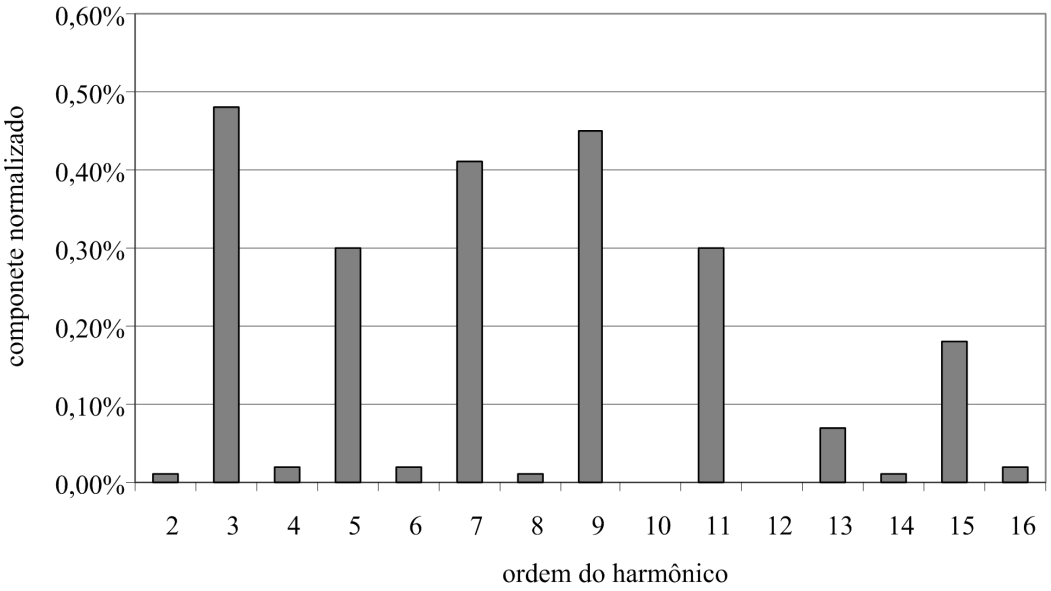


Fig. 7.11: Componentes harmônicos da corrente i_{oh} normalizados em relação ao componente fundamental, 2242 VA, $\phi = \pi$.

i_{d1} é maior que o da condição anterior, no entanto continua negativo, indicando que a potência continua a fluir no sentido da fonte CA para a fonte CC.

Na Fig. 7.20 é apresentado o degrau de carga no qual a referência de corrente i_{oh} é ajustada de 50 % para 100% do valor nominal. Observa-se a existência de um período transitório na corrente, o controlador leva cerca de meio ciclo para eliminar a oscilação em torno do valor de referência. A variação na carga provoca a queda da tensão dos capacitores, assim é necessário que a referência de corrente média de semibraço seja ajustada. O controlador de tensão total efetua este ajuste e a tensão retorna para o valor de referência.

A variação da referência de corrente i_{oh} de 100 % para 50% é apresentada na Fig. 7.21. O tempo necessário para o retorno da tensão dos capacitores ao valor nominal é de 500 ms. O degrau de carga de 50 % provoca uma variação na tensão média dos capacitores inferior a 10 V.

Na Fig. 7.22 são apresentados resultados do conversor quando a indutância L_o é ajustada para seu valor máximo. A condição analisada é a de ângulo $\phi = \pi$. A distorção harmônica para esta condição é inferior a condição com indutância mínima, sendo avaliada em 1,04 %.

Para que o efeito da inclusão do tempo morto e da zona morta sejam analisados, são

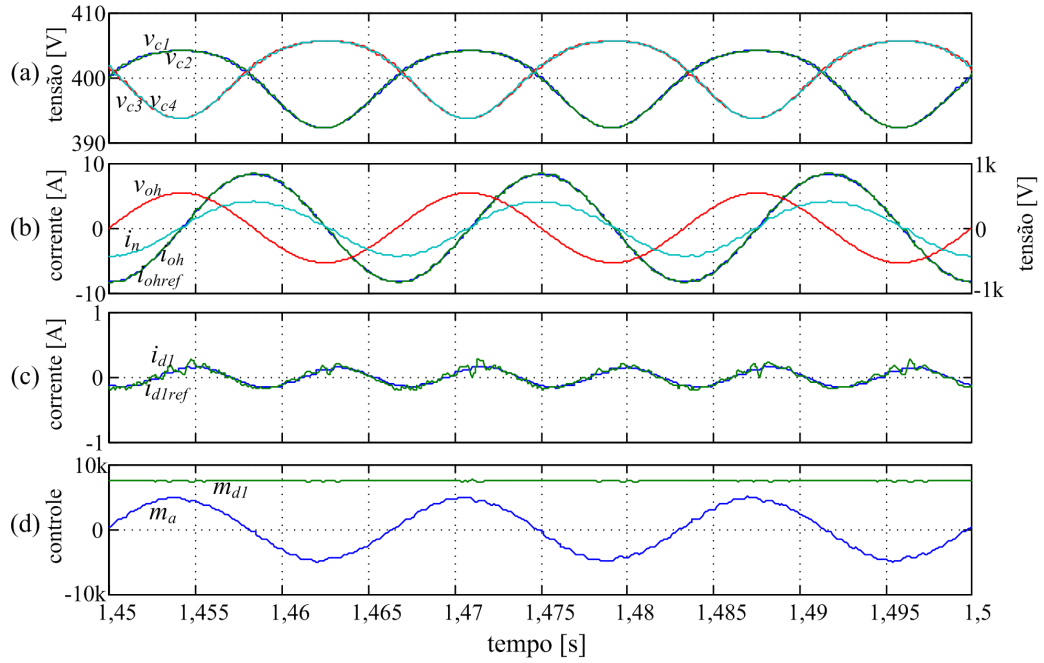


Fig. 7.12: Simulação condição 2246 VA, $\phi = -\pi/2$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

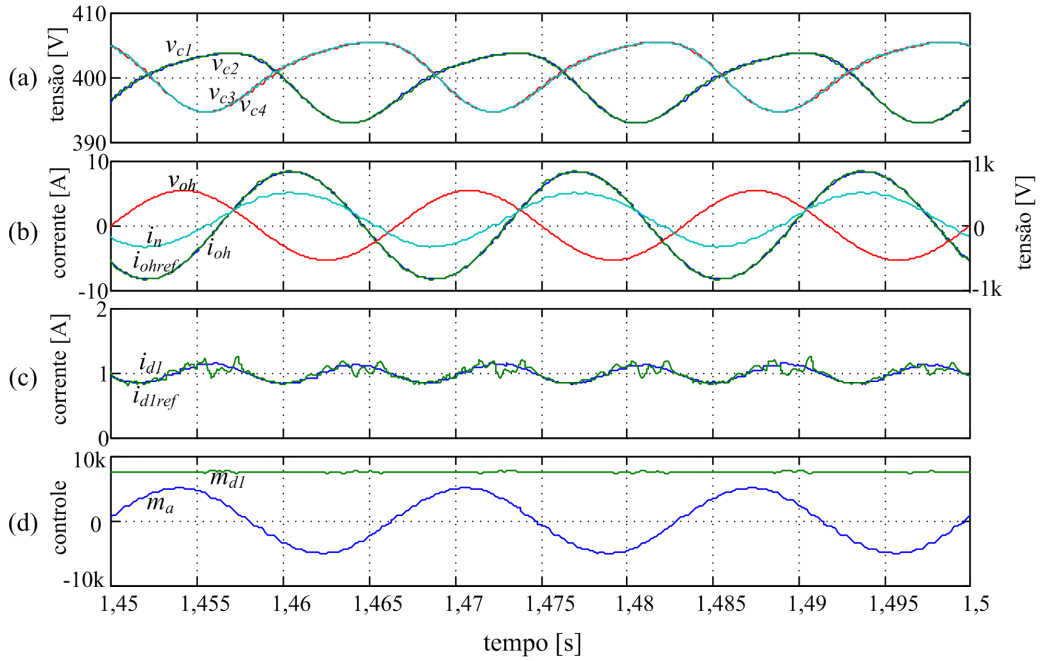


Fig. 7.13: Simulação condição 2237 VA, $\phi = -\pi$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

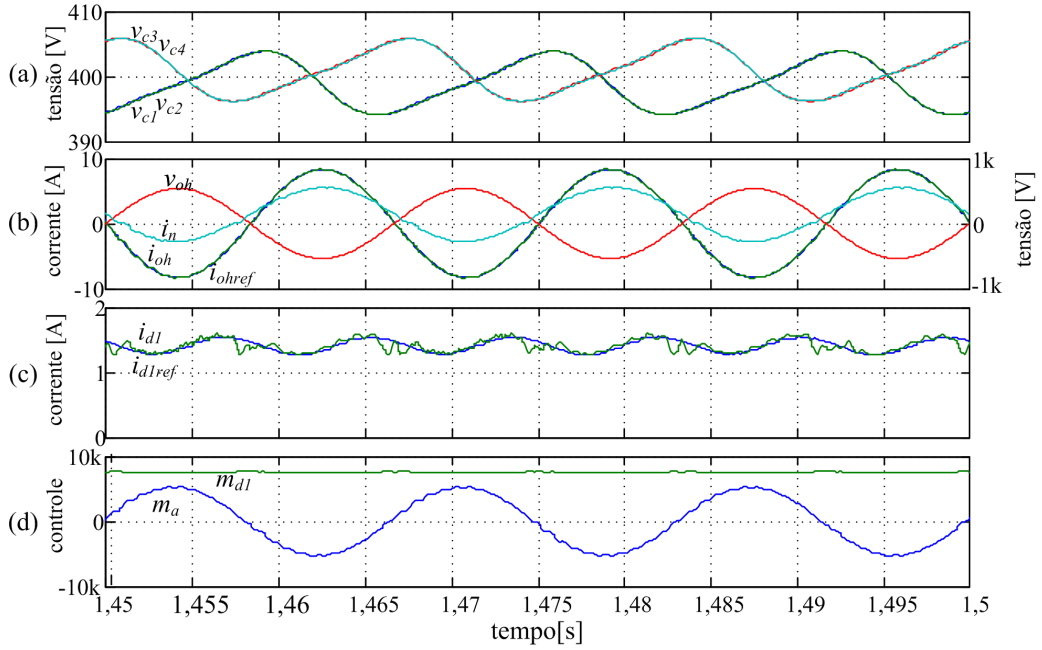


Fig. 7.14: Simulação condição 2226 VA, $\phi = \pi$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

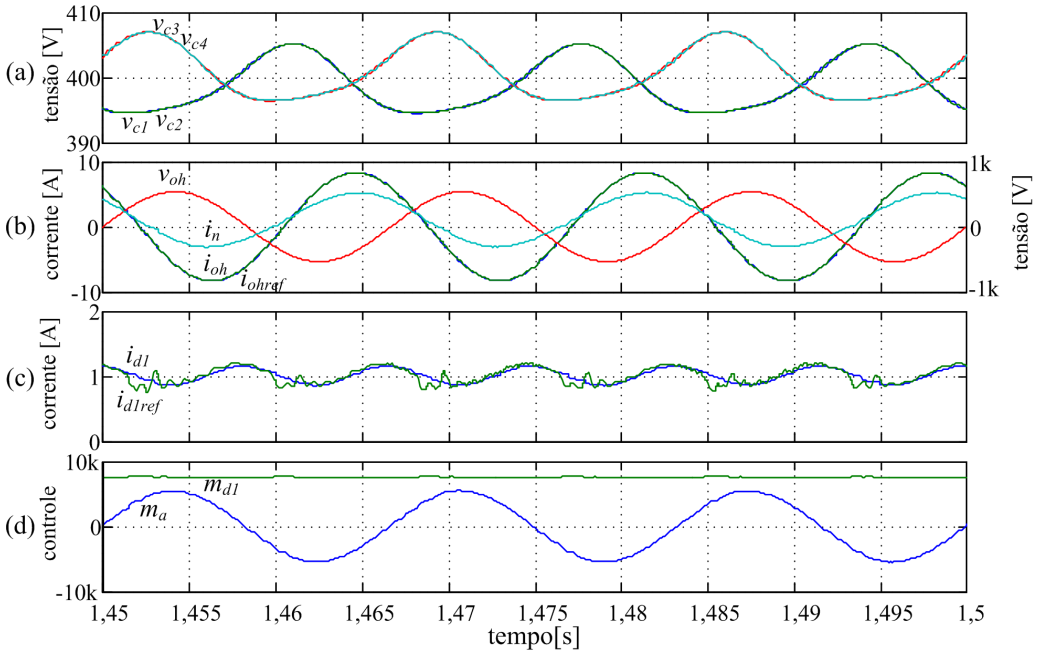


Fig. 7.15: Simulação condição 2222 VA, $\phi = 3\pi/4$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

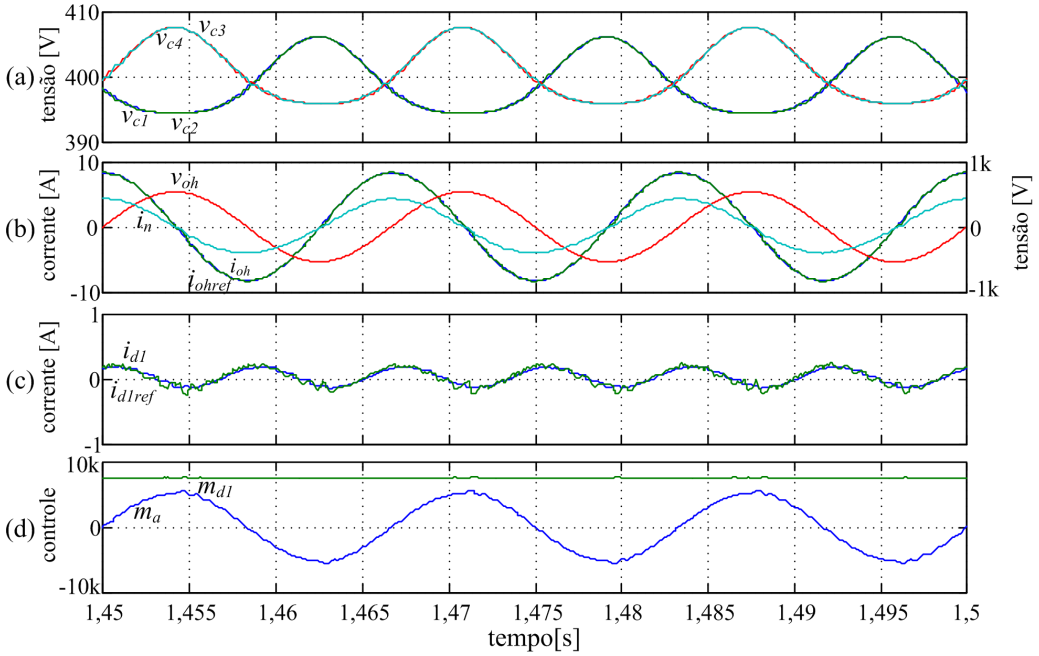


Fig. 7.16: Simulação condição 2227 VA, $\phi = \pi/2$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

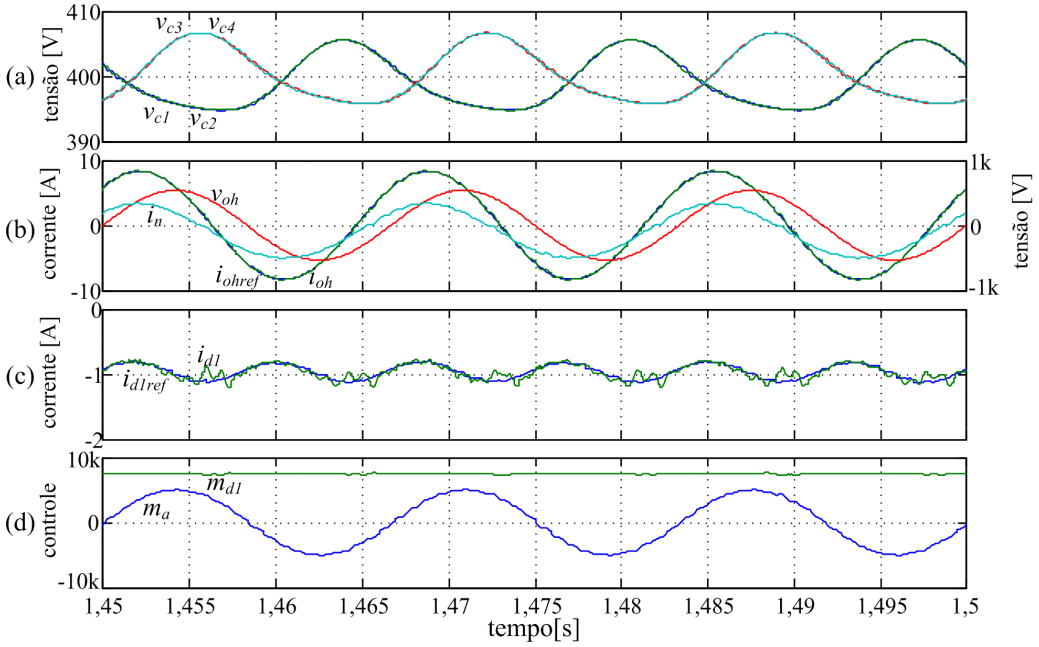


Fig. 7.17: Simulação condição 2237 VA, $\phi = \pi/4$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

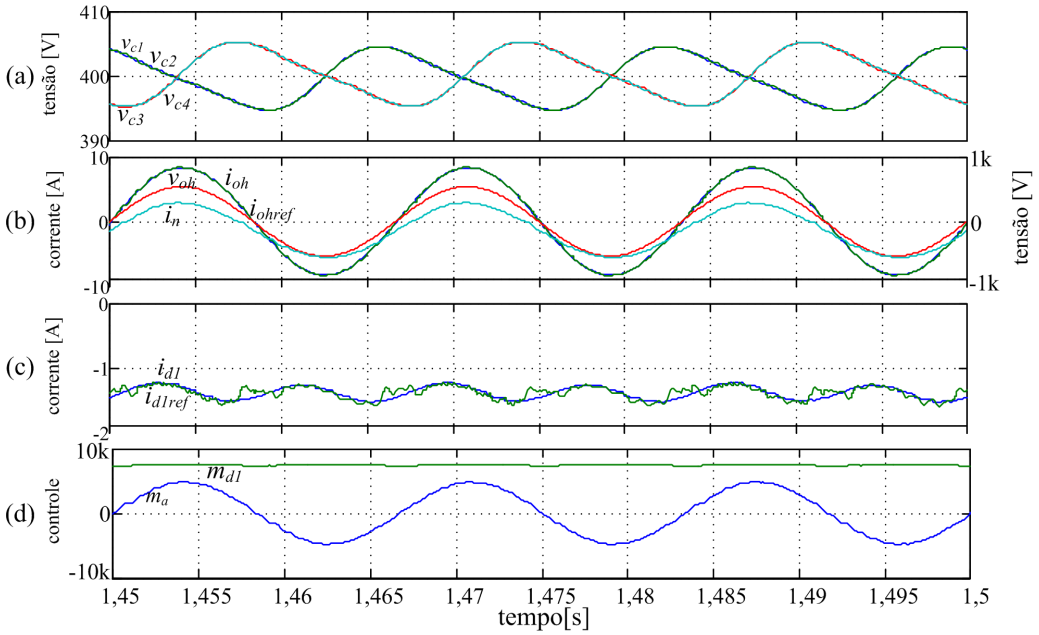


Fig. 7.18: Simulação condição 2247 VA, $\phi = 0$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

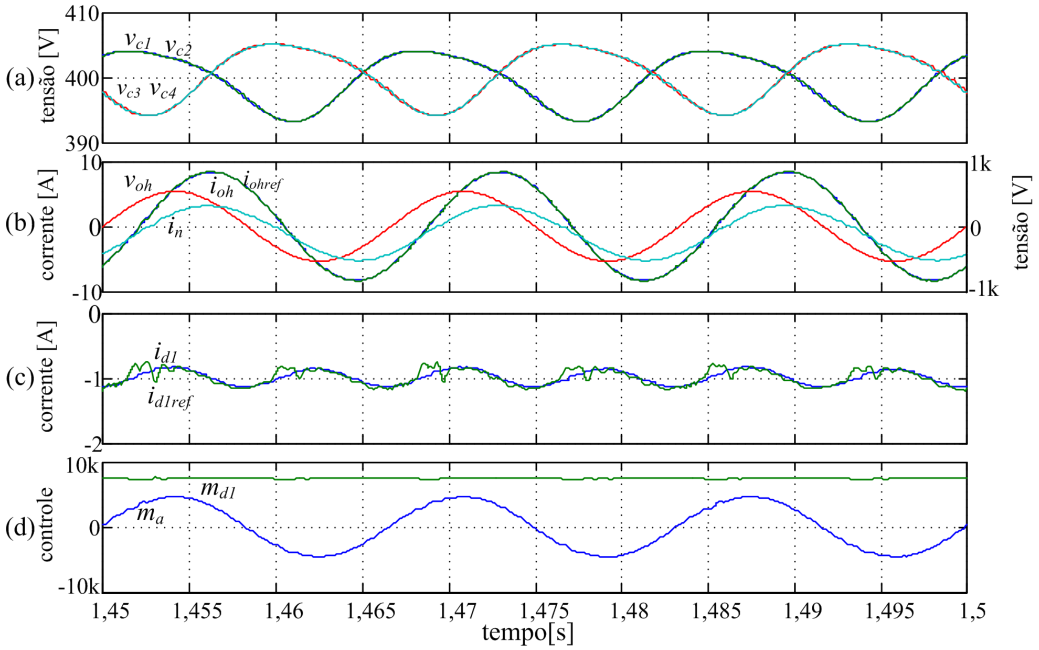


Fig. 7.19: Simulação condição 2250 VA, $\phi = -\pi/4$: (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

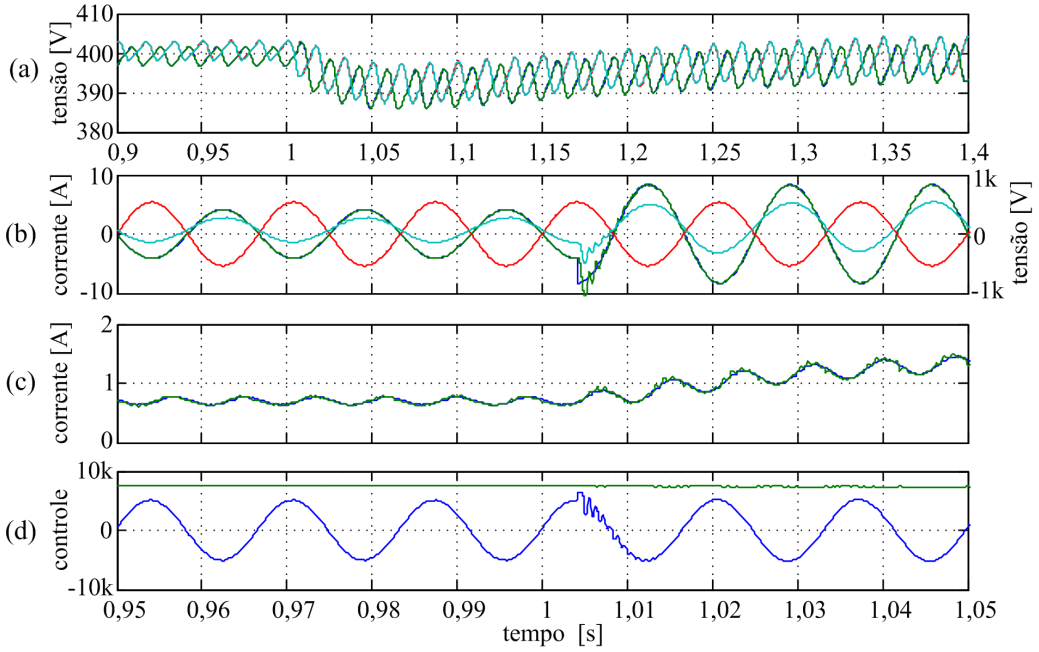


Fig. 7.20: Degrau de carga 50% para 100%, 2242 VA, $\phi = pi$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

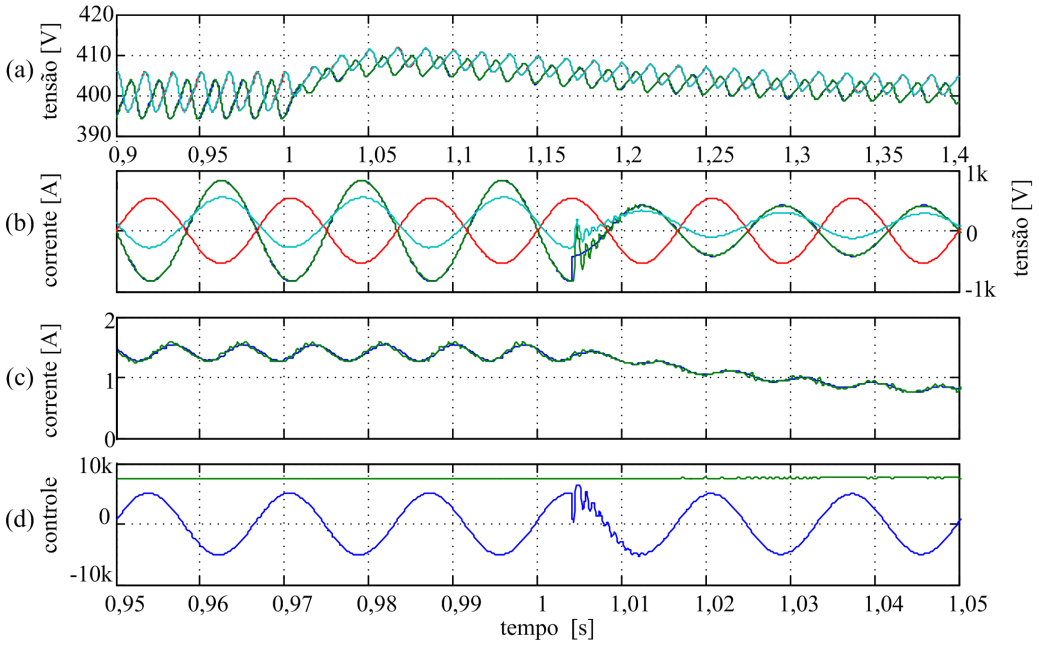


Fig. 7.21: Degrau de carga 100% para 50%, 2242 VA, $\phi = pi$:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

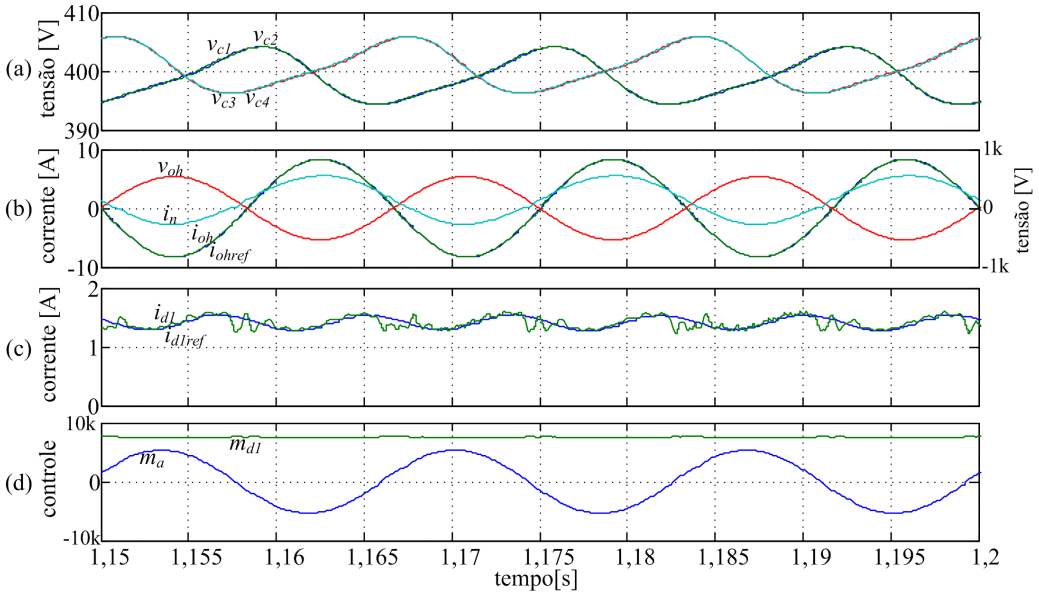


Fig. 7.22: Simulação condição 2242 VA, $\phi = \pi$, $L_o = 30$ mH:(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, correntes e referência na fonte CA, (c) correntes e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

realizadas duas simulações adicionais. Na primeira simulação o efeito da zona morta é eliminado, o conversor opera como inversor com ângulo de carga π. Neste caso observa-se um redução na DHT de 1,97 para 1,66%. A Fig. 7.23 apresenta os resultados obtidos para esta situação.

Mantendo o efeito da zona morta mas omitindo o tempo morto a distorção harmônica total (DHT) na corrente i_{oh} é reduzida significativamente, de 1,97% para 0,76%. A perturbação causada pelo tempo morto ocorre no instante de cruzamento por zero da corrente de semibraço. Comparando a Fig. 7.14 e Fig. 7.24, observa-se que a distorção na componente média no instante do cruzamento por zero da corrente i_{n1} existe apenas quando o efeito do tempo morto está sendo considerado na simulação.

7.3 Conclusão

Neste capítulo foi apresentado o projeto do sistema de controle do conversor MMC. O controlador de corrente alternada i_o é do tipo ressonante, incluído para permitir um erro estático nulo para a referência de corrente com frequência de 60 Hz. Já o controle da componente média de semibraço é do tipo PI. Existe uma diferença entre as frequências de cruzamento por zero do ganho em dB das malhas de controle das correntes i_o e i_{dx}. Este ajuste foi executado após simulações nas quais foi verificado que a configuração utilizada se ajusta melhor à interferência causada pelas não linearidades, principalmente o tempo

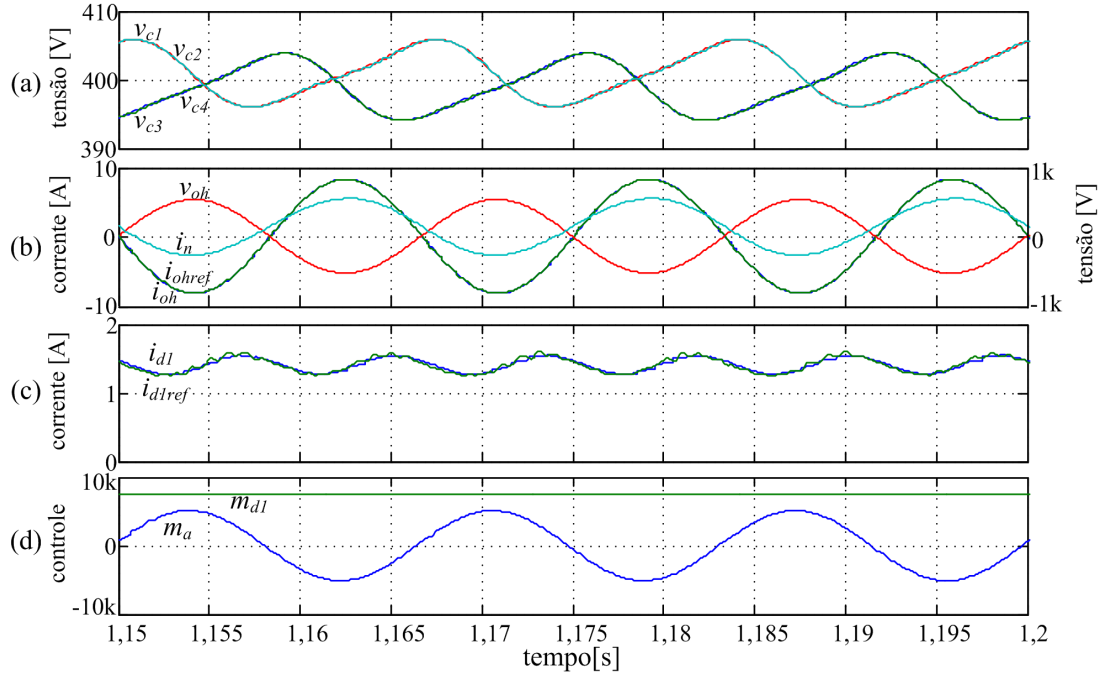


Fig. 7.23: Resultados de simulação com zona morta desabilitada, 2226 VA, $\phi = \pi$.

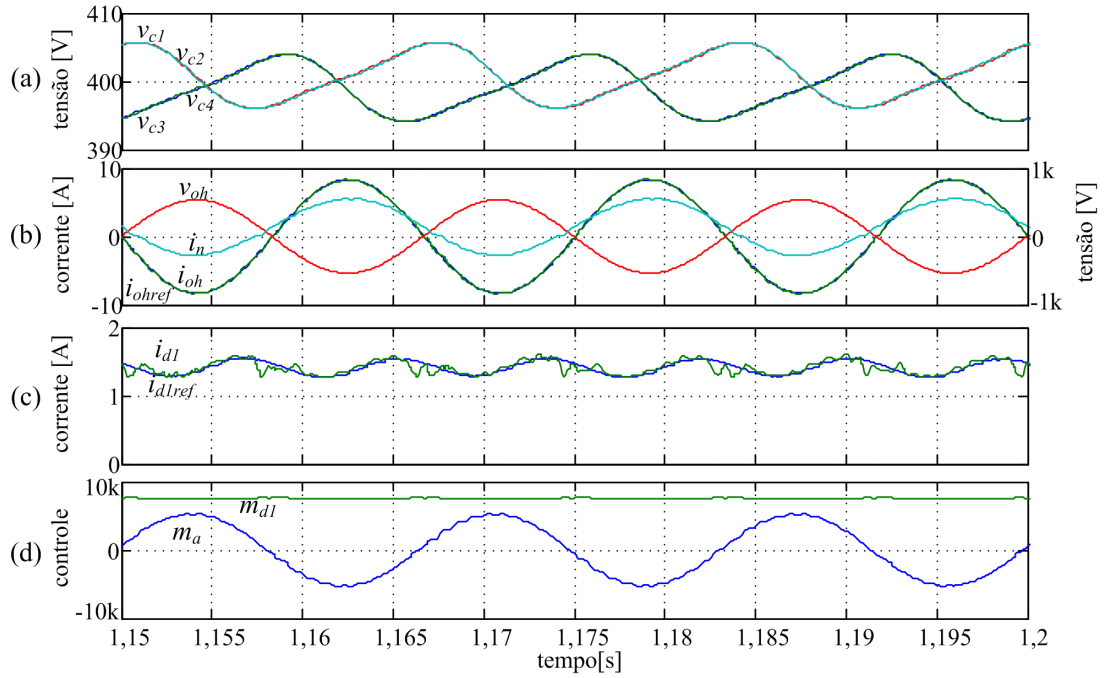


Fig. 7.24: Resultados de simulação com tempo morto desabilitado, 2226 VA, $\phi = \pi$.

morto. Na configuração inicial as duas frequências de cruzamento por zero do ganho em dB eram de 1,25 kHz.

Os controladores foram analisados por meio de simulação numérica, tal que o conversor operasse nos quatro quadrantes. Com estas simulações pôde-se observar que o sistema de controle do MMC permite que as tensões dos capacitores flutuantes dos submódulos sejam mantidas em equilíbrio. A análise transitória do desempenho dos controladores foi executada com aplicação de degraus na referência de corrente. É percebido um pouco de oscilação no controle de corrente i_o após a execução do degrau. Isto acaba influenciando o controle da corrente i_{dx}, no entanto a interferência ocorre durante um período curto e não deve ser significante na prática.

Com a simulação foi verificado o efeito da inclusão de algumas não linearidades, como tempo morto de 2 μ e zona morta, que possui 250 unidades do contador. Verificou-se que o efeito causado pelo tempo morto causa mais interferência que a zona morta para os valores do protótipo.

8 RESULTADOS EXPERIMENTAIS

Neste capítulo apresentam-se os resultados mais importantes do protótipo construído no laboratório. A descrição do protótipo foi apresentada no capítulo 6 e o projeto do controle foi apresentado no capítulo 7.

Os resultados são divididos em dois grupos, o primeiro apresenta a avaliação do submódulo quando opera de maneira isolada. Nesta fase foram avaliados o circuito de *driver* e o funcionamento do submódulo.

O segundo grupo de resultados apresenta os resultados do conversor completo, foram realizados testes com este conectado a rede CA, considerando a tensão de linha disponível no laboratório que é de 380 V. Neste caso é avaliada a capacidade do conversor gerar a referência de corrente imposta, sincronizada com a rede. Além disso, alguns testes consideraram o conversor gerando tensão senoidal de 509 V eficaz, sendo esta tensão aplicada a bancos resistivos. Este método foi utilizado para avaliação da eficiência e aplicação de alguns degraus de carga. As formas de onda apresentadas neste capítulo foram adquiridas com a utilização do osciloscópio Tektronix TPS2024B.

8.1 Funcionamento do Submódulo

A tensão aplicada no gatilho de cada um dos interruptores do submódulo é apresentada na Fig. 8.1. Observa-se que a tensão no gatilho do interruptor S_1 possui amplitude inferior à tensão aplicada no interruptor S_2. Esta diferença se origina no circuito de acionamento do interruptor superior. A tensão de carga do capacitor flutuante é reduzida devido à queda de tensão no diodo que carrega este capacitor (D3 na Fig. 6.19) e a tensão de condução do interruptor inferior. A tensão aplicada no interruptor S_1 é de 13,7 V, conforme é constatado na folha de dados do componente existe pouca variação entre a tensão de saturação do dispositivo para tensão de gatilho entre 12 V e 15 V. Além disso, observa-se a tensão negativa aplicada no gatilho de cada interruptor, que possui valor em torno de -7 V.

Na Fig. 8.2 são apresentadas a corrente e a tensão no interruptor S_2 quando o submódulo é operado de maneira independente, como um conversor *boost*. Nesta configuração, um indutor de 10 mH é acoplado ao terminal positivo do submódulo (SMP na Fig. 6.19) sendo conectada uma fonte CC de 200 V entre o indutor e o terminal negativo do submódulo (SMN).Uma resistência de 224 Ω é conectada em paralelo com o capacitor de submódulo. A razão cíclica aplicada é ajustada para que a tensão de saída seja de 400 V. O sinal de comando de 5 kHz é gerado com o auxílio de um gerador de forma de onda arbitrária Tektronix AGF3021B.

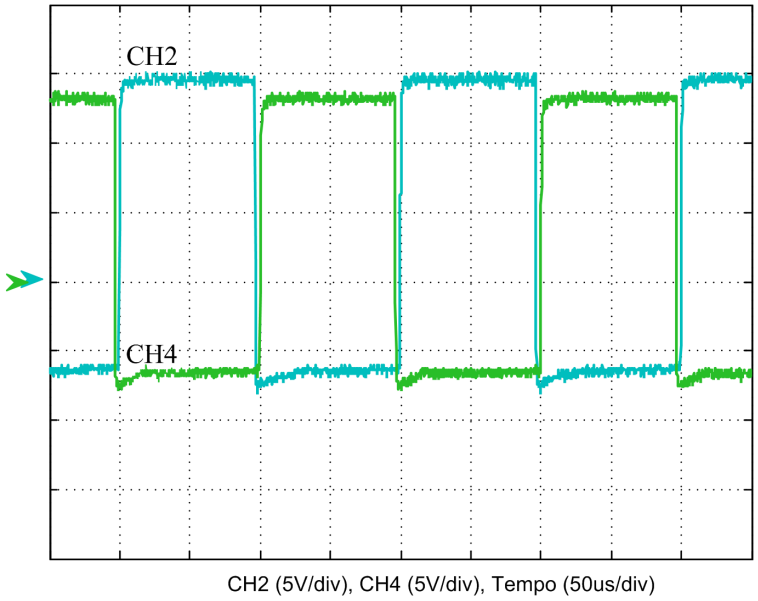


Fig. 8.1: Tensão de gatilho dos interruptores de submódulo, CH2: interruptor S_2, CH4: interruptor S_1.

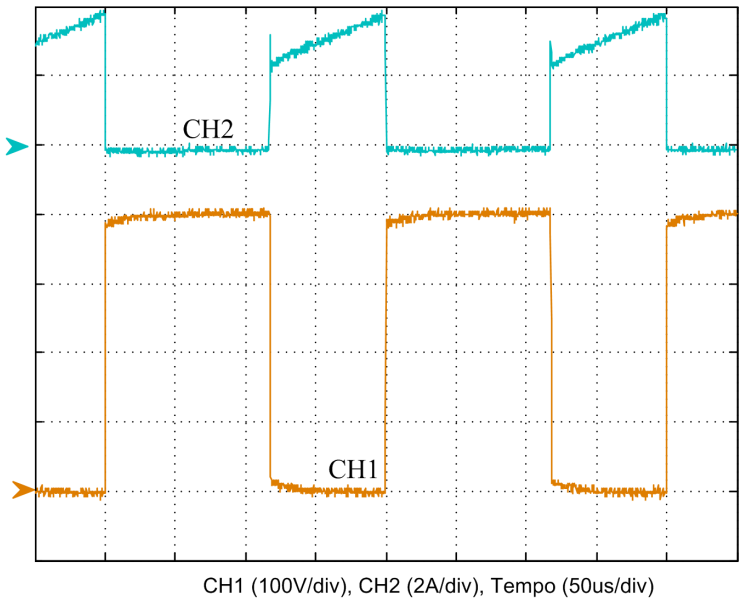


Fig. 8.2: Tensão coletor-emissor (CH1) e corrente de coletor (CH2) no interruptor S_2 do submódulo.

8.2 Funcionamento do MMC

O procedimento de pré-carga é iniciado com todos os interruptores dos submódulos abertos e o contator de conexão da fonte V_{oh} desligado. A entrada do retificador que fornece a tensão CC ao conversor está conectada a uma fonte de tensão CA ajustável, assim a carga inicial dos capacitores é realizada elevando-se manualmente o ajuste da fonte de tensão CA. Quando a tensão de barramento atinge 800 V, a tensão em cada um dos submódulos é de aproximadamente 200 V. Na segunda etapa da pré-carga os interruptores são habilitados e as referências de corrente i_{d1} e i_{d2} são ajustadas em 2 A. A tensão nos capacitores cresce de maneira quase linear, como mostra a Fig. 8.3.

No início da segunda etapa de pré-carga, a corrente de carga possui um elevado sobressinal, no entanto o valor máximo de corrente é aproximadamente o valor de corrente que circula na condição nominal de operação do conversor, assim este pico não representa problema. A segunda etapa do processo é realizada em 160 ms. O tempo de carga pode ser alterado caso necessário, com o ajuste da referência de corrente i_{d1} e i_{d2}.

Após a pré-carga, o conversor está liberado para realizar a conexão com a fonte V_{oh}, seguindo a referência de corrente i_{ohref}. Na Fig. 8.4 é apresentada a operação em regime permanente, sendo transferida à fonte CA a potência de 2200 W. Nesta figura são apresentadas a corrente i_{oh} (CH1), a corrente do semibraço inferior i_n (CH2) e a tensão v_{oh} (CH4). Nesta condição, a corrente i_{oh} de pico é de 8,35 A com distorção harmônica total de 1,9%, calculado considerando os harmônicos inferiores a 51. A tensão eficaz da fonte CA é de 380 V. Observa-se que a corrente de semibraço possui um nível CC de 1,37 A.

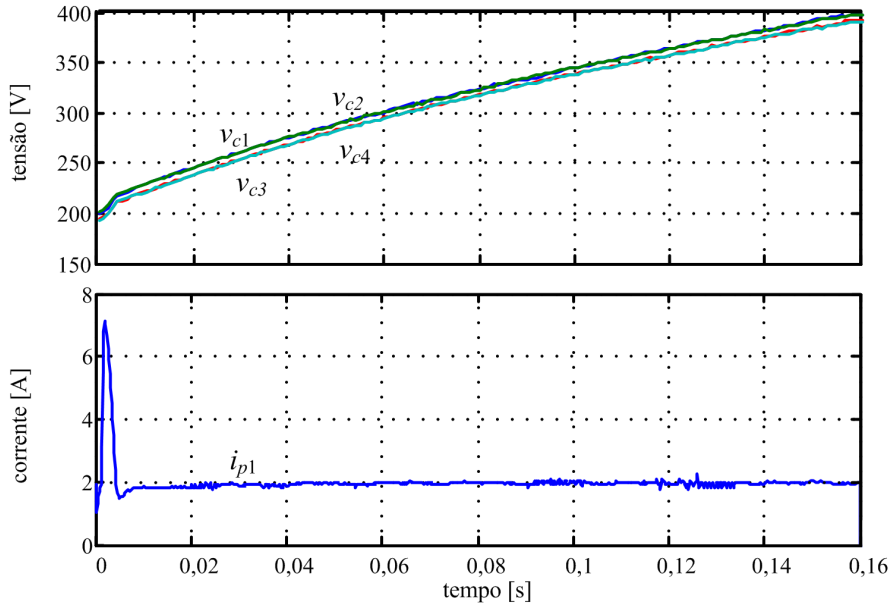


Fig. 8.3: Tensão nos capacitores do braço 1 (v_{c1-4}) e corrente i_{p1} durante a pré-carga.

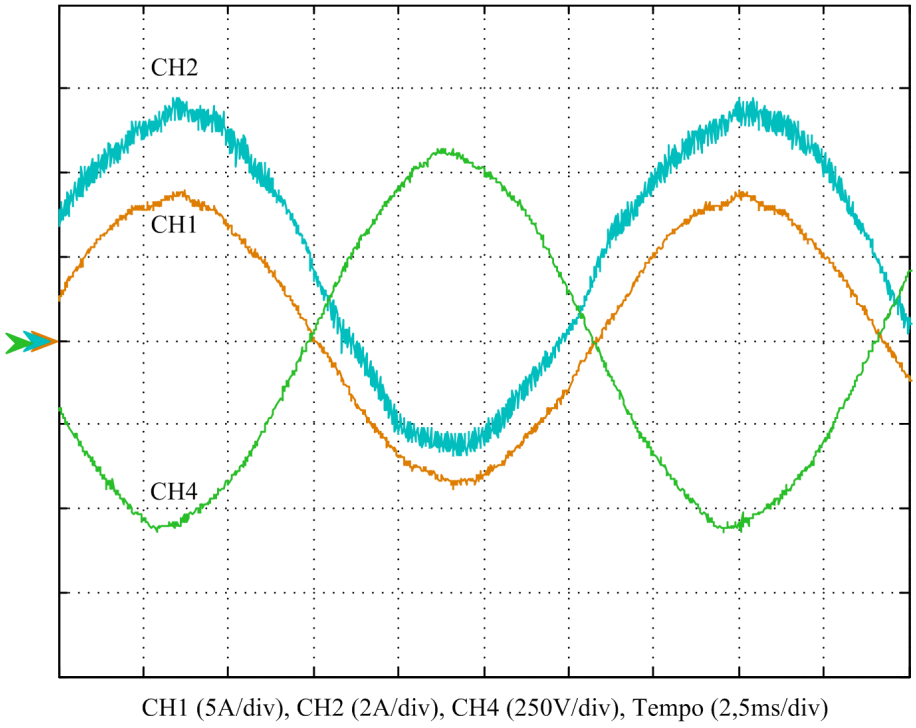


Fig. 8.4: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), condição 2200 W e $\phi = \pi$.

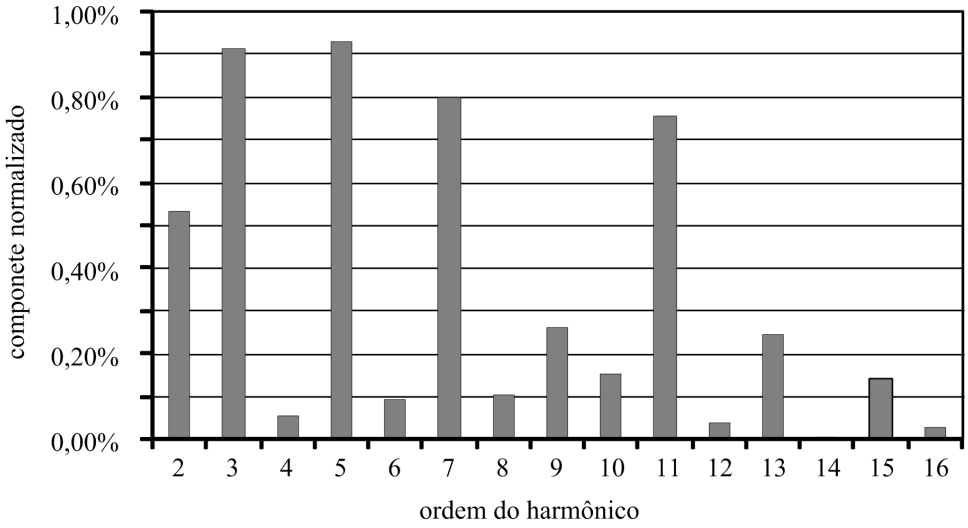


Fig. 8.5: Componentes harmônicos da corrente i_{oh} normalizados em relação ao componente fundamental, condição 2200 W e $\phi = \pi$.

Na Fig. 8.5 é apresentado o resultado da análise harmônica realizada para esta condição.

Na Fig. 8.6 são apresentadas variáveis internas do DSP que controla o conversor MMC,

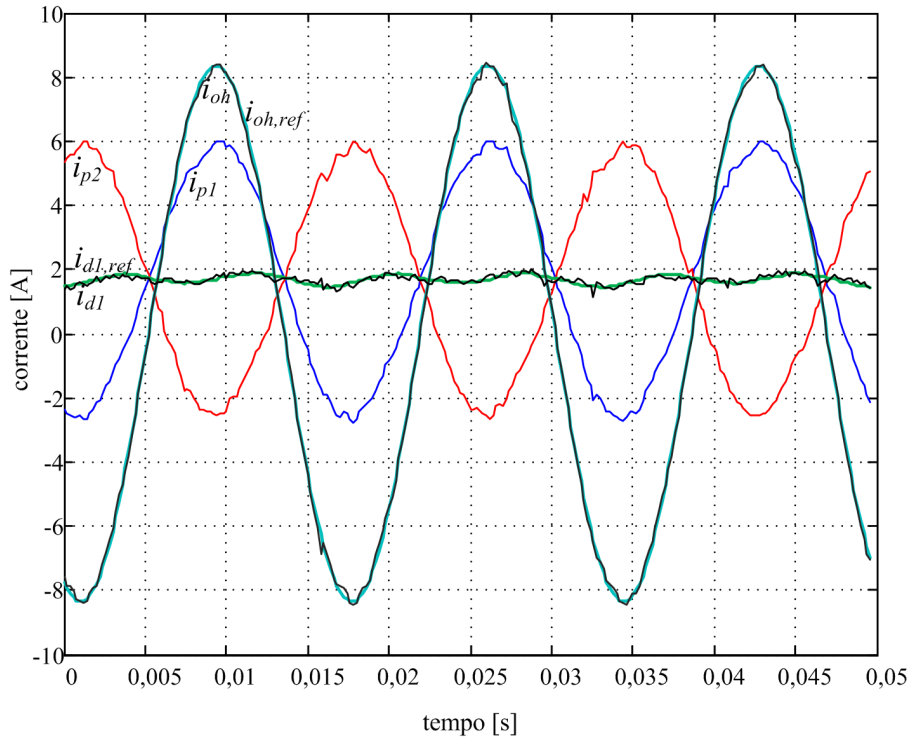


Fig. 8.6: Corrente na fonte V_{oh} (i_{oh}), a referência para a corrente na fonte V_{oh} (i_{ohref}), a componente média da corrente de semibraço do braço 1 (i_{d1}), a referência da componente média da corrente de semibraço do braço 1 (i_{d1ref}), a corrente no semibraço superior do braço 1 (i_{p1}) e a corrente no semibraço superior do braço 1 (i_{p2}), condição 2200 VA e $\phi = \pi$.

estas variáveis foram lidas com a utilização do programa de monitoramento e leitura de variáveis. Na figura são apresentadas a corrente na fonte V_{oh} (i_{oh}), a referência para a corrente na fonte V_{oh} (i_{ohref}), a componente média da corrente de semibraço do braço 1 (i_{d1}), a referência da componente média da corrente de semibraço do braço 1 (i_{d1ref}), a corrente no semibraço superior do braço 1 (i_{p1}) e a corrente no semibraço superior do braço 2 (i_{p2}). Observa-se que a corrente de saída (i_{oh}) segue a corrente de referência (i_{ohref}) sem atraso de fase, no entanto é percebida alguma distorção no pico da senóide.

Na Fig. 8.7 é apresentada a corrente i_{oh} (CH1), a tensão v_{oh} (CH4) e a corrente do semibraço inferior i_{n1} (CH2), quando o conversor está operando com ângulo de carga $-\pi/2$. A fonte CA opera com potência aparente de 2280 VA e potência ativa zero. Observa-se que a corrente de semibraço não possui nível CC para esta condição de operação. A distorção harmônica total na corrente i_{oh} é de 2,79 %.

A Fig. 8.8 apresenta a corrente i_{oh} (CH1), a tensão v_{oh} (CH4) e a corrente do semibraço inferior i_{n1} (CH2), quando o conversor está operando com ângulo de carga $\pi/2$. A fonte CA opera com potência aparente de 2260 VA e potência ativa zero. Nesta condição a

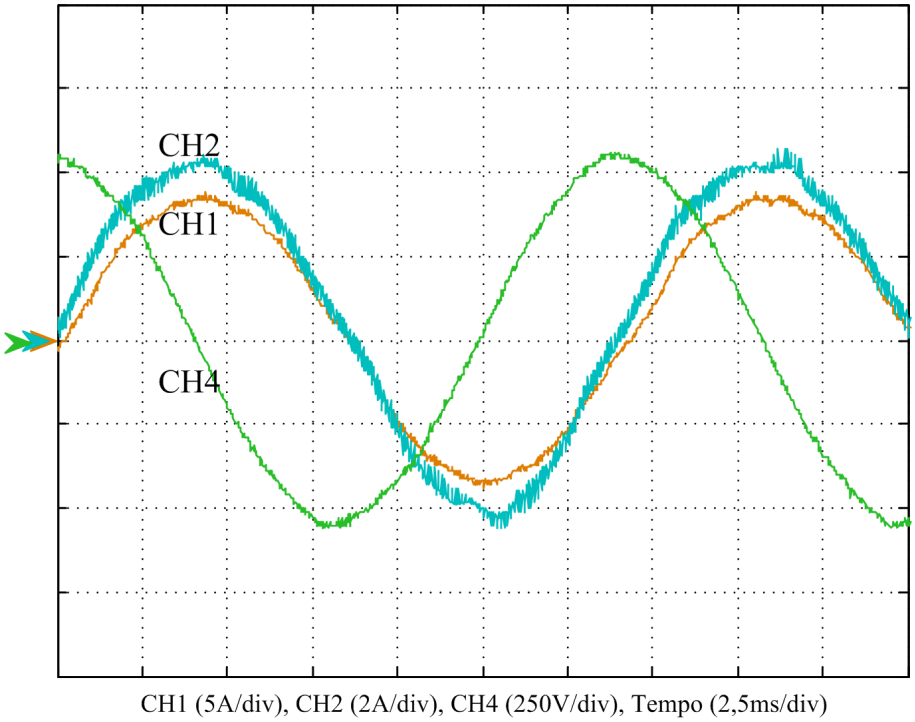


Fig. 8.7: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), condição 2280 VA e $\phi = -\pi/2$.

corrente de semibraço não possui nível CC. A distorção harmônica total na corrente i_{oh} é de 2,08 %.

Na Fig. 8.9 são apresentados os resultados da corrente i_{oh} (CH1), da corrente de semibraço inferior i_{n1} (CH2) e da tensão v_{oh} (CH4), quando o conversor opera a plena carga com ângulo $\phi = -3\pi/2$. Neste caso, o conversor está injetando energia reativa e ativa na fonte CA. A potência aparente é de 2256 VA. A corrente i_{oh} possui distorção harmônica total de 2,21%.

A Fig. 8.10 apresenta a corrente i_{oh} (CH1), a corrente de semibraço i_{n1} (CH2) e a tensão v_{oh} (CH4) quando o conversor opera em regime permanente com ângulo de carga igual a $3\pi/2$. A potência aparente é de 2272 VA. A corrente i_{oh} possui distorção harmônica total de 1,91%.

Na Fig. 8.11 é apresentada a tensão nos capacitores dos submódulos do conversor (braço 1 v_{c1-4}, braço 2 v_{c5-8}), adquirida pelo sistema de medição de tensão dos capacitores apresentado no capítulo 6. A ondulação de tensão é de cerca de 10 V. Os capacitores de um semibraço, por exemplo v_{c1} e v_{c2} seguem trajetórias de tensão parecidas, tal como v_{c3} e v_{c4}. Isto ocorre devido à ação do algoritmo de seleção que seleciona o capacitor adequado de acordo com a tensão a cada período de comutação. A ondulação de tensão do par de submódulos do semibraço superior é oposta à ondulação de tensão do par de capacitores

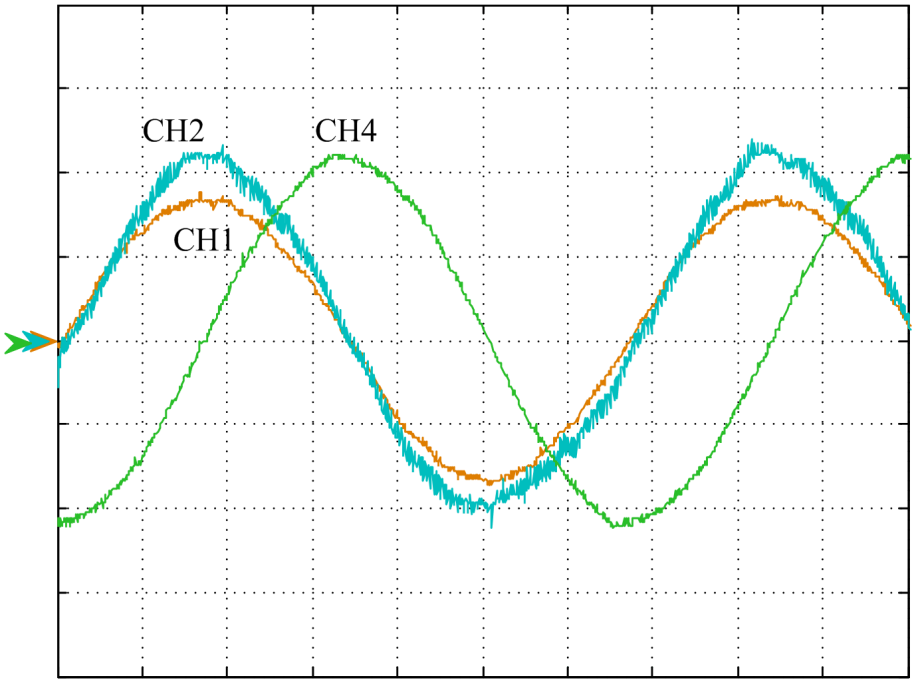


Fig. 8.8: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), potência 2260 VA, $\phi = \pi/2$.

do semibraço inferior. No entanto o valor médio de tensão é idêntico, controlado em 400 V pelo sistema de controle da tensão total e diferencial do MMC.

Acionando o conversor em diversos pontos de operação, percebe-se que com redução da carga o efeito das não linearidades já mencionadas compromete a qualidade da forma de onda da corrente i_{oh}. Isto é percebido na Tab. 8.1, que apresenta DHT de corrente para diversos pontos de operação. O melhor resultado, em termos de distorção, foi obtido para a potência aparente de 2275 VA com ângulo de carga π. Quando operado com carga reduzida para 300 VA com o mesmo ângulo de carga, a distorção aumenta para quase 12 %. Normalmente os limites estabelecidos por normas estão vinculados ao conversor operando próximo da nominal.

Quando ocorre variação de carga, o conversor deve ajustar as referências internas da componente comum de cada semibraço para ajustar-se a nova condição de fluxo de potência. Para avaliar esta característica do controle, o conversor foi mantido em operação com carga resistiva de 85 Ω conectada em substituição à fonte V_{oh}. A tensão de saída é gerada com o ajuste da variável de controle m_a de maneira senoidal. Com o ajuste da amplitude da tensão CA gerada, a potência drenada pode ser variada. Na Fig. 8.12 é apresentada a tensão em um dos submódulos (v_{c4}) e a corrente i_{oh} durante a variação de carga de 3000 W para 1500 W. É percebida uma variação de 8 V na tensão de submódulo

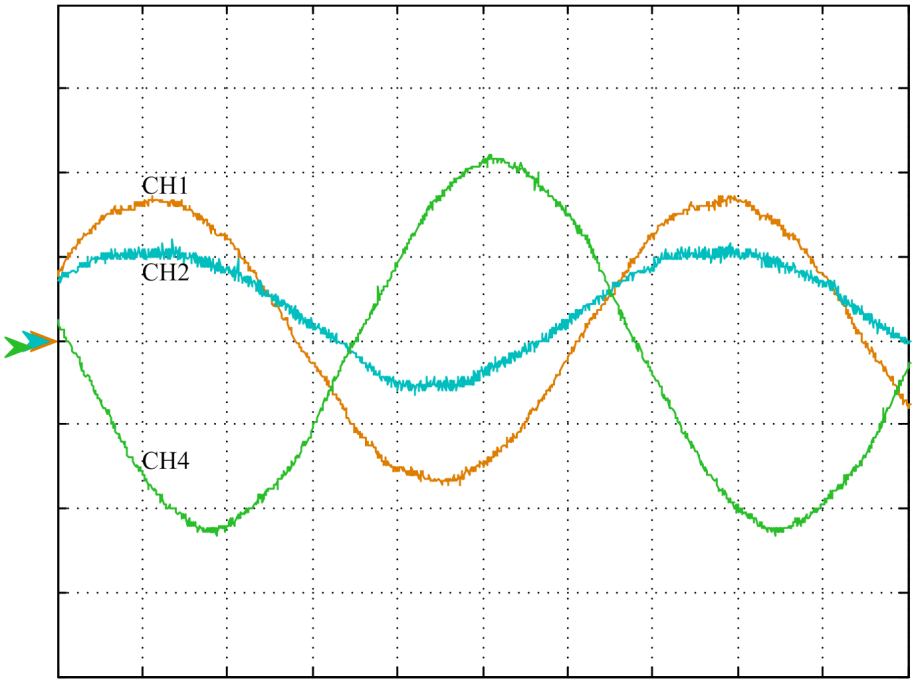


Fig. 8.9: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), potência 2256 VA, $\phi = -3\pi/2$.

Potência [VA]	Ângulo [rad]	Corrente [A]	DHT [%]
2275	π	5,989	1,9
1311	π	3,45	2,89
304	π	0,8	11,7
2280	$-\pi/2$	6,005	2,79
2260	$\pi/2$	5,948	2,08
1299	$-3\pi/2$	3,419	2,75
2256	$-3\pi/2$	5,937	2,21
2272	$3\pi/2$	5,98	1,91
1314	$3\pi/2$	3,459	3,11

Tab. 8.1: Distorção harmônica total

que é anulada em 250 ms. A Fig. 8.13 apresenta a variação de carga de 1500 W para 3000 W. A tensão no submódulo é reduzida no instante da aplicação do degrau. Com o aumento da referência interna de corrente comum dos semibraços a tensão sofre ainda uma elevação antes de retornar ao valor de referência.

Quando conectado à rede, foi aplicado um degrau na referência de corrente que busca avaliar o desempenho do controlador ressonante de corrente. A Fig. 8.14 apresenta a variação de 8,5 A para 4,25 A no valor de pico da corrente i_{oh}. Já na Fig. 8.15 é

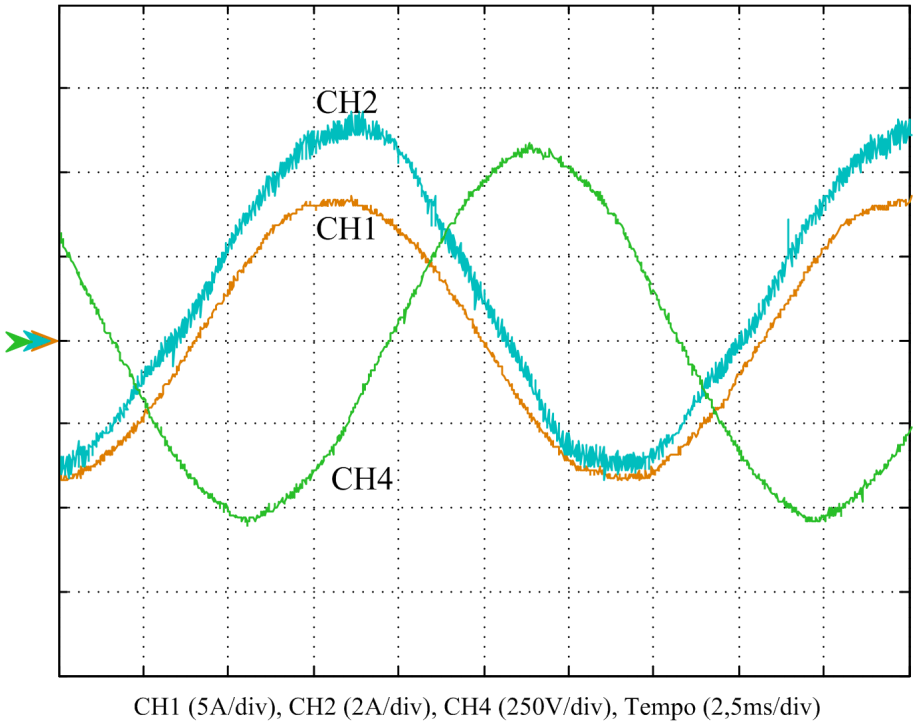


Fig. 8.10: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), potência 2272 VA, $\phi = 3\pi/2$.

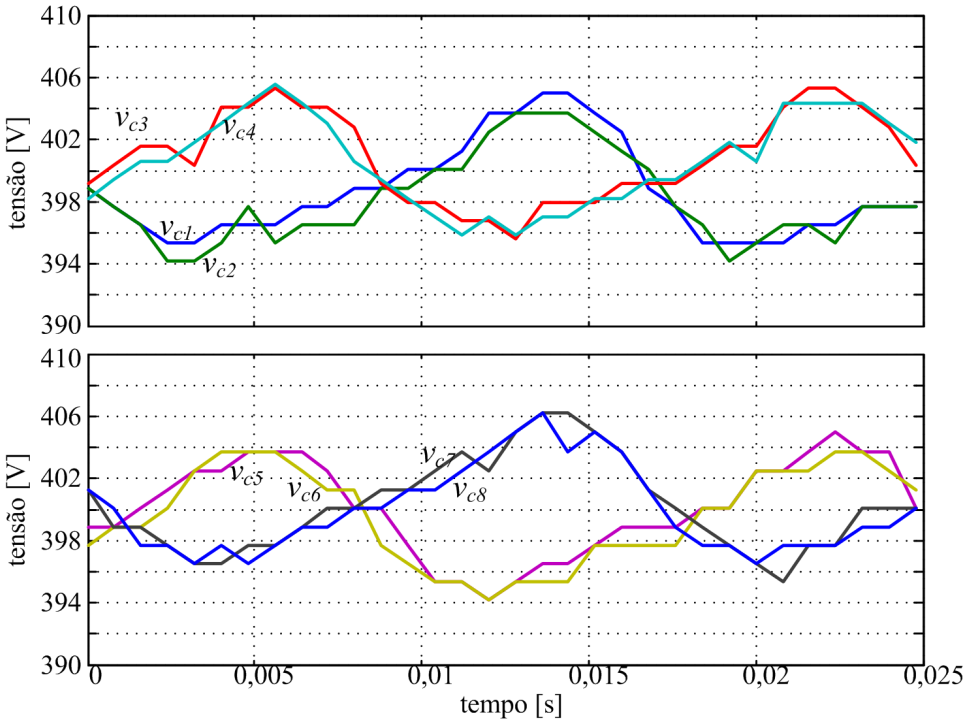


Fig. 8.11: Tensão nos capacitores de submódulo v_{c1-8}, potência de 2200 VA, $\phi = \pi$.

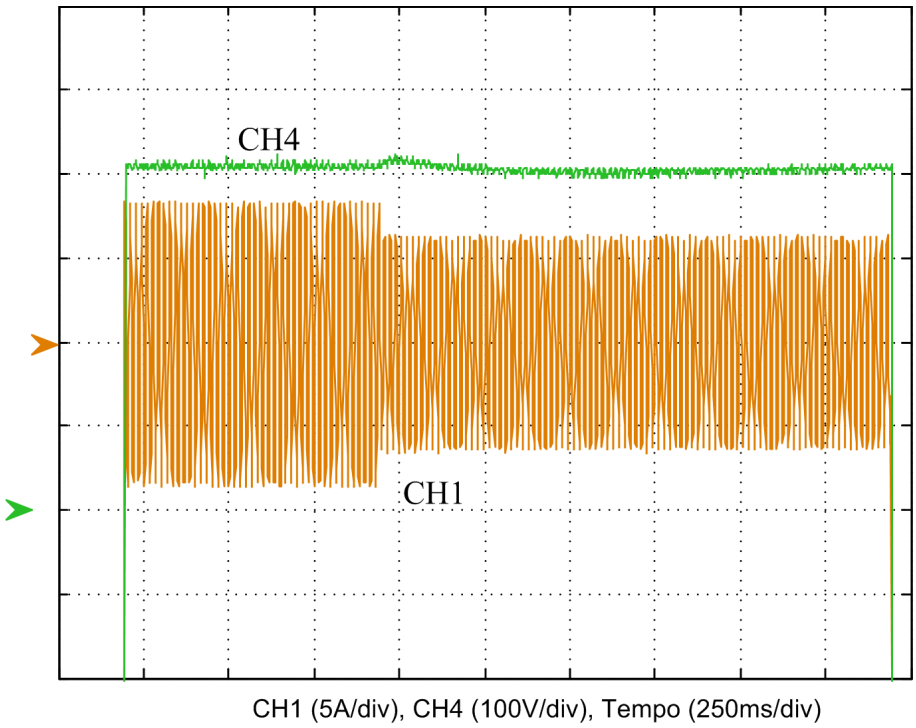


Fig. 8.12: Corrente i_{oh} (CH1) e tensão de um submódulo v_{c4} (CH4), durante degrau de 3000 W para 1500 W.

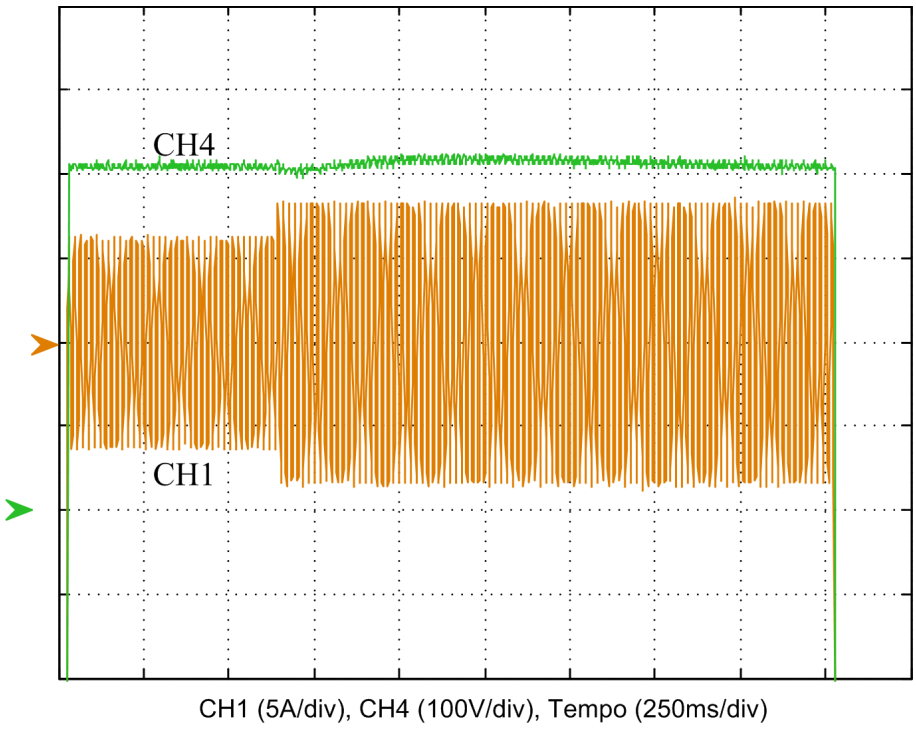


Fig. 8.13: Corrente i_{oh} (CH1) e tensão de um submódulo v_{c4} (CH4), durante degrau de 1500 W para 3000 W.

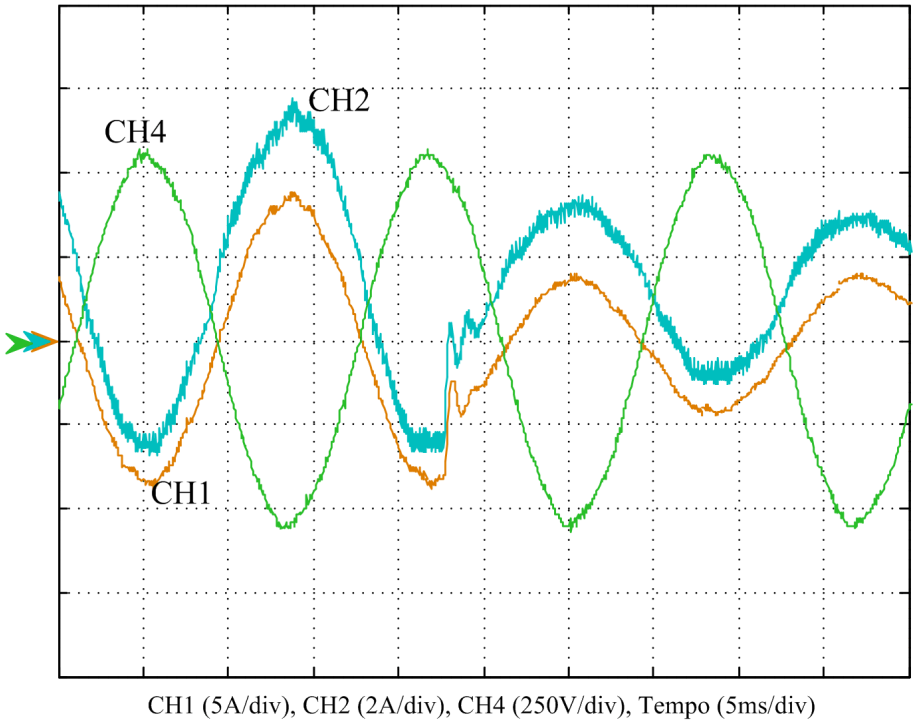


Fig. 8.14: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), durante o degrau de 100 % para 50 % da carga.

apresentada a situação oposta, quando a referência é ajustada de 4,25 A para 8,5 A. Nas duas situações o controle de corrente volta a seguir a nova referência em um tempo inferior a 2 ms.

Os testes de eficiência foram realizados com o conversor MMC alimentando uma resistência em sua saída CA. O valor desta resistência é ajustado de acordo com a disponibilidade das cargas presentes no laboratório, de modo a cobrir de maneira uniforme a faixa de operação do conversor de 300 W a 3000 W.

O conversor opera com os controles de equilíbrio de tensão ativos, mas a tensão CA de saída é gerada em malha aberta, por meio do ajuste da variável de controle m_a. A amplitude da tensão gerada é mantida em 509 V.

Antes do início das medições, o protótipo foi mantido operando por 40 minutos à potência máxima. Para aquisição dos resultados cada condição é mantida por 20 minutos. A eficiência é medida considerando como entrada o barramento CC gerado pelo retificador, cuja potência é medida com 2 canais do wattímetro WT230. A potência no resistor de saída é medida com um canal do wattímetro CW240. Os resultados obtidos na avaliação de eficiência são apresentados na Tab. 8.2 e de maneira gráfica na Fig. 8.16. Em carga nominal, as perdas totais no conversor MMC são de 80,4 W, a eficiência atinge cerca de 97,4 %, sendo este o ponto de máxima eficiência no escopo do teste realizado.

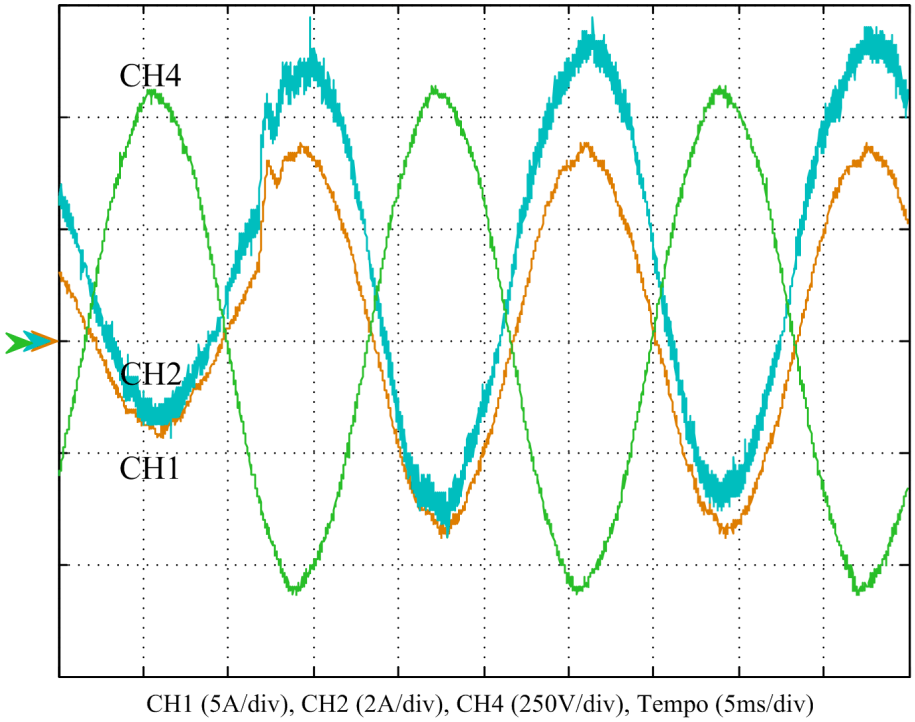


Fig. 8.15: Corrente i_{oh} (CH1), corrente i_{n1} (CH2) e tensão v_{oh}(CH4), durante o degrau de 50 % para 100 % da carga.

$P_{entrada}$ [W]	P_{saida} [W]	Eficiência [%]	Perdas [W]
3049,8	2969,3	97,4	80,4
2772,3	2693,7	97,2	78,6
2370,6	2297,7	96,9	72,9
2101,6	2029,7	96,6	71,9
1782,5	1717,5	96,4	65,0
1452,6	1392,3	95,9	60,2
1236,7	1180,0	95,4	56,7
970,4	916,3	94,4	54,1
714,9	662,0	92,6	52,9
345,8	301,7	87,2	44,1

Tab. 8.2: Resultado experimenta de eficiência do conversor

8.3 Conclusão

Neste capítulo foram apresentados os resultados experimentais obtidos com o protótipo de conversor MMC construído no laboratório. O submódulo teve o circuito de comando validado, este circuito permite a aplicação de tensão negativa no gatilho do interruptor, mesmo com a utilização de acionamento com *bootstrap*.

O sistema de controle de tensão dos 8 capacitores flutuantes mostra-se robusto, man-

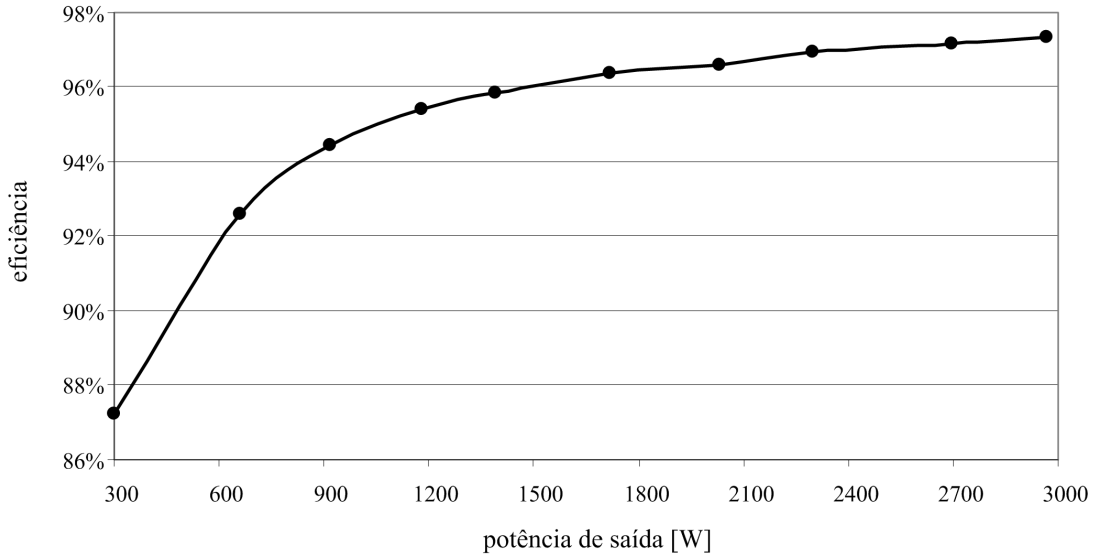


Fig. 8.16: Curva de eficiência experimental

tendo os capacitores adequadamente equilibrados em todas a condições avaliadas. O sistema de medição da tensão dos capacitores mostrou-se adequado à aplicação, permitindo a redução de custo do protótipo, que a princípio iria utilizar sensores de efeito Hall para este fim.

Mesmo com as não idealidades apontadas, a distorção harmônica da corrente i_{oh} foi inferior a 3 % para condições nominais de carga (2200 VA). O controlador de corrente ressonante permitiu a obtenção de uma corrente i_{oh} em fase com a referência, com amplitude adequada. A eficiência apurada é superior a 97 %, próximo ao valor teórico previsto.

9 CONCLUSÃO

Este trabalho apresentou o estudo de conversores multiníveis, em especial do conversor modular multinível - MMC na configuração CC-CA. Os conversores multiníveis surgiram da demanda por sistemas de eletrônica de potência que operem com elevados níveis de tensão e potência e sejam capazes de lidar com a grande diversidade de cargas e fontes de energia existente. Em relação ao MMC, este apresenta algumas características relacionadas à sua estrutura modular que podem ser interpretadas como vantagens, entre estas estão a redundância, a maior tolerância a indutâncias parasitas inerentes à construção de conversores de alta tensão e a escalabilidade. A ausência de componentes centrais e fontes flutuantes é uma vantagem quando se considera que a partir de uma estrutura padrão pôde-se configurar uma grande gama de aplicações para atender demandas em diferentes níveis de potência e tensão.

Na revisão bibliográfica foram apresentadas algumas aplicações do conversor MMC, estas aplicações incluem a transmissão HVDC, compensação estática e acionamento de motores de média tensão. A transmissão de energia em sistemas HVDC é o campo no qual o conversor MMC teve seu maior desenvolvimento, com o surgimento de produtos de linha e implantação de sistemas pela empresa Siemens. Em relação ao acionamento de motores de média tensão a estrutura parece ser atrativa por suas características, no entanto, maiores estudos precisam ser realizados para avaliar o impacto da técnica de operação em baixa frequência apresentada por [41], como o impacto da tensão de modo comum utilizada.

O trabalho apresentou a análise qualitativa do conversor e a comparação da técnicas de modulação N+1 e 2N+1 níveis. A primeira é mais simples, já a segunda permite o controle da componente média da corrente de semibraço, o que reduz a circulação de corrente harmônica nos semibraços. Ainda no âmbito de modulação, apresentou-se a análise por meio de funções de chaveamento da modulação PD-2N+1, na qual pode-se analisar o efeito da escolha do ângulo de deslocamento das portadoras do sistema na ondulação de corrente dos indutores do sistema.

Verificaram-se também algumas técnicas para a partida do conversor, a partir do estado de capacitores descarregados. A pré-carga pode ocorrer com uma fonte independente, utilizando a tensão do lado CC ou a carga com a tensão do lado CA.

Entre as contribuições deste trabalho está a metodologia de controle da tensão total e diferencial da tensão dos capacitores de submódulo. Esta metodologia foi utilizada para o controle independente das componentes CC e CA das correntes de semibraço. Como ferramenta de projeto, foi disponibilizada a modelagem dinâmica do conversor e respectivas simplificações. Com a modelagem das plantas do conversor foi possível o

projeto dos compensadores. A simulação numérica foi o primeiro passo para a avaliação dos mesmos, nesta pode-se identificar o efeito de algumas não idealidades no conversor. A utilização do controlador ressonante na corrente de saída permitiu o controle adequado da corrente alternada em 60 Hz mesmo com uma banda limitada pela variação imposta ao indutor L_o.

Para a construção do protótipo foi necessária a análise quantitativa do conversor, que permite a obtenção dos esforços de corrente, determinação das perdas e especificação dos componentes passivos. Com a análise de ondulação de corrente nas indutâncias do conversor pode-se verificar que pelo ajuste da defasagem angular do grupo de portadoras utilizadas no semibraço superior e inferior, é possível priorizar a menor ondulação de corrente nas indutâncias de semibraço ou na saída CA do MMC, ou uma solução compromisso entre as duas. O protótipo necessita de vários circuitos auxiliares para controlar os 8 submódulos do sistema construído. Entre os circuitos auxiliares estão o sistema de medição da tensão dos capacitores, comandado por um FPGA. Os sensores de corrente utilizaram sensores isolados do tipo Hall, com a conversão AD sendo realizada pelo DSP que controla o sistema.

Após a simulação dos compensadores e projeto do estágio de potência, o protótipo foi utilizado para obtenção de resultados experimentais. Verificou-se que o sistema de controle ajustou corretamente a tensão dos capacitores flutuantes em todas as situações observadas, mostrando-se robusto. O controle de corrente permitiu a injeção de energia na rede CA com DHT inferior a 3% nas condições nominais de operação. O sistema foi corretamente pré-carregado a partir da fonte CC. A eficiência apurada é superior a 97 % para a condição nominal de operação.

Com o desenvolvimento da placa de submódulo, sistema de medição isolado da tensão dos capacitores, metodologia de projeto dos controladores de tensão e corrente e modelagem, o presente trabalho serve de base para trabalhos futuros dentro do grupo de pesquisa do nPEE.

É importante destacar que o desenvolvimento do presente trabalho permitiu a publicação de dois artigos. O primeiro trata do controle e da modelagem do conversor, sendo apresentado no Congresso Brasileiro de Automática 2012, sob o título Modelagem e Controle de Corrente do Conversor Modular Multinível (M2LC). O segundo artigo foi apresentado no *International Conference on Industry Applications - Induscon 2012* sob o título *Inner Current Control Method for Modular Multilevel Converter Applied in Motor Drive*, este artigo aborda a aplicação do conversor MMC no acionamento de motores de média tensão.

Como trabalhos futuros pode-se considerar algumas sugestões:

- Implementação da pré-carga do sistema considerando a carga a partir do lado CA;

- Implementação de um retificador reversível, isto seria obtido com a adição de uma malha de controle da tensão de barramento CC ao sistema atual;
- Transferir o sistema de modulação do DSP para o FPGA, eliminando a zona morta.
- Completar o protótipo atual com a inclusão da terceira fase.
- Estudar a viabilidade de um conversor CC-CC, com a estrutura atual em ponte H. Este conversor necessita de alguma técnica para a transferência de energia entre os semibraços para compensar o desequilíbrio causado pela circulação de corrente CC, uma sugestão é a utilização da técnica apresentada em [41].
- A banda passante das malhas de controle de tensão dos capacitores de submódulo pode ser aumentada com a filtragem seletiva dos harmônicos de 60 Hz. Uma alternativa seria a inclusão de filtros de média móvel digitais nestas malhas.
- Controle por realimentação de estados do conversor, a partir do modelo em espaços de estados do conversor.

Referências

[1] RODRIGUEZ, J., LAI, J. e PENG, F. Z.: *Multilevel inverters: a survey of topologies, controls, and applications*. Industrial Electronics, IEEE Transactions on, 49(4):724 – 738, aug 2002, ISSN 0278-0046.

[2] BBC: *Ranking do consumo de energia*. http://www.bbc.co.uk, 2012.

[3] RODRIGUEZ, J., FRANQUELO, L.G., KOURO, S., LEON, J.I., PORTILLO, R.C., PRATS, M.A.M. e PEREZ, M.A.: *Multilevel Converters: An Enabling Technology for High-Power Applications*. Proceedings of the IEEE, 97(11):1786 –1817, nov. 2009, ISSN 0018-9219.

[4] KOURO, S., MALINOWSKI, M., GOPAKUMAR, K., POU, J., FRANQUELO, L.G., WU., B., RODRIGUEZ, J., PEREZ, M.A. e LEON, J.I.: *Recent Advances and Industrial Applications of Multilevel Converters*. Industrial Electronics, IEEE Transactions on, 57(8):2553 –2580, aug. 2010, ISSN 0278-0046.

[5] WU, B.: *High-power converters and AC drives*. Wiley, 2006, ISBN 9780471731719.

[6] STEINKE, J.K.: *Use of an LC filter to achieve a motor-friendly performance of the PWM voltage source inverter*. Energy Conversion, IEEE Transactions on, 14(3):649 –654, sep 1999, ISSN 0885-8969.

[7] FRANQUELO, L.G., RODRIGUEZ, J., LEON, J.I., KOURO, S., PORTILLO, R. e PRATS, M.A.M.: *The age of multilevel converters arrives*. Industrial Electronics Magazine, IEEE, 2(2):28 –39, june 2008, ISSN 1932-4529.

[8] SERPA, L. A.: *Current Control Strategies for Multilevel Grid Connected Inverters*. Tese de Doutoramento, Swiss Federal Institute of Technology, 2007.

[9] BATSCHAUER, Alessandro Luiz: *Inversor Multiníveis Híbrido Trifásico Baseado em Módulo Meia-Ponte*. Tese de Doutoramento, UFSC, 2011.

[10] BAKER, R. H.: *High-voltage converter circuit - 4203151*, May 1980.

[11] NABAE, A., TAKAHASHI, I. e AKAGI, H.: *A New Neutral-Point-Clamped PWM Inverter*. Industry Applications, IEEE Transactions on, IA-17(5):518 –523, sept. 1981, ISSN 0093-9994.

[12] MEYNARD, T.A. e FOCH, H.: *Multi-level conversion: high voltage choppers and voltage-source inverters*. In *Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE*, páginas 397 –403 vol.1, jun-3 jul 1992.

[13] MEYNARD, T.A. e FOCH, H.: *Dispositif électronique de conversion d'énergie electrique - 9109852*, 1992.

[14] ALSTOM: *MV Motor Driver*. http://www.alstom.com, 2012.

[15] MCMURRAY, W.: *Fast response stepped-wave switching power converter circuit - 3581212*, May 1971.

[16] WATSON, A.J., DANG, H., WHEELER, P.W., CLARE, J.C., MONDAL, G., RUFER, A.R., KENZELMANN, S. e NOVAES, Y. de: *A novel multilevel converter structure integrated into power systems and its performance evaluation.* In *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, páginas 1 –10, sept. 2009.

[17] AINSWORTH, J.D., DAVIES, M., FITZ, P.J., OWEN, K.E. e TRAINER, D.R.: *Static VAr compensator (STATCOM) based on single-phase chain circuit converters.* Generation, Transmission and Distribution, IEE Proceedings-, 145(4):381 –386, julho 1998, ISSN 1350-2360.

[18] PENG, F.Z. e WANG, Jin: *A universal STATCOM with delta-connected cascade multilevel inverter.* In *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, volume 5, páginas 3529 – 3533 Vol.5, june 2004.

[19] AKAGI, H., INOUE, S. e YOSHII, T.: *Control and Performance of a Transformerless Cascade PWM STATCOM With Star Configuration.* Industry Applications, IEEE Transactions on, 43(4):1041 –1049, july-aug. 2007, ISSN 0093-9994.

[20] MARQUARDT, Rainer: *DE10103031A1*, 2001.

[21] MARQUARDT, R., LESNICAR, A. e HILDINGER, J.: *Modulares Stromrichterkonzept für Netzkupplungsanwendungen bei hohen Spannungen.* ETG-Conference, 2002.

[22] LESNICAR, A. e MARQUARDT, R.: *An innovative modular multilevel converter topology suitable for a wide power range.* In *Power Tech Conference Proceedings, 2003 IEEE Bologna*, volume 3, página 6 pp. Vol.3, 2003.

[23] AKAGI, H.: *Classification, terminology, and application of the modular multilevel cascade converter (MMCC).* In *Power Electronics Conference (IPEC), 2010 International*, páginas 508 –515, 2010.

[24] JACOBSON, B., KARLSSON, P., ASPLUND, G., HARNEFORS, L. e JONSSON, T.: *VSC-HVDC Transmission with Cascaded Two-Level Converters.* In *Cigre*, 2010.

[25] HAGIWARA, M. e AKAGI, H.: *Control and Experiment of Pulsewidth-Modulated Modular Multilevel Converters*. Power Electronics, IEEE Transactions on, 24(7):1737 –1746, july 2009, ISSN 0885-8993.

[26] MARQUARDT, R. e LESNICAR, A.: *New Concept for High Voltage Modular Multilevel Converter*. PESC 2004 Conference in Aachen, 2004.

[27] GLINKA, M.: *Prototype of multiphase modular-multilevel-converter with 2 MW power rating and 17-level-output-voltage*. In *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, volume 4, páginas 2572 – 2576 Vol.4, 2004.

[28] KENZELMANN, S., RUFER, A., VASILADIOTIS, M., DUJIC, D., CANALES, F. e NOVAES, Y.R. de: *A versatile DC-DC converter for energy collection and distribution using the Modular Multilevel Converter*. In *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on*, páginas 1 –10, 30 2011-sept. 1 2011.

[29] PEREZ, M.A. e RODRIGUEZ, J.: *Generalized modeling and simulation of a modular multilevel converter*. In *Industrial Electronics (ISIE), 2011 IEEE International Symposium on*, páginas 1863 –1868, june 2011.

[30] ANTONOPOULOS, Antonios, ANGQUIST, Lennart e NEE, Hans Peter: *On Dynamics and Voltage Control of the Modular Multilevel Converter*. In *1*. KTH, 2009.

[31] TU, Q., XU, Z. e XU, L.: *Reduced Switching-Frequency Modulation and Circulating Current Suppression for Modular Multilevel Converters*. Power Delivery, IEEE Transactions on, 26(3):2009 –2017, july 2011, ISSN 0885-8977.

[32] ROHNER, S., BERNET, S., HILLER, M. e SOMMER, R.: *Analysis and Simulation of a 6 kV, 6 MVA Modular Multilevel Converter*. In *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, páginas 225 –230, 2009.

[33] MARQUARDT, R. e LESNICAR, A.: *A new modular voltagc source inverter topology*. EPE 03, 2003. France.

[34] SAEEDIFARD, M. e IRAVANI, R.: *Dynamic Performance of a Modular Multilevel Back-to-Back HVDC System*. Power Delivery, IEEE Transactions on, 25(4):2903 –2912, oct. 2010, ISSN 0885-8977.

[35] ADAM, G.P., ANAYA-LARA, O., BURT, G.M., TELFORD, D., WILLIAMS, B.W. e MCDONALD, J.R.: *Modular multilevel inverter: Pulse width modulation and capacitor balancing technique.* Power Electronics, IET, 3(5):702 –715, september 2010, ISSN 1755-4535.

[36] KONSTANTINOU, G.S. e AGELIDIS, V.G.: *Performance evaluation of half-bridge cascaded multilevel converters operated with multicarrier sinusoidal PWM techniques.* In *Industrial Electronics and Applications, 2009. ICIEA 2009. 4th IEEE Conference on*, páginas 3399 –3404, may 2009.

[37] KONSTANTINOU, G. S., CIOBOTARU, M. e AGELIDIS, V. G.: *Operation of a modular multilevel converter with selective harmonic elimination PWM.* In *Power Electronics and ECCE Asia (ICPE ECCE), 2011 IEEE 8th International Conference on*, páginas 999 –1004, 30 2011-june 3 2011.

[38] ROHNER, S., BERNET, S., HILLER, M. e SOMMER, R.: *Modelling, simulation and analysis of a Modular Multilevel Converter for medium voltage applications.* In *Industrial Technology (ICIT), 2010 IEEE International Conference on*, páginas 775 –782, 2010.

[39] ANTONOPOULOS, A., ILVES, K., ANDNGQUIST, L. e NEE, H. P.: *On interaction between internal converter dynamics and current control of high-performance high-power AC motor drives with modular multilevel converters.* In *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, páginas 4293 –4298, 2010.

[40] HAGIWARA, M., NISHIMURA, K. e AKAGI, H.: *A modular multilevel PWM inverter for medium-voltage motor drives.* In *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, páginas 2557 –2564, sept. 2009.

[41] KORN, A.J., WINKELNKEMPER, M. e STEIMER, P.: *Low output frequency operation of the Modular Multi-Level Converter.* In *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, páginas 3993 –3997, sept. 2010.

[42] WANG, K., LI, Y., ZHENG, Z. e XU, L.: *Voltage fluctuation suppression method of floating capacitors in a new modular multilevel converter.* In *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*, páginas 2072 –2078, sept. 2011.

[43] ALLEBROD, S., HAMERSKI, R. e MARQUARDT, R.: *New transformerless, scalable Modular Multilevel Converters for HVDC-transmission.* In *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, páginas 174 –179, 2008.

[44] MARQUARDT, R.: *Modular Multilevel Converter: An universal concept for HVDC-Networks and extended DC-Bus-applications.* In *Power Electronics Conference (IPEC), 2010 International*, páginas 502 –507, 2010.

[45] CHUCO, B. e WATANABE, E.H.: *Back-to-Back HVDC Based on Modular Multilevel Converter.* In *COBEP2011*, 2011.

[46] KNAAK, H. J.: *Modular multilevel converters and HVDC/FACTS: A success story.* In *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on*, páginas 1 –6, 30 2011-sept. 1 2011.

[47] KENZELMANN, S., RUFER, A., DUJIC, D., CANALES, F. e NOVAES, Y. R. de: *A versatile dc/dc converter base on modular multilevel converter for energy collection and distribution.* In *EPE*, 2011.

[48] HAGIWARA, M., MAEDA, R. e AKAGI, H.: *Negative-sequence reactive-power control by the modular multilevel cascade converter based on double-star chopper-cells (MMCC-DSCC).* In *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, páginas 3949 –3954, sept. 2010.

[49] MOHAMMADI P., H. e BINA, M. T.: *A Transformerless Medium-Voltage STATCOM Topology Based on Extended Modular Multilevel Converters.* Power Electronics, IEEE Transactions on, 26(5):1534 –1545, may 2011, ISSN 0885-8993.

[50] GLINKA, M. e MARQUARDT, R.: *A new AC/AC-multilevel converter family applied to a single-phase converter.* In *Power Electronics and Drive Systems, 2003. PEDS 2003. The Fifth International Conference on*, volume 1, páginas 16 – 23 Vol.1, 2003.

[51] TU, Q., XU, Z., HUANG, H. e ZHANG, J.: *Parameter design principle of the arm inductor in modular multilevel converter based HVDC.* In *Power System Technology (POWERCON), 2010 International Conference on*, páginas 1 –6, oct. 2010.

[52] LARRINAGA, S. A., BENGOETXEA, I. L. e LLANOS, J. E.: *Modular Converter Based on Multi-Level ditribuited Circuits With a Capacitive Midpoint*, May 2009.

[53] SOLAS, E., ABAD, G., BARRENA, J., AURTENECHEA, S., CARCAR, A. e ZAJAC, L.: *Modular Multilevel Converter with different Submodule Concepts 2013; Part I: Capacitor Voltage Balancing Method.* Industrial Electronics, IEEE Transactions on, PP(99):1, 2012, ISSN 0278-0046.

[54] MUNCH, P., GORGES, D., IZAK, M. e LIU, S.: *Integrated current control, energy control and energy balancing of Modular Multilevel Converters.* In *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, páginas 150 –155, nov. 2010.

[55] ERICKSON, R.W. e MAKSIMOVIC, D.: *Fundamentals of power electronics.* Kluwer Academic, 2001, ISBN 9780792372707.

[56] CUNICO, L., NOVAES, Y. R. de e OLIVEIRA, S. V. G.: *Modelagem e Controle de Corrente do Conversor Modular Multinível (M2LC).* In *XIX Congresso Brasileiro de Automática CBA2012*, 2012.

[57] KATZ, P.: *Digital control using microprocessors.* Prentice Hall International, 1981, ISBN 9780132121910.

[58] ROHNER, S., BERNET, S., HILLER, M. e SOMMER, R.: *Modulation, Losses, and Semiconductor Requirements of Modular Multilevel Converters.* Industrial Electronics, IEEE Transactions on, 57(8):2633 –2642, aug. 2010, ISSN 0278-0046.

[59] KOLAR, J.W., ZACH, F.C. e CASANELLAS, F.: *Losses in PWM inverters using IGBTs.* Electric Power Applications, IEE Proceedings -, 142(4):285 –288, jul 1995, ISSN 1350-2352.

[60] MILLER, S. K. T.: *Retificador trifásico isolador com fator de potência unitário baseado no transformador Scott.* Tese de Mestrado, Universidade Federal de Santa Catarina, 2004.

[61] BARBI, I.: *Projeto de Fontes Chaveadas.* Ed. Do Autor, 2ª edição, 2007.

[62] BASCOPE, R. P. T. e PERIN, A. J.: *O transistor IGBT aplicado em eletrônica de potência.* Sagra Luzzatto, 1997, ISBN 8524105321.

[63] SPECTRUM-DIGITAL: *eZdsp F2812 Technical Reference.* 2003.

[64] SOARES, C. E.: *Controladores Baseados no Principio do Modelo Interno com Ação Anti-Windup.* Tese de Mestrado, UDESC, 2011.

A Rotinas implementadas no MATLAB

Modulador por largura de pulso:

```
function [out,outb] = modulador(CMPR1, aDarm1p_onState, aDarm1p_offState,
    TMR1CNT)

if(CMPR1>TMR1CNT)
   %on state
    if(aDarm1p_onState==0)
        out = [0 0];
        outb = [1 1];
    elseif(aDarm1p_onState==1)
        out = [0 1];
        outb = [1 0];
    elseif(aDarm1p_onState==2)
        out = [1 0];
        outb = [0 1];
    elseif(aDarm1p_onState==3)
        out = [1 1];
        outb = [0 0];
    else
        out = [0 0];
        outb = [1 1];
    end
else
   %off state
    if(aDarm1p_offState==0)
        out = [0 0];    outb = [1 1];
    elseif(aDarm1p_offState==1)
        out = [0 1];    outb = [1 0];
    elseif(aDarm1p_offState==2)
        out = [1 0];    outb = [0 1];
    elseif(aDarm1p_offState==3)
        out = [1 1];    outb = [0 0];
    else
        out = [0 0];    outb = [1 1];
    end

end
```

Algoritmo de seleção:

```
function [EvaRegs_CMPR1, aDarm1p_onState, aDarm1p_offState] = select(
    aDarm1p_n, TMRPer, aDarm1p_VSM1, aDarm1p_VSM2, aDarm1p_sICurrent)
```

```
persistent aDarm1p_lastAltState;
persistent aDarm1p_altCount;

if isempty(aDarm1p_lastAltState)
    aDarm1p_lastAltState=0;
end
if isempty(aDarm1p_altCount)
    aDarm1p_altCount=0;
end
lastAltStateMax=10;
aDarm1p_offStateI=3;

if(aDarm1p_n>=TMRPer)
    EvaRegs_CMPR1 = aDarm1p_n - TMRPer;
    aDarm1p_onState    = 3;
    if(aDarm1p_sICurrent>0)
      if(aDarm1p_VSM1>aDarm1p_VSM2)
        aDarm1p_offState  = 2;
            else
        aDarm1p_offState  = 1;
            end
        else
      if(aDarm1p_VSM1>aDarm1p_VSM2)
        aDarm1p_offState  = 1;
      else
        aDarm1p_offState  = 2;
            end
        end
        temp = aDarm1p_lastAltState;
    aDarm1p_lastAltState = aDarm1p_offState;
    if(temp==aDarm1p_lastAltState)
      if(aDarm1p_altCount>lastAltStateMax)
        if(aDarm1p_offState==1)
                    aDarm1p_offState=2;
                else
                    aDarm1p_offState=1;
                end
        aDarm1p_altCount=0;
            else
        aDarm1p_altCount=aDarm1p_altCount+1;
            end
        else
      aDarm1p_altCount=0;
        end
```

```
47 else
     EvaRegs_CMPR1 = aDarm1p_n;
49   aDarm1p_offState = 0;
     if(aDarm1p_sICurrent>0)
51     if(aDarm1p_VSM1>aDarm1p_VSM2)
         aDarm1p_onState    = 2;
53     else
         aDarm1p_onState    = 1;
55           end
       else
57     if(aDarm1p_VSM1>aDarm1p_VSM2)
         aDarm1p_onState    = 1;
59     else
         aDarm1p_onState    = 2;
61           end
       end
63   temp = aDarm1p_lastAltState;
     aDarm1p_lastAltState = aDarm1p_onState;
65   if(temp==aDarm1p_lastAltState)
       if(aDarm1p_altCount>lastAltStateMax)
67       if(aDarm1p_onState==1)
                   aDarm1p_offState=2;
69           else
                   aDarm1p_onState=1;
71           end
         aDarm1p_altCount=0;
73           else
         aDarm1p_altCount=aDarm1p_altCount+1;
75           end
       else
77     aDarm1p_altCount=0;
       end
79 end
```

Controlador de corrente i_o

```
1 function OUT     = Gcioz(Iref,Io)
    persistent e1 e2 ur1 ur2 uI1;
3   if isempty(e1)
      e1=0;
5     e2=0;
      ur1=0;
7     ur2=0;
      uI1=0;
```

```
    end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% Adequação dos sinais de entrada
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
        offset  = 2048;             % tensão de offset discretizada
        iref    = Iref - offset;    % corrente de referência
        io      = Io - offset;      % corrente medida

        e0      = iref-io;          % cálculo do erro

 if (e0>6e3)                        %limitação da entrada,
     e0=6e3;                        %evita estouro de variáveis
 end
 if (e0<-6e3)
     e0=-6e3;
 end

%Parte proporcional
IQ  = 13;
K =   round(7.920165790251665*2^IQ);
%   K=62242;
Kout = floor(K*e0/2^IQ);

%Parte ressonante
IQ  = 11;
IQden2 = 4;
ai  =   round(1.99858494562091*2^IQ);
bi  =   round(0.999999999999966*2^IQ);
%ci  =   round(0*2^IQ);
di  =   round(0.913084609520629*2^(IQ+IQden2));
ei  =   round(0.887732323769112*2^(IQ+IQden2));

a   =   ai*ur1;
b   =   -bi*ur2;
d   =   di*e1;
e   =   -ei*e2;

ur0 =   floor((a + b + 0 + d + e)/(2^IQ));
if(ur0>130e3)                   %limitação,
    ur0=130e3;                  %evita estouro de variáveis
end
if(ur0<-130e3)
    ur0=-130e3;
end
%Parte integral
```

```
IQ = 5;
IQden = 9;
ai   =   round(-1.0*2^IQ);
bi   =   round(0.237773159079455*2^IQ*2^IQden);

a    =   -ai*uI1;
b    =   bi*e1;

uI0 =    floor((a+b)/2^IQ);
if(uI0>13e6)                          %limitação,
    uI0=13e6;                         %evita estouro de variáveis
end
if(uI0<-13e6)
    uI0=-13e6;
end
%atualização das variáveis.
e2   =   e1;
e1   =   e0;
ur2  =   ur1;
ur1  =   ur0;
uI1  =   uI0;

ur0 =    floor(ur0/(2^IQden2));
uI0 =    floor(uI0/2^IQden);
%saída


  % Saturação de saída, para não estouras modulador.
    if((r0+uI0+Kout)>7000)
        OUT=7000;
    elseif((r0+uI0+Kout)<-7000)
        OUT=-7000;
   else
      OUT=ur0+uI0+Kout;
    end;
```

Controlador de corrente i_{dx}

```
function md  = Gcidz(Iref,Io)
    persistent eio2 eio1 uio2 uio1;

    if isempty(eio2)
        eio2     = 0;
        eio1     = 0;
```

```
        uio2      = 0;
        uio1      = 0;
    end
        ai = 165;
        bi = 16218;
        ci = 152781;
        di = 9289;
        ei = 143491;
    % Adequação dos sinais de entrada
        offset = 2048;                  % tensão de offset discretizada
        iref  = Iref - offset;          % corrente de referência
        io    = Io - offset;            % corrente de entrada
    % Cálculo do erro de corrente
    eio = iref - io;
    if(eio>2e3) % Limitador
        eio=2e3;
    end;
    if(eio<-2e3)
        eio=-2e3;
    end;
    % cálculo do controlador de corrente
    a=fix(ai * uio1);
    b=fix(bi * uio2);
    c=fix(ci * eio);
    d=fix(di * eio1);
    e=fix(ei * eio2);
    uioa    =  a + b + c + d - e;
    uio     = (uioa / 2^14);
    %saturação dos valores para não estouar 32 bits.
    if(uio>25e3)
        uio=25e3;
    end;
    if(uio<-25e3)
        uio=-25e3;
    end;

    % Atualização das variáveis para o próximo instante de amostragem
    uio2 = uio1;
    uio1 = uio;
    eio2 = eio1;
    eio1 = eio;
    % Saturação de saída, para não estouras modulador.
    if(uio>7000)
        uio=7000;
    end;
```

```
52      if(uio<-7000)
            uio=-7000;
54      end;

56      md = uio + 7485;
```

Controlador de tensão total

```
function idrefcc  = EqDifVct(vref,Vcs)
2       persistent eio2 eio1 uio2 uio1;
        if isempty(eio2)
4           eio2     = 0;
            eio1     = 0;
6           uio2     = 0;
            uio1     = 0;
8       end

10      ai =   229;
        bi =   101;
12      ci =   5018;
        di =   2;
14      ei =   5016;
%-------------------------------------
16  %Controlador tensão total dos capacitores
%-------------------------------------
18  %Cálculo do erro
    eio = fix(vref) - fix(Vcs);
20  if(eio>85e3) % limitação
      eio=85e3;
22  end;
    if(eio<-85e3)
24    eio=-85e3;
    end;
26
    % cálculo do controlador
28  a=floor(ai * uio1);
    b=floor(bi * uio2);
30
    c=floor(ci * eio);
32  d=floor(di * eio1);
    e=floor(ei * eio2);
34
    uioa    = floor(a - b);
36  temp1   = floor(c + d - e);
```

```
uioa     = uioa+temp1;
uio      = floor(uioa/(2^7));

% saturação dos valores para não estouar 32 bits.
if(uio>1.8e6) %
    uio=1.8e6;
end;
if(uio<-1.8e6)
    uio=-1.8e6;
end;
% Atualização das variáveis para o próximo instante de amostragem
uio2 = uio1;
uio1 = uio;
eio2 = eio1;
eio1 = eio;

uio = floor(uio/2^12);
%saturação de saída
if(uio>(2048)/2)
    uio=(2048)/2;
end;
if(uio<-(2048)/2)
  uio=-(2048)/2;
end;
idrefcc  = uio;
```

Controlador de tensão diferencial

```
function Idrefca  = EqDifVcd(Vcdref,Vcd,seno)
    persistent eio2 eio1 uio2 uio1 lastMa;
    persistent aqCont;
    if isempty(eio2)
        eio2     = 0;
        eio1     = 0;
        uio2     = 0;
        uio1     = 0;
        lastMa   = 0;
        aqCont   = 0;
    end
if  (aqCont==9)
    aqCont=0;
    ai =         6626;
    bi =         2530;
    ci =         11832;
```

```
17      di =          9;
        ei =          11823;
19  %-------------------------------------
    %Controlador tensão diferencial
21  %-------------------------------------
    %Cálculo do erro de corrente
23      eio = Vcdref - Vcd;
         if(eio>31e3)
25           eio=31e3;
         end;
27       if(eio<-31e3)
             eio=-31e3;
29       end;
    % cálculo do controlador de corrente
31      a=floor(ai * uio1);
        b=floor(bi * uio2);
33      c=floor(ci * eio);
        d=floor(di * eio1);
35      e=floor(ei * eio2);
        uioa     = floor(c + d - e);
37      uioa     = floor(a - b +uioa);
        uio      = uioa/2^12;
39      uio      = floor(uio);
    %   saturação dos valores para não estouar 32 bits.
41      if(uio>64e3)
            uio=64e3;
43      end;
        if(uio<-64e3)
45          uio=-64e3;
        end;
47      % Atualização das variáveis para o próximo instante de amostragem
        uio2 = uio1;
49      uio1 = uio;
        eio2 = eio1;
51      eio1 = eio;
        lastMa=uio;
53  else %if  (aqCont==9)
        uio=lastMa;
55      aqCont=aqCont+1;
    end
57      uio=fix(uio*seno/128/(2^14));
        Idrefca = uio;
```

B Projeto e simulação do controle alternativo de i_o utilizando um controlador PI

Nesta seção é apresentado o projeto os resultados de simulação numérica do controle da corrente i_o utilizando um controlador PI. O projeto deste compensador utiliza o modelo apresentado na equação (4.56) e a FTMA (4.83). A frequência de cruzamento por zero será igual a um oitavo da frequência de amostragem. Nesta seção é considerado o ajuste de um controlador PI+polo, para a planta de corrente de i_o para o valor mínimo de indutância L_o. O aumento do valor da indutância do indutor L_o diminui o ganho da FTMA, tal que a frequência de cruzamento por zero do ganho em dB é reduzida, degradando o desempenho do controlador PI projetado, para uma referência de corrente em 60 Hz.

A função de transferência do controlador obtido no plano w é apresentada em 7.1. O ajuste do controlador utilizou a ferramenta gráfica *Sisotool* do *MATLAB*. A Fig. B.1 apresenta os diagramas de Bode da FTMA do sistema de controle da corrente i_o não compensada($T_{io,nc}$), o controlador projetado (C_{io}) e o resultado final da FTMA (T_{io}). Com o controlador projetado a FTMA possui frequência de cruzamento por 0 dB em 1,25 kHz e margem de fase de 45,6 graus.

$$C_{io}(w) = \frac{1,854.10^6 w + 2,097.10^9}{w^2 + 2,513.10^5 w} \tag{B.1}$$

A Fig. B.2 apresenta o resultado para a operação em regime permanente do conversor na condição nominal de corrente em 380 V, para o ângulo $\phi = \pi$ rad. É apresentada a tensão nos capacitores do braço 1 (v_{c1-4}), a corrente e a referência para i_{oh}, a tensão V_{oh}, a corrente no semibraço inferior do braço 1 (i_{n1}). No terceiro quadro é apresentada a corrente e a referência da componente média do braço 1 (i_{d1} e i_{d1ref}) e no quarto quadro a saída do controlador de corrente i_{oh} (m_a) e a saída do controlador de corrente i_{d1} (m_{d1}). Observa-se uma diferença de fase entre a referência i_{ohref} e i_{oh} de 9 graus, além de uma pequena diferença na amplitude. A DHT da corrente i_{oh} é de 2,13%. A simulação foi realiza considerando a zona morta e o tempo morto.

A variação da referência de corrente i_{oh} de 100 % para 50% é apresentada na Fig. B.3. O tempo necessário para o retorno da tensão dos capacitores ao valor nominal é aproximadamente 500 ms. O degrau de carga de 50 % provoca uma variação na tensão média dos capacitores inferior a 10 V. Na Fig. B.4 é apresentada a situação inversa, na qual a referência de corrente de saída é ajustada de 50% para 100% do valor nominal.

Fig. B.1: Diagramas de Bode: FTMA do sistema de controle da corrente i_o não compensada ($T_{io,nc}$), controlador de corrente i_o (C_{io}) e FTMA do sistema de controle da corrente i_o (T_{io}), para indutor L_o mínimo.

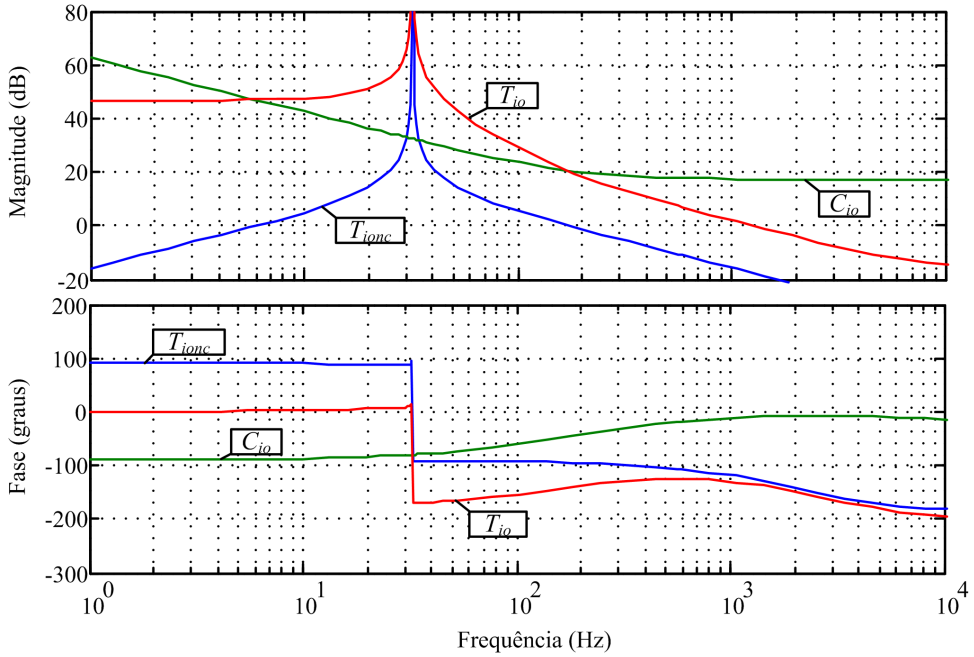


Fig. B.2: Simulação condição 2240 VA, $\phi = -\pi/2$, (a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, corrente e referência na fonte CA, (c) corrente e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

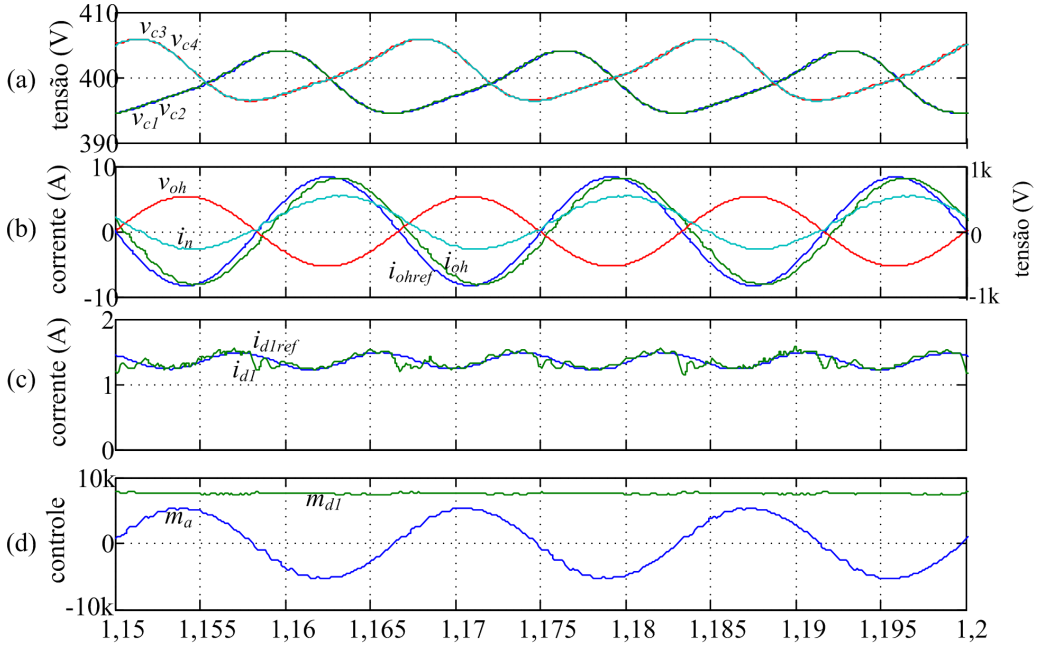


Fig. B.3: Degrau de carga 100% para 50%, 2240 VA, $\phi = pi$,(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, corrente e referência na fonte CA, (c) corrente e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

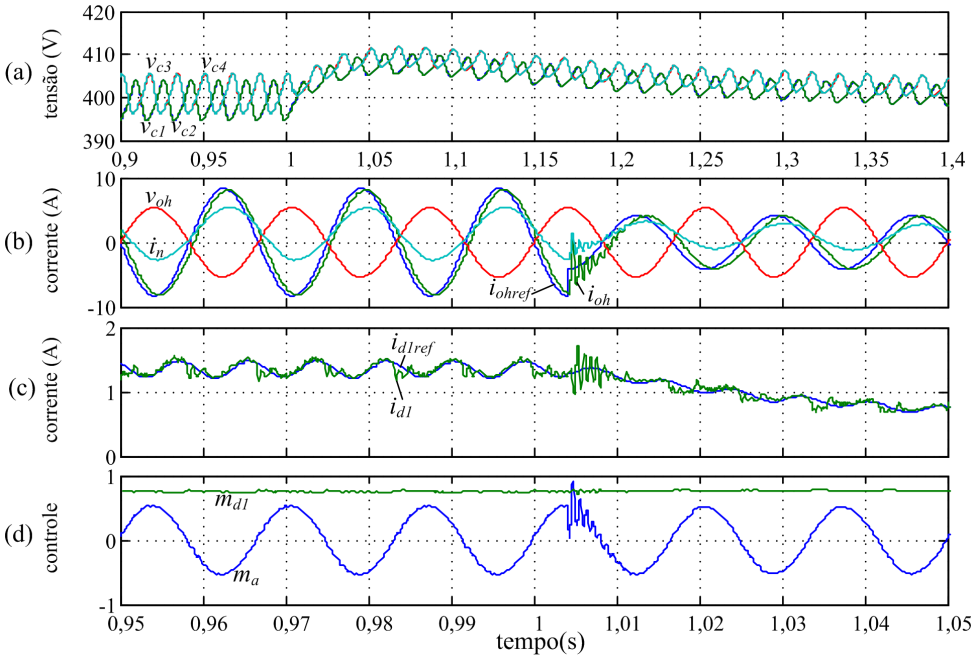


Fig. B.4: Degrau de carga 50% para 100%, 2240 VA, $\phi = pi$,(a) tensão nos capacitores do braço 1, (b) tensão na fonte CA, corrente de semibraço inferior, corrente e referência na fonte CA, (c) corrente e referência da componente média do braço 1, (d) variáveis de controle m_a e m_{d1}.

