

UNIVERSIDADE DO ESTADO DE SANTA CATARINA - UDESC

CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT

ENGENHARIA ELÉTRICA

ENRIQUE JAVIER MARTINEZ GAVILÁN

**ESTUDO DA INFLUÊNCIA DE DIFERENTES MODULAÇÕES NA TENSÃO
DE MODO COMUM E EFICIÊNCIA DE INVERSOR MONOFÁSICO
APLICADO AO PROCESSAMENTO DE ENERGIA SOLAR FOTOVOLTAICA**

JOINVILLE, SC

2013

ENRIQUE JAVIER MARTINEZ GAVILÁN

**ESTUDO DA INFLUÊNCIA DE DIFERENTES MODULAÇÕES NA TENSÃO
DE MODO COMUM E EFICIÊNCIA DE INVERSOR MONOFÁSICO
APLICADO AO PROCESSAMENTO DE ENERGIA SOLAR FOTOVOLTAICA**

Trabalho de Conclusão de Curso apresentado
ao curso de Engenharia Elétrica do Centro de
Ciências Tecnológicas, da Universidade do
Estado de Santa Catarina, como requisito
parcial para a obtenção do grau de Bacharel
em Engenharia Elétrica.

Orientador: Yales Rômulo de Novaes, Dr.

JOINVILLE, SC

2013

ENRIQUE JAVIER MARTINEZ GAVILÁN

**ESTUDO DA INFLUÊNCIA DE DIFERENTES MODULAÇÕES NA TENSÃO
DE MODO COMUM E EFICIÊNCIA DE INVERSOR MONOFÁSICO
APLICADO AO PROCESSAMENTO DE ENERGIA SOLAR FOTOVOLTAICA**

Trabalho de conclusão do curso apresentado ao curso de Engenharia Elétrica do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina como requisito parcial para obtenção do grau de bacharel em Engenharia Elétrica na área de eletrônica de potência.

Banca Examinadora

Orientador: _____

Prof. Yales Rômulo de Novaes, Dr.

Universidade do Estado de Santa Catarina - UDESC

Membro: _____

Prof. Joselito Anastácio Heerd, M. Eng.

Universidade do Estado de Santa Catarina - UDESC

Membro: _____

Prof. Luis Mariano Nodari, M. Eng.

Universidade do Estado de Santa Catarina – UDESC

JOINVILLE, SC, 04/07/2013

“O sucesso nasce do
querer, da determinação e
persistência em se chegar
a um objetivo. Mesmo não
atingindo o alvo, quem
busca e vence obstáculos,
no mínimo fará coisas
admiráveis.”

(José de Alencar)

AGRADECIMENTOS

- Primeiramente quero agradecer aos meus pais pelo apoio e compreensão ao longo destes anos do curso.
- Ao professor e orientador Yales Rômulo de Novaes, pelos conhecimentos de suma importância transmitidos, com paciência e compreensão no decorrer do projeto.
- A Tiago Lemes, pela ajuda e compressão para transmitir seus conhecimentos que facilitaram a realização do projeto em vários estágios.
- Aos meu amigos Fernando Esteche, Otávio Tovo e Fábio Tuda pela amizade e por sobre tudo o companheirismo durante todo o período de graduação.

RESUMO

MARTINEZ G., Enrique Javier. **Estudo da influência de diferentes modulações na tensão de modo comum e eficiência de inversor monofásico aplicado ao processamento de energia solar fotovoltaica.** 2013. 001 f. Trabalho de Conclusão de Curso (Bacharel em Engenharia Elétrica – Área: Eletrônica de potência) - Universidade do Estado de Santa Catarina. Departamento de Engenharia Elétrica, Joinville, 2013.

O presente trabalho consiste em avaliar a influência do método de modulação aplicado ao inversor monofásico em ponte completa, em específico, na tensão de modo comum existente na capacitância parasita dos painéis solares e na eficiência do inversor. É apresentado um estudo das características principais que compõem um painel solar fotovoltaico, dando ênfase principal na capacitância parasita gerada pelo painel. A seguir, apresenta-se a topologia do inversor monofásico com a suas características de operação e seu devido dimensionamento, logo são apresentadas e comparadas às técnicas de modulações utilizadas nos inversores em ponte completa. Em seguida, são apresentadas simulações numéricas aplicando cada técnica de modulação existente, desse modo avaliar e comparar o comportamento da tensão de modo comum na capacitância parasita, também é verificado as perdas no capacitor do barramento CC e a distorção harmônica total (DHT) da tensão de saída do inversor. Por último, são apresentados os resultados experimentais obtidos e uma breve discussão sobre a influência de cada modulação empregada no inversor em estudo.

Palavras-chave: Inversor monofásico, modulação PWM, painéis fotovoltaicos, capacitância parasita.

SUMÁRIO

1 INTRODUÇÃO	13
2 PAINÉIS FOTOVOLTAICOS.....	15
2.1 PARÂMETROS ELÉTRICOS DOS PAINÉIS FOTOVOLTAICOS	15
2.2 MODELO ELÉTRICO DO PAINEL FOTOVOLTAICO	17
2.3 CAPACITÂNCIA PARASITA NO PAINEL FOTOVOLTAICO	18
3 INVERSOR MONOFÁSICO CC-CA	20
3.1 TOPOLOGIA DO INVERSOR	20
3.2 ESTUDO TEÓRICO DO INVERSOR	21
3.3 ETAPAS DE OPERAÇÃO DO INVERSOR 2 NÍVEIS	22
3.3.1 Primeira etapa de operação	22
3.3.2 Segunda etapa de operação.....	23
3.4 ETAPAS DE OPERAÇÃO DO INVERSOR: MODULAÇÃO 3 NÍVEIS	23
3.4.1 Primeira etapa de operação	23
3.4.2 Segunda etapa de operação.....	24
3.4.3 Terceira etapa de operação.....	24
3.4.4 Quarta etapa de operação	25
3.5 MODULAÇÃO PWM.....	25
3.5.1 Modulação PWM senoidal bipolar (2 níveis)	26
3.5.2 Modulação PWM senoidal unipolar (3 níveis).....	27
3.5.3 Modulação PWM senoidal com portadoras defasadas	28
3.6 FILTRO LC NA SAÍDA DO INVERSOR	29
3.7 ESFORÇOS NOS COMPONENTES DO INVERSOR.....	30
3.7.1 Esforços nos interruptores Q_1-Q_4.....	31
3.7.2 Esforços nos diodos em antiparalelo	32
3.7.3 Esforços no capacitor de saída	33
3.7.4 Esforços no indutor de saída	33
4 PROJETO DO INVERSOR TIPO PONTE COMPLETA	35
4.1 ESPECIFICAÇÕES E DIMENSIONAMENTO DO INVERSOR.....	35
4.2 DIMENSIONAMENTO DO CIRCUITO DE POTÊNCIA.....	36
4.2.1 Dimensionamento dos interruptores e diodos.....	36
4.2.2 Perdas nos IGBTs e diodos	37
4.2.3 Cálculo do dissipador	39

4.2.4 Esforços no indutor	39
4.2.5 Projeto do filtro LC de saída	40
5 SIMULAÇÕES NUMÉRICAS.....	41
5.1 COMPARATIVOS DAS TENSÕES E CORRENTES PARASITAS	41
5.1.1 Resultados de simulação: modulação bipolar (2 níveis)	42
5.1.2 Resultados de simulação: modulação unipolar (3 Níveis).....	44
5.1.3 Resultados de simulação: modulação com portadoras defasadas.....	46
5.2 COMPARATIVO DAS GRANDEZAS COM CARGA RESISTIVA E CONECTADO NA REDE	50
5.3 COMPARATIVO ENTRE AS MODULAÇÕES	52
5.4 CONCLUSÃO DO CAPÍTULO	55
6 IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS.....	57
6.1 CIRCUITO IMPLEMENTADO	57
6.2 CUIDADOS IMPORTANTES	57
6.3 PROTÓTIPO CONSTRUÍDO	58
6.4 RESULTADOS DOS TESTES EM LABORATÓRIO	59
6.4.1 Resultados modulação bipolar (2 níveis)	59
6.4.2 Resultados modulação unipolar (3 níveis).....	63
6.4.3 Resultados modulação com portadoras defasadas	66
6.5 COMPARATIVO DOS RESULTADOS EXPERIMENTAIS	70
6.6 CONCLUSÃO DO CAPÍTULO	74
7 CONCLUSÕES FINAIS	76
ANEXOS	80
Anexo A – Circuitos auxiliares utilizados.....	80
Anexo B – Datasheet do transistor IGBT IRGP50B60PD1.....	84
Anexo C – Datasheet do driver SKHI 200PA, da SEMIKRON.	85
Anexo D – Esquemático do circuito de potência no <i>altium designer</i>	86
Anexo E – Rotinas em VHDL implementadas no FPGA para geração das modulações PWMs.	87

LISTA DE ILUSTRAÇÕES

Figura 1 – Painel Fotovoltaico.....	15
Figura 2 – Curvas características de um painel fotovoltaico, a) Curva I – V e b) Curva P – V.	16
Figura 3 – Curvas características para diferentes temperaturas dos painéis. a) curva I – V e b) curva P – V.	17
Figura 4 – Modelo equivalente de um painel fotovoltaico.	17
Figura 5 – Secção transversal de um painel fotovoltaico com suporte de montagem....	18
Figura 6 – Representação da capacitância parasita num painel PV.	18
Figura 7 – Inversor monofásico em ponte completa.	21
Figura 8 – Primeira etapa de funcionamento.	22
Figura 9 – Segunda etapa de funcionamento.	23
Figura 10 – Primeira etapa de funcionamento.	24
Figura 11 – Segunda etapa de funcionamento.	24
Figura 12 – Quarta etapa de funcionamento.	25
Figura 13 – Modulação PWM senoidal a dois níveis.	27
Figura 14 – Pulsos de tensão na saída do inversor para modulação Bipolar.	27
Figura 15 – Modulação PWM senoidal unipolar.	27
Figura 16 – Pulsos de tensão na saída do inversor para modulação PSD.	28
Figura 17 – Modulação com portadoras defasadas para um ângulo de 160°.	29
Figura 18 – Pulsos de tensão obtidos na saída do inversor para a modulação com portadoras defasadas em 160°.	29
Figura 19 – Curvas de perdas do IGBT.	38
Figura 20 – Circuito de potência utilizado no simulador de circuitos.	42
Figura 21 – Forma de onda da tensão e corrente na carga do inversor.	42
Figura 22 – Forma de onda da Corrente no capacitor do barramento CC, obtida por simulação.	43
Figura 23 – Espectro harmônico da corrente de modo comum na capacitância parasita, obtida por simulação.	43
Figura 24 – Forma de onda da tensão de modo comum na capacitância parasita, obtida por simulação.	43
Figura 25 – Tensão e corrente na carga do inversor, obtida por simulação.	44
Figura 26 – Forma de onda da corrente no barramento CC, obtida através do simulador de circuitos.	45
Figura 27 – Espectro harmônico da corrente de modo comum na capacitância parasita, obtido via simulador de circuitos.	45
Figura 28 – Espectro harmônico da tensão de modo comum na capacitância parasita, obtido no simulador de circuitos.	45
Figura 29 – Amplitudes de corrente (pico) no capacitor do barramento CC, obtidas via simulador de circuitos.	47

Figura 30 – Amplitudes da corrente (pico) de modo comum, obtidas através do simulador de circuitos.....	47
Figura 31 – Ondulação da corrente de saída, obtidas através do simulador de circuitos.	48
Figura 32 – Formas de ondas da tensão e corrente na carga para modulação com portadoras defasadas em 160°	48
Figura 33 – Forma de onda da corrente no capacitor de barramento CC, obtida no simulador de circuitos.....	49
Figura 34 – Espectro harmônico da corrente de modo comum, obtida no simulador de circuitos.	49
Figura 35 – Espectro harmônico da tensão de modo comum, obtida no simulador de circuitos.	49
Figura 36 – Corrente de modo comum (pico) na frequência fundamental de saída, obtido através de simulações.	52
Figura 37 – Corrente de modo comum (pico) na frequência de comutação, obtido via simulador de circuitos.....	53
Figura 38 – Corrente de modo comum (pico) na frequência múltipla a frequência de comutação (40kHz).....	53
Figura 39 – Corrente eficaz de modo comum na capacitância parasita, obtido através do simulador de circuitos.....	54
Figura 40 – Corrente eficaz no capacitor do barramento CC, obtido via simulador de circuitos.	54
Figura 41 – Distorção harmônica total (DHT), obtido no simulador.	55
Figura 42 – Esquema completo do sistema implementado.	57
Figura 43 – Protótipo implementado na forma final.	58
Figura 44 – Pulsos na saída do inversor para modulação bipolar, obtido experimentalmente.....	59
Figura 45 – Tensão e corrente de saída com carga resistiva nominal.	60
Figura 46 – Corrente de modo comum na capacitância parasita, obtido experimentalmente.....	60
Figura 47 – Tensão de modo comum na capacitância parasita, obtido experimentalmente.....	61
Figura 48 – Tensão de modo comum a) Resultado obtido através do simulador, b) Resultado obtido experimentalmente.	61
Figura 49 – Amplitude da tensão de modo comum na frequência fundamental de saída (60Hz). a) Resultado via simulação, b) Resultado experimental.	62
Figura 50 – Pulsos de tensão na saída do conversor obtido experimentalmente.....	63
Figura 51 – Tensão (100V/Div) e corrente (10A/Div) na carga do inversor, obtido experimentalmente.....	63
Figura 52 – Corrente de modo comum para modulação unipolar obtido experimentalmente.....	64

Figura 53 – Tensão de modo comum na capacitância parasita para modulação unipolar.	64
Figura 54 – Espectro harmônico da tensão de modo comum, a) resultado via simulação e b) resultado experimental.	65
Figura 55 – Análise na frequência fundamental, a) resultado via simulação; b) Experimental.	65
Figura 56 – Amplitude da tensão de modo comum na frequência de chaveamento, a) resultado via simulação; b) resultado experimental.	66
Figura 57 – Pulsos de tensão obtidos experimentalmente na saída do inversor.	67
Figura 58 – Tensão (100V/Div) e corrente (10V/Div) na carga resistiva nominal.	67
Figura 59 – Tensão de modo comum na capacitância parasita, obtida experimentalmente.	68
Figura 60 – Espectro harmônico da tensão de modo comum, a) via simulação; b) experimental.	68
Figura 61 – Amplitude de tensão de modo comum na frequência fundamental, a) Obtido através do simulador; b) obtido experimentalmente.	69
Figura 62 – Comportamento da tensão de modo comum na frequência de chaveamento, a) via simulador; b) experimental.	69
Figura 63 – Corrente de modo comum (pico) na frequência fundamental para as três modulações.	70
Figura 64 – Distorção harmônica total (DHT) da tensão de saída para as três modulações, observadas experimentalmente.	71
Figura 65 – Corrente no barramento CC (I_{in}), obtido experimentalmente aplicando a modulação bipolar.	72
Figura 66 – Corrente no barramento CC (I_{in}) obtido experimentalmente aplicando a modulação unipolar.	72
Figura 67 – Corrente no barramento CC (I_{in}), obtido experimentalmente aplicando a modulação portadoras defasadas.	72
Figura 68 – Comparativo da corrente no capacitor de barramento CC, obtidos experimentalmente.	73
Figura 69 – Curvas de rendimento do inversor para as três modulações em estudo, obtidas experimentalmente.	74
Figura 70 – Driver SKHI 20opA, da SEMIKRON.	80
Figura 71 – Configuração do Driver SKHI 20opA.	81
Figura 72 – Diagrama esquemático do transformador de pulso.	82
Figura 73 – Interface entre a saída digital do FPGA e os Drivers.	83

LISTA DE TABELAS

Tabela 1 – Características do interruptor IGBT IRGP50B60PD1.	37
Tabela 2 – Especificações adotadas no simulador de circuitos.	42
Tabela 3 – Amplitudes dos harmônicos significativos obtidas para modulação PWM bipolar, via simulador de circuitos.	44
Tabela 4 – Amplitudes dos harmônicos significativos obtidas para modulação unipolar.	46
Tabela 5 – Amplitudes obtidas para modulação com portadoras defasadas de 160°.	50
Tabela 6 – Amplitudes obtidas conectando o inversor na rede elétrica (M. Bipolar). ...	50
Tabela 7 – Amplitudes obtidas conectado o inversor na carga resistiva (M. Bipolar)...	50
Tabela 8 – Amplitudes obtidas conectando o inversor na rede elétrica (M. Unipolar). ...	51
Tabela 9 – Amplitudes obtidas conectando o inversor na carga resistiva (M. Unipolar).	51
Tabela 10 – Amplitudes obtidas conectando o inversor na rede elétrica (M. Portadoras defasadas).	51
Tabela 11 – Amplitudes obtidas conectando o inversor na carga resistiva (M. Portadoras defasadas).	51
Tabela 12 – Comparativos dos resultados obtidos para modulação Bipolar.	62
Tabela 13 – Comparativos das magnitudes para modulação unipolar.	66
Tabela 14 – Comparativo dos resultados obtidos.	70
Tabela 15 – Comparativo das correntes do capacitor de barramento obtidas experimentalmente.	73
Tabela 16 – Características da fonte SKHI PS1.	81

1 INTRODUÇÃO

A rápida evolução tecnológica aliada a necessidade humana de utilização de energia menos poluente (menor impacto ambiental), gera uma demanda crescente de investimentos em fontes alternativas de energia. Uma destas alternativas é a utilização da energia solar. A radiação solar chega a nosso planeta de forma abundante e pode ser considerada uma fonte inesgotável de energia.

Os grandes avanços na tecnologia para utilização e aproveitamento desta fonte de energia, está tornando sua aplicação uma realidade em muitos países. A energia solar fotovoltaica tem provido energia elétrica para qualquer aplicação e em qualquer localização na terra, sendo que o meio urbano se destacou como um grande consumidor desta tecnologia.

Em termos de desenvolvimento da tecnologia de inversores para aplicação para aplicação no processamento de energia solar fotovoltaica, a seguinte evolução pode ser notada: os primeiros inversores, comercializados ainda na atualidade, são baseados em isolamento galvânica com transformador conectado a sua saída, em baixa frequência (50Hz/60Hz). Esses transformadores possuem peso, volume e custos consideráveis. Dessa forma, uma parte da tecnologia evoluiu para inversores de dois estágios, com isolamento galvânica em alta frequência, reduzindo a quantidade de material utilizado na fabricação dos transformadores. Notando a possibilidade de aumentar ainda mais a eficiência dos conversores, os transformadores são completamente eliminados em sistemas não isolados. O problema que surge nessa questão são as correntes parasitas ocasionadas pela tensão de modo comum sobre a capacitância dos painéis.

Com essa contextualização, o intuito principal do trabalho é avaliar a influência das modulações em um inversor monofásico em ponte completa, em termos da tensão de modo comum existentes nas capacitâncias parasitas dos painéis fotovoltaicos e na eficiência do inversor. A capacitância parasita é emulada através de um capacitor conectado entre o barramento de entrada e a carga do inversor.

Para cada modulação será verificada a distorção harmônica total (DHT) da tensão de saída e as perdas no capacitor do barramento CC. Com base nisso, o texto é dividido em 6 capítulos conforme segue:

Através de uma revisão bibliográfica disponibilizada no capítulo 2, serão apresentadas as características principais dos painéis solares fotovoltaicos, dando ênfase principal na capacitância parasita gerada pelo painel fotovoltaico.

No capítulo 3, serão abordadas as características de operação do inversor monofásico em ponte completa, assim como as estratégias de modulações aplicadas aos inversores. É apresentado o estudo teórico do inversor, incluindo o princípio de funcionamento para modulação dois e três níveis e a determinação dos esforços de tensão e corrente que cada componente do inversor é submetido.

No capítulo 4, são apresentados os cálculos dos esforços e o dimensionamento dos componentes a serem utilizados para a construção do protótipo.

No capítulo 5, são apresentados os resultados de simulação para cada modulação aplicada ao inversor em ponte completa.

Por fim, o capítulo 6 finaliza o estudo apresentando o protótipo construído em laboratório e os resultados advindos de seus ensaios. São discutidos, alguns dos problemas encontrados na obtenção das formas de onda, trazendo as soluções .

Enfim, são apresentadas as conclusões obtidas da experiência com o estudo desenvolvido a partir da discussão de seus resultados.

2 PAINÉIS FOTOVOLTAICOS

O painel fotovoltaico (Figura 1) tem a função de converter a energia solar em energia elétrica, através de células conectadas entre si. Cada célula fotovoltaica tem a capacidade de produzir energia elétrica, portanto para uma produção maior de energia elétrica é necessário associar varias células, sejam elas em série ou paralelo, formando assim o respectivo painel fotovoltaico. Os painéis fotovoltaicos podem, também, ser conectados entre si, formando um conjunto de painéis.

Figura 1 – Painel Fotovoltaico.



Fonte: Referência [4].

Através das ferramentas de simulação é possível realizar o estudo detalhado em diversas condições de operação em que um painel solar fotovoltaico pode-se apresentar.

2.1 PARÂMETROS ELÉTRICOS DOS PAINÉIS FOTOVOLTAICOS

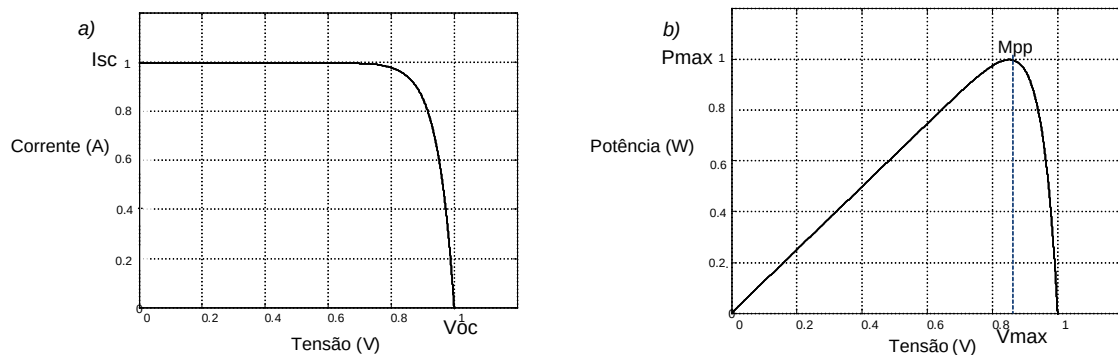
Na folha de dados de um painel solar fotovoltaico, fornecida por seu fabricante, são apresentados os seguintes parâmetros [5]:

- **Tensão de circuito aberto**, V_{oc} : é o máximo valor da tensão nos terminais do módulo fotovoltaico, quando nenhuma carga está conectada a ele.
- **Corrente de curto-circuito**, I_{sc} : é o valor máximo da corrente quando a tensão é nula, igual, à corrente gerada por efeito fotovoltaico.
- **Potência máxima**, P_{max} : Para cada ponto na curva I-V, o produto corrente versus tensão representa a potência gerada para aquela condição de operação. Em um módulo fotovoltaico, para uma dada condição climática, só existe um ponto na curva I-V onde a potência máxima pode ser alcançada. Este ponto corresponde

ao produto da tensão respectiva ao ponto de máxima potência e a corrente respectiva ao ponto de máxima potência.

- **Tensão de potência máxima**, V_{max} : corresponde a tensão no ponto de máxima potência.
- **Corrente de potência máxima**, I_{max} : corresponde a corrente no ponto de máxima potência.

Figura 2 – Curvas características de um painel fotovoltaico, a) Curva I – V e b) Curva P – V.



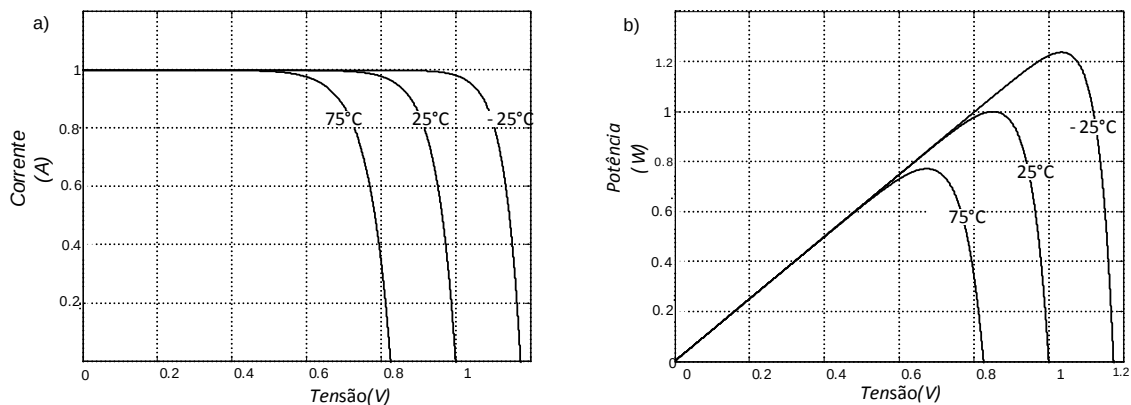
Fonte: Referência [9].

Segundo Seguel (2009), podemos perceber que a máxima corrente fornecida pelo módulo fotovoltaico é a de curto-circuito (I_{sc}), conforme apresentado na Figura 2(a). Porém, neste ponto a potência fornecida é zero, pois a tensão nos terminais é de 0 V. O mesmo ocorre no ponto em que a tensão é máxima V_{oc} (Figura 2(a)), pois naquele ponto a respectiva corrente é nula.

Percorrendo a curva característica P-V (Figura 2b) no sentido da tensão crescente observa-se um aumento linear da potência fornecida e o módulo tem o comportamento de uma fonte de corrente (Curva I-V). Inicialmente a corrente permanece quase constante até um ponto de máxima potência (MPP), no qual a redução exponencial da corrente pesa mais do que o aumento linear da tensão, fazendo com que a potência diminua rapidamente, e o módulo passa a se comportar como uma fonte de tensão [5].

A intensidade luminosa e a temperatura têm grande influência sobre o comportamento de um painel fotovoltaico. A corrente gerada aumenta com o aumento da irradiação solar que atinge o painel. Já o aumento da temperatura faz com que a eficiência do módulo caia, abaixando assim, os pontos de operação de máxima potência gerada [5]. Estas variações podem ser observadas na Figura 3.

Figura 3 – Curvas características para diferentes temperaturas dos painéis. a) curva I – V e b) curva P – V.

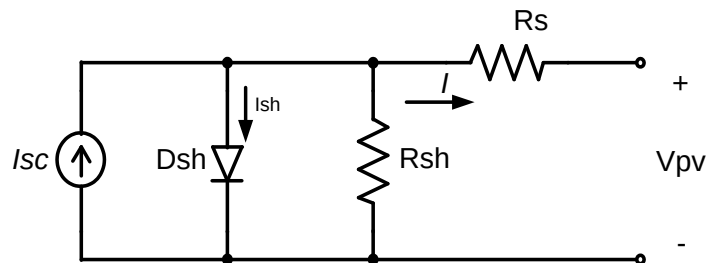


Fonte: Referência [8].

2.2 MODELO ELÉTRICO DO PAINEL FOTOVOLTAICO

O modelo elétrico que representa um painel fotovoltaico ideal é mostrado na Figura 4, onde a corrente I fornecida pelo painel a uma carga, é equivalente à associação de uma fonte de corrente contínua I_{sc} em paralelo com um diodo. O módulo de I_{sc} é proporcional ao nível de radiação G que incide sobre a célula e o comportamento da corrente na junção p-n é representado pela corrente do diodo I_{sh} .

Figura 4 – Modelo equivalente de um painel fotovoltaico.



Fonte: Produção do autor

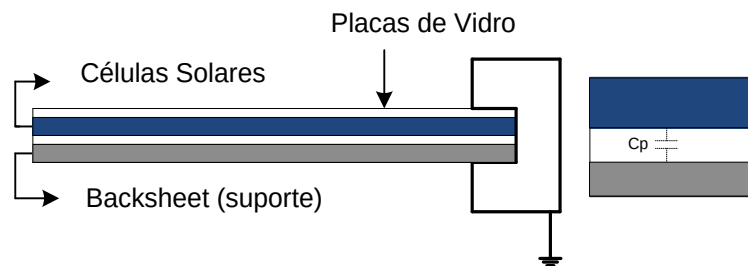
Os fatores de perdas do painel real são representados pelas resistências em série e em paralelo inseridas no modelo.

Assim, o painel fotovoltaico é modelado por uma fonte de corrente cujo valor depende da variação da irradiação solar e da temperatura do painel. A junção p-n funciona como um diodo que é percorrido por uma corrente unidirecional I_{sh} . A resistência R_{sh} em paralelo com o diodo caracteriza as correntes de fuga e, finalmente, por uma resistência R_s na saída que caracteriza as perdas de condução.

2.3 CAPACITÂNCIA PARASITA NO PAINEL FOTOVOLTAICO

Um painel fotovoltaico forma uma superfície carregável eletricamente em frente a um suporte ligado à terra (Figura 5). Essa disposição adotada nos painéis gera uma capacitância parasita indesejável C_p como mostra a figura 6.

Figura 5 – Secção transversal de um painel fotovoltaico com suporte de montagem.

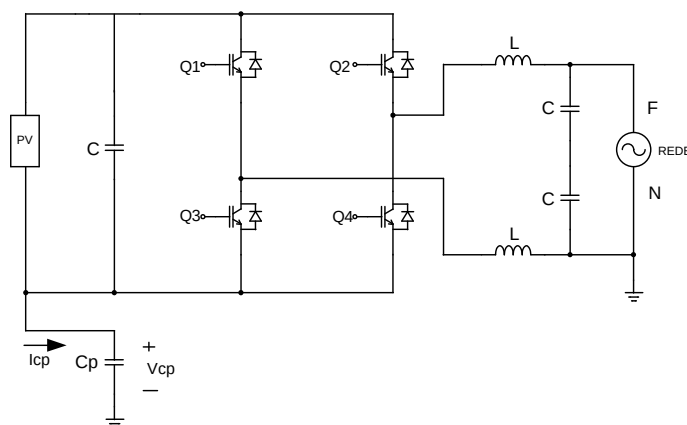


Fonte: Produção do autor.

Dependendo da topologia do inversor, estados dos interruptores e as condições ambientais na qual o sistema esta operando a corrente parasita pode causar mais ou menos problemas, como, interferência eletromagnética, distorção na corrente da rede e perdas adicionais no sistema [3]. Também pode causar atuação indevida de proteções do circuito e problemas de segurança.

Segundo Lopez et al. (2007), evitar o uso do transformador nos inversores de aplicação fotovoltaica gera uma conexão galvânica entre o painel fotovoltaico e a rede de corrente alternada. Sabe-se também que evitar o uso de transformador, o sistema de processamento de energia pode apresentar uma eficiência elevada.

Figura 6 – Representação da capacitância parasita num painel PV.



Fonte: Produção do autor.

Devido à capacitância parasita existente entre o painel e o suporte (terra), diferenças de potenciais são impostas através de ações de comutação do inversor durante o funcionamento, no qual provoca uma corrente parasita capacitiva I_{cp} (Figura 6). As correntes parasitas estão limitadas pelas normas e durante o funcionamento podem atingir amplitudes bem acima dos níveis permitidos, incrementando desse modo o conteúdo harmônico.

A estratégia de modulação utilizada nos inversores tem a principal influência na tensão do capacitor C_p , portanto na corrente parasita I_{cp} . Em um estudo recente [3], foi observado que utilizando a modulação unipolar (três níveis) em comparação com a modulação bipolar (dois níveis), a amplitude da corrente parasita é mais elevada. Também para a modulação unipolar foi feito uma análise espectral da tensão e corrente parasita, onde verificou-se que apenas as componentes de alta frequência ímpares estão presentes.

A capacitância existente entre as células fotovoltaicas e o terra, é parte de um circuito ressonante constituído pela capacitância parasita C_p , o filtro de saída, o inversor e a impedância da rede à qual será interligado [1].

Nos painéis fotovoltaicos é necessário levar em conta a capacitância parasita, pois esta assume valores que vão desde nF até μF , gerando uma corrente capacitiva indesejável. Segundo Lopez et al. (2007), Esta capacitância parasita existente nos painéis solares pode ser estimada ou aproximada em 7,08 nF/kW, pode-se perceber que esta capacitância depende da potência de operação dos painéis solares.

Para fazer uma análise detalhada em determinadas frequências, a equação (2.1) torna-se válida para realizar os devidos cálculos tanto da corrente como da tensão de modo comum na capacitância parasita.

$$C_p = \frac{1}{2 \cdot \pi \cdot f} \cdot \frac{I_{cp}}{V_{cp}} \quad (2.1)$$

Neste projeto será avaliada a influência das modulações na tensão de modo comum existente na capacitância parasita dos painéis fotovoltaicos e no comportamento e rendimento do inversor monofásico em ponte completa.

3 INVERSOR MONOFÁSICO CC-CA

Os inversores CC-CA são circuitos estáticos que a partir de uma fonte de tensão continua convertem tensões CC em tensões CA com frequência, tensão ou corrente de saída desejada. A tensão e a corrente de entrada, assim como a frequência de saída podem ser fixas ou variáveis, podem ser obtidas de uma bateria, uma célula de combustível ou de um arranjo de células solares. Para modificarmos o ganho ou a frequência do inversor precisamos de algum tipo de modulação como será visto mais adiante.

As formas de onda da tensão e corrente de saída dos inversores deveriam ser senoidais. Porém, nos inversores reais, não são senoidais e contém harmônicos provenientes das comutações e das ondulações do barramento. O conteúdo harmônico da tensão ou da corrente de saída pode ser, com o uso de semicondutores de alta velocidade, deslocado para elevadas frequências, e dessa forma os componentes harmônicos são facilmente filtrados. As ondulações provenientes do barramento CC são compensadas pelo controle dos inversores [6].

Cada tipo de inversor pode utilizar diferentes dispositivos de comutação dependendo das características do circuito e da topologia a ser empregada, como: os transistores BJT, os transistores bipolares IGBT, os transistores de efeito de campo MOSFET, os tiristores, entre outros. Estes inversores utilizam sinais de controle modulados por largura de pulso *PWM (Pulse Width Modulation)*, para assim produzir uma tensão de saída alternada [6].

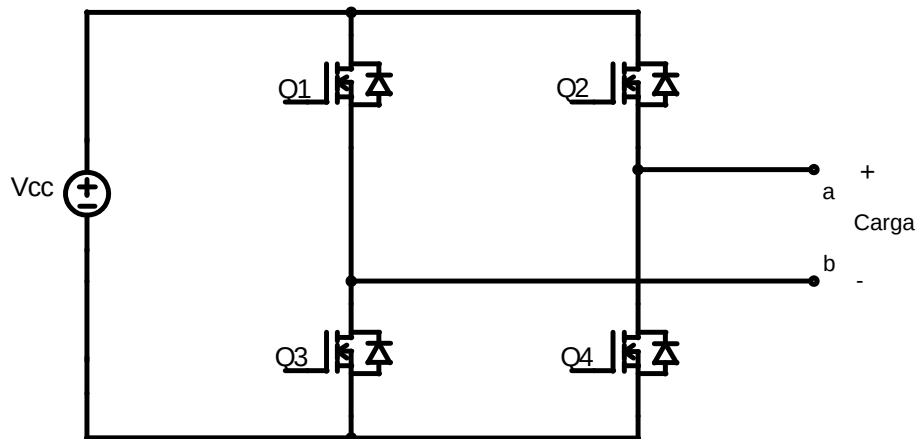
Os inversores são utilizados em muitas aplicações industriais, incluindo controles de velocidade para motores síncronos e de indução, aquecimento por indução, fontes de alimentação de funcionamento contínuo (UPS) e transmissão em alta tensão.

3.1 TOPOLOGIA DO INVERSOR

O inversor do tipo ponte completa tem a particularidade de ser obtido conectando-se dois inversores meia-ponte. A característica do inversor em ponte completa (Figura 7) é que precisa de quatro interruptores e de quatro diodos de retorno, é utilizado em potências mais altas e possui elevado número de circuitos de comando. A carga do sistema esta conectada entre os pontos a e b. Os semicondutores Q1 e Q4, Q2 e Q3 comutam simultaneamente em forma alternada, ou seja, quando Q1 e Q4 conduzem,

Q2 e Q3 permanecem desligadas e vice-versa, no mesmo período de tempo, para assim poder gerar uma tensão de saída senoidal com amplitude desejada. Os interruptores Q1 e Q3, bem como Q2 e Q4 jamais podem conduzir ao mesmo tempo, pois provocariam um curto-circuito no sistema.

Figura 7 – Inversor monofásico em ponte completa.



Fonte: Produção do autor.

No inversor em ponte completa obtém-se na saída o dobro da tensão que se tem no inversor meia ponte. Esta topologia tem a vantagem que para um mesmo nível de potência, as correntes nos semicondutores, são a metade do valor que num inversor meia ponte.

Neste trabalho será utilizada a estrutura em ponte completa do inversor, pois possui boas características para trabalhar com potências de saídas acima de 1 KW.

3.2 ESTUDO TEÓRICO DO INVERSOR

Inicialmente para projetar um inversor monofásico é necessário ter as seguintes especificações de operação:

- Tensão de entrada ou de barramento (V_{cc});
- Tensão eficaz na carga (V_o);
- Potência de saída (P_o);
- Corrente de pico na carga (I_{o_pico});
- Frequência de comutação das chaves (f_s);
- Frequência da tensão da carga (f_o);
- Máxima ondulação de corrente no indutor do filtro de saída (ΔI_L);
- Índice de modulação (m_i);

Índice de modulação é dado por:
$$m_i = \sqrt{2} \cdot \frac{V_o}{V_{cc}} \quad (3.1)$$

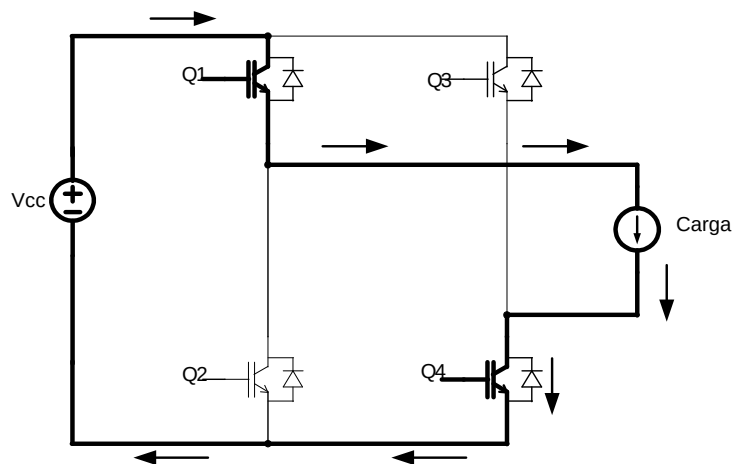
3.3 ETAPAS DE OPERAÇÃO DO INVERSOR 2 NÍVEIS

As etapas de operação de um inversor dependem da modulação a ser empregada e da respectiva carga adotada. Neste projeto serão adotadas as modulações dois e três níveis respectivamente, a primeira apresenta quatro etapas de operação, já a segunda apresenta oito etapas, além disso, considera-se que durante todo o semiciclo positivo a corrente de saída não muda de sentido. Quando a corrente de saída inverte de sentido, permanece no mesmo sentido durante todo o ciclo negativo da tensão de saída e que a fundamental da tensão e corrente de saída estão em fase.

3.3.1 Primeira etapa de operação

A primeira etapa de operação (Figura 8) acontece quando os interruptores Q1 e Q4 conduzem a corrente de saída, enquanto os interruptores Q2 e Q3 permanecem bloqueados, a transferência de energia ocorre da fonte para a carga. A carga é diretamente polarizada com $+V_{cc}$.

Figura 8 – Primeira etapa de funcionamento.



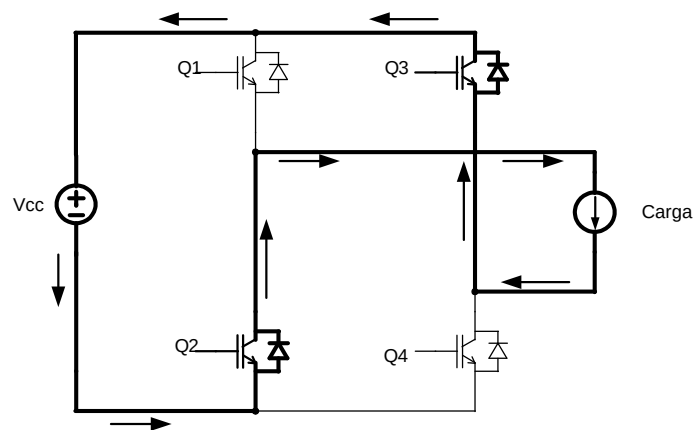
Fonte: Produção do autor.

3.3.2 Segunda etapa de operação

A segunda etapa de operação inicia quando os interruptores Q1 e Q4 são bloqueados. Nesse mesmo instante os diodos D2 e D3 são diretamente polarizados e assumem a corrente de saída. Como se pode observar a corrente de saída não muda de sentido, mesmo que os interruptores Q2 e Q3 são destinados a conduzir. A Figura 9 ilustra a segunda etapa de operação.

Quando os interruptores Q2 e Q3 são bloqueados, os interruptores Q1 e Q4 são novamente destinados a conduzir, voltando assim para a primeira etapa de operação como foi visto anteriormente.

Figura 9 – Segunda etapa de funcionamento.



Fonte: Produção do autor.

As etapas de operação do semiciclo negativo não serão ilustradas neste projeto por serem análogas ao semiciclo positivo.

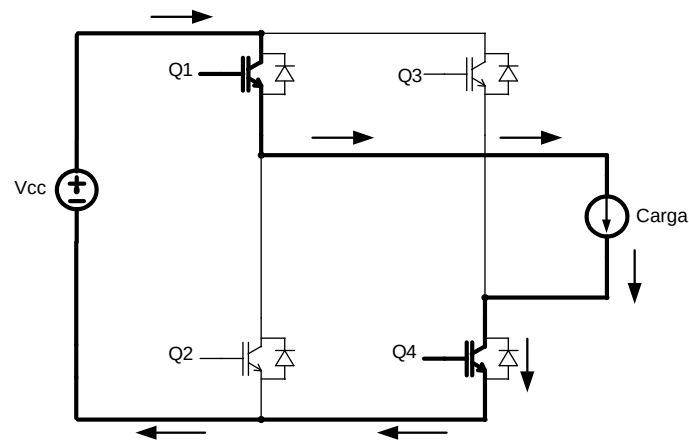
3.4 ETAPAS DE OPERAÇÃO DO INVERSOR: MODULAÇÃO 3 NÍVEIS

A seguir será descrito detalhadamente as etapas de operação do inversor operando com modulação unipolar (três níveis). Com o emprego desta modulação o inversor apresenta oito etapas de operação, sendo quatro ao semiciclo positivo e quatro ao semiciclo negativo.

3.4.1 Primeira etapa de operação

Nesta etapa temos que os interruptores Q1 e Q4 são destinados a conduzirem a corrente na carga. Os interruptores Q2 e Q3 encontram-se bloqueados como pode se observar na Figura 10. Por consequência tem-se uma tensão de $+V_{cc}$ na carga.

Figura 10 – Primeira etapa de funcionamento.

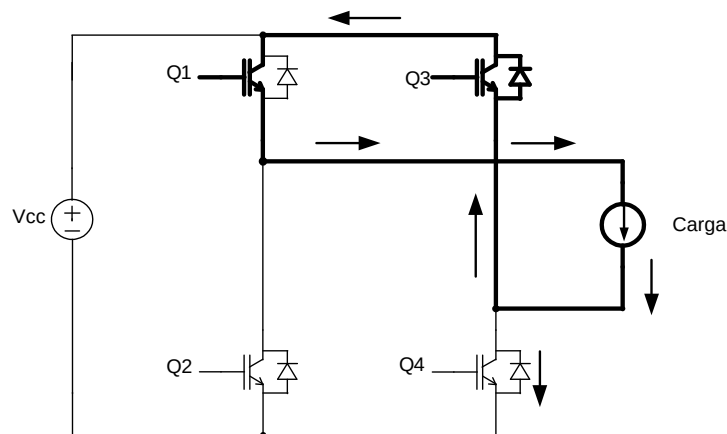


Fonte: Produção do autor.

3.4.2 Segunda etapa de operação

A segunda etapa acontece no instante em que o interruptor Q4 é bloqueado (aberto), no mesmo instante o diodo D3 é diretamente polarizado, fornecendo um caminho alternativo à corrente de carga no mesmo sentido, o interruptor Q3 (comandado) não entra em condução, devido ao sentido da corrente. Nesta etapa apresentasse uma roda livre na carga, como ilustra a Figura 11.

Figura 11 – Segunda etapa de funcionamento.



Fonte: Produção do autor.

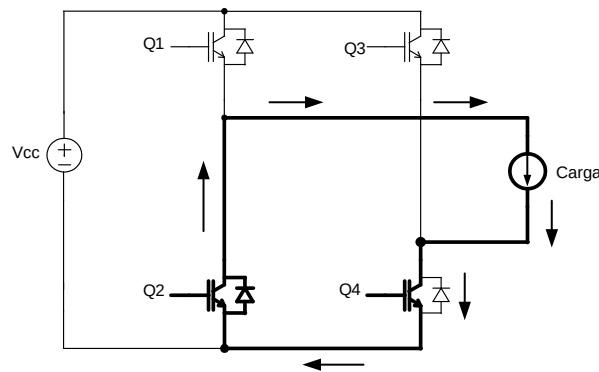
3.4.3 Terceira etapa de operação

Quando o interruptor Q3 é bloqueado, o interruptor Q4 é novamente comandado a conduzir a corrente que circula pelo diodo D3, por conseguinte temos que a terceira etapa é idêntica à primeira etapa que foi descrito anteriormente (Figura 10).

3.4.4 Quarta etapa de operação

Nesta etapa o interruptor Q1 é bloqueado (não conduz), o interruptor Q2 é comandado, mas não chega a conduzir devido ao sentido da corrente, por tanto o diodo D2 é polarizado diretamente assumindo a corrente de carga como ilustra a Figura 12.

Figura 12 – Quarta etapa de funcionamento.



Fonte: Produção do autor.

A seguir o interruptor Q2 é novamente bloqueado e o interruptor Q1 novamente comandado assumindo a corrente de carga, a partir desta temos novamente a primeira etapa de operação.

As etapas de operação referente ao semiciclo negativo não será desenvolvido por serem idênticas às do semiciclo positivo.

Para cada modulação citada anteriormente será avaliado a questão de perdas no capacitor de barramento CC. Será feito uma análise para verificar se a estratégia de modulação adotada influência na corrente que circula neste capacitor de barramento, pois dependendo da amplitude desta corrente pode acarretar perdas na eficiência do inversor em estudo. A eficiência do inversor será comparado e avaliado para as três modulações respectivamente.

3.5 MODULAÇÃO PWM

Uma das técnicas largamente aplicadas nos acionamentos de inversores é a modulação por largura de pulso (*Pulse Width Modulation - PWM*), que consiste basicamente na comparação de dois sinais de tensão, uma de baixa frequência (moduladora) e o outro de alta frequência (portadora), resultando em um sinal alternado com frequência fixa e largura de pulso variável.

A modulação por largura de pulso apresenta dois parâmetros fundamentais, os quais são: índice de modulação (m_i) e a razão entre as frequências (m_f). Conforme ilustra as equações (3.1) e (3.2).

$$m_i = \frac{A_m}{A_p} \quad (3.2)$$

Onde, A_m é a amplitude da moduladora (onda senoidal) e A_p é a amplitude da portadora (onda triangular).

$$m_f = \frac{f_p}{f_m} \quad (3.3)$$

Onde, f_p é a frequência da portadora (onda triangular) e f_m é a frequência da moduladora (onda senoidal).

O índice de modulação (m_i) determina a amplitude da onda moduladora em relação á amplitude da onda portadora.

Os três principais métodos de modulação PWM senoidal que serão abordados neste trabalho são:

Modulação bipolar, que apresenta dois níveis de tensão na saída do inversor;

Modulação unipolar, que apresenta três níveis diferentes de tensão na saída do inversor;

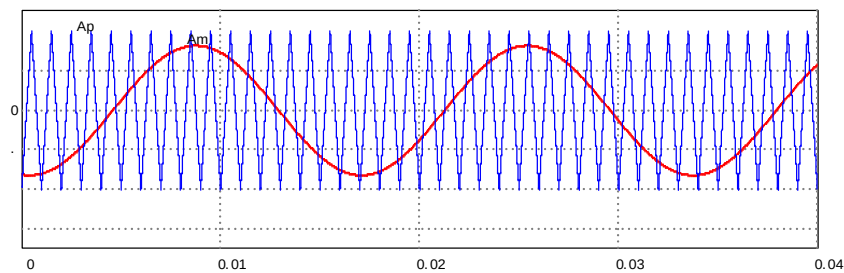
Modulação com portadoras defasadas, que dependendo da defasagem entre ambas pode apresentar dois ou três níveis de tensão na saída, como será visto mais adiante.

3.5.1 Modulação PWM senoidal bipolar (2 níveis)

Neste tipo de modulação é feita a comparação entre uma onda senoidal A_m (moduladora) e uma onda triangular A_p (portadora). A saída do inversor apresenta dois níveis de tensão, isto é, quando as chaves semicondutoras do inversor comutam simultaneamente temos na saída as amplitudes da tensão de alimentação ($+V_{cc}$ e $-V_{cc}$).

A Figura 13 Mostra uma representação detalhada deste tipo de modulação a dois níveis, onde a frequência da onda portadora (sinal triangular) é muito maior que a frequência da onda moduladora (sinal senoidal ou de referência).

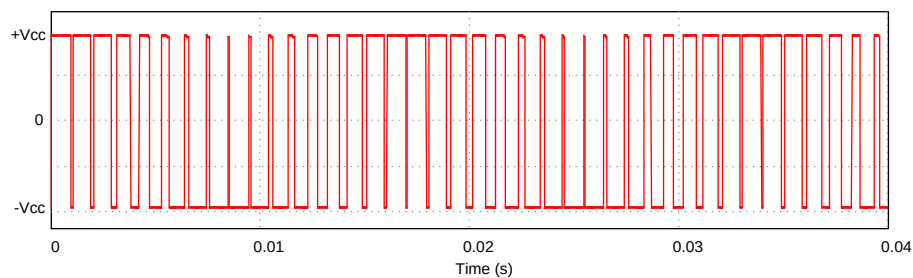
Figura 13 – Modulação PWM senoidal a dois níveis.



Fonte: Produção do autor.

Na Figura 14, têm-se os pulsos de tensão na saída do inversor obtido mediante a comparação dos sinais acima mencionados. Pode-se observar pulsos retangulares que variam de $+V_{cc}$ a $-V_{cc}$ (tensão no barramento de entrada) respectivamente.

Figura 14 – Pulsos de tensão na saída do inversor para modulação Bipolar.

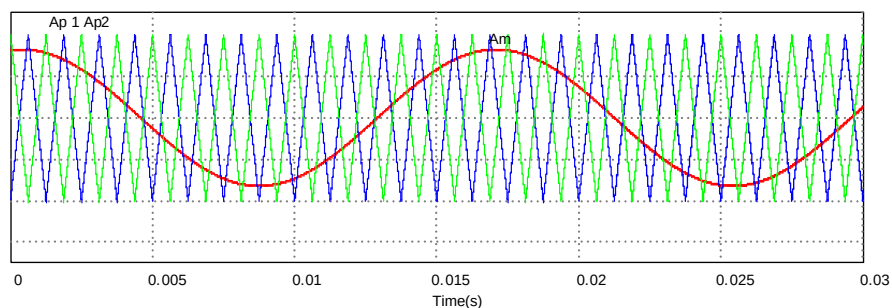


Fonte: Produção do autor.

3.5.2 Modulação PWM senoidal unipolar (3 níveis)

Adotando-se o mesmo princípio da modulação unipolar, mas desta vez com a diferença que as moduladoras possuem o mesmo nível DC e a mesma amplitude de tensão, porém estão defasadas de cento e oitenta graus uma em relação à outra (Figura 15).

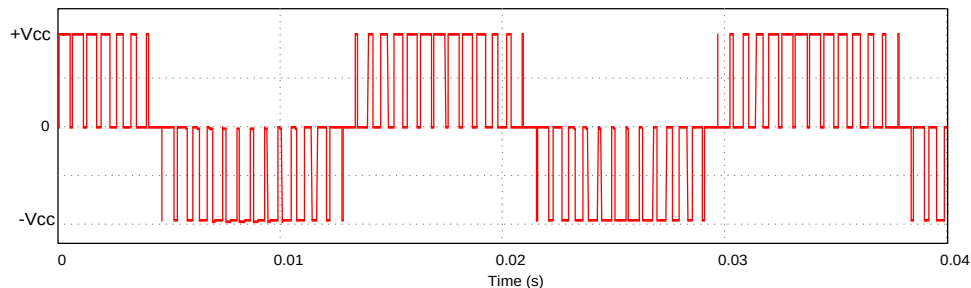
Figura 15 – Modulação PWM senoidal unipolar.



Fonte: Produção do autor.

A saída do inversor apresenta três níveis de saídas diferentes conforme é esperado (Figura 16). As amplitudes obtidas são a própria tensão no barramento de entrada, ou seja, $+V_{cc}$, 0 e $-V_{cc}$, conforme era o esperado.

Figura 16 – Pulsos de tensão na saída do inversor para modulação PSD.



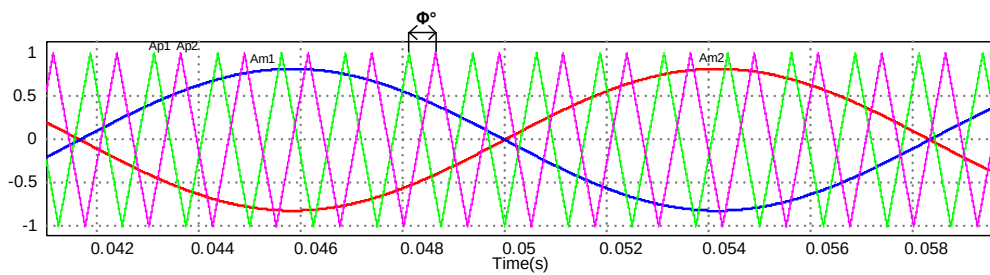
Fonte: Produção do autor.

3.5.3 Modulação PWM senoidal com portadoras defasadas

Esta modulação é aplicável somente para inversores do tipo ponte completa. Possui o mesmo princípio de modulação unipolar, porém, com características diferentes para gerar os pulsos de comando dos interruptores do inversor.

Pode-se observar na Figura 17, que este tipo de modulação possui duas moduladoras (sinal senoidal) defasadas uma da outra em cento e oitenta graus, e duas portadoras (sinal triangular) com defasagem variável, Φ° representa o de ângulo de defasagem entre os dois sinais triangulares. O sinal triangular 1 é mantido fixo, enquanto o sinal triangular 2 é defasado em relação ao primeiro. Dependendo do ângulo de defasagem (Φ°) entre as portadoras (sinal triangular) esta modulação pode-se comportar como uma modulação Bipolar (2 níveis), caso a defasagem entre elas for igual a 180° . Ao contrário, caso a defasagem entre ambas as portadoras forem igual a zero graus, esta modulação apresenta um comportamento similar à modulação Unipolar (3 níveis). Com tudo, através desta modulação (portadoras defasadas) pode-se ter um intermediário entre ambas modulações descritas anteriormente. Neste trabalho foi escolhido como sendo 160° a defasagem entre ambas portadoras, o motivo da escolha deste ângulo será apresentado no capítulo 5 (seção 5.1.3). A Figura 17 ilustra detalhadamente esta modulação para um ângulo de defasagem de 160° entre as portadoras.

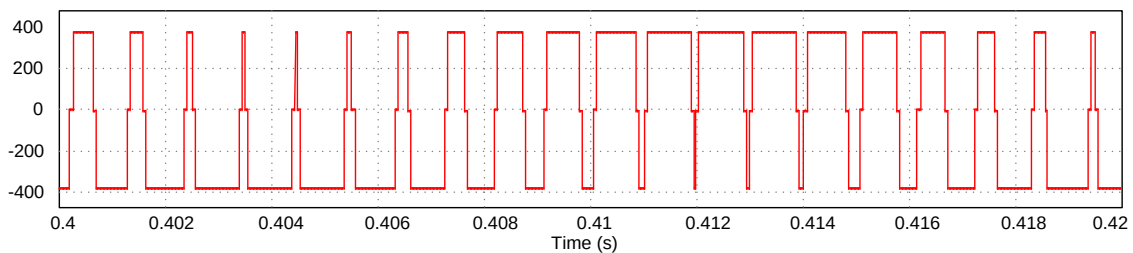
Figura 17 – Modulação com portadoras defasadas para um ângulo de 160° .



Fonte: Produção do autor.

Para o ângulo de defasagem escolhido a saída do inversor apresentou três níveis diferentes de tensões, como ilustra detalhadamente a Figura 18. Estes pulsos são obtidos mediante a comparação dos sinais acima mencionados.

Figura 18 – Pulsos de tensão obtidos na saída do inversor para a modulação com portadoras defasadas em 160° .



Fonte: Produção do autor.

Cada técnica de modulação estudada até aqui será implementada através do FPGA (*Field Programmable Gate Array*), para logo serem conectados ao inversor em estudo, verificando sempre o comportamento do mesmo.

3.6 FILTRO LC NA SAÍDA DO INVERSOR

Escolhida a estratégia de modulação que será utilizada no inversor, faz se necessário a inserção de um filtro na saída, para limitar as distorções de tensão e corrente na carga, de forma que somente a componente fundamental e uma pequena parcela de harmônicos próximos à frequência de comutação. Normalmente é utilizado um filtro LC passa baixa, porque possui boas características para a minimização dos reativos requeridos pelo inversor e da variação da tensão na carga [9].

A função de transferência do filtro de saída é representada pela equação a seguir, sendo R a resistência de carga conectada no inversor;

$$G(s) = \frac{1}{L \cdot C \cdot s^2 + s \cdot \frac{L}{R} + 1} \quad (3.4)$$

Onde a frequência natural de oscilação é dada por:

$$\omega_o = \frac{1}{\sqrt{L \cdot C}} \quad (3.5)$$

E o amortecimento é dado por:

$$\zeta = 0,5 \cdot \frac{\sqrt{L \cdot C}}{R \cdot C} \quad (3.6)$$

O dimensionamento do indutor do filtro de saída é projetado de forma simplificada mediante a equação (3.7), baseado em [10].

$$L = \frac{E}{\Delta I_L \cdot f_s} \quad (3.7)$$

Onde ΔI_L é a variação máxima de corrente no indutor, f_s é a frequência de comutação dos interruptores e E como sendo a tensão do barramento CC. Assim resulta no valor do indutor.

Para o dimensionamento adequado do capacitor do filtro de saída, deve-se levar em consideração que pequenos valores permitem alta regulação da tensão de saída e a corrente do inversor ligeiramente superior à corrente da carga [10]. Mediante manipulações algébricas da equação (3.5) pode-se chegar facilmente na equação (3.8) que determina a capacitância do filtro de saída.

$$C = \frac{1}{(2 \cdot \pi \cdot f_{s0})^2 \cdot L} \quad (3.8)$$

Onde f_{s0} representa a frequência de corte do filtro de saída, geralmente este valor corresponde a uma década abaixo da frequência de comutação.

3.7 ESFORÇOS NOS COMPONENTES DO INVERSOR

A seguir será feito um estudo teórico dos esforços suportados pelos componentes do inversor, para implementação de um protótipo em laboratório.

Para realizar os cálculos dos esforços foi adotada a modulação bipolar (2 níveis), pois esta modulação apresenta maiores esforços de tensão. Todos os cálculos são baseado em [9].

3.7.1 Esforços nos interruptores Q_1 - Q_4

A corrente que circula pelo interruptor é a mesma que circula pelo indutor no período em que está em condução. Segundo Dourado (2010), a variação de corrente no indutor é possível desprezar, tornando assim essa corrente próxima da corrente de saída. O procedimento adotado para obter os esforços dos semicondutores é baseado em [9].

A tensão máxima sobre os interruptores é a tensão do barramento CC, ou seja:

$$V_{Q1_max} = V_{cc} \quad (3.9)$$

Para obter a corrente média que circula pelo interruptor, basta aplicar a definição de valor médio, que pode ser expressa por:

$$I_{Q1_med} = \frac{1}{2 \cdot \pi} \int_0^\pi i_o(t) \cdot D_{inv}(t) \cdot dt \quad (3.10)$$

Como,

$$i_o(t) = I_{o_pico} \cdot \text{sen}(\omega t) \quad (3.11)$$

Mas,

$$D_{inv}(t) = \frac{1}{2} \cdot (1 + m_i \cdot \text{sen}(\omega t)) \quad (3.12)$$

Portanto temos que:

$$I_{Q1_med} = I_{o_pico} \left(\frac{1}{2\pi} + \frac{m_i}{8} \right) \quad (3.13)$$

De maneira semelhante pode-se encontrar a corrente eficaz que circula no interruptor conforme segue:

$$I_{Q1_rms} = \sqrt{\frac{1}{2 \cdot \pi} \int_0^\pi (i_o(t) \cdot D_{inv}(t))^2 \cdot dt} \quad (3.14)$$

Substituindo as expressões (3.11) e (3.12), temos que:

$$I_{Q1_rms} = \frac{I_{o_pico}}{24} \sqrt{3 \cdot (9 \cdot m_i^2 + \frac{64 \cdot m_i}{\pi} + 12)} \quad (3.15)$$

Por fim a corrente de pico que atravessa nos interruptores é a corrente de saída somada a variação de corrente no indutor:

$$I_{Q1_pico} = I_{o_pico} + \frac{\Delta I_L}{2} \quad (3.16)$$

Como foi visto anteriormente os esforços de corrente e tensão foram calculados somente para o interruptor Q1, contudo os esforços de corrente e tensão são os mesmos para todos os interruptores do inversor.

3.7.2 Esforços nos diodos em antiparalelo

A seguir são mostradas as equações utilizadas para determinar os esforços de corrente e tensão dos diodos. Os esforços calculados para um diodo são validos para todos os outros em função da simetria na operação.

Percebe-se que o mesmo ocorre com o diodo, a tensão máxima sobre ele é próprio valor do barramento CC (V_{cc}), como mostra a equação (3.17).

$$V_{D1_max} = V_{cc} \quad (3.17)$$

Aplicando a definição de valor médio obtém-se a corrente média que circula por cada diodo em antiparalelo,

$$I_{D1_med} = \frac{1}{2 \cdot \pi} \int_0^\pi i_o(t) \cdot (1 - D_{inv}(t)) \cdot dt \quad (3.18)$$

Substituindo as equações (3.11) e (3.12) tem se;

$$I_{D1_med} = I_{o_pico} \left(\frac{1}{2\pi} - \frac{m_i}{8} \right) \quad (3.19)$$

A corrente eficaz que atravessa no diodo pode ser obtida aplicando a definição de valor eficaz,

$$I_{D1_rms} = \sqrt{\frac{1}{2 \cdot \pi} \int_0^\pi (i_o(t) \cdot (1 - D_{inv}(t)))^2 \cdot dt} \quad (3.20)$$

Substituindo as equações (3.11) e (3.12) na equação acima, tem se;

$$I_{D1_rms} = \frac{I_{o_pico}}{24} \sqrt{3 \cdot (9 \cdot m_i^2 - \frac{64 \cdot m_i}{\pi} + 12)} \quad (3.21)$$

Por ultimo a corrente de pico que circula pelos diodos, pode ser obtida pela seguinte equação,

$$I_{D1_pico} = I_{o_pico} + \frac{\Delta I_L}{2} \quad (3.22)$$

3.7.3 Esforços no capacitor de saída

A tensão máxima que o capacitor deve suportar durante o funcionamento do inversor será o próprio pico da tensão de saída, conforme mostra a equação,

$$V_{C_max} = V_{o_pico} \quad (3.23)$$

Segundo Dourado (2010), a corrente eficaz no capacitor pode ser aproximada pelo valor médio da variação de corrente no indutor, pois o capacitor consome toda essa variação existente no indutor.

$$I_{C_rms} = \sqrt{\frac{1}{2 \cdot \pi} \int_0^\pi \frac{(\Delta I_L(\omega))^2}{4} \cdot dt} \quad (3.24)$$

Dai temos que, a corrente eficaz no capacitor é dado pela expressão (3.25) conforme segue:

$$I_{C_rms} = \frac{1}{4} \cdot \Delta I_L \cdot (2 - m_i^2) \quad (3.25)$$

3.7.4 Esforços no indutor de saída

A corrente eficaz no indutor pode ser aproximada pela seguinte equação,

$$I_{L_{rms}} = \sqrt{\frac{1}{2 \cdot \pi} \int_0^\pi (i_o(t) + \frac{\Delta I_L}{2})^2 \cdot dt} \quad (3.26)$$

O que resulta em aproximadamente,

$$I_{L_{rms}} = I_{o_{rms}} \quad (3.27)$$

O valor da corrente de pico que circula no indutor pode ser determinado por:

$$I_{L_{pico}} = I_{D1_{pico}} = I_{o_{pico}} + \frac{\Delta I_L}{2} \quad (3.28)$$

4 PROJETO DO INVERSOR TIPO PONTE COMPLETA

Neste capítulo é apresentado o projeto e dimensionamento do inversor tipo ponte completa. Os cálculos dos componentes a serem utilizados será feito com base na modulação bipolar (2 níveis), pois esta apresenta maiores esforços de corrente.

4.1 ESPECIFICAÇÕES E DIMENSIONAMENTO DO INVERSOR

O inversor monofásico a ser projetado apresenta as seguintes especificações de operação e algumas condições limites:

- Tensão de entrada ou de barramento: $V_{cc} = 380V$
- Tensão eficaz na carga: $V_o = 220V$
- Potência de saída: $P_o = 2,6kW$
- Corrente de pico na carga: $I_{o_pico} = 16,8A$
- Frequência de comutação: $f_s = 20kHz$
- Frequência da tensão da carga: $f_o = 60Hz$
- Frequência de corte do filtro de saída: $f_{so} = 2kHz$
- Máxima ondulação de corrente no indutor do filtro de saída: $\Delta I_L = 33\%$
- Índice de modulação: $m_i = 0,818$

O índice de modulação é um parâmetro importante, pois define o valor mínimo da tensão de entrada do inversor em ponte completa, dependendo do índice de modulação pode-se ter maiores esforços de tensão e corrente nos interruptores, assim como a largura máxima dos pulsos. O valor do índice de modulação é fixo, pois deseja-se obter uma amplitude controlada na saída do inversor.

A tensão de entrada do inversor torna-se variável, pois depende em muito na geração de energia dos painéis fotovoltaicos (eficiência na geração de energia). Partindo das especificações acima realiza-se o estágio de potência do inversor.

Por último, a capacitância parasita obtida para ser emulada no inversor foi de 18nF, conforme foi apresentado no Capítulo 2.

4.2 DIMENSIONAMENTO DO CIRCUITO DE POTÊNCIA

Os cálculos para o dimensionamento do circuito de potência foram realizados adotando o índice de modulação em 0,818 respectivamente. Estes cálculos influenciam diretamente no comportamento e rendimento do inversor.

4.2.1 Dimensionamento dos interruptores e diodos

A tensão máxima sobre os interruptores é a tensão do barramento CC, ou seja:

$$V_{Q1_max} = 380V \quad (4.1)$$

A tensão máxima sobre os diodos é a tensão do barramento CC, ou seja:

$$V_{D1_max} = 380V \quad (4.2)$$

A corrente média que circula pelo interruptor é dada por;

$$I_{Q1_med} = 16,80A \cdot \left(\frac{1}{2\pi} + \frac{0,818}{8} \right) = 4,39A \quad (4.3)$$

A corrente eficaz que circula pelo interruptor é dado por;

$$I_{Q1_rms} = \frac{16,80A}{24} \sqrt{3 \cdot \left(9 \cdot 0,818^2 + \frac{64 \cdot 0,818}{\pi} + 12 \right)} = 7,14A \quad (4.4)$$

A corrente de pico que circula pelo interruptor é dada por;

$$I_{Q1_pico} = 16,80A + \frac{5,60A}{2} = 19,60A \quad (4.5)$$

A corrente média que circula pelo diodo é dado por;

$$I_{D1_med} = 16,80A \cdot \left(\frac{1}{2\pi} - \frac{0,818}{8} \right) = 0,956A \quad (4.6)$$

A corrente eficaz que circula pelo diodo é dado por;

$$I_{D1_rms} = \frac{16,80A}{24} \sqrt{3 \cdot \left(9 \cdot 0,818^2 - \frac{64 \cdot 0,818}{\pi} + 12 \right)} = 1,41A \quad (4.7)$$

A corrente de pico que circula pelo diodo é dado por;

$$I_{D1_pico} = 16,80 + \frac{5,60}{2} = 19,6A \quad (4.8)$$

Conforme as informações acima obtidas, é possível fazer a escolha certa tanto dos interruptores como dos diodos mais adequados para a implementação do projeto. Baseado nos resultados dos esforços de correntes foi escolhido o interruptor IRGP50B60PD1, trata-se de um IGBT do fabricante *International Rectifier*, tendo em vista à disponibilidade em laboratório. As características principais deste interruptor são apresentadas na Tabela 1.

Tabela 1 – Características do interruptor IGBT IRGP50B60PD1.

Máxima tensão coletor-emissor	600V
Máxima corrente pulsada	150A
Máxima corrente continua no coletor	45A
Valor típico da tensão de saturação	2V
Resistência térmica junção-cápsula	0,32°C/W
Resistência térmica junção-ambiente	40°C/W
Tempo de subida da corrente de coletor	13ns
Tempo de descida da corrente de coletor	15ns

Fonte: Produção do autor

Este interruptor escolhido possui internamente diodos ultra-rápidos em antiparalelo. As principais características, assim como as curvas de energias para os cálculos das perdas podem ser observadas no *datasheet* do fabricante citado anteriormente.

4.2.2 Perdas nos IGBTs e diodos

Os IGBTs (Transistor Bipolar de Porta Isolada) são disponibilizados comercialmente com diodos em antiparalelo. Por isso, optou-se por utilizar transistores IGBTs no inversor em ponte completa.

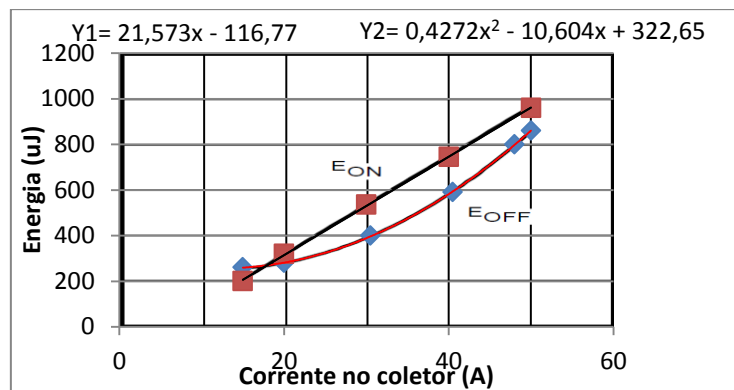
Os transistores IGBT conseguem conduzir correntes elevadas, devido a sua característica de fonte de tensão. Não são recomendados para elevadas frequências de comutação (acima de 70kHz). A seguir serão analisadas as perdas que provocam dissipação de potência, entre elas perdas por condução e por comutação. Levando em consideração a dificuldade de se obter com exatidão estas perdas, os cálculos realizados podem ser considerados como boas aproximações.

A perda por condução em um IGBT é determinada pela seguinte equação:

$$P_{cond} = V_{DS(ON)} \cdot I_{Q1_med} = 2,0V \cdot 4,391A = 8,8 W \quad (4.9)$$

As perdas por comutação são divididas em perdas no bloqueio e perdas na entrada em condução do interruptor. Através do *datasheet* do fabricante pode-se obter as curvas de energia, a partir destas calcular as respectivas perdas. A Figura 19 ilustra a curva de energia.

Figura 19 – Curvas de perdas do IGBT.



Fonte: Produção do autor 1

Através dos softwares de simulação foi obtido as equações que determinam tanto a entrada em condução, quanto no bloqueio dos interruptores. Com ajuda do MATLAB foi possível obter tais perdas. Os comandos utilizados encontrasse-se no anexo do trabalho.

$$P_{on} = 1,5 W$$

$$P_{bloqueio} = 2,37 W$$

$$P_{comut} = P_{bloqueio} + P_{on} = 2,37 W + 1,5 W = 3,9 W \quad (4.10)$$

Devido aos diodos em antiparalelo serem ultra-rápidos, as perdas por condução e comutação nos diodos podem ser desprezadas.

Com isso é possível calcular as perdas totais nos quatro interruptores do inversor em ponte completa, que é dada por:

$$P_{total_Q} = 4(P_{cond} + P_{comut})$$

$$P_{total_Q} = 4. (8,8W + 3,9W) = 50,8W \quad (4.11)$$

4.2.3 Cálculo do dissipador

O dimensionamento do dissipador será feito considerando uma temperatura máxima dentro dos painéis elétricos igual à 40°C e uma temperatura de junção máxima de 120°C, segundo [7]. Contudo pode-se determinar a máxima temperatura do dissipador para cada componente do circuito. No dissipador serão colocados os quatro transistores IGBT. Os cálculos serão feitos seguindo a metodologia empregada em [9].

$$T_j = 120^\circ C$$

$$T_a = 40^\circ C$$

A resistência térmica junção encapsulamento é calculado para os quatros IGBTs, ou seja:

$$R_{tcd} = 4. R_{jc} = 4. 0,32 \text{ } ^\circ C/W = 1,28 \text{ } ^\circ C/W \quad (4.12)$$

Portanto, temos a temperatura entre o dissipador e os IGBTs, dada por:

$$T_{d_Q} = T_j - R_{jc} \cdot P_{total_Q} = 120^\circ C - (0,32 \cdot 50,8) = 103,7^\circ C \quad (4.13)$$

Finalmente a resistência térmica do dissipador deve ser menor ou igual :

$$R_{th_d} = \frac{T_{d_Q} - T_a}{P_{total_Q}} = \frac{103,7^\circ C - 40^\circ C}{50,8W} = 1,25^\circ C/W \quad (4.14)$$

4.2.4 Esforços no indutor

A corrente eficaz no indutor é própria corrente de carga, ou seja:

$$I_{L_rms} = I_{o_rms} = 11,818 A \quad (4.15)$$

Portanto, a corrente de pico que circula no indutor é dado por:

$$I_{L_pico} = I_{D1_pico} = I_{o_pico} + \frac{\Delta I_L}{2} = 16,71 + 2,75 = 19,46A \quad (4.16)$$

4.2.5 Projeto do filtro LC de saída

Para o cálculo do indutor de saída precisamos limitar a ondulação da corrente de saída ΔI_L , neste projeto foi adotado como sendo igual a 33% da corrente de saída. A indutância total será o dobro da indutância a ser calculado a seguir. Mediante a equação (6.17) pode-se determinar o valor do indutor:

$$L = \frac{380V}{5,99A \cdot 20kHz} = 3,2 mH \quad (4.17)$$

Com a indutância do filtro já calculada, podemos determinar o valor da capacitância mediante a equação (3.4), para isso é preciso posicionar a frequência de corte do filtro f_{s0} uma década abaixo da frequência de comutação. Ou seja:

$$f_{s0} = \frac{f_s}{10} = 2kHz \quad (4.18)$$

Portanto temos que:

$$C = \frac{1}{(2 \cdot \pi \cdot 2kHz)^2 \cdot 3,17mH} = 1,99\mu F \quad (4.19)$$

Baseado nos valores obtidos para o capacitor, assim como para o indutor e tendo em vista a disponibilidade de componentes no laboratório, optou-se por utilizar dois indutores do tipo toroidal de 3mH (Material do núcleo pó de ferro) e dois capacitores de poliéster de 2,2uF. O indutor toroidal escolhido esta disponibilizado no laboratório, não sendo necessário o dimensionamento do mesmo.

5 SIMULAÇÕES NUMÉRICAS

Através das simulações será possível avaliar a influência da modulação na tensão e corrente de modo comum na capacitância parasita, na eficiência e comportamento do inversor monofásico em ponte completa.

Além disso, são mostrados os resultados de simulações de alguns parâmetros relevantes do inversor em estudo como: distorção harmônica total (DHT) da tensão de saída e as perdas no capacitor do barramento CC. No final deste capítulo será realizado um comparativo dos resultados obtidos para as três modulações em estudo, através disto facilitar a análise dos mesmos.

Com os resultados obtidos via simulação numérica será realizada uma comparação com as medições experimentais obtidas no laboratório, desse modo definir a estratégia de modulação mais adequada em função das grandezas envolvidas.

5.1 COMPARATIVOS DAS TENSÕES E CORRENTES PARASITAS

Numa primeira abordagem optou-se por simular o circuito de potência da Figura 20. Através das ferramentas de simulação e aplicando os diferentes tipos de modulações a serem testadas no inversor em ponte completa, pode-se quantificar a magnitude da tensão e corrente de modo comum que circula na capacitância parasita de um painel, sendo este um dos focos principais do estudo.

O inversor proposto deve ser interligado na rede elétrica, para tal é necessário o desenvolvimento de circuitos complexos, porém para facilitar os ensaios no laboratório o inversor será conectado a uma carga resistiva nominal. Contudo, Será feito uma comparação a modo de tabela para verificar a equivalência dos métodos adotados.

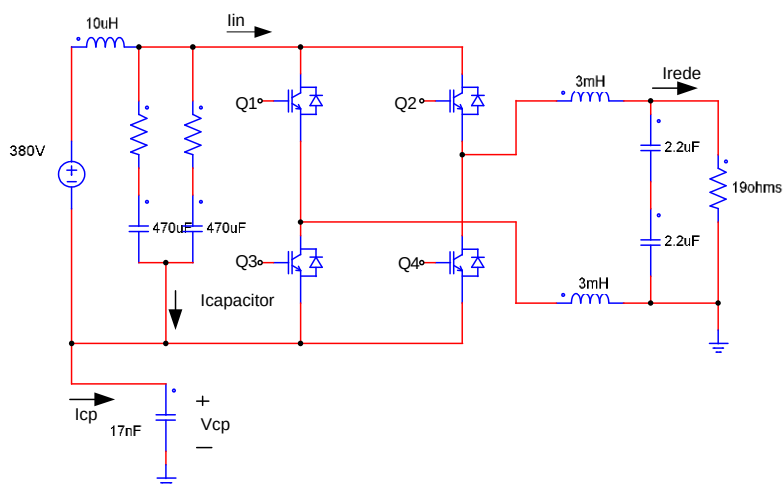
A Tabela 2 mostra as especificações adotadas no simulador de circuitos. Todas as simulações foram feitas para operação em malha aberta e os resultados obtidos são apresentados a seguir.

Tabela 2 – Especificações adotadas no simulador de circuitos.

Frequência das moduladoras	60 Hz
Frequência das portadoras	20 kHz
Índice de modulação	0,818
Carga resistiva	19 Ohms
Capacitância parasita	17 nF
Tensão de saída	220 V
Potência de saída	2,6 kW

Fonte: Produção do autor.

Figura 20 – Circuito de potência utilizado no simulador de circuitos.

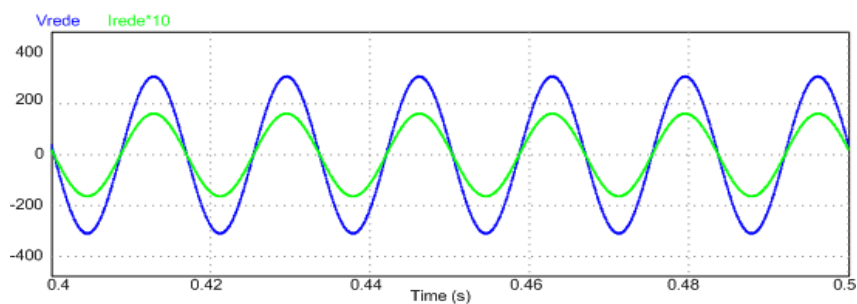


Fonte: Produção do autor.

5.1.1 Resultados de simulação: modulação bipolar (2 níveis)

A primeira modulação aplicada ao inversor em ponte completa foi a modulação bipolar. As formas de ondas da corrente e tensão de saída do inversor são mostradas na Figura 21. A tensão de saída apresentou uma amplitude de 220 Vrms, com frequência 60Hz.

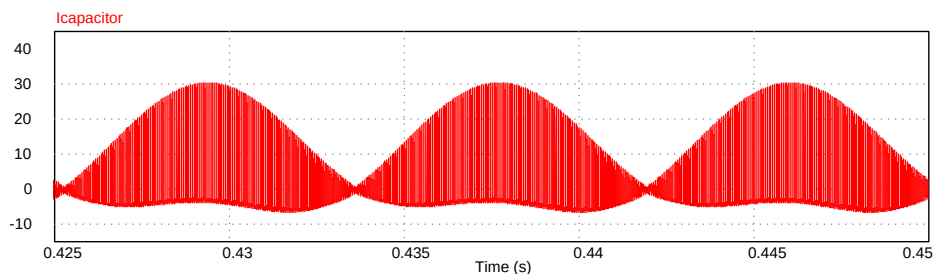
Figura 21 – Forma de onda da tensão e corrente na carga do inversor.



Fonte: Produção do autor

Com o objetivo de se obter as perdas no capacitor de barramento fez-se necessária a análise da corrente que circula no capacitor do barramento CC ($I_{\text{capacitor}}$). A Figura 22 ilustra a forma de onda da corrente no capacitor do barramento CC.

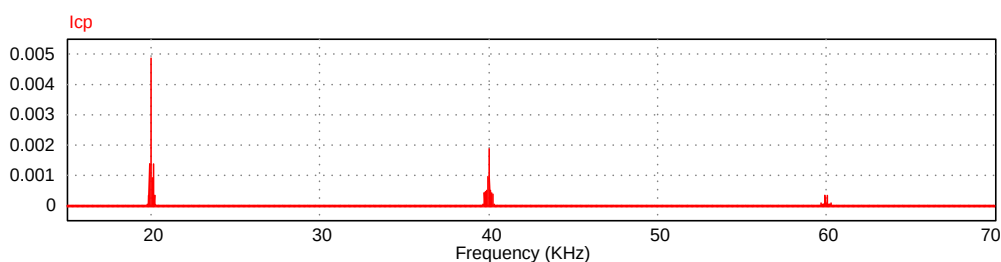
Figura 22 – Forma de onda da Corrente no capacitor do barramento CC, obtida por simulação.



Fonte: Produção do autor

A Figura 23 mostra o espectro harmônico da corrente de modo comum, na frequência de chaveamento (20kHz) e nas frequências múltiplas a esta.

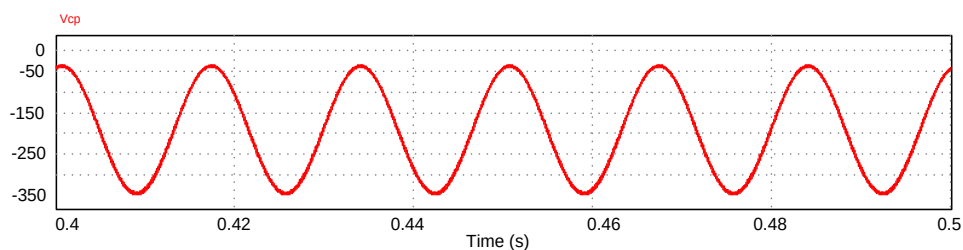
Figura 23 – Espectro harmônico da corrente de modo comum na capacitância parasita, obtida por simulação.



Fonte: Produção do autor.

Por último, a Figura 24 ilustra a forma de onda da tensão na capacitância parasita obtida através do simulador de circuitos.

Figura 24 – Forma de onda da tensão de modo comum na capacitância parasita, obtida por simulação.



Fonte: Produção do autor.

Finalmente, a Tabela 3 apresenta as magnitudes das grandezas envolvidas no projeto. Além disso, foi verificado o conteúdo harmônico para cada grandeza, na

frequência fundamental (60 Hz), na frequência de comutação (20kHz), na frequência múltipla da frequência de comutação (40kHz) e o valor eficaz total (RMS_{total}).

Tabela 3 – Amplitudes dos harmônicos significativos obtidas para modulação PWM bipolar, via simulador de circuitos.

Frequência	60Hz	20kHz	40kHz	RMS_{total}
$I_{capacitor}$	-	$3,63 A_p$	$4,91 A_p$	$8,13 A_{rms}$
I_{cp}	$0,97 mA_p$	$4,89 mA_p$	$1,9 mA_p$	$5,7 mA_{rms}$
V_{cp}	$154,0 V_p$	$2,28 V_p$	-	$219,0 V_{rms}$

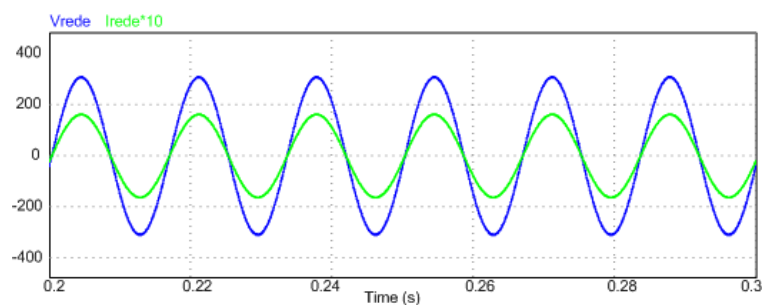
Fonte: Produção do autor.

Como pode ser observada, na Tabela 3, a corrente de modo comum que circula na capacitância apresentou uma magnitude irrelevante (quase nula). A tensão de modo comum apresentou uma forma de onda senoidal com amplitude e frequência próxima da tensão de saída do inversor. Além disso, foi constatada uma elevada corrente no capacitor do barramento CC.

5.1.2 Resultados de simulação: modulação unipolar (3 Níveis)

As formas de ondas da corrente e tensão fornecida pelo inversor à carga podem ser visualizadas na Figura 25. A tensão de saída apresentou uma amplitude de 220 Vrms e com frequência de 60Hz, já o valor eficaz da corrente de saída foi 11,4A respectivamente.

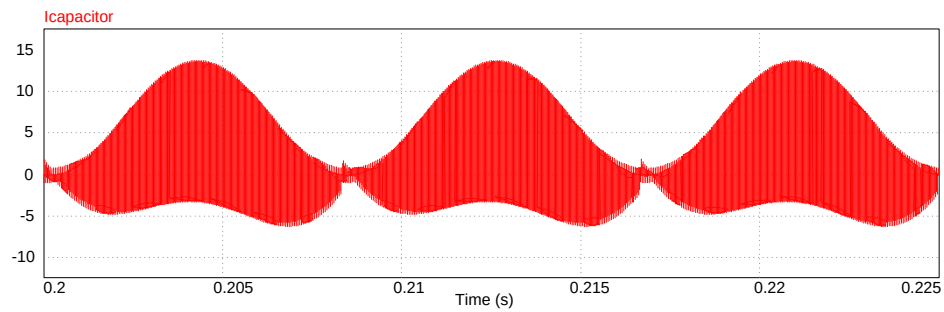
Figura 25 – Tensão e corrente na carga do inversor, obtida por simulação.



Fonte: Produção do autor.

A Figura 26 mostra a forma de onda da corrente no capacitor do barramento CC, obtida através do simulador de circuitos.

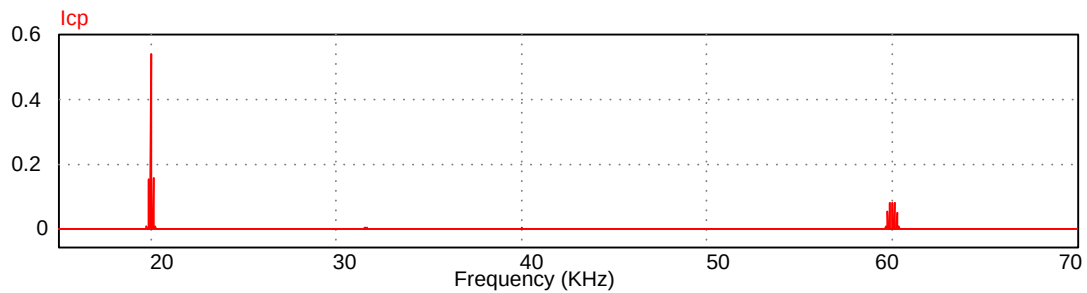
Figura 26 – Forma de onda da corrente no barramento CC, obtida através do simulador de circuitos.



Fonte: Produção do autor.

A Figura 27 apresenta o espectro harmônico da corrente de modo comum que circula na capacitância parasita, obtida no simulador de circuitos.

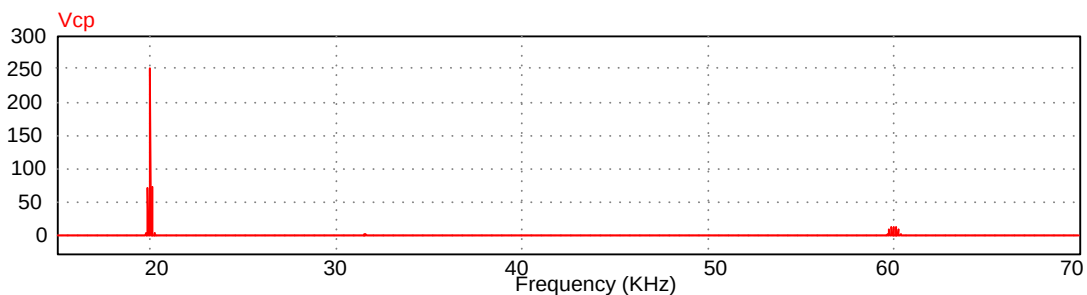
Figura 27 – Espectro harmônico da corrente de modo comum na capacitância parasita, obtido via simulador de circuitos.



Fonte: Produção do autor.

Por último, a Figura 28 apresenta o espectro harmônico da tensão de modo comum na capacitância parasita, obtidas via simulador de circuitos.

Figura 28 – Espectro harmônico da tensão de modo comum na capacitância parasita, obtido no simulador de circuitos.



Fonte: Produção do autor.

A Tabela 4 apresenta as amplitudes dos harmônicos obtidas para a tensão e corrente de modo comum, na frequência fundamental (60Hz), na frequência de

comutação (20kHz), na frequência múltipla a frequência de comutação (40kHz) e o valor eficaz total (RMS_{total}).

Tabela 4 – Amplitudes dos harmônicos significativos obtidas para modulação unipolar.

Frequência	60 Hz	20kHz	40kHz	RMS_{total}
$I_{capacitor}$	-	270,3 mA _p	4,9A _p	5,04 A
I_{cp}	0,98 mA _p	540,9 mA _p	1,9 mA _p	428,3 mA
V_{cp}	153,7 V _p	254,2 V _p	0,45 V _p	292,5 V

Fonte: Produção do autor.

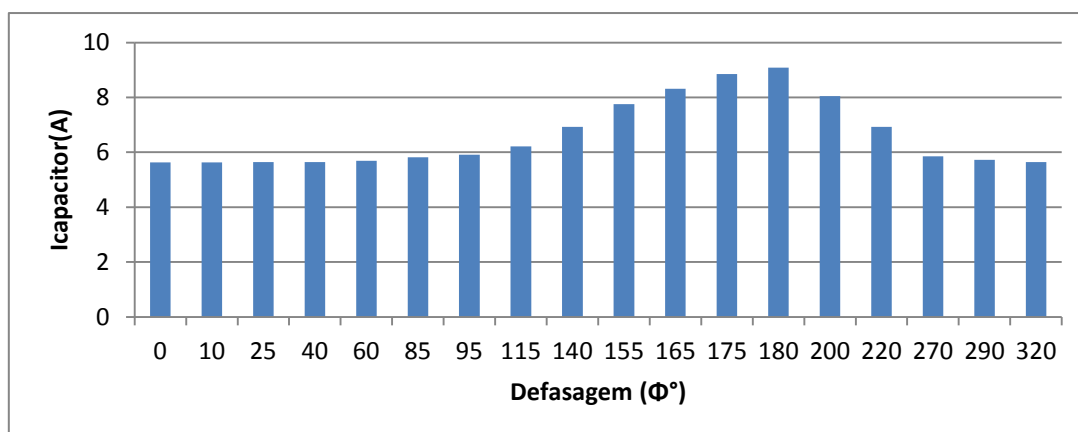
Para esta modulação foi constatada um aumento significativo na corrente de modo comum. Porém, foi verificada uma redução da corrente drenada pelo capacitor do barramento CC. A corrente de modo comum apresentou um pico máximo na frequência de comutação dos interruptores.

5.1.3 Resultados de simulação: modulação com portadoras defasadas

Para se obter o ângulo de defasagem (Φ°) entre as portadoras será feito uma análise observando o comportamento da ondulação da corrente de saída do inversor, assim como a magnitude da corrente de modo comum que circula nos painéis e a corrente que circula no capacitor de barramento CC. Uma portadora foi mantida fixa, enquanto a outra foi defasada em diferentes ângulos, registrando para cada ângulo as amplitudes das grandezas citadas anteriormente. Obtidos os resultados através de simulações, pode-se concluir o comportamento desta modulação em estudo.

A Figura 29 apresenta as magnitudes da corrente no capacitor de barramento. Como pode ser observado à medida que a defasagem das portadoras aumenta ou se aproxima de 180°, a corrente no capacitor de barramento tende aumentar, tendo um pico máximo neste ângulo.

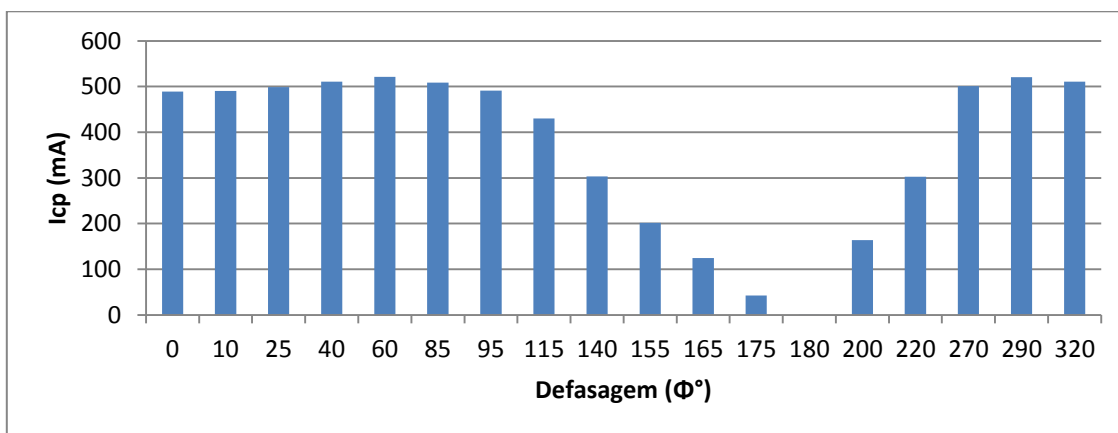
Figura 29 – Amplitudes de corrente (pico) no capacitor do barramento CC, obtidas via simulador de circuitos.



Fonte: Produção do autor.

Caso contrário ocorre com a corrente de modo comum, quando esta se aproxima de cento e oitenta graus a amplitude desta tende a diminuir e logo a aumentar. A Figura 30 ilustra detalhadamente esta situação.

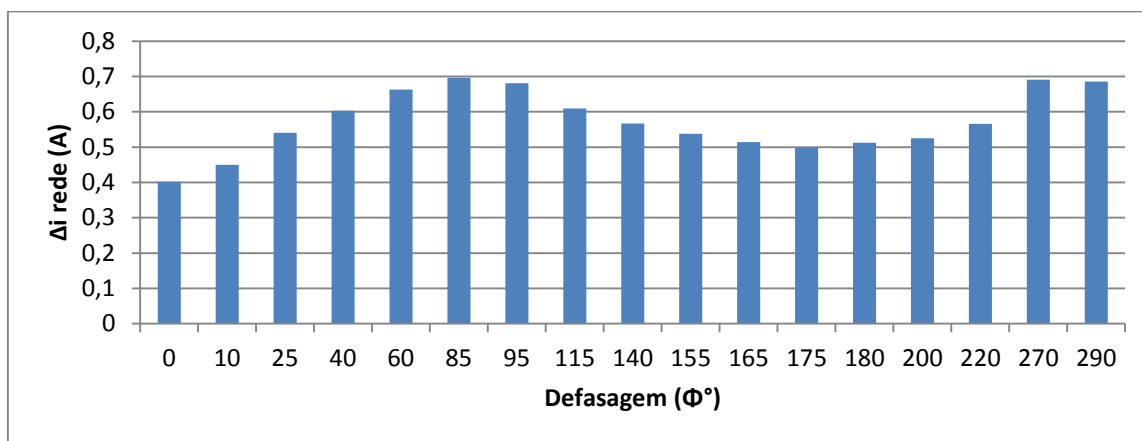
Figura 30 – Amplitudes da corrente (pico) de modo comum, obtidas através do simulador de circuitos.



Fonte: Produção do autor.

Já a variação da corrente de saída do inversor apresentou uma ondulação elevada perto dos oitenta e cinco graus. A Figura 31 mostra ondulação da corrente de saída para diversos ângulos de defasagem (Φ°).

Figura 31 – Ondulação da corrente de saída, obtidas através do simulador de circuitos.

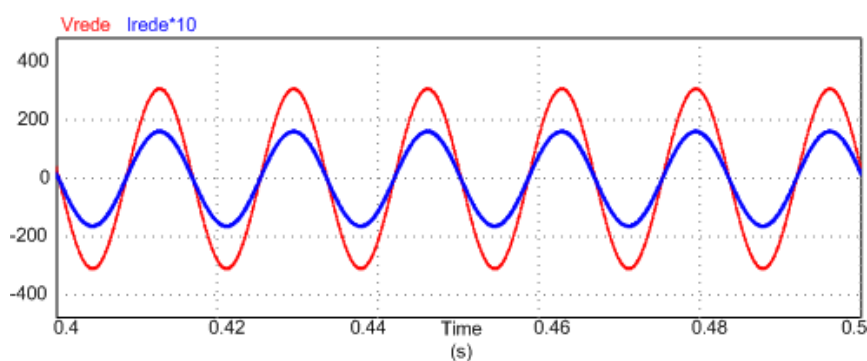


Fonte: Produção do autor.

Analisando o comportamento das grandezas pode-se perceber que a corrente de modo comum tende a diminuir quando esta se aproxima de 180° , porém temos um aumento na corrente que circula no capacitor do barramento CC. Quando as portadoras estão defasadas de 180° pode-se perceber que esta modulação tem comportamento semelhante à modulação bipolar (2 níveis). Quando ambas as portadoras estão em fase (defasagem igual a zero), esta modulação apresenta um comportamento similar à modulação unipolar (3 níveis). Com tudo, para este trabalho foi escolhido uma defasagem de 160° entre ambas as portadoras, pois pode-se observar que neste ângulo apresenta uma mínima corrente de modo comum e uma corrente no capacitor do barramento CC admissível.

A Figura 32 apresenta as formas de ondas da tensão e corrente na carga do inversor. A tensão de saída apresenta uma amplitude de 220 Vrms com frequência de 60Hz.

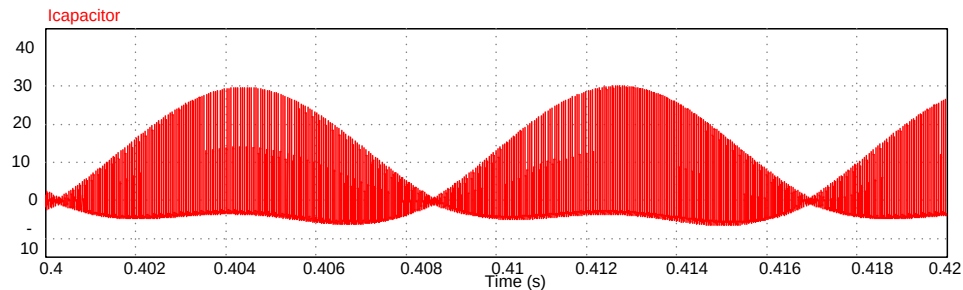
Figura 32 – Formas de ondas da tensão e corrente na carga para modulação com portadoras defasadas em 160° .



Fonte: Produção do autor.

Com o objetivo de monitorar a corrente que circula no capacitor do barramento CC do inversor, a Figura 33 ilustra a forma de onda obtida através do simulador de circuitos.

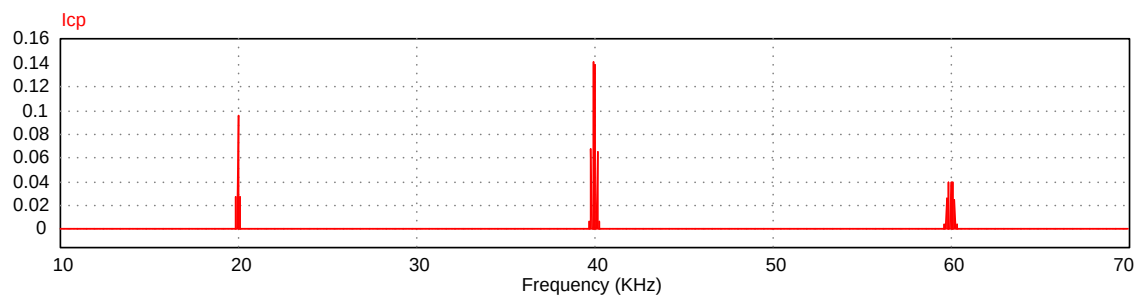
Figura 33 – Forma de onda da corrente no capacitor de barramento CC, obtida no simulador de circuitos.



Fonte: Produção do autor.

A seguir, a Figura 34 ilustra o espectro harmônico da corrente de modo comum na capacitância parasita para a modulação com portadoras defasadas (160°).

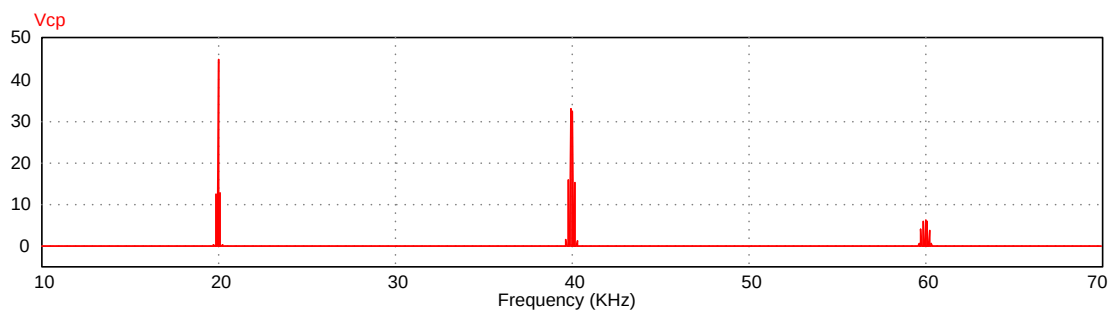
Figura 34 – Espectro harmônico da corrente de modo comum, obtida no simulador de circuitos.



Fonte: Produção do autor.

Por último, a Figura 35 mostra o espectro harmônico da tensão de modo comum na capacitância parasita, obtidas através do simulador de circuitos.

Figura 35 – Espectro harmônico da tensão de modo comum, obtida no simulador de circuitos.



Fonte: Produção do autor.

A seguir a Tabela 5 apresenta as amplitudes das componentes harmônicas para cada grandeza envolvida, na frequência fundamental (60Hz), na frequência de comutação (20kHz), na frequência múltipla a frequência de comutação (40kHz) e o valor eficaz total (RMS_{total}).

Tabela 5 – Amplitudes obtidas para modulação com portadoras defasadas de 160°.

Frequência	60Hz	20kHz	40kHz	RMS_{total}
$I_{capacitor}$	-	$4,6A_p$	$4,6A_p$	$7,18 A$
I_{cp}	$0,98 mA_p$	$95,8mA_p$	$141,2mA_p$	$186,6mA$
V_{cp}	$154,1 V_p$	$44,8V_p$	$33,0V_p$	$224,8V$

Fonte: Produção do autor.

Através dos valores obtidos pode-se observar que houve uma diminuição no valor eficaz da corrente de modo comum, porém temos um aumento na corrente do capacitor de barramento CC. O valor eficaz da tensão de modo comum ficou próximo à tensão eficaz de saída do inversor.

5.2 COMPARATIVO DAS GRANDEZAS COM CARGA RESISTIVA E CONECTADO NA REDE

A seguir são mostradas a modo de tabela as simulações feitas conectando o inversor na rede elétrica e conectado numa carga resistiva nominal.

Adotando a modulação bipolar foram constatadas as seguintes amplitudes de corrente na fonte, corrente de modo comum e tensão de modo comum. A Tabela 6 apresenta comportamento do inversor conectado na rede, já a Tabela 7 mostra o comportamento conectado a carga resistiva.

Tabela 6 – Amplitudes obtidas conectando o inversor na rede elétrica (M. Bipolar).

Frequência	60 Hz	20kHz	40k Hz	RMS_{total}
I_{fonte}	$1,22mA_p$	$5,83 A_p$	-	$12,1A$
I_{cp}	$1,05 mA_p$	-	-	$0,74 mA$
V_{cp}	$155,60 V_p$	-	-	$219,54 V$

Fonte: Produção do autor.

Tabela 7 – Amplitudes obtidas conectado o inversor na carga resistiva (M. Bipolar).

Frequência	60 Hz	20k Hz	40k Hz	RMS_{total}
I_{fonte}	$1,22 mA_p$	$5,65 A_p$	-	$11,72 A$
I_{cp}	$0,98 mA_p$	$4,9 mA_p$	-	$5,7 mA$
V_{cp}	$152,8 V_p$	$2,28V_p$	-	$219,0V$

Fonte: Produção do autor.

Utilizando a modulação unipolar foram constatadas as seguintes amplitudes das grandezas envolvidas. A Tabela 8 e 9 apresenta as amplitudes destas grandezas.

Tabela 8 – Amplitudes obtidas conectando o inversor na rede elétrica (M. Unipolar).

Frequência	60 Hz	20kHz	40kHz	RMS_{total}
I_{fonte}	44,0 mA _p	313,20 mA _p	5,5 A _p	10,64 A
I_{cp}	1,05 mA _p	624,40 mA _p	1,7 mA _p	487,85 mA
V_{cp}	154,7 V _p	276,0V _p	37,8V _p	304,40 V

Fonte: Produção do autor.

Tabela 9 – Amplitudes obtidas conectando o inversor na carga resistiva (M. Unipolar).

Frequência	60 Hz	20kHz	40kHz	RMS_{total}
I_{fonte}	0,52 mA _p	312,4 mA _p	4,9 A _p	8,6 A
I_{cp}	0,98 mA _p	540, 9 mA _p	1,9 mA _p	428,3 mA
V_{cp}	153,7 V _p	253,2 V _p	0,45 V _p	292,5 V

Fonte: Produção do autor.

A Tabela 10 e 11 mostra as amplitudes obtidas tanto para o inversor ligado na rede elétrica, assim como ligado na carga resistiva nominal.

Tabela 10 – Amplitudes obtidas conectando o inversor na rede elétrica (M. Portadoras defasadas).

Frequência	60 Hz	20kHz	40kHz	RMS_{total}
I_{fonte}	0,5 mA _p	52,8 mA _p	4,8 A _p	12,1 A
I_{cp}	1,06 mA _p	108,6 mA _p	112,4 mA _p	164,0 mA
V_{cp}	156,4 V _p	48,0 V _p	24,9 V _p	224,7 V

Fonte: Produção do autor.

Tabela 11 – Amplitudes obtidas conectando o inversor na carga resistiva (M. Portadoras defasadas).

Frequência	60 Hz	20kHz	40kHz	RMS_{total}
I_{fonte}	0,5 mA _p	56,5 mA _p	4,35 A _p	10,9 A
I_{cp}	1,05 mA _p	113,2 mA _p	115,9 mA _p	172,9 mA
V_{cp}	154,2 V _p	50,0 V _p	25,7 V _p	224,9 V

Fonte: Produção do autor.

Com base nos resultados obtidos pode-se constatar uma proximidade dos valores eficazes achados para todas as grandezas envolvidas, porém algumas diferenças nas amplitudes em determinadas frequências analisadas, com tudo não é possível afirmar que ambos os casos são equivalentes e que o conversor apresentará as mesmas características.

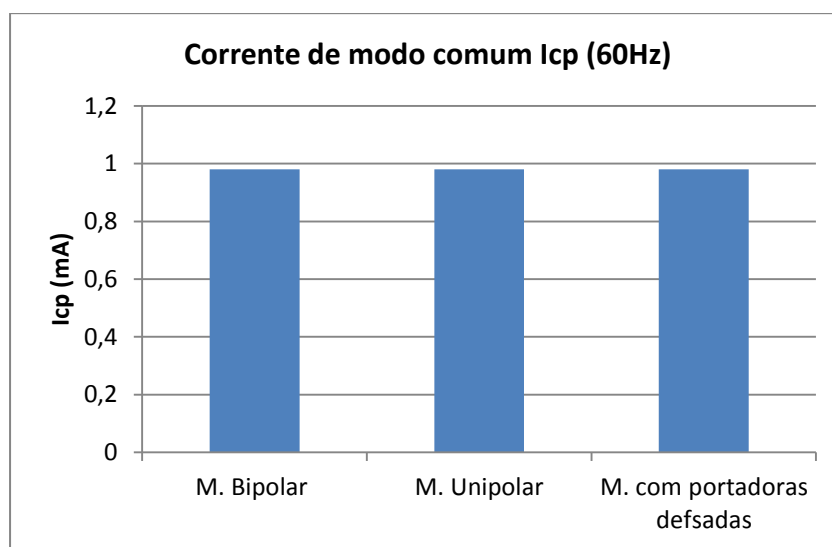
5.3 COMPARATIVO ENTRE AS MODULAÇÕES

Finalmente, será apresentado um comparativo sobre os resultados obtidos para cada modulação, dando ênfase principal na corrente de modo comum que circula na capacitância parasita. Além disso, será comparada a corrente no barramento CC e a distorção harmônica total (DHT).

Através do comparativo poderá se concluir de que modo as modulações em estudo afetam na corrente de modo comum e na eficiência do inversor monofásico em ponte completa.

Primeiramente é avaliada a corrente de modo comum na frequência fundamental de saída (Figura 36) para as três modulações em estudo. Como pode ser observada a amplitude desta corrente não muda nesta frequência independente da estratégia de modulação utilizada.

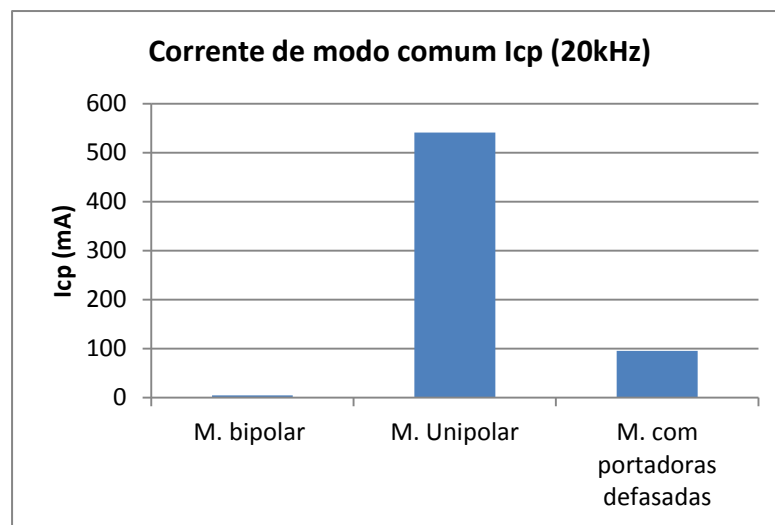
Figura 36 – Corrente de modo comum (pico) na frequência fundamental de saída, obtido através de simulações.



Fonte: Produção do autor.

A Figura 37 ilustra a corrente de modo comum na frequência de comutação (20kHz). Como pode ser observado apresentou uma elevada amplitude de corrente para a modulação unipolar e uma corrente quase nula adotando a modulação bipolar (2 níveis)

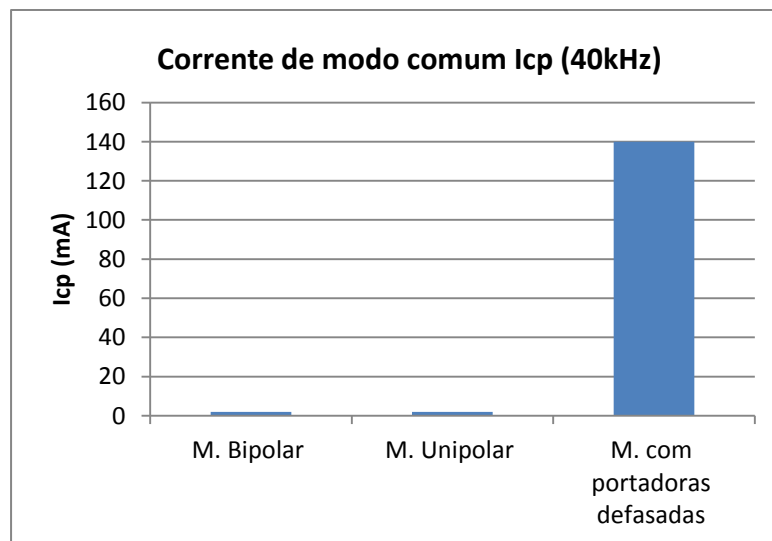
Figura 37 – Corrente de modo comum (pico) na frequência de comutação, obtido via simulador de circuitos.



Fonte: Produção do autor.

A Figura 38 apresenta a corrente de modo comum para as três modulações em estudo na frequência múltipla à frequência de comutação (40kHz).

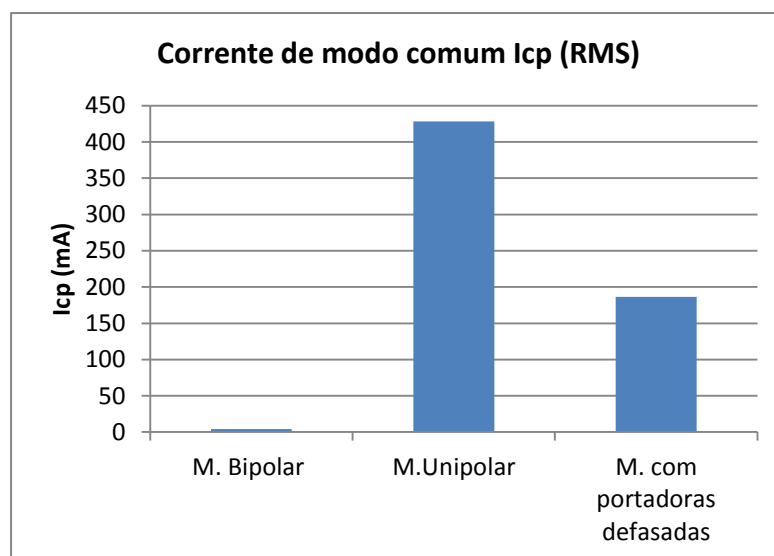
Figura 38 – Corrente de modo comum (pico) na frequência múltipla a frequência de comutação (40kHz).



Fonte: Produção do autor.

O valor eficaz da corrente de modo comum apresentou um pico maior quando utilizada a modulação unipolar. Já na modulação bipolar apresentou uma amplitude insignificante, como pode ser observado na Figura 39.

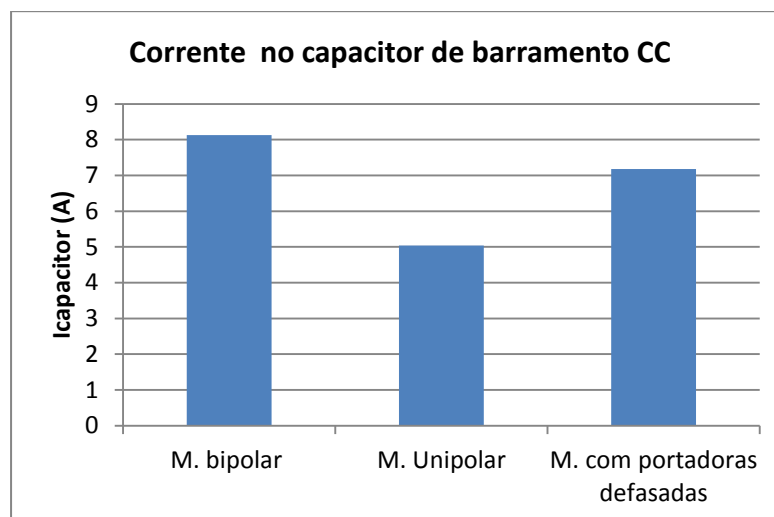
Figura 39 – Corrente eficaz de modo comum na capacitância parasita, obtido através do simulador de circuitos.



Fonte: Produção do autor.

Foi verificado uma elevada perda no capacitor de barramento, quando aplicado à este a modulação bipolar, conforme a Figura 40. Já na modulação unipolar obteve-se uma diminuição desta corrente.

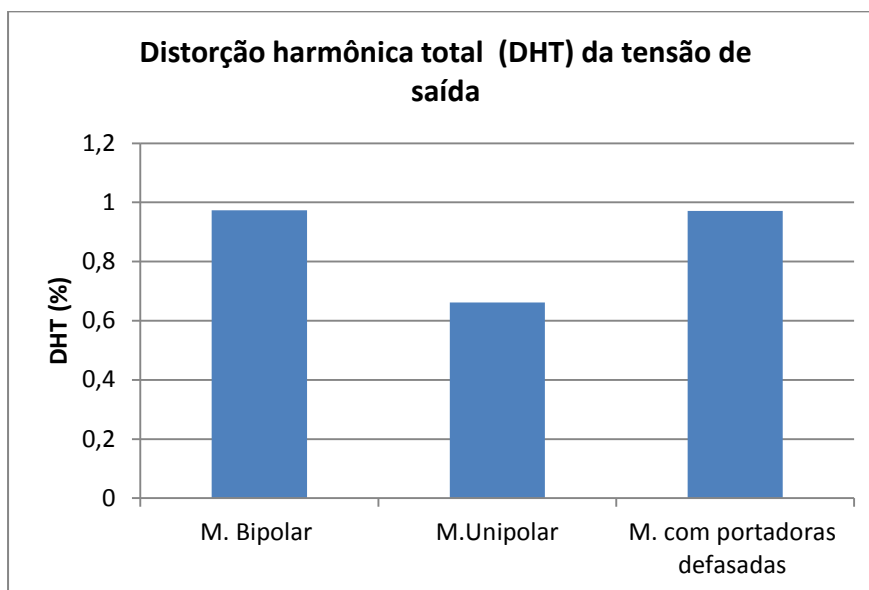
Figura 40 – Corrente eficaz no capacitor do barramento CC, obtido via simulador de circuitos.



Fonte: Produção do autor.

Por último foi constatada uma baixa distorção harmônica total (THD) na frequência fundamental de saída (60Hz) para as técnicas de modulações empregadas. A Figura 41 mostra o os resultados obtidos.

Figura 41 – Distorção harmônica total (DHT), obtido no simulador.



Fonte: Produção do autor.

5.4 CONCLUSÃO DO CAPÍTULO

A análise dos resultados obtidos através de simulações numéricas permite verificar o comportamento do inversor aplicando ao mesmo diferentes tipos de modulações PWMs. Neste capítulo foi avaliada detalhadamente a tensão e corrente de modo comum na capacitância parasita, a corrente que circula no capacitor de barramento CC e a distorção harmônica total (DHT) da tensão de saída.

Aplicando a modulação bipolar foi constatada uma corrente eficaz de modo comum praticamente nula (não significativa), porém observou-se uma elevada amplitude de corrente no capacitor do barramento CC. Na modulação unipolar foi verificado um aumento significativo na amplitude da corrente de modo comum, porém foi constatada uma redução na magnitude da corrente no capacitor do barramento CC. Já na modulação com portadoras defasadas em 160° foi verificada uma redução no valor eficaz da corrente de modo comum em comparação com a modulação unipolar, por conseguinte foi observado um aumento na corrente no capacitor do barramento CC.

Através da análise dos resultados pode-se concluir que a estratégia de modulação adotada influencia diretamente na amplitude da tensão e corrente de modo comum da capacitância parasita de um painel e nas perdas no capacitor do barramento CC, por consequência na eficiência do inversor.

A distorção harmônica total da tensão de saída apresentou um valor mínimo (0,92%), isto devido aos componentes do simulador numérico serem ideais, deste modo não apresenta perdas e distorções consideráveis.

A partir dos resultados de simulação, pode-se desenvolver o inversor monofásico a fim de comparar os resultados das simulações com as medições experimentais, tendo em vista a minimização da corrente de modo comum existentes nos painéis solares e as perdas no capacitor do barramento CC.

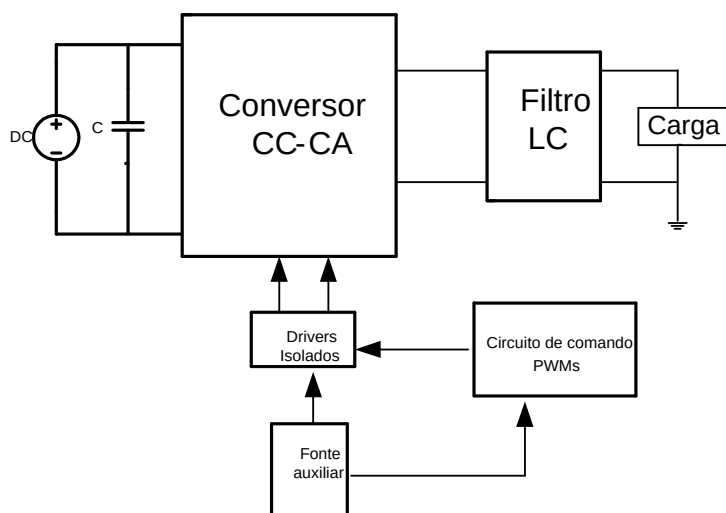
6 IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS

Este capítulo tem como objetivo principal testar o funcionamento do protótipo desenvolvido no laboratório, extrair as medidas das grandezas envolvidas no projeto. Contudo, fazer uma avaliação dos resultados obtidos por simulação frente aos resultados obtidos experimentalmente.

6.1 CIRCUITO IMPLMETADO

Concluído o projeto do inversor e de seus circuitos auxiliares, procede-se a montagem do protótipo, para realizar os testes na bancada. O sistema implementado é apresentado resumidamente na Figura 42, a partir das especificações adotadas no inversor.

Figura 42 – Esquema completo do sistema implementado.



Fonte: Produção do autor.

Como o objetivo do trabalho não é fazer o controle do inversor, este irá operar em malha aberta para facilitar os ensaios. Neste projeto é utilizado uma fonte CC externa isolada e controlada de +15V e +5V para a alimentação dos circuitos de comando (Drivers e buffers).

6.2 CUIDADOS IMPORTANTES

Para garantir uma boa operação do circuito implementado, devemos levar em conta algumas considerações de suma importância, como:

- Os interruptores estão montados em forma de braço faz, se necessário implementar um tempo morto entre os comandos complementares dos interruptores de cada braço. Os drivers utilizados neste projeto possuem configuração do tempo morto através de resistores.
- Com a configuração do tempo morto evitamos que os interruptores de um mesmo braço entrem em condução ao mesmo tempo, provocando um curto circuito no sistema.

6.3 PROTÓTIPO CONSTRUÍDO

Concluídos os estudos acerca do funcionamento do inversor e das simulações feitas no simulador numérico, como primeiro passo para a construção do mesmo foi necessária a criação da placa do protótipo, que inclui os circuitos de comando e potência. As trilhas foram dimensionadas para comportar as correntes envolvidas em cada ponto do circuito. O esquemático do circuito implementado encontra-se no anexo do trabalho.

O protótipo desenvolvido e montado na sua forma final pode ser visualizado na Figura 43, a partir desta pode-se realizar os devidos testes para a validação do projeto.

Figura 43 – Protótipo implementado na forma final.



Fonte: Produção do autor.

Para o estágio de entrada do inversor proposto foi utilizado um retificador em ponte de Graetz ou ponte trifásica de seis pulsos, com filtro capacitivo de saída. Este retificador possui algumas características como: dependendo do valor da indutância de entrada pode-se obter baixas taxas de distorção harmônica da corrente de entrada, mas o aumento da indutância pode levar a um elevado fator de deslocamento.

O retificador de entrada é responsável por retificar a tensão da rede e criar um par de barramentos de $\pm 190\text{V}$ devidamente isolados do potencial da rede. Um transformador variável é ligado ao retificador permitindo que o circuito de potência seja ligado com tensão zero e ela seja elevado gradualmente até alcançar o nível desejado ($\pm 190\text{ V}$).

6.4 RESULTADOS DOS TESTES EM LABORATÓRIO

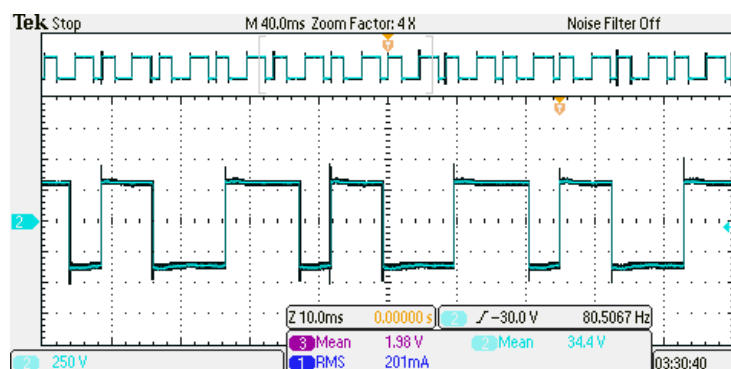
A seguir serão apresentados os resultados obtidos em laboratório para comprovar o estudo teórico previamente realizado e validar o projeto em execução. Os resultados experimentais coletados contemplam o funcionamento do inversor com diversos tipos de modulações.

Devido ao fato de todas as medições apresentarem certo desvio na frequência de comutação (em torno de 21kHz), as medições obtidas serão comparadas com as simulações adotando esta frequência, desse modo verificar a influência do mesmo.

6.4.1 Resultados modulação bipolar (2 níveis)

Aplicando este tipo de modulação obteve-se na saída do inversor dois níveis de tensão (tensões do barramento CC). A Figura 44 mostra a forma de onda obtida no laboratório.

Figura 44 – Pulsos na saída do inversor para modulação bipolar, obtido experimentalmente.

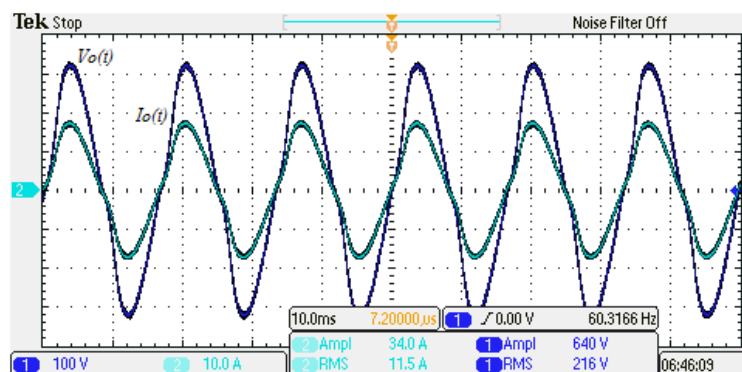


Fonte: Produção do autor.

A Figura 45 ilustra a tensão e corrente de saída com carga resistiva nominal conectada ao filtro LC de saída. Como pode ser observado na figura 58 existe uma pequena deformação na senóide quando esta se aproxima ao valor máximo, isto acontece devido à largura dos pulsos de comando serem muito estreito nesta região,

nesta situação o driver não consegue reconhecer como pulso ativo. A ondulação da tensão de entrada (16% na tensão nominal) pode ser considerada como uma das causas de distorção das formas de ondas obtidas, devido a esta ondulação tem-se na saída do inversor pulsos com diferentes amplitudes. Além disso, a não linearidade dos indutores de saída, isto devido ao material utilizado no núcleo.

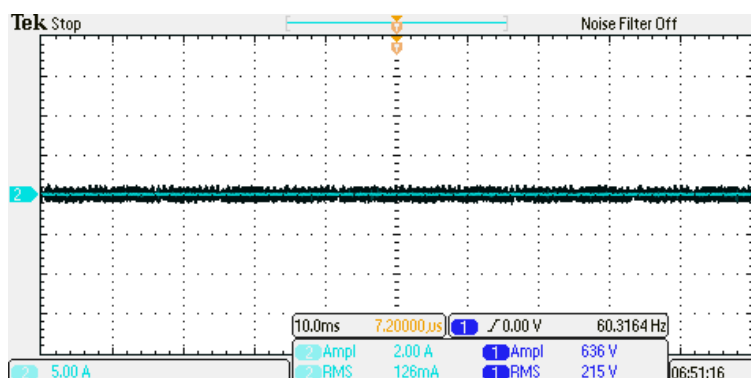
Figura 45 – Tensão e corrente de saída com carga resistiva nominal.



Fonte: Produção do autor.

Adotando a técnica de modulação bipolar, a forma de onda da corrente de modo comum torna-se difícil de obter no osciloscópio, devido à amplitude da corrente ser praticamente nula. A Figura 46 ilustra a forma da corrente de modo comum obtida experimentalmente. Para esta situação o laboratório não disponibiliza de equipamentos para efetuar este tipo de medição.

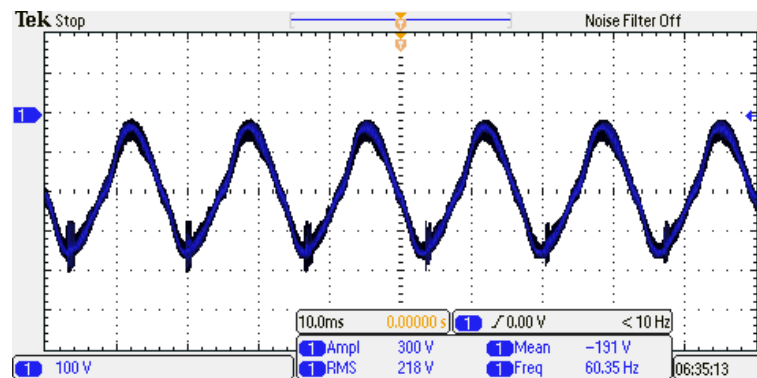
Figura 46 – Corrente de modo comum na capacitância parasita, obtido experimentalmente.



Fonte: Produção do autor.

A tensão de modo comum na capacitância parasita obtida experimentalmente pode ser observada na Figura 47. Pode-se perceber que a tensão na capacitância possui uma forma de onda senoidal, com frequência fundamental da tensão de saída (60Hz).

Figura 47 – Tensão de modo comum na capacitância parasita, obtido experimentalmente.

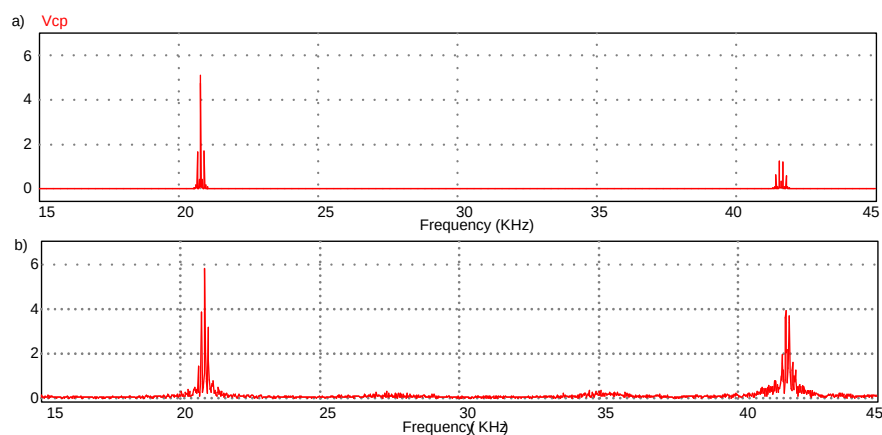


Fonte: Produção do autor.

A partir da forma de onda da tensão de modo comum na capacitância parasita, será realizada uma análise de frequência para determinar os componentes harmônicos. Devido à dificuldade de se obter as amplitudes das grandezas em determinadas frequências foram extraídos os pontos correspondentes às formas de ondas na capacitância parasita através do osciloscópio utilizado no laboratório, para logo serem processados através dos *softwares* de simulação de circuitos.

A Figura 48(a) mostra as componentes harmônicas de alta frequência da tensão de modo comum obtida através do simulador de circuitos. A Figura 48(b) ilustra as componentes harmônicas da tensão de modo comum obtidas experimentalmente.

Figura 48 – Tensão de modo comum a) Resultado obtido através do simulador, b) Resultado obtido experimentalmente.

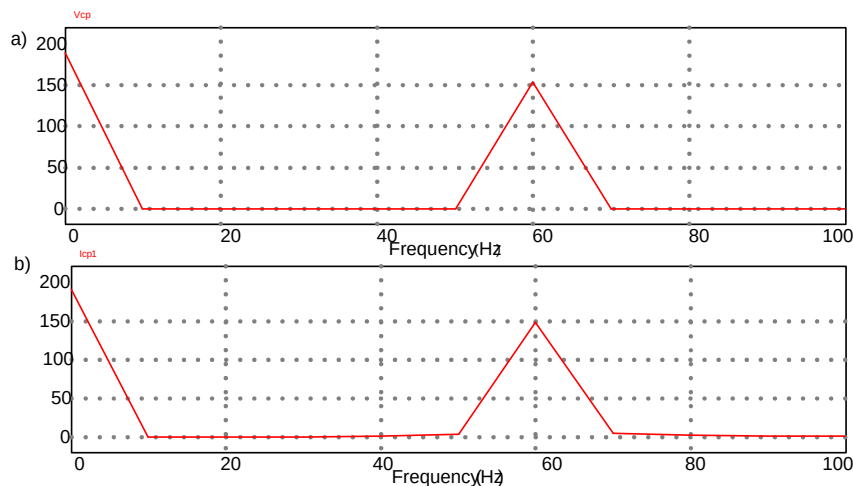


Fonte: Produção do autor.

A Figura 49(a) apresenta a amplitude de tensão de modo comum na frequência fundamental de saída (60Hz), obtido através do simulador. A Figura 49(b) ilustra a

amplitude da tensão de modo comum na frequência fundamental obtida experimentalmente.

Figura 49 – Amplitude da tensão de modo comum na frequência fundamental de saída (60Hz). a) Resultado via simulação, b) Resultado experimental.



Fonte: Produção do autor.

Devido ao fato de a corrente de modo comum ser praticamente nula, a análise em frequência para esta grandeza tornou-se difícil de ser realizada, por tanto, foi adquirido o valor eficaz desta corrente através do osciloscópio. A Tabela 12 apresenta as magnitudes obtidas para esta modulação.

Tabela 12 – Comparativos dos resultados obtidos para modulação Bipolar.

	Simulado			Experimental		
	60Hz	21kHz	RMS	60Hz	21kHz	RMS
V_{cp}	154,0 V_p	5,1 V_p	219,0 V_{rms}	152,2 V_p	5,7 V_p	218,6 V_{rms}
I_{cp}	0,98 mA_p	4,9 mA_p	4,36 mA	-	-	-

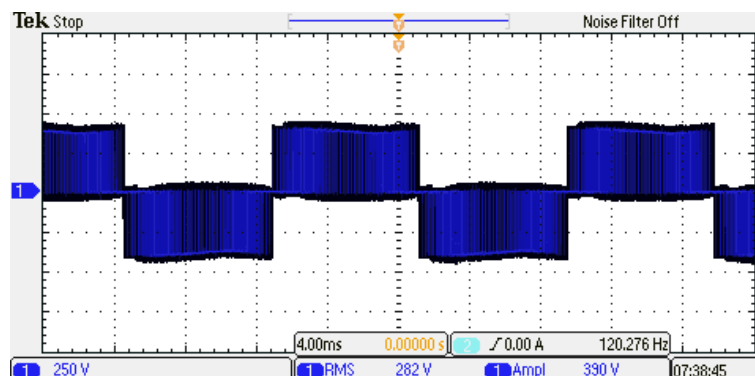
Fonte: Produção do autor.

A corrente de modo comum na capacitância parasita tornou-se difícil de ser medida no laboratório, pois os equipamentos utilizados para medição não possuem o grau de precisão para se obter tais amplitudes, por serem relativamente insignificante. A indutância série do cabo e a resistência série do capacitor não foram consideradas nas simulações.

6.4.2 Resultados modulação unipolar (3 níveis)

A saída do inversor apresenta três níveis de tensão como é esperado. A Figura 50 ilustra a forma de onda obtida experimentalmente no inversor projetado.

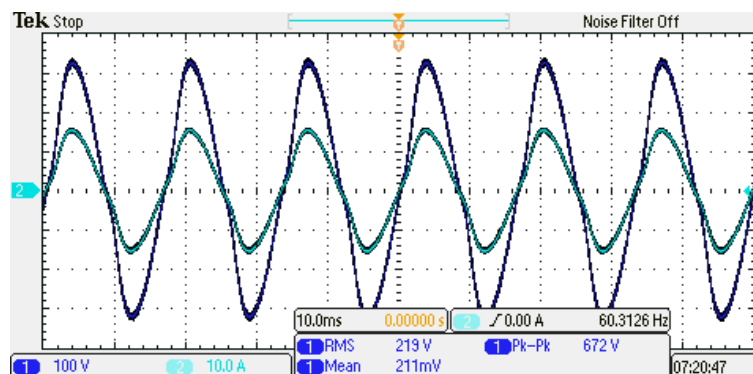
Figura 50 – Pulsos de tensão na saída do conversor obtido experimentalmente.



Fonte: Produção do autor.

A Figura 51 apresenta a tensão e corrente de saída na carga resistiva do inversor. Observa-se uma onda senoidal com amplitude e frequência, 220Vrms e 60Hz respectivamente.

Figura 51 – Tensão (100V/Div) e corrente (10A/Div) na carga do inversor, obtido experimentalmente.

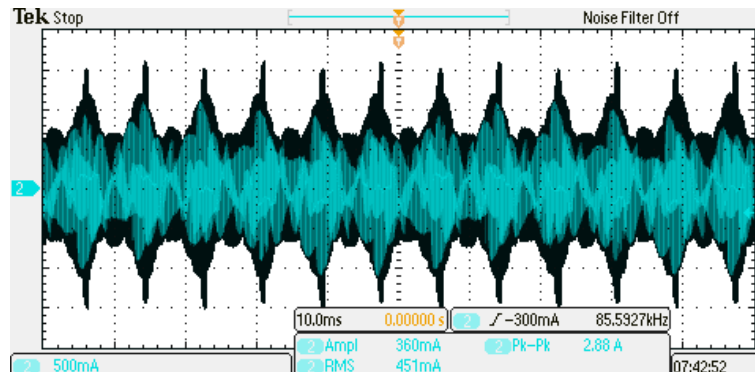


Fonte: Produção do autor.

A corrente de modo comum na capacitância parasita pode ser observada na Figura 52. Pode-se perceber uma forma de onda em alta frequência como era o esperado. Neste caso notou-se um aumento significativo na amplitude da corrente de modo comum aplicando-se este tipo de modulação. Além disso, há certa distorção da tensão de saída, uma das causas deste fenômeno foi novamente a ondulação excessiva na tensão de saída do retificador que alimenta o inversor. Outra fonte de distorção está

relacionada com a forma como a modulação foi implementada, pois não foi realizada simetria de um quarto de onda.

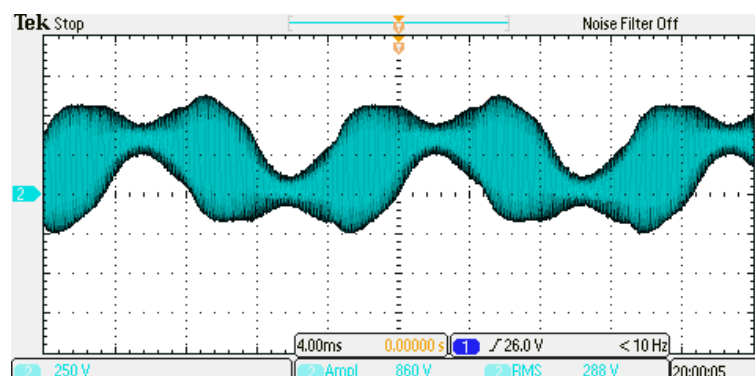
Figura 52 – Corrente de modo comum para modulação unipolar obtido experimentalmente.



Fonte: Produção do autor.

A Figura 53 ilustra a tensão de modo comum na capacitância parasita obtida experimentalmente. Conforme pode ser observado temos um sinal de tensão em alta frequência.

Figura 53 – Tensão de modo comum na capacitância parasita para modulação unipolar.

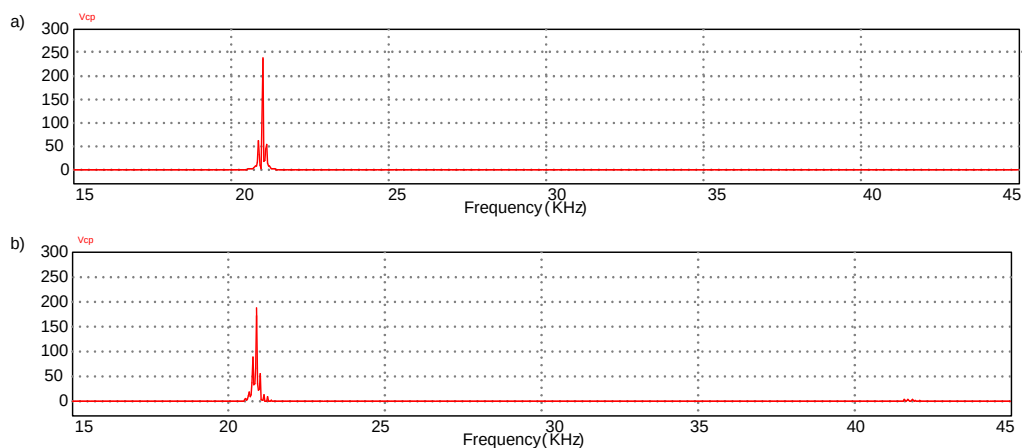


Fonte: Produção do autor.

A partir dos resultados experimentais fez-se necessária uma análise de frequência para as formas de ondas obtidas das tensões e correntes parasitas.

A título de comparação, A Figura 54(a) apresenta o espectro harmônico da tensão de modo comum obtido no simulador numérico, já a Figura 54(b) mostra o espectro harmônico da tensão de modo comum obtida experimentalmente. Conforme é observado existe uma diferença de amplitude entre ambas, este fato pode ser provocado pela indutância serie do cabo utilizado e a resistência serie da capacitância parasita, acarretando numa queda de tensão nas medições em altas frequências.

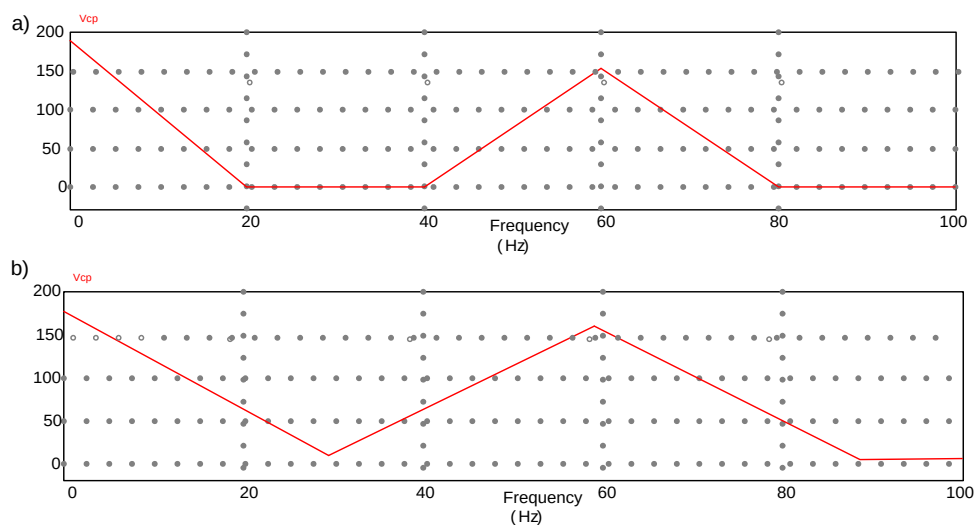
Figura 54 – Espectro harmônico da tensão de modo comum, a) resultado via simulação e b) resultado experimental.



Fonte: Produção do autor.

A Figura 55 apresenta as amplitudes da tensão de modo comum obtidas via simulação e experimentalmente na frequência fundamental (60Hz) de saída. Neste caso as amplitudes das tensões são idênticas.

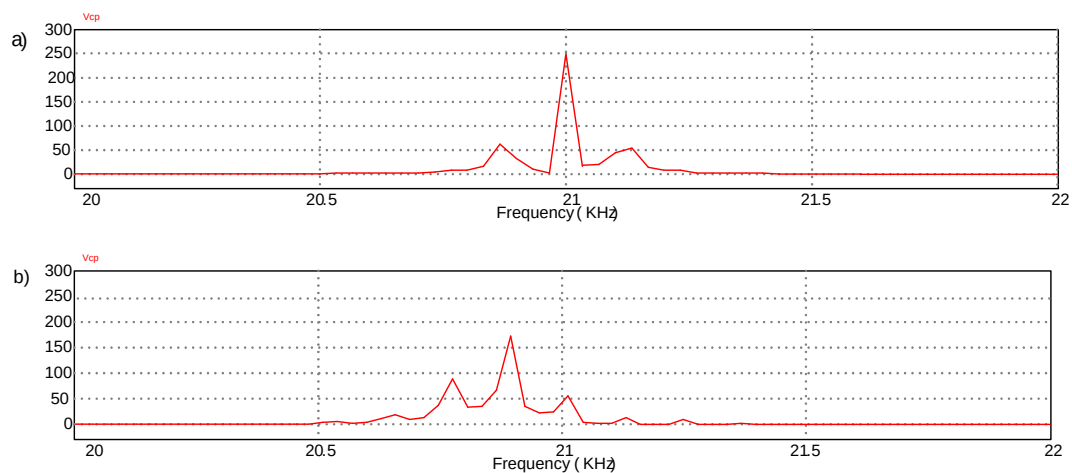
Figura 55 – Análise na frequência fundamental, a) resultado via simulação; b) Experimental.



Fonte: Produção do autor.

A Figura 56 ilustra com detalhe a amplitude de tensão de modo comum na frequência de chaveamento (20kHz). Como pode ser observado existe uma queda de tensão significativa no resultado experimental.

Figura 56 – Amplitude da tensão de modo comum na frequência de chaveamento, a) resultado via simulação; b) resultado experimental.



Fonte: Produção do autor.

Para análise de frequência da corrente de modo comum será adotado o mesmo procedimento descrito anteriormente. Através do osciloscópio foram recolhidos os pontos correspondentes à sua forma de onda e simulados nos software de simulação.

A título de comparação a Tabela 13 apresenta as amplitudes de tensão e corrente de modo comum obtida experimentalmente e via simulador numérico [8]. As diferenças nas amplitudes das tensões podem ser causadas por causa da indutância série do cabo e da resistência serie do capacitor emulado. Nas simulações não foram consideradas estes elementos.

Tabela 13 – Comparativos das magnitudes para modulação unipolar.

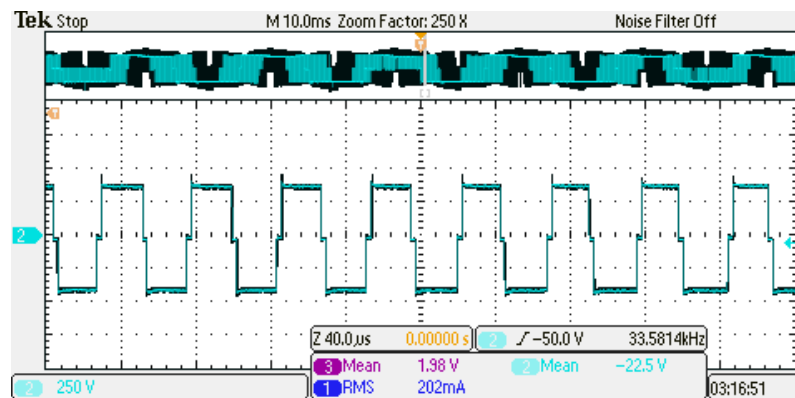
	Simulado			Experimental		
	60Hz	21kHz	RMS	60Hz	21kHz	RMS
V_{cp}	153,7 V_p	251,2 V_p	292,5V	156,9 V_p	190,8 V_p	290 V
I_{cp}	0,98 mA_p	580,0 mA_p	428,3 mA	-	-	-

Fonte: Produção do autor.

6.4.3 Resultados modulação com portadoras defasadas

Aplicando esta técnica de modulação obteve-se na saída do inversor a forma de onda apresentada na Figura 57, conforme o esperado tem-se três níveis de tensão.

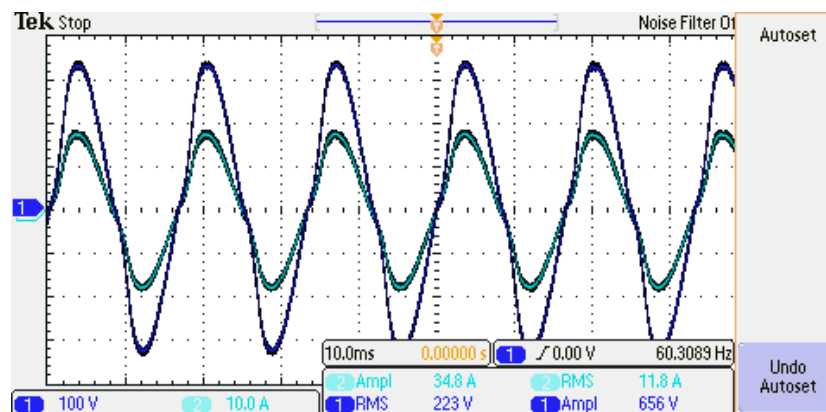
Figura 57 – Pulsos de tensão obtidos experimentalmente na saída do inversor.



Fonte: Produção do autor.

A tensão e corrente de saída com carga nominal resistiva pode ser observado na Figura 58. Novamente pode ser observada a existência de certa distorção na forma de onda da tensão de saída, isto acontece devido aos mesmos problemas detalhados nas modulações anteriores.

Figura 58 – Tensão (100V/Div) e corrente (10V/Div) na carga resistiva nominal.

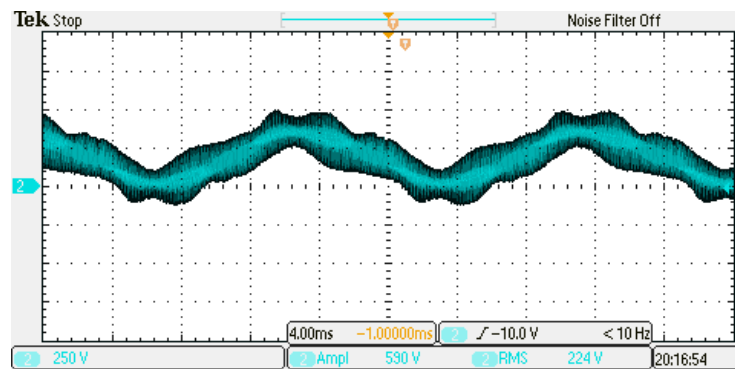


Fonte: Produção do autor.

As amplitudes de tensão e corrente ficaram próximo dos valores calculados teoricamente. Os valores eficazes medidos tanto da tensão como da corrente foram de 223V_{rms} e 11,8A respectivamente.

Pode-se observar na Figura 59 a forma de onda da tensão de modo comum obtida experimentalmente. Conforme a figura, a tensão de modo comum apresenta uma forma de onda senoidal semelhante à fundamental da tensão de saída.

Figura 59 – Tensão de modo comum na capacitância parasita, obtida experimentalmente.

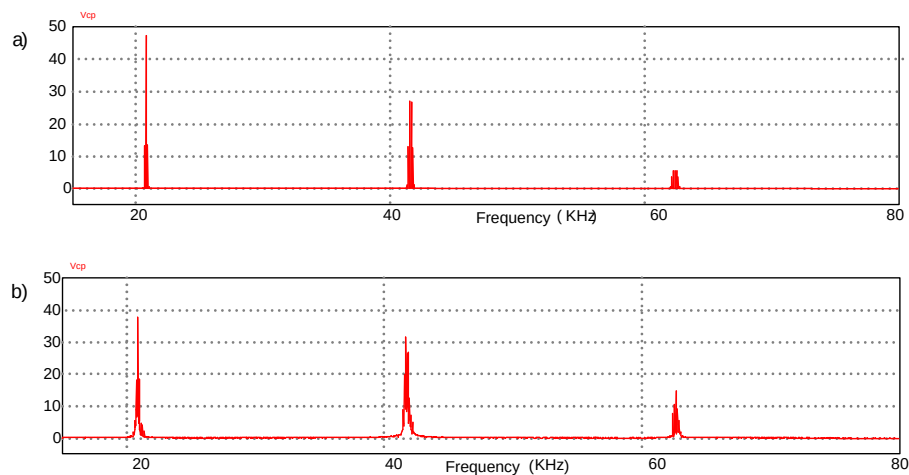


Fonte: Produção do autor.

Uma vez obtidos as formas de ondas das tensões e correntes parasitas, fez-se uma análise de frequências para validar os resultados obtidos através do simulador numérico.

A Figura 60(a) ilustra o espectro harmônico da tensão de modo comum obtida através do simulador. A Figura 60(b) mostra o espectro harmônico da tensão de modo comum obtida experimentalmente. Observa-se que possui um pico maior na frequência de comutação das chaves e outros picos não significativos nas frequências múltiplas a esta.

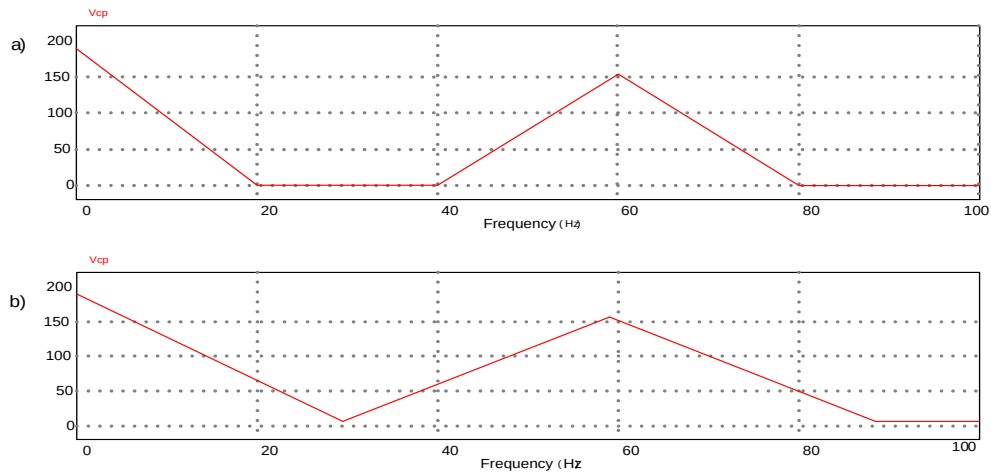
Figura 60 – Espectro harmônico da tensão de modo comum, a) via simulação; b) experimental.



Fonte: Produção do autor.

Na frequência fundamental de linha o pico de tensão obtido experimentalmente possui a mesma amplitude que a tensão obtida através do simulador. A Figura 61(a) ilustra a amplitude da tensão de modo comum na frequência fundamental obtida através do simulador, a Figura 61(b) mostra a mesma amplitude obtida experimentalmente.

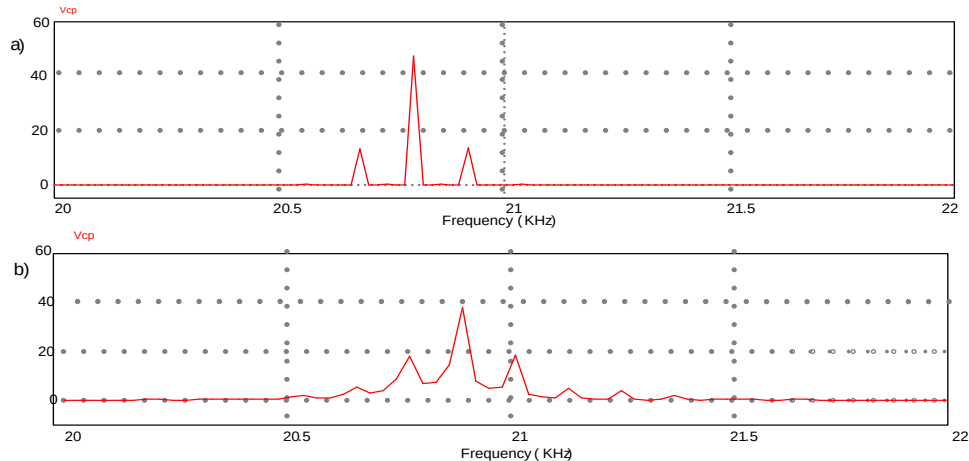
Figura 61 – Amplitude de tensão de modo comum na frequência fundamental, a) Obtido através do simulador; b) obtido experimentalmente.



Fonte: Produção do autor.

Na frequência de comutação dos interruptores apresentou um pico menor de tensão como mostra a Figura 62(b). A Figura 62(b) mostra a amplitude da tensão de modo comum obtida através do simulador.

Figura 62 – Comportamento da tensão de modo comum na frequência de chaveamento, a) via simulador; b) experimental.



Fonte: Produção do autor.

Finalmente a Tabela 14 apresenta as amplitudes de tensão e corrente de modo comum, obtida através do simulador e obtida experimentalmente aplicando esta técnica de modulação. Pode-se observar uma semelhança nas amplitudes de tensão na frequência fundamental (60Hz) e no valor eficaz de tensão.

Tabela 14 – Comparativo dos resultados obtidos, para modulação com portadoras defasadas (160°).

	Simulado			Experimental		
	60Hz	21kHz	RMS	60Hz	21kHz	RMS
V_{cp}	154,1 V _p	44,8 V _p	224,8 V	152,7 V _p	40,1 V _p	228,0 V
I_{cp}	0,98 mA _p	95,8 mA _p	186,9 mA	-	-	-

Fonte: Produção do autor.

Os valores experimentais da corrente de modo comum não foram apresentados devido à dificuldade de se obter tais grandezas através do osciloscópio disponível no laboratório.

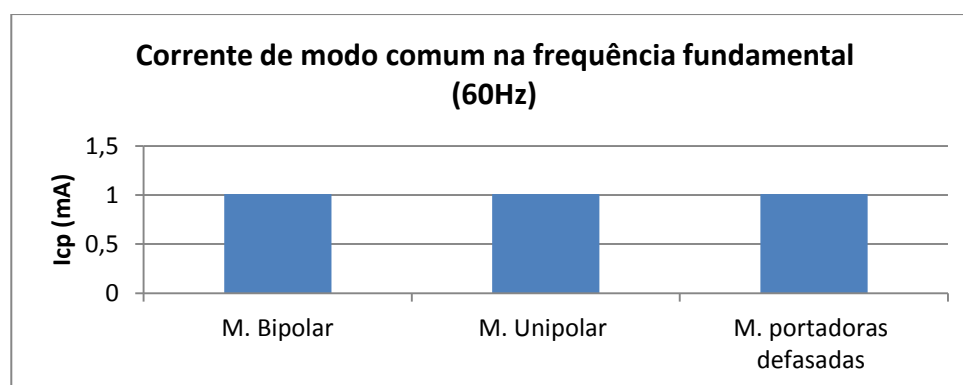
6.5 COMPARATIVO DOS RESULTADOS EXPERIMENTAIS

Através dos resultados obtidos no laboratório será feito uma comparação para as três estratégias de modulações utilizadas, verificando sempre as magnitudes das correntes de modo comum na capacitância parasita, as perdas no capacitor do barramento CC, relacionando ambas as grandezas. Além disso, será analisada a taxa de distorção harmônica na tensão de saída do inversor proposto.

Finalmente, será apresentada a curva de rendimento do inversor para cada tipo de modulação empregada no mesmo. Desse modo, tornar o sistema mais eficiente, ou seja com menos perdas.

Na frequência fundamental de saída (60Hz) observou-se as mesmas amplitudes de tensão na capacitância parasita, por conseguinte na corrente de modo comum (em torno de 1mA de pico) para cada modulação utilizada. A Figura 63 mostra o comportamento do mesmo.

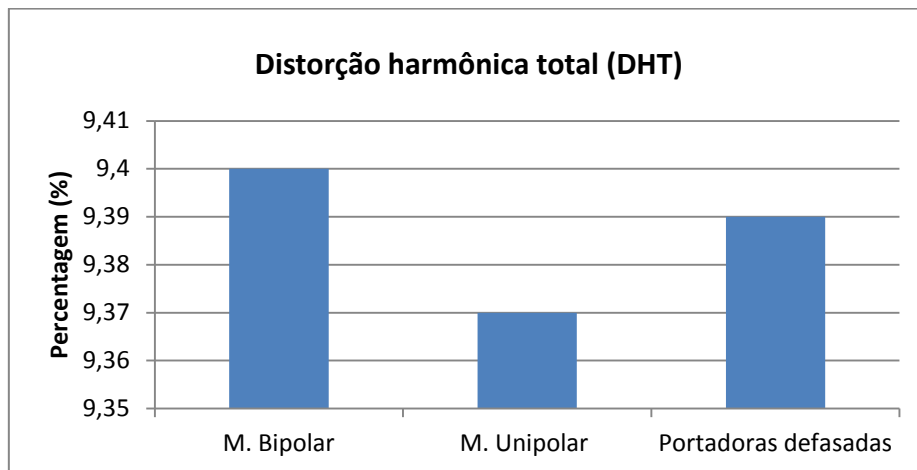
Figura 63 – Corrente de modo comum (pico) na frequência fundamental para as três modulações.



Fonte: Produção do autor.

A Figura 64 apresenta um comparativo da taxa de distorção harmônica obtidas experimentalmente. Pode-se observar que apresenta uma considerável distorção harmônica (em torno de 9,4%) para as três modulações, as causas das distorções foram detalhadas anteriormente.

Figura 64 – Distorção harmônica total (DHT) da tensão de saída para as três modulações, observadas experimentalmente.



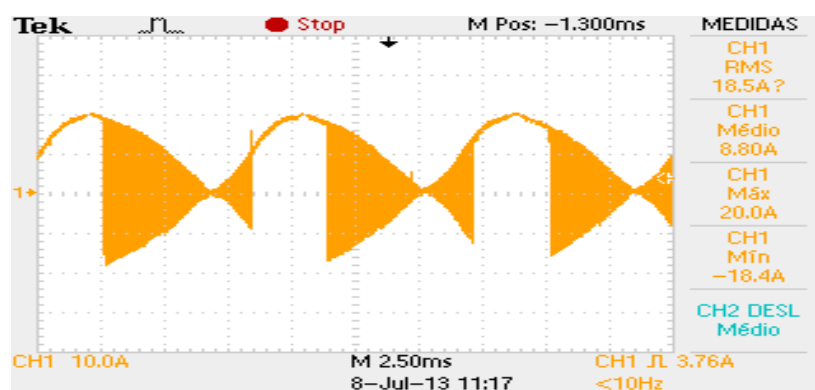
Fonte: Produção do autor.

Para se obter as perdas no capacitor de barramento CC experimentalmente foi feito a medição do valor médio e eficaz de corrente que circula no barramento CC (I_{in}) logo após os capacitores de entrada do inversor. Obtendo estes valores é possível estimar a corrente drenada pelo capacitor de barramento CC ($I_{capacitor}$), através da equação a seguir:

$$I_{capacitor (eficaz)} = \sqrt{I_{in(rms)}^2 - I_{in(médio)}^2} \quad (9.1)$$

Com base na equação (9.1) obteve-se os valores eficazes para cada uma das modulações utilizadas. Como era de se esperar apresentou um elevado valor eficaz de corrente adotando a modulação bipolar (2 níveis). A Figura 65 ilustra a forma de onda da corrente no barramento CC de entrada para modulação bipolar obtida experimentalmente.

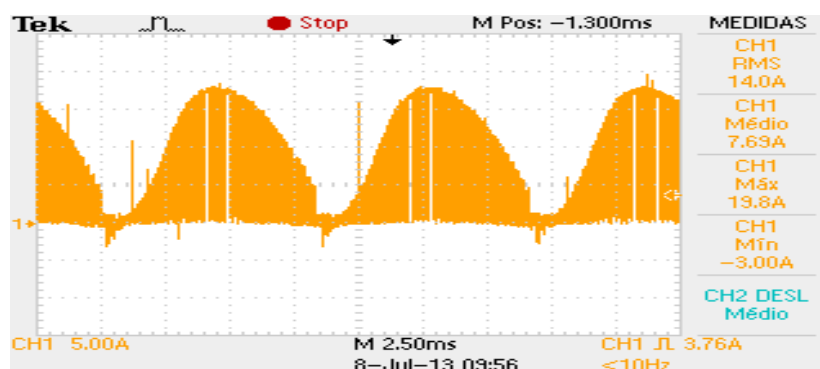
Figura 65 – Corrente no barramento CC (I_{in}), obtido experimentalmente aplicando a modulação bipolar.



Fonte: Produção do autor.

A Figura 66 ilustra a forma de onda no barramento CC de entrada aplicando a modulação unipolar, obtido experimentalmente.

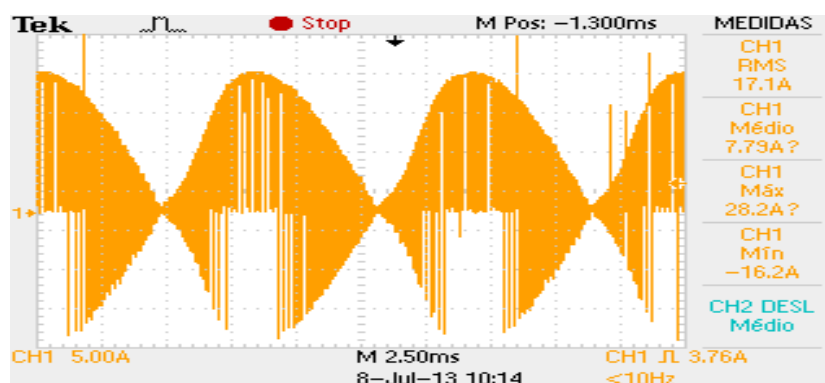
Figura 66 – Corrente no barramento CC (I_{in}) obtido experimentalmente aplicando a modulação unipolar.



Fonte: Produção do autor.

A Figura 67 mostra a forma de onda no barramento CC de entrada aplicando a modulação com portadoras defasadas, obtido experimentalmente.

Figura 67 – Corrente no barramento CC (I_{in}), obtido experimentalmente aplicando a modulação portadoras defasadas.



Fonte: Produção do autor.

A modo de comparação das amplitudes a Tabela 15 apresenta um comparativo das grandezas envolvidas, considerando o mesmo cálculo para as simulações feitas. Pode-se observar uma semelhança nos valores obtidos, tornando validas as medições feitas.

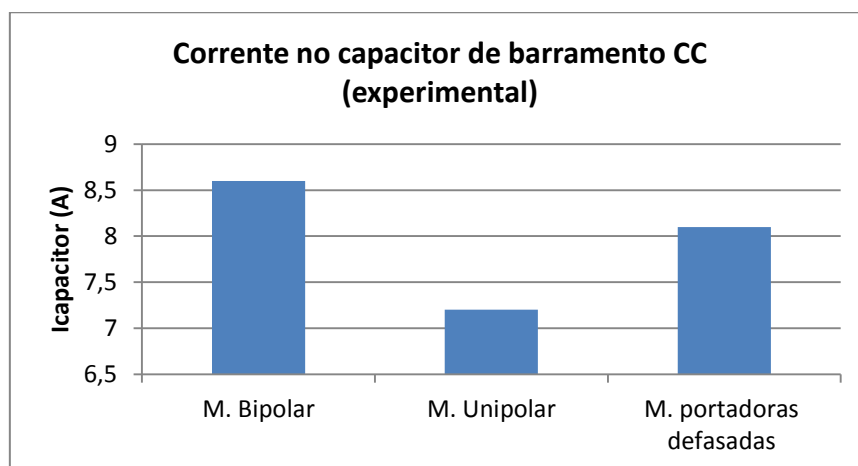
Tabela 15 – Comparativo das correntes do capacitor de barramento obtidas experimentalmente.

	$I_{in} (RMS)$ <i>EXPERIMENTAL</i>	$I_{in} (MÉDIO)$ <i>EXPERIMENTAL</i>	$I_{capacitor} (RMS)$ <i>EXPERIMENTAL</i>	$I_{capacitor} (RMS)$ <i>SIMULADO</i>
M. Bipolar	11,2 A	7,15 A	8,6 A	9,2 A
M. Unipolar	10,5 A	7,3 A	7,5 A	6,9 A
M. P. defasadas	11,0 A	7,0 A	8,3 A	8,55 A

Fonte: Produção do autor.

A Figura 68 ilustra de forma detalhada o comportamento da corrente no capacitor do barramento CC para as diferentes modulações em estudo.

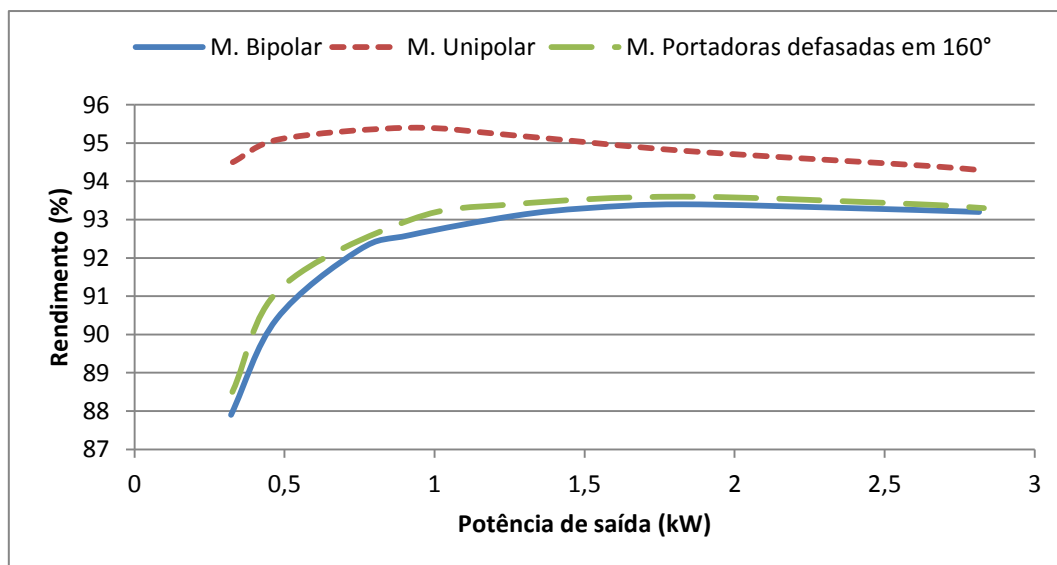
Figura 68 – Comparativo da corrente no capacitor de barramento CC, obtidos experimentalmente.



Fonte: Produção do autor.

Para cada modulação empregada foi constada o rendimento apresentado pelo inversor em estudo. A curva de rendimento do inversor foi obtida variando a respectiva carga na saída do mesmo, o comportamento dessas curvas pode ser observado na Figura 69. Contudo, a modulação unipolar (3 níveis) apresentou melhor eficiência em comparação às outras modulações, isto devido principalmente pela minimização da corrente drenada pelo capacitor do barramento CC. A modulação bipolar apresentou menor rendimento, devido as perdas no capacitor do barramento CC e a modulação com portadoras defasadas em 160° apresentou-se como um meio termo entre ambas.

Figura 69 – Curvas de rendimento do inversor para as três modulações em estudo, obtidas experimentalmente.



Fonte: Produção do autor.

6.6 CONCLUSÃO DO CAPÍTULO

Com base nos resultados obtidos no laboratório o inversor apresentou certas distorções na forma de onda da tensão de saída aplicando as técnicas de modulações estudadas, estas distorções provocaram um aumento considerável da distorção harmônica total (DHT) na frequência fundamental de saída (60Hz), em torno de 9% para as três modulações. Os fatos das distorções encontradas na forma de onda da tensão de saída do inversor comprovam a necessidade de um circuito de controle para manter a tensão de saída do inversor com baixa distorção e com pequena alteração do valor eficaz da tensão de saída.

Aplicando a modulação bipolar foi observada que o valor eficaz da tensão de modo comum obtido experimentalmente está próximo do valor obtido através de simulação, portanto a corrente de modo comum que circula na capacitância parasita é insignificante. Além disso, verificou-se um aumento no valor eficaz da corrente que circula no capacitor do barramento CC, este aumento acarretou em redução da eficiência do inversor como foi constatada na curva de rendimento.

Na modulação unipolar foi comprovado um aumento no valor eficaz da tensão de modo comum da capacitância parasita, por consequência na corrente de modo comum. Uma redução na corrente no capacitor de barramento CC foi reparada, consequentemente provocou um aumento na eficiência do inversor.

Empregando a modulação com portadoras defasadas percebeu-se que houve uma diminuição no valor eficaz da corrente de modo comum em comparação com a modulação unipolar. Entretanto, foi verificado um aumento na corrente drenada pelo capacitor do barramento CC, em consequência o inversor apresentou redução de rendimento.

Através das curvas de rendimento pode-se concluir que o inversor apresentou melhor desempenho na potência nominal aplicando a estratégia de modulação unipolar (3 níveis), porém nesta situação temos uma elevada corrente de modo comum nos painéis. A modulação com portadoras defasadas possibilita, através da escolha do ângulo de defasagem, a redução da corrente parasita e por consequência a redução da eficiência, ou o aumento da eficiência e por consequência o aumento de circulação de corrente parasita pelo capacitor C_p . Dessa forma o projetista pode escolher o ângulo de defasagem que melhor lhe convier ou até mesmo realizar realimentação por controle para cálculo desta defasagem.

Na análise de frequência para cada grandeza envolvida foi observado um deslocamento na frequência em todas as medições, isto ocorreu devido a que o FPGA utilizado gerou os pulsos de comandos não exatamente na frequência desejada, experimentalmente verificou-se próximo de 21 kHz. Este fato foi analisado no programa desenvolvido, verificou-se que um aumento na quantidade de pontos que descrevem a portadora (valores de referências) torna a frequência de comutação mais próxima a 20 kHz. Foi testado para 625 valores da portadora e foi observada uma melhoria na precisão da frequência (em torno 20,1 kHz).

7 CONCLUSÕES FINAIS

A realização deste trabalho de conclusão de curso foi de suma importância, pois permitiu revisar e estudar com maior profundidade os conceitos adquiridos ao longo da graduação especialmente na área de eletrônica de potência. Além disso, através do trabalho pôde-se ter contato com problemas práticos, que exigiram muito raciocínio, pesquisa em artigos científicos atuais e por sobre tudo diversas discussões com os profissionais da área.

A partir da visualização dos resultados, no trabalho ficou demonstrado que a estratégia de modulação adotada nos inversores influencia diretamente na tensão de modo comum da capacitância parasita, por consequência na corrente de modo comum que circula no mesmo. Também foi observado que dependendo da estratégia de modulação o inversor torna-se mais ou menos eficiente, isto devido às perdas ocasionadas no capacitor do barramento CC.

Aplicando a modulação bipolar foi constatada uma reduzida corrente de modo comum que circula na capacitância parasita, porém nesta situação o inversor apresentou uma baixa eficiência, isto devido à elevada corrente drenada pelo capacitor do barramento CC.

Utilizando a modulação unipolar percebeu-se um aumento considerável na corrente de modo comum que circula na capacitância parasita, nesta condição verificou-se um aumento na eficiência do inversor, pois houve uma redução da corrente drenada do capacitor do barramento CC.

Por último, empregando a modulação com portadoras defasadas em 160° foi constatada uma redução na corrente de modo comum em comparação à modulação unipolar, por tanto, nesta situação verificou-se um aumento na corrente drenada do capacitor do barramento CC, por consequência notou-se uma redução no rendimento inversor. Esta modulação tem a particularidade que dependendo do ângulo de defasagem entre as portadoras, pode-se comportar como uma modulação bipolar ou modulação unipolar. Por tanto, através desta modulação pode-se encontrar um meio termo entre ambas as modulações citadas anteriormente, a fim de aperfeiçoar o sistema. A escolha adequada do ângulo de defasagem faz com que o projetista encontre melhores resultados, em termos da diminuição da corrente parasita e da eficiência do inversor.

Através desta análise conclui-se que dependendo da estratégia de modulação a ser utilizada pode-se otimizar o sistema de processamento de energia, em função da

corrente de modo comum, as perdas no capacitor do barramento CC e na eficiência do inversor.

As dificuldades maiores apresentaram-se na medição das magnitudes das correntes de comum, devido às grandezas serem da ordem de mili ampére, visto que no laboratório não existe equipamentos para se medir este tipo de magnitude.

Finalmente, tendo em vista que no projeto não foi implementada nenhuma técnica de controle em malha fechada, pode-se sugerir para trabalhos futuros implementar uma técnica de controle digital para melhorar a qualidade dos resultados obtidos experimentalmente, também pode-se sugerir a interligação deste inversor na rede elétrica comercial e fazer uma comparação entre os resultados obtidos.

REFERÊNCIAS

- [1] CALAIS, Martina. VASSILIOS, G. Agelidis. **Multilevel converters for single-phase grid connected photovoltaic systems - An Overview**. Centre for Renewable Energy Systems Technology Australia (CRESTA).IEEE, 1998.
- [2] SOEREN, Baekhoej Kjaer. PEDERSEN, John K. BLAABJERG, Frede. *IEEE*. **A review of single-phase grid-connected inverters for photovoltaic modules**. Transactions on Industry Applications, vol. 41, no. 5, september/october 2005.
- [3] LOPEZ, Oscar. TEODORESCU, Remus. FREIJEDO, Francisco. DOVALGANDOY, Jesus. **Leakage current evaluation of a single-phase transformerless pv inverter connected to the grid**. *IEEE*, Electronics Technology Departament Vigo University. 2007.
- [4] STEIN, Felipe Guilherme. **Conversão de energia solar fotovoltaica com rastreamento de máxima potência aplicado ao conversor boost**. Trabalho de Conclusão do curso, Universidade do Estado de Santa Catarina, 2012.
- [5] SEGUEL, Julio Igor Lopez. **Projeto de um sistema fotovoltaico autônomo de suprimento de energia usando técnica mppt e controle digital**. Dissertação de mestrado, Universidade Federal de Minas Gerais, programa de pós-graduação em engenharia elétrica, 2009.
- [6] BRUMATTI, Marcio. **Apostila eletrônica de potência, automação industrial**. Centro Federal de Educação Tecnológica do Espírito Santo, 2005.
- [7] de NOVAES, Yales Rômulo. **Estudo de um snubber para o inversor de três níveis com neutro grampeado**. Dissertação de mestrado, Universidade Federal de Santa Catarina, Programa de Pós-graduação em Engenharia Elétrica, 2000.
- [8] de PAIVA, Angelo Fillipi. **Metodologia de comparação de diferentes tecnologias de painéis fotovoltaicos para a implementação de usina experimental de 6kW**. Trabalho de conclusão do curso, Universidade do Estado de Santa Catarina, 2013.

- [9] DOURADO, Israel Franklin. **Inversor monofásico tipo ponte completa com controle digital**. Universidade Federal do Ceará. Trabalho final de curso, 2010.
- [10] LIMA, Luiz Ricardo. **Inversor monofásico npc com snubber regenerativo**. Dissertação para a obtenção do título de Mestre em Engenharia Elétrica. Universidade do estado de Santa Catarina, 2011.
- [11] FUCHS, Eliton. **Conversor Sepic com controle MPPT**. Trabalho de graduação para a conclusão de curso. Universidade Federal do Paraná, 2012.
- [12] SHIMODA, Dante V. **Conversor cc-cc boost com mppt alimentado por painéis fotovoltaicos para aplicação em geração distribuída**. Trabalho de conclusão de curso, Universidade Federal do Ceará, Ceará, 2010.
- [13] ROCHA, Fernando H. M. COELHO, Ernane. VANDERLEI, Farias. **Controle de inversores senoidais através da técnica dos modos deslizantes utilizando FPGA**. Núcleo de Pesquisa em Eletrônica de Potência. Universidade Federal de Uberlândia, Uberlândia, 2010.
- [14] de OLIVEIRA, Wellington Avelino. **Desenvolvimento de um inversor monofásico utilizando controlador digital baseado em FPGA**. Trabalho de conclusão de curso, Universidade Federal do Ceará, Fortaleza, 2010.
- [15] KLEIN, Rafael Luíz. **Carga eletrônica ca programável com regeneração de energia**. Dissertação de mestrado, Universidade do Estado de Santa Catarina, 2012.
- [16] INTERNATIONAL RECTIFIER. **Catálogo de IGBTs da série IRG**. <http://www.irf.com>, consultado em: 05/03/2013.
- [17] BARBI, Ivo. **Projeto de Fontes Chaveadas**. Edição dos autores, Florianópolis, 2000.
- [18] de ALENCAR E SILVA, Carlos Elmano. **Inversor monofásico isolado em alta frequência com ampla faixa de tensão de entrada**. Dissertação de mestrado, Universidade Federal do Ceará, 2007.

ANEXOS

Anexo A – Circuitos auxiliares utilizados.

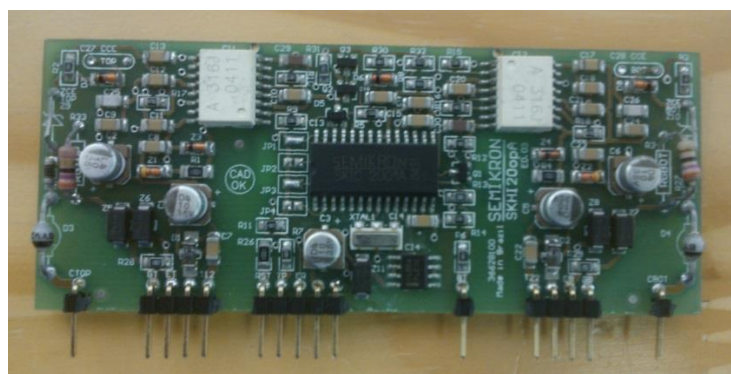
A.1 DRIVER PROPOSTO PARA ACIONAMENTO DOS IGBTs

Este circuito tem por finalidade realizar a interfase entre o FPGA e o circuito de potência do inversor. O driver utilizado no projeto é a SKHI 20opA (Figura 70), fabricados pela SEMIKRON. Este driver incorpora dois drivers SKHI 10op, para que seja possível comandar dois interruptores do mesmo braço, de forma complementar, e com pulsos isolados.

O driver possui algumas características importantes, a serem citadas:

- Isolamento por transformador de pulso entre o comando e o circuito de potência;
- Proteção de sobrecorrente nos interruptores através da tensão V_{ce} ;
- Geração de tempo morto configurável;
- Imposição de tensão negativa no bloqueio dos interruptores;
- Possibilidade de selecionar o resistor de Gatilho no comando e no bloqueio do interruptor.

Figura 70 – Driver SKHI 20opA, da SEMIKRON.

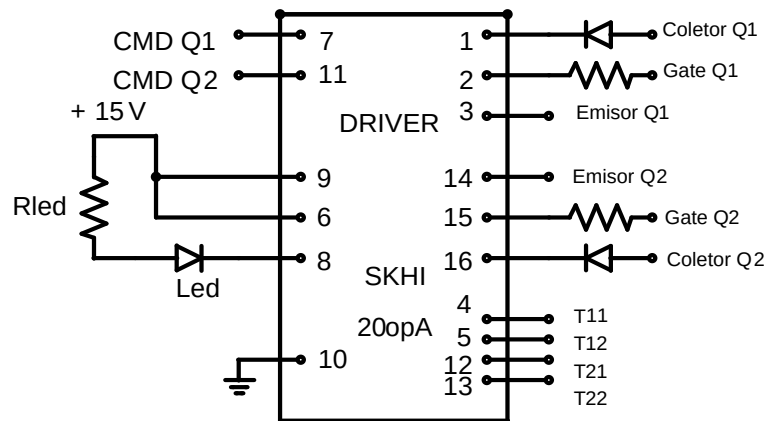


Fonte: Produção do autor

Através de opto acopladores contidos internamente é feito a isolação entre ambos os Drivers. Quando o driver detecta algum erro, como sobrecorrente ou curto-circuito de braço, o sinal no pino 8 é comutado para o nível lógico baixo. Configurando a saída deste pino, o led acende sinalizando a ocorrência de um erro. Para reiniciar os

drivers é necessário enviá-los um sinal de reset (terra) [15]. A Figura 71 ilustra a configuração do driver utilizado.

Figura 71 – Configuração do *Driver SKHI 20opA*.



Fonte: Produção do autor

A.2 FONTE DE ALIMENTAÇÃO DOS DRIVERS

Uma fonte especial é necessária para alimentar os drivers, a SKHI PS1 também fabricados pela Semikron. Consiste numa fonte chaveada que opera em 480 kHz, possui duas saídas isoladas, expansíveis até 8 saídas isoladas através da adição externa de transformadores.

Tabela 16 – Características da fonte SKHI PS1.

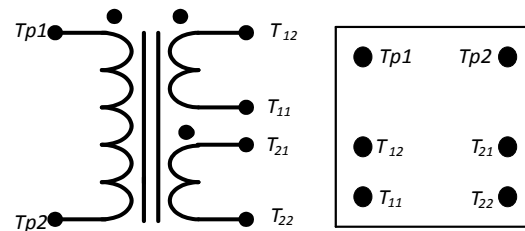
Pinagem e funcionamento da fonte SKHI PS1	
$T_{11} (1), T_{12} (2)$	Pinos da saída 1. Apresenta onda quadrada de 480kHz.
$T_{21} (3), T_{22} (4)$	Pinos da saída 2. Similar a saída 1.
$T_{p1} (5), T_{p2} (6)$	Saída auxiliar para conexão de até 3 transformadores de pulsos.
$V_s (7)$	Alimentação da fonte. $15 \pm 1V$ DC.
GND (8)	Referência do lado primário.

Fonte: Produção do autor

A.3 TRANSFORMADOR DE PULSO

Como é necessário acionar dois drivers isoladamente, torna-se necessário o uso de um transformador de pulso (Figura 72), conectado à saída auxiliar da fonte SKHI PS1. Estes transformadores ou indutores flyback são utilizados em conjuntos com as fontes para acionamento de um ou vários drivers.

Figura 72 – Diagrama esquemático do transformador de pulso.



Fonte: Produção do autor.

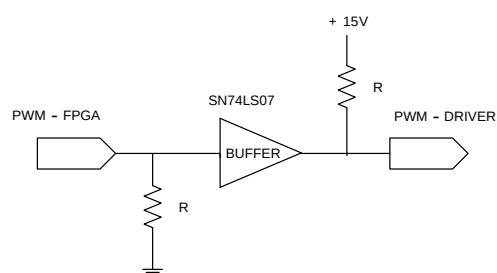
No presente trabalho foi necessária a utilização de um transformador de pulso para o acionamento do driver correspondente ao segundo braço do inversor.

A.4 CIRCUITO BUFFER

O circuito buffer tem como função principal adequar os sinais de saída do FPGA para os circuitos de acionamentos (*drivers*) dos interruptores do circuito de potência. Como foi observado os pinos de entrada e saída do FPGA trabalham com tensão não superior a 3,3 V, para nível lógico alto, fornecendo 3 mA de corrente. Tendo em vista, que os drivers de acionamento dos interruptores trabalham com níveis de tensão de 15 V (tensão de trabalho da placa da SEMIKRON), torna-se necessária a adequação destes sinais para o correto funcionamento.

Como a tensão de saída do FPGA não é suficiente para gatilhar os IGBTs, um circuito buffer é necessário, que é responsável por receber o sinal de gatilho do FPGA (entre 0 e 3,3V) e elevar essa tensão para a faixa entre 0 e 15V. A Figura 73 ilustra o circuito buffer implementado no projeto.

Figura 73 – Interface entre a saída digital do FPGA e os Drivers.



Fonte: Produção do autor

Anexo B – Datasheet do transistor IGBT IRGP50B60PD1.

International
IR Rectifier

SMPS IGBT

PD - 94625A

IRGP50B60PD1

WARP2 SERIES IGBT WITH
ULTRAFAST SOFT RECOVERY DIODE

Applications

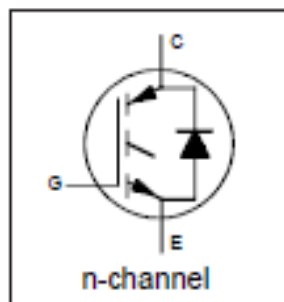
- Telecom and Server SMPS
- PFC and ZVS SMPS Circuits
- Uninterruptible Power Supplies
- Consumer Electronics Power Supplies

Features

- NPT Technology, Positive Temperature Coefficient
- Lower $V_{CE(SAT)}$
- Lower Parasitic Capacitances
- Minimal Tail Current
- HEXFRED Ultra Fast Soft-Recovery Co-Pack Diode
- Tighter Distribution of Parameters
- Higher Reliability

Benefits

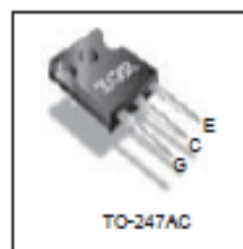
- Parallel Operation for Higher Current Applications
- Lower Conduction Losses and Switching Losses
- Higher Switching Frequency up to 150kHz



$V_{CEB} = 600V$
 $V_{CE(on)}$ typ. = 2.00V
 @ $V_{GE} = 15V$ $I_C = 33A$

Equivalent MOSFET
Parameters①

$R_{CE(on)}$ typ. = 61mΩ
 I_D (FET equivalent) = 50A



Absolute Maximum Ratings

	Parameter	Max.	Units
V_{CE}	Collector-to-Emitter Voltage	600	V
I_C @ $T_C = 25^\circ C$	Continuous Collector Current	75	A
I_C @ $T_C = 100^\circ C$	Continuous Collector Current	45	
I_{CP}	Pulse Collector Current (Ref. Fig. C.T.4)	150	
I_{CL}	Clamped Inductive Load Current ②	150	
I_F @ $T_C = 25^\circ C$	Diode Continuous Forward Current	40	
I_F @ $T_C = 100^\circ C$	Diode Continuous Forward Current	15	
I_{FSM}	Maximum Repetitive Forward Current ③	60	A
V_{GE}	Gate-to-Emitter Voltage	±20	
P_D @ $T_C = 25^\circ C$	Maximum Power Dissipation	390	W
P_D @ $T_C = 100^\circ C$	Maximum Power Dissipation	158	
T_J	Operating Junction and Storage Temperature Range	-55 to +150	$^\circ C$
T_{SOL}	Soldering Temperature for 10 sec.	300 (0.083 in. (1.6mm) from case)	
	Mounting Torque, 6-32 or M3 Screw	10 lbf in (1.1 N m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
R_{JC} (IGBT)	Thermal Resistance Junction-to-Case-(each IGBT)	—	—	0.32	$^\circ C/W$
R_{JC} (Diode)	Thermal Resistance Junction-to-Case-(each Diode)	—	—	1.7	
R_{CS}	Thermal Resistance, Case-to-Sink (flat, greased surface)	—	0.24	—	
R_{JA}	Thermal Resistance, Junction-to-Ambient (typical socket mount)	—	—	40	
	Weight	—	6.0 (0.21)	—	g (oz)

B.1 Programa desenvolvido para os cálculos das perdas no interruptor.

```

clc
n = 1:1:167
t = 5e-5*n
w = 2*pi*60
il = 19.46*sin(w.*5e-5.*n)
Woff = (0.4272.*il.^2 - 10.604.*il + 322.65)*1e-6

Somatorio = sum(Woff)

```

Anexo C – Datasheet do driver SKHI 20OPA, da SEMIKRON.



SKHI 20 opA

SEMI DRIVER®

SKHI 20opA

Preliminary Data

SEMI DRIVER®

Features

- For IGBT with V_{CE} up to 1200V
- Dual driver for half bridge IGBT modules
- May be used as two independent single drivers
- CMOS compatible input drivers
- Short circuit protection by V_{CE} monitoring with soft turn-off
- Secondary side supply under voltage protection
- Error memory, output signal with external or automatic reset
- Interlock TOP/BOTTOM
- DC BUS up to 800V

Typical Applications

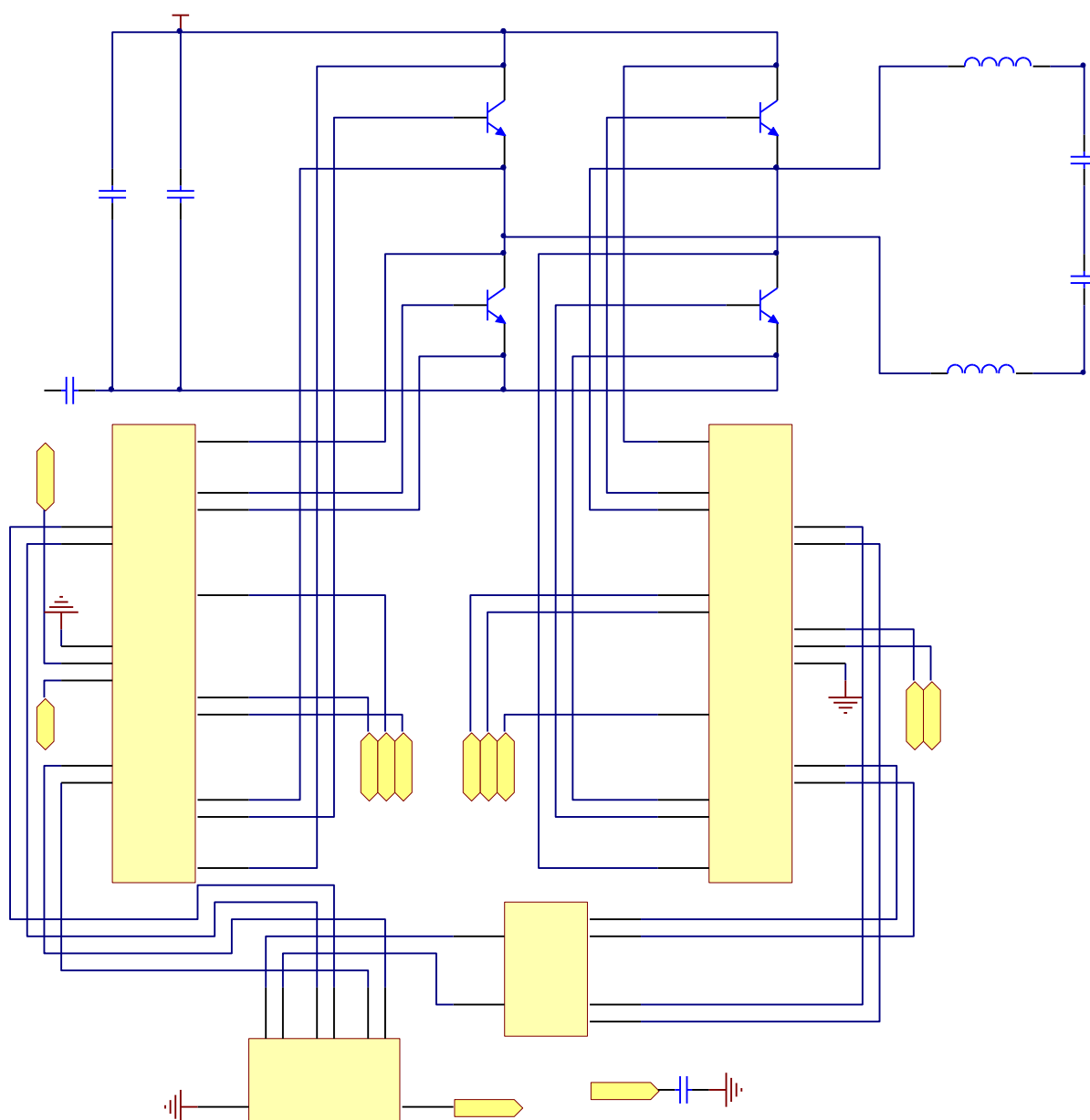
- IGBT Driver for UPS, inverter drivers, welding inverter and SMPS

Absolute Maximum Ratings				
Symbol	Term	Value	Types	
V_x	Supply voltage primary	18	V	
V_{ss}	Supply voltage secondary	30	V	
$I_{out(max)}$	Output peak current	2,5	A	
f_{sw}	max. switching frequency	100	kHz	
V_{CE}	Collector-Emitter voltage sense across the IGBT	1000	V	
dv/dt	Rate of rise and fall of voltage secondary to primary side	15	kV/μs	
V_{iso}	Isolation test voltage input-output (1 min. AC)	2500	Vac	
$R_{DS(on)}$	Minimum rating for R_{DS}	7.5	Ω	
T_{op}	Operating temperature	-40... +70	°C	
T_{stg}	Storage temperature	-40... +85	°C	

Electrical Characteristics ($T_a=25^{\circ}\text{C}$)					
Symbol	Term	min	typ	max	Units
V_x	Supply voltage primary side	14,4	15	15	V
I_b	Supply current primary side			45	mA
V_{ss}	Isolated supply voltage secondary side	24	25,5	27	V
I_{ss}	Isolated supply current secondary side			20	mA
V_i	Input signal voltage (on/off)		15 / 0		V
V_{TH}	Input threshold voltage (High)	11,0	12,4		V
V_{TL}	Input threshold voltage (Low)		4,8	6,4	V
R_{in}	Input resistance		10		kΩ
$V_{CE(on)}$	Turn-on gate voltage output		15	16	V
$V_{CE(off)}$	Turn-off gate voltage output	-9	-8	-6	V
R_{DS}	Internal gate-emitter resistance		10		kΩ
$t_{d(on)}$	Input-output turn-on propagation time	350	550	750	ns
$t_{d(off)}$	Input-output turn-off propagation time	500	700	900	ns
t_{rd}	Top-bottom interlock dead time		4 ¹⁾		μs
$V_{CE(safe)}$	Ref. voltage for V_{CE} monitoring	6,5	7 ²⁾	7,5	V
$t_{d(res)}$	Error input-output propagation time		0,6		μs
$t_{d(reset)}$	Error reset time		9 ²⁾		μs
C_{pk}	Coupling capacity primary-secondary		3		pF
W	weight		17,5		g

¹⁾ Factory adjusted; see table Jumper Settings for other values.
²⁾ For resetting the driver it is necessary to turn off both pulses (top and bottom) or put reset signal low for at least 50μs.
³⁾ V_{CE} threshold is adjustable.

Anexo D – Esquemático do circuito de potência no *altium designer*.



Anexo E – Rotinas em VHDL implementadas no FPGA para geração das modulações PWMs.

1. Modulação Bipolar

```
--declaração das bibliotecas
library ieee;
use ieee.std_logic_1164.ALL;
use ieee.std_logic_unsigned.ALL;

--O entity define a interface (port) do projeto, através dos pinos de entrada (in) e saída (out) e o
tipo do sinal correspondente
entity bipolar is
port (clk: in std_logic;           --clock de entrada
      Chave1,Chave2,chave3,chave4: out bit);  --variáveis de saída
end entity bipolar;

architecture estrutura of bipolar is
    shared variable a : integer :=0;
    shared variable b : integer :=0;
    shared variable aux1 : integer :=1;
    shared variable aux2 : integer :=1;
    shared variable saidasenoidal : integer :=0;
    shared variable saidatriangular : integer :=0;
    shared variable freqMod: integer :=60;
    shared variable freqTrian : integer :=20000;
    shared variable N1: integer :=1;
    shared variable N2: integer :=1;
    type moduladora is array (integer range <>) of integer; -- declaração do vetor moduladora
    shared variable senoide:moduladora (1 to 400):= (valores da senoide);
    type portadora is array (integer range <>) of integer;  --declaração do vetor portadora
    shared variable triangular:portadora (1 to 400):= (valores da triangular);

begin
    process(clk)
    begin
        if clk='1' then
            a:=1+a;
            b:=1+a;
            N1 := 50000000/(freqMod*400);
            N2 := 50000000/(freqTrian*400);
            --Geração da onda moduladora (senoidal)

            if a=N1 then
                saidasenoidal:= senoide(aux1);
                aux := aux +1;
                a:=0;

                if aux=400 then
                    aux := 1;end if;

            end if;

            --Geração da onda portadora (triangular)
```

```

        if b=N2 then
            saidatriangular := triangular (aux2);
            aux2:=aux2+1;
            b:=0;
        end if;
        if aux2=400 then
            aux2:=1;
            end if;
    end if;

```

--Geração do PWM (comparar ambos os sinais)

```

        if saidatriangular > saidasenoidal then
            chave1 <= '1';
            chave2<= '0';
            chave3<= '0';
            chave4 <= '1';

            else
                chave1 <= '0';
                chave2<= '1';
                chave3<= '1';
                chave4 <= '0';
            end if;
        end if;
    end process;
end architecture estrutura;

```

2. Modulação Unipolar

```

library ieee;
use ieee.std_logic_1164.ALL;
use ieee.std_logic_unsigned.ALL;

```

```

entity unipolar is
    port (clk: in std_logic;           --clock de entrada
          Chave1,Chave2,chave3,chave4: out bit); --variáveis de saída
end entity unipolar;

```

```

architecture estrutura of bipolar is
    shared variable a : integer :=0;
    shared variable b : integer :=0;
    shared variable aux1 : integer :=1;
    shared variable aux2 : integer :=1;
    shared variable aux3 : integer :=1;
    shared variable N1: integer :=1;
    shared variable N2: integer :=1;
    shared variable saidasenoidal : integer :=0;
    shared variable saidatriangular : integer :=0;
    shared variable freqMod: integer :=60;
    shared variable freqTrian : integer :=20000;
    type moduladora is array (integer range <>) of integer; -- declaração do vetor moduladora
    shared variable senoide:moduladora (1 to 400):= (valores da senoide);

```

```

type portadora is array (integer range <>) of integer;  --declaração do vetor portadora
shared variable triangular:portadora (1 to 400):= (valores da triangular);
begin
process(clk)
    begin
        if clk='1' then
            a:=1+a;
            b:=1+b;
            N1 := 50000000/(freqMod*400);
            N2 := 50000000/(freqTrian*400);
            if a=N1 then
                saidasenoidal:= senoide(aux1);
                aux1 := aux1 +1;
                a:=0;
                if aux1=400 then
                    aux1:= 1;
                end if;
            end if;
            if b=N2 then
                saidatriangular1 := triangular1 (aux2);
                saidatriangular2 := -triangular1 (aux3);
                aux2:=aux2+1;
                aux3:=aux3+1;
                b:=0;
                if aux2=400 then
                    aux2:=1;
                    aux3:=1;
                end if;
            end if;
            if saidatriangular1 > saidasenoidal then
                chave1 <= '1';
                chave3<= '0';
            else
                chave1 <= '0';
                chave3<= '1';
            end if;
            if saidatriangular2 > saidasenoidal then
                chave2<= '0';
                chave4 <= '1';
            else
                chave2<= '1';
                chave4 <= '0';
            end if;
        end if;
    end process;
end architecture estrutura;

```