UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEE
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA - PPGEEL

Formação: Mestrado Profissional em Engenharia Elétrica

DISSERTAÇÃO DE MESTRADO OBTIDA POR

Janderson Duarte

RETIFICADOR DE CORRENTE ISOLADO, PONTE COMPLETA – FLYBACK, COM ELEVADO FATOR DE POTÊNCIA

Apresentada em 27 / 02 / 2009 Perante a Banca Examinadora:

Dr. Marcello Mezaroba - Presidente (UDESC)
Dr. Roger Gules (UTFPR)
Dr. Cassiano Rech (UDESC)
Dr. Leandro Michels (UDESC)

UNIVERSIDADE DO ESTADO DE SANTA CATARINA – UDESC

CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT

DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEE

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGEEL

DISSERTAÇÃO DE MESTRADO

Mestrando: JANDERSON DUARTE – Engenheiro Eletricista

Orientador: Prof. Dr. MARCELLO MEZAROBA
Co-Orientador: Prof. Dr. LEANDRO MICHELS

CCT/UDESC – JOINVILLE

RETIFICADOR DE CORRENTE ISOLADO, PONTE COMPLETA – FLYBACK, COM ELEVADO FATOR DE POTÊNCIA

DISSERTAÇÃO APRESENTADA PARA OBTENÇÃO DO TÍTULO DE MESTRE EM ENGENHARIA ELÉTRICA DA UNIVERSIDADE DO ESTADO DE SANTA CATARINA, CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT, ORIENTADA PELO PROF. DR. MARCELLO MEZAROBA

JOINVILLE
2009

UNIVERSIDADE DO ESTADO DE SANTA CATARINA - UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA – PPGEEL

"RETIFICADOR DE CORRENTE ISOLADO, PONTE COMPLETA – FLYBACK, COM ELEVADO FATOR DE POTÊNCIA"

por

JANDERSON DUARTE

Esta dissertação foi julgada adequada para a obtenção do título de

MESTRE EM ENGENHARIA ELÉTRICA

área de concentração em "Automação de Sistemas",
e aprovada em sua forma final pelo

CURSO DE MESTRADO PROFISSIONAL EM ENGENHARIA ELÉTRICA

CENTRO DE CIÊNCIAS TECNOLÓGICAS DA

UNIVERSIDADE DO ESTADO DE SANTA CATARINA.

Banca Examinadora:

Joinville, 27 de fevereiro de 2009.

Dr. Marcello Mezaroba
CCT/UDESC (orientador/presidente)

Dr. Cassiano Rech
CCT/UDESC

Dr. Roger Gules
UTFPR

Dr. Leandro Michels
CCT/UDESC (co-orientador/suplente)

FICHA CATALOGRÁFICA

NOME: DUARTE, Janderson
DATA DEFESA: 27/02/2009
LOCAL: Joinville, CCT/UDESC
NÍVEL: Mestrado Número de ordem: 14 – CCT/UDESC
FORMAÇÃO: Ciência e Engenharia de Materiais **ÁREA DE CONCENTRAÇÃO**: Automação de Sistemas
TÍTULO: Retificador de Corrente Isolado, Ponte Completa – Flyback, com Elevado Fator de Potência **PALAVRAS - CHAVE**: Retificador de Corrente, Ponte Completa – F lyback, Correção do Fator de Potência. **NÚMERO DE PÁGINAS**: 166
CENTRO/UNIVERSIDADE: Centro de Ciências Tecnológicas da UDESC
PROGRAMA: Pós-graduação em Engenharia Elétrica - PPGEEL
CADASTRO CAPES: 41002016012P-0
ORIENTADOR: Dr. Marcello Mezaroba
PRESIDENTE DA BANCA: Dr. Marcello Mezaroba **MEMBROS DA BANCA**: Dr. Roger Gules, Dr. Cassiano Rech, Leandro Michels

À minha família, que sempre me deu apoio em todos os momentos desta difícil caminhada.

AGRADECIMENTOS

Primeiramente à minha família que sempre me incentivou e me forneceu suporte para realização deste trabalho.

À minha noiva Raquel pela sua compreensão e incentivo nesta jornada.

Ao Prof. Dr. Marcello Mezaroba cujos conhecimentos compartilhados foram fundamentais para o desenvolvimento e conclusão deste trabalho.

Aos professores M. Alessandro Luiz Batschauer, M. Joselito Anastácio Heerdt, Dr. Cassiano Rech e Dr. Leandro Michels pela fundamental contribuição fornecida para desenvolvimento deste trabalho.

Ao Dr. Grover Victor Torrico Bascopé pela ajuda fornecida no início deste trabalho.

Aos mestres Neomar Giacomini e Jonathan Domini Sperb e ao mestrando Josué Dias por todo auxílio e discussões relevantes que me ajudaram na conclusão do trabalho.

A todos os bolsistas do nPEE – Núcleo de Processamento de Energia Elétrica – da UDESC pela amizade ao longo deste período e pelo auxilio nas diversas tarefas.

À Universidade do Estado de Santa Catarina pela bolsa de monitoria (PROMOP) que possibilitou minha dedicação integral ao mestrado.

À empresa *Texas Instruments* pela doação do kit DSP utilizado no protótipo desta dissertação.

À empresa *Magmattec* pela doação do indutor toroidal utilizado como filtro de entrada do protótipo.

RESUMO

Este trabalho apresenta o estudo e a implementação de um retificador de corrente isolado, Ponte Completa – Flyback, com elevado fator de potência de entrada e controle digital implementado em um DSP. O conversor proposto pode operar como elevador ou abaixador da tensão de entrada, podendo ser utilizado como uma fonte de tensão CC variável. As análises qualitativa e quantitativa do conversor, uma metodologia de projeto do circuito de potência e o projeto de um protótipo são apresentados nesta dissertação. Além disso, os modelos necessários para o projeto dos controladores assim como uma metodologia de projeto dos controladores, baseado na resposta em freqüência, são incluídas no trabalho. O protótipo foi desenvolvido para uma potência nominal de saída de 3500 W, freqüência de operação de 75 kHz, tensão de saída variável de 0 a 400 V e tensão eficaz de entrada de 220 V. Resultados de simulação e experimentais são apresentados para validar o conversor e o sistema de controle propostos.

PALAVRAS-CHAVE: Retificador de Corrente, Ponte Completa – Flyback, Correção do Fator de Potência.

ABSTRACT

This work presents the study and implementation of a Full Bridge - Flyback isolated current rectifier with high input power factor and digital control implemented in a DSP. The proposed converter can operate as a step-up or step-down converter, so that it can be used as a variable DC voltage source. Qualitative and quantitative analysis of the proposed converter, a methodology to design the power stage and a design example are presented in this dissertation. Moreover, the plant models to design the voltage and current controllers as well as a methodology to design these controllers, based on the frequency response, are included in this work. The prototype was developed to a nominal output power of 3500 W, switching frequency of 75 kHz, variable voltage output of 0 to 400 V and RMS input voltage of 220 V. Simulations and experimental results are presented to validate the proposed converter and digital control structure.

KEYWORDS: Current Rectifier, Full Bridge – Flyback, Power Factor Correction.

LISTA DE FIGURAS

Figura 1 – Método clássico para realizar acorreção do fator de potência em um inversor de freqüência. 20

Figura 2 – Esquema de estágio único. 20

Figura 3 – Topologia do conversor proposto. 23

Figura 4 – Estratégia de modulação. 25

Figura 5 – Primeira etapa de operação no modo Buck. 26

Figura 6 – Segunda e quarta etapas de operação no modo Buck. 26

Figura 7 – Terceira etapa de operação no modo Buck. 27

Figura 8 – Principais formas de onda no modo Buck. 28

Figura 9 – Primeira e terceira etapas de operação no modo Boost. 29

Figura 10 – Segunda etapa de operação no modo Boost. 30

Figura 11 – Quarta etapa de operação no modo Boost. 31

Figura 12 - Principais formas de onda no modo Boost. 32

Figura 13 – Regiões de operação do Buck e Boost. 33

Figura 14 – Representação das correntes no indutor acoplado. 37

Figura 15 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação unitária no modo Buck. 38

Figura 16 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação 2 no modo Buck. 39

Figura 17 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação unitária no modo Boost. 50

Figura 18 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação 2 no modo Boost. 51

Figura 19 – Ganho estático do conversor no modo Buck+Boost. 58

Figura 20 – Razão cíclica em função do ângulo da tensão de entrada. 59

Figura 21 – Variação da ondulação de corrente no indutor acoplado em função do ângulo da tensão de entrada. 60

Figura 22 – Circuito equivalente de entrada..... 61

Figura 23 – Esquemático da aquisição de dados do conversor. 71

Figura 24 – Diagrama do controlador..... 72

Figura 25 – Malha de tensão considerando a malha de corrente como um ganho. 72

Figura 26 – Malha de corrente para controle digital. 73

Figura 27 – Malha de tensão para controle digital. 73

Figura 28 – Circuito equivalente da primeira etapa para o modo Boost. 74

Figura 29 – Circuito equivalente da segunda etapa para o modo Boost..... 75

Figura 30 – Circuito equivalente simplificado de segunda etapa de operação no modo Boost. 76

Figura 31 – Modelo completo e modelo aproximado para o modo Boost para uma razão cíclica de 0,99 e 0,56. 80

Figura 32 – Circuito equivalente da primeira etapa para o modo Buck. 81

Figura 33 – Circuito equivalente da segunda etapa para o modo Buck. 81

Figura 34 – Modelo completo e modelo aproximado para o modo Buck para uma razão cíclica de 0,4 e 0,15..... 85

Figura 35 – Malha equivalente de saída do conversor. 86

Figura 36 – Sinal de controle e portadora dente de serra. 88

Figura 37 – Geração da onda dente de serra..... 89

Figura 38 – Filtro *anti-aliasing* considerado. 90

Figura 39 – Filtro passa baixas de corrente. 90

Figura 40 – Modelo do sensor de tensão. 92

Figura 41 – Esquema do multiplicador. 93

Figura 42 – Malha de controle de corrente..... 96

Figura 43 – Malha de controle de corrente simplificada. 96

Figura 44 – Malha de controle de corrente no plano $\boldsymbol{w}$. 98

Figura 45 – Influência do controlador na malha de corrente..... 100

Figura 46 – Representação do bloco do controlador de corrente. 101

Figura 47 – Malha de controle de tensão. 102

Figura 48 – Malha de controle de tensão simplificada. 102

Figura 49 – Influência do controlador na malha de tensão. 106

Figura 50 – Esquemático do circuito simulado. 110

Figura 51 – Tensão de entrada (V_{in}) e corrente de entrada multiplicada por 5 ($5*I_{in}$) do conversor. 111

Figura 52 – Corrente no primário do indutor acoplado. 111

Figura 53 – Tensão de saída (V_o) e potência de saída (P_o) do conversor. 112

Figura 54 – Tensão de comando das chaves S_1 e S_4, tensão de comando das chaves S_2 e S_3, tensão no primário do indutor e corrente no primário do indutor multiplicada por 5. 113

Figura 55 – Tensão na chave S_1 (vS_1), corrente na chave S_1 multiplicada por 5 ($5*iS_1$), tensão no primário do transformador (vL_p) e corrente no primário do transformador multiplicada por 5 (5*iLp). 114

Figura 56 – Tensão do diodo D_3 (vD_3), corrente no diodo D_3 multiplicada por 5 ($5*iD_3$), tensão no diodo D_5 (vD_5) e a corrente no diodo D_5 multiplicada por 5 ($5*iD_5$). 114

Figura 57 – Conteúdo harmônico de corrente. 116

Figura 58 – Tensão de entrada (V_{in}) e corrente de entrada multiplicada por 5 ($5*I_{in}$) do conversor. 117

Figura 59 – Corrente no primário do indutor acoplado. 117

Figura 60 – Diagrama de blocos da simulação - circuito de potência simulado. 118

Figura 61 – Diagrama de blocos da simulação – digitalização dos sinais. 118

Figura 62 – Diagrama de blocos da simulação – controlador de tensão. 119

Figura 63 – Diagrama de blocos da simulação – controlador de corrente. 119

Figura 64 – Diagrama de blocos da simulação – modulador *PWM*. 119

Figura 65 – Tensão de saída (Vo), tensão da rede (Vrede) e corrente de entrada (Irede). 121

Figura 66 – Tensão de saída e corrente de entrada quando sujeito a um degrau de carga. 122

Figura 67 – Tensão de saída e corrente de entrada quando sujeito a um degrau de carga. 123

Figura 68 – Diagrama de blocos do sistema. 126

Figura 69 – Fluxograma do programa do DSP. 127

Figura 70 – Protótipo montado para testes. 129

Figura 71 – Esquemático do módulo de potência 130

Figura 72 – Módulo de potência do conversor desenvolvido. 131

Figura 73 – Snubber de Undeland do conversor. 132

Figura 74 – Foto do *driver* utilizado 133

Figura 75 – Kit didático TMSF2812 eZdsp^{TM}. 134

Figura 76 – Circuito de condicionamento do sinal da corrente do primário do indutor 134

Figura 77 – Circuito de condicionamento do sinal da tensão de saída. 135

Figura 78 – Circuito de condicionamento do sinal da amostra da tensão da rede e sinal de off-set. 136

Figura 79 – Circuito de condicionamento de sinal do DSP para os *drivers*. 137

Figura 80 – Circuito de condicionamento de sinal dos *drivers* para o DSP. 137

Figura 81 – Placa de condicionamento de sinais. 138

Figura 82 – Esquema elétrico da placa de amostra da tensão da rede. 138

Figura 83 – Foto da placa de amostra da tensão da rede. 139

Figura 84 – Circuito da fonte auxiliar. 139

Figura 85 – Foto da fonte auxiliar. 140

Figura 86 – Tensão e corrente de entrada do conversor (100V/div, 10A/div, 5 ms/div). 141

Figura 87 – Harmônicos de corrente no modo Boost e valor de referência da norma. 142

Figura 88 – Tensão de entrada e de saída do conversor (100V/div, 5 ms/div). 142

Figura 89 – Tensão na chave S_1 e corrente no primário do indutor acoplado (50V/div, 5A/div, 2,5 μs/div). 144

Figura 90 – Degrau de carga de 244Ω para 122Ω (10V/div, 10A/div, 50ms/div). 145

Figura 91 – Degrau de carga de 122Ω para 244Ω (10V/div, 10A/div, 50ms/div). 145

Figura 92 – Tensão de saída, tensão e corrente de entrada (50V/div, 10A/div, 2,5ms/div)... 146

Figura 93 – Harmônicos de corrente no modo Boost+Buck e valor de referência da norma. 146

Figura 94 – Corrente no primário do indutor Flyback (10A/div, 1ms/div). 147

LISTA DE TABELAS

Tabela 1 – Valores de projeto calculados. 68

Tabela 2 – Componentes especificados para o protótipo. 69

Tabela 3 – Dados de Projeto para o controlador de corrente 98

Tabela 4 – Dados de projeto para o controlador de tensão. 104

Tabela 5 – Esforços nos componentes, teórico e simulado. 115

LISTA DE ABREVIAÇÕES E SIMBOLOGIA (APRESENTADOS EM ORDEM ALFABÉTICA)

C_b	*Capacitância do circuito de bloqueio CC do transformador.*
C_f	*Capacitor do filtro LC de entrada.*
C_o	*Capacitância de saída.*
D	*Razão cíclica.*
D_1 *a* D_6	*Diodos de saída do conversor.*
f_a	*Freqüência de amostragem do controle.*
f_{ck}	*Freqüência de Clock do DSP.*
f_{rede}	*Freqüência da tensão da rede de alimentação.*
f_s	*Freqüência de chaveamento.*
G	*Ganho estático do conversor.*
iD_x	*Corrente no diodo x.*
iL_P	*Corrente no primário do transformador.*
iL_{PF}	*Corrente no primário do indutor acoplado.*
iL_S	*Corrente no secundário do transformador.*
iL_{SF}	*Corrente no secundário do indutor acoplado.*
i_M	*Corrente máxima no primário do indutor acoplado.*
i_m	*Corrente mínima no primário do indutor acoplado.*
iS_x	*Corrente na chave x.*
K_{AD}	*Ganho do conversor AD do DSP.*
K_i	*Ganho do sensor de corrente.*
K_m	*Ganho do multiplicador.*
K_v	*Ganho do sensor de tensão.*
L_C	*Indutância mútua do indutor acoplado.*
L_f	*Indutor do filtro LC de entrada.*
L_p	*Indutância do primário do transformador.*
L_{PF}	*Indutância do primário do indutor acoplado.*
L_S	*Indutância do secundário do transformador.*
L_{SF}	*Indutância do secundário do indutor acoplado.*
m_a	*Índice de modulação de amplitude.*
N	*Relação de transformação do transformador e do indutor acoplado.*
N_P	*Número de espiras do primário do transformador.*
N_{PF}	*Número de espiras do primário do indutor acoplado.*
N_S	*Número de espiras do secundário do transformador.*
N_{SF}	*Número de espiras do secundário do indutor acoplado.*
P_o	*Potência eficaz de saída.*
R_b	*Resistência do circuito de bloqueio CC do transformador.*
R_o	*Resistência equivalente de saída.*
S_1 *a* S_4	*Chaves principais.*
T_1	*Transformador ponte completa.*
T_a	*Período de amostragem do controle.*
t_c	*Tempo em que a chave está conduzindo.*
T_s	*Período de chaveamento.*
vD_x	*Tensão no diodo x.*
V_{in}	*Tensão após a ponte retificadora.*
vL_P	*Tensão do primário do transformador.*
vL_{PF}	*Tensão no primário do indutor acoplado.*
vL_S	*Tensão no secundário do transformador.*

vL_{SF}	*Tensão no secundário do indutor acoplado.*
V_o	*Tensão de saída.*
V_o'	*Tensão de saída referida ao primário do transformador.*
V_P	*Tensão de pico da rede.*
vS_x	*Tensão na chave x.*
V_T	*Valor máximo da portadora dente de serra.*
$\overline{\Delta IL_{PF}}$	*Ondulação da corrente no primário do indutor acoplado parametrizado.*
ΔIL_{PF}	*Ondulação da corrente no primário do indutor acoplado.*
ΔV_o	*Ondulação da tensão de saída.*
θ_1 *e* θ_2	*Ângulos que definem o período de funcionamento do conversor no modo Buck.*

LISTA DE SUBÍNDICES E PREFIXOS PARA AS VARIÁVEIS ADOTADAS

_ef	*Referente ao valor eficaz, considerando a variação em baixa freqüência, da variável em questão.*
_ef_AF	*Referente ao valor eficaz em alta freqüência da variável em questão.*
_max	*Referente ao valor máximo da variável em questão.*
_med	*Referente ao valor médio, considerando a variação em baixa freqüência, da variável em questão.*
_med_AF	*Referente ao valor médio em alta freqüência da variável em questão.*
_pico	*Referente ao pico da variável em questão.*

SUMÁRIO

INTRODUÇÃO GERAL 19
1 ANÁLISE DA TOPOLOGIA PROPOSTA 23
1.1 INTRODUÇÃO 23
1.2 ANÁLISE QUALITATIVA 23
1.2.1 Estratégia de Modulação 24
1.2.2 Operação no Modo Buck 25
1.2.3 Operação no Modo Boost 29
1.2.4 Operação nos Modos Buck e Boost 33
1.3 ANÁLISE QUANTITATIVA NO MODO BUCK 34
1.3.1 Ganho Estático 34
1.3.2 Razão Cíclica em Função do Ângulo da Tensão de Entrada 34
1.3.3 Fundamental da Corrente de Entrada 35
1.3.4 Corrente Máxima no Primário do Indutor Acoplado 36
1.3.5 Equacionamento para o Cálculo da Indutância do Indutor Acoplado 37
1.3.6 Esforços no Indutor Acoplado 40
1.3.6.1 Corrente Média no Primário 40
1.3.6.2 Corrente Média no Secundário 40
1.3.6.3 Corrente Eficaz no Primário 41
1.3.6.4 Corrente Eficaz no Secundário 41
1.3.6.5 Corrente de Pico no Primário 41
1.3.6.6 Corrente de Pico no Secundário 42
1.3.7 Esforços no Capacitor de Saída 42
1.3.7.1 Corrente Eficaz 42
1.3.8 Esforços nas Chaves 42
1.3.8.1 Corrente Média nas Chaves 42
1.3.8.2 Corrente Eficaz nas Chaves 43
1.3.8.3 Tensão Máxima nas Chaves 43
1.3.9 Esforços no Transformador 43
1.3.9.1 Corrente Eficaz no Primário do Transformador 43
1.3.9.2 Corrente Eficaz no Secundário do Transformador 44
1.3.10 Esforços nos Diodos D_1 e D_2 44
1.3.10.1 Corrente Média nos Diodos D_1 e D_2 44
1.3.10.2 Corrente Eficaz nos Diodos D_1 e D_2 45
1.3.10.3 Tensão Reversa Máxima 45
1.3.11 Esforços nos Diodos D_3 e D_4 45
1.3.11.1 Corrente Média nos Diodos D_3 e D_4 45
1.3.11.2 Corrente Eficaz nos Diodos D_3 e D_4 46
1.3.11.3 Tensão Reversa Máxima 46
1.3.12 Esforços nos Diodos D_5 e D_6 46
1.3.12.1 Corrente Média nos Diodos D_5 e D_6 46
1.3.12.2 Corrente Eficaz nos Diodos D_5 e D_6 47
1.3.12.3 Tensão Reversa Máxima 47
1.3.13 Esforços nos Diodos Retificadores de Entrada 47
1.3.13.1 Corrente Média 47
1.3.13.2 Corrente Eficaz 48
1.4 ANÁLISE QUANTITATIVA NO MODO BOOST 48

1.4.1 Ganho Estático 48
1.4.2 Razão Cíclica em Função do Ângulo da Tensão de Entrada 48
1.4.3 Corrente Máxima no Primário do Indutor Acoplado 48
1.4.4 Equacionamento para o Cálculo do Indutor Acoplado 49
1.4.5 Esforços no Indutor 51
1.4.5.1 Corrente Média no Primário 51
1.4.5.2 Corrente Média no Secundário 52
1.4.5.3 Corrente Eficaz no Primário 52
1.4.5.4 Corrente Eficaz no Secundário 53
1.4.5.5 Corrente de Pico no Primário do Indutor 53
1.4.5.6 Corrente de Pico no Secundário do Indutor 53
1.4.6 Esforços no Capacitor de Saída 54
1.4.6.1 Corrente Eficaz 54
1.4.7 Esforços nas Chaves 54
1.4.7.1 Corrente Média nas Chaves 54
1.4.7.2 Corrente Eficaz nas Chaves 55
1.4.7.3 Máxima Tensão nas Chaves 55
1.4.8 Esforços no Transformador 55
1.4.8.1 Corrente Eficaz no Primário do Transformador 55
1.4.8.2 Corrente Eficaz no Secundário do Transformador 56
1.4.9 Esforços nos Diodos D_3, D_4, D_5 e D_6 56
1.4.9.1 Corrente Média nos Diodos 56
1.4.9.2 Corrente Eficaz nos Diodos 57
1.4.9.3 Tensão Reversa Máxima nos Diodos D_3 e D_4 57
1.4.9.4 Tensão Reversa Máxima nos Diodos D_5 e D_6 57
1.4.10 Esforços nos Diodos Retificadores de Entrada 57
1.4.10.1 Corrente Média 57
1.4.10.2 Corrente Eficaz 58
1.5 ANÁLISE QUANTITATIVA NO MODO BUCK+BOOST 58
1.5.1 Cálculo do Valor da Indutância do Indutor Acoplado 59
1.5.2 Cálculo do Valor do Capacitor de Saída 60
1.5.3 Filtro LC de Entrada 60
1.5.4 Esforços nos Componentes no Modo Buck+Boost 62
1.6 METODOLOGIA PARA PROJETO 63
1.6.1 Especificações do Conversor 63
1.6.2 Cálculo da Relação de Transformação (N) 64
1.6.3 Determinar os Ângulos dos Modos de Operação 64
1.6.4 Cálculo da Indutância do Indutor Acoplado 64
1.6.5 Cálculo da Capacitância de Saída 64
1.6.6 Cálculo do Filtro de Entrada 65
1.6.7 Cálculo do Circuito de Bloqueio CC no Primário do Transformador 65
1.6.8 Cálculo dos Esforços nos Componentes 66
1.6.9 Especificação e Cálculo Térmico dos Componentes 66
1.6.10 Projetar e Especificar os Materiais Magnéticos 66
1.7 PROJETO DO CONVERSOR 66
1.7.1 Especificações do Projeto 67
1.7.2 Cálculo da Relação de Transformação 67
1.7.3 Determinação dos Modos de Operação 67
1.7.4 Cálculos de Projeto 67
1.8 CONCLUSÕES 69

2 MODELAGEM E CONTROLE 70
2.1 INTRODUÇÃO 70
2.2 VISÃO GERAL DO DIAGRAMA DE CONTROLE 70
2.3 DETERMINAÇÃO DOS MODELOS DO SISTEMA 73
2.3.1 Modelo da Planta de Corrente 74
2.3.1.1 Modelo da Planta de Corrente para o Modo Boost 74
2.3.1.2 Modelo da Planta de Corrente para o Modo Buck 80
2.3.2 Modelo da Planta de Tensão 85
2.3.3 Modelo do Modulador *PWM* 87
2.3.4 Modelo do Filtro *Anti-Aliasing* 89
2.3.5 Modelo do Filtro Passa-Baixas 90
2.3.6 Modelo do Conversor A/D 91
2.3.7 Modelo do Sensor de Corrente 91
2.3.8 Modelo do Sensor de Tensão 92
2.3.9 Modelo do Multiplicador 92
2.3.10 Modelo do Retentor 93
2.4 METODOLOGIA PARA PROJETO DOS CONTROLADORES 93
2.5 PROJETO DOS CONTROLADORES DIGITAIS 94
2.5.1 Projeto do Controlador de Corrente 95
2.5.2 Projeto do Controlador de Tensão 101
2.6 CONCLUSÕES 107
3 RESULTADOS DE SIMULAÇÃO 109
3.1 INTRODUÇÃO 109
3.2 SIMULAÇÃO DO CIRCUITO DE POTÊNCIA 109
3.3 SIMULAÇÃO COM TENSÃO DE SAÍDA DE 200V 116
3.4 SIMULAÇÃO DO SISTEMA DE CONTROLE 118
3.5 CONCLUSÕES 124
4 RESULTADOS EXPERIMENTAIS 125
4.1 INTRODUÇÃO 125
4.2 PLATAFORMA EXPERIMENTAL 125
4.2.1 Programação 126
4.2.2 Circuitos Eletrônicos 129
4.2.3 Unidade De Potência 129
4.2.4 Circuitos Grampeadores De Tensão 131
4.2.5 Drivers 132
4.2.6 Módulo Dsp 133
4.2.7 Placa De Condicionamento De Sinais 134
4.2.8 Placa Amostra Da Tensão De Rede 138
4.2.9 Fonte Auxiliar De Alimentação 139
4.3 RESULTADOS OBTIDOS 140
4.4 CONCLUSÕES 148
CONCLUSÃO GERAL 150
APÊNDICE A – ESPECIFICAÇÃO E CÁLCULO TÉRMICO DOS COMPONENTES 155
APÊNDICE B - PROJETO FÍSICO DO INDUTOR ACOPLADO 160
APÊNDICE C - PROJETO FÍSICO DO TRANSFORMADOR PONTE COMPLETA 164

INTRODUÇÃO GERAL

O estudo de conversores chaveados com elevado fator de potência na entrada é de grande interesse, principalmente ao que se refere à eficiência energética e a qualidade de energia. O baixo fator de potência é originado pelas altas taxas de distorção harmônica geradas pelas cargas não-lineares conectadas a rede elétrica.

Devido ao baixo fator de potência ocorre uma circulação de energia reativa na rede elétrica, obrigando um dimensionamento para suportar a potência ativa mais a reativa que circula na rede. Isso implica em elevados custos, uma vez que os transformadores necessitam serem projetados para uma potência maior, bem como a bitola dos condutores da rede elétrica e das linhas da transmissão. Devido a essa circulação de energia reativa na rede também há um aumento nas perdas, pois a corrente que circula nos condutores é maior.

As harmônicas de corrente que conversores sem correção do fator de potências drenan da rede elétrica também provocam distorções na tensão da rede e quedas de tensão nas impedâncias dos transformadores, contribuindo para uma má qualidade da energia utilizada por todos os consumidores.

No Brasil não existe nenhuma norma para limites de harmônicos de corrente em equipamentos, no entanto na Europa, por exemplo, existem as normas IEC 61000-3-2 (2005) e IEC 61000-3-4 (1998), que tratam dos limites de emissões de harmônicos de corrente para equipamentos com corrente eficaz inferior a 16 A e superior a 16 A respectivamente.

Hoje em dia o problema do baixo fator de potência vem se agravando, visto que é crescente a utilização de cargas não-lineares. Por exemplo, nas indústrias a utilização de inversores de freqüência e *Soft-Startes*. E nas residências microcomputadores e lâmpadas alimentadas com reatores sem correção do fator de potência.

Existe um grande número de estudos de topologias pré-reguladoras que realizam a correção do fator de potência, eliminando as harmônicas de corrente injetadas na rede elétrica por fontes que alimentam equipamentos em geral. As topologias mais conhecidas são os conversores clássicos Buck, Boost e Flyback, onde a mais difundida é o conversor Boost utilizado como pré-regulador de tensão para a correção do fator de potência.

Grande parte dos conversores utilizados na indústria no Brasil, como inversores de freqüência, não possuem correção de fator de potência. Quando existe a correção do fator de potência, geralmente utiliza-se o método clássico.

O método clássico seria um conversor específico para fazer a correção do fator de potência na entrada da rede, por exemplo, um conversor Boost, e outro conversor CC-CC para fazer a adequação da tensão necessária e para fazer a isolação galvânica, conforme o esquemático da Figura 1.

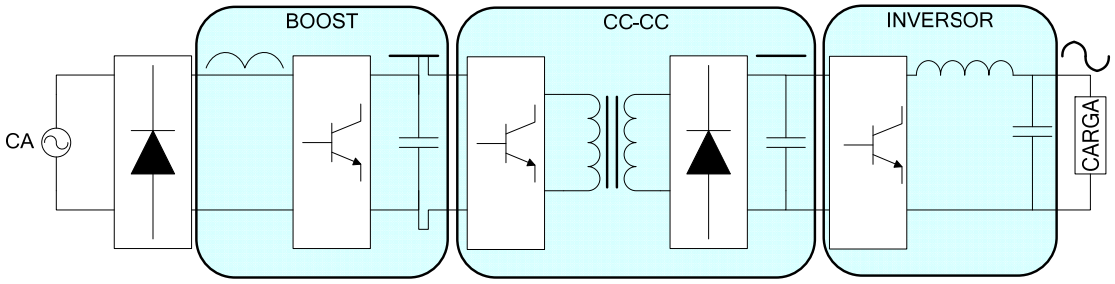


Figura 1 – Método clássico para realizar acorreção do fator de potência em um inversor de freqüência.

Por outro lado, nos últimos anos, tem crescido o estudo de conversores de estágio único que realizam a correção de fator de potência e são isolados galvanicamente com transformadores operando em alta freqüência. Os principais estudos de conversores que são com estágio único e operam com alta potência são apresentados por (BASCOPÉ, 1996; JIANN-FUH et al., 2008; EM-SUNG PARK et al., 2004; YAKUSHEV et al., 1999; MASET et al., 2005). O estudo destes conversores busca reduzir o volume e o custo destes conversores comparados com as topologias clássicas utilizadas. A Figura 2 apresenta o esquemático de conversores estágio único.

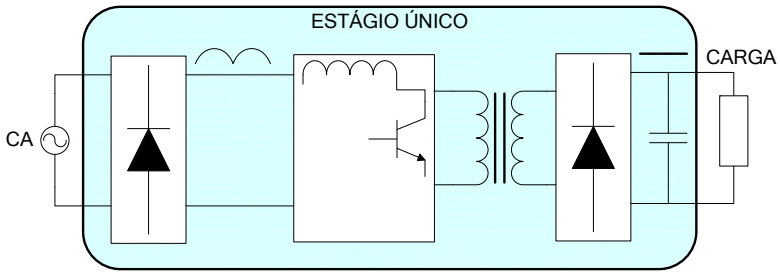


Figura 2 – Esquema de estágio único.

Estes conversores que realizam a correção do fator de potência e são isolados galvanicamente em alta freqüência são conhecidos como retificadores de corrente, pelo fato de ser entrada em corrente e na saída possuir uma tensão CC.

É desejável que os retificadores de corrente possuem tensão de saída regulável. Se o retificador de corrente for o estágio de entrada de inversor de freqüência a tensão de saída

regulável permite variar a tensão de barramento de entrada de inversor, permitindo assim, obter uma tensão de saída com baixa Taxa de Distorção Harmônica. Uma vez que se a tensão de saída do inversor for muito menor que a tensão de barramento o inversor opera com razões cíclicas muito pequenas, fazendo com que as derivadas de corrente sejam elevadas, aumentando assim as hormônicas na tensão de saída. Se o barramento for variável esse problema é eliminado.

Este trabalho tem por objetivo o estudo de um conversor CA-CC estágio único, com elevado fator de potência e tensão de saída regulável. A principal aplicação para este conversor é de servir de estágio de entrada de um inversor de freqüência. Ou utilizado como fonte CC para testes em laboratório desde que não seja necesário zero de ondulação da tensão de saída.

Uma topologia com estágio único é o retificador de corrente do tipo Ponte Completa proposto por Jiann-Fuh (2008). Trata-se da topologia Ponte Completa tradicional com a diferença que o indutor está na entrada do conversor e não mais na saída. Esta estrutura possui um grave problema caso ocorra por algum motivo a abertura das quatro chaves, pois neste caso, é gerada uma sobretensão devido à interrupção do caminho de circulação de corrente no indutor. Esta sobretensão pode danificar os interruptores do conversor. Outra desvantagem desta estrutura é que ela opera somente como elevador de tensão.

Outra topologia estudada é o retificador de corrente do tipo Flyback Push-Pull, proposto por Bascopé (1996). Esta topologia realiza a correção do fator de potência, faz a isolação galvânica em alta freqüência, pode operar com uma tensão maior ou menor do que o pico da tensão de entrada, e ainda não necessita de um circuito auxiliar para limitar a corrente de partida. Este conversor por ser do tipo Push-Pull tem como desvantagens: o problema de saturação do transformador, operação somente para médias e baixas potências e elevadas tensões nos interruptores.

A proposta deste trabalho é o estudo de um retificador de corrente isolado, do tipo Ponte Completa – Flyback, com elevado fator de potência. Este conversor tem como características: Elevado fator de potência; Isolação galvânica em alta freqüência; operação como elevador (modo Boost) ou abaixador (modo Buck); Unico estágio de processamento de energia; não necessita de circuito auxiliar para limitar a corrente de partida.

O conversor proposto possui as seguintes vantagens quando comparado com o retificador Flyback Push-Pull: pode operar com potências maiores; não existe o problema de saturação do transformador e possui menor tensão nos interruptores.

Este trabalho tem o objetivo de realizar um estudo teórico do conversor proposto, propor uma metodologia para projeto do estágio de potência, fazer o projeto e um protótipo, utilizar simulações numéricas para validar o estudo teórico da parte de potência e apresentar os resultados experimentais com um protótipo implementado em laboratório. Este trabalho também contempla o estudo de controladores digitais baseado na resposta em freqüência, o projeto dos controladores digitais de tensão de saída e corrente de entrada, simulações numéricas para validar o projeto dos controladores e testes experimentais no protótipo implementado para analisar a dinâmica do controle implementado.

O sistema de controle digital foi implementado no DSP TMS320F2812 da Texas Instruments®. A técnica de controle utilizada é de controle por valores médios instantâneos da corrente de entrada, onde se deseja que a tensão de saída seja CC controlada e a corrente de entrada possua o formato senoidal em fase com a tensão da rede, obtendo assim fator de potência próximo da unidade.

Este trabalho está organizado da seguinte maneira:

No capítulo 1 será apresentado o estudo do conversor, enfocando as etapas de operação no modo Buck e no modo Boost através da análise qualitativa. Será apresentado também o equacionamento para obtenção de uma metodologia de projeto e finalizando o capítulo será apresentado o projeto de um protótipo.

No capítulo 2 serão abordados os tópicos necessários para o projeto do controle digital, onde é apresentada a metodologia para projeto dos controladores digitais baseados na resposta em freqüência, os modelos necessários para a elaboração do projeto do controle digital, a técnica de controle utilizada, e os projetos dos controladores propriamente ditos.

No capítulo 3 serão apresentados os resultados obtidos via simulação numérica da parte de potência para validar o estudo teórico do conversor, e os resultados da simulação para analisar a dinâmica do controle projetado.

No capítulo 4 serão apresentados todos os circuitos que são necessários para o funcionamento correto do sistema implementado, bem como os resultados experimentais encontrados tanto da parte de potência quanto do controle do protótipo implementado.

Finalmente serão apresentadas as conclusões gerais deste trabalho, apresentando os pontos fundamentais relativos ao conversor estudado.

1 ANÁLISE DA TOPOLOGIA PROPOSTA

1.1 INTRODUÇÃO

A topologia do conversor proposto surgiu da junção de um conversor do tipo Ponte-Completa com entrada em corrente com um Flyback modificado. O conversor estudado pode operar como abaixador, semelhante ao modo de operação Buck, e também como elevador, semelhante ao modo Boost de operação.

Neste capítulo são apresentadas as análises qualitativa e quantitativa do conversor operando em modo de condução contínua, para ambos os modos de operação. São apresentadas as etapas de operação do conversor operando em ambos os modos, as principais formas de onda nos componentes, os equacionamentos necessários para a análise completa do conversor e as equações que determinam os esforços nos componentes.

1.2 ANÁLISE QUALITATIVA

A análise do funcionamento do conversor proposto é apresentada nesta seção. As etapas de operação do conversor, bem como as principais formas de onda serão abordadas a seguir.

A Figura 3 apresenta a topologia do conversor proposto Ponte Completa - Flyback alimentado em corrente com correção de fator de potência.

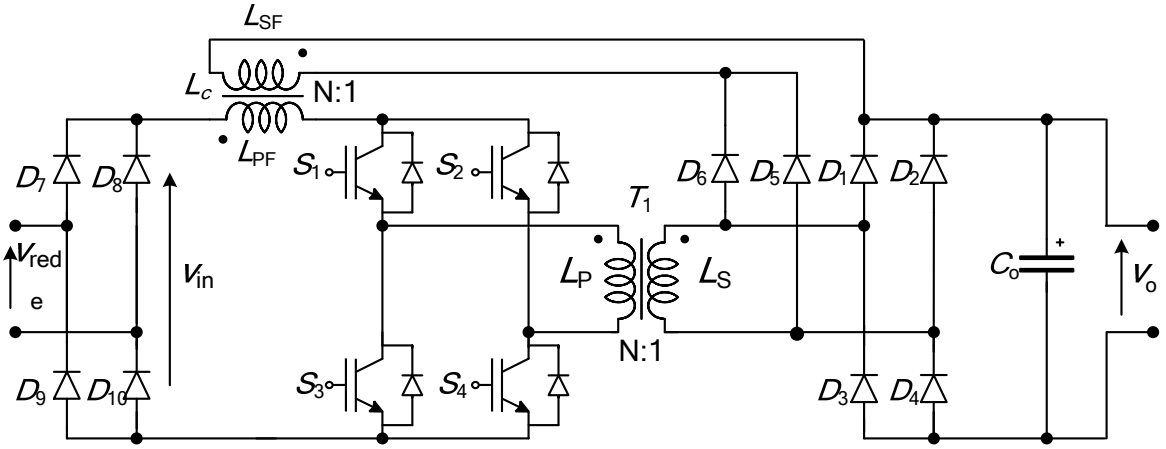


Figura 3 – Topologia do conversor proposto.

As chaves principais S_1, S_2, S_3 e S_4, o transformador T_1 e os diodos de retificação de saída D_1, D_2, D_3 e D_4 compõem o conversor ponte completa, e o indutor acoplado L_C e os diodos D_5 e D_6 compõem o conversor Flyback.

O conversor pode operar tanto no modo Buck quanto no modo Boost dependendo da tensão de entrada e da tensão de saída referida para o primário, conforme explicado com mais detalhes em 1.2.4.

Para o estudo do conversor foi considerado que ele opera em condução contínua, possui carga resistiva e que a potência de saída seja a mesma tanto no modo Buck quanto no modo Boost.

A fonte de entrada V_{in} é na verdade a tensão de saída da ponte retificadora de entrada $V_{in}(\omega t)$ e, portanto, possui a seguinte equação:

$$V_{in}(\omega t) = \left| V_P \cdot sen(\omega t) \right| \quad (1)$$

Contudo para a análise das etapas de operação foi considerado um período muito pequeno da tensão de entrada e, desta forma, a tensão V_{in} foi considerada uma fonte CC constante.

Para o correto funcionamento do conversor as relações de transformação do indutor acoplado e do transformador devem ser iguais, sejam elas quais forem. Pois, no modo Boost, como será explicado mais adiante, nas etapas em que duas chaves estão conduzindo e duas bloqueadas a corrente que circula pelo primário do indutor acoplado e pelo transformador é a mesma. E a corrente que circula pelo secundário do indutor acoplado é a mesma que circula pelo secundário do transformador, desta forma as relações devem ser iguais para que isso seja possível. A relação de transformação é chamada de *N*.

Para as análises qualitativas do conversor foi considerado um período de comutação. Como a freqüência de comutação é muito maior do que a freqüência da rede, a fonte $V_{in}(\omega t)$ pode ser considerada constante em um período de comutação.

A seguir são apresentadas a estratégia de modulação e as etapas de funcionamento do conversor para os dois modos possíveis de operação.

1.2.1 Estratégia de Modulação

A estratégia de modulação utilizada foi a de obter os sinais de comando das chaves (PWM) através de dois comparadores, onde é gerada uma portadora do tipo dente-de-serra e outra portadora defasada 180° da primeira. Cada portadora é levada as entradas não-inversoras dos comparadores e o sinal de comparação é levado as entradas inversoras dos comparadores. A saída de um comparador é o comando para as chaves S_1 e S_4 e saída do outro comparador é o comando para as chaves S_2 e S_3.

A Figura 4 apresenta um diagrama da estratégia de modulação, exemplificando a operação no modo Buck e no modo Boost. As portadoras são chamadas de V_x e V_y o sinal de comparação de V_c.

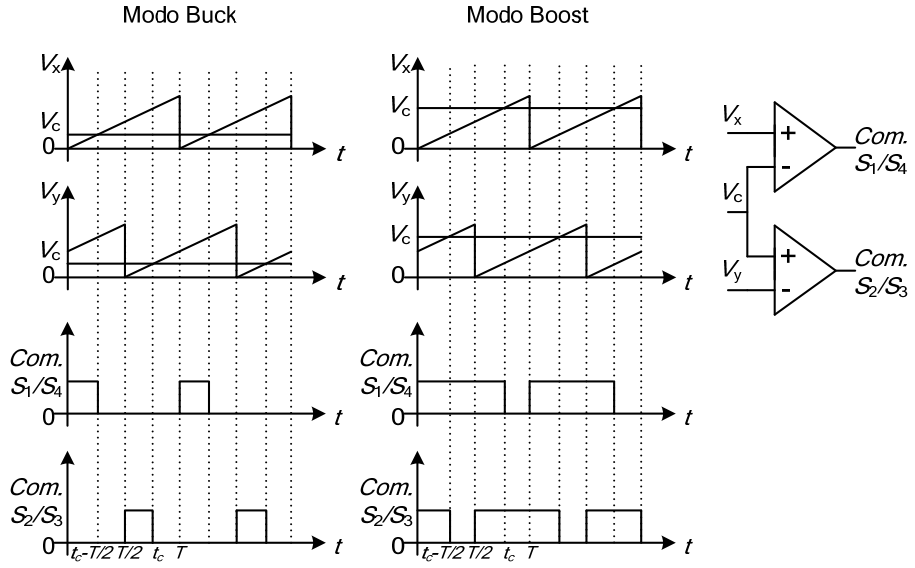


Figura 4 – Estratégia de modulação.

A razão cíclica para este conversor é definida como o sendo a relação entre o tempo que a chave está conduzindo pelo período total de chaveamento, ou seja:

$$D = \frac{t_c}{T_s} \tag{2}$$

1.2.2 Operação no Modo Buck

O conversor opera no modo Buck quando a tensão de entrada é maior do que a tensão de saída referida ao primário do transformador. Neste modo de operação não existe sobreposição do fechamento das chaves que estão no mesmo braço, ou seja, a razão cíclica varia entre 0 e 0,5. A seguir são descritas as etapas de operação.

A Figura 5 apresenta a primeira etapa de operação no modo Buck.

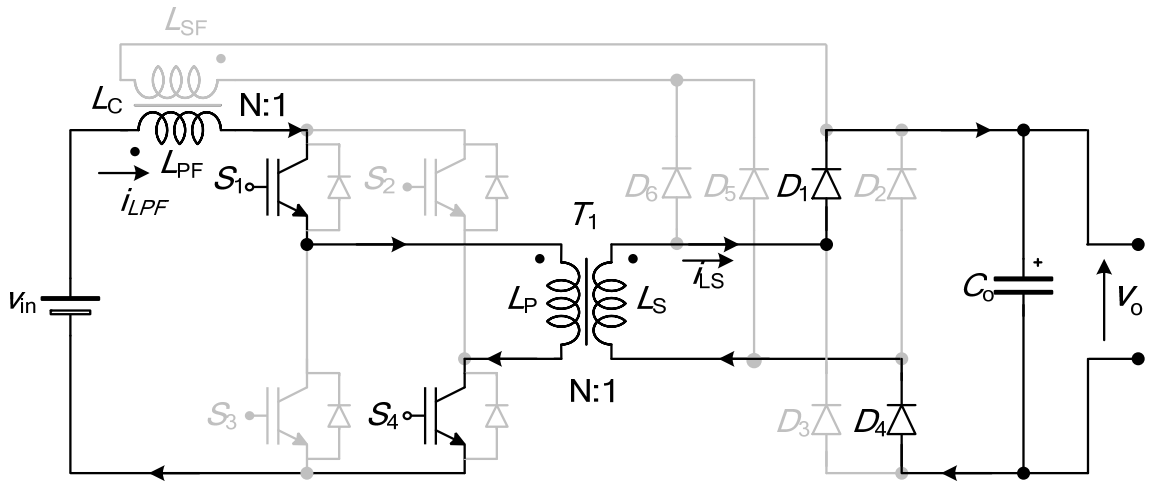


Figura 5 – Primeira etapa de operação no modo Buck.

A primeira etapa de operação ocorre no intervalo de tempo entre 0 e t_c, onde as chaves S_1 e S_4 encontram-se fechadas e a tensão aplicada no primário do indutor acoplado é $(V_{in} - N \cdot V_o)$. A corrente no indutor cresce linearmente, armazenando energia. A corrente no secundário do transformador flui através de D_1 e D_4 fornecendo energia para o capacitor e para a carga.

A segunda etapa de operação no modo Buck é apresentada na Figura 6.

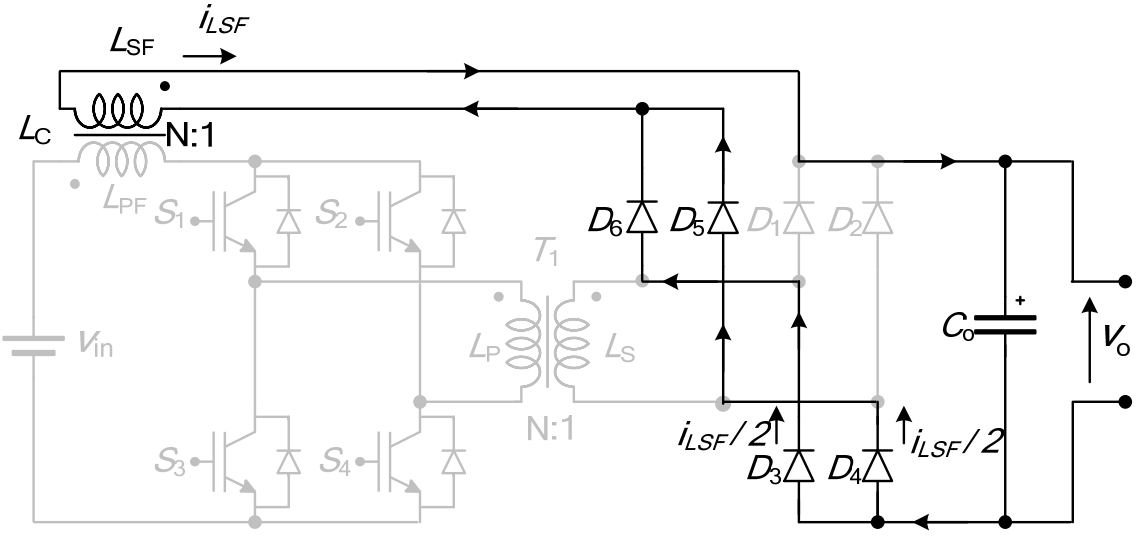


Figura 6 – Segunda e quarta etapas de operação no modo Buck.

A segunda etapa de operação ocorre no intervalo de tempo entre t_c e $T_s/2$, onde todas as chaves encontram-se abertas. O secundário do indutor acoplado assume a corrente, fornecendo energia para a carga através dos diodos D_3, D_4, D_5 e D_6, a tensão sobre o secundário do indutor é $-V_o$ e a corrente decresce linearmente. Observe que nesta etapa o

secundário do transformador é curto-circuitado via diodos D_5 e D_6. Desta forma, a corrente de magnetização do transformador se mantém constante durante este período.

A Figura 7 apresenta a terceira etapa de operação no modo Buck.

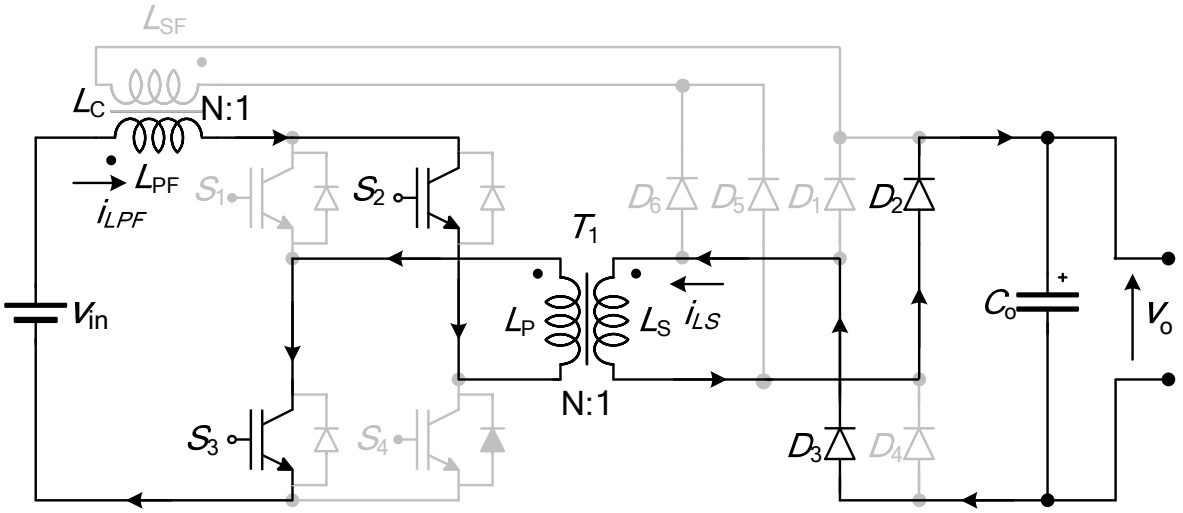


Figura 7 – Terceira etapa de operação no modo Buck.

A terceira etapa de operação ocorre no intervalo de tempo entre $T_s/2$ e $t_c+T_s/2$, onde as chaves S_2 e S_3 encontram-se fechadas, e a tensão aplicada no primário do indutor acoplado é (V_{in}-N·V_o). A corrente no indutor cresce linearmente, armazenando energia. A corrente no secundário do transformador flui através de D_2 e D_3 fornecendo energia para o capacitor e para a carga.

A quarta etapa de operação ocorre no tempo entre $t_c+T_s/2$ e T_s. O funcionamento da quarta etapa é idêntico à segunda etapa, e está sendo apresentada na Figura 6.

A Figura 8 apresenta as principais formas de onda do modo Buck.

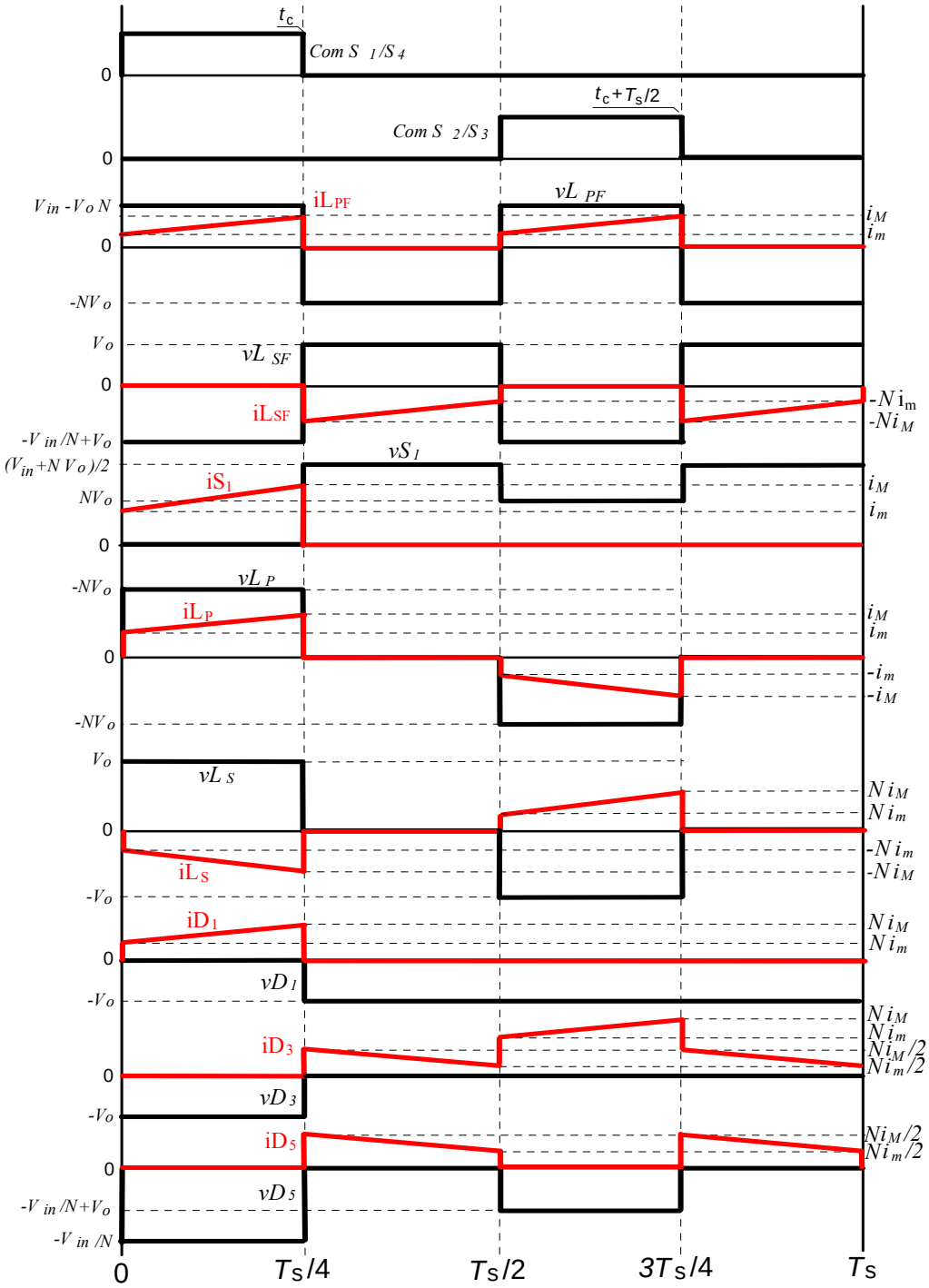


Figura 8 – Principais formas de onda no modo Buck.

Onde:

$fs=1/T_s$ – Freqüência de chaveamento;

V_{in} – Tensão de entrada;

V_o – Tensão de saída;

$N_P/N_S=N$ – Relação de transformação do transformador e do indutor acoplado;

vL_{PF} – Tensão no primário do indutor acoplado;

vL_{SF} – Tensão no secundário do indutor acoplado;

iL_{PF} – Corrente no primário do indutor acoplado;

iL_{SF} – Corrente no secundário do indutor acoplado;
i_M – Corrente máxima no primário do indutor acoplado;
i_M – Corrente mínima no primário do indutor acoplado;
vS_1 – Tensão na chave S_1;
iS_1 – Corrente na chave S_1;
vL_P – Tensão do primário do transformador;
iL_P – Corrente no primário do transformador;
vL_S – Tensão no secundário do transformador;
iL_S – Corrente no secundário do transformador;
vD_1 – Tensão no diodo D_1;
iD_1 – Corrente no diodo D_1;
vD_3 – Tensão no diodo D_3;
iD_3 – Corrente no diodo D_3;
vD_5 – Tensão no diodo D_5;
iD_5 – Corrente no diodo D_5.

1.2.3 Operação no Modo Boost

O conversor opera no modo Boost quando a tensão de entrada é menor do que a tensão de saída referida ao primário do transformador. Neste modo de operação existe sobreposição do fechamento das chaves que estão no mesmo braço e a razão cíclica neste modo varia entre 0,5 e 1,0. A seguir são descritas as etapas de operação.

A primeira etapa de operação no modo Boost é apresentada na Figura 9.

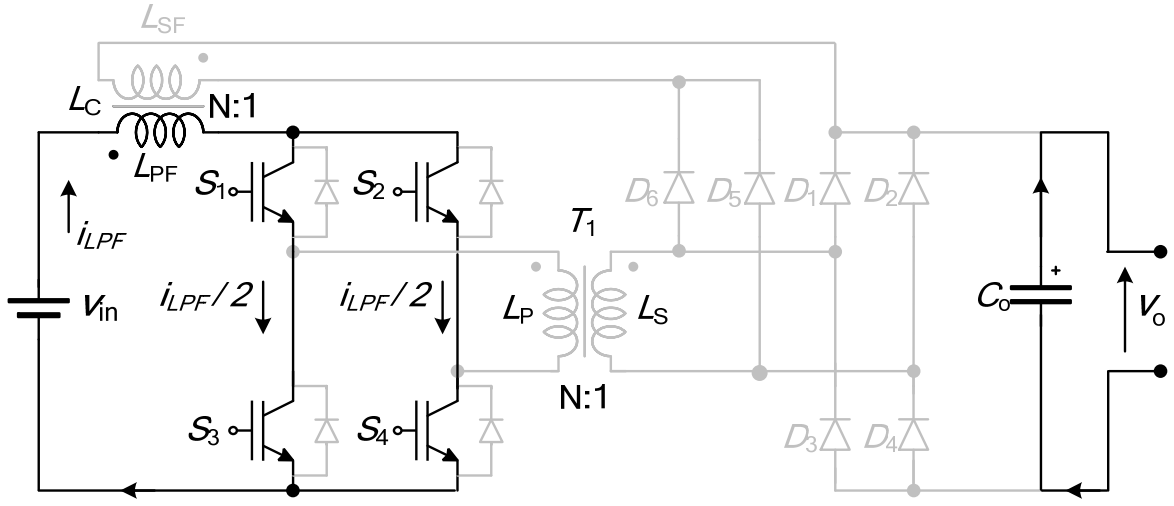


Figura 9 – Primeira e terceira etapas de operação no modo Boost.

A primeira etapa de operação ocorre no intervalo de tempo entre 0 e t_c-$T_s/2$, onde todas as chaves encontram-se fechadas, e a tensão aplicada no primário do indutor acoplado é

(V_{in}). A corrente no indutor cresce linearmente, armazenando energia. Não há transferência de energia para a saída, sendo que o capacitor fornece energia para a carga.

A Figura 10 apresenta a segunda etapa de operação no modo Boost.

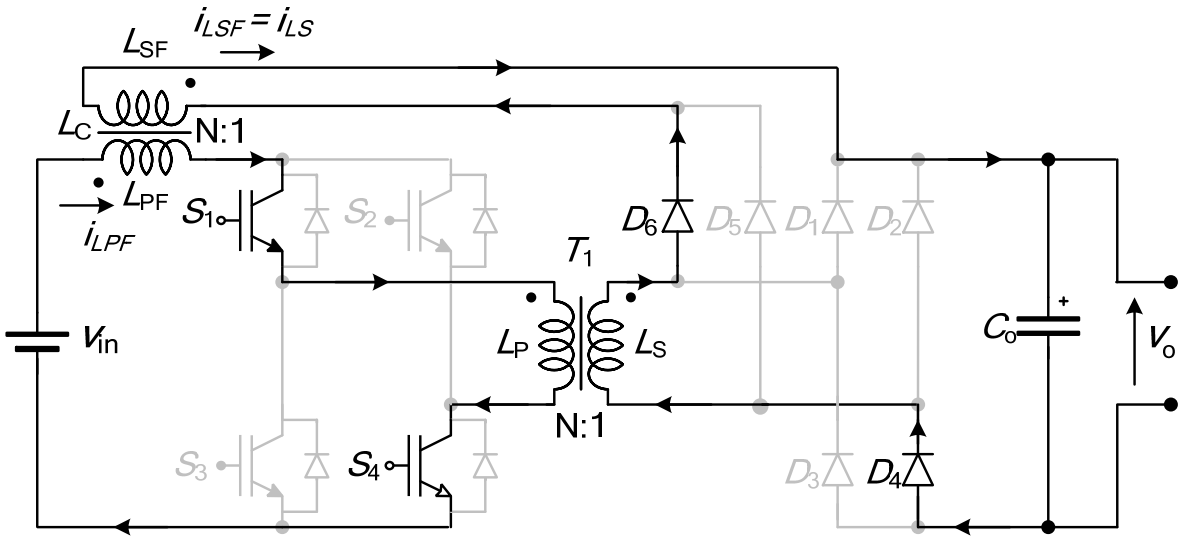


Figura 10 – Segunda etapa de operação no modo Boost.

A segunda etapa de operação ocorre no intervalo de tempo entre t_c-$T_s/2$ e $T_s/2$, onde as chaves S_1 e S_4 estão fechadas e as chaves S_2 e S_3 encontram-se abertas. O secundário assume parte da corrente, dependendo das relações de transformação, que circulava no primário na primeira etapa. A corrente no primário do indutor acoplado e do transformador é metade da corrente da etapa anterior. A corrente induzida no secundário do transformador é a mesma que circula pelo secundário do indutor via diodos D_4 e D_6. A tensão no indutor acoplado é (V_{in}-$N \cdot V_o$)/2, assim, a corrente decresce linearmente.

A terceira etapa de operação ocorre no tempo entre $T_s/2$ e t_c, e é idêntica à primeira etapa de operação. A terceira etapa é apresentada na Figura 9.

A Figura 11 apresenta a quarta etapa de operação no modo Boost.

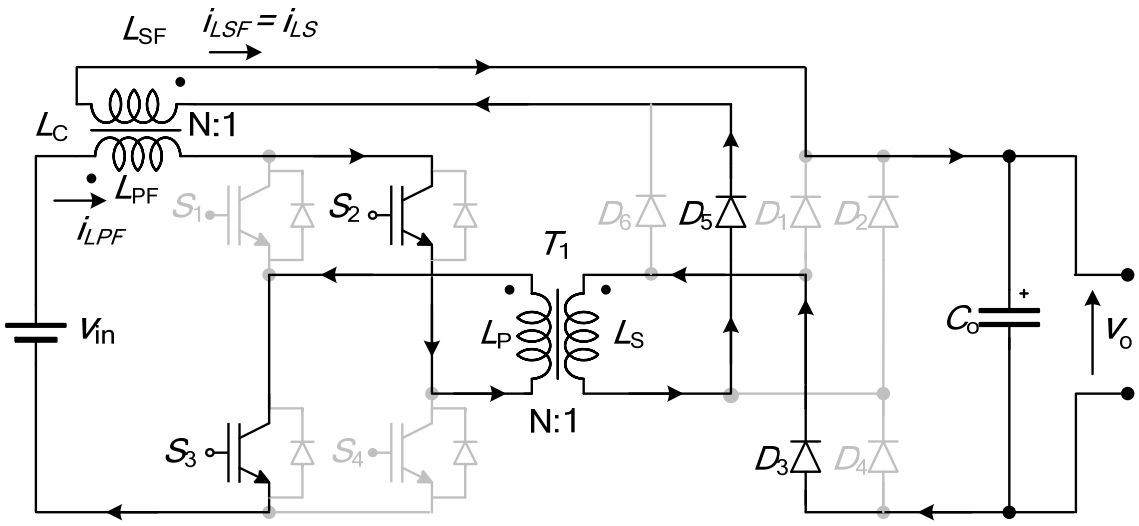


Figura 11 – Quarta etapa de operação no modo Boost.

A quarta etapa de operação ocorre no intervalo de tempo entre t_c e T_s, onde as chaves S_2 e S_3 estão fechadas e as chaves S_1 e S_4 encontram-se abertas. O secundário assume parte da corrente, dependendo das relações de transformação, que circulava no primário na primeira etapa. A corrente no primário do indutor acoplado e do transformador é metade da corrente da etapa anterior. A corrente induzida no secundário do transformador é a mesma que circula pelo secundário do indutor via diodos D_3 e D_5. A tensão no indutor acoplado é $(V_{in}\text{-}N\cdot V_o)/2$, assim, a corrente decresce linearmente.

A Figura 12 apresenta as principais formas de onda do modo Boost operando em condução contínua e considerando relações de transformações unitárias.

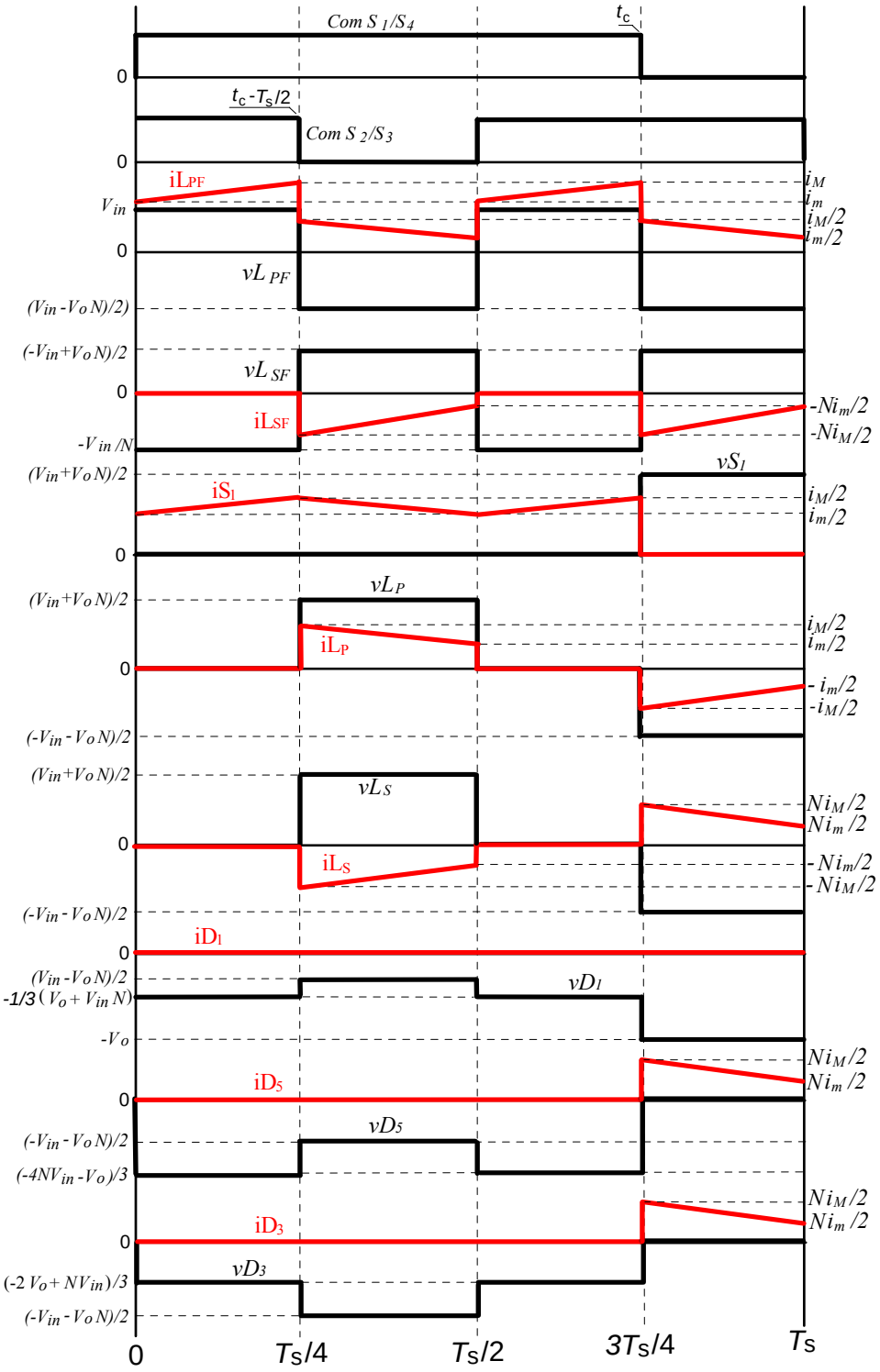


Figura 12 - Principais formas de onda no modo Boost.

1.2.4 Operação nos Modos Buck e Boost

Conforme já foi comentado o conversor opera em dois diferentes modos de operação de operação, dependendo da relação da tensão de entrada e da tensão de saída. Se a tensão de saída for maior do que a tensão de entrada o conversor opera no modo Boost e se for menor opera no modo Buck.

Podem ser definidas as faixas de operação do conversor em função do ângulo da tensão de entrada e das relações entre as tensões de entrada e saída como segue:

$$V_P \cdot sen(\theta_1) = V_o' \tag{3}$$

Da equação (3) tem-se:

$$\theta_1 = arcsen\frac{V_o'}{V_P} \tag{4}$$

E:

$$\theta_2 = \pi - \theta_1 \tag{5}$$

A Figura 13 apresenta as regiões onde o conversor opera no modo Buck e no modo Boost.

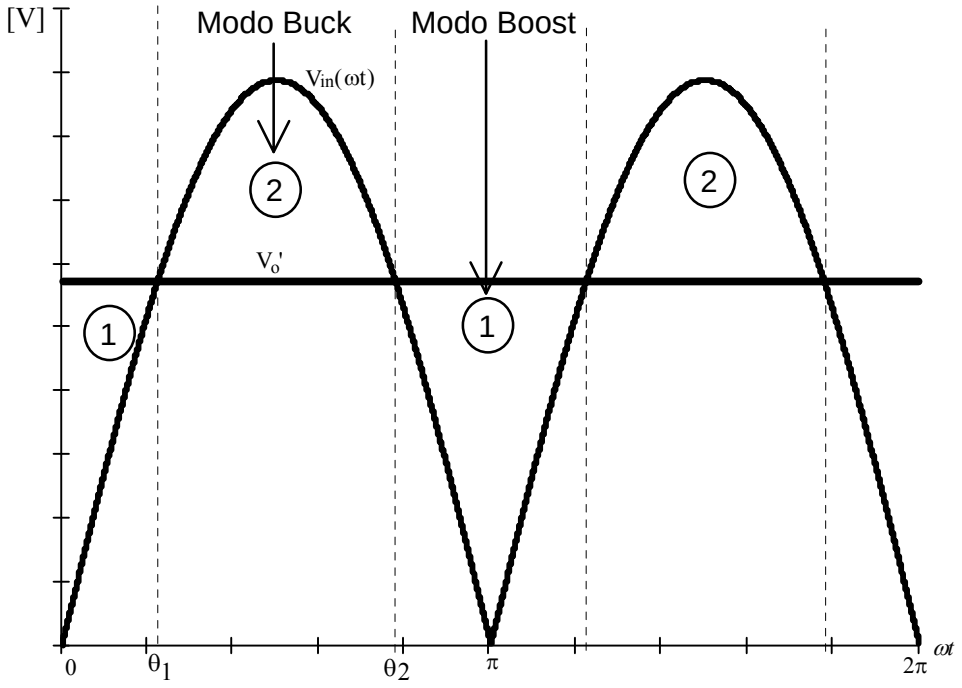


Figura 13 – Regiões de operação do Buck e Boost.

Através da Figura 13 pode-se observar que se a tensão de saída refletida para o primário do indutor acoplado for maior do que a tensão de entrada o conversor não opera no modo Buck.

1.3 ANÁLISE QUANTITATIVA NO MODO BUCK

A seguir será apresentada a análise quantitativa para o conversor em operação no modo Buck.

O modo Buck é válido dentro de uma faixa compreendida entre os ângulos θ_1 e θ_2 da tensão V_{in}, que correspondem aos ângulos em que $V_{in}(\omega t)$ é maior do que V_o'. Como pode ser observado na Figura 13.

1.3.1 Ganho Estático

O ganho estático do conversor pode ser obtido equacionando a tensão média no primário do indutor acoplado e igualando a zero.

Desta forma, o ganho estático pode ser encontrado através da seguinte equação:

$$vL_{PF\_med} = \frac{1}{T_s/2}\left[\int_0^{t_c}\left(V_{in} - V_o \cdot N\right)dt + \int_{t_c}^{T/2}(-V_o \cdot N)dt\right] = 0 \tag{6}$$

Da equação (6) encontra-se o ganho estático como sendo:

$$G_{buck} = \frac{V_o'}{V_{in}} = 2 \cdot D \tag{7}$$

Onde V_o' é a tensão de saída refletida para o primário do indutor acoplado, ou seja:

$$V_o' = V_o \cdot N \tag{8}$$

1.3.2 Razão Cíclica em Função do Ângulo da Tensão de Entrada

A razão cíclica em função do ângulo da tensão de entrada pode ser obtida através das equações (1) e (7), substituindo V_{in} por $V_{in}(\omega t)$. Assim obtem-se:

$$D(\omega t) = \frac{V_o'}{2 \cdot V_P \cdot sen(\omega t)} \tag{9}$$

A equação (9) somente é válida quando V_o' for menor do que $V_{in}(\omega t)$, desta forma, a equação (9) somente é válida para o intervalo $\theta_1 \leq \omega t \leq \theta_2$, conforme Figura 13. Sempre que a tensão de saída refletida para o primário do indutor acoplado for maior do que a tensão de

entrada a equação (9) não é válida, pois, neste caso o conversor opera somente no modo Boost, e seu equacionamento será demonstrado adiante.

1.3.3 Fundamental da Corrente de Entrada

A fundamental da corrente de entrada poder ser definida pela relação entre a potência ativa e a tensão de entrada, uma vez que a potência ativa depende somente da componente fundamental da corrente de entrada, considerando que a tensão de entrada seja senoidal e que a componente fundamental da corrente de entrada esteja em fase com a tensão. A equação (10) representa a potência ativa da entrada:

$$P_{in} = i_{1\_rede\_ef} \cdot v_{rede\_ef} \tag{10}$$

Onde:

- $i_{1\_rede\_ef}$ é a componente fundamental da corrente de entrada;
- v_{rede_ef} é a tensão eficaz de entrada;
- P_{in} é a potência ativa de entrada.

A tensão eficaz de entrada é dada pela equação (11):

$$v_{rede\_ef} = \frac{V_P}{\sqrt{2}} \tag{11}$$

A componente fundamental da corrente de entrada é dada pela equação (12):

$$i_{1\_rede}(\omega t) = I_P \cdot sen(\omega t) \tag{12}$$

O valor eficaz da fundamental da corrente de entrada é dada pela equação (13):

$$i_{1\_rede\_ef} = \frac{I_P}{\sqrt{2}} \tag{13}$$

Isolando I_P da equação (12) e substituindo na equação (13), obtem-se:

$$i_{1\_rede\_ef} = \frac{i_{1\_rede}(\omega t)}{\sqrt{2} \cdot sen(\omega t)} \tag{14}$$

Substituindo as equações (11) e (14) na equação (10), obtem-se:

$$i_{1\_rede}(\omega t) = \frac{2 \cdot P_{in} \cdot sen(\omega t)}{V_P} \tag{15}$$

A potência de entrada pode ser relacionada com a potência de saída através da equação (16):

$$P_{in} = \frac{P_o}{\eta} \tag{16}$$

Onde η é o rendimento do conversor e P_o é a potência de saída.

A potência de saída pode calculada através da equação (17).

$$P_o = \frac{V_o^{\,2}}{R_o} \tag{17}$$

Onde R_o é a resistência equivalente de saída.

Substituindo a equação (16) na equação (15), tem-se:

$$i_{1\_rede}(\omega t) = \frac{2 \cdot P_o \cdot sen(\omega t)}{\eta \cdot V_P} \tag{18}$$

A equação (18) representa a componente fundamental da corrente de entrada, e pode ser observada na Figura 14.

1.3.4 Corrente Máxima no Primário do Indutor Acoplado

É necessário encontrar a função que descreve a corrente máxima no primário do indutor acoplado para realizar os cálculos dos esforços nos componentes.

A corrente média instantânea no primário do indutor acoplado, considerando um período de cahveamento, pode ser calculada pela equação (19):

$$iL_{PF\_med\_AF} = \frac{2}{T_s} \int_0^{DT_s} iL_{PF} \cdot dt \tag{19}$$

Resolvendo a equação (19), tem-se:

$$iL_{PF\_med\_AF} = 2 \cdot iL_{PF} \cdot D \tag{20}$$

A corrente fundamental no primário do indutor acoplado é a mesma da corrente fundamental de entrada. Instantaneamente a fundamental da corrente no primário do indutor acoplado é a própria corrente média instantânea, como pode ser observado na Figura 14. Desta forma, a equação (20) pode ser expandida em função do tempo:

$$iL_{PF\_med\_AF}(\omega t) = i_{1\_rede}(\omega t) = 2 \cdot iL_{PF}(\omega t) \cdot D(\omega t) \tag{21}$$

Substituindo a equação (18) e a equação (9) na equação (21), tem-se:

$$iL_{PF}(\omega t) = \frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot N \cdot \eta} \tag{22}$$

A equação (22) representa a corrente máxima (envoltória) no primário do indutor acoplado em função do tempo. A mesma é válida para o conversor operando no modo Buck.

A Figura 14 faz uma representação das correntes envolvidas nos cálculos acima para possibilitar um melhor entendimento.

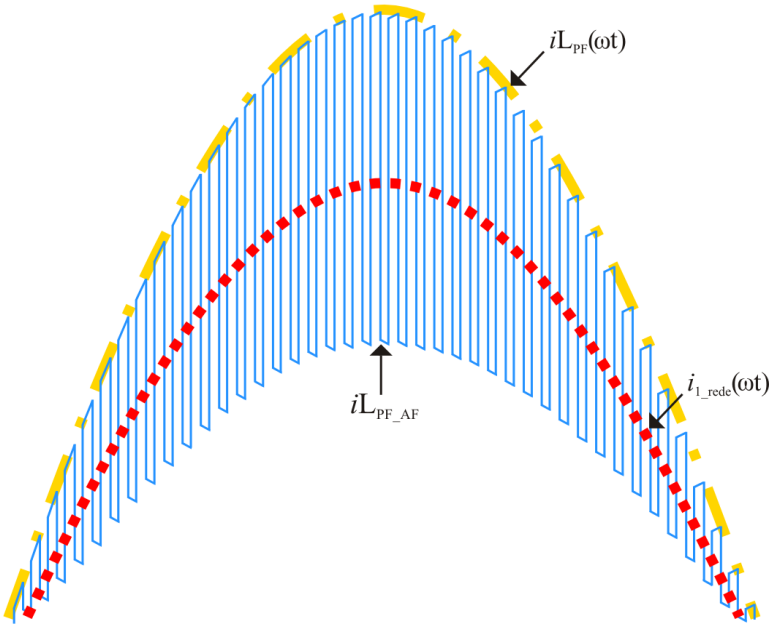


Figura 14 – Representação das correntes no indutor acoplado.

1.3.5 Equacionamento para o Cálculo da Indutância do Indutor Acoplado

A tensão sobre o primário indutor na etapa em que as chaves S_1 e S_4 estão fechadas ($0 \le t \le t_c$) é:

$$V_{in} - V_o \cdot N \tag{23}$$

O valor da indutância deve ser calculada em função da variação máxima de corrente quando S_1 e S_4 estão fechadas. A relação entre a corrente no primário do indutor e a tensão sobre ele é dada por:

$$V_{in} - V_o \cdot N = L_C \frac{\Delta IL_{PF}}{\Delta t} \tag{24}$$

Onde L_C é a indutância mútua do indutor acoplado (Flyback).

Substituindo V_{in} da equação (24) pela equação (1) e Δt por t_c, tem-se:

$$V_P \cdot sen(\omega t) - V_o \cdot N = L_C \frac{\Delta IL_{PF}}{t_c} \tag{25}$$

Substituindo a definição de razão cíclica na equação (25), tem-se:

$$V_P \cdot sen(\omega t) - V_o \cdot N = L_C \frac{\Delta IL_{PF}}{D \cdot T_s} \tag{26}$$

Substituindo a equação (9) na equação (26) e normalizando a equação (26) tem-se:

$$\overline{\Delta IL_{PF}} = \frac{L_C \cdot \Delta IL_{PF}}{V_o' \cdot T_s} = \frac{\frac{V_P}{V_o} \cdot sen(\omega t) - N}{2 \cdot \frac{V_P}{V_o} \cdot sen(\omega t)} \tag{27}$$

Na equação (27) podemos definir o índice de modulação como sendo:

$$\frac{V_P}{V_o} = m_a \tag{28}$$

Substituindo a equação (28) na equação (27) tem-se:

$$\overline{\Delta IL_{PF}} = \frac{L_C \cdot \Delta IL_{PF}}{V_o' \cdot T_s} = \frac{m_a \cdot sen(\omega t) - N}{2 \cdot m_a \cdot sen(\omega t)} \tag{29}$$

A Figura 15 apresenta curvas da ondulação de corrente parametrizada para alguns valores de índice de modulação e para relação de transformação unitária ($N = 1$).

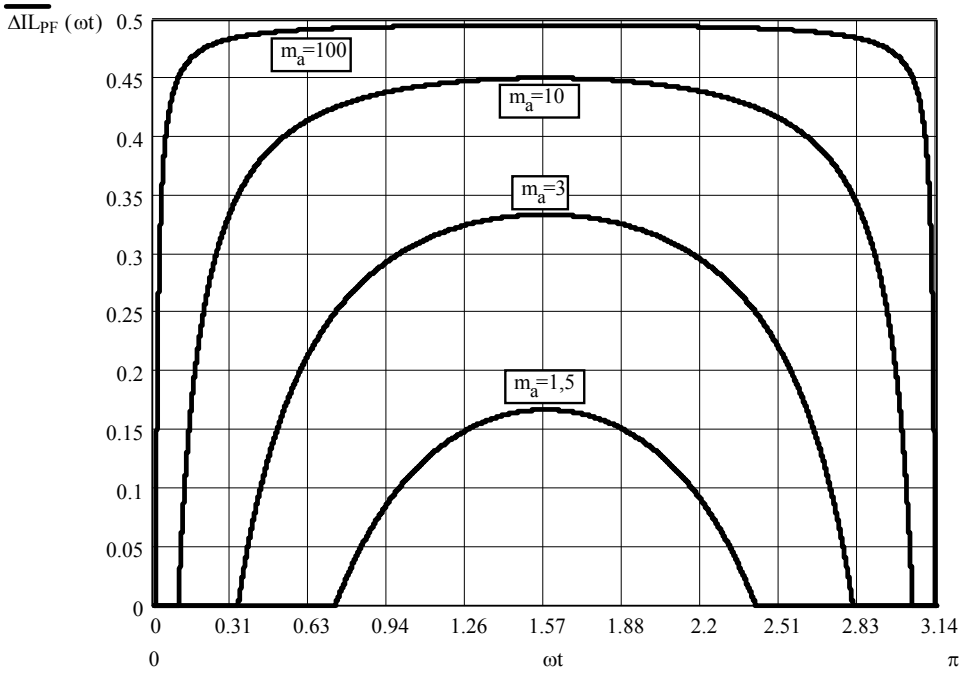


Figura 15 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação unitária no modo Buck.

Como o modo Buck somente ocorre quando a tensão de saída refletida para o primário do indutor acoplado for menor do que a tensão de entrada há uma restrição do ângulo (ω*t*) na representação da ondulação de corrente, como pode ser observado na Figura 15 e comprovado através das equações (4) e (5), fora desta faixa a ondulação de corrente não é válida.

A Figura 16 apresenta curvas da ondulação de corrente parametrizada para alguns valores de índice de modulação e para relação de transformação de dois ($N = 2$).

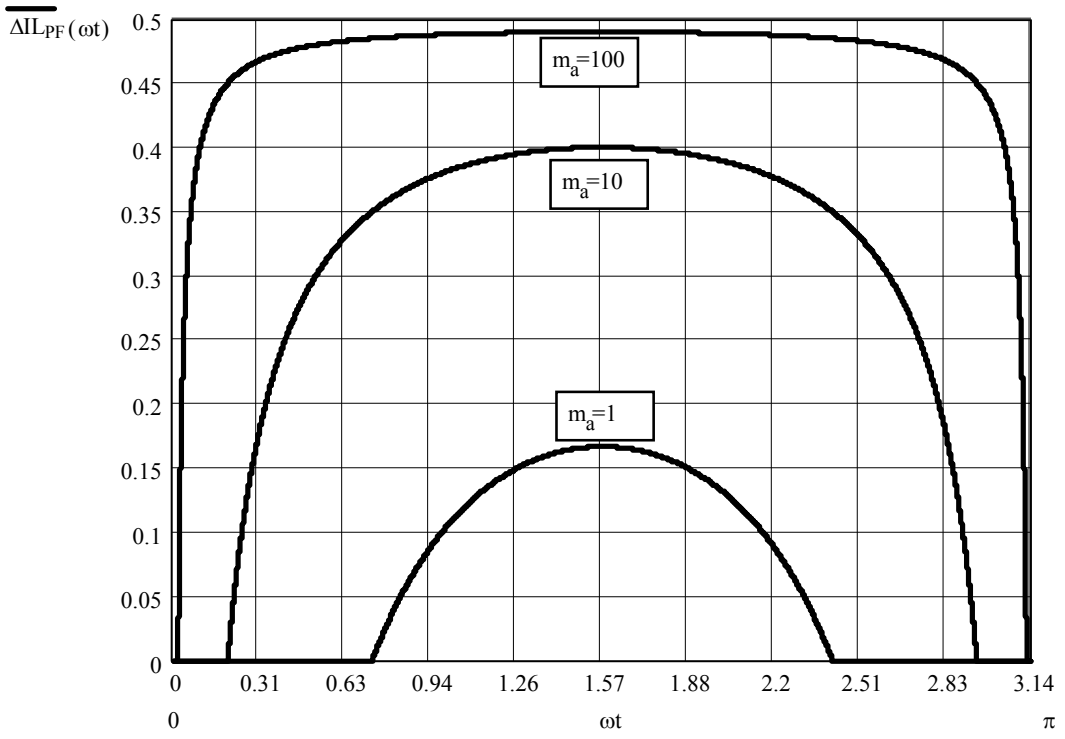


Figura 16 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação 2 no modo Buck.

Através da Figura 15 e da Figura 16 observa-se que a máxima ondulação de corrente ocorre para ω*t* igual a 90° e é maior quanto maior for o índice de modulação, ou seja, quanto menor for a tensão de saída comparada com o pico de tensão de entrada. Observa-se também através da Figura 15 que para uma relação de transformação do transformador de dois ($N = 2$) a ondulação de corrente pouco muda com relação a $N = 1$. A mudança será maior no valor da indutância calculada, visto que a indutância irá depender da relação de transformação do indutor acoplado (N). Conclui-se que a máxima ondulação de corrente parametrizada é de 0,5, portanto a indutância do primário para o modo Buck pode ser calculada simplificadamente através da equação (30). Como a valor de 0,5 foi encontrado para índices de modulações muito elevados, se for utilizada a equação (30) para calcular a indutância, na prática a

ondulação resultante será menor do que a estipulada. Entretento é possível fazer um cálculo mais exato da indutância necessária substituindo o índice de modulação utilizado na equação (29).

$$L_C = \frac{0,5 \cdot V_o \cdot N}{\Delta IL_{PF} \cdot f_s} \tag{30}$$

1.3.6 Esforços no Indutor Acoplado

1.3.6.1 Corrente Média no Primário

A corrente média dentro de um período de chaveamento no primário do indutor acoplado pode ser obtida através da equação (19), re-escrevendo a equação (19), tem-se:

$$iL_{PF\_med\_AF} = \frac{2}{T_s} \int_0^{DT_s} iL_{PF} \cdot dt \tag{31}$$

Resolvendo a equação (31) acima, obtêm-se a equação (32).

$$iL_{PF\_med\_AF} = 2 \cdot iL_{PF} \cdot D \tag{32}$$

Expandindo a equação (32) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iL_{PF\_med} = \frac{1}{\pi} \int_{\theta_1}^{\theta_2} \frac{2 \cdot P_o \cdot sen(\omega t)}{\eta \cdot V_P} \cdot d\omega t \tag{33}$$

As equações dos esforços nos componentes não foram resolvidas analiticamente devido aos resultados serem de grande extensão. Porém, as equações podem ser facilmente resolvidas através de um *software* matemático.

1.3.6.2 Corrente Média no Secundário

A corrente média dentro de um período de chaveamento no secundário do indutor acoplado pode ser obtida através da equação (34):

$$iL_{SF\_med\_AF} = \frac{2}{T_s} \int_{DT_s}^{T_s/2} iL_{PF} \cdot N \cdot dt \tag{34}$$

Resolvendo a equação (34) acima, obtêm-se a equação (35).

$$iL_{SF\_med\_AF} = iL_{PF} \cdot N\left(1-2D\right) \tag{35}$$

Expandindo a equação (35) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iL_{SF\_med} = \frac{1}{\pi}\int_{\theta_1}^{\theta_2} \frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot \eta}\left(1 - \frac{V_o \cdot N}{V_P \cdot sen(\omega t)}\right) d\omega t \tag{36}$$

1.3.6.3 Corrente Eficaz no Primário

A corrente eficaz dentro de um período de chaveamento no primário do indutor acoplado pode ser obtida através da equação (37).

$$iL_{PF\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_0^{DT_s} iL_{PF}{}^2 \cdot dt} \tag{37}$$

Resolvendo a equação (37), obtêm-se:

$$iL_{PF\_ef\_AF} = iL_{PF} \cdot \sqrt{2D} \tag{38}$$

Expandindo a equação (38) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iL_{PF\_ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2}\left(\frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot N \cdot \eta}\sqrt{\frac{V_o \cdot N}{V_P \cdot sen(\omega t)}}\right)^2 d\omega t} \tag{39}$$

1.3.6.4 Corrente Eficaz no Secundário

A corrente eficaz dentro de um período de chaveamento no secundário do indutor acoplado pode ser obtida através da equação (40).

$$iL_{SF\_ef\_AF} = \sqrt{\frac{2}{Ts}\int_{DT_s}^{T_s/2}\left(iL_{PF} \cdot N\right)^2 dt} \tag{40}$$

Resolvendo a equação (40), tem-se:

$$iL_{SF\_ef\_AF} = iL_{PF} \cdot N \cdot \sqrt{\left(1 - 2 \cdot D\right)} \tag{41}$$

Expandindo a equação (41) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iL_{SF\_ef} = \sqrt{\frac{1}{\pi} \cdot \int_{\theta_1}^{\theta_2}\left(\frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot \eta} \cdot \sqrt{1 - \frac{V_o \cdot N}{V_P \cdot sen(\omega t)}}\right)^2 d\omega t} \tag{42}$$

1.3.6.5 Corrente de Pico no Primário

A corrente de pico no primário do indutor pode obtida através da equação (22) tomando $\pi / 2$ como o ângulo, assim:

$$iL_{PF\_pico} = \frac{2 \cdot P_o}{V_o \cdot N \cdot \eta} \tag{43}$$

1.3.6.6 Corrente de Pico no Secundário

A corrente de pico no secundário do indutor pode obtida através da equação (43) referindo a corrente para o secundário:

$$iL_{SF\_pico} = \frac{2 \cdot P_o}{V_o \cdot \eta} \tag{44}$$

1.3.7 Esforços no Capacitor de Saída

1.3.7.1 Corrente Eficaz

A corrente eficaz dentro de um período de chaveamento no capacitor de saída pode ser obtida através da equação (45).

$$iC_{o\_ef-AF} = \sqrt{\frac{2}{T_s}\int_0^{DT_s}\left(iL_{PF}\cdot N - I_o\right)^2 dt + \frac{2}{T_s}\int_{DT_s}^{T_s/2}\left(iL_{PF}\cdot N - I_o\right)^2 dt} \tag{45}$$

Onde I_o é a corrente de carga.

Resolvendo a equação (45), tem-se:

$$iC_{o\_ef-AF} = iL_{PF}\cdot N - I_o \tag{46}$$

Expandindo a equação (46) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iC_{o\_ef} = \sqrt{\frac{1}{\pi}\cdot\int_{\theta_1}^{\theta_2}\left(\frac{2\cdot P_o\cdot sen^2(\omega t)}{V_o\cdot\eta} - I_o\right)^2 d\omega t} \tag{47}$$

1.3.8 Esforços nas Chaves

1.3.8.1 Corrente Média nas Chaves

A corrente média em uma das chaves dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iS_{med\_AF} = \frac{1}{T_s}\int_0^{DT_s} iL_{PF}\cdot dt \tag{48}$$

Resolvendo a equação (48), obtêm-se a equação:

$$iS_{med\_AF} = iL_{PF} \cdot D \tag{49}$$

Expandindo a equação (49) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iS_{med} = \frac{1}{\pi}\int_{\theta_1}^{\theta_2} \frac{P_o \cdot sen(\omega t)}{\eta \cdot V_P}\, d\omega t \tag{50}$$

1.3.8.2 Corrente Eficaz nas Chaves

A corrente eficaz dentro de um período de chaveamento nas chaves pode ser obtida através da equação (51).

$$iS_{ef-AF} = \sqrt{\frac{1}{T_s}\int_0^{DT_s} iL_{PF}{}^2 \cdot dt} \tag{51}$$

Resolvendo a equação (51), tem-se:

$$iS_{ef-AF} = iL_{PF} \cdot \sqrt{D} \tag{52}$$

Expandindo a equação (52) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iS_{ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2} \left(\frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot N \cdot \eta} \cdot \sqrt{\frac{V_o \cdot N}{2 \cdot V_P \cdot sen(\omega t)}} \right)^2 d\omega t} \tag{53}$$

1.3.8.3 Tensão Máxima nas Chaves

A máxima tensão aplicada nas chaves é:

$$vS_{\max} = \frac{V_P + N \cdot V_o}{2} \tag{54}$$

1.3.9 Esforços no Transformador

1.3.9.1 Corrente Eficaz no Primário do Transformador

A corrente eficaz no primário do transformador dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iL_{P\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_0^{DT_s} iL_{PF}{}^2 \cdot dt} \tag{55}$$

Resolvendo a equação (55), tem-se:

$$iL_{P\_ef\_AF} = iL_{PF} \cdot \sqrt{2 \cdot D} \tag{56}$$

Expandindo a equação (56) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iL_{P\_ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2}\left(\frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot N \cdot \eta} \cdot \sqrt{\frac{V_o \cdot N}{V_P \cdot sen(wt)}}\right)^2 d\omega t} \tag{57}$$

1.3.9.2 Corrente Eficaz no Secundário do Transformador

A corrente eficaz no secundário do transformador dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iL_{S\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_0^{DT_s}(iL_{PF} \cdot N)^2 \cdot dt} \tag{58}$$

Resolvendo a equação (58), tem-se:

$$iL_{S\_ef\_AF} = iL_{PF} \cdot N \cdot \sqrt{2 \cdot D} \tag{59}$$

Expandindo a equação (59) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iL_{S\_ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2}\left(\frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot \eta} \cdot \sqrt{\frac{V_o \cdot N}{V_P \cdot sen(\omega t)}}\right)^2 d\omega t} \tag{60}$$

1.3.10 Esforços nos Diodos D_1 e D_2

1.3.10.1 Corrente Média nos Diodos D_1 e D_2

A corrente média nos diodos D_1 e D_2 dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iD_{1\_med-AF} = iD_{2\_med-AF} = \frac{1}{T_s}\int_0^{DT_s} iL_{PF} \cdot N \cdot dt \tag{61}$$

Resolvendo a equação (61), tem-se:

$$iD_{1\_med-AF} = iD_{2\_med-AF} = iL_{PF} \cdot N \cdot D \tag{62}$$

Expandindo a equação (62) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iD_{1\_med} = iD_{2\_med} = \frac{1}{\pi}\int_{\theta_1}^{\theta_2} \frac{P_o \cdot sen(\omega t) \cdot N}{\eta \cdot V_P} d\omega t \tag{63}$$

1.3.10.2 Corrente Eficaz nos Diodos D_1 e D_2

A corrente eficaz nos diodos D_1 e D_2 dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iD_{1\_ef\_AF} = iD_{2\_ef\_AF} = \sqrt{\frac{1}{T_s}\int_{0}^{DT_s} \left(iL_{PF} \cdot N\right)^2 \cdot dt} \tag{64}$$

Resolvendo a equação (64), tem-se:

$$iD_{1\_ef\_AF} = iD_{2\_ef\_AF} = iL_{PF} \cdot N \cdot \sqrt{D} \tag{65}$$

Expandindo a equação (65) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iD_{1\_ef} = iD_{2\_ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2} \left(\frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot \eta} \cdot \sqrt{\frac{V_o \cdot N}{2 \cdot V_P \cdot sen(\omega t)}} \right)^2 d\omega t} \tag{66}$$

1.3.10.3 Tensão Reversa Máxima

A máxima tensão reversa aplicada nos diodos D_1 e D_2 é:

$$vD_{1\_\max} = vD_{2\_\max} = V_o \tag{67}$$

1.3.11 Esforços nos Diodos D_3 e D_4

1.3.11.1 Corrente Média nos Diodos D_3 e D_4

A corrente média nos diodos D_3 e D_4 dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iD_{3\_med\_AF} = iD_{4\_med\_AF} = \frac{1}{T_s}\int_{DT_s}^{T_s/2} \frac{iL_{PF}}{2} \cdot N \cdot dt + \frac{1}{T_s}\int_{T_s/2}^{DT_s+T_s/2} iL_{PF} \cdot N \cdot dt + \frac{1}{T_s}\int_{DT_s+T_s/2}^{T_s} \frac{iL_{PF}}{2} \cdot N \cdot dt \tag{68}$$

Resolvendo a equação (68), tem-se:

$$iD_{3\_med\_AF} = iD_{4\_med\_AF} = \frac{iL_{PF} \cdot N}{2} \tag{69}$$

Expandindo a equação (69) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo a equação (22), tem-se:

$$iD_{3\_med} = iD_{4\_med} = \frac{1}{\pi}\int_{\theta_1}^{\theta_2} \frac{P_o \cdot sen^2(\omega t)}{V_o \cdot \eta} \cdot d\omega t \tag{70}$$

1.3.11.2 Corrente Eficaz nos Diodos D_3 e D_4

A corrente eficaz nos diodos D_3 e D_4 dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iD_{3,4\_ef\_AF} = \sqrt{\frac{1}{T_s}\int_{DT_s}^{T_s/2}\left(\frac{iL_{PF}}{2}\cdot N\right)^2 dt + \frac{1}{T_s}\int_{T_s/2}^{DT_s+T_s/2}\left(iL_{PF}\cdot N\right)^2 dt + \frac{1}{T_s}\int_{DT_s+T_s/2}^{T_s}\left(\frac{iL_{PF}}{2}\cdot N\right)^2 dt} \tag{71}$$

Resolvendo a equação (71), tem-se:

$$iD_{3\_ef\_AF} = iD_{4\_ef\_AF} = \frac{iL_{PF}\cdot N}{2}\cdot\sqrt{2\cdot D+1} \tag{72}$$

Expandindo a equação (72) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iD_{3\_ef} = iD_{4\_ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2}\left(\frac{P_o\cdot sen^2(\omega t)}{V_o\cdot\eta}\cdot\sqrt{\frac{V_o\cdot N}{V_P\cdot sen(\omega t)}+1}\right)^2 d\omega t} \tag{73}$$

1.3.11.3 Tensão Reversa Máxima

A máxima tensão reversa aplicada nos diodos D_3 e D_4 é:

$$vD_{3\_\max} = vD_{4\_\max} = V_o \tag{74}$$

1.3.12 Esforços nos Diodos D_5 e D_6

1.3.12.1 Corrente Média nos Diodos D_5 e D_6

A corrente média nos diodos D_5 e D_6 dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iD_{5\_med\_AF} = iD_{6\_med\_AF} = \frac{2}{T_s}\int_{DT_s}^{T_s/2}\frac{iL_{PF}\cdot N}{2}\cdot dt \tag{75}$$

Resolvendo a equação (75), tem-se:

$$iD_{5\_med\_AF} = iD_{6\_med\_AF} = iL_{PF}\cdot N\cdot\left(\frac{1}{2}-D\right) \tag{76}$$

Expandindo a equação (76) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iD_{5\_med} = iD_{6\_med} = \frac{1}{\pi}\int_{\theta_1}^{\theta_2} \frac{2 \cdot P_o \cdot sen^2(\omega t)}{V_o \cdot \eta} \cdot \left(\frac{1}{2} - \frac{V_o \cdot N}{2 \cdot V_P \cdot sen(\omega t)} \right) \cdot d\omega t \tag{77}$$

1.3.12.2 Corrente Eficaz nos Diodos D_5 e D_6

A corrente eficaz nos diodos D_5 e D_6 dentro de um ciclo de chaveamento pode ser definida como sendo:

$$iD_{5\_ef\_AF} = iD_{6\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_{DT_s}^{T_s/2} \left(\frac{iL_{PF} \cdot N}{2} \right)^2 \cdot dt} \tag{78}$$

Resolvendo a equação (78), tem-se:

$$iD_{5\_ef\_AF} = iD_{6\_ef\_AF} = \frac{iL_{PF} \cdot N}{2} \cdot \sqrt{(1 - 2 \cdot D)} \tag{79}$$

Expandindo a equação (79) ao longo de um período da rede retificada com o conversor operando no modo Buck e substituindo as equações (9) e (22), tem-se:

$$iD_{5\_ef} = iD_{6\_ef} = \sqrt{\frac{1}{\pi}\int_{\theta_1}^{\theta_2} \left(\frac{P_o \cdot sen^2(\omega t)}{V_o \cdot \eta} \cdot \sqrt{1 - \frac{V_o \cdot N}{V_P \cdot sen(\omega t)}} \right)^2 d\omega t} \tag{80}$$

1.3.12.3 Tensão Reversa Máxima

A máxima tensão reversa aplicada nos diodos D_5 e D_6 é:

$$vD_{5\_\max} = vD_{6\_\max} = \frac{V_{in}}{N} \tag{81}$$

1.3.13 Esforços nos Diodos Retificadores de Entrada

1.3.13.1 Corrente Média

A corrente média em um diodo do retificador de entrada pode ser calculado através da equação (82):

$$iD_{RET\_med} = \frac{iL_{PF\_med}}{2} \tag{82}$$

1.3.13.2 Corrente Eficaz

A corrente eficaz em um diodo do retificador de entrada pode ser calculado através da equação (83):

$$iD_{RET\_ef} = \frac{iL_{PF\_ef}}{\sqrt{2}} \tag{83}$$

1.4 ANÁLISE QUANTITATIVA NO MODO BOOST

1.4.1 Ganho Estático

O ganho estático pode ser encontrado através da seguinte equação:

$$vL_{PF\_med} = \frac{1}{T_s/2}\left[\int_0^{t_c - T_s/2} V_{in}\cdot dt + \int_{t_c - T_s/2}^{T_s/2} \frac{V_{in} - N\cdot V_o}{2}\cdot dt\right] = 0 \tag{84}$$

Da equação (84) encontra-se o ganho estático como sendo:

$$G = \frac{V_o'}{V_{in}} = \frac{D}{1-D} \tag{85}$$

1.4.2 Razão Cíclica em Função do Ângulo da Tensão de Entrada

A razão cíclica em função do ângulo da tensão de entrada pode ser obtida através das equações (1) e (85), substituindo V_{in} por $V_{in}(\omega t)$. Assim obtem-se:

$$D(\omega t) = \frac{V_o'}{V_o' + V_P\cdot sen(\omega t)} \tag{86}$$

A equação (86) somente é válida quando V_o' for maior do que V_P, como pode ser observado na Figura 13. Desta forma, a equação (86) somente é válida para $0 \le \omega t \le \theta_1$ e $\theta_2 \le \omega t \le \pi$ conforme é demonstrado nas equações (4) e (5).

1.4.3 Corrente Máxima no Primário do Indutor Acoplado

Da mesma forma como foi feita a análise para o modo Buck a corrente média instantânea é a própria fundamental da corrente de entrada, analisando em um período de chaveamento.

A corrente média instantânea no primário do indutor acoplado pode ser calculada pela equação (87).

$$iL_{PF\_med\_AF} = i_{1\_rede} = \frac{2}{T_s}\left[\int_{0}^{t_c - T_s/2} iL_{PF}\cdot dt + \int_{t_c - T_s/2}^{T_s/2} \frac{iL_{PF}}{2}\cdot dt\right] \quad (87)$$

Resolvendo a equação (87), tem-se:

$$iL_{PF\_med\_AF} = i_{1\_rede} = iL_{PF}\cdot D \quad (88)$$

Expandindo a equação (88) em função do tempo, tem-se:

$$iL_{PF\_med\_AF}(\omega t) = i_{1\_rede}(\omega t) = iL_{PF}(\omega t)\cdot D(\omega t) \quad (89)$$

Substituindo a equação (18) e a equação (86) na equação (89) e isolando iL_{PF}, tem-se:

$$iL_{PF}(\omega t) = \frac{2\cdot P_o \cdot sen(\omega t)\cdot\left(V_o\cdot N + V_P\cdot sen(\omega t)\right)}{V_P\cdot\eta\cdot V_o\cdot N} \quad (90)$$

A equação (90) representa a corrente máxima (envoltória) no primário do indutor acoplado em função do tempo. A mesma é válida para o conversor operando no modo Boost.

1.4.4 Equacionamento para o Cálculo do Indutor Acoplado

A tensão sobre o primário indutor na etapa em que todas as chaves estão fechadas ($0 \le t \le t_c - T/2$) é igual a V_{in}.

O valor da indutância deve ser calculado em função da variação máxima de corrente quando todas as chaves estão fechadas. A relação entre a corrente no primário do indutor e a tensão sobre ele é dada por:

$$V_{in} = L_C \frac{\Delta IL_{PF}}{\Delta t} \quad (91)$$

Substituindo V_{in} da equação (91) pela equação (1) e Δt por t_c-$T_s/2$, tem-se:

$$V_P\cdot sen(\omega t) = L_C \frac{\Delta IL_{PF}}{t_c - T_s/2} \quad (92)$$

Substituindo na equação (92) t_c por DT_s tem-se:

$$V_P\cdot sen(\omega t) = L_C \frac{\Delta IL_{PF}}{T_s\cdot(D - 1/2)} \quad (93)$$

Substituindo a equação (86) na equação (93) e normalizando, tem-se:

$$\overline{\Delta IL_{PF}} = \frac{2\cdot L_C\cdot\Delta IL_{PF}}{V_P\cdot T_s} = \frac{N\cdot sen(\omega t) - \frac{V_P}{V_o}\cdot sen^2(\omega t)}{N + \frac{V_P}{V_o}\cdot sen(\omega t)} \quad (94)$$

Substituindo a equação (28) na equação (94), tem-se:

$$\overline{\Delta IL_{PF}} = \frac{2 \cdot L_C \cdot \Delta IL_{PF}}{V_P \cdot T_s} = \frac{N \cdot sen(\omega t) - m_a \cdot sen^2(\omega t)}{N + m_a \cdot sen(\omega t)} \tag{95}$$

A Figura 17 apresenta curvas da ondulação de corrente parametrizada para alguns valores de índice de modulação e para relação de transformação do transformador unitária ($N = 1$).

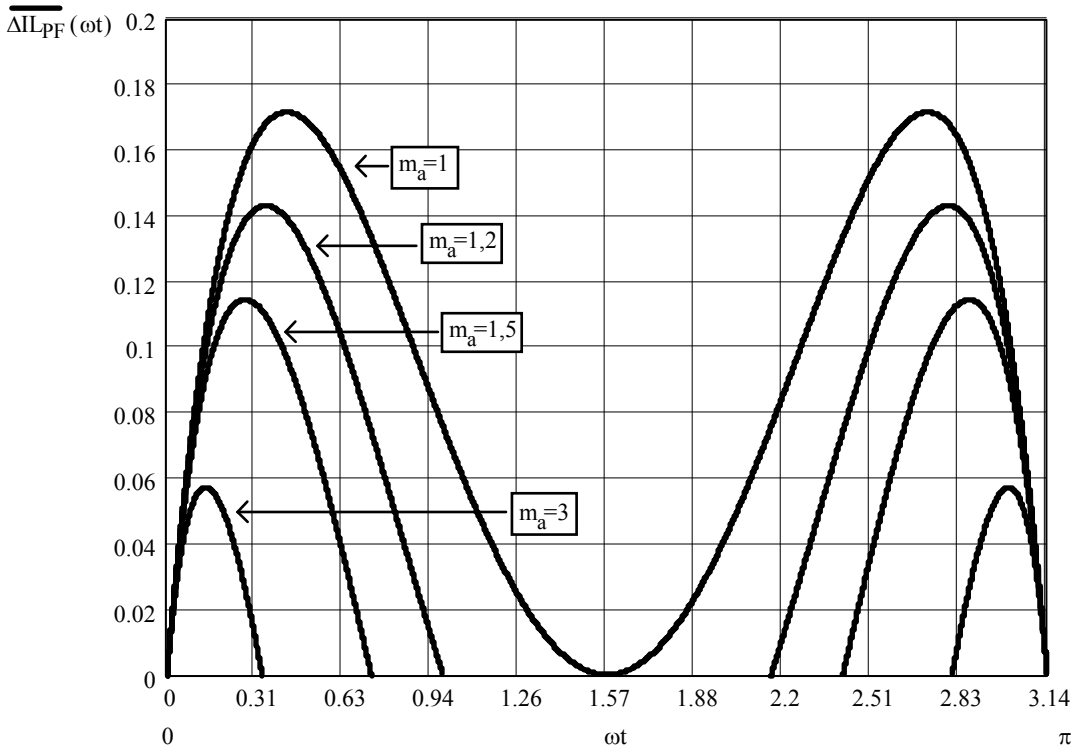


Figura 17 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação unitária no modo Boost.

Como o modo Boost somente ocorre quando a tensão de saída refletida para o primário do transformador for maior do que a tensão de entrada há uma restrição do ângulo (ω*t*) na representação da ondulação de corrente, como pode ser observado na Figura 17, fora deste ângulo a ondulação de corrente não é válida.

A Figura 18 apresenta curvas da ondulação de corrente parametrizada para alguns valores de índice de modulação e para relação de transformação do transformador ($N = 2$).

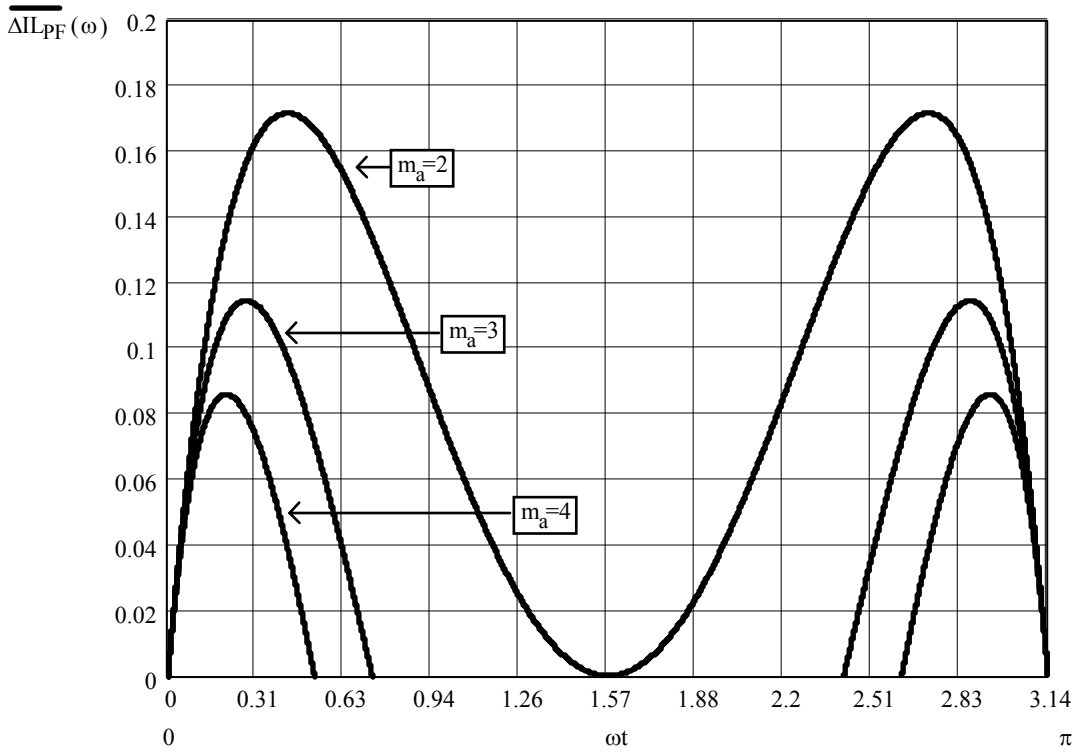


Figura 18 – Ondulação da corrente no primário do indutor acoplado normalizado em função de ω*t* para alguns valores de índice de modulação e relação de transformação 2 no modo Boost.

Através da Figura 17 e Figura 18 pode-se observar que para $N = 1$ e $N = 2$ a máxima ondulação de corrente foi igual e em torno de 0,17, para um índice de modulação unitário, portanto a indutância do primário para o modo Boost pode ser calculada simplificadamente através equação (96). Da mesma forma que foi explicado para o o modo Buck, a equação (96) foi considerado o pior caso que é com índice de modulação unitário, mas é possível calcular a indutância substituindo o índice de modulação utilizado diretamente na equação (95) para encontrar a indutância necessária.

$$L_C = \frac{0{,}17 \cdot V_P \cdot T_s}{2 \cdot \Delta i L_{PF}} \tag{96}$$

1.4.5 Esforços no Indutor

1.4.5.1 Corrente Média no Primário

A corrente média dentro de um período de chaveamento no primário do indutor acoplado pode ser obtida através da equação (97).

$$iL_{PF\_med\_AF} = \frac{2}{T_s}\int_{0}^{DT_s - T_s/2} iL_{PF}\cdot dt + \frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2} \frac{iL_{PF}}{2}\cdot dt \tag{97}$$

Resolvendo a equação (97), tem-se:

$$iL_{PF\_med\_AF} = iL_{PF}\cdot D \tag{98}$$

Expandindo a equação (98) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo as equações (86) e (90), tem-se:

$$iL_{PF\_med} = \frac{2}{\pi}\cdot\int_{0}^{\theta_1} \frac{2\cdot P_o\cdot sen(\omega t)}{\eta\cdot V_P}\cdot d\omega t \tag{99}$$

1.4.5.2 Corrente Média no Secundário

A corrente média dentro de um período de chaveamento no secundário do indutor acoplado pode ser obtida através da equação (100).

$$iL_{SF\_med\_AF} = \frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2} N\cdot\frac{iL_{PF}}{2}\cdot dt \tag{100}$$

Resolvendo a equação (100), tem-se:

$$iL_{SF\_med\_AF} = N\cdot iL_{PF}\cdot\left(1-D\right) \tag{101}$$

Expandindo a equação (101) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iL_{SF\_med} = \frac{2}{\pi}\cdot\int_{0}^{\theta_1} \frac{2\cdot P_o\cdot sen(\omega t)\cdot(V_o\cdot N + V_P\cdot sen(\omega t))}{V_P\cdot V_o\cdot\eta}\cdot\left(1-\frac{V_o\cdot N}{V_o\cdot N + V_P\cdot sen(\omega t)}\right)d\omega t \tag{102}$$

1.4.5.3 Corrente Eficaz no Primário

A corrente eficaz dentro de um período de chaveamento no primário do indutor acoplado pode ser obtida através da equação (103).

$$iL_{PF\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_{0}^{DT_s - T_s/2} iL_{PF}{}^2\cdot dt + \frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2}\left(\frac{iL_{PF}}{2}\right)^2\cdot dt} \tag{103}$$

Resolvendo a equação (103), tem-se:

$$iL_{PF\_ef\_AF} = \frac{iL_{PF}}{2}\cdot\sqrt{6\cdot D - 2} \tag{104}$$

Expandindo a equação (104) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iL_{PF\_ef} = \sqrt{\frac{2}{\pi}\int_0^{\theta_1}\left(\frac{P_o \cdot sen(\omega t)\cdot(V_o \cdot N + V_P \cdot sen(\omega t))}{V_P \cdot V_O \cdot \eta \cdot N}\cdot\sqrt{\left(6\cdot\frac{V_o \cdot N}{V_o \cdot N + V_P \cdot sen(\omega t)} - 2\right)}\right)^2 d\omega t} \quad (105)$$

1.4.5.4 Corrente Eficaz no Secundário

A corrente eficaz dentro de um período de chaveamento no secundário do indutor acoplado pode ser obtida através da equação (106).

$$iL_{SF\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2}\left(N\cdot\frac{iL_{PF}}{2}\right)^2 \cdot dt} \quad (106)$$

Resolvendo a equação (106), tem-se:

$$iL_{SF\_ef\_AF} = \frac{N \cdot iL_{PF}}{2}\cdot\sqrt{2 - 2\cdot D} \quad (107)$$

Expandindo a equação (107) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iL_{SF\_ef} = \sqrt{\frac{2}{\pi}\int_0^{\theta_1}\left(\frac{P_o \cdot sen(\omega t)\cdot(V_o \cdot N + V_P \cdot sen(\omega t))}{V_P \cdot V_o \cdot \eta}\cdot\sqrt{\left(2 - 2\cdot\frac{V_o \cdot N}{V_o \cdot N + V_P \cdot sen(\omega t)}\right)}\right)^2 d\omega t} \quad (108)$$

1.4.5.5 Corrente de Pico no Primário do Indutor

A corrente de pico no primário do indutor pode obtida através da equação (90) tomando $\pi/2$ como o ângulo, assim:

$$iL_{PF\,pico} = \frac{2\cdot P_o \cdot (V_o \cdot N + V_P)}{V_P \cdot \eta \cdot V_o \cdot N} \quad (109)$$

1.4.5.6 Corrente de Pico no Secundário do Indutor

A corrente de pico no secundário do indutor pode obtida através da equação (109) referindo a corrente para o secundário:

$$iL_{SF\_pico} = \frac{2\cdot P_o \cdot (V_o \cdot N + V_P)\cdot a}{V_P \cdot \eta \cdot V_o \cdot N} \quad (110)$$

1.4.6 Esforços no Capacitor de Saída

1.4.6.1 Corrente Eficaz

A corrente eficaz dentro de um período de chaveamento no capacitor de saída pode ser obtida através da equação (111).

$$iC_{o\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_{0}^{DT_s - T_s/2} \left(I_o\right)^2 dt + \frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2} \left(\frac{iL_{PF}\cdot N}{2} - I_o\right)^2 dt} \tag{111}$$

Onde I_o é a corrente na carga.

Resolvendo a equação (111), tem-se:

$$iC_{o\_ef\_AF} = \frac{1}{2}\cdot\sqrt{4\cdot {I_o}^2 + 2\cdot {iL_{PF}}^2\cdot N^2\cdot(1-D) - 8\cdot iL_{PF}\cdot N\cdot I_o\cdot(1-D)} \tag{112}$$

Expandindo a equação (112) ao longo de um período da rede retificada com o conversor operando no modo Boost, tem-se:

$$iC_{o\_ef} = \sqrt{\frac{2}{\pi}\int_{0}^{\theta_1}\left(iC_{o\_ef\_AF}\right)^2 d\omega t} \tag{113}$$

1.4.7 Esforços nas Chaves

1.4.7.1 Corrente Média nas Chaves

A corrente média dentro de um período de chaveamento nas chaves pode ser obtida através da equação (114).

$$iS_{med\_AF} = \frac{1}{T_s}\int_{0}^{DT_s}\frac{iL_{PF}}{2}\cdot dt \tag{114}$$

Resolvendo a equação (114), tem-se:

$$iS_{med\_AF} = \frac{iL_{PF}\cdot D}{2} \tag{115}$$

Expandindo a equação (115) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iS_{med} = \frac{2}{\pi}\cdot\int_{0}^{\theta_1}\frac{P_o\cdot sen(\omega t)}{\eta\cdot V_P}d\omega t \tag{116}$$

1.4.7.2 Corrente Eficaz nas Chaves

A corrente eficaz dentro de um período de chaveamento nas chaves pode ser obtida através da equação (117).

$$iS_{ef\_AF} = \sqrt{\frac{1}{T_s}\int_0^{DT_s}\left(\frac{iL_{PF}}{2}\right)^2 \cdot dt} \tag{117}$$

Resolvendo a equação (117), tem-se:

$$iS_{ef\_AF} = \frac{iL_{PF}}{2} \cdot \sqrt{D} \tag{118}$$

Expandindo a equação (118) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iS_{ef} = \sqrt{\frac{2}{\pi} \cdot \int_0^{\theta_1}\left(\frac{P_o \cdot sen(\omega t) \cdot (V_o \cdot N + V_P \cdot sen(\omega t))}{V_P \cdot V_o \cdot \eta \cdot N} \cdot \sqrt{\frac{V_o \cdot N}{V_o \cdot N + V_P \cdot sen(\omega t)}}\right)^2 d\omega t} \tag{119}$$

1.4.7.3 Máxima Tensão nas Chaves

A tensão máxima aplicada nas chaves é:

$$vS_{\max} = \frac{V_P + N \cdot V_o}{2} \tag{120}$$

1.4.8 Esforços no Transformador

1.4.8.1 Corrente Eficaz no Primário do Transformador

A corrente eficaz dentro de um período de chaveamento no primário do transformador pode ser obtida através da equação (121).

$$iL_{P\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2}\left(\frac{iL_{PF}}{2}\right)^2 \cdot dt} \tag{121}$$

Resolvendo a equação (121), tem-se:

$$iL_{P\_ef\_AF} = \frac{iL_{PF}}{2} \cdot \sqrt{(2 - 2 \cdot D)} \tag{122}$$

Expandindo a equação (122) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iL_{P\_ef} = \sqrt{\frac{2}{\pi}\int_0^{\theta_1}\left(\frac{P_o \cdot sen(\omega t)\cdot(V_o \cdot N + V_P \cdot sen(\omega t))}{V_P \cdot V_o \cdot \eta \cdot N}\cdot\sqrt{\left(2-2\cdot\frac{V_o \cdot N}{V_o \cdot N + V_P \cdot sen(\omega t)}\right)}\right)^2 d\omega t} \quad (123)$$

1.4.8.2 Corrente Eficaz no Secundário do Transformador

A corrente eficaz dentro de um período de chaveamento no secundário do transformador pode ser obtida através da equação (124).

$$iL_{S\_ef\_AF} = \sqrt{\frac{2}{T_s}\int_{DT_s - T_s/2}^{T_s/2}\left(\frac{iL_{PF}\cdot N}{2}\right)^2 \cdot dt} \quad (124)$$

Resolvendo a equação (124), tem-se:

$$iL_{S\_ef\_AF} = \frac{iL_{PF}\cdot N}{2}\cdot\sqrt{(2-2\cdot D)} \quad (125)$$

Expandindo a equação (125) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iL_{S\_ef} = \sqrt{\frac{2}{\pi}\int_0^{\theta_1}\left(\frac{P_o \cdot sen(\omega t)\cdot(V_o \cdot N + V_P \cdot sen(\omega t))}{V_P \cdot V_o \cdot \eta}\cdot\sqrt{\left(2-2\cdot\frac{V_o \cdot N}{V_o \cdot N + V_P \cdot sen(\omega t)}\right)}\right)^2 d\omega t} \quad (126)$$

1.4.9 Esforços nos Diodos D_3, D_4, D_5 e D_6

1.4.9.1 Corrente Média nos Diodos

A corrente média dentro de um período de chaveamento nos diodos D_3, D_4, D_5 e D_6 podem ser obtidas através da equação (127).

$$iD_{3,4,5,6\_med\_AF} = \frac{1}{T_s}\int_{DT_s}^{T_s}\frac{iL_{PF}}{2}\cdot N\cdot dt \quad (127)$$

Resolvendo a equação (127), tem-se:

$$iD_{3,4,5,6\_med\_AF} = \frac{iL_{PF}\cdot N}{2}\cdot(1-D) \quad (128)$$

Expandindo a equação (128) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iD_{3,4,5,6\_med} = \frac{2}{\pi}\cdot\int_0^{\theta_1}\frac{P_o \cdot sen(\omega t)\cdot(V_o \cdot N + V_P \cdot sen(\omega t))}{V_P \cdot V_o \cdot \eta}\cdot\left(1-\frac{V_o \cdot N}{V_o \cdot N + V_P \cdot sen(\omega t)}\right)d\omega t \quad (129)$$

1.4.9.2 Corrente Eficaz nos Diodos

A corrente eficaz dentro de um período de chaveamento nos diodos D_3, D_4, D_5 e D_5 podem ser obtidas através da equação (130).

$$iD_{3,4,5,6\_ef\_AF} = \sqrt{\frac{1}{T_s}\int_{DT_s}^{T_s}\left(\frac{iL_{PF}}{2}\cdot N\right)^2\cdot dt} \tag{130}$$

Resolvendo a equação (130), tem-se:

$$iD_{3,4,5,6\_ef\_AF} = \frac{iL_{PF}\cdot N}{2}\cdot\sqrt{(1-D)} \tag{131}$$

Expandindo a equação (131) ao longo de um período da rede retificada com o conversor operando no modo Boost e substituindo a equação (86) e (90), tem-se:

$$iD_{3,4,5,6\_ef} = \sqrt{\frac{2}{\pi}\cdot\int_0^{\theta_1}\left(\frac{P_o\cdot sen(\omega t)\cdot(V_o\cdot N+V_P\cdot sen(\omega t))}{V_P\cdot V_o\cdot\eta}\cdot\sqrt{\left(1-\frac{V_o\cdot N}{V_o\cdot N+V_P\cdot sen(\omega t)}\right)}\right)^2 d\omega t} \tag{132}$$

1.4.9.3 Tensão Reversa Máxima nos Diodos D_3 e D_4

A máxima tensão reversa aplicada nos diodos D_3 e D_4 é:

$$vD_{3\_\max} = vD_{4\_\max} = \frac{V_P + N\cdot V_o}{2\cdot N} \tag{133}$$

1.4.9.4 Tensão Reversa Máxima nos Diodos D_5 e D_6

A máxima tensão reversa aplicada nos diodos D_5 e D_6 é:

$$vD_{5\_\max} = vD_{6\_\max} = \frac{4\cdot N\cdot V_P + V_o}{3} \tag{134}$$

1.4.10 Esforços nos Diodos Retificadores de Entrada

1.4.10.1 Corrente Média

A corrente média em um diodo do retificador de entrada pode ser calculado através da equação (135):

$$iD_{RET\_med} = \frac{iL_{PF\_med}}{2} \tag{135}$$

1.4.10.2 Corrente Eficaz

A corrente eficaz em um diodo do retificador de entrada pode ser calculado através da equação (136).

$$iD_{RET\_ef} = \frac{iL_{PF\_ef}}{\sqrt{2}} \tag{136}$$

1.5 ANÁLISE QUANTITATIVA NO MODO BUCK+BOOST

Como foi descrito anteriormente, o conversor pode operar em dois modos de operação, dependendo do valor instantâneo da tensão de entrada e da tensão de saída referida ao primário do transformador.

O ganho estático do conversor no modo Buck de operação é dado pela equação (7) e no modo Boost pela equação (85). A transição entre um modo e outro de operação não é um problema, pois o ganho possui o mesmo valor na transição, ganho unitário. A transição ocorre na razão cíclica igual a 0,5. A Figura 19 apresenta o ganho do conversor no modo Buck+Boost em função da razão cíclica.

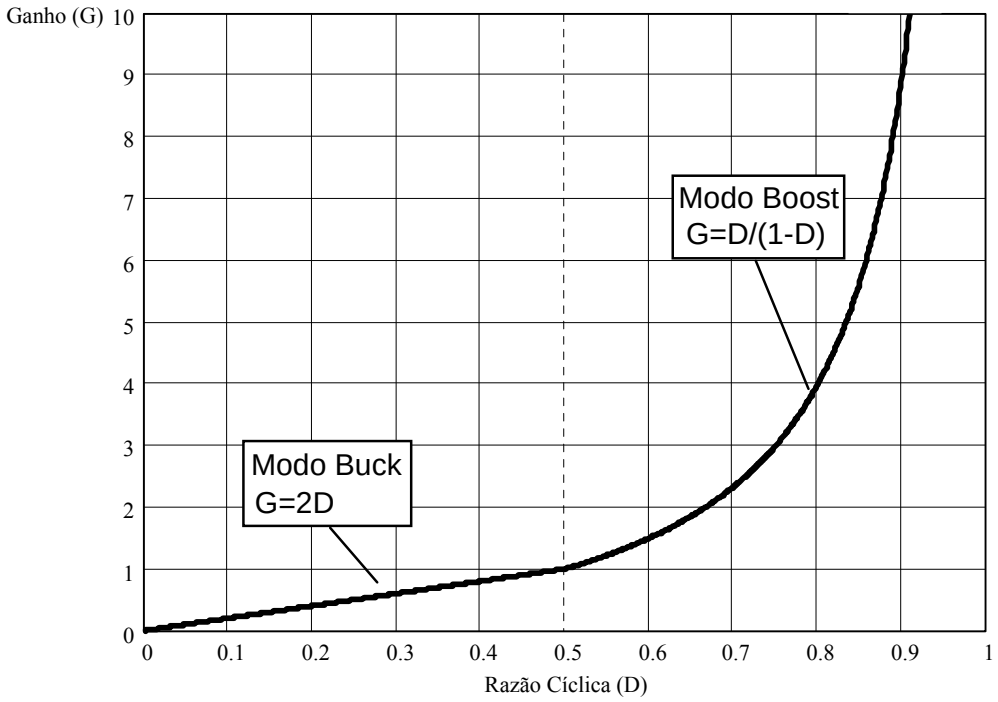


Figura 19 – Ganho estático do conversor no modo Buck+Boost.

A variação da razão cíclica em função do ângulo da tensão de entrada no modo Buck é dada pela equação (9) e no modo Boost por (86), onde a equação (9) somente é válida para ângulos entre θ_1 e θ_2 e a equação (86) para ângulos entre zero e θ_1 e entre θ_2 e π.

A Figura 20 apresenta a razão cíclica do conversor em função do ângulo da tensão de entrada, considerando o pico da tensão de entrada de 311 V e a tensão de saída como sendo 200 V.

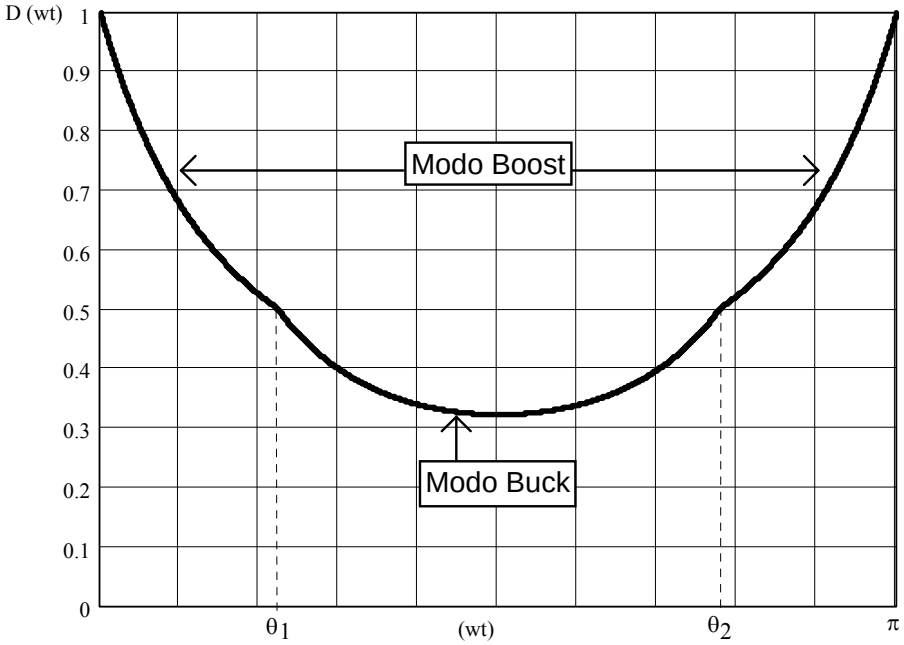


Figura 20 – Razão cíclica em função do ângulo da tensão de entrada.

1.5.1 Cálculo do Valor da Indutância do Indutor Acoplado

A indutância deve ser calculada em função da máxima ondulação de corrente. A ondulação de corrente no modo Buck pode observada através da Figura 15 e no modo Boost através da Figura 17.

A Figura 21 apresenta a ondulação de corrente no indutor acoplado no modo Buck+Boost, para uma relação $m_a = 3$, a fim de exemplificação, e relação de transformação $N = 1$.

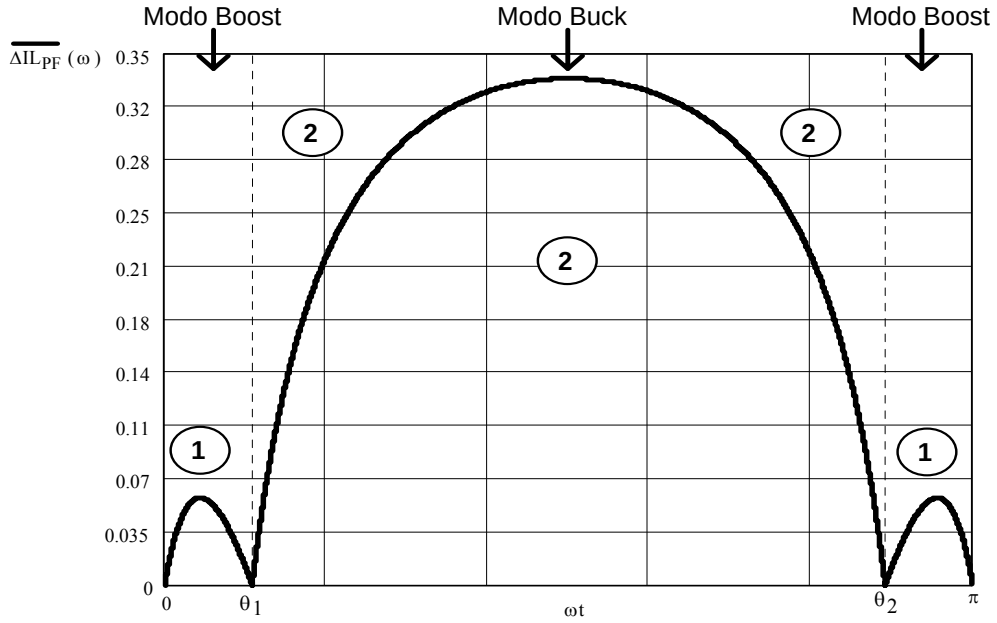


Figura 21 – Variação da ondulação de corrente no indutor acoplado em função do ângulo da tensão de entrada.

Conforme pode ser observado na Figura 21 a maior ondulação de corrente ocorre no modo Buck, sendo que seu máximo valor é 0,5, conforme apresentado na equação (30). Desta forma, se o conversor operar no modo Buck deve-se ser calculado o valor da indutância através da equação (30). E se o conversor operar somente no modo Boost a indutância deve ser calculada através da equação (96).

1.5.2 Cálculo do Valor do Capacitor de Saída

O valor do capacitor pode ser calculado através da equação apresentada por Souza (1998) e na equação (137).

$$C_o = \frac{P_o}{2 \cdot \pi \cdot f_r \cdot V_o \cdot \Delta V_o} \tag{137}$$

Onde f_r é a freqüência da tensão na saída da ponte retificadora de diodos que é 120 Hz, e ΔV_o é a ondulação desejada da tensão de saída.

1.5.3 Filtro LC de Entrada

Com o objetivo de diminuir a taxa de distorção harmônica provocada pela grande variação da corrente de entrada se faz necessário utilizar um filtro do tipo passa-baixa, constituído por um indutor e um capacitor colocados na entrada do conversor. Como pode-se observar na análise qualitativa a grande variação da corrente de entrada ocorre devido ao principio de funcionamento desta estrutura.

O capacitor do filtro é colocado depois da ponte retificadora e o indutor antes da ponte.

Para dimensionar o filtro dois aspectos importantes devem ser considerados no projeto do mesmo, proposto por Bascopé (1996):

- O filtro de entrada não deve causar deslocamento de fase acentuado entre a tensão e a corrente de entrada;
- O filtro de entrada deve proporcionar uma atenuação apropriada para as altas freqüências.

Para propiciar uma atenuação adequada, a freqüência de corte do filtro deve ser assumida uma década abaixo da freqüência de comutação.

Para evitar o deslocamento de fase entre a tensão e a corrente de entrada, a impedância de entrada deve ser tomada como sendo praticamente resistiva na freqüência da rede de alimentação.

A Figura 22 apresenta o circuito equivalente visto pela rede de alimentação.

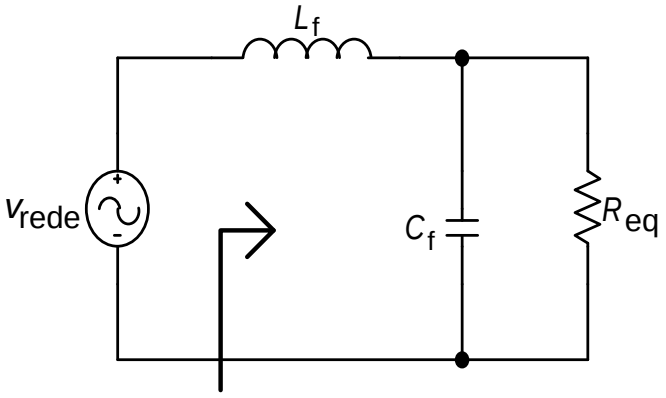


Figura 22 – Circuito equivalente de entrada

A partir do circuito apresentado na Figura 22 a impedância de entrada é dada pela equação (138).

$$Z_i = \mathrm{R}_{eq} \cdot \frac{S^2/\omega_i^2 + Q \cdot S/\omega_i + 1}{S/\omega_{pi} + 1} \tag{138}$$

A resistência equivalente do conversor (R_{eq}) que é igual a:

$$R_{eq} = \frac{V_P}{I_{in\_pico}} \tag{139}$$

Onde I_{in_pico} é a corrente de pico de entrada, que pode ser calculada tomando-se na equação (18) $\omega t = \pi / 2$.

A freqüência angular de ressonância do filtro (ω_i), e é dada por:

$$\omega_i = \frac{1}{\sqrt{L_f \cdot C_f}} \tag{140}$$

A freqüência angular devido a resistência R_{eq} (ω_{pi}), e é dada pela equação:

$$\omega_{pi} = \frac{1}{C_f \cdot R_{eq}} \tag{141}$$

O fator de qualidade (Q), e é dado pela equação:

$$Q = \frac{R_{eq}}{\sqrt{L_f / C_f}} \tag{142}$$

Conforme Bascopé (1996), a freqüência do pólo da equação (138) deve ser 50 vezes maior do que a freqüência da rede de alimentação, como indica a equação (143).

$$f_{pi} \geq 50 \cdot f_{rede} \tag{143}$$

A freqüência de ressonância é igual a freqüência de corte e deve encontrar-se uma década abaixo da freqüência de comutação, como indicado na equação (144).

$$f_c = f_i = \frac{fs}{10} \tag{144}$$

A partir das equações descritas acima determinam-se a capacitância e a indutância do filtro de entrada a partir da equação (145) e da equação (146).

$$C_f = \frac{1}{2 \cdot \pi \cdot f_{pi} \cdot \mathrm{R}_{eq}} \tag{145}$$

$$L_f = \frac{1}{(2 \cdot \pi \cdot f_i)^2 \cdot C_f} \tag{146}$$

1.5.4 Esforços nos Componentes no Modo Buck+Boost

Como foi mostrado através dos equacionamentos nas análises quantitativas nos modos Buck e Boost, os valores de corrente média e eficaz são diferentes de um modo para outro. Ainda, cada equacionamento somente é valido para um intervalo de ângulo específico que depende da tensão de entrada e da tensão de saída referida ao primário do transformador.

Desta forma, para saber a corrente média em qualquer componente basta calcular a corrente através da respectiva equação apresentada na análise quantitativa no modo Buck e somar com a corrente calculada através de sua respectiva equação no modo Boost, ou seja:

$$ix_{med\_total} = ix_{med\_Buck} + ix_{med\_Boost} \tag{147}$$

Onde ix_{med_total} é a corrente média em um determinado componente, ix_{med_Buck} é a corrente média calculada através de sua respectiva equação no modo Buck e ix_{med_Boost} é a corrente média calculada através de sua respectiva equação no modo Boost.

Para saber a corrente eficaz em qualquer componente, se o conversor operar nos dois modos de operação, basta fazer a soma quadrática dos resultados calculados no modo Buck e Boost e tirar a raiz quadrada, ou seja:

$$ix_{ef\_total} = \sqrt{ix_{ef\_Buck}{}^2 + ix_{ef\_Boost}{}^2} \tag{148}$$

Onde ix_{ef_total} é a corrente eficaz em um determinado componente, ix_{ef_Buck} é a corrente eficaz calculada através de sua respectiva equação no modo Buck e ix_{ef_Boost} é a corrente eficaz calculada através de sua respectiva equação no modo Boost.

Mas, caso a tensão de saída referida para o primário do transformador for maior do que a tensão de pico da entrada o conversor nunca vai operar no modo Buck, somente no modo Boost. Desta forma, as correntes, tanto média quanto eficaz, somente deverão ser calculadas conforme os equacionamentos para o modo Boost considerando $\theta_1 = \frac{\pi}{2}$.

1.6 METODOLOGIA PARA PROJETO

A seguir será apresentado um roteiro para realizar um projeto de um retificador de corrente isolado, Ponte Completa – Flyback, com alto fator de potência.

1.6.1 Especificações do Conversor

Deverão ser especificadas as condições nominais de operação do conversor:

P_o - Potência de saída (W);

V_o - Tensão de saída (V);

ΔV_o - Ondulação máxima da tensão de saída (V);

V_{in} -Tensão de eficaz entrada (V);

f_{rede} - Freqüência da rede de alimentação (Hz);

f_s - Freqüência de comutação (Hz);

ΔiL_{PF} - Ondulação máxima da corrente com relação a corrente de pico do indutor acoplado (A);

1.6.2 Cálculo da Relação de Transformação (*N*)

Não foi desenvolvido um método para calcular o valor da relação de transformação ideal devido a sua complexidade. Contudo, pelo fato do conversor operar como abaixador e como elevador, existe uma gama de valores de relação de transformações possíveis de serem utilizadas. Um possível critério que poderia ser utilizado seria utilizar uma relação de transformação que resultasse em uma menor perda nas chaves principais por exemplo. Devido a este trabalho ser um estudo da topologia em si e não em uma otimização da mesma não foi utilizado critério para a escolha da relação de transformação.

1.6.3 Determinar os Ângulos dos Modos de Operação

Com o valor da relação de transformação, da tensão de saída e da tensão de entrada deverão ser calculados através das equações (4) e (5) os ângulos para saber o intervalo de operação em cada modo. Se a tensão de saída refletida para o primário do transformador for maior do que o pico da tensão de entrada, o ângulo θ_1 é $\pi/2$, e esse ângulo deve ser utilizado nas equações dos esforços do modo Boost e as equações apresentadas no modo Buck devem ser desprezadas.

1.6.4 Cálculo da Indutância do Indutor Acoplado

Se o conversor operar no modo Buck e no modo Boost a indutância deve ser calculada através da equação (30). Se o conversor operar somente no modo Boost a indutância deve ser calculada através da equação (96). A partir da máxima ondulação de corrente especificada ΔiL_{PF} e com ajuda de uma das equações citadas acima calcula-se o valor da indutância do indutor.

1.6.5 Cálculo da Capacitância de Saída

Com a máxima ondulação de tensão na saída ΔV_o, a freqüência da rede f_{rede}, da potência e tensão de saída e com ajuda da equação (137) encontra-se o valor da capacitância

de saída mínima necessária para atender a especificação de máxima ondulação da tensão da saída.

1.6.6 Cálculo do Filtro de Entrada

Através da equação (145) calcula-se a capacitância que irá compor o filtro de entrada, e através da equação (146) calcula-se a indutância necessária.

1.6.7 Cálculo do Circuito de Bloqueio CC no Primário do Transformador

Para evitar a circulação de corrente CC pelo transformador, que causa problema de saturação, é utilizado um circuito de bloqueio da componente CC formado por um capacitor (C_b) em paralelo com um resistor (R_b), conforme Barbi (2001) e Alves (2002). O capacitor tem a função de bloquear a passagem de corrente CC. O resistor tem a função de amortecer as oscilações geradas pela interação da indutância de dispersão do transformador com o capacitor de bloqueio.

Para o cálculo do capacitor de bloqueio se utilizam dois critérios. O primeiro critério é a freqüência de ressonância do circuito que é composto pelo capacitor de bloqueio e a indutância do indutor acoplado na entrada. Recomenda-se que a freqüência de ressonância seja pelo menos 4 vezes menor do que a freqüência de comutação Barbi (2001).

A equação (149) é utilizada para o cálculo da capacitância pelo primeiro método.

$$C_b = \frac{4}{\pi^2 \cdot f_s^2 \cdot L_F} \tag{149}$$

O segundo critério para o cálculo do capacitor está relacionado com a queda de tensão provocada pelo capacitor, quanto menor for a capacitância, maior será sua impedância e conseqüentemente maior será a queda de tensão provada pelo capacitor. Recomenda-se uma queda de tensão entre 5% e 10% da tensão de barramento.

A equação (150) é utilizada para o cálculo da capacitância pelo segundo método.

$$C_b = \frac{iL_{P\_\max}}{2 \cdot f_s \cdot \Delta V_c} \tag{150}$$

Onde:

$iL_{P\_\max}$: Corrente de pico no primário do transformador;

ΔV_c : Queda de tensão máxima no capacitor de bloqueio (V).

O resistor de amortecimento é calculado conforme a corrente que o mesmo deve limitar em baixas freqüências, no caso de o transformador saturar. Desta forma, a tensão máxima aplicada a ele é a própria tensão de pico de entrada e a corrente de limite é a corrente máxima no primário do transformador em condições nominais. A resistência pode ser calculada através da equação (151):

$$R_b = \frac{V_P}{D_{\max} \cdot iL_{P\_\max}} \tag{151}$$

Onde:

$D_{\max}$: Razão cíclica efetiva máxima.

1.6.8 Cálculo dos Esforços nos Componentes

Se o conversor operar nos dois modos de operação deve-se calcular os esforços com as equações apresentadas na análise quantitativa para o modo Buck e para o modo Boost, onde as correntes em cada componente devem ser calculadas conforme apresentado nas equações (147) e (148).

Se o conversor operar somente no modo Boost, somente deverão ser utilizadas as equações apresentadas na análise quantitativa para o modo Boost, onde θ_1 deve ser considerado igual a $\pi/2$.

1.6.9 Especificação e Cálculo Térmico dos Componentes

Com os valores obtidos no cálculo dos esforços nos componentes pode se especificar os interruptores e os diodos e realizar o cálculo térmico dos mesmos, para dimensionar o dissipador.

1.6.10 Projetar e Especificar os Materiais Magnéticos

A partir dos valores encontrados de indutância faz-se o projeto físico dos magnéticos.

1.7 PROJETO DO CONVERSOR

Neste item será apresentado o projeto de um protótipo do conversor estudado que será implementado para realização de testes experimentais. Os cálculos foram realizados com base nos equacionamentos obtidos nesta seção.

1.7.1 Especificações do Projeto

Foram especificadas as seguintes características para o conversor:

$P_o = 3,5$ kW

$V_o = 400$ V

$\Delta V_o = 1$ %

$V_{in} = 311 \cdot sen(\omega t)$ V

$f_{rede} = 60$ Hz

$f_s = 75$ kHz

$\Delta iL_{PF} = 20$ % da corrente de pico

1.7.2 Cálculo da Relação de Transformação

Como não foi desenvolvido um método para calcular as relações de transformações foi optado por usar relações unitárias, ou seja, $N = 1$.

1.7.3 Determinação dos Modos de Operação

O conversor foi projetado para operar com tensão de saída variável de 0 a 400 V, desta forma, o conversor opera nos dois modos de operação, porém, foi utilizada como tensão de saída nominal 400 V. Assim, os cálculos de esforços nos componentes foram feitos com o conversor operando somente no modo Boost, e existe um limite da potência quando o conversor operar com uma tensão de saída menor. A limitação de potência é feita através de um limite máximo de corrente, desta forma, mesmo o conversor operando no modo Buck os valores dos esforços nos componentes não ultrapassam os valores de projeto.

O ângulo a ser considerado nos cálculos é:

$$\theta_1 = \pi / 2 \tag{152}$$

Este valor de ângulo deve ser utilizado nas equações apresentadas na análise quantitativa para o modo Boost e as equações do modo Buck devem ser desprezadas.

1.7.4 Cálculos de Projeto

Seguindo a metodologia de projeto, foram utilizadas as fórmulas apresentadas anteriormente para o modo Boost para calcular os parâmetros dos componentes, bem como seus esforços.

Foi utilizado o *software* matemático MathCad para realizar os cálculos necessários.

A Tabela 1 apresenta os valores de projeto calculados.

Tabela 1 – Valores de projeto calculados.

PARÂMETROS CALCULADOS	VALORES ENCONTRADOS
Indutância (L_C)	200 μH
Capacitância de saída (C_o)	2,9 mF
Capacitância do filtro LC de entrada (C_f)	4,263 μF
Indutância do filtro LC de entrada (L_f)	90,06 μH
Resistência do circuito de bloqueio CC do trafo (R_b)	14,74 Ω
Capacitância do circuito de bloqueio CC do trafo (C_b)	9,52 μF
Corrente média no primário do indutor	15,91 A
Corrente eficaz no primário do indutor	18,57 A
Corrente média no secundário do indutor	9,72 A
Corrente eficaz no secundário do indutor	13,19 A
Corrente de pico no primário e secundário do Indutor	44,44 A
Corrente eficaz no capacitor de saída	8,97 A
Corrente média nas chaves	7,96 A
Corrente eficaz nas chaves	11,39 A
Tensão máxima nas chaves	355,56 V
Corrente eficaz no primário e no secundário do transformador	13,19 A
Corrente média nos diodos D_3, D_4, D_5 e D_6	4,86 A
Corrente eficaz nos diodos D_3, D_4, D_5 e D_6	9,33 A
Tensão reversa máxima nos diodos D_3 e D_4	355,56 V
Tensão reversa máxima nos diodos D_5 e D_6	548,17 V
Corrente média nos diodos retificadores de entrada	7,95 A
Corrente eficaz nos diodos retificadores de entrada	13,13 A

A comparação dos valores encontrados na Tabela 1 com os valores obtidos via simulação será apresentada no Capítulo 3.

Com os valores de projeto encontrados, devem-se especificar os componentes a serem utilizados no protótipo e realizar o cálculo térmico dos componentes para a determinação do dissipador térmico.

As especificações dos componentes e os cálculos térmicos são apresentados no (APÊNDICE A).

O projeto físico do indutor acoplado é apresentado no (APÊNDICE B).

O projeto físico do transformador é apresentado no (APÊNDICE C).

A Tabela 2 apresenta os componentes especificados para serem utilizados no protótipo.

Tabela 2 – Componentes especificados para o protótipo.

COMPONENTES	ESPECIFICAÇÕES
Chaves principais S_1 a S_4	IGBT's IRGP50B60PD
Diodos de saída D_1 a D_6	HFA16TB120
Diodos de retificação de entrada D_7 a D_{10}	Ponte retificadora SK50B08
Capacitores de saída C_o	6 x Capacitor eletrolítico 470 μF/400 V, B43501-A5477-M
Indutor do filtro LC de entrada	Indutor toroidal de Pó de Ferro, L=100 μH, 32 espiras
Capacitor do filtro LC de entrada	Capacitor de polipropileno: 5 μF/400 V - CMRW
Indutor acoplado	Indutor de ferrite, IP6-EE65/91, L=200 μH, 16 espiras, indutância de dispersão total: 12 μH
Transformador	Transformador de ferrite, IP6-EE65/91, 160 espiras, indutância de dispersão total: 4 μH
Resistor do circuito de bloqueio CC do transformador	3 resistores em paralelo de 47 Ω/3 W
Capacitor do circuito de bloqueio CC do transformador	5 capacitores de 2,2 μF/400V em paralelo, MKT B32594/T1

1.8 CONCLUSÕES

Através do estudo do funcionamento do conversor juntamente com a análise dos equacionamentos dos esforços dos componentes foi possível realizar o projeto de um protótipo do conversor em questão. Algumas equações para determinar esforços se mostraram extensas, mas com ajuda de um *software* de cálculo matemático facilmente podem ser calculados todos os esforços nos componentes. O protótipo em questão foi projetado para uma tensão de saída nominal de 400V, desta forma o conversor opera somente no modo Boost, mas como já foi comentado anteriormente o conversor pode operar com uma tensão de saída menor, assim pode ser verificar o funcionamento do conversor projetado no modo Buck.

As principais formas de onda foram encontradas e apresentadas nesta seção, e serão de grande utilidade para comparar com a simulação numérica do conversor e os resultados experimentais apresentados adiante.

2 MODELAGEM E CONTROLE

2.1 INTRODUÇÃO

Neste capítulo será abordada a estratégia de controle utilizada, os modelos referentes a cada bloco das malhas de tensão e de corrente e o projeto dos controladores digitais baseados na resposta em freqüência.

O projeto baseado na resposta em freqüência é bastante conhecido na literatura (RAYCIK, 2005; OGATA et al., 1994; CARDOSO, 2006; TOMASELLI, 2001). Através deste método, pode ser feito uma analogia com o projeto contínuo de controladores, desta maneira se torna um projeto simples e bastante utilizado na literatura.

A estratégia de controle utilizada também é conhecida na literatura (RAYCIK, 2005; CARDOSO, 2006; BATSCHAUER, 2000), trata-se do controle por valores médios instantâneos da corrente de entrada, onde a malha de corrente é uma malha interna, e a malha de tensão é a malha externa de controle.

A seguir são apresentados os passos para realizar o projeto dos controladores.

2.2 VISÃO GERAL DO DIAGRAMA DE CONTROLE

Para realizar o controle da corrente no primário do indutor acoplado e da tensão de saída é necessário ler esses sinais através de sensores e enviá-los para o DSP. Também é necessário obter o formato da tensão da rede retificada para realizar o controle de corrente. A Figura 23 apresenta em esquemático do circuito com as leituras das variáveis necessárias para realizar o controle no DSP.

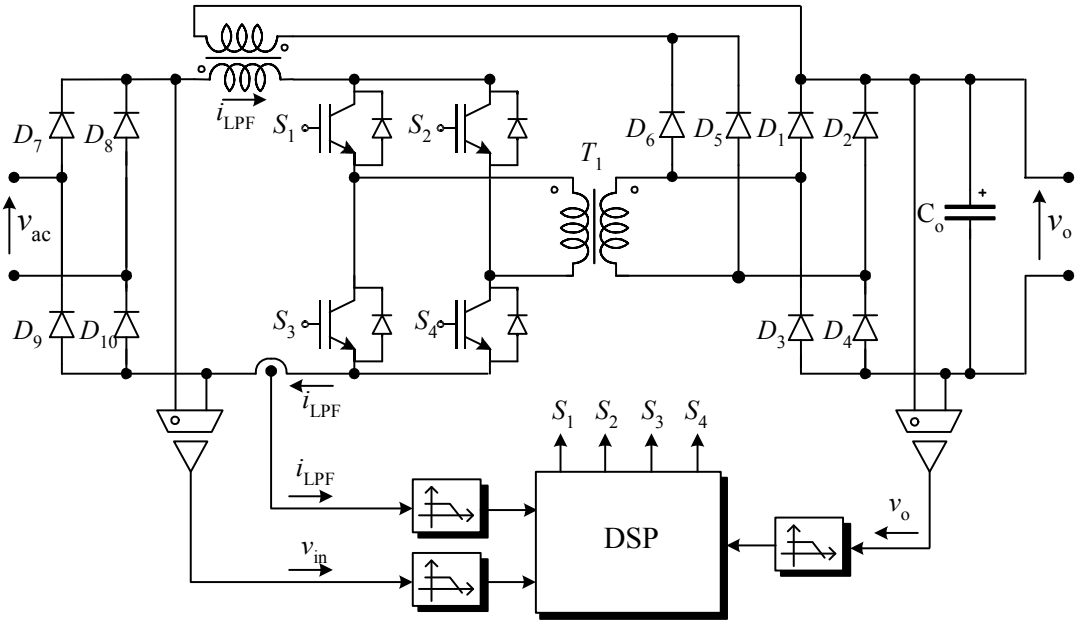


Figura 23 – Esquemático da aquisição de dados do conversor.

A estratégia de controle utilizada é a de controle por valores médios instantâneos da corrente de entrada. O controle visa manter a tensão de saída constante, em um valor pré-determinado via tensão de referência, e fazer com que a corrente no indutor acoplado seja do formato de um seno retificado, que é o formato da tensão na saída da ponte de diodos. Com isso, a corrente de entrada (da rede) tem um formato senoidal, como o da tensão, e em fase com a rede, fazendo com que o fator de potência seja alto.

A Figura 24 apresenta o diagrama de controle no tempo contínuo, destacando-se a malha de corrente, que é interna à malha de tensão.

A saída do controlador de tensão multiplicada por uma amostra da tensão da rede retificada serve de referência para o controlador de corrente. Desta forma, o controle de corrente faz com que a corrente no indutor siga o formato da tensão da rede retificada. Como a saída do controlador de tensão é multiplicada pela amostra da rede retificada, e o resultado é a referência para o controlador de corrente, o controlador de tensão faz com que a amplitude da corrente seja aumentada ou diminuída de forma a manter a tensão de saída controlada no seu valor de referência. Um filtro passa-baixas na leitura da corrente é necessário, pois devido o princípio de funcionamento do conversor a corrente no indutor possui uma descontinuidade, tornando necessário um filtro para obter somente a corrente média em cada ciclo.

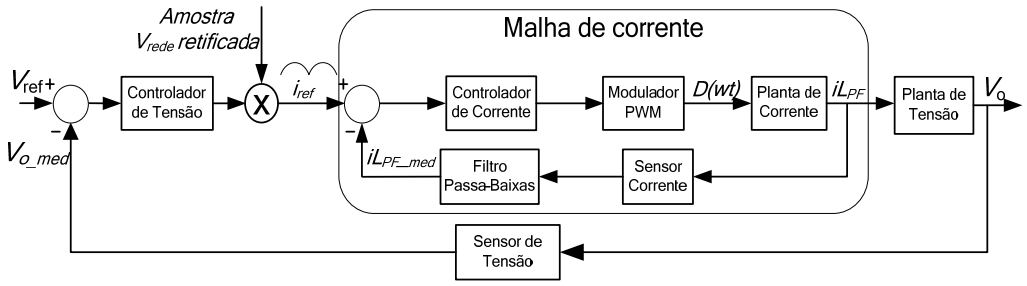


Figura 24 – Diagrama do controlador.

A malha de corrente, como pode ser observada na Figura 24, é interna à malha de tensão, e tem por objetivo fazer com que a corrente no indutor acoplado tenha o formato da tensão da rede retificada. O sinal de erro gerado pela subtração da corrente de referência e a amostra da corrente de entrada é levado à entrada do controlador de corrente. O controlador de corrente faz a compensação do erro e atua no modulador PWM visando eliminar o erro. O modulador *PWM* gera um sinal de razão cíclica variável de acordo com a variação do sinal do controlador de corrente. A variação da razão cíclica nas chaves altera imediatamente a corrente de entrada, visando minimizar o erro entre o sinal amostrado e o sinal de referência de corrente.

A malha de controle de tensão é uma malha lenta e a malha de corrente é rápida. Desta forma, como os pólos da malha fechada de corrente possuem uma freqüência bem acima da freqüência de interesse da malha de tensão, a dinâmica da malha de corrente não influencia na malha de tensão. Desta forma, toda a malha de corrente pode ser substituída por um ganho proporcional à malha K_{i_eq}, conforme apresentado na Figura 25.

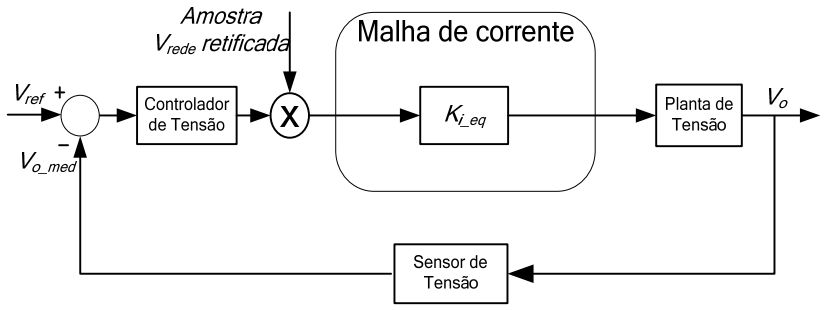


Figura 25 – Malha de tensão considerando a malha de corrente como um ganho.

Para a realização do controle digital é preciso amostrar os sinais analógicos e enviá-los para o sistema discreto dentro do DSP. Deste modo, devem ser considerados no diagrama de blocos do controle os blocos referentes aos amostradores, retentores de ordem zero e o ganho dos conversores analógico/digital (A/D).

Ainda, para a transferência da estrutura de controle do modo analógico para o modo discreto, é necessária a utilização de filtro *anti-aliasing*. O filtro tem o objetivo de limitar o espectro de freqüência do sinal amostrado para evitar problemas de sub-amostragem e *aliasing*, que pode levar a uma interpretação equivocada do sinal com base nos dados amostrados. A freqüência de corte de filtro deverá ser pelo menos duas vezes menor que a freqüência de amostragem, conforme teorema de Nyquist (ASTROM et al., 1996; PRADO, 1989; OGATA et al., 1994). Na malha de corrente foi desprezado o filtro *anti-aliasing*, pois a utilização do filtro passa-baixas elimina a necessidade do filtro *anti-aliasing* uma vez que a freqüência de corte do filtro passa-baixas deverá ser menor que a do *anti-aliasing*. A Figura 26 apresenta a representação por diagramas de blocos do controle da malha de corrente levando em conta as alterações citadas acima devido a digitalização.

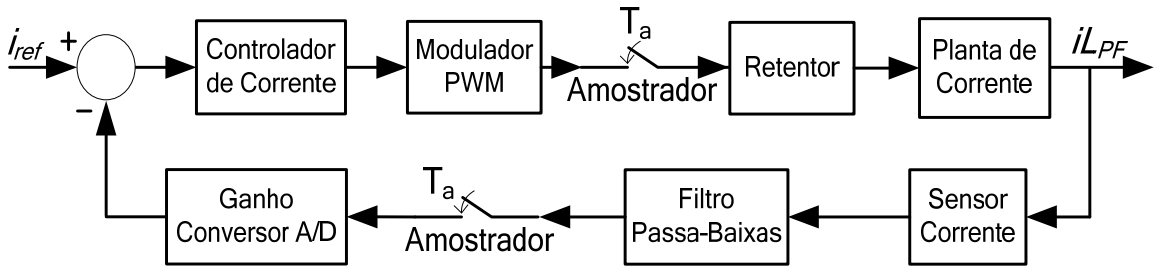


Figura 26 – Malha de corrente para controle digital.

A Figura 27 apresenta a representação da malha de tensão do controle digital.

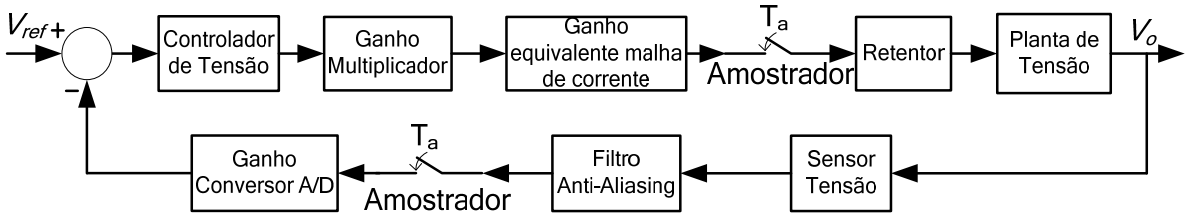


Figura 27 – Malha de tensão para controle digital.

2.3 DETERMINAÇÃO DOS MODELOS DO SISTEMA

O projeto do controlador é dividido em duas partes fundamentais. A primeira é obter um modelo matemático que descreva o processo que se deseja controlar, e a segunda parte é o projeto dos controladores para que a planta atenda os requisitos de projeto. Assim, devem ser definidas todas os modelos dos blocos da Figura 26 e Figura 27.

2.3.1 Modelo da Planta de Corrente

O modelo da planta de corrente do conversor deve ser uma função que relaciona a corrente do primário do indutor acoplado em função da razão cíclica. Isso por que a corrente no primário do indutor que deve possuir o formato de uma senóide retificada, e a razão cíclica é a única variável de controle.

Existem dois modelos de planta que devem ser considerados para o conversor, uma vez que o conversor pode operar nos modos Buck e Boost, e o funcionamento do conversor muda de um modo para o outro. Para ambos os casos, a modelagem das plantas é baseada no modelo médio equivalente, conforme Erickson et al. (2001) e Kornetzky et al. (1996).

2.3.1.1 Modelo da Planta de Corrente para o Modo Boost

Como já apresentado anteriormente, o conversor possui quatro etapas de operação, mas como duas etapas são semelhantes às outras duas, as análises foram feitas considerando somente duas etapas de operação.

Para análise do modelo médio equivalente devem-se analisar as equações resultantes das malhas do conversor em cada etapa.

O circuito equivalente da primeira etapa de operação do conversor no modo Boost é apresentado na Figura 28.

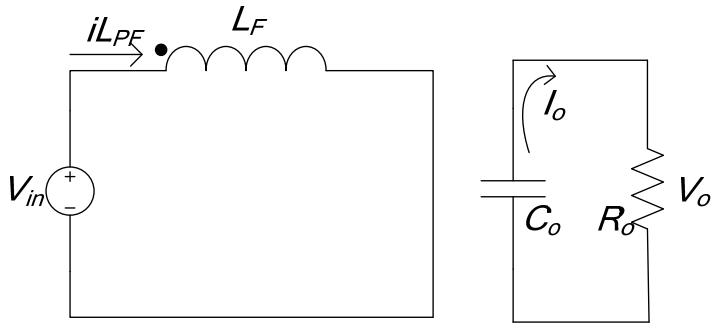


Figura 28 – Circuito equivalente da primeira etapa para o modo Boost.

Fazendo as análises das malhas, obtem-se:

$$\frac{diL_{PF}}{dt} = \frac{V_{in}}{L_F} \tag{153}$$

$$\frac{dV_o}{dt} = \frac{-V_o}{R_o \cdot C_o} \tag{154}$$

O circuito equivalente da segunda etapa de operação para o modo Boost é apresentado na Figura 29.

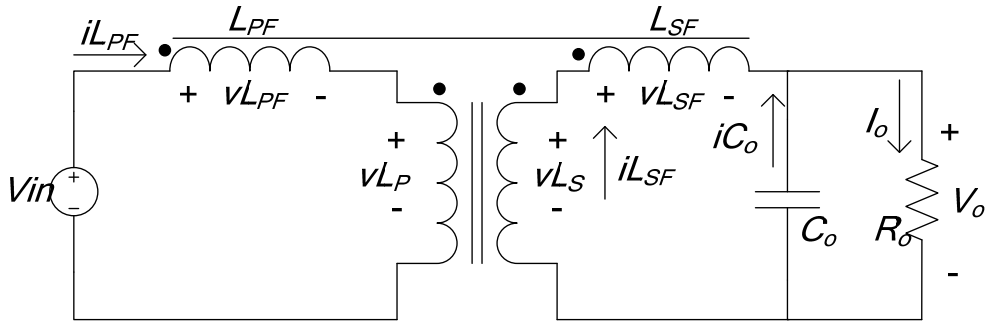


Figura 29 – Circuito equivalente da segunda etapa para o modo Boost.

O circuito da Figura 29 pode ser simplificado utilizando as relações dos fluxos para bobinas mutuamente acopladas, conforme Irwin (2000), e análise de malha, como segue:

Para indutores magneticamente acoplados, no caso o indutor acoplado a relação abaixo é válida:

$$\begin{cases} vL_{PF} = L_{PF} \cdot \dfrac{diL_{PF}}{dt} + M \cdot \dfrac{diL_{SF}}{dt} \\ vL_{SF} = M \cdot \dfrac{diL_{PF}}{dt} + L_{SF} \cdot \dfrac{diL_{SF}}{dt} \end{cases} \tag{155}$$

Onde M é a indutância mútua do acoplamento.

E o coeficiente de acoplamento entre os indutores é dado por:

$$k = \frac{M}{\sqrt{L_{PF} \cdot L_{SF}}} \tag{156}$$

Se considerarmos que as indutâncias estão complemente acopladas, ou seja, sem dispersão, então k é igual a 1. A relação de transformação do indutor Flyback é unitária L_{PF}=L_{SF}.

Como L_F representa a indutância acoplada podemos escrever que:

$$M = L_F = L_{PF} = L_{SF} \tag{157}$$

Substituindo a equação (157) na equação (155), tem-se:

$$\begin{cases} vL_{PF} = L_F \cdot i\dot{L}_{PF} + L_F \cdot i\dot{L}_{SF} \\ vL_{SF} = L_F \cdot i\dot{L}_{PF} + L_F \cdot i\dot{L}_{SF} \end{cases} \tag{158}$$

Como a relação de transformação utilizada é igual a 1, então sabemos que a corrente no secundário na segunda etapa é a mesma do primário, então podemos reescrever a equação (158) como segue:

$$\begin{cases} vL_{PF} = 2 \cdot L_F \cdot i\dot{L}_{PF} \\ vL_{SF} = 2 \cdot L_F \cdot i\dot{L}_{PF} \end{cases} \tag{159}$$

Fazendo a análise das duas malhas do circuito apresentado na Figura 29, tem-se:

$$\begin{cases} -V_{in} + vL_{PF} + vL_P = 0 \\ -vL_S + vL_{SF} + V_o = 0 \end{cases} \tag{160}$$

Substituindo a equação (159) na equação (160), tem-se:

$$\begin{cases} -V_{in} + 2 \cdot L_F \cdot i\dot{L}_{PF} + vL_P = 0 \\ -vL_S + 2 \cdot L_F \cdot i\dot{L}_{PF} + V_o = 0 \end{cases} \tag{161}$$

Como a relação de transformação do transformador é unitária, então podemos afirmar que vL_P=vL_s, desta forma isolando vL_P da primeira malha da equação (161), tem-se:

$$vL_P = V_{in} - 2 \cdot L_F \cdot i\dot{L}_{PF} \tag{162}$$

Substituindo a equação (162) na segunda malha da equação (161), tem-se:

$$4 \cdot L_F \cdot i\dot{L}_{PF} = V_{in} - V_o \tag{163}$$

Através da equação (163), podemos redesenhar o circuito que representa a segunda etapa de operação como o apresentado na Figura 30, considerando como saída uma fonte de tensão CC.

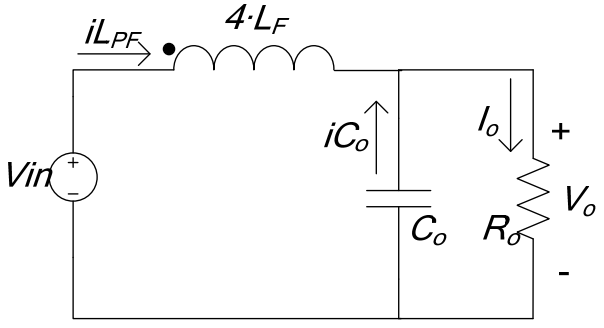


Figura 30 – Circuito equivalente simplificado de segunda etapa de operação no modo Boost.

Fazendo a análise das malhas do circuito da Figura 30, tem-se:

$$\frac{diL_{PF}}{dt} = \frac{V_{in} - V_o}{4 \cdot L_F} \tag{164}$$

$$\frac{dV_o}{dt} = \frac{-V_o}{R_o \cdot C_o} + \frac{iL_{PF}}{C_o} \tag{165}$$

As equações encontradas para a primeira e segunda etapa podem ser escritas na forma de variáveis de estado como segue:

Das equações (153) e (154), tem-se:

$$\underbrace{\begin{bmatrix} L_F & 0 \\ 0 & C_o \end{bmatrix}}_{K} \cdot \frac{d}{dt}\begin{bmatrix} iL_{PF} \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & 0 \\ 0 & -1/R_0 \end{bmatrix}}_{A_1} \cdot \begin{bmatrix} iL_{PF} \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 1 \\ 0 \end{bmatrix}}_{B_1} \cdot \begin{bmatrix} V_{in} \end{bmatrix} \tag{166}$$

Das equações (164) e (165), tem-se:

$$\underbrace{\begin{bmatrix} L_F & 0 \\ 0 & C_o \end{bmatrix}}_{K} \cdot \frac{d}{dt}\begin{bmatrix} iL_{PF} \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1/4 \\ 1 & -1/R_0 \end{bmatrix}}_{A_2} \cdot \begin{bmatrix} iL_{PF} \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 1/4 \\ 0 \end{bmatrix}}_{B_2} \cdot \begin{bmatrix} V_{in} \end{bmatrix} \tag{167}$$

A matriz *C* é definida como:

$$C = \begin{bmatrix} 1 & 0 \end{bmatrix} \tag{168}$$

Segundo Erickson (2001), o modelo CA médio de pequenos sinais, que é um modelo aproximado onde são desprezados os termos de segunda ordem, pode ser encontrado como segue:

$$K \cdot \frac{d}{dt}\begin{bmatrix} \hat{il}_{PF} \\ \hat{v}_o \end{bmatrix} = A \cdot \begin{bmatrix} \hat{il}_{PF} \\ \hat{v}_o \end{bmatrix} + B \cdot \begin{bmatrix} \hat{v}_{in} \end{bmatrix} + \underbrace{\left\{ (A_1 - A_2) \cdot X + (B_1 - B_2) \cdot \begin{bmatrix} V_{in} \end{bmatrix} \right\}}_{B'} \cdot \hat{d} \tag{169}$$

Onde:

$A = D \cdot A_1 + (1-D) \cdot A_2$;

$B = D \cdot B_1 + (1-D) \cdot B_2$;

$X = -A^{-1} \cdot B \cdot U$;

U - Entrada do sistema em regime (V_{in});

$\hat{d}$ - Perturbação de pequeno sinal (CA) na razão cíclica;

$\hat{v}_{in}$ - Perturbação de pequeno sinal (CA) no vetor de entrada;

$\hat{il}_{PF}$ e $\hat{v}_o$ - Perturbação de pequeno sinal (CA) nos estados.

Porém, estas equações são válidas para quando o conversor pode ser representado por duas etapas equivalentes, e este conversor possui quatro etapas de operação. Desta forma, é necessário encontrar a relação das equações apresentadas acima que possa ser utilizadas para o conversor com quatro etapas de operação.

A razão cíclica efetiva que representa as etapas onde todas as chaves estão fechadas é (2D-1). A razão cíclica efetiva que representa as etapas onde duas chaves estão abertas e duas fechadas é (2-2D).

Fazendo as manipulações matemáticas nas equações apresentadas por Erickson (2001) para determinar a equação (169) com as novas razões cíclicas obtem-se:

$$K \cdot \frac{d}{dt}\begin{bmatrix} \hat{il}_{PF} \\ \hat{v}_o \end{bmatrix} = A \cdot \begin{bmatrix} \hat{il}_{PF} \\ \hat{v}_o \end{bmatrix} + B \cdot \left[\hat{v}_{in}\right] + \underbrace{\left\{(2 \cdot A_1 - 2 \cdot A_2) \cdot X + (2 \cdot B_1 - 2 \cdot B_2) \cdot \left[V_{in}\right]\right\}}_{B'} \cdot \hat{d} \qquad (170)$$

Onde:

$$A = (2D-1) \cdot A_1 + (2-2D) \cdot A_2;$$

$$B = (2D-1) \cdot B_1 + (2-2D) \cdot B_2;$$

Substituindo as matrizes referentes das equações (166) e (167) na equação (170), tem-se:

$$\underbrace{\begin{bmatrix} L_F & 0 \\ 0 & C_o \end{bmatrix}}_{K} \cdot \frac{d}{dt}\begin{bmatrix} \hat{il}_{PF} \\ \hat{v}_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & (D-1)/2 \\ (2-2D) & -1/R_0 \end{bmatrix}}_{A} \cdot \begin{bmatrix} \hat{il}_{PF} \\ \hat{v}_o \end{bmatrix} + \underbrace{\begin{bmatrix} (3 \cdot D-1)/2 \\ 0 \end{bmatrix}}_{B} \cdot \left[\hat{v}_{in}\right] +$$

$$\underbrace{\left\{\begin{bmatrix} 0 & 1/2 \\ -2 & 0 \end{bmatrix} \cdot \begin{bmatrix} \dfrac{(1-3 \cdot D) \cdot V_{in}}{2 \cdot R_o \cdot (D-1)^2} \\ \dfrac{(3 \cdot D-1) \cdot V_{in}}{(D-1)} \end{bmatrix} + \begin{bmatrix} 3/2 \\ 0 \end{bmatrix} \cdot \left[V_{in}\right]\right\}}_{B'} \cdot \hat{d} \qquad (171)$$

Para encontrar o modelo CA médio de pequenos sinais da planta de corrente, que relaciona a perturbação de pequeno sinal da corrente no indutor com a perturbação da razão cíclica, basta calcular a equação (172).

$$y = C \cdot (s \cdot I - A)^{-1} \cdot B' \qquad (172)$$

Substituindo as matrizes na equação (172), tem-se:

$$y = \frac{\hat{IL}_{PF}(s)}{\hat{D}(s)} = \frac{V_{in}}{L_F \cdot (1-D)} \cdot \frac{s + (3 \cdot D+1)/(2 \cdot R_o \cdot C_o)}{s^2 + 1/(R_o \cdot C_o) + (1-D)^2 / L_F \cdot C_o} \qquad (173)$$

Substituindo V_{in} da equação (173) pela equação do ganho estático do conversor, dado pela equação (85), tem-se:

$$y = \frac{\hat{IL}_{PF}(s)}{\hat{D}(s)} = \frac{V_o}{L_F \cdot D} \cdot \frac{s + (3 \cdot D+1)/(2 \cdot R_o \cdot C_o)}{s^2 + 1/(R_o \cdot C_o) + (1-D)^2 / L_F \cdot C_o} \qquad (174)$$

A equação (174) representa o modelo CA médio de pequenos sinais da planta de corrente no modo Boost desprezando os termos de segunda ordem.

Um modelo simplificado pode ser obtido diretamente da equação (171) onde são desprezadas as perturbações da tensão de saída e de entrada e a segunda equação, que seria o modelo utilizado para tensão. Ou seja, considerando as tensões de entrada e saída constantes. Desta forma expandindo a equação (171) em termos da variável de estado referente a corrente do indutor, tem-se:

$$\frac{di\hat{L}_{PF}}{dt} = \frac{V_{in}}{L_F \cdot (1-D)} \cdot \hat{d} \tag{175}$$

Podemos substituir na equação (175) o ganho estático do conversor no modo Boost dado pela equação (85), desta forma, tem-se:

$$\frac{di\hat{L}_{PF}}{dt} = \frac{V_o}{D \cdot L_F} \cdot \hat{d} \tag{176}$$

Fazendo a transformada de Laplace da equação (175), tem-se:

$$\frac{I\hat{L}_{PF}(s)}{\hat{D}(s)} = \frac{V_o}{D \cdot L_F \cdot s} \tag{177}$$

Este é o modelo de corrente simplificado do conversor operando no modo Boost, e o mesmo é válido para altas freqüências.

A Figura 31 apresenta os diagramas de Bode do modelo completo da planta de corrente, equação (174), e o modelo simplificado, equação (177), para uma razão cíclica de 0,99 e 0,56.

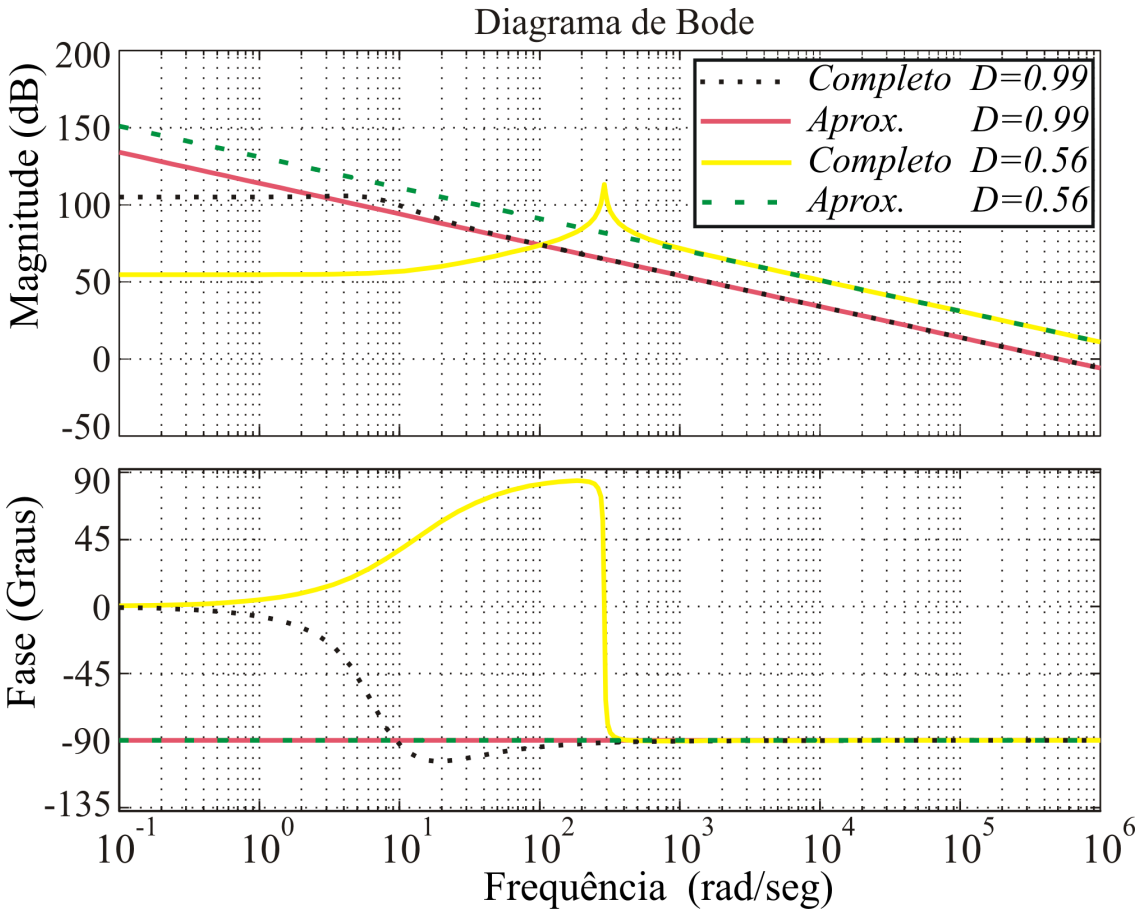


Figura 31 – Modelo completo e modelo aproximado para o modo Boost para uma razão cíclica de 0,99 e 0,56.

Através da Figura 31 pode-se observar que os gráficos do modelo completo e do modelo simplificado são iguais para altas freqüências, o que comprova que o modelo simplificado é válido para altas frequências e pode ser utilizado para o projeto do controlador de corrente, uma vez que o controlador de corrente deverá possuir uma elevada banda passante.

2.3.1.2 Modelo da Planta de Corrente para o Modo Buck

Para a modelagem da planta de corrente para o modo Buck será utilizada a mesma técnica utilizada para o modo Boost.

A corrente no primário do indutor acoplado para o conversor operando no modo Buck é descontínua, e faz-se necessário obter um modelo que relaciona a corrente no primário do indutor acoplado pela razão cíclica.

O método do circuito equivalente utilizado para o modo Boost considera a corrente em todas as etapas de operação. Desta forma se for utilizada a mesma técnica para o modo Buck

o modelo resultante será da corrente magnetizante pela razão cíclica, assim, é necessário relacionar a corrente de magnetização pela corrente do primário do indutor acoplado.

O circuito equivalente da primeira etapa do conversor operando no modo Buck é apresentado na Figura 32.

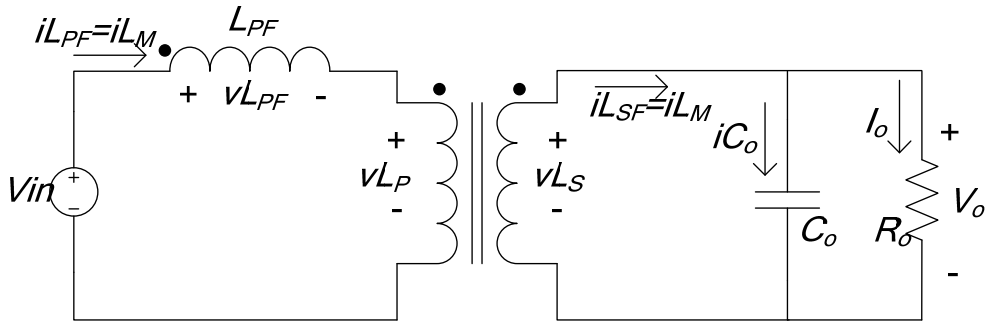


Figura 32 – Circuito equivalente da primeira etapa para o modo Buck.

Através das análises das malhas tem-se:

$$\frac{diL_M}{dt} = \frac{V_{in} - V_o}{L_F} \tag{178}$$

$$\frac{dV_o}{dt} = \frac{iL_M}{C_o} - \frac{V_o}{R_o \cdot C_o} \tag{179}$$

Onde:

iL_M é a corrente magnetizante do indutor acoplado.

O circuito equivalente da segunda etapa do conversor operando do modo Buck é apresentado na Figura 33.

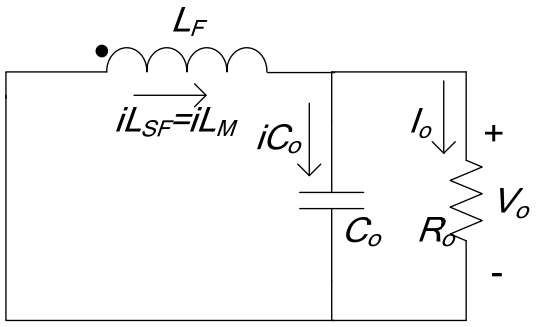


Figura 33 – Circuito equivalente da segunda etapa para o modo Buck.

Através das análises de malhas tem-se:

$$\frac{diL_M}{dt} = \frac{-V_o}{L_F} \tag{180}$$

$$\frac{dV_o}{dt} = \frac{iL_M}{C_o} - \frac{V_o}{R_o \cdot C_o} \tag{181}$$

Das equações das malhas da primeira e da segunda etapa no modo Buck podemos escrever em termos das variáveis de estado como segue:

Das equações (178) e (179), tem-se:

$$\underbrace{\begin{bmatrix} L_F & 0 \\ 0 & C_o \end{bmatrix}}_{K} \cdot \frac{d}{dt}\begin{bmatrix} iL_M \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R_0 \end{bmatrix}}_{A_1} \cdot \begin{bmatrix} iL_M \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 1 \\ 0 \end{bmatrix}}_{B_1} \cdot [V_{in}] \tag{182}$$

Das equações (180) e (181), tem-se:

$$\underbrace{\begin{bmatrix} L_F & 0 \\ 0 & C_o \end{bmatrix}}_{K} \cdot \frac{d}{dt}\begin{bmatrix} iL_M \\ V_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R_0 \end{bmatrix}}_{A2} \cdot \begin{bmatrix} iL_M \\ V_o \end{bmatrix} + \underbrace{\begin{bmatrix} 0 \\ 0 \end{bmatrix}}_{B2} \cdot [V_{in}] \tag{183}$$

A razão cíclica efetiva que representa as etapas onde duas chaves estão fechadas é (2D). A razão cíclica efetiva que representa as etapas onde todas as chaves estão abertas é (1 - 2D).

Fazendo as manipulações matemáticas nas equações apresentadas por Erickson (2001) para determinar a equação (169) com as novas razões cíclicas obtem-se:

$$K \cdot \frac{d}{dt}\begin{bmatrix} i\hat{l}_M \\ \hat{v}_o \end{bmatrix} = A \cdot \begin{bmatrix} i\hat{l}_M \\ \hat{v}_o \end{bmatrix} + B \cdot [\hat{v}_{in}] + \underbrace{\{(2 \cdot A_1 - 2 \cdot A_2) \cdot X + (2 \cdot B_1 - 2 \cdot B_2) \cdot [V_{in}]\}}_{B'} \cdot \hat{d} \tag{184}$$

Onde:

$A = 2D \cdot A_1 + (1-2D) \cdot A_2$;

$B = 2D \cdot B_1 + (1-2D) \cdot B_2$

Substituindo os valores das matrizes na equação (184), tem-se:

$$K \cdot \frac{d}{dt}\begin{bmatrix} i\hat{l}_M \\ \hat{v}_o \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R_0 \end{bmatrix}}_{A} \cdot \begin{bmatrix} i\hat{l}_M \\ \hat{v}_o \end{bmatrix} + \underbrace{\begin{bmatrix} 2 \cdot D \\ 0 \end{bmatrix}}_{B} \cdot [\hat{v}_{in}] + \underbrace{\left\{\begin{bmatrix} 2 \\ 0 \end{bmatrix} \cdot [V_{in}]\right\}}_{B'} \cdot \hat{d} \tag{185}$$

O modelo CA médio de pequenos sinais, que relaciona a perturbação de pequeno sinal da corrente magenetizante do indutor com a perturbação da razão cíclica, pode ser calculado através da equação (172).

Substituindo as matrizes na equação (172), tem-se:

$$y = \frac{\hat{I}L_M(s)}{\hat{D}(s)} = 2 \cdot V_{in} \cdot \frac{s/L_F + 1/(L_F \cdot R_o \cdot C_o)}{s^2 + s/(R_o \cdot C_o) + 1/(L_F \cdot C_o)} \tag{186}$$

Substituindo V_{in} da equação (186) pela equação do ganho estático do conversor, dado pela equação (7), tem-se:

$$X_{Buck}(s) = \frac{\hat{I}L_M(s)}{\hat{D}(s)} = \frac{V_o}{D} \cdot \frac{s/L_F + 1/(L_F \cdot R_o \cdot C_o)}{s^2 + s/(R_o \cdot C_o) + 1/(L_F \cdot C_o)} \tag{187}$$

A equação (187) representa o modelo CA médio de pequenos sinais, que relaciona a corrente de magnetização do indutor acoplado pela razão cíclica, no modo Buck. Como as matrizes A_1 e A_2 são iguais o modelo do Buck obtido através da equação (187) é linear e, portanto é válido para grandes sinais.

Um modelo simplificado pode ser obtido diretamente da equação (185) onde são desprezadas as perturbações da tensão de entrada e saída e a segunda equação, que seria o modelo utilizado para tensão. Ou seja, considerando as tensões de entrada e saída constantes. Desta forma, expandindo a equação (185) em termos da variável de estado referente a corrente do indutor, tem-se:

$$\frac{d\hat{il}_M}{dt} = \frac{2 \cdot V_{in}}{L_F} \cdot \hat{d} \tag{188}$$

Fazendo Laplace da equação (188), tem-se:

$$\frac{\hat{I}L_M(s)}{\hat{D}(s)} = \frac{2 \cdot V_{in}}{s \cdot L_F} \tag{189}$$

Substituindo o ganho estático do conversor no modo Buck, equação (7), na equação (189), tem-se:

$$\frac{\hat{I}L_M(s)}{\hat{D}(s)} = \frac{V_o}{D \cdot L_F \cdot s} \tag{190}$$

A equação (190) representa o modelo da corrente magnetizante simplificado do conversor operando no modo Buck, e o mesmo é válido para altas freqüências.

Segundo Erickson (2001) a equação que relaciona a corrente magnetizante com a corrrente do primário do indutor acoplado é:

$$iL_{PF}(t) = 2 \cdot D \cdot iL_M(t) \tag{191}$$

Aplicando uma perturbação nas variáveis da equação (191), temos:

$$iL_{PF}(t) = 2 \cdot (D + \hat{d}(t)) \cdot (IL_M + \hat{il}_M(t)) \tag{192}$$

Onde: IL_M é a corrente média de magnetização para a razão cíclica em questão.

Expandindo a equação (192), temos:

$$iL_{PF}(t) = \underbrace{2 \cdot D \cdot IL_M}_{\text{Termo DC}} + 2 \cdot D \cdot \hat{il}_M(t) + 2 \cdot \hat{d}(t) \cdot IL_M + \underbrace{2 \cdot \hat{d}(t) \cdot \hat{il}_M(t)}_{\text{Termo de 2ª Ordem}} \tag{193}$$

Desprezando os termos DC e de 2ª ordem da equação (193) e aplicando a transformada de Laplace, temos:

$$\hat{IL}_{PF}(s) = 2 \cdot D \cdot \hat{IL}_M(s) + 2 \cdot \hat{D}(s) \cdot IL_M \tag{194}$$

Substituindo $\hat{IL}_M(s)$ da equação (187) na equação (194), temos:

$$\hat{IL}_{PF}(s) = 2 \cdot D \cdot X_{Buck}(s) \cdot \hat{D}(s) + 2 \cdot \hat{D}(s) \cdot IL_M \tag{195}$$

Manipulando a equação (195), temos:

$$\frac{\hat{IL}_{PF}(s)}{\hat{D}(s)} = 2 \cdot D \cdot X_{Buck}(s) + 2 \cdot IL_M \tag{196}$$

Substituindo $X_{Buck}(s)$ da equação (187) na equação (196), temos:

$$\frac{\hat{IL}_{PF}(s)}{\hat{D}(s)} = \frac{2 \cdot V_o \cdot [s / L_F + 1/(L_F \cdot R_o \cdot C_o)] + 2 \cdot IL_M \cdot [s^2 + s/(R_o \cdot C_o) + 1/(L_F \cdot C_o)]}{s^2 + s/(R_o \cdot C_o) + 1/(L_F \cdot C_o)} \tag{197}$$

A corrente média na megnetizante é dada por:

$$IL_M = D \cdot \frac{V_o}{R_o} \tag{198}$$

Substituindo a equação (198) na equação (197), temos:

$$\frac{\hat{IL}_{PF}(s)}{\hat{D}(s)} = 2 \cdot \frac{V_o}{R_o} \cdot \frac{s \cdot C_o \cdot {R_o}^2 + R_o + D \cdot s^2 \cdot L_F \cdot R_o \cdot C_o + D \cdot s \cdot L_F + D \cdot R_o}{s^2 \cdot L_F \cdot R_o \cdot C_o + s \cdot L_F + R_o} \tag{199}$$

A equação (199) representa o modelo CA médio de pequenos sinais da planta de corrente, que relaciona a corrente do primário do indutor acoplado pela razão cíclica, no modo Buck desprezando os termos de segunda ordem.

A equação simplificada pode ser obtida substituindo as equações (190) e (198) na equação (196), desta forma, temos:

$$\frac{\hat{IL}_{PF}(s)}{\hat{D}(s)} = 2 \cdot \frac{V_o \cdot D}{R_o} \cdot \frac{s + \dfrac{R_o}{D \cdot L_F}}{s} \tag{200}$$

A equação (200) representa o modelo simplificado da corrente no primário do indutor acoplado pela razão cíclica do conversor operando no modo Buck, e o mesmo é válido para altas freqüências.

A Figura 34 apresenta os diagramas de Bode do modelo completo da planta de corrente, equação (199), e o modelo simplificado, equação (200), para uma razão cíclica de 0,4 e 0,15.

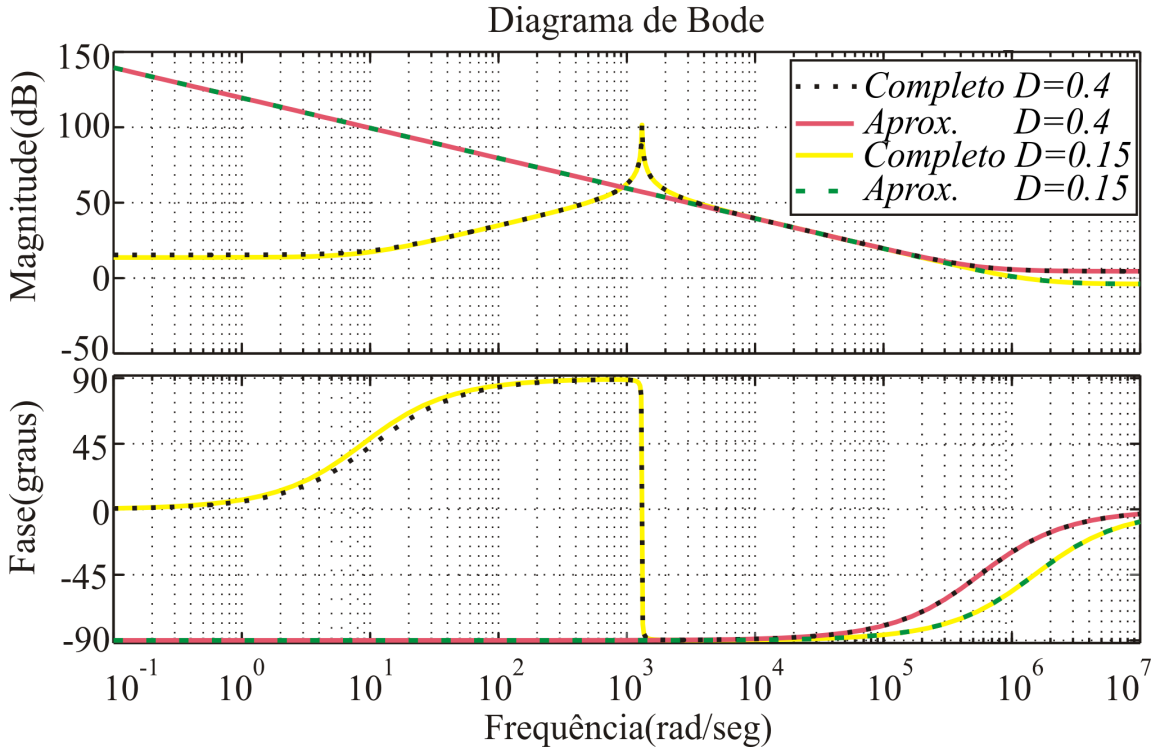


Figura 34 – Modelo completo e modelo aproximado para o modo Buck para uma razão cíclica de 0,4 e 0,15.

Através da Figura 34 pode-se observar que os gráficos do modelo completo e do modelo simplificado são iguais para altas freqüências, o que comprova que o modelo simplificado é válido e pode ser utilizado para o projeto do controlador de corrente, uma vez que o controlador de corrente deverá possuir uma elevada banda passante.

2.3.2 Modelo da Planta de Tensão

A malha de tensão é a mesma para ambos os modos de operação do conversor, uma vez que a tensão de saída depende da energia que é transferida para a saída, e independentemente do modo de operação o balanço de potência entre entrada e saída é válido.

Observando a Figura 24, para análise da malha de tensão, deve ser encontrada a relação entre a tensão de saída com a corrente no primário do indutor acoplado. O modelo pode ser feito em função da corrente média, eficaz ou de pico da corrente do primário do indutor acoplado, desde que se considere o valor adequado no modelo do multiplicador.

A Figura 35 apresenta a malha equivalente de saída do conversor. O circuito é substituído por uma fonte de corrente que representa a corrente média que entra no par RC de saída, que chamaremos de i_{RC}.

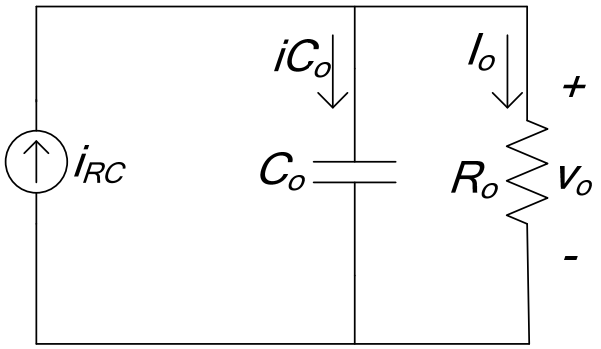


Figura 35 – Malha equivalente de saída do conversor.

Analisando a malha da Figura 35, fazendo a análise nodal de correntes, onde a fonte de corrente é a soma da corrente do capacitor mais a corrente na carga, tem-se:

$$i_{RC}(t) = iC_o(t) + I_o(t) \tag{201}$$

Substituindo as correntes na equação (201), tem-se:

$$i_{RC}(t) = C_o \cdot \frac{dv_o}{dt}(t) + \frac{v_o}{R_o}(t) \tag{202}$$

Aplicando a transformada de Laplace na equação (202), tem-se:

$$I_{RC}(s) = V_o(s) \cdot (s \cdot C_o + \frac{1}{R_o}) \tag{203}$$

Manipulando a equação (203), tem-se:

$$\frac{V_o(s)}{I_{RC}(s)} = \frac{R_o}{s \cdot R_o \cdot C_o + 1} \tag{204}$$

A partir da função da equação (204), basta encontrar a relação entre i_{RC} e iL_{PF} e substituir na equação para o modelo da planta de tensão.

Fazendo a análise do balanço de potência entre a entrada e a saída, podemos escrever:

$$P_o = P_{in} \cdot \eta \tag{205}$$

Reescrevendo a equação (205), tem-se:

$$\frac{V_o^{\,2}}{R_o} = I_{rede\_ef} \cdot V_{in\_ef} \cdot \eta \tag{206}$$

Onde I_{rede_ef} é a componente fundamental da corrente eficaz de entrada, pois é a única responsável pelo fornecimento da potência ativa de entrada, considerando fator de potência unitário.

Ou ainda, a equação (206) pode ser reescrita como:

$$I_o \cdot V_o = I_{rede\_ef} \cdot V_{in\_ef} \cdot \eta \tag{207}$$

A relação entre a corrente eficaz de entrada e a corrente média no indutor acoplado é:

$$I_{rede\_ef} = \frac{\pi \cdot iL_{PF\_med}}{2 \cdot \sqrt{2}} \tag{208}$$

A relação entre a tensão eficaz de entrada e a tensão de pico de entrada é dada por:

$$V_{in\_ef} = \frac{V_{in\_pico}}{\sqrt{2}} \tag{209}$$

Como o modelo é feito em termos dos valores médios da corrente na saída então a corrente de carga I_o é a própria corrente i_{RC}, uma vez que a corrente média no capacitor é zero.

Substituindo as equações (208) e (209) e I_o por i_{RC} na equação (207), tem-se a relação entre a corrente i_{RC} e iL_{PF} , conforme a equação (210).

$$i_{RC} = \frac{iL_{PF} \cdot \pi \cdot V_P \cdot \eta}{4 \cdot V_o} \tag{210}$$

Mas $\frac{V_P}{V_o} = ma$, então substituindo na equação (210), tem-se:

$$i_{RC} = \frac{iL_{PF} \cdot \pi \cdot ma \cdot \eta}{4} \tag{211}$$

Agora substituindo a equação (211) na equação (204), tem-se:

$$\frac{V_o(s)}{iL_{PF}(s)} = \frac{\pi \cdot ma \cdot \eta}{4} \cdot \frac{R_o}{s \cdot R_o \cdot C_o + 1} \tag{212}$$

Este é o modelo de tensão do conversor que representa a tensão de saída em função da corrente média no primário do indutor acoplado.

2.3.3 Modelo do Modulador *PWM*

A função de transferência do modulador *PWM* é obtida utilizando as mesmas considerações apresentadas por Barbi (2001). A portadora utilizada é uma onda tipo dente de serra com valor mínimo nulo e valor máximo igual a V_T . A razão cíclica é definida como o

tempo em que a tensão de controle *vCont* é maior do que o valor da portadora, (conforme Figura 36), e conforme a equação:

$$D = \frac{T_1}{T_s} = \frac{vCont}{V_T} \tag{213}$$

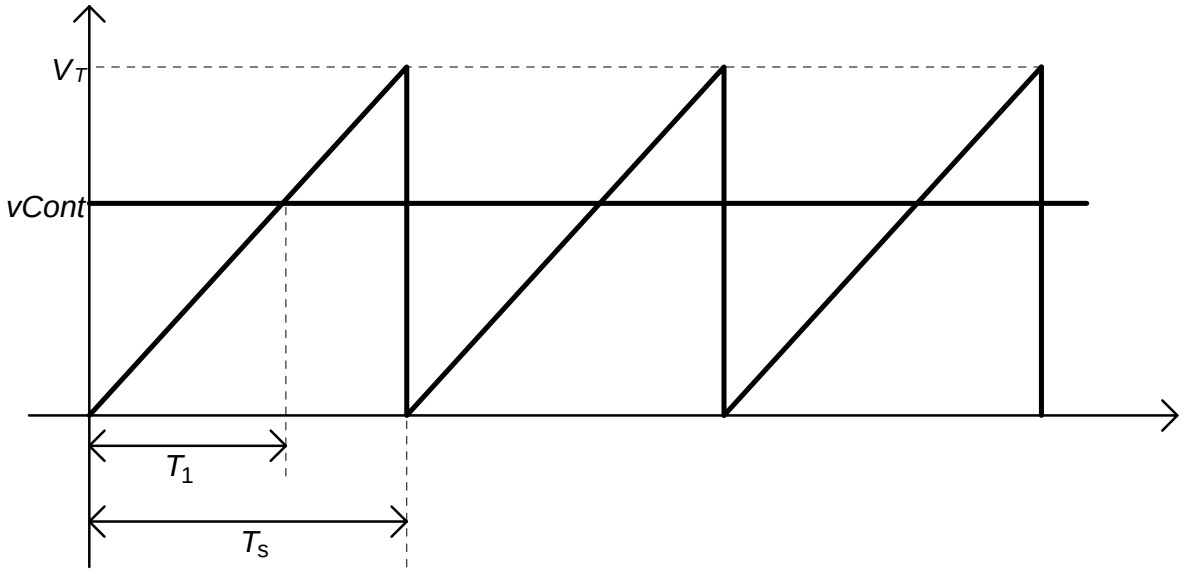


Figura 36 – Sinal de controle e portadora dente de serra.

Manipulando a equação (213), obtém-se a função de transferência que relaciona a razão cíclica $D(s)$ e a tensão de comparação $vCont(s)$, como mostra a equação (214):

$$\frac{D(s)}{vCont(s)} = \frac{1}{V_T} \tag{214}$$

A forma de onda considerada para o projeto é uma portadora dente de serra crescente com valor mínimo nulo e com valor máximo igual a V_T e é gerada discretamente a partir do DSP a uma taxa igual a freqüência de *clock* ($f_{CK} = 1/T_{CK}$), como mostra a Figura 37.

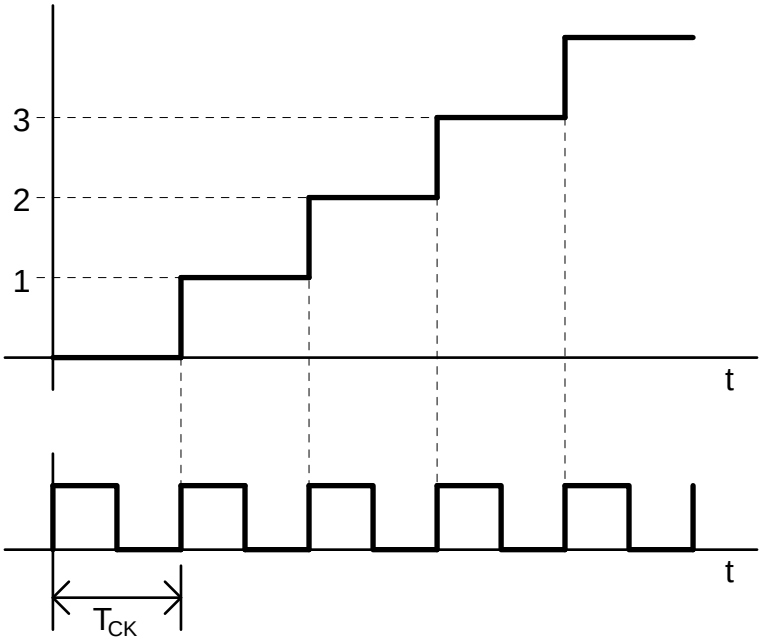


Figura 37 – Geração da onda dente de serra.

2.3.4 Modelo do Filtro *Anti-Aliasing*

O filtro *anti-aliasing* é inserido no projeto de modo a atenuar as componentes de freqüência superior a metade da freqüência de amostragem, para evitar interpretações errôneas dos dados amostrados devidos ao efeito de sub-amostragem. De um modo mais genérico, o filtro *anti-aliasing* é um filtro passa baixas analógico que limita o espectro de freqüência do sinal amostrado com uma função de transferência semelhante à apresentada na equação (215):

$$\frac{Vout(s)}{Vin(s)} = \frac{\frac{\omega_a}{2}}{s + \frac{\omega_a}{2}} \tag{215}$$

Onde ω_a é a freqüência de amostragem em radianos por segundo.

Será utilizado como filtro *anti-aliasing* o filtro analógico de primeira ordem apresentado na Figura 38.

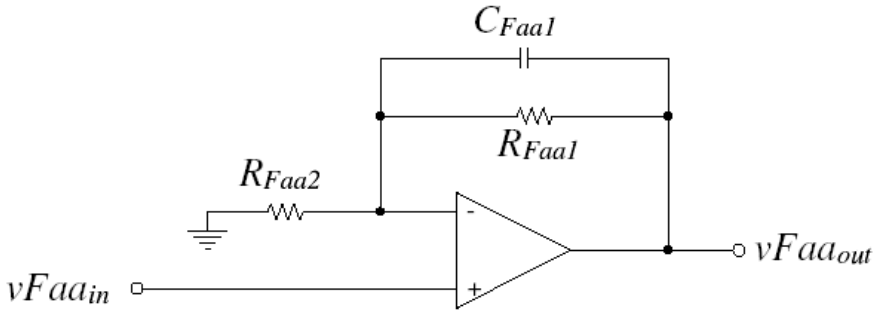


Figura 38 – Filtro *anti-aliasing* considerado.

Considerando o filtro *anti-aliasing* apresentado, pode-se obter a função de transferência apresentada na equação (216):

$$\frac{vFaa_{out}(s)}{vFaa_{in}(s)} = \frac{R_{Faa1}}{R_{Faa2}} \cdot \frac{1}{s \cdot C_{Faa1} \cdot R_{Faa1} + 1} \tag{216}$$

Se $R_{Faa1} = R_{Faa2}$, então:

$$G_{Faa}(s) = \frac{vFaa_{out}(s)}{vFaa_{in}(s)} = \frac{1}{s \cdot C_{Faa1} \cdot R_{Faa1} + 1} = \frac{\dfrac{1}{C_{Faa1} \cdot R_{Faa1}}}{s + \dfrac{1}{C_{Faa1} \cdot R_{Faa1}}} \tag{217}$$

Igualando-se as equações (215) e (217), chega-se a:

$$fa = \frac{1}{\pi \cdot C_{Faa1} \cdot R_{Faa1}} \tag{218}$$

2.3.5 Modelo do Filtro Passa-Baixas

O filtro passa-baixas é utilizado para filtrar a corrente medida no primário do indutor Flyback, e trata-se de um circuito do tipo RC simples, conforme apresentado na Figura 39.

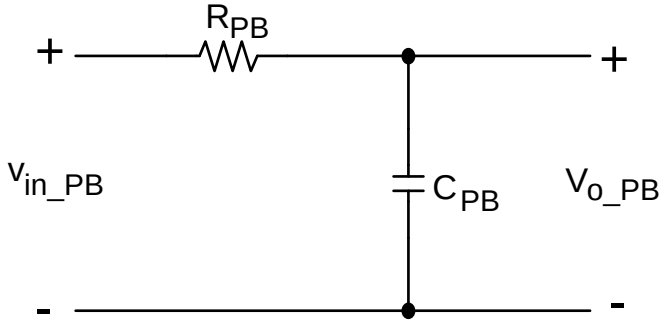


Figura 39 – Filtro passa baixas de corrente.

A função de transferência do filtro passa baixas é dada por:

$$H_{PB}(s) = \frac{\frac{1}{R_{PB}C_{PB}}}{s + \frac{1}{R_{PB}C_{PB}}} \tag{219}$$

2.3.6 Modelo do Conversor A/D

O DSP, em geral, possui conversores A/D que permitem a digitalização de sinais analógicos compreendidos no intervalo de tensões de 0V até uma tensão máxima V_{HI}. Dentro deste intervalo o DSP digitaliza o sinal e lhe confere um valor dentre um dos 2^n valores possíveis, onde *n* é o números de bits do conversor A/D do DSP.

Como o pré-condicionamento do sinal analógico é feito de modo a ter uma excursão total de sinal, similar a excursão máxima possível na entrada do conversor A/D e a quantização dos sinais amostrados é feita linearmente, pode-se afirmar que:

$$vAD_{DIG} = vAD_{ANA} \cdot \frac{2^n}{V_{HI}} \tag{220}$$

Logo, o ganho do conversor A/D pode ser definido como:

$$K_{AD} = \frac{vAD_{DIG}}{vAD_{ANA}} = \frac{2^n}{V_{HI}} \tag{221}$$

2.3.7 Modelo do Sensor de Corrente

O sensor utilizado deve fornecer uma tensão de saída unipolar, pois o DSP é capaz de digitalizar as tensões entre 0V até uma valor máximo. Como se pretende utilizar o DSP TMS320FL2812, a tensão de conversão está limitada ao intervalo de 0 a 3,0V. Para se obter um pré-condicionamento do sinal de corrente compatível com esta faixa tensão, foi utilizado o sensor de efeito *hall* LA-100P (da fabricante LEM).

O ganho do sensor de corrente pode ser definido como sendo:

$$K_i = \frac{V_{out}}{I_N} \tag{222}$$

Onde I_N é a corrente a ser medida.

2.3.8 Modelo do Sensor de Tensão

Com o objetivo de isolar o sistema de potência do sistema de controle, o sensor de tensão utilizado para amostrar a tensão de saída do conversor deverá ser isolado, no caso será utilizado um transdutor de efeito *hall* modelo LV-20P da fabricante LEM. O ganho do transdutor de tensão pode ser definido através da escolha adequada dos resistores R1 e Rm apresentados na Figura 40.

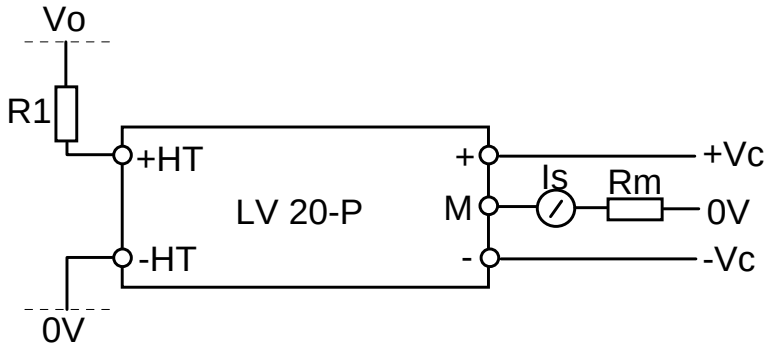


Figura 40 – Modelo do sensor de tensão.

A tensão de saída transdutor pode ser calculada através da equação (223).

$$V_{Rm} = Vo \cdot \frac{2,5 \cdot Rm}{R1} \tag{223}$$

E o ganho do sensor de tensão é definido como:

$$K_V = \frac{V_{Rm}}{Vo} = \frac{2,5 \cdot Rm}{R1} \tag{224}$$

2.3.9 Modelo do Multiplicador

O sinal de referência para o controlador de corrente é obtido a partir da multiplicação do sinal de controle proveniente do controlador de tensão ($v_{controle}$) por um sinal que tenha o formato da rede retificada (seno retificado), que é denominado vin_{amost}. O sinal vin_{amost} pode ser obtido internamente no DSP através do uso de tabelas, e com uma detecção da passagem por zero da tensão da rede juntamente com um PLL para fazer o sincronismo, ou pode ser amostrada uma tensão da rede e levado ao DSP que por sua vez faz uma conversão A/D e conversão deste sinal em um formato retificado. A opção escolhida para a obtenção do sinal vin_{amost} é a segunda opção apresentada acima, onde será retirada uma amostra da tensão da rede e levada ao DSP para fazer as devidas conversões. A Figura 41 apresenta um esquemático do multiplicador.

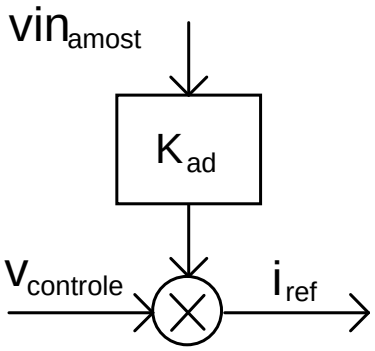


Figura 41 – Esquema do multiplicador.

Com base na Figura 41 o modelo do multiplicador pode ser descrito como:

$$K_M = \frac{i_{ref}}{v_{controle}} = \overline{vin_{amost}} \cdot K_{AD} \tag{225}$$

O sinal vin_{amost} é um sinal do tipo seno e que varia no tempo, e como o modelo da planta de tensão é em função da corrente média no indutor, então o ganho do multiplicador deve ser em função do valor médio do sinal $\overline{vin_{amost}}$.

2.3.10 Modelo do Retentor

A definição da equação do amostrador-retentor é apresentada por Ogata (1994) e Astrom (1996). A equação que representa o amostrador-retentor está apresentada na equação (226).

$$G_{Hold}(s) = \frac{1 - e^{-s \cdot T_a}}{s} \tag{226}$$

Onde T_a é o período de amostragem do sinal.

2.4 METODOLOGIA PARA PROJETO DOS CONTROLADORES

Os procedimentos para o projeto dos controladores baseado na resposta em freqüência são descritos da seguinte forma na literatura (BARBI, 2001; TOMASELLI, 2001; OGATA et al., 1997):

- Definir o período de amostragem T_a;
- Obter a função de transferência da planta em questão em **Z**, a partir da discretização do sistema;
- Transformar a função de transferência em **Z** para **w**, onde **w** será uma variável complexa do tipo $w = \mu + jv$;

- Projetar os controladores através dos gráficos de Bode, de modo semelhante ao processo utilizado no plano **S**;
- Com o controlador projetado, fazer a transformada bilinear inversa e retornar ao plano **Z**;
- Transformar do plano **Z** para o domínio do tempo utilizando a técnica de frações parciais ou expansão em série de potências para obter a equação à diferenças;
- Definir e implementar o algoritmo de controle.

Os requisitos para projeto dos controladores são os mesmos utilizados para sistemas contínuos propostos por Barbi (2001) e Tomaselli (2001):

1. A margem de fase deve estar entre 30° e 90°;
2. Conforme Barbi (2001), a inclinação na curva de ganho para o sistema em laço aberto na freqüência de cruzamento por zero deve ser -20dB/década;
3. Erro estático nulo;
4. A freqüência de cruzamento da curva do ganho com o eixo de 0 dB, para o sistema em laço aberto deve ser no mínimo quatro vezes menor do que a freqüência de chaveamento;

$$f_c < \frac{f_s}{4} \quad \rightarrow \quad \omega_c < \frac{\omega_s}{4}$$

Estes requisitos serão utilizados para realizar o projeto dos controladores digitais do conversor.

2.5 PROJETO DOS CONTROLADORES DIGITAIS

De posse das funções de transferência dos blocos que compõem o sistema, pode-se adotar os procedimentos apresentados no item 2.4 para o projeto do controlador.

Ao se iniciar o projeto de um sistema de controle discreto, costuma-se listar as especificações segundo as quais o projeto será desenvolvido, bastante semelhante às de sistemas contínuos de controle. Embora os controladores sejam especificados para controlar diferentes tipos de instalações, as orientações gerais de como proceder com o projeto são as mesmas.

Ogata (1997) aborda como realizar o projeto em freqüência para sistemas contínuos, que servirá de referência para traçar paralelos entre o tempo discreto e analógico e para as nomenclaturas utilizadas.

2.5.1 Projeto do Controlador de Corrente

Para realizar o controle de corrente utilizou-se o modelo da planta de corrente para o modo Boost dada pela equação (177), pois, em comparação com o modelo encontrado para o modo Buck, é o que tem maior ganho em baixas freqüências. Desta forma o controlador encontrado irá ter um ganho tal que a FTMA possua uma banda máxima como sendo a própria banda estipulada e não ultrapassando este valor. Se o conversor operar no modo Buck a banda será ainda menor do que a banda estipulada, assim, não provocando maiores problemas.

Como pode-se observar no modelo da planta de corrente da equação (177) a função depende da razão cíclica que varia no tempo conforme a equação (86). Desta forma é necessário escolher um ponto de operação do conversor, uma vez que a planta depende do ponto de operação. O ponto de operação escolhido para projeto é onde existe o maior ganho em baixas freqüências, ou seja, quando a tensão de entrada está em seu valor máximo e por sua vez a razão cíclica está com seu mínimo valor. Sendo assim a FTMA irá possuir uma banda menor ou no máximo igual a banda estipulada para projeto.

O valor mínimo da razão cíclica pode ser encontrado substituindo o ângulo que corresponde ao valor máximo da tensão de entrada que é $\omega t = \pi / 2 \; rad / s$, e a tensão nominal de saída. Substituindo os valores na equação (86), tem-se:

$$D_{\min} = 0,5626 \tag{227}$$

Substituindo a razão cíclica mínima dada pela equação (227) na equação (177), tem-se:

$$\frac{\hat{il}_{PF}}{\hat{d}} = \frac{V_o}{D_{\min} \cdot L_F \cdot s} \tag{228}$$

A equação (228) representa a planta de corrente a ser utilizada para o projeto do controlador.

Substituindo as devidas funções de transferência dos blocos que compõem a malha de corrente, então, a malha de controle de corrente pode ser apresentada como na Figura 42.

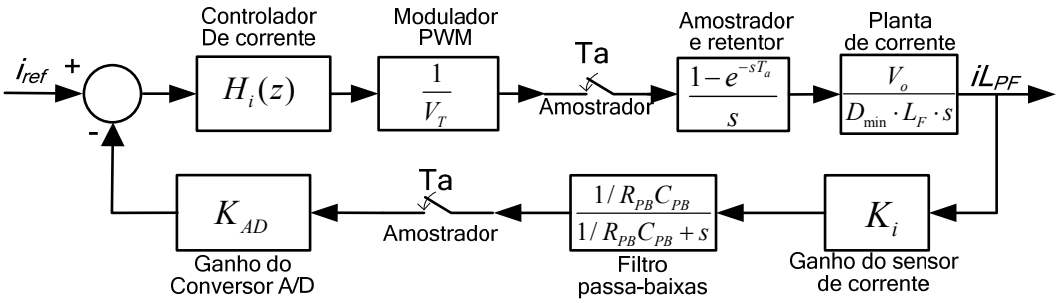


Figura 42 – Malha de controle de corrente.

A função do controlador de corrente $H_i(z)$ é a função que se deseja projetar.

Uma simplificação que pode ser feita é a junção dos blocos do modulador *PWM* e da planta de corrente do conversor dando origem a uma função $G_{i\_1}(s)$ apresentada na equação (229).

$$G_{i\_1}(s)=\frac{iL_{PF}(s)}{V_{i\_REF}(s)}=\frac{V_o}{D_{\min}\cdot L_F\cdot V_T\cdot s} \tag{229}$$

Seguindo o mesmo princípio podem-se unir os dois blocos referentes ao ganho do sensor de corrente e o ganho do conversor A/D.

A Figura 43 apresenta a malha de controle de corrente com as simplificações descritas.

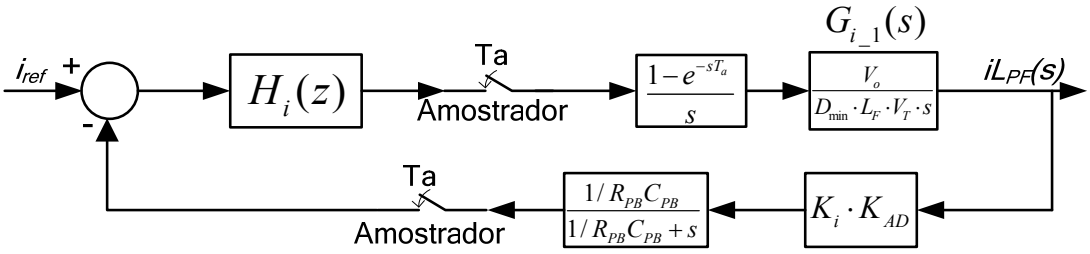


Figura 43 – Malha de controle de corrente simplificada.

Conforme o procedimento para o controle digital necessita-se realizar a conversão das funções de transferência do domínio contínuo **S** para o domínio discreto **Z**. Neste caso, pode-se definir $G_i(z)$ da seguinte maneira:

$$G_i(z)=Z\left\{\left(\frac{1-e^{-sT_a}}{s}\right)\cdot\left(\frac{V_o}{D_{\min}\cdot L_F\cdot V_T\cdot s}\right)\cdot\left(\frac{1/R_{PB}\cdot C_{PB}}{1/R_{PB}\cdot C_{PB}+s}\right)\right\} \tag{230}$$

Rearranjando os termos da equação (230), tem-se:

$$G_i(z) = \frac{V_o}{D_{\min} \cdot L_F \cdot V_T} Z\left\{\left(1 - e^{-sT_a}\right) \cdot \left(\frac{1}{s^2}\right) \cdot \left(\frac{1/R_{PB} \cdot C_{PB}}{1/R_{PB} \cdot C_{PB} + s}\right)\right\} \tag{231}$$

Fazendo a transformada **Z**, obtém-se:

$$G_i(z) = \frac{V_o}{D_{\min} \cdot L_F \cdot V_T} \cdot (1 - z^{-1}) \cdot \left\{\frac{T_a \cdot z}{(z-1)^2} - \frac{\left(1 - e^{\frac{-1}{R_{PB} \cdot C_{PB}} \cdot T_a}\right) \cdot z}{\frac{1}{R_{PB} \cdot C_{PB}} \cdot (z-1) \cdot (z - e^{\frac{-1}{R_{PB} \cdot C_{PB}} \cdot T_a})}\right\} \tag{232}$$

Simplificando a equação (232), tem-se:

$$G_i(z) = \frac{V_o}{D_{\min} \cdot L_F \cdot V_T} \cdot \left\{\frac{T_a}{(z-1)} - \frac{\left(1 - e^{\frac{-1}{R_{PB} \cdot C_{PB}} \cdot T_a}\right)}{\frac{1}{R_{PB} \cdot C_{PB}} \cdot (z - e^{\frac{-1}{R_{PB} \cdot C_{PB}} \cdot T_a})}\right\} \tag{233}$$

Para possibilitar o uso de projetos de controladores a partir da resposta em freqüência deve-se fazer a conversão da função de transferência $G_i(z)$ do plano **Z** para o plano **w**, dando origem a $G_i(w)$ através da transformada bilinear, onde:

$$z = \frac{1 + \frac{T_a}{2} w}{1 - \frac{T_a}{2} w} \tag{234}$$

$$G_i(w) = \frac{V_o}{D_{\min} \cdot L_F \cdot V_T} \cdot \frac{K_1 \cdot w^2 + K_2 \cdot w + K_3}{K_4 \cdot w^2 + K_3 \cdot w} \tag{235}$$

Onde:

$$K_1 = -T_a{}^2 - B \cdot T_a{}^2 + 2 \cdot R_{PB} \cdot C_{PB} \cdot T_a - 2 \cdot R_{PB} \cdot C_{PB} \cdot B \cdot T_a \tag{236}$$

$$K_2 = 4 \cdot B \cdot T_a - 4 \cdot R_{PB} \cdot C_{PB} + 4 \cdot R_{PB} \cdot C_{PB} \cdot B \tag{237}$$

$$K_3 = 4 - 4 \cdot B \tag{238}$$

$$K_4 = 2 \cdot T_a + 2 \cdot B \cdot T_a \tag{239}$$

$$B = e^{-\frac{1}{R_{PB} \cdot C_{PB}} \cdot T_a} \tag{240}$$

Pode-se redefinir a malha de controle de corrente para o plano **w**, conforme mostrada na Figura 44, onde o controlador de corrente é substituído pela função de transferência $H_i(w)$.

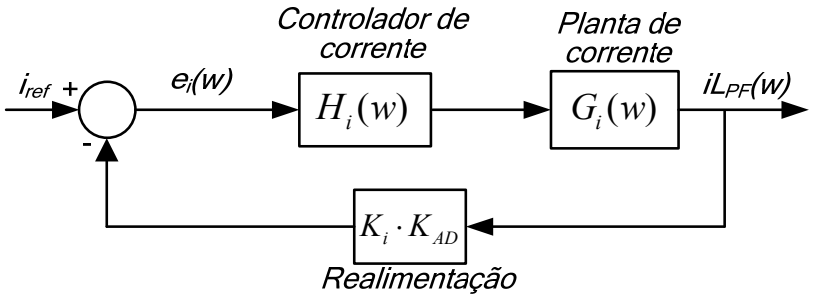


Figura 44 – Malha de controle de corrente no plano ***w***.

Seguindo o roteiro de projeto, deve-se obter a função de transferência de malha aberta do controlador de corrente ($FTMA_i$), a qual é apresentada abaixo:

$$FTMA_i = H_i(w) \cdot G_i(w) \cdot K_i \cdot K_{AD} \tag{241}$$

Para continuar o projeto do controlador a partir deste ponto é necessário atribuir valores numéricos às grandezas que compõem a $FTMA_i$. A Tabela 3 apresenta as especificações para o projeto do conversor.

Tabela 3 – Dados de Projeto para o controlador de corrente.

$f_a = 75kHz$	Freqüência de amostragem
$f_s = 75kHz$	Freqüência de chaveamento
$Vo = 400V$	Tensão de saída
$V_P = 311V$	Tensão de pico da entrada
$D_{\min} = 0,5626$	Razão cíclica mínima para o modo Boost
$K_i = 0,1$	Ganho do sensor de corrente
$K_{AD} = \frac{2^{12}}{3,0}$	Ganho do conversor A/D
$L_F = 200\mu H$	Indutância mútua do indutor acoplado;
$f_{ck} = 150MHz$	Freqüência de *clock* do DSP
$V_T = \frac{f_{ck}}{fs} = 2000$	Valor de pico da onda dente de serra do modulador *PWM*
$f_c = 7,5kHz$	Freqüência de cruzamento desejada para a $FTMA_i$

Substituindo os valores numéricos nas equações acima, obtém-se a função de transferência de malha aberta:

$$FTMA_i = H_i(w) \cdot \frac{-0,20357 \cdot w^2 - 11,08956843 \cdot 10^4 \cdot w + 21,214708 \cdot 10^9}{w^2 + 8,74174418 \cdot 10^4 \cdot W} \tag{242}$$

Através de uma análise de desempenho do sistema através de sua função de transferência em laço aberto sem o controlador, pode-se tirar algumas conclusões que serão úteis para o projeto do controlador:

Da função de transferência em malha aberta $FTMA_i$ considerando o controlador proporcional com ganho unitário pode-se concluir que o sistema é de fase não mínima, com zeros em $\omega_{zp1} = -6,9475 \cdot 10^2$ krad/s e $\omega_{zp2} = 1,5 \cdot 10^2$ krad/s, possui um pólo na origem $\omega_{pp1} = 0$ rad/s e outro em $\omega_{pp2} = -87,4174$ krad/s. Porém, a freqüência de cruzamento onde o ganho é 0dB está em torno de 4,3 kHz, abaixo do esperado para a banda passante do conversor. A freqüência de cruzamento escolhida é uma década menor do que a freqüência de chaveamento, ou seja, em 7,5kHz.

Pelo fato da planta possuir um pólo na origem, o erro estático do sistema deveria ser nulo, porém, como foi descrito anteriormente, a função de transferência da malha de corrente do conversor é simplificada conforme Lee (1992), conforme apresentada em 2.3.1.1. O erro estático nulo é conseguido com a colocação de um pólo do controlador na origem. Com a inclusão deste pólo, a $FTMA_i$ (assintoticamente falando) passa a ter uma taxa de decrescimento de -40dB/dec, desde uma freqüência de 0 Hz até uma freqüência superior a freqüência de cruzamento por 0 dB. Desta forma, para seguir a metodologia do projeto do controlador de corrente, onde na freqüência de cruzamento o ganho da planta deve ter um decrescimento de -20 dB/déc, se faz necessário do uso de um zero em algum ponto antes da freqüência de cruzamento. É comum a colocação do zero uma década abaixo da freqüência de cruzamento, conforme Batschauer et al. (2000), assim, a freqüência do zero deverá ser $\omega_{zc1} = 4,712$ krad/s ou $f_{zc1} = 750$ Hz.

Além disso, pode-se incluir um pólo acima da freqüência de cruzamento aumentando a taxa de decrescimento do módulo da $FTMA_i$ para freqüências maiores perto da freqüência de chaveamento, atenuando o efeito de ganho de amostragem, e aumentando a imunidade a ruídos, conforme Lee et al. (1992). Porém, como a amostragem de corrente é feita através de um filtro passa-baixas com freqüência de corte de aproximadamente 16 kHz, então esse pólo adicional no controlador de corrente não será necessário.

O controlador de corrente é um controlador do tipo PI e pode ser definido como:

$$H_i(w) = K_{Hi} \cdot \frac{(w + \omega_{zc1})}{w} \tag{243}$$

Onde:

K_{Hi} é o ganho proporcional do controlador;

$\omega_{zc1} = 4,712$ krad/s é a freqüência do zero do controlador;

Para determinar o valor de k_{HI}, inicialmente utiliza-se $K_{Hi} = 1$. Substituindo $H_i(w)$ na equação (242), determina-se o valor do módulo da $FTMA_i$ na freqüência de cruzamento de projeto, que é aproximadamente 13,6dB. Desta maneira, o ganho K_{Hi} deve ser projetado de modo que o controlador apresente um ganho de -6,97dB na freqüência de cruzamento, assim:

$$-13,6 = 20 \cdot \log(K_{Hi}) \tag{244}$$

$$K_{Hi} = 10^{\frac{-13,6}{20}} \tag{245}$$

$$K_{Hi} = 0,2089296 \tag{246}$$

Logo, o controlador de corrente é descrito como:

$$H_i(w) = \frac{0,20893 \cdot w + 984,5576}{w} \tag{247}$$

A Figura 45 apresenta os diagramas de bode da função de transferência de malha aberta considerando o controlador unitário, considerando o controlador projetado e somente o controlador projetado.

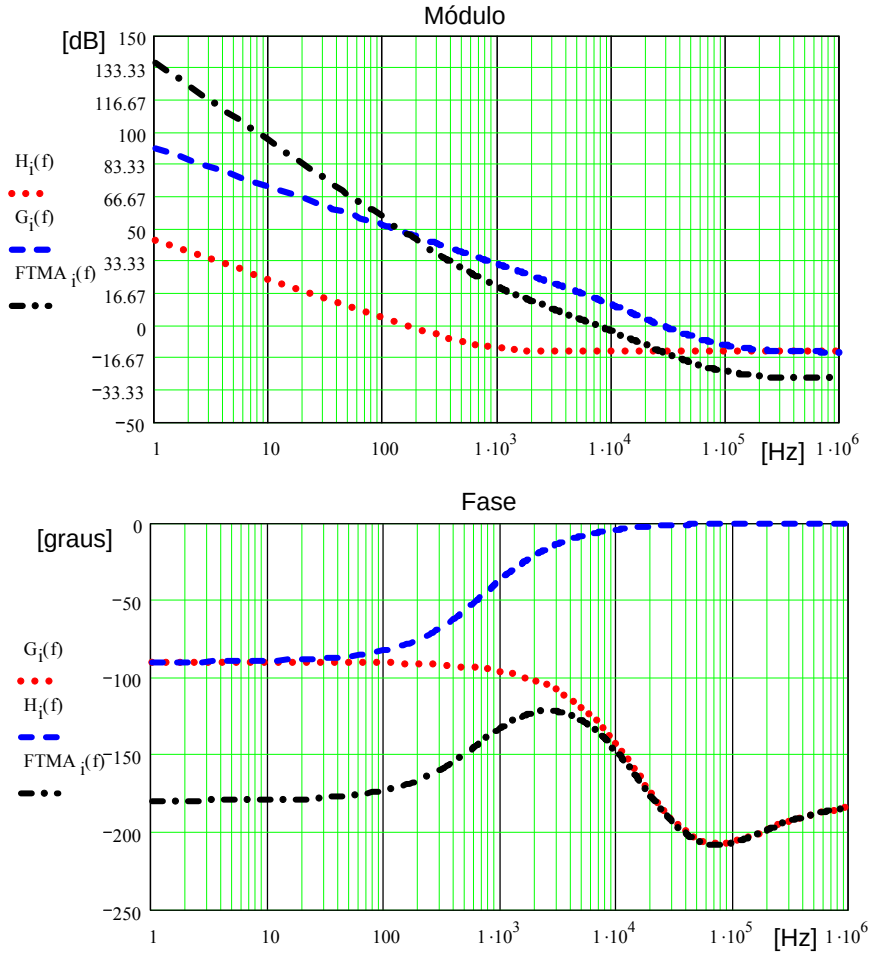


Figura 45 – Influência do controlador na malha de corrente.

A resposta final da função de transferência de malha aberta de corrente ($FTMA_i$) apresenta freqüência de cruzamento de 7,5kHz e margem de fase de 42,4°, estando de acordo com o valor desejado para projeto.

De posse do controlador $H_i(w)$ calculado na equação (247), determina-se $H_i(z)$ utilizando-se da relação apresentada na equação (248):

$$w = \frac{2}{T_a} \cdot \frac{z-1}{z+1} \tag{248}$$

Então:

$$H_i(z) = \frac{0,21549 \cdot z - 0,20237}{z-1} \tag{249}$$

Pode-se representar a função de transferência do controlador $H_i(z)$ em função dos seus parâmetros de entrada e saída, conforme Figura 46.

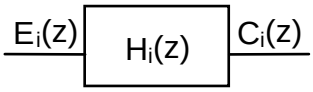


Figura 46 – Representação do bloco do controlador de corrente.

A partir da Figura 46 pode-se reescrever a equação (249) desta forma:

$$H_i(z) = \frac{C_i(z)}{E_i(z)} = \frac{0,21549 \cdot z - 0,20237}{z-1} \tag{250}$$

A equação (250) pode ser escrita conforme a equação (251):

$$C_i(z) \cdot \left(1 - z^{-1}\right) = E_i(z) \cdot \left(0,21549 - 0,20237 \cdot z^{-1}\right) \tag{251}$$

Transformando a equação (251) em uma equação de diferenças, obtém-se:

$$c_i(k) = 0,21549 \cdot e_i(k) - 0,20237 \cdot e_i(k-1) + c_i(k-1) \tag{252}$$

A equação (252) é a equação que determina a ação de controle digital, baseada nas informações do erro atual e anteriores e dos esforços de controle anteriores. Esta equação será utilizada para implementação do controle no programa do DSP.

2.5.2 Projeto do Controlador de Tensão

Os pré-requisitos que regem o projeto do controlador de tensão são os mesmos do projeto do controlador de corrente, exceto a banda passante do sistema que deve ser mais lenta.

A Figura 27 pode ser redesenhada apresentando as funções de transferência dos blocos envolvidos no controle, exceto a função de transferência do controlador de tensão, o qual é o objetivo da análise. A Figura 47 apresenta a malha de controle de tensão.

O ganho equivalente da malha de corrente pode ser aproximado pelo ganho apresentado na Figura 47, pois, o ganho em baixas freqüências é elevado e desta forma a função de transferência de malha fechada de corrente é aproximadamente a prórpia realimentação da malha de corrente.

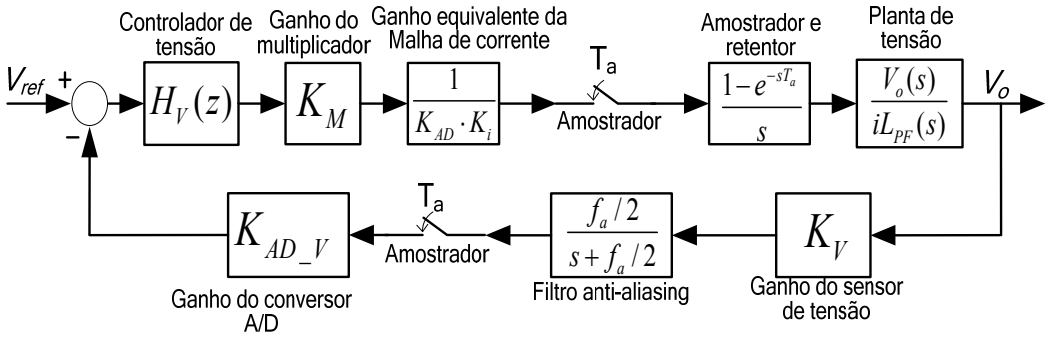


Figura 47 – Malha de controle de tensão.

A função de transferência da planta de tensão é apresentada na equação (212).

Pode-se considerar que a amostragem das grandezas envolvidas no controle de tensão é a mesma utilizada no controle de corrente, deste modo o filtro anti-aliasing utilizado também poderá ter os mesmos valores de freqüência de corte. Como a freqüência de corte do filtro é muito mais alta que a banda passante do controlador, seu efeito sobre a malha de controle pode ser desprezado.

Outra simplificação que pode ser feita é a junção de alguns blocos analógicos de modo a simplificar a análise sobre a estrutura. Desta forma, a Figura 47 pode ser simplificada dando origem a Figura 48.

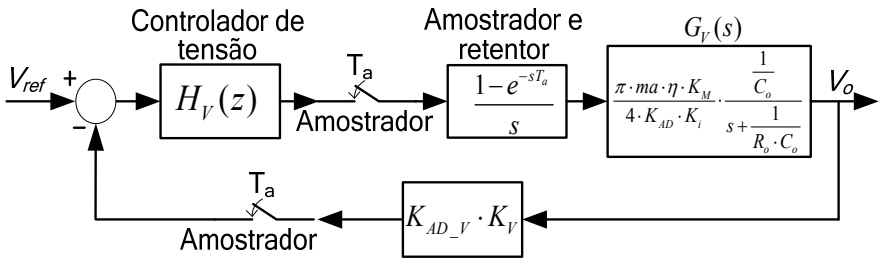


Figura 48 – Malha de controle de tensão simplificada.

O próximo passo do projeto consiste em fazer a transformação das funções de transferência da malha de tensão do plano **S** para o plano **Z**. $G_V(z)$ pode ser definida como:

$$G_V(z) = Z\left[\frac{1-e^{-sT_a}}{s}\cdot\frac{\pi\cdot ma\cdot\eta\cdot K_M}{4\cdot K_{AD}\cdot K_i\cdot C_o}\cdot\frac{1}{s+\dfrac{1}{R_o\cdot C_o}}\right] \tag{253}$$

A equação (253) pode ser reescrita como:

$$G_V(z) = \frac{\pi\cdot ma\cdot\eta\cdot K_M}{4\cdot K_{AD}\cdot K_i\cdot C_o}\cdot Z\left[1-e^{-sT_a}\cdot\frac{1}{s\cdot\left(s+\dfrac{1}{R_o\cdot C_o}\right)}\right] \tag{254}$$

Utilizando a técnica de frações parciais a equação (254) pode ser reescrita como:

$$G_V(z) = \frac{\pi\cdot ma\cdot\eta\cdot K_M}{4\cdot K_{AD}\cdot K_i}\cdot Z\left[1-e^{-sT_a}\cdot\left(\frac{1}{s}-\frac{1}{s+\dfrac{1}{R_o\cdot C_o}}\right)\right] \tag{255}$$

Com o auxilio de tabelas de conversão pode ser feita a transformação da equação (255) para o plano **Z**, obtendo-se:

$$G_V(z) = \frac{\pi\cdot ma\cdot\eta\cdot K_M}{4\cdot K_{AD}\cdot K_i}\cdot(1-z^{-1})\cdot\left(\frac{1}{1-z^{-1}}-\frac{1}{1-e^{-\frac{T_a}{R_o\cdot C_o}}\cdot z^{-1}}\right) \tag{256}$$

Simplificando a equação (256), tem-se:

$$G_V(z) = \frac{\pi\cdot ma\cdot\eta\cdot K_M}{4\cdot K_{AD}\cdot K_i}\cdot\left(1-\frac{z-1}{z-e^{-\frac{T_a}{R_o\cdot C_o}}}\right) \tag{257}$$

Com o auxílio da transformada bilinear apresentada na equação (234), pode ser feita a conversão da função de transferência $G_V(z)$ do plano **Z** para o plano **w**, dando origem a $G_V(w)$:

$$G_V(w) = \frac{\pi \cdot ma \cdot \eta \cdot K_M}{4 \cdot K_{AD} \cdot K_i} \cdot \left(1 - \frac{\left(\frac{1 + \frac{T_a}{2} w}{1 - \frac{T_a}{2} w} \right) - 1}{\left(\frac{1 + \frac{T_a}{2} w}{1 - \frac{T_a}{2} w} \right) - e^{-\frac{T_a}{R_o \cdot C_o}}} \right) \tag{258}$$

Simplificando a equação (258), tem-se:

$$G_V(w) = \frac{\pi \cdot ma \cdot \eta \cdot K_M}{4 \cdot K_{AD} \cdot K_i} \cdot \left(\frac{1 - e^{\frac{-T_a}{R_o C_o}} + w \cdot \frac{T_a}{2} \cdot \left(e^{\frac{-T_a}{R_o C_o}} - 1 \right)}{1 - e^{\frac{-T_a}{R_o C_o}} + w \cdot \frac{T_a}{2} \cdot \left(1 + e^{\frac{-T_a}{R_o C_o}} \right)} \right) \tag{259}$$

Para a seqüência do projeto do controlador de tensão é necessária a substituição por valores numéricos as variáveis da equação (259). A Tabela 4 apresenta os valores das grandezas necessárias para o projeto do controlador de tensão.

Tabela 4 – Dados de projeto para o controlador de tensão.

$f_a = 75kHz$	Freqüência de amostragem
$f_s = 75kHz$	Freqüência de chaveamento
$Ro = 45,71\Omega$	Resistência nominal equivalente de saída
$Co = 2,9mF$	Capacitância de saída do conversor
$\eta = 0,9$	Rendimento considerado do conversor
$K_i = 0,1$	Ganho do sensor de corrente
$K_{AD} = \frac{2^{12}}{3,0}$	Ganho do conversor A/D
$K_M = 1129.957654$	Ganho equivalente do multiplicador
$K_V = 5 \cdot 10^{-3}$	Ganho do sensor de tensão
$f_{ck} = 150MHz$	Freqüência de *clock* do DSP
$K_{ADv} = \frac{2^{12}}{3,0}$	Ganho do conversor A/D de tensão
$f_{cv} = 12Hz$	Freqüência de cruzamento desejada para a $FTMA_v$

Substituindo os valores na equação (259), tem-se:

$$G_V(w) = \frac{-10,456 \cdot 10^{-3} \cdot w + 1568,4052}{w + 7,543103441907468} \tag{260}$$

Através da análise da função de transferência $G_V(w)$, percebe-se que a planta de tensão apresenta um pólo em baixa freqüência (7,543103441907468 rad/s ou aproximadamente 1,2 Hz) e um zero em alta freqüência.

De posse da função de transferência $G_V(w)$ deve-se projetar o controlador $H_V(w)$ de modo que a função de transferência em malha aberta de tensão ($FTMA_V$) apresente uma freqüência de cruzamento pelo eixo de zero dB de 12 Hz (75,3982 rad/s), margem de fase entre 45° e 90°, além de um integrador na origem para garantir erro estático nulo e um decrescimento na curva de módulo na passagem pelo eixo de zero dB de -20 db/dec.

A função de transferência de malha aberta de tensão é definida como:

$$FTMA_V = H_V(w) \cdot G_V(w) \cdot K_V \cdot K_{ADv} \tag{261}$$

Conforme os requisitos de desempenho do sistema apresentados, o controlador $H_V(w)$ deve apresentar um integrador na origem, o que vai garantir um erro estático nulo e um decrescimento na curva de ganho de -20 dB/década. Também deve apresentar um zero localizado exatamente sobre o pólo da planta de tensão, com o intuito de anular o efeito deste pólo no sistema garantindo uma margem de fase de 90°, sendo assim, o zero do controlador deverá estar localizado em $\omega_{zc2} = 7,543103441907468\ rad/s$ ou 1,2 Hz. O controlador também deve possuir um ganho tal que faça com que o sistema em malha aberta tenha uma freqüência de cruzamento por zero dB de 12Hz. A função de transferência do controlador é descrita por:

$$H_V(w) = \frac{K_{HV} \cdot (w + \omega_{zc2})}{w} \tag{262}$$

Para encontrar o valor de K_{HV} inicialmente estipula-se ele como sendo 1, substituindo a equação (262) considerando K_{HV} sendo 1 na equação (261) encontra-se o ganho de 43,05 dB na freqüência de cruzamento desejada (12Hz), então, para que a curva de ganho da $FTMA_v$ cruze o eixo de zero dB em 12 Hz o ganho K_{HV} deve ser de -43,05 dB, sendo assim:

$$-43,05 = 20 \cdot \log(K_{HV}) \tag{263}$$

$$K_{HV} = 10^{\frac{-43,05}{20}} = 7,04197 \cdot 10^{-3} \tag{264}$$

Desta forma, o controlador projetado é apresentado na equação (265):

$$H_V(w) = 7,04197 \cdot 10^{-3} \cdot \frac{(w + 7,543103441907468)}{w} \tag{265}$$

A Figura 49 apresenta os diagramas de Bode da função de transferência de malha aberta considerando o controlador unitário, considerando o controlador projetado e somente o controlador projetado.

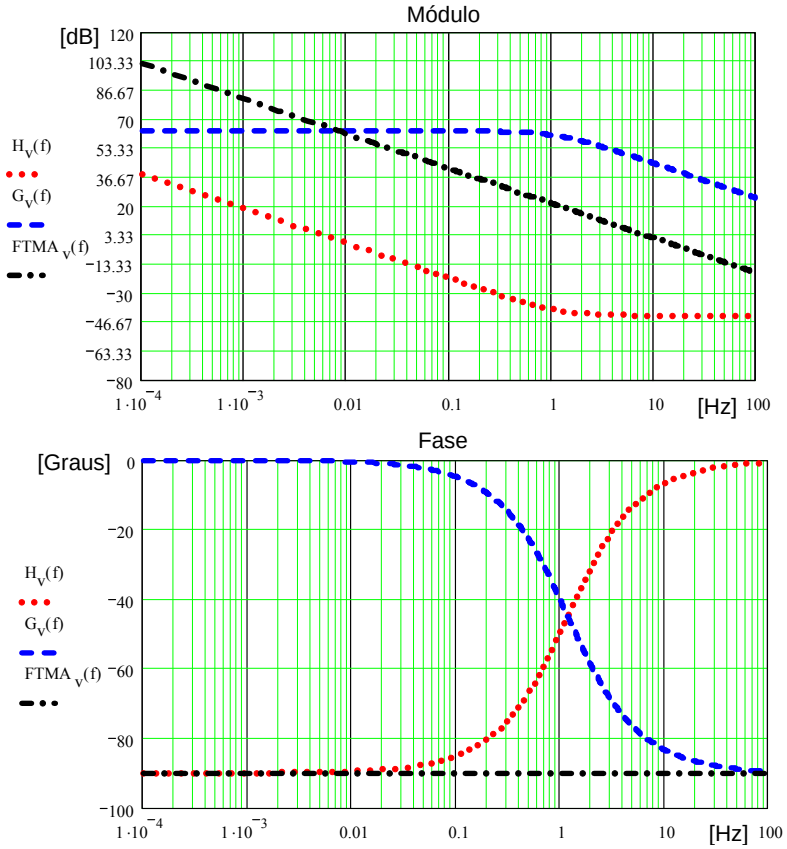


Figura 49 – Influência do controlador na malha de tensão.

Através da Figura 49 pode-se observar que a $FTMA_v$ possui uma margem de fase de 90° e a freqüência de cruzamento é de aproximadamente 12 Hz, o que atende os requisitos estipulados para o sistema.

De posse do controlador de tensão projetado $H_V(w)$, encontra-se $H_V(z)$ através da relação apresentada na equação (248). A função encontrada é:

$$H_V(z) = \frac{7,0423 \cdot 10^{-3} \cdot z - 7,0416 \cdot 10^{-3}}{z - 1} \tag{266}$$

Assim como foi feito para o controlador de corrente, o controlador de tensão pode ser expresso em termos de seus parâmetros de entrada e saída:

$$H_V(z) = \frac{C_V(z)}{E_V(z)} = \frac{7,0423 \cdot 10^{-3} \cdot z - 7,0416 \cdot 10^{-3}}{z - 1} \tag{267}$$

A equação (267) pode ser reescrita conforme a equação (268):

$$C_V(z)\cdot\left(1-z^{-1}\right)=E_V(z)\cdot\left(7,0423\cdot10^{-3}-7,0416\cdot10^{-3}\cdot z^{-1}\right) \quad (268)$$

Transformando a equação (268) em uma equação de diferenças, obtém-se:

$$C_V(k)=C_V(k-1)+7,0423\cdot10^{-3}\cdot E_V(k)-7,0416\cdot10^{-3}\cdot E_V(k-1) \quad (269)$$

A equação (269) é a equação que determina a ação do controle digital de tensão que será implementada no DSP.

2.6 CONCLUSÕES

Através do método de modelagem CA médio de pequenos sinais, pôde-se facilmente encontrar o modelo da planta de corrente para ambos os modos de operação do conversor. O método é simples e basta utilizar os circuitos equivalentes das etapas de operações para realizar o equacionamento das mesmas e colocá-las em forma de matrizes de estados. Realizando os devidos cálculos com as matrizes obtem-se facilmente as funções de transferências das plantas de corrente.

A abordagem de projeto de controladores pelo método da resposta em freqüência é bastante conhecida na literatura, e é muito utilizada para projetos de controladores no tempo contínuo. Com a metodologia apresentada para projeto de controladores digitais baseados na resposta em freqüência pode-se facilmente realizar o projeto dos controladores digitais. Neste método pode ser realizado um paralelo entre os planos **S** e **w** e o projeto basicamente é feito semelhante a um projeto contínuo.

Pode ser observado neste item do trabalho a existência de uma distorção na freqüência entre os planos **S** e **w** causada pela digitalização da planta. Mas como foi apresentado, a distorção ocorre para freqüências altas perto da freqüência de amostragem, mas como as bandas passantes das plantas juntamente com os controladores são bem menores do que a freqüência de amostragem esta distorção é desprezada.

As equações utilizadas são simples e com o auxílio de algumas manipulações matemáticas foi possível realizar o projeto dos controladores. Com equações simples e com o auxílio do software MatLab é possível realizar as manipulações matemáticas necessárias para levar as funções de transferências do plano **S** para o plano **Z** e para o plano **w** e vice-versa sem muitos esforços. No *software* MatLab existem funções próprias para realizar tais manipulações.

Os procedimentos para projeto são conhecidos na literatura, conforme apresentado em 2.4, e resultam em controladores com equações simples, facilitando a implementação. Os

controladores obtidos com este método apresentam bons desempenhos, sem problemas de instabilidades e não necessitam de uma medição adicional ou a estimação de algum outro parâmetro, necessitando unicamente das realimentações da tensão de saída e da corrente no primário do indutor.

3 RESULTADOS DE SIMULAÇÃO

3.1 INTRODUÇÃO

Com o intuito de validar um projeto e analisar possíveis falhas de projeto, bem como, o desempenho do circuito projetado considerando algumas situações em que o circuito estaria submetido na prática, foi realizada a simulação numérica do conversor.

Através da simulação numérica, pretende-se verificar o equacionamento desenvolvido para a obtenção dos esforços nos componentes, bem como, análise do correto funcionamento dos controladores projetados, avaliando a reposta do sistema quando submetido a mudança de carga, por exemplo.

3.2 SIMULAÇÃO DO CIRCUITO DE POTÊNCIA

A simulação numérica do circuito de potência foi elaborada no programa PSpice, que é uma ferramenta bastante conhecida e útil para avaliação de projetos em eletrônica de potência.

O circuito utilizado na simulação tem as seguintes características:

- Controle de tensão e de corrente analógicos, onde a estratégia de controle de corrente é a valores médios instantâneos;
- Os interruptores foram considerados interruptores ideais controlados por tensão;
- O indutor acoplado e o transformador foram considerados ideais, sem dispersão;
- A amostra da tensão de saída foi feita com um divisor resistivo;
- A amostra da corrente de entrada foi feita via uma fonte de tensão controlada por corrente;
- O controlador de tensão foi utilizado um controlador do tipo Proporcional Integral (PI) e o corrente um avanço-atraso de fase;
- Para gerar o *PWM* foram utilizados comparadores com uma portadora tipo dente de serra com freqüência de 75 kHz e defasados entre si de 180°;

A Figura 50 apresenta o circuito esquemático que foi utilizado para a simulação.

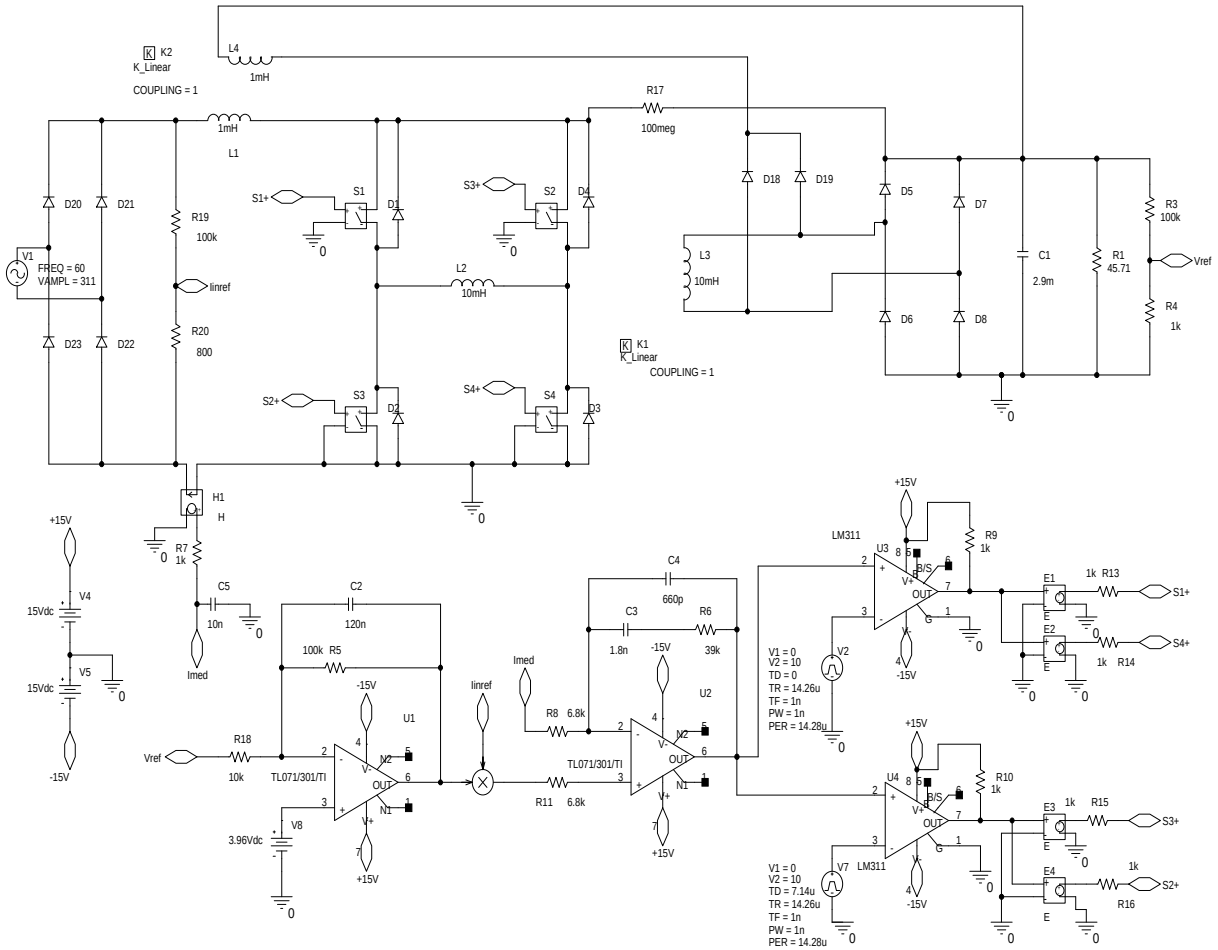


Figura 50 – Esquemático do circuito simulado.

Pode ser observado na Figura 50 o diagrama completo elaborado no PSpice para a simulação, onde as chaves foram substituídas por chaves ideais controladas por tensão e com um diodo em anti-paralelo, a parte de controle foi feita de forma analógica através de AmpOps e a geração de PWM feita com um comparador. O transformador e o indutor acoplado foram feitos com o auxílio de um componente que acopla indutâncias. O sensor de tensão utilizado foi feito via divisor resistivo e o sensor de corrente com uma fonte de tensão controlada por corrente. A amostra da tensão da rede foi feita via um divisor resistivo após a ponte retificadora, e o sinal resultante entra em um multiplicador juntamente com a saída do controlador de tensão, para servir de referência para o controlador de corrente.

A Figura 51 apresenta a tensão e a corrente de entrada, multiplicada por 5 para melhor visualização, com o conversor operando somente no modo Boost.

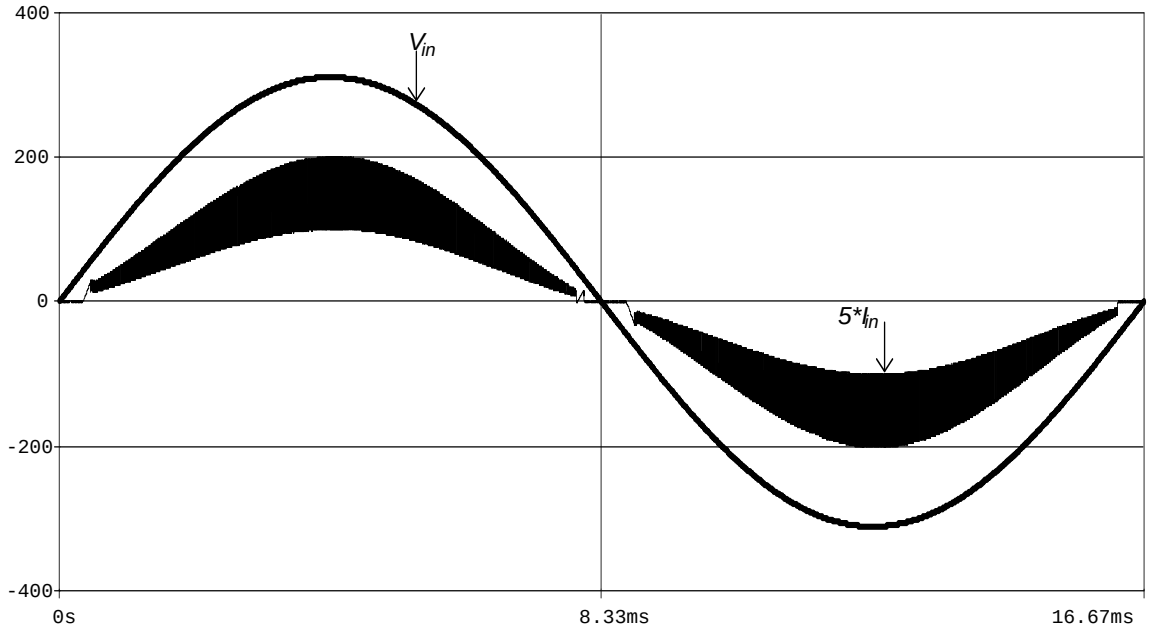


Figura 51 – Tensão de entrada (V_{in}) e corrente de entrada multiplicada por 5 ($5*I_{in}$) do conversor.

Através da Figura 51 pode-se observar claramente que a corrente possui um formato senoidal e praticamente em fase com a tensão de entrada. A condução contínua do conversor também pode ser observada, bem como a variação dos níveis da corrente devido ao princípio de funcionamento do conversor.

A Figura 52 apresenta a corrente no primário do indutor acoplado.

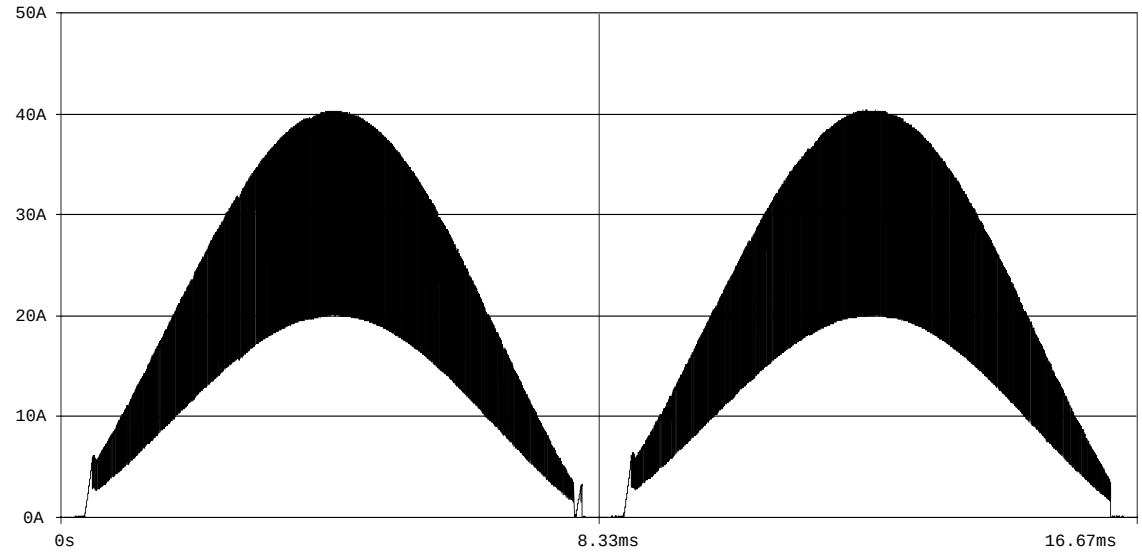


Figura 52 – Corrente no primário do indutor acoplado.

Na Figura 52 pode ser observado que a corrente segue um formato da tensão da rede retificada que é o objetivo de um circuito com entrada em corrente utilizado para a correção

do fator de potência. Também pode ser observada a pequena distorção que ocorre na passagem por zero, o que é comum aos conversores PFC.

A Figura 53 apresenta a tensão e a potência de saída do conversor em regime permanente.

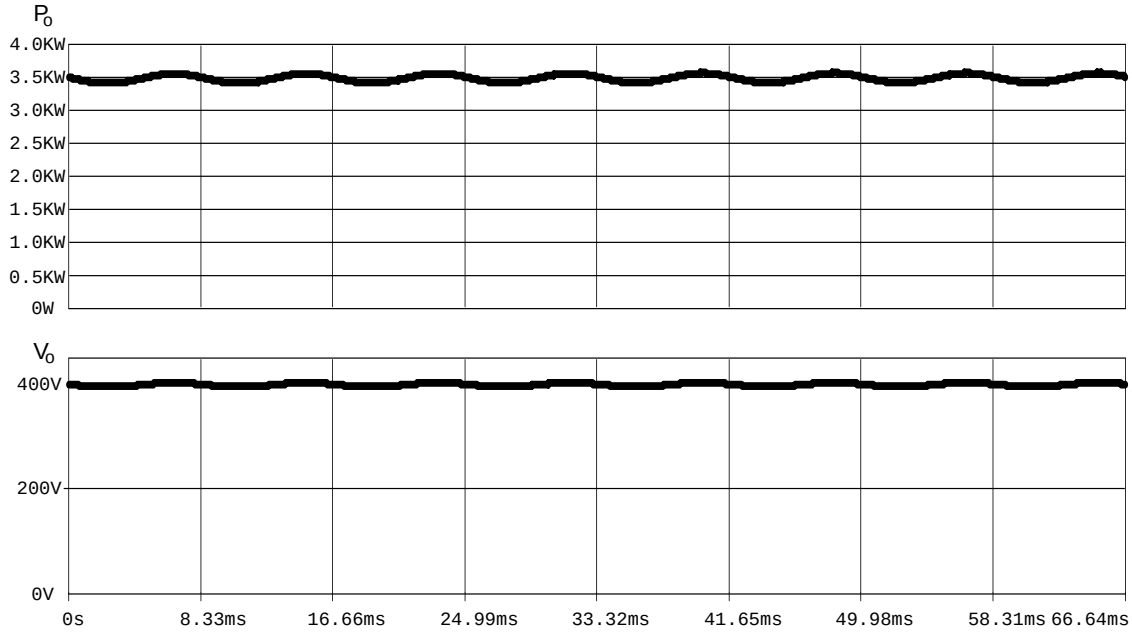


Figura 53 – Tensão de saída (V_o) e potência de saída (P_o) do conversor.

A Figura 53 mostra que a potência de saída simulada foi de 3,5 kW e a tensão de saída de 400V com uma pequena ondulação da freqüência de 120 Hz.

A Figura 54 apresenta as tensões de comando das chaves, a tensão no primário do indutor acoplado e a corrente no primário do indutor.

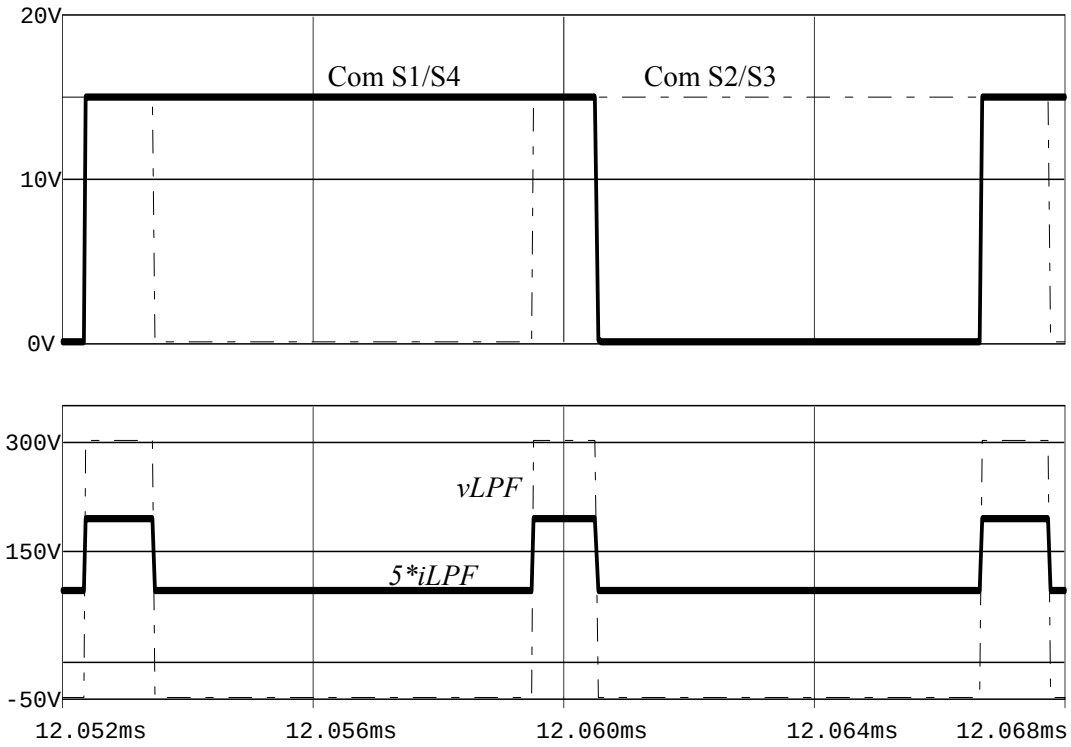


Figura 54 – Tensão de comando das chaves S_1 e S_4, tensão de comando das chaves S_2 e S_3, tensão no primário do indutor e corrente no primário do indutor multiplicada por 5.

A Figura 54 mostra claramente a sobreposição dos comandos das chaves, o que demonstra a operação no modo Boost. Também é mostrada a tensão e corrente no primário do indutor Flyback, onde no momento em que há sobreposição dos comandos das chaves toda a corrente circula no primário do indutor, acumulando energia. No momento em que duas das chaves recebem comando para bloquear, somente metade da corrente circula pelo primário.

A Figura 55 apresenta a tensão e corrente na chave S_1 e a tensão e corrente no primário do transformador.

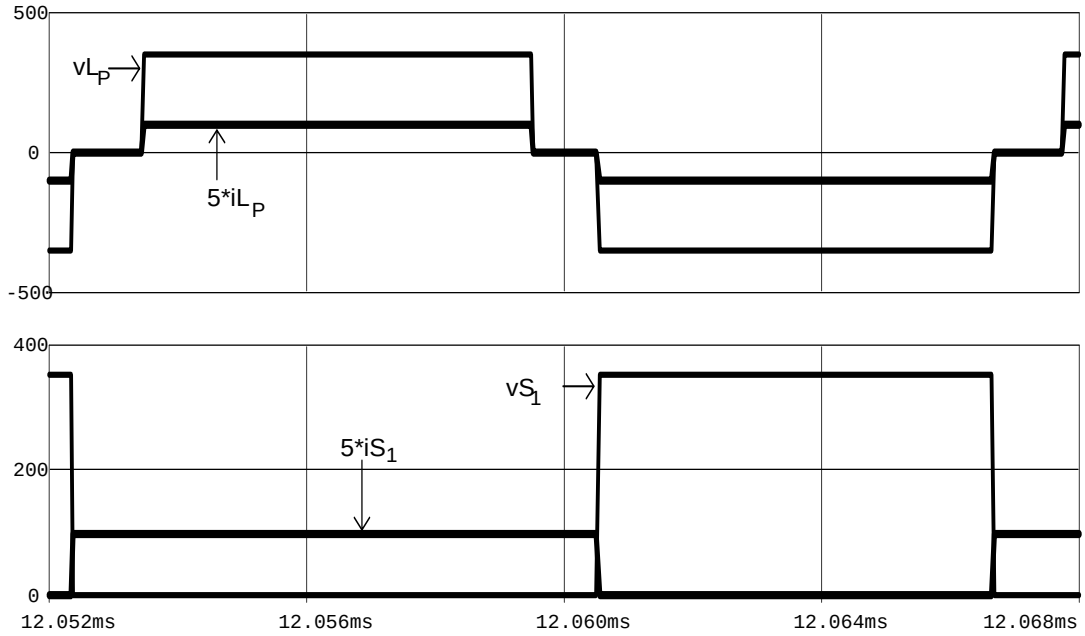


Figura 55 – Tensão na chave S_1 (vS_1), corrente na chave S_1 multiplicada por 5 ($5*iS_1$), tensão no primário do transformador (vL_p) e corrente no primário do transformador multiplicada por 5 (5*iLp).

A Figura 56 apresenta a tensão e corrente no diodo D_3 e a tensão e a corrente do diodo D_5.

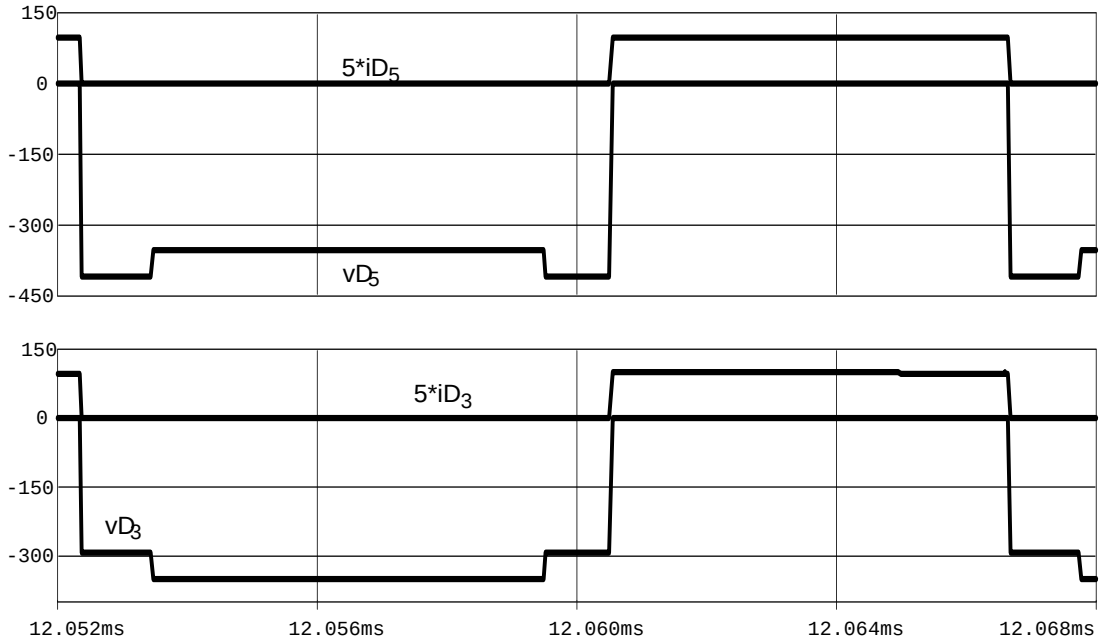


Figura 56 – Tensão do diodo D_3 (vD_3), corrente no diodo D_3 multiplicada por 5 ($5*iD_3$), tensão no diodo D_5 (vD_5) e a corrente no diodo D_5 multiplicada por 5 ($5*iD_5$).

Nas Figura 55 e Figura 56 pode-se observar as formas de onda resultantes nos demais componentes, onde seus valores estão de acordo com o estudo da análise qualitativa.

A Tabela 5 apresenta os valores dos esforços dos componentes resultantes da simulação, com o conversor operando com as especificações de projeto, os valores calculados teoricamente com rendimento de 100% e os valores calculados teoricamente com rendimento de 90% apresentados em 1.7.

Tabela 5 – Esforços nos componentes, teórico e simulado.

Esforços nos componentes	Valor teórico com rendimento de 100%	Valor teórico com rendimento 90%	Valor simulado
Corrente média no primário do indutor	14,32 A	15,91 A	14,40 A
Corrente eficaz no primário do indutor	16,71 A	18,57 A	16,80 A
Corrente média no secundário do indutor	8,75 A	9,72 A	8,70 A
Corrente eficaz no secundário do indutor	11,87 A	13,19 A	11,80 A
Corrente eficaz no capacitor de saída	8,02 A	8,97 A	8,10 A
Corrente média nas chaves	7,16 A	7,96 A	7,20 A
Corrente eficaz nas chaves	10,25 A	11,39 A	10,30 A
Tensão máxima nas chaves	355,56 V	355,56 V	355,00 V
Corrente eficaz no primário do transformador	11,87 A	13,19 A	11,80 A
Corrente eficaz no secundário do transformador	11,87 A	13,19 A	11,80 A
Corrente média nos diodos D_3,D_4,D_5 e D_6	4,37 A	4,86 A	4,30 A
Corrente eficaz nos diodos D_3,D_4,D_5 e D_6	8,39 A	9,33 A	8,45 A
Tensão reversa máxima nos diodos D_3 e D_4	355,56 V	355,56 V	354,00 V
Tensão reversa máxima nos diodos D_5 e D_6	548,17 A	548,17 V	412,00 V

Através da Tabela 5 pode-se observar que os valores calculados teoricamente são bem próximos aos valores encontrados na simulação, uma vez que os componentes utilizados na simulação são ideais o rendimento se aproxima de 100%. Os valores que devem ser utilizados para projeto são os calculados com rendimento de 90%, uma vez que na prática espera-se que o rendimento seja em torno deste valor.

A Figura 57 apresenta os harmônicos de corrente obtidos via simulação para a condição de projeto.

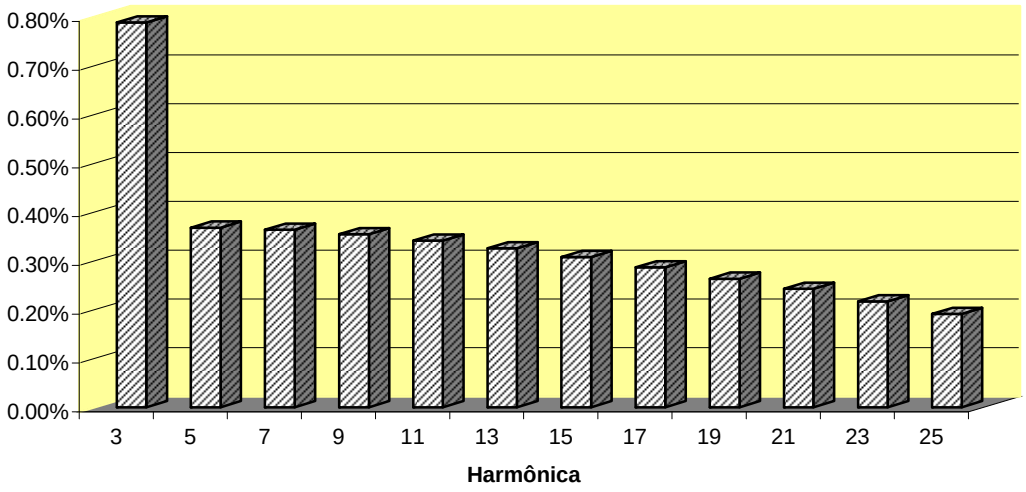


Figura 57 – Conteúdo harmônico de corrente.

A taxa de distorção harmônica resultante via simulação é de 1,56% considerando até a harmônica n° 51.

3.3 SIMULAÇÃO COM TENSÃO DE SAÍDA DE 200V

Foi realizada uma simulação com a tensão de saída igual a 200V a fim de verificar o funcionamento do conversor operando nos modos Buck e Boost. O restante dos valores de simulação foram os mesmos da simulação anterior.

A Figura 58 apresenta a tensão e a corrente de entrada multiplicada por 5.

Na Figura 58 pode ser observado que no modo Buck a corrente de entrada é descontínua. Também pode ser notado que o conversor inicia a operação no modo Buck quando a tensão de entrada possui o valor de 200V que é o valor da tensão de saída.

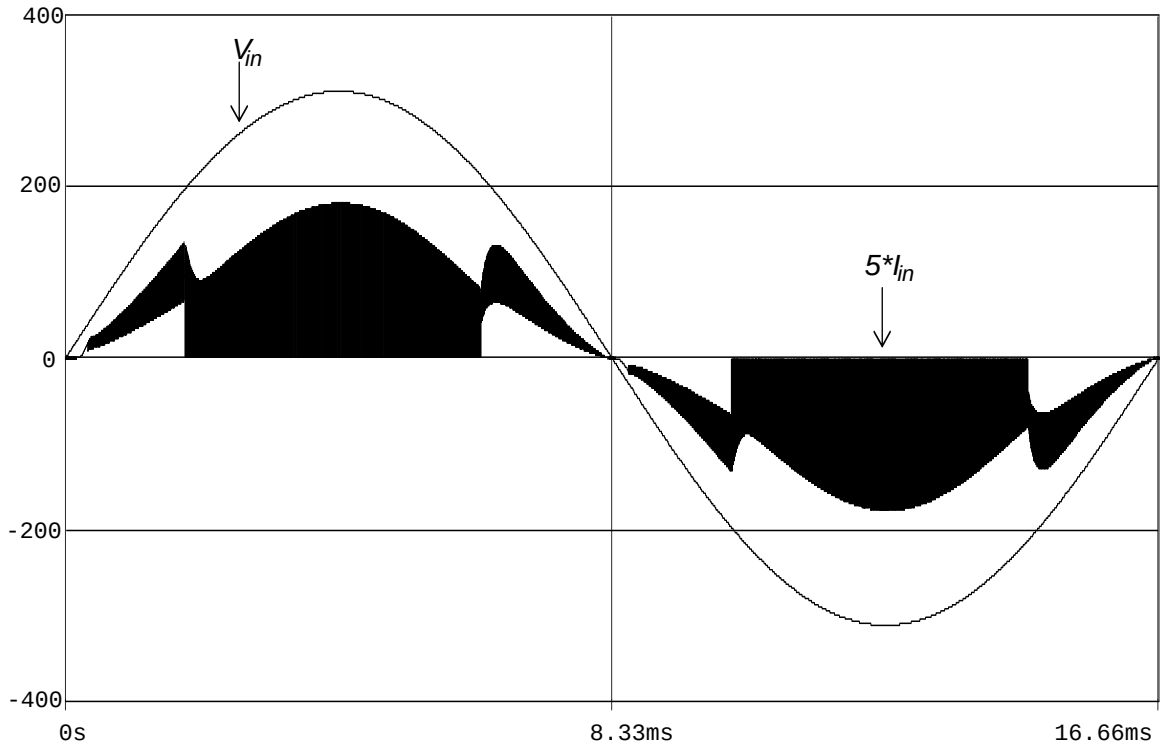


Figura 58 – Tensão de entrada (V_{in}) e corrente de entrada multiplicada por 5 ($5*I_{in}$) do conversor.

A Figura 59 apresenta a corrente no primário do indutor acoplado.

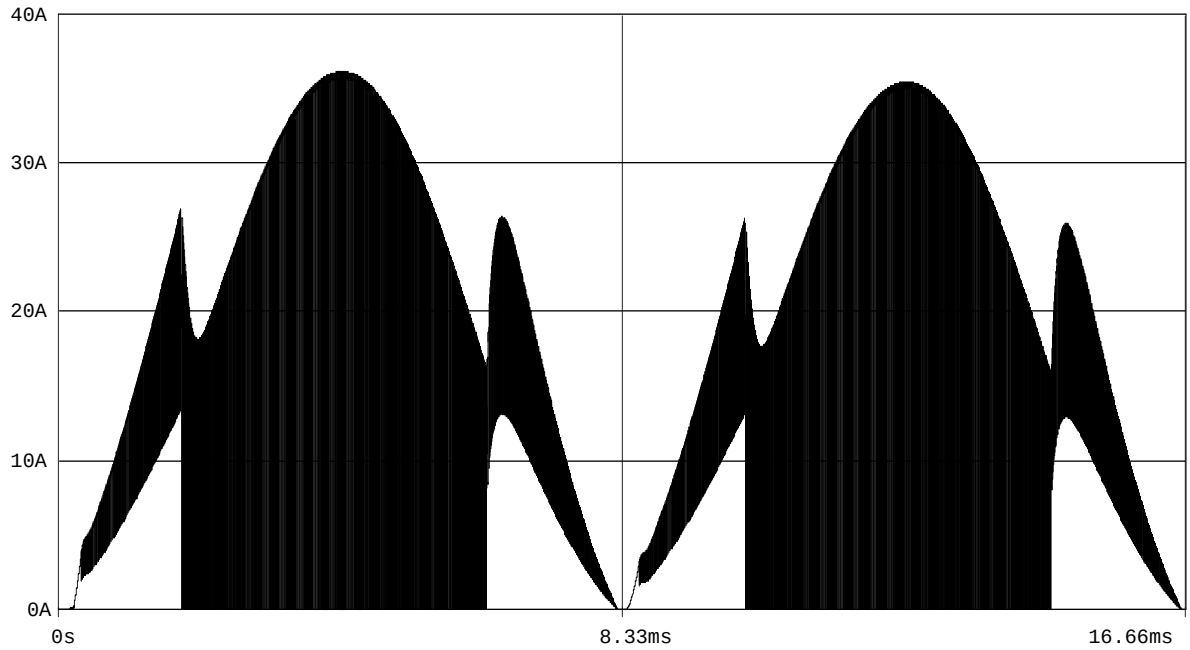


Figura 59 – Corrente no primário do indutor acoplado.

Através da Figura 59 pode-se observar claramente a transição do modo Buck e do modo Boost de operação, onde no modo Boost a corrente é contínua e no modo Buck a corrente é descontínua, vista pelo primário do indutor Flyback.

3.4 SIMULAÇÃO DO SISTEMA DE CONTROLE

De posse das funções de transferência de todos os elementos do circuito e também das equações de diferenças referentes aos controladores digitais foi realizada a simulação numérica do circuito, visando-se verificar o desempenho do circuito com os controladores projetados.

Para esta simulação foi utilizado o programa MatLab® através do *simulink*, devido ao fato destes softwares possuírem as ferramentas necessárias para sistemas de controle, e o pacote *SimPowerSystems* possui várias ferramentas para a simulação de conversores de potência facilitando a simulação da parte de potência do conversor juntamente com os controladores.

Os diagramas de blocos utilizados na simulação podem ser observados na Figura 60 até a Figura 64.

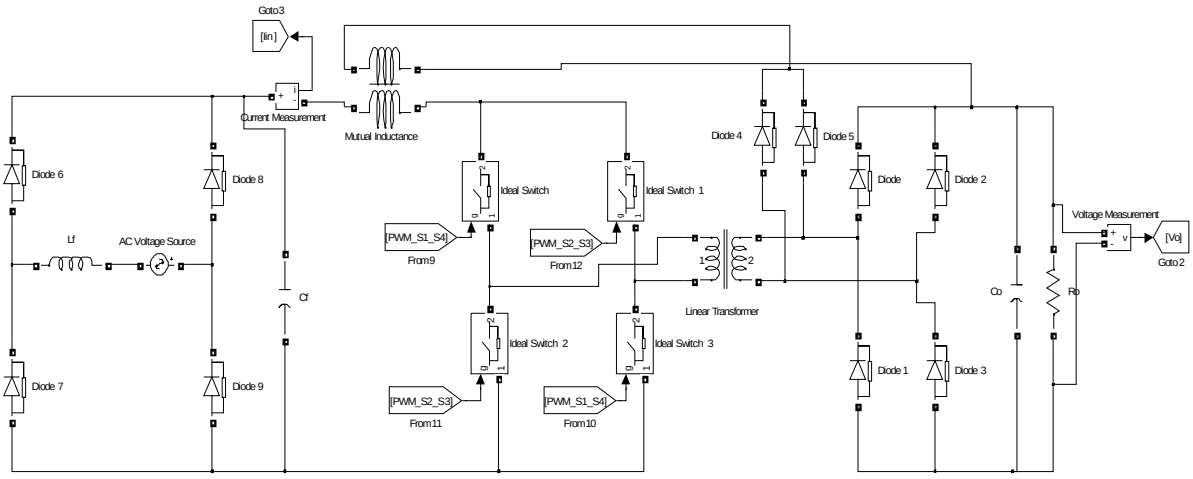


Figura 60 – Diagrama de blocos da simulação - circuito de potência simulado.

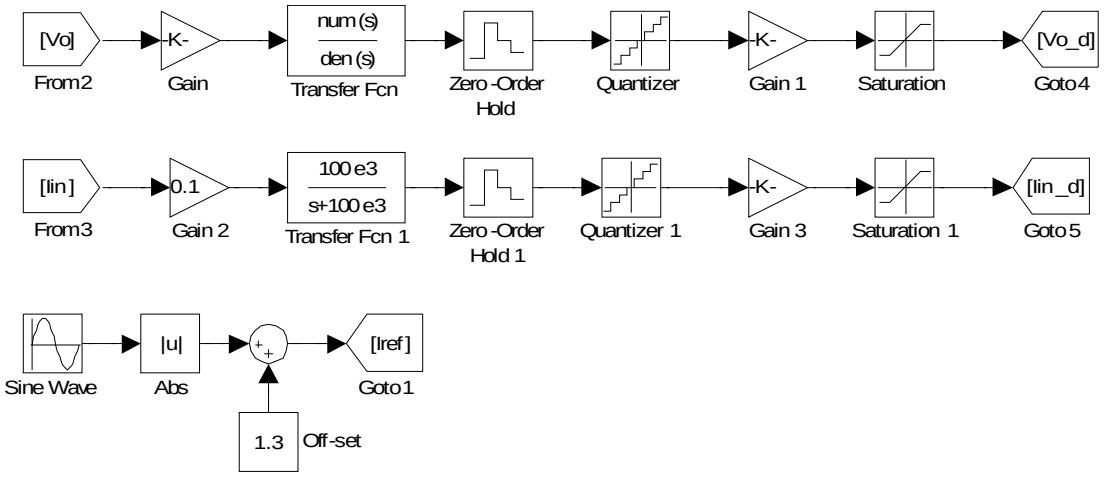


Figura 61 – Diagrama de blocos da simulação – digitalização dos sinais.

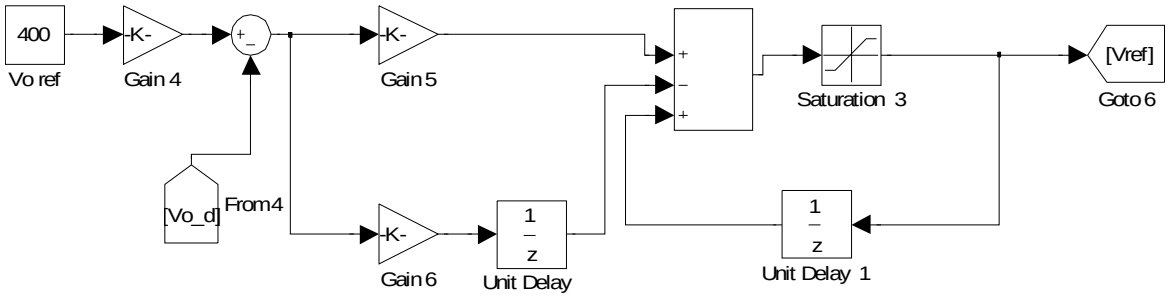


Figura 62 – Diagrama de blocos da simulação – controlador de tensão.

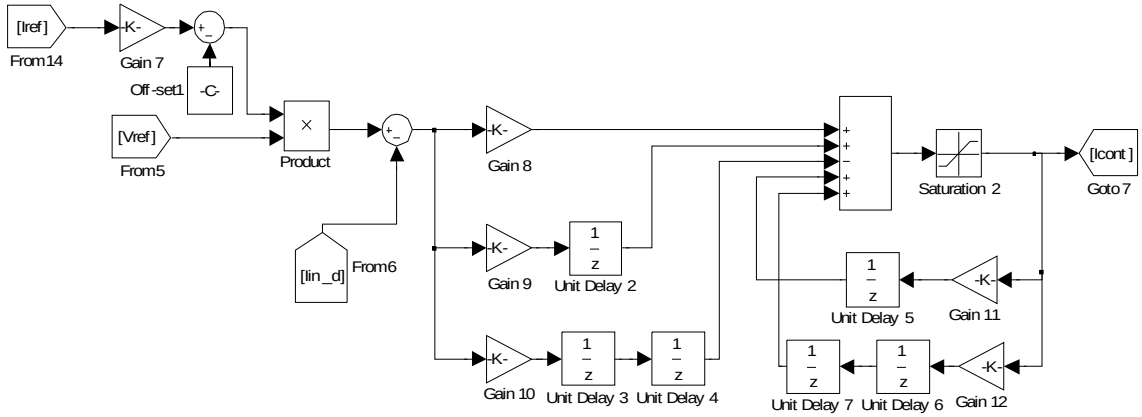


Figura 63 – Diagrama de blocos da simulação – controlador de corrente.

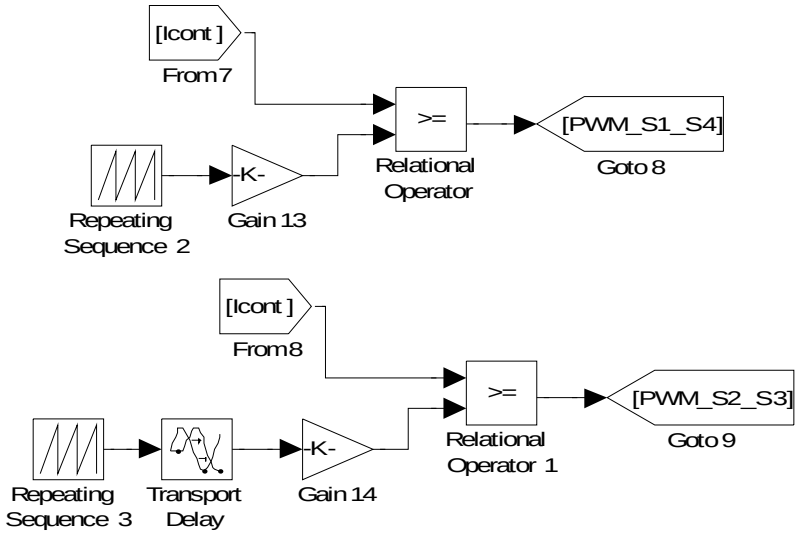


Figura 64 – Diagrama de blocos da simulação – modulador *PWM*.

A Figura 60 apresenta o circuito de potência chaveado. Como pode ser observado através da Figura 60, com a utilização do pacote *SimPowerSystems* facilmente consegue-se elaborar o circuito de potência. Os interruptores foram substituídos por chaves controladas por tensão. Foi colocada uma resistência na saída, para simular a carga, onde pode ser colocado outras resistências em paralelo conectadas via um interruptor para simular o desempenho dos

controladores com uma mudança de carga. Foi colocado na simulação, um filtro LC na entrada para filtrar harmônicas de alta ordem de corrente.

A Figura 61 apresenta o circuito elaborado para simular a digitalização dos sinais. Inicialmente, o sinal analógico passa por um ganho, que é na verdade o ganho dos sensores, posteriormente o sinal de tensão passa por um filtro *anti-aliasing* e o sinal de corrente por um filtro passa-baixas. Na seqüência os sinais passam pelo retentor de ordem zero, pelo quantizador, e por um ganho relativo ao ganho do conversor A/D. O sinal de tensão senoidal que entra no multiplicador para servir de referência para o controlador de corrente é obtido por um bloco que gera o seno e por um outro bloco que realiza o módulo deste sinal. Como na prática este sinal de referência deverá ser obtido da rede de alimentação, e o sinal possui valores negativos, então este sinal deverá ser somado com um nível DC para que todos os valores sejam positivos e dentro do intervalo possível de trabalho do conversor A/D. Desta forma, o módulo do seno obtido via simulação é somado à um nível DC a fim de que a simulação seja mais próxima do real, e este sinal é levado ao DSP.

A lei de controle de tensão que deve ser implementada no DSP está apresentada na Figura 62, observa-se que a saída do controlador passa por um limitador para que haja uma limitação da ação integrativa de controle durante as saturações.

A Figura 63 apresenta a lei de controle de corrente. Observa-se na figura que o sinal de referência de tensão amostrado é subtraído do mesmo valor do nível DC que foi somado anteriormente. Na saída do controlador de corrente também existe um limitador.

A Figura 64 apresenta o modulador *PWM*. O sinal *PWM* é obtido através da comparação do sinal de controle de corrente com um sinal de portadora do tipo dente de serra. A saída de um *PWM* é o comando de um par de chaves. Uma portadora é defasada 180° da outra para conseguir o sinal de comando para o outro par de chaves.

A Figura 65 apresenta a tensão de saída, a tensão de entrada e a corrente de entrada para o conversor operando em regime permante com potência nominal e tensão de saída de 400V.

Através da Figura 65 pode-se observar que o controle projetado é capaz e manter a tensão de saída em 400V e a corrente de entrada com o formato senoidal.

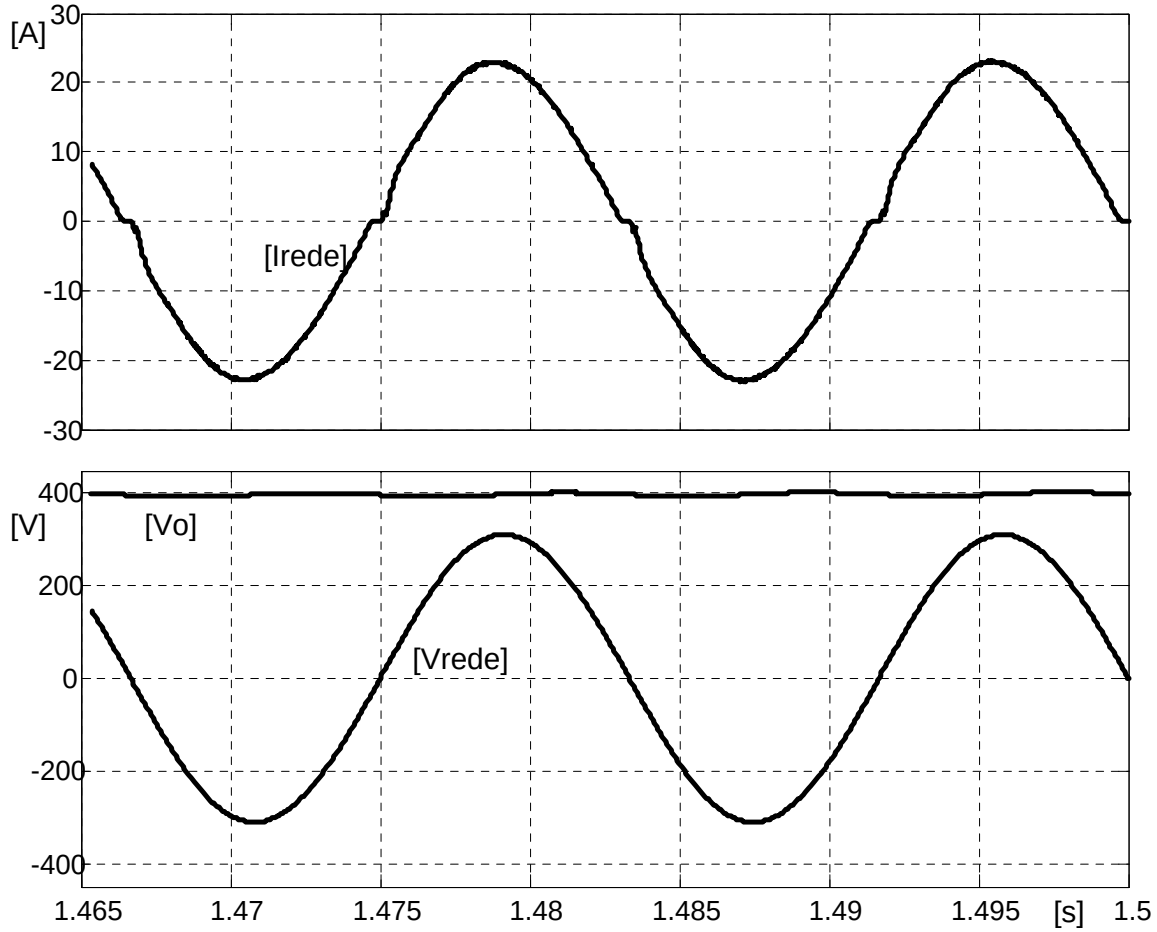


Figura 65 – Tensão de saída (Vo), tensão da rede (Vrede) e corrente de entrada (Irede).

Outro ponto importante a ser verificado é o comportamento do sistema quando sujeito a um degrau de carga. Nesta simulação estão sendo forçados dois degraus de carga. O primeiro ocorre em 0,3s, onde inicialmente até 0,3s, a carga é a nominal (45,71Ω), e no instante 0,3s é forçado um degrau de carga para metade da carga nominal (91,43 Ω). O segundo também ocorre em 0,3s, onde inicialmente o conversor está operando com metade da carga nominal (91,43 Ω), e no instante 0,3s passa a operar com carga nominal (45,71Ω).

A Figura 66 apresenta a tensão de saída e a corrente de entrada do conversor quando sujeito ao primeiro degrau de carga descrito acima.

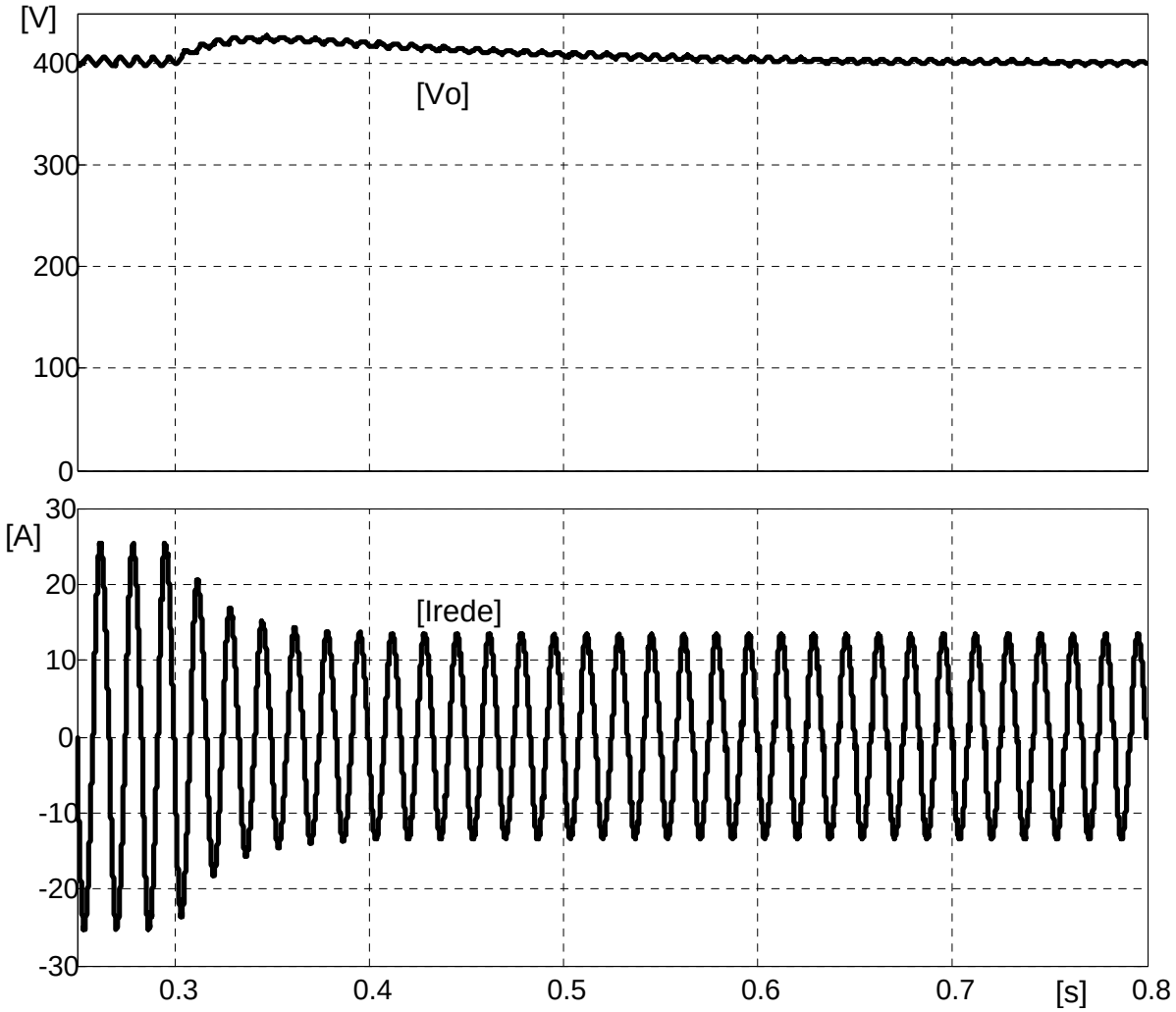


Figura 66 – Tensão de saída e corrente de entrada quando sujeito a um degrau de carga.

Como pode ser observado na Figura 66 em 0,3s quando ocorre o degrau de carga a tensão de saída sobe naturalmente com o aumento da resistência de carga e o controle atua fazendo com que a tensão de saída volte para seu valor de referência.

A Figura 67 apresenta a tensão de saída e a corrente de entrada do conversor quando sujeito ao segundo degrau de carga descrito acima.

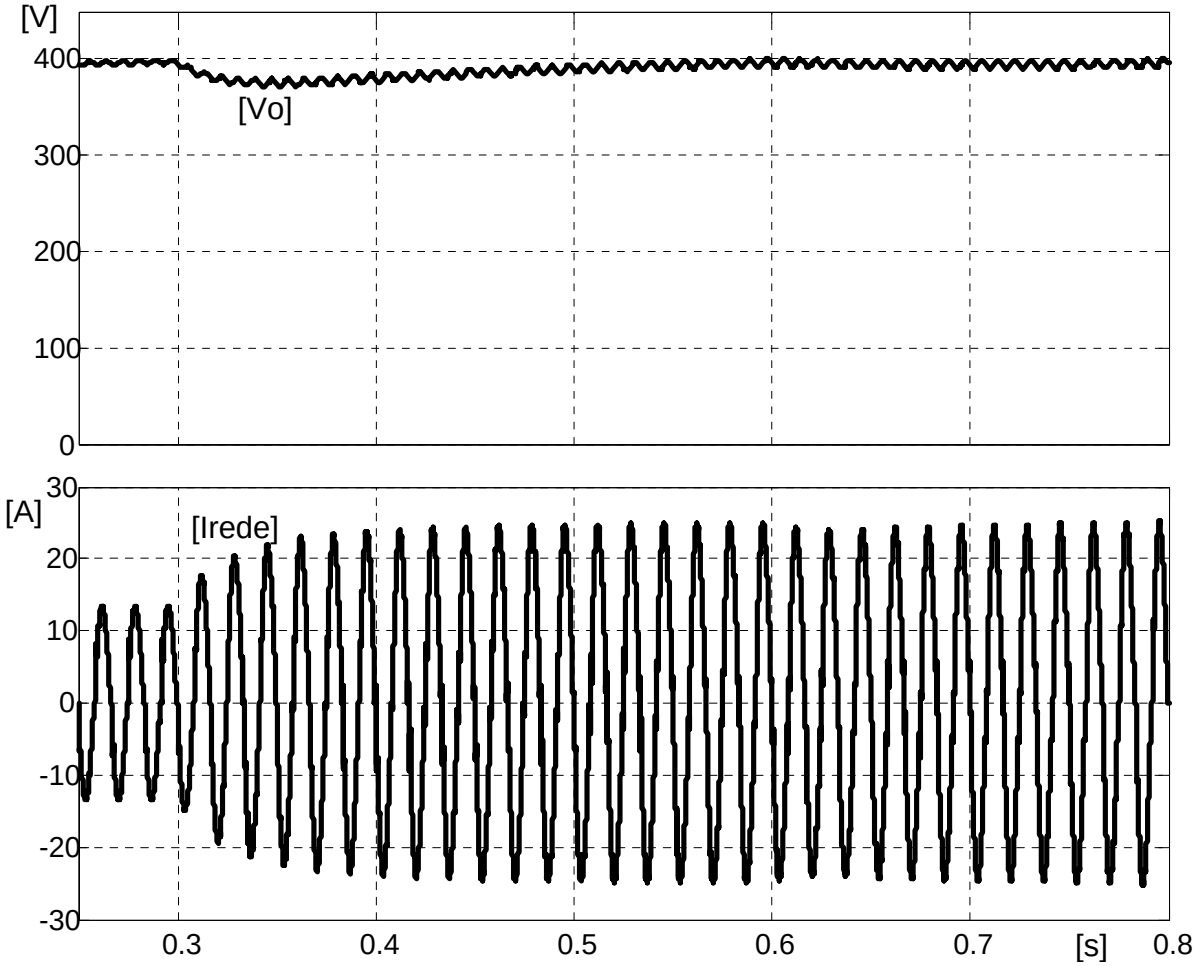


Figura 67 – Tensão de saída e corrente de entrada quando sujeito a um degrau de carga.

Como pode ser observado na Figura 67 no instante 0,3s ocorre o degrau de carga e a tensão de saída decresce naturalmente devido a diminuição da resistência de carga e o controle faz com que a tensão volte para seu valor de 400V.

3.5 CONCLUSÕES

Com o intuito de validar o projeto do circuito de potência, foi realizada a simulação numérica para analisar a coerência entre os valores dos esforços nos componentes obtidas via simulação e os encontrados teoricamente. Através dos valores encontrados via simulação pode-se observar uma concordância entre os valores calculados e os simulados, desta forma comprovando todo o estudo teórico realizado neste trabalho. Também foi possível analisar os formatos das formas de onda nos principais componentes do circuito, onde novamente foi possível observar a semelhança entre a teoria e o simulado, desta forma comprovando o funcionamento correto das etapas de operação do conversor descritas na análise qualitativa.

A fim de validar os controladores projetados foi realizada a simulação numérica com o circuito de potência juntamente com os blocos de condicionamento de sinais e os blocos relativos aos controladores digitais, onde o conversor opera em malha fechada controlando a corrente no primário do indutor acoplado e a tensão de saída. Através desta simulação pode-se comprovar que com os controladores projetados foi conseguido atingir os objetivos de controle, onde a corrente de entrada possui formato senoidal em fase com a tensão de entrada, tendo assim um alto fator de potência, e a tensão de saída controlada no valor de projeto. Nesta simulação foi realizado os degraus de carga, onde a resistência de saída varia de seu valor nominal para 50% do nominal, e após o contrário. Nesta última simulação pode-se observar a dinâmica dos controladores, onde em ambos os casos os controladores conseguiram corrigir os valores de tensão na saída e corrente de entrada.

4 RESULTADOS EXPERIMENTAIS

4.1 INTRODUÇÃO

Neste capítulo serão abordados os principais pontos relativos à implementação do protótipo desenvolvido em laboratório. O protótipo montado possui as mesmas especificações apresentadas no item relativo ao projeto do conversor 1.7, sendo implementado um conversor Flyback Full-bridge com entrada em corrente e com correção do fator de potência controlado digitalmente por um DSP TMS320F2812, da Texas Instruments.

O objetivo da implementação é testar a eficácia da topologia proposta possibilitando analisar possíveis erros relativos ao funcionamento desta topologia, bem como destacar os principais pontos referentes a esta estrutura.

Serão abordados neste capítulo pontos considerados importantes, como circuitos de *hardware* utilizados, *software*, e também serão apresentados os resultados experimentais obtidos a partir deste protótipo.

4.2 PLATAFORMA EXPERIMENTAL

A fim de fazer uma representação geral de todo o protótipo implementado, a Figura 68 apresenta o diagrama de blocos de toda a estrutura, apresentando uma visão dos circuitos necessários para a realização física do controle digital.

Para que seja possível realizar o controle digital o programa do DSP precisa receber os dados provenientes das leituras do circuito de potência, após os devidos tratamentos de sinais necessários. Da mesma forma, a ação de controle resultante precisa ser levada às chaves do circuito de potência, de modo que seja feito assim um controle da tensão de saída e da corrente no primário do indutor Flyback.

Porém, a troca de informações entre o DSP e o módulo de potência não pode ser feita diretamente, pois, não existe compatibilidade entre os sinais disponibilizados por ambos. Desta forma, utiliza-se circuitos auxiliares para possibilitar a compatibilidade entre os sinais.

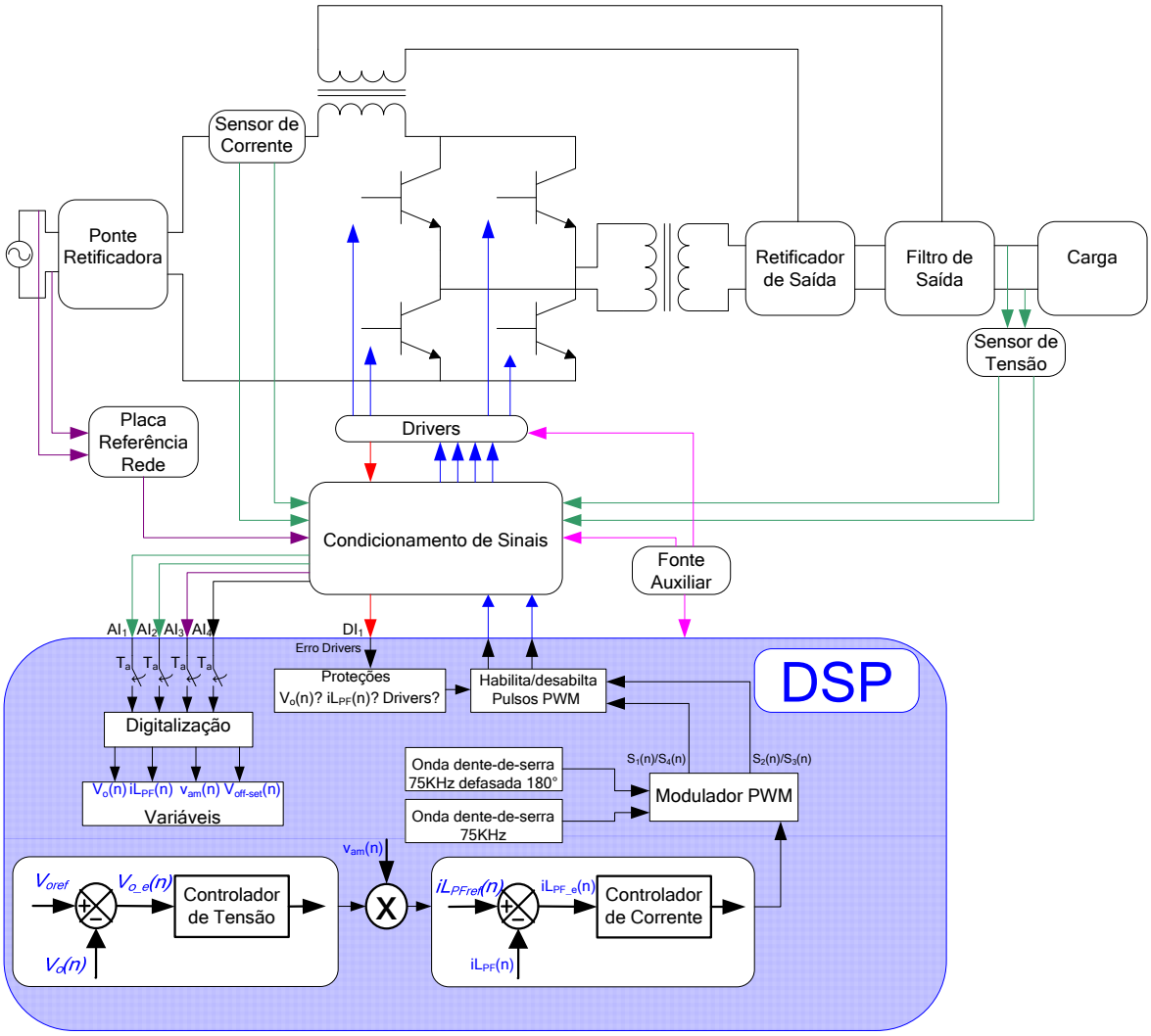


Figura 68 – Diagrama de blocos do sistema.

As descrições de cada circuito auxiliar utilizado, bem como o *software*, serão apresentadas a seguir.

4.2.1 Programação

A programação implementada no DSP consiste não só na execução da lei de controle, mas também na configuração do sistema A/D, do controlador PWM, dos temporizadores, do controlador de interrupção interna, além dos demais periféricos do DSP. O *software* foi desenvolvido em linguagem de alto nível C/C++ através do compilador *Code Composer*. Foram utilizadas algumas bibliotecas disponíveis pelo fabricante e também por outros usuários dessa plataforma.

A Figura 69 mostra um fluxograma mais detalhado do programa implementado no DSP.

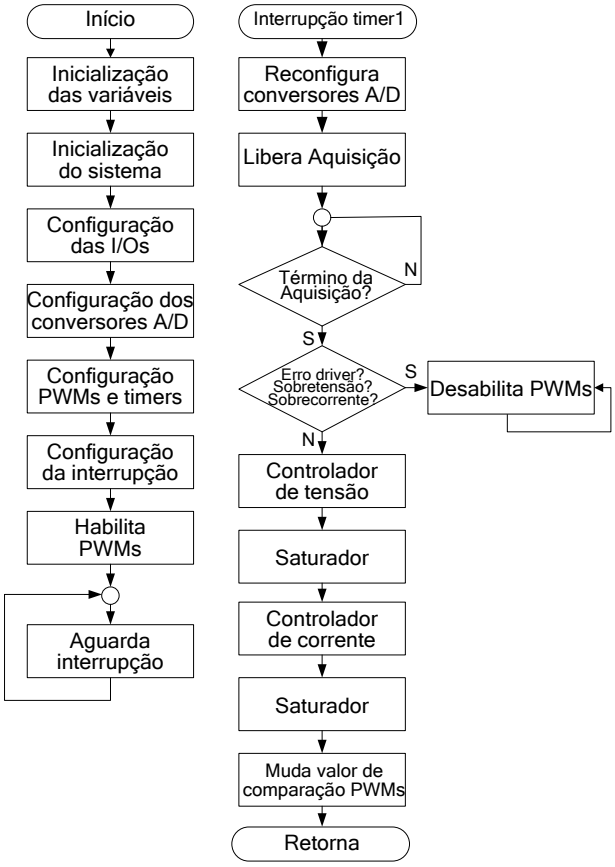


Figura 69 – Fluxograma do programa do DSP.

Inicialmente todas as variáveis e constantes utilizadas no programa são definidas. Após, são configurados e inicializados os periféricos do DSP (portas I/O, conversor A/D, gerenciador de interrupções, temporizadores, e PWM).

O conversor A/D é configurado para que a aquisição de dados seja feita de maneira seqüencial para os quatro primeiros canais do conversor. As leituras do conversor A/D correspondem a tensão de saída, corrente no primário do indutor Flyback, amostra da tensão da rede somado com um sinal de off-set e o próprio valor de off-set.

O gerenciador de interrupções é configurado para que a interrupção do Timer1 esteja habilitada e direcionada para a rotina que realiza as aquisições do A/D, proteções, leis de controle e atualização da referência de PWM. A interrupção do Timer1 utilizada é de final de período, ou seja, quando o contador do Timer1, que gera a rampa, atingir o valor de período uma interrupção é gerada.

A configuração do PWM é feita utilizando-se dois Timers independentes do DSP, o Timer1 e o Timer2. O Timer1 configurado para gerar um sinal assimétrico do tipo dente-de-serra, onde é configurado o período máximo da rampa de forma que seja geradoo um sinal de PWM na freqüência de chaveamento escolhida para o projeto. Esta rampa é comparada com

um sinal de controle e o resultado da comparação é o sinal PWM que deve comandar as chaves. Ao final do período escolhido, uma interrupção é gerada. O Timer2 é configurado de maneira semelhante ao Timer1, porém o sinal dente-de-serra gerado é defasado 180° do sinal do Timer1, para que se consiga um sinal de comando das chaves adequado para o conversor. Ambos os contadores e por conseqüência os PWMs trabalham de maneiras independentes e autônomas, não ocupando tempo de execução do programa principal.

Uma vez inicializadas as variáveis e os periféricos do DSP, o sistema fica em estado de espera, aguardando a interrupção. Uma vez gerada a interrupção do Timer1, a rotina de interrupção inicia com a reconfiguração do conversor A/D, re-inicializando a seqüência de aquisição e iniciando uma nova seqüência de conversão. Após, o programa fica em estado de espera aguardando o final da conversão. Uma vez terminadas as conversões o programa realiza testes para ver se os valores lidos de tensão e de corrente estão dentro da faixa estipulada como sobretensão e sobrecorrente, além disso, verifica se não há comando de erro de driver. Se ocorrer alguma sobretensão ou erro de driver os PWMs são desabilitados, fornecendo um sinal de tensão baixo para as chaves, para que as mesmas parem de conduzir a fim de não danificar o circuito de potência. Uma vez ocorrendo uma proteção, o programa fica em um laço infinito, para que o programa pare de ser executado. Neste estado somente uma re-inicialização no DSP irá reinicializar o programa. Se não houver alguma sobretensão ou erro de driver o programa faz os cálculos relativos ao controlador de tensão. Após o término dos cálculos, o programa testa para saber se a ação de controle obtida é maior do que a máxima ação de controle permitida. Se for maior, a ação de controle é saturada no valor máximo, se for menor, a ação de controle encontrada é válida.

Uma vez obtido o valor da ação de controle de tensão, o programa usa o sinal da leitura da amostra da tensão de entrada somada um sinal CC e diminui do sinal CC lido, que é o mesmo valor somado à referência de tensão de entrada. Após isso, é obtido o módulo deste sinal, o que é equivalente a obter uma amostra da rede retificada. Feito isto, o programa multiplica o valor obtido do cálculo do módulo do sinal pela ação de controle de tensão, este resultado então é utilizado para realizar os cálculos referentes ao controlador de corrente. Após a realização dos cálculos do controlador de corrente é feito um teste para identificar se o resultado da ação de controle de corrente é maior do que o máximo valor de comparação do PWM se for maior o mesmo é saturado no valor máximo se não, o próprio valor obtido é utilizado para a atualização da referência de PWM.

O valor da ação de controle de corrente é então atualizado como o valor de comparação de PWM. Após isso o programa retorna da rotina de interrupção para o programa principal, ficando em laço aguardando uma nova interrupção.

4.2.2 Circuitos Eletrônicos

O sistema completo do retificador de corrente Flyback Full-bridge com correção do fator potência e controle digital implementado em DSP é composto por vários circuitos auxiliares. A Figura 70 apresenta o conversor implementado com todos os circuitos que são necessários para o seu funcionamento.

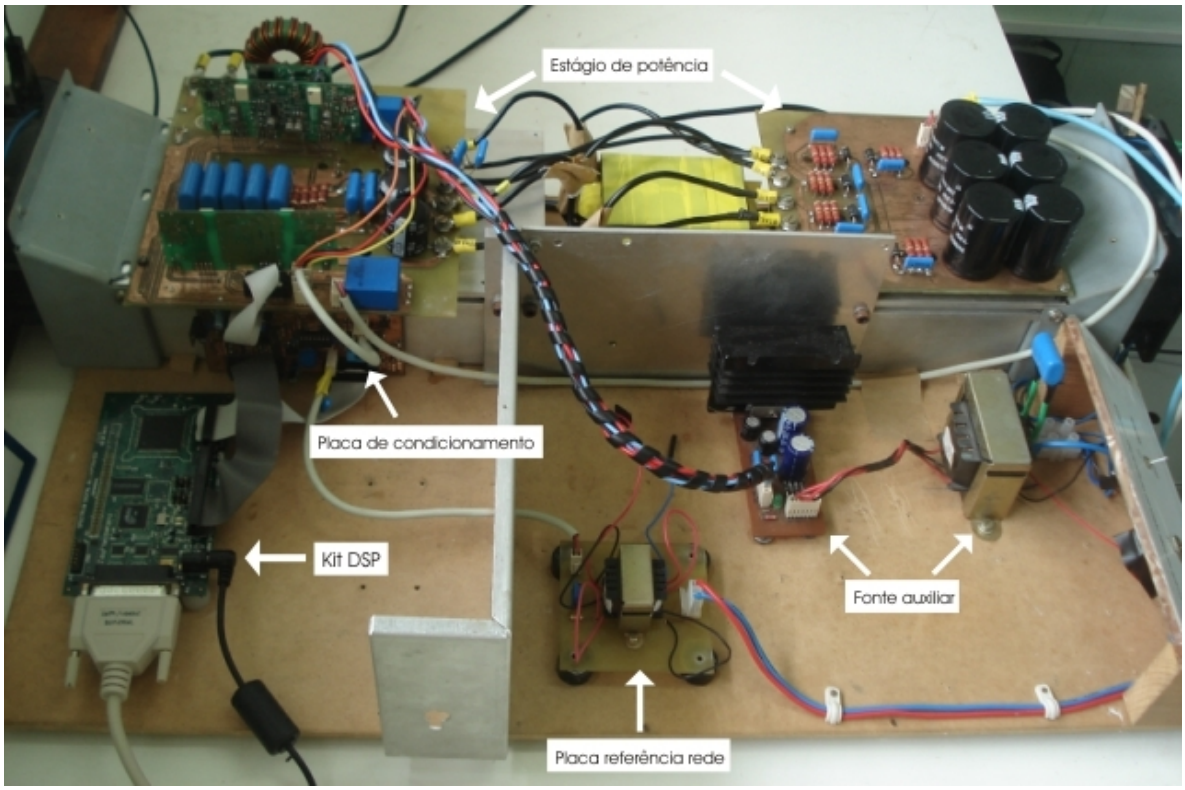


Figura 70 – Protótipo montado para testes.

A seguir serão abordados os sub-circuitos que fazem parte do hardware do conversor, apresentando uma breve descrição do seu funcionamento.

4.2.3 Unidade De Potência

A unidade de potência é o conversor propriamente dito, onde estão os semicondutores de potência, os capacitores de filtro de saída, o circuito de bloqueio CC do transformador, a ponte de diodos da retificação de entrada, o indutor e o capacitor do filtro de entrada, o indutor Flyback e o transformador e os circuitos de grampeamento de tensão. O módulo de

potência foi projetado e desenvolvido com base no equacionamento e cálculos apresentados na seção 1.7 e com os componentes especificados na mesma seção.

A Figura 71 apresenta o esquemático da parte de potência do conversor implementado.

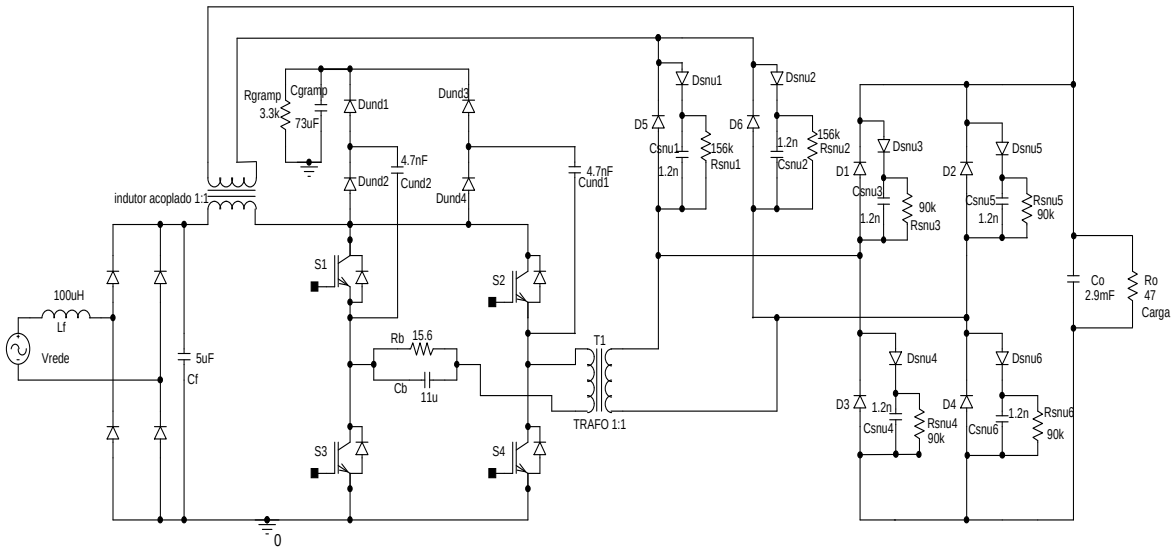


Figura 71 – Esquemático do módulo de potência.

A montagem do módulo de potência foi dividida em duas partes para melhorar o *layout* de montagem, de forma que se tenham poucos cruzamentos de trilhas onde circulam sinais de alta freqüência e elevada potência. A primeira parte corresponde a parte de entrada do conversor, onde ficam os diodos de retificação de entrada, o filtro LC de entrada, as chaves principais, o circuito de bloqueio CC do transformador e os componentes do circuito de grampeamento. Na segunda parte da placa ficam os diodos da parte de saída, os capacitores do filtro de saída e os circuitos de grampeamento de tensão dos diodos de saída. Ambas as partes são montadas sobre metade do dissipador e o indutor e transformador ficam entre as duas placas.

A Figura 72 apresenta o módulo de potência, onde podem ser observadas claramente as duas partes que compõem o módulo.

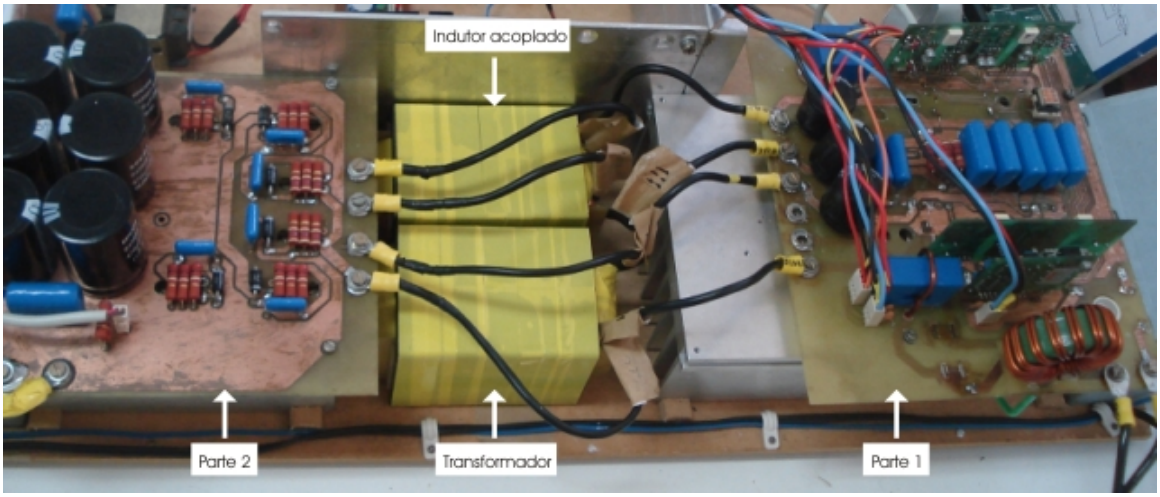


Figura 72 – Módulo de potência do conversor desenvolvido.

Verificou-se através de medições que o transformador possui uma indutância total de dispersão de 4μH e o indutor acoplado de 12μH.

4.2.4 Circuitos Grampeadores De Tensão

Devido as indutâncias de dispersão no transformador e no indutor Flyback, no momento em que se interrompe o caminho de circulação de corrente nas indutâncias parasitas dos magnéticos, surge instantaneamente uma sobretensão gerada pela alta derivada de corrente. Para esta topologia, a energia armazenada nas indutâncias parasitas não tem um caminho natural para se descarregar na forma de circulação de corrente. Desta forma, esta topologia necessita de circuitos grampeadores de tensão nos semicondutores para que esta sobretensão não venha danificar os componentes.

Utilizou-se a topologia conhecida como snubber de Undeland, conforme Undeland (1976), para grampeamento da tensão nas chaves principais. Para os diodos de saída foram utilizados circuitos grampeadores simples do tipo RCD, onde cada diodo de saída possui um circuito de grampeamento.

A Figura 73 destaca o snubber de Undeland utilizado, e os circuitos de grampeamento RCD individuais de cada diodo de saída.

Os diodos do circuito de grampeamento das chaves principais utilizados foram do tipo ultra-rápido de modelo HFA16TB120 da *International Rectifier*®. Os capacitores que interligam os meios dos braços aos diodos da parte de cima do circuito são de polipropileno modelo B32633 da marca Epcos de 4,7 nF/2,5 kV. Foram utilizados três capacitores eletrolíticos de 220 μF/250 V em série para formar o capacitor de grampeamento do *snubber*, totalizando em uma capacitância equivalente de 73 μF. O resistor do snubber foi de 500 Ω,

onde foram utilizados vários resistores de 2 kΩ e arranjados de tal forma a ter uma resistência equivalente de 500 Ω.

Os valores de capacitância e de resistência foram obtidos via simulação numérica, onde foram feitos ajustes nos valores de forma a obter um tensão de grampeamento de no máximo 500 V.

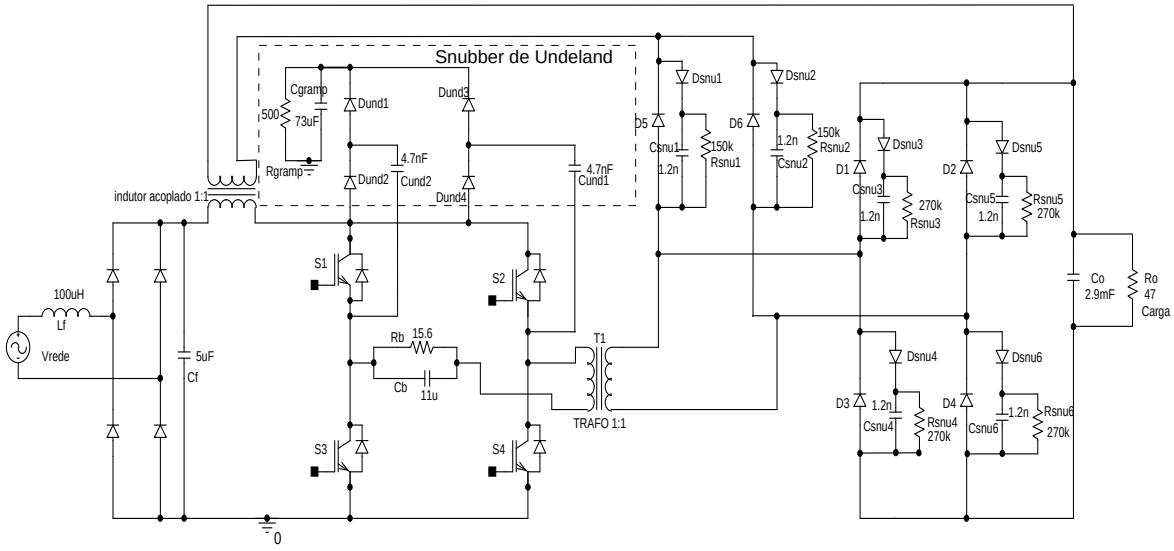


Figura 73 – Snubber de Undeland do conversor.

Os capacitores dos circuitos de grampeamento dos diodos de saída utilizados são de polipropileno de modelo B32692, de 1,2 nF/1,6 kV. Os diodos de circuito de grampeamento são modelo MUR4100 da marca On Semiconductor. A resistência equivalente dos circuitos grampeadores dos diodos D_1, D_2, D_3 e D_4 é de 270 kΩ e dos diodos D_5 e D_6 de 150 kΩ. Os valores dos componentes utilizados para o circuito de grampeamento dos diodos também foram ajustados via simulação numérica.

4.2.5 Drivers

Os *drivers* utilizados para o acionamento das chaves semicondutoras são do modelo SKHI 20op da Semikron. Estes *drivers* garantem o isolamento entre os sinais de comando e a parte de potência a ser controlada. Além disso, possuem sistema de proteção para as chaves prevenindo sobre-corrente nas mesmas, também previnem curto-circuitos de braço e permitem configuração do tempo morto. Quando ativadas, as proteções desabilitam o chaveamento dos interruptores. Neste caso, pela topologia do conversor, as chaves do mesmo braço podem conduzir ao mesmo tempo, então a configuração de tempo morto é desativada.

Sempre que ocorrer alguma proteção do *driver*, um sinal de erro (ativo em nível lógico baixo) é disponibilizado no barramento de interface do *driver*. Para que o *driver* volte a funcionar corretamente, transmitindo os pulsos de chaveamento para as chaves, é necessário que o *driver* seja re-inicializado através de um pulso baixo na entrada de *reset*.

A Figura 74 apresenta uma foto do *driver* utilizado.

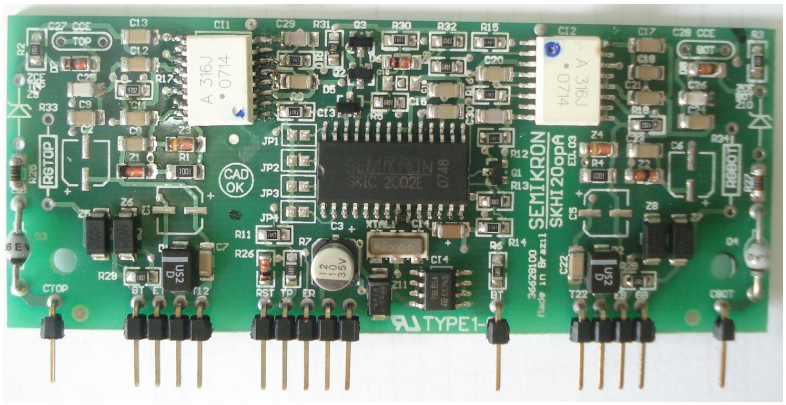


Figura 74 – Foto do *driver* utilizado.

4.2.6 Módulo Dsp

Foi utilizado o Kit TMSF2812 eZdsp^{TM}. Este kit é um módulo independente que permite o uso do DSP sem que seja preciso desenvolver todos os periféricos e placas necessárias. Através deste módulo é possível fazer a comunicação entre o DSP e o micro-computador através de uma porta paralela via um controlador JTAG.

Este módulo permite executar o software a partir do micro-computador e ao mesmo tempo permite a leitura das variáveis internas em tempo real, através do software Code Composer^{TM} que acompanha o kit.

São características do kit:

- Processador digital de sinais TMS320F2812;
- 18 k palavras de RAM interna ao DSP;
- 128 k palavras de ROM (Flash) interna ao DSP;
- 64 k palavras de RAM na placa;
- Controlador JTAG (IEEE 1149.1) na placa;
- Emulador JTAG (IEEE 1149.q) na placa;
- Adaptador de tensão para operação com tensão de 5V;
- Code Composer Studio desenvolvido especialmente para trabalhar com este módulo.

A Figura 75 apresenta um foto do kit mencionado.

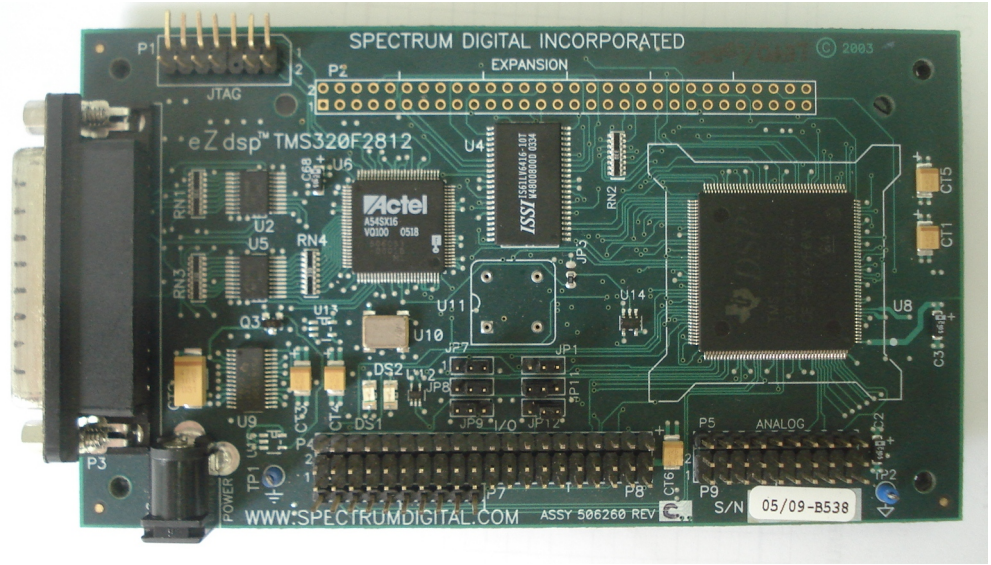


Figura 75 – Kit didático TMSF2812 eZdsp^{TM}.

4.2.7 Placa De Condicionamento De Sinais

A placa de condicionamento de sinais contém os circuitos necessários para adequar os níveis de tensão e de corrente que o DSP deve ler do circuito de potência e os sinais que o DSP deve fornecer para o módulo de potência.

O circuito da Figura 76 apresenta o condicionamento do sinal da corrente no primário do indutor Flyback que deve ser lida pelo DSP através de sua entrada A/D.

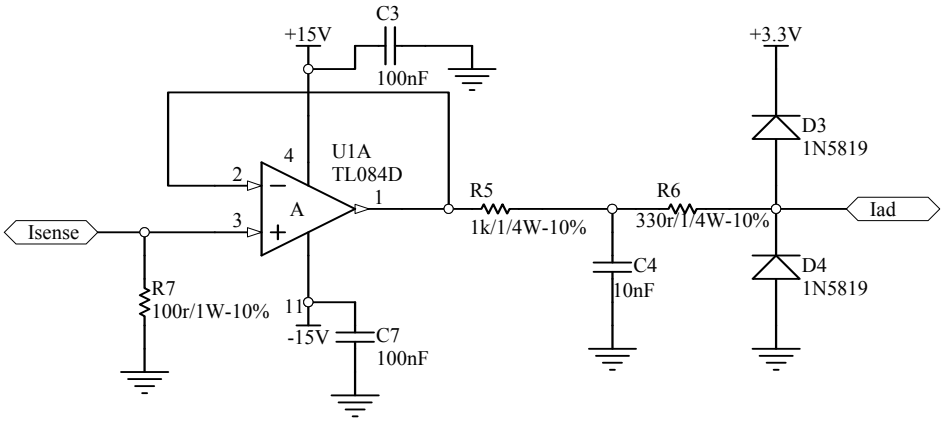


Figura 76 – Circuito de condicionamento do sinal da corrente do primário do indutor.

Este circuito basicamente é composto por duas partes, a primeira é um buffer de tensão que tem por objetivo, devido à sua alta impedância de entrada, de não provocar carregamento de corrente provinda do sensor de corrente, assim toda a corrente do sensor passa pelo resistor R7, e desta forma obtendo um sinal de tensão que o buffer fornece em sua

saída. A segunda parte do circuito é um filtro passa-baixas passivo, composto de um par RC. Este filtro serve para eliminar as altas freqüências existentes na corrente no primário do indutor Flyback, obtendo a média instantânea da corrente. Os diodos na saída do circuito são diodos de proteção da entrada A/D do DSP, uma vez que o DSP só é capaz de receber sinais de amplitude compreendida entre 0V e 3V. Esses diodos entram em condução caso a tensão de saída seja superior a 3,6V e inferior a -0,3V e grampeiam a tensão nesses valores. Os diodos utilizados são Shotky composto de germânio, e tem uma queda de tensão direta de 0,3V.

O circuito da Figura 77 apresenta o condicionamento de sinal da tensão de saída que deve ser lida pelo DSP.

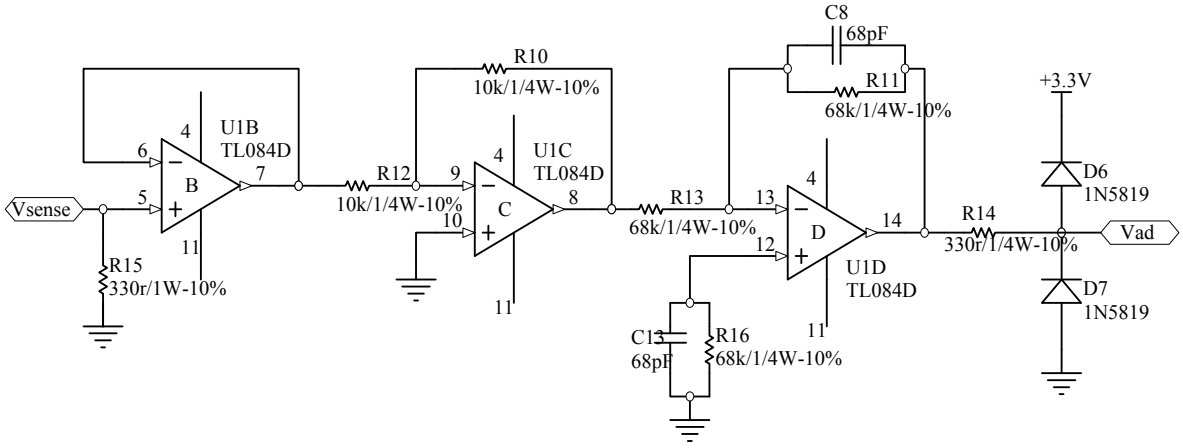


Figura 77 – Circuito de condicionamento do sinal da tensão de saída.

O circuito é composto por 3 etapas distintas. A primeira etapa tem a mesma função que a primeira etapa do circuito da Figura 76. A segunda etapa é composta por um amplificador inversor com ganho unitário. O objetivo desta etapa é inverter o sinal por que a terceira etapa também é inversora. Desta maneira, esta etapa faz com que o sinal de saída da terceira etapa seja positivo.

A terceira etapa do circuito é o filtro anti-aliasing, que já é discutido no capítulo 2. O filtro anti-aliasing é um filtro passa-baixas de primeira ordem projetado para que não ocorra o fenômeno de sub-amostragem dos sinais, e cause uma interpretação equivocada pelo DSP do sinal real de tensão de saída. O filtro anti-aliasing foi projetado para que sua freqüência de corte seja metade da freqüência de amostragem.

A Figura 78 apresenta circuito de condicionamento do sinal da tensão de amostra da rede elétrica, e do sinal de off-set que é usado para somar a este sinal.

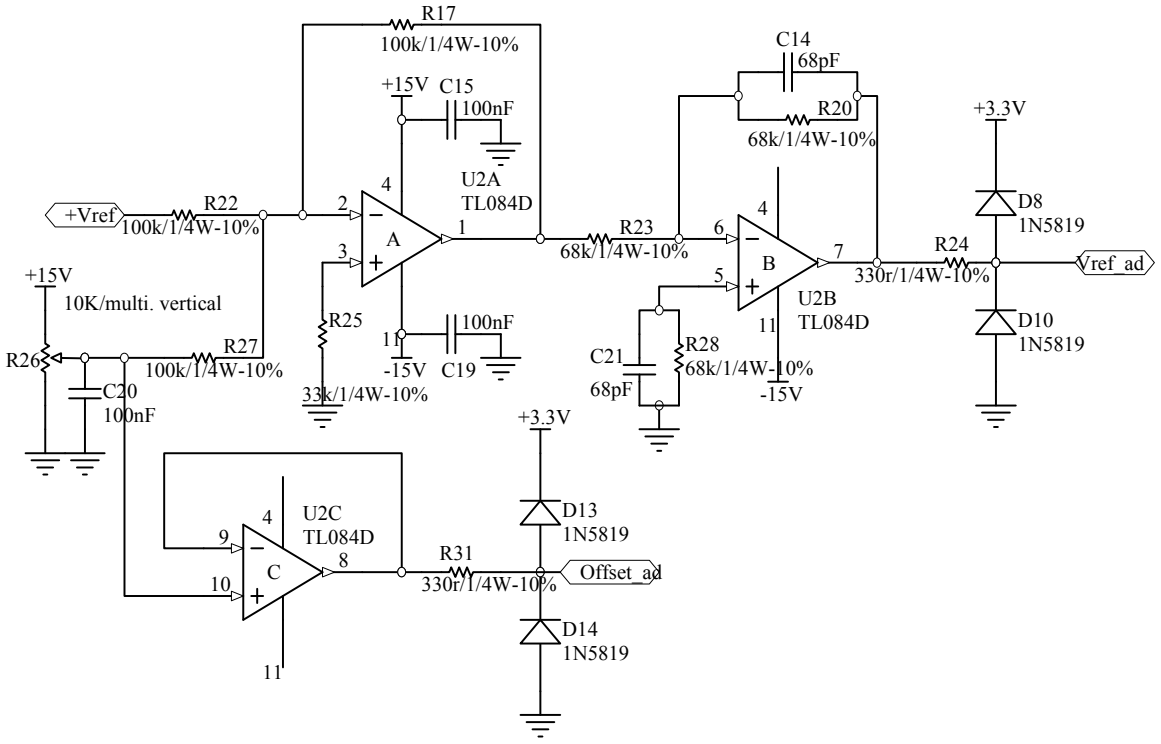


Figura 78 – Circuito de condicionamento do sinal da amostra da tensão da rede e sinal de off-set.

A primeira parte do circuito é um somador que tem por objetivo somar um nível CC, de off-set, ao sinal de amostra de tensão da rede. Esta soma é necessária por que o DSP somente é capaz de ler sinais entre 0V e 3V, e como a amostra da rede é um sinal senoidal é preciso fazer com que esse sinal fique positivo compreendido entre a faixa de tensão do DSP. A segunda parte é um filtro anti-aliasing semelhante ao descrito do circuito da Figura 77.

O outro circuito de condicionamento é o circuito que condiciona a tensão de off-set que é utilizada na soma, e é somente um Buffer de tensão. Este circuito é a parte inferior do circuito apresentado na Figura 78.

As saídas de I/O do DSP possuem uma tensão de saída de 3,3V, mas com uma capacidade de corrente bastante limitada (cerca de 3mA). Por outro lado, os *drivers* de acionamento do módulo de potência operam com 15V. Então, é necessário adequar os sinais que o DSP precisa fornecer para os *drivers* e o sinal que os *drivers* mandam para o DSP.

Para adequar as tensões que o DSP envia para os drivers (sinais PWM), é utilizado um circuito integrado SN7541 com uma lógica AND e saída com coletor aberto, conforme pode ser observado na Figura 79.

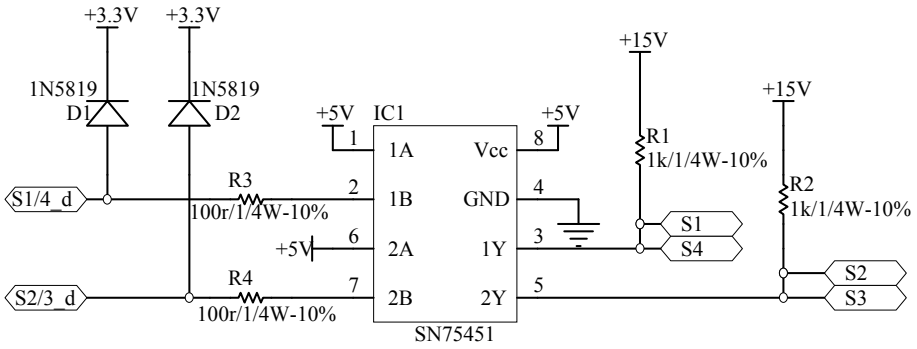


Figura 79 – Circuito de condicionamento de sinal do DSP para os *drivers*.

A estrutura apresentada na Figura 80 condiciona o sinal de erro dos drivers que é levado ao DSP. Além disso, foram incluídos indicadores luminosos para exibir os sinais de erro dos *drivers*.

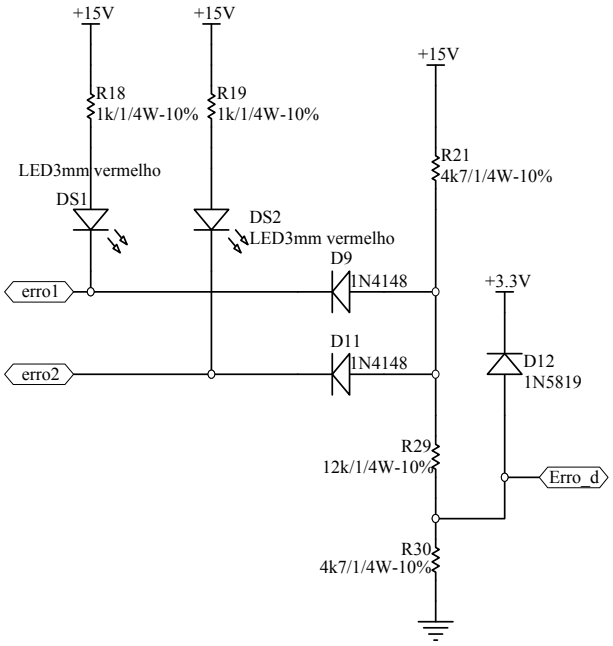


Figura 80 – Circuito de condicionamento de sinal dos *drivers* para o DSP.

A placa de condicionamento contém todos os circuitos apresentados acima, e pode ser vista na Figura 81.

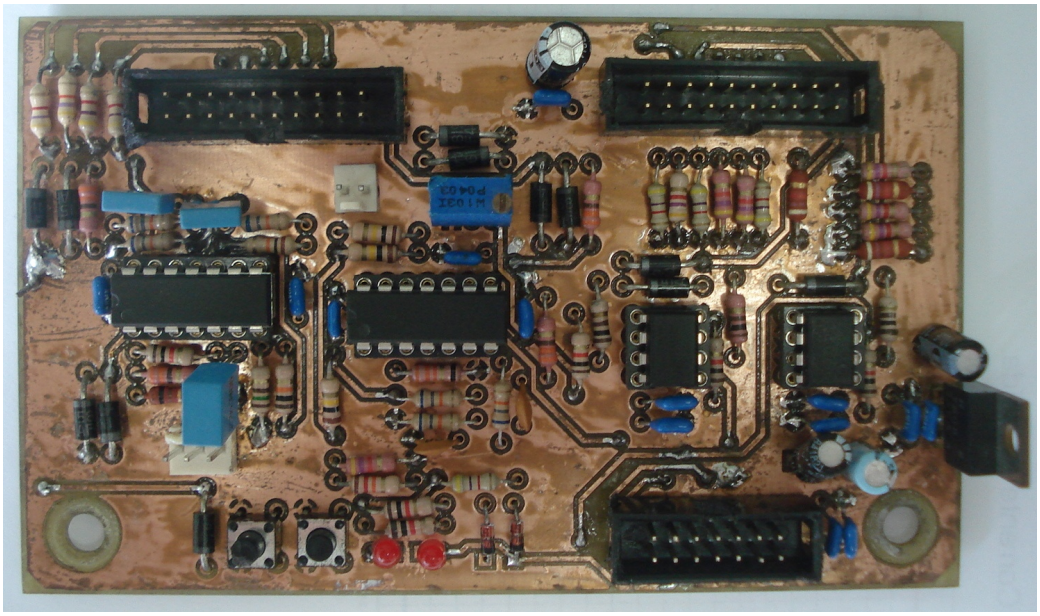


Figura 81 – Placa de condicionamento de sinais.

4.2.8 Placa Amostra Da Tensão De Rede

A amostra da tensão da rede elétrica é feita através de uma placa montada para este fim. O esquema elétrico desta placa é apresentado na Figura 82.

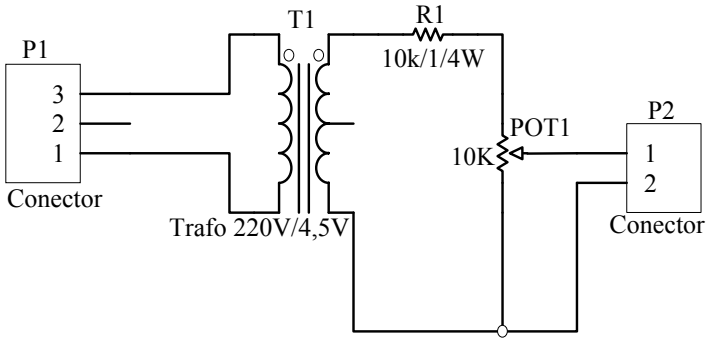


Figura 82 – Esquema elétrico da placa de amostra da tensão da rede.

A aquisição é feita através de um transformador, utilizado para abaixar o nível de tensão e para fazer uma isolação galvânica. Após o transformador existe um divisor resistivo para adequar a amplitude da tensão que se deseja.

O sinal de saída desta placa é enviado para placa de condicionamento de sinais para ser enviado para o DSP.

A Figura 83 apresenta uma foto desta placa.

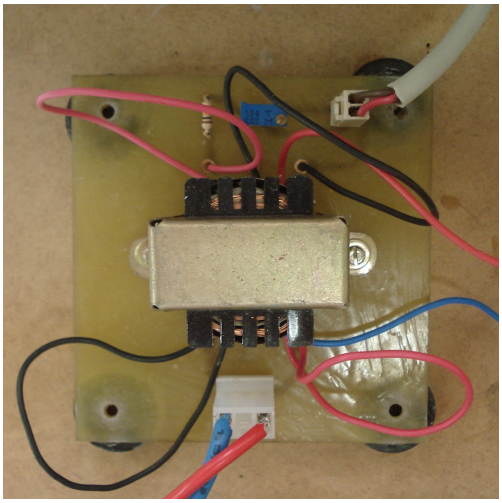


Figura 83 – Foto da placa de amostra da tensão da rede.

4.2.9 Fonte Auxiliar De Alimentação

A placa de condicionamento de sinais e os *drivers* de potência necessitam de uma alimentação simétrica ±15V, pois as mesmas não possuem uma fonte integrada. Para suprir esta necessidade foi projetada uma fonte de alimentação auxiliar.

A fonte auxiliar consiste em uma fonte linear simétrica de ±15V com capacidade de 1A por saída.

A Figura 84 apresenta o esquema elétrico da fonte auxiliar e a Figura 85 apresenta uma foto da fonte montada.

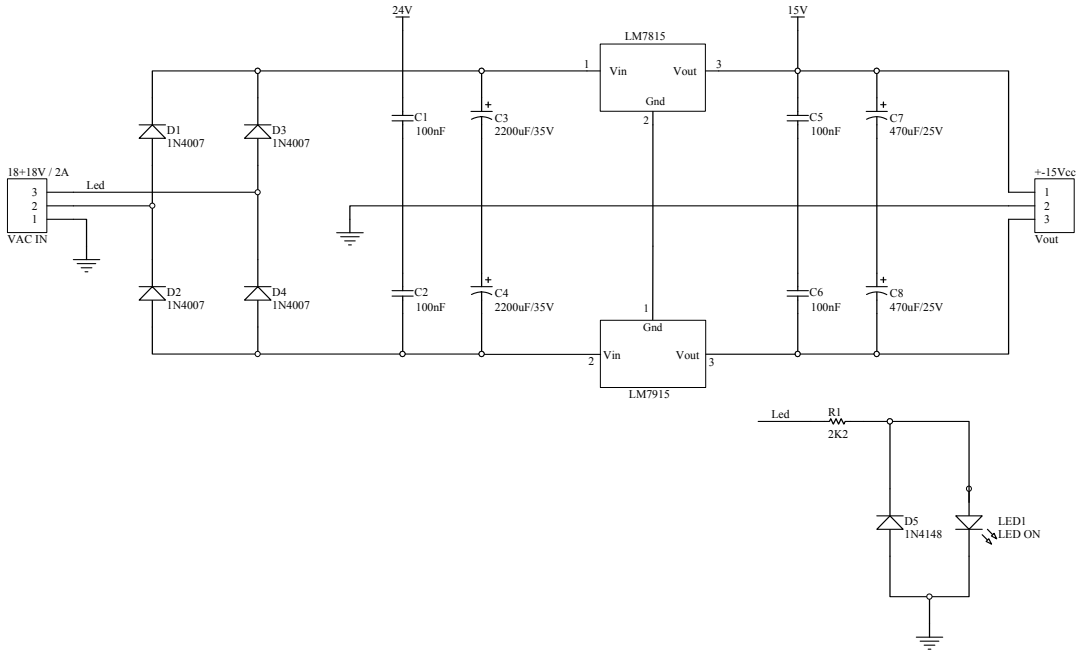


Figura 84 – Circuito da fonte auxiliar.

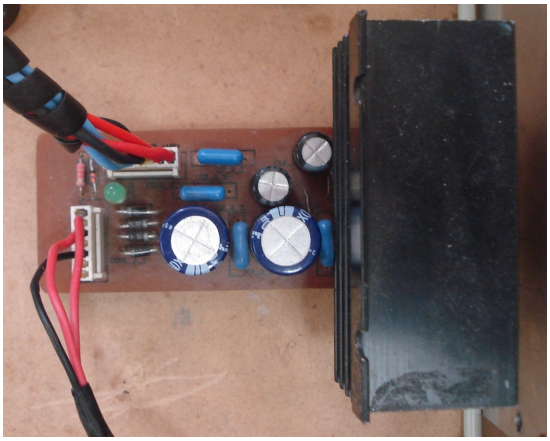


Figura 85 – Foto da fonte auxiliar.

4.3 RESULTADOS OBTIDOS

Neste item apresentam-se os resultados mais importantes da operação do protótipo testado em laboratório. As especificações do conversor estão apresentados na seção 1.7.

O conversor foi testado em diversas condições e os principais resultados estão apresentados na seqüência.

Foi utilizado um osciloscópio digital modelo TPS2024 da marca Tektronix®. As formas de onda dos resultados experimentais apresentados foram obtidas através de um arquivo que contém os pontos relativos às formas de ondas em questão, gerada pelo osciloscópio. Os pontos obtidos foram exportados para o *software* MatLab® e então geradas a partir daí as formas de ondas.

A Figura 86 apresenta a tensão e a corrente de entrada do conversor. A corrente de entrada está multiplicada por 10 para melhor visualização. Neste caso utilizou-se uma carga de 46,7Ω, a tensão de entrada de 220 V_{ef} e a tensão de saída de 357 V.

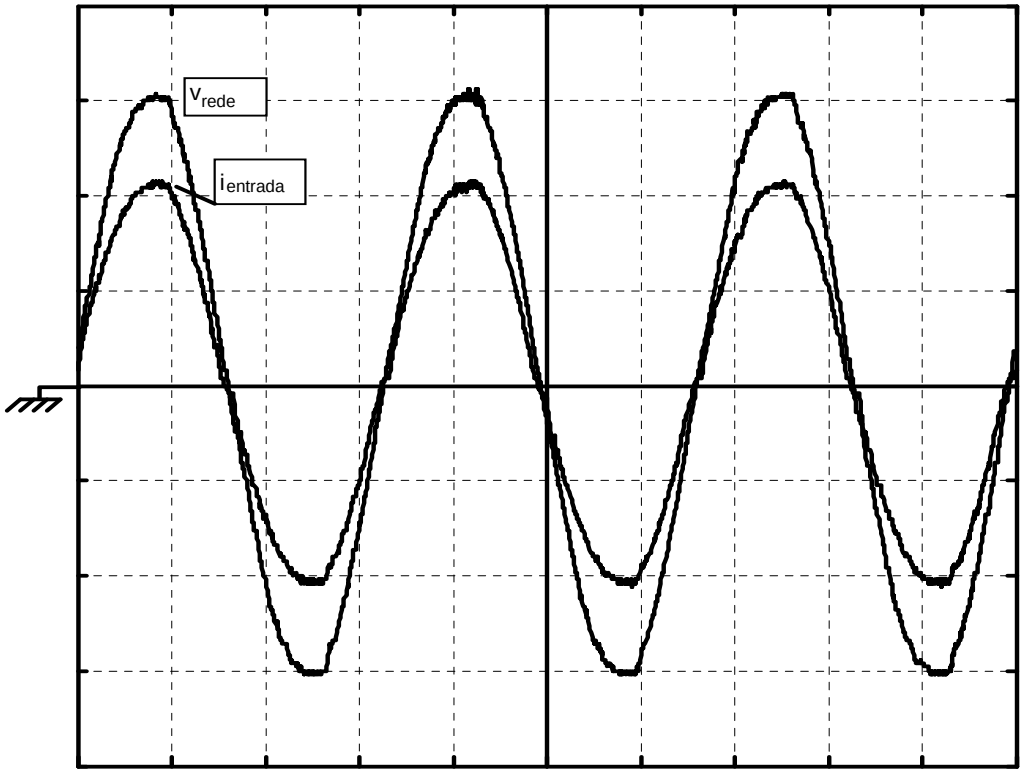


Figura 86 – Tensão e corrente de entrada do conversor (100V/div, 10A/div, 5 ms/div).

Observa-se o comportamento senoidal da corrente de entrada e praticamente em fase com a tensão de entrada. A potência ativa de entrada apresentada pelo osciloscópio foi de 3,25 kW, o fator de potência de 0,999 e um ângulo entre a fundamental de tensão e de corrente de 2,114°.

A Figura 87 apresenta os harmônicos ímpares de corrente obtidas através do osciloscópio e os limites de corrente da norma IEC 61000-3-2 para equipamentos de classe A em termos da porcentagem em relação a fundamental de corrente. As condições de teste foram as mesmas condições da figura anterior.

A norma IEC 61000-3-2 indica os limites dos harmônicos de corrente para equipamentos com até 16A de corrente de entrada. A norma prevê o limite de corrente até o harmônico n° 39.

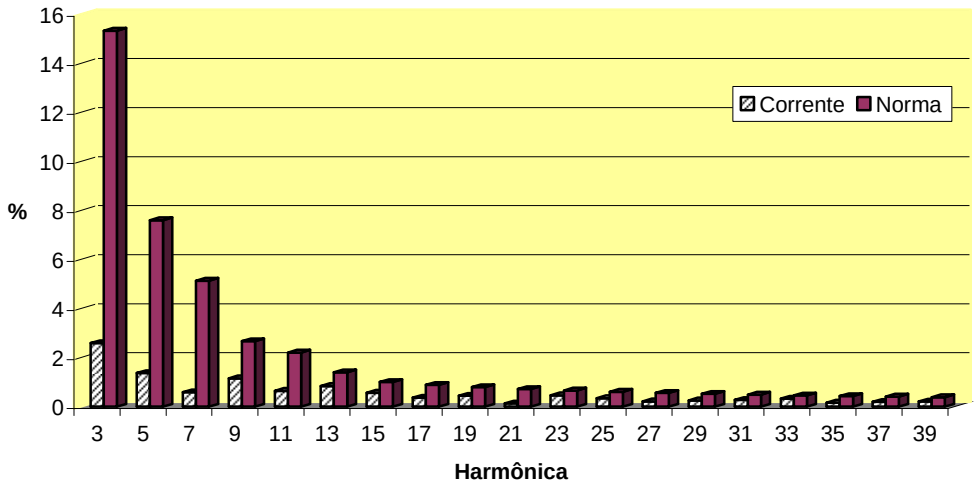


Figura 87 – Harmônicos de corrente no modo Boost e valor de referência da norma.

Neste caso a taxa de distorção harmônica de corrente foi de 3,65%. Através da Figura 87 pode-se observar que todas as harmônicas de corrente estão dentro do limite que a norma IEC 61000-3-2 prevê.

A Figura 88 apresenta a tensão de entrada e a tensão de saída do conversor.

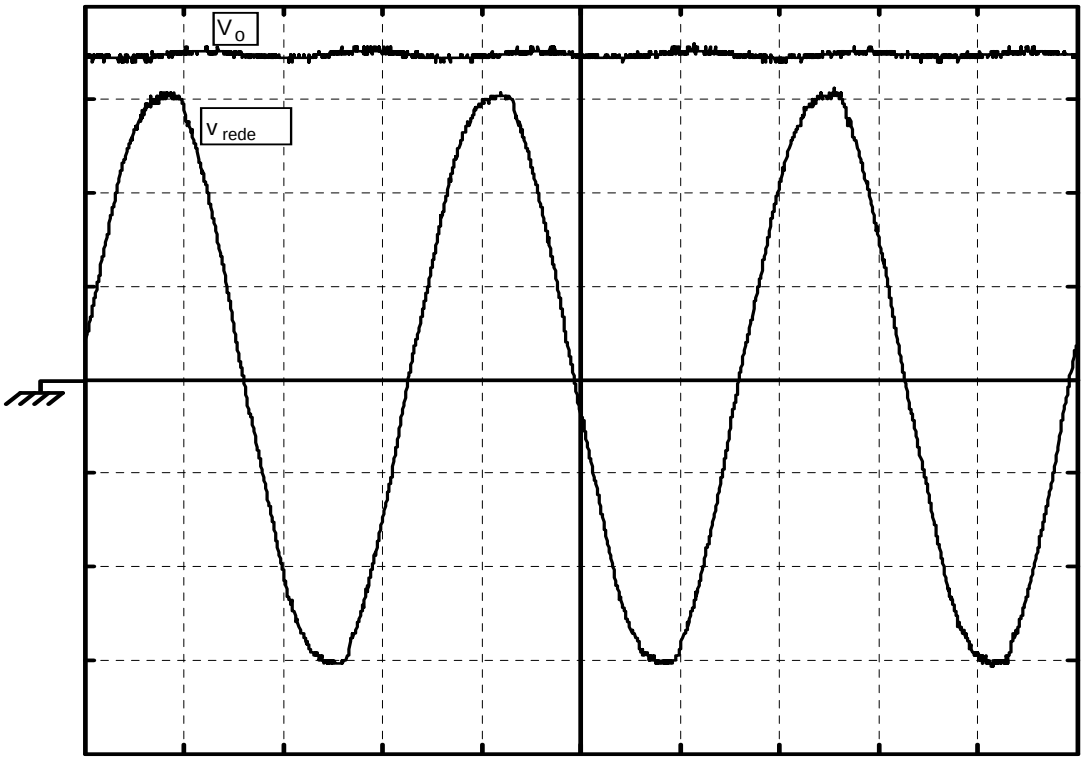


Figura 88 – Tensão de entrada e de saída do conversor (100V/div, 5 ms/div).

Como pode ser observado na Figura 88 a tensão de saída é maior do que o pico da tensão de entrada, nesse caso o conversor opera somente no modo Boost.

O rendimento do conversor obtido para esta condição foi de 0,75, o que é um rendimento menor do que esperado para a estrutura. O fato do rendimento do conversor ser relativamente baixo está diretamente ligado às indutâncias de dispersão no transformador e no indutor acoplado. Toda a energia que é armazenda nas indutâncias de dispersão é dissipada pelos circuitos de *Snubbers,* pois, no circuito não existe um caminho natural para a circulação da corrente proveniente da energia armazenada nas indutâncias de dispersão. Pelo fato do conversor ser de potência elevada, a corrente que circula pelas indutâncias de dispersão são também elevadas, e a energia que é armazenada nessas indutâncias depende do quadrado da corrente. Assim, a energia que é armazenada nas indutâncias de dispersão, e por sua vez dissipada nos circuitos de *Snubber,* também é alta, fazendo com que o rendimento do conversor seja baixo. Visto que os circuitos de *Snubbers* são passivos, e a energia é dissipada nos resistores dos circuitos de grampeameto.

A Figura 89 apresenta a tensão da chave S_1 e a corrente no primário do indutor acoplado, mostrada em alta freqüência.

Pode ser observado na Figura 89 a sobretensão na chave que é grampeada pelo circuito de snubber. No momento em ocorre o bloqueio da chave a indutância de dispersão do indutor Flyback transfere energia para o capacitor do snubber de Undeland. Também pode ser observada na figura que a corrente em uma etapa de operação circula totalmente pelo primário do indutor Flyback e na etapa seguinte metade da corrente circula pelo primário.

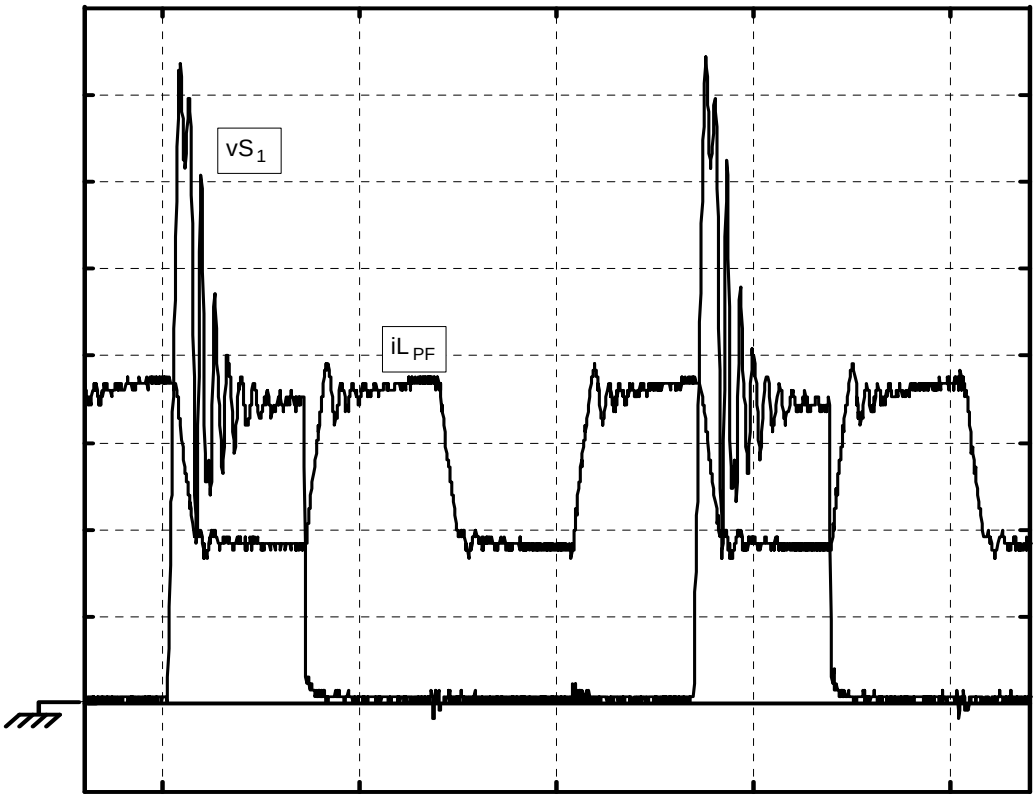


Figura 89 – Tensão na chave S_1 e corrente no primário do indutor acoplado (50V/div, 5A/div, 2,5 μs/div).

Para verificar a dinâmica de controle, bem como observar o comportamento do conversor perante degraus de carga, foram realizados ensaios com mudança de carga.

A Figura 90 apresenta a tensão de saída e a corrente de entrada do conversor para uma variação de carga que inicialmente estava com uma resistência de saída de 244Ω e passou para 122Ω. A tensão de saída foi medida no osciloscópio no modo CA, para possibilitar uma melhor visualização somente da variação da tensão de saída no degrau de carga.

A Figura 91 apresenta a tensão de saída e a corrente de entrada para uma variação de carga de 122Ω para 244Ω.

Podem ser observadas nas figuras abaixo o momento do degrau de carga, onde a tensão de saída diminui naturalmente com a diminuição da resistência de carga para o primeiro caso. E no segundo caso a tensão sobe naturalmente com o aumento da resistência de carga.

Em ambos os casos de variação de carga a resposta do controle se mostrou rápida e eficiente, pois, logo após o transitório a tensão se saída retornou para seu valor inicial sem maiores problemas.

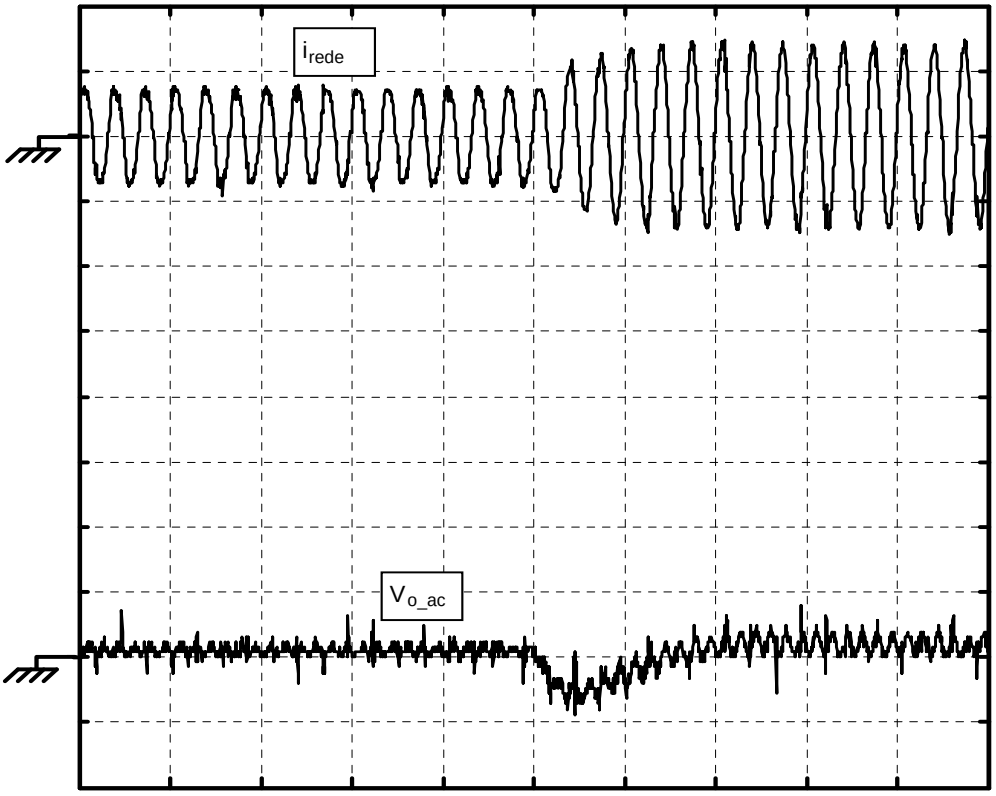


Figura 90 – Degrau de carga de 244Ω para 122Ω (10V/div, 10A/div, 50ms/div).

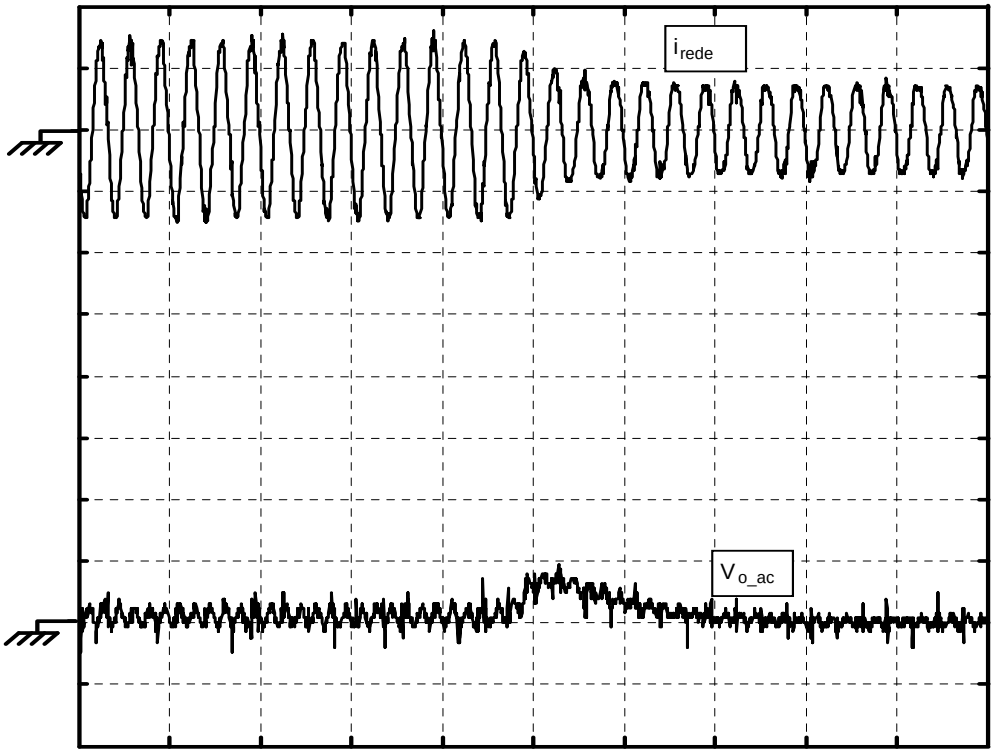


Figura 91 – Degrau de carga de 122Ω para 244Ω (10V/div, 10A/div, 50ms/div).

Foram realizados alguns ensaios com a tensão de saída menor do que o pico da tensão de entrada para analisar a operação do conversor no modo Buck. A tensão de saída utilizada

foi de 200V, a resistência de 30,5Ω. A Figura 92 apresenta a tensão de saída e a tensão e corrente de entrada do conversor.

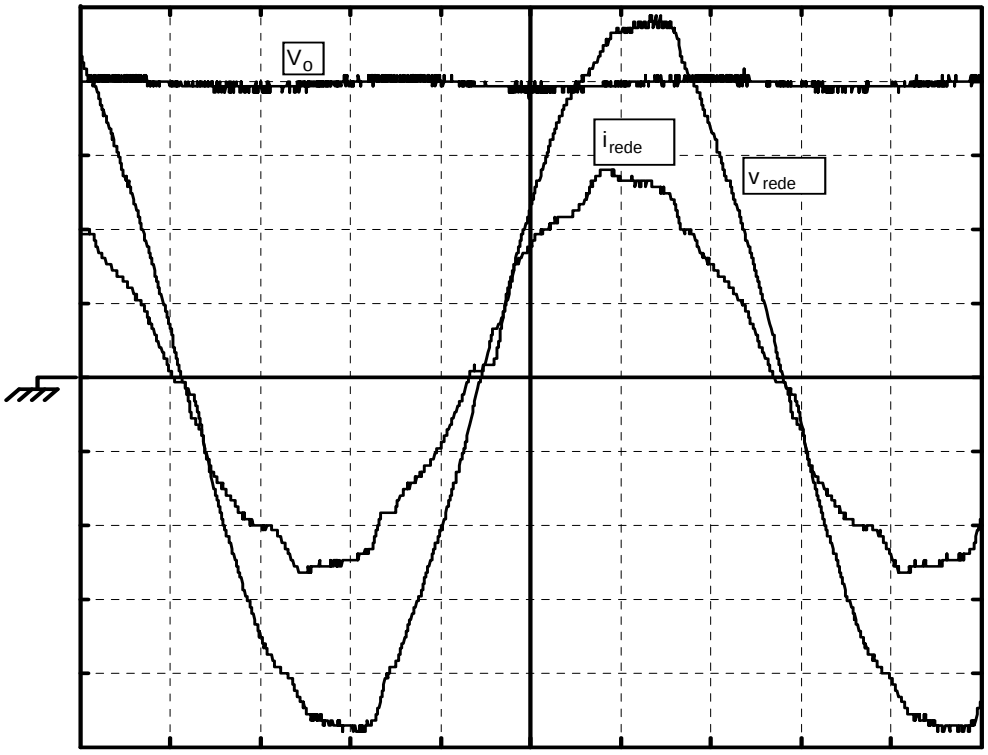


Figura 92 – Tensão de saída, tensão e corrente de entrada (50V/div, 10A/div, 2,5ms/div).

A potência ativa de entrada apresentada pelo osciloscópio foi de 1,6 kW, o fator de potência de 0,987 e um ângulo entre a fundamental de tensão e de corrente de 9,370°.

A Figura 93 apresenta os harmônicos de corrente obtidas no osciloscópio para o conversor operando nos modos Boost e Buck para as mesmas condições de teste anteriores e os valores máximos permitidos pela norma IEC 61000-3-2.

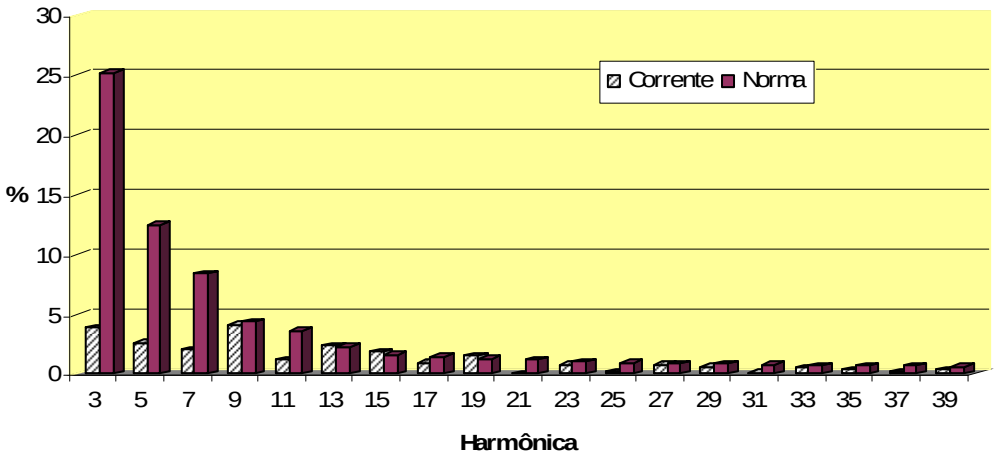


Figura 93 – Harmônicos de corrente no modo Boost+Buck e valor de referência da norma.

Neste caso a taxa de distorção harmônica de corrente foi de 7,72% e de tensão 2,57%. Através da Figura 93 pode-se observar que as harmônicas n° 13,15 e 19 não atendem a norma.

Através da Figura 92 pode-se observar que há uma distorção maior na corrente de entrada, quando o conversor opera no modo Buck e Boost do quando opera somente no modo Boost. A distorção ocorre por que no modo Buck parte da energia armazenada na primeira etapa no indutor Flyback é transferida para o snubber ao invés de toda a energia ser transferida para o secundário. Isso ocorre devido a existir um caminho de menor impedância para o snubber do que para a saída. Desta forma a tensão de grampeamento do snubber sobe muito para este modo de operação. Para solucionar o problema se faz necessário reprojetar a resistência do snubber para quando o conversor opera no modo Buck também, mas isso acaba se tornando um problema, pois, o valor de resistência do snubber deve ser projetado para uma condição nominal, onde se tem a maior potência, para que nesta condição a tensão de grampeamento seja adequada. A resistência para operar no modo Buck sem uma grande distorção da corrente deveria ser uma resistência muito maior do na condição nominal (somente no modo Boost). Mas isso é impossível, pois a tensão de grampeamento se tornaria elevada.

A Figura 94 mostra a corrente no primário do indutor Flyback em baixa freqüência.

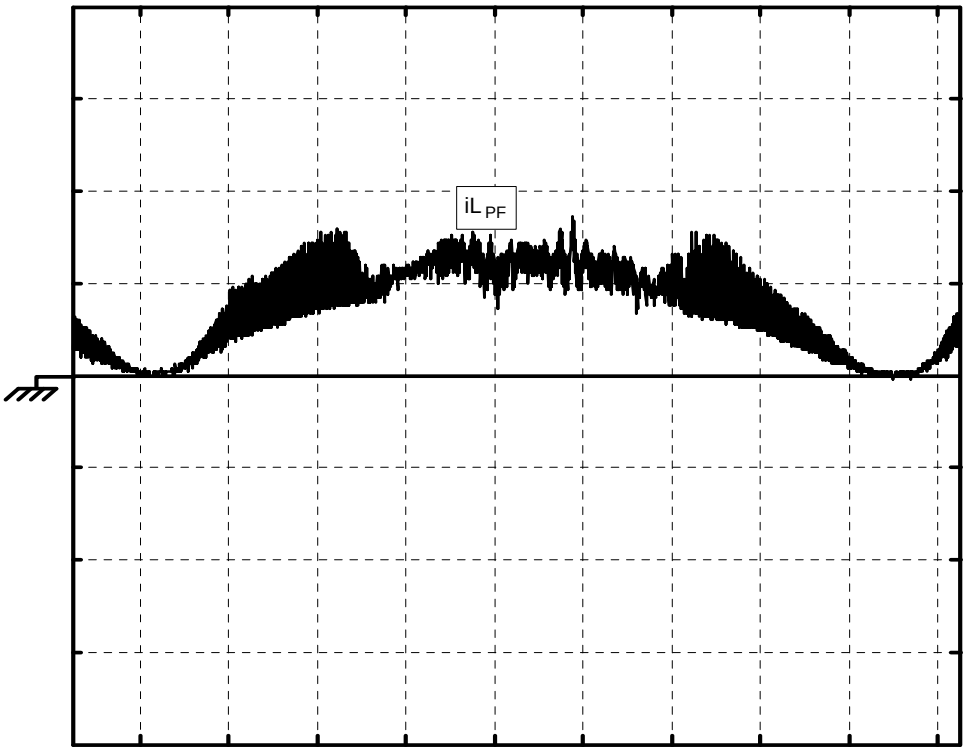


Figura 94 – Corrente no primário do indutor Flyback (10A/div, 1ms/div).

Através da Figura 94 pode ser observada que a corrente no primário do indutor Flyback no momento em que o conversor opera no modo Buck, não fica descontínua devido a corrente que é desviada para o snubber.

4.4 CONCLUSÕES

Na montagem do protótipo verificou-se que seriam necessários circuitos de grampeamentos de tensão em todos os semicondutores, visto que a topologia deste conversor não possui um caminho natural para a energia armazenada nas indutâncias de dispersão. Como o protótipo montado possui elevada potência, a energia que é armazenada nas indutâncias de dispersão do transformador e do indutor acoplado é grande, dado que a energia em um indutor é proporcional ao quadrado da corrente que circula por ele. Toda esta energia, devido a característica dos circuitos grampeadores utilizados, é dissipada nos resistores dos snubbers. Desta forma, o conversor perde uma boa parte da potência do conversor nos resistores dos snubbers, fazendo com que o rendimento deste conversor não seja elevado.

Uma maneira de melhorar a questão de rendimento seria utilizar um transformador e um indutor acoplado com uma indutância de dispersão menor do que a atual. Poderia ser utilizado transformador e indutor acoplado do tipo planar, que possui indutância de dispersão muito menor do que a que foi conseguida com núcleo de ferrite montados em laboratório, conforme Maset et al. (2005). Outra maneira de melhorar o rendimento do conversor seria fazer com que um conversor isolado transferisse a energia do capacitor do snubber para a saída, assim reaproveitando boa parte da energia armazenada na dispersão.

Outro ponto importante observado via experimentação é que o snubber de Undeland utilizado para grampeamento da tensão nas chaves não apresentou bons resultados para quando o conversor opera no modo Buck, pois ocorre uma distorção devido a corrente que é desviada para o snubber nas segunda e quarta etapas do modo Buck. Porém, para o conversor operando no modo Boost o snubber de Undeland se mostrou eficiente.

A experimentação do protótipo mostrou que o conversor possui elevado fator de potência, e consegue operar com altas potências, pode operar como elevador e abaixador de tensão. Pôde ser observado que os controladores digitais projetados apresentaram bons resultados, e com degraus de carga o controle rapidamente corrigiu a corrente de entrada e tensão de saída para seus devidos valores.

Verificou-se que a topologia do circuito de grampeamento das chaves precisa ser alterada para um melhor funcionamento do conversor no modo Buck, e que a maior distorção

da corrente de entrada no modo Buck é devido ao tipo de snubber utilizado e não devido a topologia do conversor. Uma alternativa para melhorar a questão da distorção da corrente no modo Buck seria utilizar circuitos grampeadores do tipo RCD individuais em cada chave, mas esse tipo de snubber somente seria viável se as indutâncias de dispersões fossem reduzidas, uma vez que esse tipo de snubber tem maior perda quando comparada ao circuito de Undeland utilizado.

De uma maneira geral, os resultados experimentais obtidos estão dentro do esperado, e condizem com os resultados teóricos obtidos.

CONCLUSÃO GERAL

Este trabalho abordou a topologia de um retificador de corrente isolado com alto fator de potência do tipo ponte completa – Flyback. Foram apresentadas as análises qualitativas e quantitativas no conversor e foi constatado que o presente conversor pode operar como elevador ou abaixador de tensão. Nestas análises foram apresentadas as etapas de operação do conversor com a descrição do funcionamento de cada uma em ambos os modos de operação, e foram mostradas as principais formas de onda nos componentes considerando uma tensão de entrada constante. Os equacionamentos dos esforços nos componentes e dos parâmetros necessários para alguns componentes foram apresentadas na análise quantitativa. Através das análises feitas, foi apresentada uma metodologia para o projeto do circuito de potência do conversor.

Foi abordada a técnica de controle digital baseado na resposta em freqüência, bem como, uma metodologia para projeto de controladores. Foram apresentados os modelos dos diversos blocos que compõem as malhas de controle, e os modelos da planta de corrente e de tensão do conversor. Através do estudo feito relativo ao projeto dos controladores, foram realizados os projetos dos controladores de tensão e de corrente do conversor.

Foram feitas simulações numéricas para analisar o funcionamento da parte de potência do conversor e para analisar a resposta dos controladores projetados.

Para analisar experimentalmente o conversor, foi feito o projeto de um conversor, e montado um protótipo em laboratório. Os controladores foram implementados no DSP TMS320F2812 para realizar o controle de conversor. Através da análise dos resultados experimentais do conversor foi possível obter conclusão importantes à respeito da estrutura proposta.

Através das análises teóricas do conversor pôde-se observar que a estrutura é capaz de realizar a correção do fator de potência, de fazer a isolação galvânica com transformador operando em alta freqüência, de operar tanto como elevador quanto abaixador de tensão, operar com altas potências, operar com tensões menores nas chaves quando comparadas a conversor tipo Push-Pull – Flyback e fazer a limitação da corrente *Inrush* sem o auxílio de um circuito auxiliar em um único estágio. Estas características se mostram dentro do que se esperava desta estrutura estudada. As mesmas características puderam ser comprovadas via simulação numérica, onde os resultados obtidos foram condizentes com os obtidos teoricamente.

Através da simulação numérica, pôde-se observar que os controladores projetados apresentaram bons resultados, mesmo com degraus de carga, os controles tiveram uma boa resposta, o que mostra que a técnica de controle por valores médios instantâneos da corrente de entrada utilizada se mostrou uma boa alternativa para este conversor.

As análises experimentais do protótipo implementado em laboratório comprovaram que o conversor pode operar como elevador ou abaixador de tensão. Foi comprovado que as indutâncias de dispersão dos componentes magnéticos provocam sobretensão nos semicondutores, e os mesmos necessitam de circuitos grampeadores de tensão. A energia armazenada nas indutâncias de dispersão se mostrou elevada, pois o conversor possui elevada potência e as indutâncias de dispersão dos magnéticos montados em laboratório são elevadas. O rendimento do conversor não apresentou bons resultados, devido a utilização de snubbers passivos que dissipam toda a energia armazenada nas indutâncias de dispersão. Foi verificado também que ocorre uma maior distorção na corrente de entrada quando o conversor opera no modo Buck. Esta distorção ocorre devido a topologia do snubber das chaves utilizado, snubber de Undeland. Devido a utilização deste snubber, parte da energia que deveria ser transferida para a saída nas segunda e quarta etapas do modo Buck é transferida para o snubber, fazendo com que a corrente de entrada não possua o formato que deveria.

Foi possível observar a dinâmica dos controladores utilizados através dos resultados experimentais, onde foram feitos degraus de carga no protótipo para observar a resposta dos controles. Ambos os controles se mostraram eficientes e conseguiram controlar suas respectivas variáveis.

Como conclusão obtida através das análises, pode-se dizer que a estrutura se mostrou ser interessante, pois atendeu os requisitos esperados para um retificador de corrente isolado com correção do fator de potência em estágio único. A estrutura, comparada com as topologias convencionais, se equiparou em termos de funcionamento, porém, com menor custo e volume, pois a estrutura é composta por um único estágio e as topologias clássicas utilizam dois estágios de processamento de energia. Através de um levantamento de custos realizado comparando o protótipo montado em laboratório com um conversor Boost e um Ponte Completa que o labatório possui, verificou-se que o protótipo possui um custo em torno de 44% menor. Os conversores Boost e o Ponte Completa utilizados para a comparação possuem as mesmas características do protótipo, ou seja, 3500W de potência de saída, tensão de saída regulada de 0 e 400V e correção de fator de potência. O conversor Ponte Completa é com comutação suave das chaves, com comutação das chaves sob tensão nula (ZVS) e o

controle é analógico. O conversor Boost possui controle digital através do mesmo DSP utilizado neste trabalho.

Também pôde-se concluir que com o transformador e o indutor acoplado utilizando núcleo de ferrite do tipo "E" montado no laboratório obteve-se indutâncias de dispersão elevadas para esta topologia de conversor. Em conseqüência disto, a energia armazenada nas indutâncias de dispersão é elevada e se for utilizado um snubber passivo as perdas também serão elevadas. Uma solução para este problema, e uma sugestão para um trabalho futuro, seria a utilização de transformador e indutor acoplado do tipo planar, que possui uma indutância de dispersão muito menor, conforme Maset et al. (2005).

Outro ponto importante a ser observado está no fato de que a utilização do snubber de Undeland para as chaves não apresentou um bom funcionamento do conversor no modo Buck, conforme descrito acima. Uma possível solução, e também uma sugestão para um trabalho futuro, é utilizar snubbers do tipo RCD individuais em cada chave, juntamente com a utilização de indutor acoplado e transformador com menores indutâncias de dispersão. Outra sugestão seria utilizar um conversor isolado para regenerar esta energia para a saída do conversor.

REFERÊNCIAS BIBLIOGRÁFICAS

ALVES, A. **Estudo, Projeto e Implementação de Unidades Retificadoras de -48V/10A para Telecomunicações Utilizando Circuitos de Supervisão Microcontrolados.** p. 336 Tese. (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, 2002.

ASTROM, K. J.; WITTENMARK, B. **Computer-Controlled Systems: Theory and Design;** Third Edition; Prentice Hall Information and Systems Sciences Series, 1996.

BARBI, I. **Projeto de Fontes Chaveadas;** Edição do autor; Florianópolis INEP/UFSC, 2001.

BARBI, I.; SOUZA, A. F. **Correção do Fator de Potência de Fontes de Alimentação**. Apostila Edição Interna, INEP-UFSC, 2004.

BASCOPÉ, G. V.T. **Conversor flyback push-pull alimentado em corrente com correção de fator de potência**. SEP'96 INEP-UFSC, 1996.

BASCOPÉ, G. V.T. **Conversor Flyback-Push-Pull Alimentado em Corrente com Correção de Fator de potência**. p. 126 Dissertação. (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, 1996.

BATSCHAUER, L. A.; CHEHAB, C. N. A.; PETRY, A. C. **Conversor boost operando em condução contínua aplicada à correção de fator de potência empregando controle da corrente de entrada por valores médios instantâneos;** p. 116, Trabalho interno INEP – Universidade Federal de Santa Catarina, Florianópolis, 2000.

CARDOSO, L. F. **Projeto de um retificador bidirecional com elevado fator de potência com controle por valores médios instantâneos Implementado no DSP TMS320F2812;** p.140 Tese (Mestrado em Engenharia Elétrica) – Universidade do Estado de Santa Catarina – UDESC, 2006.

DSP (digital signal processing) development tools, Code Composer Studio, applications software, C6000, C5000, C2000.

EN-SUNG, P.; SUNG, J. C.; LEE, J. M.; CHO, B.H. **A soft-switching active-clamp scheme for isolated full-bridge boost converter**; Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2004. APEC '04. P.1067 - 1070 vol.2, 2004.

ERICKSON, W. R.; MAKSIMOVIC, D. **Fundamentals of power eletronics;** Second edition, University of colorado; 2001.

GREFF, D.S.; BARBI, I. **Three-Phase *PWM* Buck Rectifier with High-Frequency Isolation**; VII International Conference on Industrial Applications, INDUSCON 2006 – Recife, 2006.

IEC 61000-3-2 - Norma Internacional "**Limits for harmonic current emissions (equipment input current ≤16A)**" 2005.

IEC 61000-3-4 - Norma Internacional "**Limits for harmonic current emissions (equipment input current >16A)**" 1998.

IRWIN, J. D. **Análises de circuito em engenharia;** Quarta edição. Makron São Paulo, 2000.

JIANN-FUH, C.; REN-YI, C.; TSORNG-JUU, L.. **Study and Implementation of a Single-Stage Current-Fed Boost PFC Converter With ZCS for High Voltage Applications**. IEEE Transactions on Power Eletronics, Vol. 23, p. 379 – 386, Jan. 2008.

KORNETZKY, P.; MOUSSAOUI, Z.; BATARSEH, I.; HAWASLY, S.; KENNEDY, C. **Modeling Technique for DC to DC Converters Using Weinberg Topology**; IEEE SoutheastCon'96, Tampa, FlL. p. 551-556, Abril 1996.

LEE, F. C.; TANG, W.; RIDLEY, R. B. **Small-signal modeling of average current-mode control;** IEEE APC'92 Conference Proceedings, p. 747-755, 1992.

LEE, F.C; HULIEHEL, F. A.; CHO, B. H. **Small-signal modeling of the single-phase boost high power factor converter with constant frequency control;** Power Eletronics Specialists Conference, PESC '92 Record, 23rd Annual IEEE, 1992.

LIU, K. H.; Lin, Y. L. **Currente waveform distortion in power correction circuits employing discontinous mode boost converters**, PESC Records, p. 825-829, 1989.

MASET, E.; FERRERES, A.; EJEA, J. B.; SANCHES-KILDERS E.; JORDAN J.; ESTEVE V. **5kW Weinberg converter for battery discharging in high-power communications satellites;** PESC'2005 Record, 36th Annual IEEE, p. 69-75, 2005.

MCLYMAN, C.; WILLIAM, T. **Designing Magnetic Components for High-Frequency DC-DC Converters.** San Marino (CA) : Kg Magnetics, 1993.

MOSCHOPOULO, G.; HUANG, W. **A ZVS current-fed AC-DC *PWM* full bridge converter.** Canadian Conference on Electrical and Computer Engineering, 2004. Vol. 1, p. 579 - 582 Vol.1, Maio 2004.

OGATA, K. **Discret-Time Control Systems**. Second Edition. Prentice Hall, New Jersey, 1994.

OGATA, K. **Modern control engineering.** Third Edition. Prentice Hall, New Jersey, 1997.

PRADO JÚNIOR, A. **Introdução ao Controle Digital**. Publicação Interna CCT/UDESC, Jul 1989.

RAYCIK, J. C. **Projeto de um retificador de corrente reversível com alto fator de potência e controle digital implementado em DSP**. Tese. (Mestrado em automação industrial) – Universidade do Estado de Santa Catarina – UDESC, p. 134, 2005.

SONG, W.; LEHMAN, B. **A new isolated current-fed *PWM* DC-DC Converter with small inductance and no deadtime operation**; Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2004. APEC '04. Vol. 3, P. 1429 – 1435, 2004.

SOUZA, A. F. **Retificadores Monofásicos de Alto Fator de Potência com Reduzidas Perdas de Condução e Comutação Suave**Tese. (Doutorado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, p. 181, 1998.

TMS320F/C28x DSP Controllers CPU and Instructions Set – Literature Number SPRU 160C, Texa Instruments. Jun/1999.

TMS320F2812 Data manual, Literature Number SPRS174L, Dez/2004.

TOMASELLI, L. C. **Controle de um pré-regulador com alto fator de potência utilizando o controlador DSP TMS320F243;** Tese (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, p. 110, 2001.

UNDELAND, T. M. **Switching stress reduction in power transistor converters.** IEEE Industry Applications Society. Artigo Científico, p. 383-391, 1976.

YAKUSHEV, V.; MELESHIN, V.; FRAIDLIN, S. **Full-bridge isolated current fed converter with active clamp**; Fourteenth Annual Applied Power Electronics Conference and Exposition, 1999. APEC '99., P. 560 - 566 vol.1, Março 1999.

APÊNDICE A – ESPECIFICAÇÃO E CÁLCULO TÉRMICO DOS COMPONENTES

Através dos valores obtidos nos esforços e nos valores de capacitâncias e indutâncias necessárias para o conversor devem ser especificados os componentes a serem utilizados, bem como realizar o cálculo térmico dos componentes que necessitam de um dissipador de calor para saber qual dissipador que é adequado para este projeto.

A seguir são apresentadas as especificações individuais e cálculos necessários.

- Especificação e Cálculo Térmico das Chaves S_1, S_2, S_3 e S_4

Os interruptores escolhidos são IGBT's modelo IRGP50B60PD1 da *International Rectifier*®, e os mesmos possuem as seguintes características:

$I_C = 45A@100°C$	$t_{rr} = 60ns$	$t_f = 15ns$
$V_{CE} = 600V$	$I_{rr} = 6,0A$	$R_{jc} = 0,32\ °C/W$
$V_{CEsat} = 2,3V$	$t_r = 13ns$	$\frac{di_c}{dt} = 200A/\mu s$

As perdas são divididas em perdas por condução e perdas por comutação. Onde a perda total é a soma das perdas por condução com as perdas por comutação, ou seja:

$$P_{Stotal} = P_{cond} + P_{com} \tag{270}$$

A perda por condução em um IGBT pode ser calculada pela equação (271) [6].

$$P_{cond} = V_{CEsat} \cdot IS_{med} \tag{271}$$

Substituindo os valores na equação (271), tem-se:

$$P_{cond} = 18,30W \tag{272}$$

A perda por comutação pode ser dividida em perda por entrada em condução e perda por bloqueio. Onde a perda por comutação total é a soma das perdas por entrada em condução com a perda por bloqueio, ou seja:

$$P_{com} = P_{com\_on} + P_{com\_off} \tag{273}$$

A perda por entrada em condução é expressa pela equação (274) [6]:

$$P_{com\_on} = \begin{bmatrix} \left(ISmed + I_{rr}\right)\cdot\left(1,2\cdot t_r + t_a\right)\cdot\left(\frac{1}{2}\cdot VS_{pico} - \frac{1}{3}\cdot L_s\cdot\frac{di_c}{dt}\right) \\ +t_b\cdot\left(VS_{pico} - L_s\cdot\frac{di_c}{dt}\right)\cdot\left(\frac{1}{2}\cdot ISmed + \frac{1}{3}\cdot I_{rr}\right) \end{bmatrix}\cdot fs \quad (274)$$

Onde:

$t_a = \frac{2}{3}\cdot t_{rr}$

$t_b = \frac{1}{3}\cdot t_{rr}$

$L_s = 10nH/cm$ é a indutância do laço de corrente.

Substituindo os valores na equação (274), tem-se:

$$P_{com\_on} = 12,38\ W \quad (275)$$

A perda por bloqueio é expressa pela equação (276):

$$P_{com\_off} = \left(\frac{1}{2}\cdot P_{\max}\cdot t_{rv} + \xi\cdot P_{\max}\right)\cdot fs \quad (276)$$

Onde:

$P_{\max} = VS_{pico}\cdot ISmed$

$t_{rv} = \frac{2}{5}\cdot t_f$

$\xi = \frac{t_f}{\ln(P_{\max}) - \ln(P_{\max} * 10\%)}$

Substituindo os valores na equação (276), tem-se:

$$P_{com\_off} = 2,01\ \text{W} \quad (277)$$

Substituindo a equação (275) e a equação (277) na equação (273), tem-se o total de perdas por comutação apresentado na equação (278):

$$P_{com} = 13,43\ \text{W} \quad (278)$$

Substituindo a equação (272) e a equação (278) na equação (270), tem-se o total de perdas em um IGBT apresentado na equação (279):

$$P_{Stotal} = 32,7\ \text{W} \quad (279)$$

- Especificação e Cálculo Térmico dos Diodos D_3, D_4, D_5 e D_6

Os diodos escolhidos são do tipo ultra-rápido de modelo HFA16TB120 da *International Rectifier*®, e possui as seguintes características:

$V_{RRM} = 1200\ V$ $\qquad$ $t_{rr} = 30ns$

$I_{F(AV)} = 16$ A $\qquad$ $R_{jc2} = 0,83\ °C/W$

$V_F = 2,3\ V$

Pelo fato de o diodo ser ultra-rápido sua perda por comutação é desprezível comparada com a perda por condução, desta forma somente será considerado a perda por condução.

A perda por condução em um diodo pode ser calculada através da equação (280):

$$P_D = V_F \cdot ID3, D4, D5, D6_{med} \tag{280}$$

Substituindo os valores na equação (280), tem-se:

$$P_D = 11.2 \text{ W} \tag{281}$$

- Especificação e Cálculo de Perdas na Ponte de Retificação de Entrada

Foi escolhida uma ponte retificadora modelo SK50B08 de marca SEMIKRON® que possui as seguintes características:

$V_{RRM2} = 800\ V$ $\qquad$ $R_{jc3} = 0,43\ °C/W$ por módulo

$I_{F(AV)2} = 51$ A

$V_{F2} = 1,1\ V$

A perda em um diodo da ponte é calculada através da equação (282):

$$P_{D\_ponte} = V_{F2} \cdot iD_{RET\_med} \tag{282}$$

Substituindo os valores na equação (282), tem-se:

$$P_{D\_ponte} = 8,75 \text{ W} \tag{283}$$

Como são quatro diodos na ponte retificadora então a perda total é dada por:

$$P_{D\_ponte\_total} = 4 \cdot P_{D\_ponte} \tag{284}$$

Substituindo os valores na equação (284), tem-se:

$$P_{D\_ponte\_total} = 35,01 \text{ W} \tag{285}$$

- Cálculo Térmico e Especificação do Dissipador

Para realizar os cálculos térmicos, como todas as chaves e os diodos deverão estar no mesmo dissipador, deve-se determinar a temperatura do dissipador, considerando somente a perda em uma chave, após considerando apenas a perda em um diodo de saída e ainda

considerando apenas a perda da ponte retificadora e escolher o menor valor encontrado, como segue:

O cálculo da temperatura do dissipador considerando apenas uma chave é dado pela equação (286), considerando a temperatura de junção máxima de $t_j = 150°C$ e a resistência cápsula-dissipador de $R_{cd} = 0,5\ °C/W$:

$$T_{D\_S} = t_j - (R_{jc} - R_{cd}) \cdot P_{Stotal} \tag{286}$$

Substituindo os valores na equação (286), tem-se:

$$T_{D\_S} = 123,18\ °\text{C} \tag{287}$$

O cálculo da temperatura do dissipador considerando apenas um diodo de saída é dado pela equação (288), considerando a temperatura de junção máxima de $t_j = 150°C$ e a resistência cápsula-dissipador de $R_{cd} = 0,5\ °C/W$:

$$T_{D\_diodo\_saída} = t_j - (R_{jc2} - R_{cd}) \cdot P_D \tag{288}$$

Substituindo os valores na equação (288), tem-se:

$$T_{D\_diodo\_saída} = 139,6\ °\text{C} \tag{289}$$

O cálculo da temperatura do dissipador considerando apenas a ponte retificadora é dado pela equação (290), considerando a temperatura de junção máxima de $t_j = 125°C$ e a resistência cápsula-dissipador de $R_{cd} = 0,5\ °C/W$:

$$T_{D\_módulo} = t_j - (R_{jc3} - R_{cd}) \cdot P_{D\_ponte\_total} \tag{290}$$

Substituindo os valores na equação (290), tem-se:

$$T_{D\_módulo} = 92,44\ °\text{C} \tag{291}$$

Dos valores de temperatura obtidos nas equações acima deve ser tomado o menor valor. A resistência térmica máxima do dissipador para abrigar todos os semicondutores pode ser calculada através da equação (292):

$$R_{da} = \frac{T_{D\_módulo} - T_a}{4 \cdot P_{Stotal} + 4 \cdot P_D + P_{D\_ponte\_total}} \tag{292}$$

Onde T_a é a temperatura ambiente estipulada, onde foi considerado $T_a = 40\ °\text{C}$.

Substituindo os valores na equação (292), tem-se:

$$R_{da} = 0,25\ °\text{C/W} \tag{293}$$

O dissipador escolhido foi o modelo P 0,71 da SEMIKRON, que possui uma resistência térmica natural de 0,43 °C/W e uma resistência de 0,26 °C/W com ventilação forçada. O dissipador foi dividido em duas partes de mesmo tamanho, onde na primeira metade foram colocados os IGBTs e a segunda os diodos de saída do conversor. Ambas as partes do dissipador com ventilação forçada. Como cada parte do dissipador é de mesmo tamanho e ambas possuem ventilação forçada, a resistência térmica de cada uma é metade da total, ou seja 0,13 °C/W.

- Especificação dos Capacitores de Saída

Foram utilizados seis capacitores em paralelo modelo B43501-A5477-M da marca EPCOS de capacitância 470 μF/450V cada um, para resultar em uma capacitância total 2,82 mF. Desta forma o critério de máxima ondulação de tensão de saída é atendido.

- Especificação dos Componentes do Circuito de Bloqueio CC do Transformador

Para o circuito de bloqueio CC do transformador foram utilizados cinco capacitores de 2,2 μF/400V em paralelo do tipo MKT B32594/T1 da EPCOS, totalizando 11 μF.

Foram utilizados 3 resistores de 47 Ω/3W em paralelo, totalizando uma resistência de 15,67 Ω.

- Especificação dos Componentes do Filtro de Entrada

Como capacitor do filtro LC de entrada foi utilizado um capacitor de polipropileno modelo CMRW de 5μF/400V de marca WEG.

Como indutor de filtro utilizou-se na prática um indutor de 100 μH com núcleo de Pó de ferro do tipo toroidal doado para este projeto pela empresa Magmattec®.

APÊNDICE B - PROJETO FÍSICO DO INDUTOR ACOPLADO

O indutor é calculado com os valores dos esforços encontrados em 1.7.4. Abaixo segue os cálculos necessários para a montagem do indutor acoplado.

- Escolha do Núcleo

A escolha do tamanho do núcleo é feita com base no produto das áreas da equação (294) [2,3].

$$AeAw = \frac{L_C \cdot iL_{PF\_pico} \cdot iL_{PF\_ef}}{Kp \cdot Kw \cdot J_{\max} \cdot B_{\max}} \tag{294}$$

Onde:

$Kw = 0,4$: Fator de utilização da janela;

$Kp = 0,5$: Fator de utilização do primário;

$J_{\max} = 450 A/cm^2$: Máxima densidade de corrente do condutor;

$B_{\max} = 0,3T$: Máxima densidade de fluxo magnético no núcleo.

Substituindo os valores na equação (294) encontra-se o produto das áreas:

$$AeAw = 61,12cm^4 \tag{295}$$

Com base no valor encontrado na equação (295), adotou-se um núcleo E-65/52 e um E-65/39 em paralelo de material IP6 da Thornton, cujas características são:

$Ae = 18,56cm^2$ $\quad$ $Aw = 3,722cm^2$ $\quad$ $AeAw = 69,08cm^4$

$lt = 27,32cm$ $\quad$ $Vn = 272,8cm^3$

- Cálculo do Número de Espiras

O número de espiras do primário pode ser encontrado através da equação (296) [2].

$$Np1 = \frac{L_C \cdot iL_{PF\_pico}}{Ae \cdot B_{\max}} \tag{296}$$

Substituindo os valores na equação (296), tem-se:

$$Np1 = 15,96 \text{ espiras} \tag{297}$$

O número de espiras do secundário pode ser encontrado através da equação (298).

$$Ns1 = Np1 \cdot N \tag{298}$$

Onde N é a relação de transformação que igual a 1.

Substituindo os valores na equação (298), tem-se:

$$Ns1 = 15,96 \text{ espiras} \tag{299}$$

Para fins práticos adotou-se 16 espiras para o primário e 16 para o secundário.

- Cálculo do Entreferro

O entreferro pode ser obtido através da equação (300) [2].

$$I_g = \frac{\mu_0 \cdot Np^2 \cdot Ae}{L_C} \tag{300}$$

Substituindo os valores na equação (300), onde μ_0 é o valor da constante de permeabilidade no vácuo e possui valor de $\mu_0 = 4 \cdot \pi \cdot 10^{-7} H/m$, tem-se:

$$I_g = 2,985 \cdot 10^{-3} m \tag{301}$$

Como o núcleo escolhido é do tipo EE, o entreferro pode ser distribuído nas duas pernas, sendo assim:

$$\delta = \frac{I_g}{2} = 1,492 \cdot 10^{-3} m \tag{302}$$

- Dimensionamento dos Condutores

A bitola máxima do fio é determinada considerando o efeito *SKIN*. A profundidade de penetração é igual ao raio do fio e é dada pela equação (303):

$$\Delta 1 = \frac{7,5}{\sqrt{2 \cdot fs}} = 0,02cm \tag{303}$$

O diâmetro máximo do fio é:

$$d1 = 2 \cdot \Delta 1 = 0,04cm \tag{304}$$

De acordo com o diâmetro do fio calculado na equação (304) o fio a ser utilizado deve possuir um diâmetro de 0,04cm que corresponde a um fio (26 AWG), mas por disponibilidade se utilizou de um fio (28 AWG) que possui diâmetro de 0,032cm e sua resistência linear (Rcu) é de 0,002845 Ω/cm a 100 °C.

- Seção dos Fios Necessária para o Primário

A seção dos condutores do primário do indutor é dada pela equação (305):

$$Scu_{prim1} = \frac{iL_{PF\_ef}}{J_{\max}} \tag{305}$$

Substituindo os valores na equação (305), tem-se:

$$Scu_{prim1} = 0,041cm^2 \tag{306}$$

- Número de Fios em Paralelo para o Primário

O número de fios em paralelo é dado pela equação (307):

$$n_{par\_prim1} = \frac{Scu_{prim1}}{Acu1} \tag{307}$$

Onde $Acu1$ é a área do fio utilizado (28 AWG).

Substituindo os valores na equação (307), tem-se:

$$n_{par\_prim1} = 51 \text{ fios} \tag{308}$$

- Seção dos Fios Necessária para o Secundário

A seção dos condutores do secundário do indutor é dada pela equação (309):

$$Scu_{\text{sec}1} = \frac{iL_{SF\_ef}}{J_{\max}} \tag{309}$$

Substituindo os valores na equação (309), tem-se:

$$Scu_{\text{sec}1} = 0,029cm^2 \tag{310}$$

- Número de Fios em Paralelo para o Secundário

O número de fios em paralelo é dado pela equação (311):

$$n_{par\_\text{sec}1} = \frac{Scu_{\text{sec}1}}{Acu1} \tag{311}$$

Substituindo os valores na equação (311), tem-se:

$$n_{par\_\text{sec}1} = 37 \text{ fios} \tag{312}$$

- Possibilidade de Execução

A área da janela necessária pode caber os enrolamentos é dada pela equação (313).

$$Aw_{nec} = \frac{Acu_{iso} \cdot \left(Np1 \cdot n_{par\_prim1} + Ns1 \cdot n_{par\_\text{sec}1} \right)}{K_{ocu}} \tag{313}$$

Onde:

Acu_{iso} : Área do fio 28 AWG considerando sua isolação que dá 0,001083 cm²;

K_{ocu} : Coeficiente de ocupação da janela, por questões práticas foi utilizado 0,8.

Substituindo os valores na equação (313), tem-se:

$$Aw_{nec} = 1,91cm^2 \tag{314}$$

Como a área da janela necessária deu menor que a aérea da janela do núcleo conclui-se que é possível a execução deste indutor com este núcleo.

APÊNDICE C - PROJETO FÍSICO DO TRANSFORMADOR PONTE COMPLETA

O transformador é calculado com os valores dos esforços encontrados em 1.7.4. Abaixo segue os cálculos necessários para a montagem do transformador.

- Escolha do Núcleo

A escolha do tamanho do núcleo é feita com base no produto das áreas da equação (315) [2].

$$AeAw = \frac{1,5 \cdot P_o}{\eta \cdot Ku \cdot Kp \cdot J_{\max 2} \cdot B_{\max 2} \cdot fs} \tag{315}$$

Onde:

$Ku = 0,6$: Fator de enrolamento;

$Kp = 0,4$: Fator de utilização do primário;

$J_{\max 2} = 300 A / cm^2$: Máxima densidade de corrente do condutor;

$B_{\max 2} = 0,12T$: Máxima densidade de fluxo magnético no núcleo.

Substituindo os valores na equação (315), tem-se:

$$AeAw = 90,02 cm^4 \tag{316}$$

Com base no valor encontrado na equação (316) adotou-se um núcleo E-65/52 e um E-65/39 em paralelo de material IP6 da Thornton, cujas características são:

$Ae = 18,56 cm^2$ $\quad$ $Aw = 3,722 cm^2$ $\quad$ $AeAw = 69,08 cm^4$

$lt = 27,32 cm$ $\quad$ $Vn = 272,8 cm^3$

- Cálculo do Número de Espiras

O número de espiras do primário pode ser encontrado através da equação (317) [2].

$$Np2 = \frac{V_P}{2 \cdot Ae \cdot B_{\max 2} \cdot fs} \tag{317}$$

Substituindo os valores na equação (317), tem-se:

$$Np2 = 10 \text{ espiras} \tag{318}$$

O número de espiras do secundário pode ser encontrado através da equação (319).

$$Ns2 = Np2 \cdot N \tag{319}$$

Substituindo os valores na equação (319), tem-se:

$$Ns2 = 10 \text{ espiras} \tag{320}$$

- Dimensionamento dos Condutores

A bitola máxima do fio é determinada considerando o efeito *SKIN*. A profundidade de penetração é igual ao raio do fio e é dada pela equação (321).

$$\Delta 2 = \frac{7,5}{\sqrt{fs}} = 0,028cm \tag{321}$$

O diâmetro máximo do fio é:

$$d2 = 2 \cdot \Delta 2 = 0,057cm \tag{322}$$

De acordo com o diâmetro do fio calculado na equação (322) o fio a ser utilizado deve possuir um diâmetro de 0,04cm que corresponde aproximadamente a um fio (23 AWG), mas por disponibilidade se utilizou de um fio (28 AWG) que possui diâmetro de 0,032cm e sua resistência linear (Rcu) é de 0,002845 Ω/cm a 100 °C.

- Seção dos Fios Necessária para o Primário

A seção dos condutores do primário do transformador é dada pela equação (323).

$$Scu_{prim2} = \frac{iL_{P\_ef}}{J_{\max 2}} \tag{323}$$

Substituindo os valores na equação (323), tem-se:

$$Scu_{prim2} = 0,044cm^2 \tag{324}$$

- Número de Fios em Paralelo para o Primário

O número de fios em paralelo necessário é dado pela equação (325).

$$n_{par\_prim2} = \frac{Scu_{prim2}}{Acu1} \tag{325}$$

Onde $Acu1$ é a área do fio utilizado (28 AWG).

Substituindo os valores na equação (325), tem-se:

$$n_{par\_prim2} = 55 \text{ fios} \tag{326}$$

- Seção dos Fios Necessária para o Secundário

A seção dos condutores do secundário do transformador é dada pela equação (327).

$$Scu_{\sec 2} = \frac{iL_{S\_ef}}{J_{\max 2}} \tag{327}$$

Substituindo os valores na equação (327), tem-se:

$$Scu_{\sec 2} = 0,044cm^2 \tag{328}$$

- Número de Fios em Paralelo para o Secundário

O número de fios em paralelo necessário é dado pela equação (329).

$$n_{par\_\sec 2} = \frac{Scu_{\sec 2}}{Acu1} \tag{329}$$

Substituindo os valores na equação (329), tem-se:

$$n_{par\_\sec 2} = 55 \text{ fios} \tag{330}$$

- Possibilidade de Execução

A área da janela necessária pode caber os enrolamentos é dada pela equação (331).

$$Aw_{nec2} = \frac{Acu_{iso} \cdot \left(Np2 \cdot n_{par\_prim2} + Ns2 \cdot n_{par\_\sec 2} \right)}{K_{ocu}} \tag{331}$$

Onde:

Acu_{iso} : Área do fio 28 AWG considerando sua isolação que dá 0,001083 cm²;

K_{ocu} : Coeficiente de ocupação da janela, por questões práticas foi utilizado 0,8.

Substituindo os valores na equação (331), tem-se:

$$Aw_{nec2} = 1,489cm^2 \tag{332}$$

Como a área da janela necessária deu menor que a aérea da janela do núcleo conclui-se que é possível a execução deste transformador com este núcleo.