

UNIVERSIDADE DO ESTADO DE SANTA CATARINA - UDESC
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEE
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGEEL

JULIO KENDI NISHIOKA

SISTEMA DE CONTROLE DIGITAL PARA RETIFICADOR TRIFÁSICO A
QUATRO FIOS COM FILTRO LCL

JOINVILLE, SC

2011

JULIO KENDI NISHIOKA

**SISTEMA DE CONTROLE DIGITAL PARA
RETIFICADOR TRIFÁSICO A QUATRO FIOS COM FILTRO LCL**

Dissertação apresentada ao curso de Mestrado Profissional em Engenharia Elétrica da Universidade do Estado de Santa Catarina como requisito parcial para obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Cassiano Rech

JOINVILLE, SC

2011

FICHA CATALOGRÁFICA

N722s

NISHIOKA, Julio Kendi.

Sistema de Controle Digital para Retificador Trifásico a
Quatro Fios com Filtro LCL / Julio Kendi Nishioka;
Orientador: Cassiano Rech – Joinville, 2011.

159 f. : Il ; 30 cm.

Incluem referências.

Dissertação (mestrado) – Universidade do Estado de Santa
Catarina, Centro de Ciências Tecnológicas, Mestrado em
Engenharia Elétricas, Joinville, 2011.

1. Retificadores PWM trifásicos. 2. Filtro LCL. 3. Controle Digital.
4. Amortecimento Ativo.

CDD 621.31

JULIO KENDI NISHIOKA

**SISTEMA DE CONTROLE DIGITAL PARA RETIFICADOR TRIFÁSICO A
QUATRO FIOS COM FILTRO LCL**

Dissertação apresentada ao curso de Mestrado Profissional em Engenharia Elétrica da Universidade do Estado de Santa Catarina como requisito parcial para obtenção do título de Mestre em Engenharia Elétrica.

Banca examinadora

Orientador:

Prof. Dr. Cassiano Rech
Universidade Federal de Santa Maria

Co-orientador:

Prof. Dr. Marcello Mezaroba
Universidade do Estado de Santa Catarina

Membros:

Prof. Dr. Luciano Schuch
Universidade Federal de Santa Maria

Prof. Dr. Yales Rômulo de Novaes
Universidade do Estado de Santa Catarina

Joinville, 25/08/2011

À Deus;

À minha esposa Valquiria, pelo incentivo,
apoio e paciência;

Aos meus familiares pelo incentivo, apoio e
compreensão pelos momentos de ausência

AGRADECIMENTOS

Primeiramente a Deus pela paciência e sabedoria recebida.

À minha esposa Valquiria e sua família pelo apoio e compreensão em todos os momentos.

Aos meus pais Makoto e Regina e minhas irmãs Claudia e Luciana pelo apoio e sacrifícios dedicados à minha formação.

Ao Prof. Dr. Cassiano Rech, pelo companherismo e compartilhamento de seus conhecimentos o qual tornou possível o desenvolvimento e conclusão deste trabalho.

Ao Prof. Dr. Marcello Mezaroba pelo auxílio no desenvolvimento desta dissertação.

Aos bolsistas e mestrandos do nPEE – Núcleo de Processamento de Energia Elétrica – da UDESC, em especial ao bolsista Rubens Tadeu Hock Júnior, pelo auxílio nas diversas tarefas e pela amizade ao longo deste período.

A todos os amigos que me apoiaram e incentivaram desde o ingresso à universidade.

A Supplier pela ajuda material para a realização deste trabalho.

A Texas Instruments e Vishay pelo fornecimento das amostras de componentes eletrônicos necessários para a montagem dos experimentos práticos.

RESUMO

NISHIOKA, Julio Kendi. **Sistema de Controle Digital Para Retificador Trifásico a Quatro Fios Com Filtro LCL**. 2010. 159f. Dissertação (Mestrado Profissional em Engenharia Elétrica – Área: Automação de Sistemas) – Universidade do Estado de Santa Catarina, Programa de Pós-Graduação em Engenharia Elétrica, Joinville, 2011.

Esta Dissertação de Mestrado propõe um sistema de controle digital para um retificador PWM trifásico a quatro fios com filtro LCL e elevado fator de potência de entrada. O sistema de controle proposto inclui uma malha interna de amortecimento ativo do pico de ressonância do filtro LCL, fazendo uso de um compensador em avanço. Além da malha de amortecimento ativo, o sistema de controle apresenta uma malha de corrente independente para cada fase do retificador, as quais empregam compensadores ressonantes sintonizados na frequência fundamental da tensão de entrada. Por fim, outras duas malhas externas são utilizadas para manter as tensões dos capacitores que compõem o barramento CC reguladas e equilibradas. Este trabalho também propõe uma metodologia de projeto para os parâmetros do filtro LCL, a qual é baseada nos limites máximos de harmônicos de corrente permitidos pelas normas e na minimização da energia reativa do capacitor do filtro LCL. Resultados de simulação e experimentais são apresentados para validar as análises desenvolvidas e demonstrar o desempenho dos controladores propostos.

Palavras-chave: Retificadores PWM trifásicos. Filtro LCL. Controle Digital. Amortecimento Ativo.

ABSTRACT

NISHIOKA, Julio Kendi. **Digital Control System For Three-Phase Four-Wire Rectifier with LCL Filter**. 2010. 159f. Dissertation (Professional Master Course in Electrical Engineering – Area: Automation of Systems) – Santa Catarina State University, Post Graduation Program in Electrical Engineering, Joinville, 2011.

This dissertation proposes a digital control system for a three-phase four-wire high input power factor PWM rectifier with LCL filter. The proposed control system includes an inner control loop for active damping of the LCL filter peak resonance, which uses a lead-lag compensator. In addition, the control system presents an independent current loop for each rectifier phase, which employs resonant compensators tuned at the fundamental frequency of the utility grid voltage. Finally, other two outer loops are used to maintain the voltages across the dc bus capacitors regulated and balanced. This work also proposes a design methodology to obtain the parameter of the LCL filter, which is based on maximum harmonic currents allowed by technical standards and on the minimization of the reactive energy of the LCL filter capacitors. Simulation and experimental results are presented to validate the developed analysis and demonstrate the performance of the proposed controllers.

Keywords: Three-phase PWM rectifier. LCL filter. Digital Control. Active Damping.

LISTA DE ILUSTRAÇÕES

Figura 1 – Retificador PWM trifásico a quatro fios com filtro LCL.....	25
Figura 2 – Representação do retificador PWM monofásico equivalente à uma fase do retificador PWM trifásico para a obtenção do ganho estático.....	26
Figura 3 – Resposta em frequência do filtro L e LCL, obtidas através da função de transferência que relaciona a corrente na rede e a razão cíclica do retificador.	28
Figura 4 – Representação simplificada de uma fase do retificador PWM com filtro LCL conectado à rede.....	31
Figura 5 – Representação monofásica do filtro LCL, considerando-se o capacitor como circuito aberto.....	32
Figura 6 – Diagrama fasorial das tensões obtida a partir da Figura 5.....	32
Figura 7 – Circuito equivalente para determinação do valor da indutância L_c	33
Figura 8 – Modelo monofásico do filtro LCL considerando os harmônicos de corrente e tensão.....	35
Figura 9 – Obtenção de C_f , conforme variação de γ	39
Figura 10 – Influência da variação da indutância total na frequência de ressonância.	42
Figura 11 – Influência da variação da constante de proporcionalidade entre as indutâncias L_r e L_c (γ) na determinação da capacitância do filtro LCL.	43
Figura 12 – Diagrama de blocos das malhas de controle discretizado do retificador trifásico PWM a quatro fios com filtro LCL.....	47
Figura 13 – Circuito equivalente monofásico para obtenção da planta de corrente.	53
Figura 14 – Circuito simplificado para obtenção do modelo da planta da tensão total.	55
Figura 15 – Circuito equivalente monofásico para obtenção do modelo da planta de tensão diferencial.	57
Figura 16 – Representação em diagrama de blocos das malhas de corrente e de amortecimento.	60
Figura 17 – Resposta em frequência do compensador em avanço.	61
Figura 18 – Resposta em frequência da função de transferência em malha fechada da malha de amortecimento, considerando a variação do ganho K_{AA}^*	64
Figura 19 – Resposta em frequência da função de transferência em malha aberta da malha de corrente não compensada com a variação do ganho do compensador em avanço K_{AA}^*	65

Figura 20 – Resposta em frequência da função de transferência em malha fechada da malha de amortecimento, considerando a variação do máximo ângulo de avanço φ_{max}^*	67
Figura 21 – Resposta em frequência da função de transferência em malha aberta da malha de corrente não compensada com a variação do máximo ângulo de avanço do compensador em avanço φ_{max}^*	68
Figura 22 – Resposta em frequência da função de transferência em malha fechada da malha de amortecimento, considerando a variação da frequência na qual ocorre o máximo ângulo de avanço.	69
Figura 23 – Resposta em frequência da função de transferência em malha aberta da malha de corrente não compensada com a variação da frequência na qual ocorre o máximo ângulo de avanço do compensador em avanço	70
Figura 24 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento.....	72
Figura 25 – Resposta em frequência da função de transferência em malha aberta da malha de corrente compensada.....	74
Figura 26 – Representação em diagrama de blocos da malha de controle da tensão total.	76
Figura 27– Resposta em frequência da função de transferência em malha aberta da malha de tensão total compensada.....	77
Figura 28 – Representação em diagrama de blocos das malhas de tensão diferencial trifásica.	78
Figura 29 – Resposta em frequência da função de transferência em malha aberta da malha de tensão diferencial compensada.	79
Figura 30 – Circuito de potência implementado no <i>Simulink</i> TM	82
Figura 31 – Circuito de sensoriamento, controle e acionamento implementados no <i>Simulink</i> TM	83
Figura 32 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado da rede nas fases A, B e C, considerando carga resistiva nominal e equilibrada.	85
Figura 33 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado do conversor nas fases A, B e C, considerando carga resistiva nominal e equilibrada.	86
Figura 34 – Resultado de simulação: Tensões sobre os capacitores do filtro LCL nas fases A, B e C, considerando carga resistiva nominal e equilibrada.....	87

Figura 35 – Resultado de simulação: Sinal de saída do compensador ressonante (superior), da malha de amortecimento (meio) e sinal de entrada do modulador por largura de pulso (inferior) na fase A.....	88
Figura 36 – Resultado de simulação: Tensões do barramento CC com carga resistiva nominal e equilibrada.	89
Figura 37 – Resultado de simulação: Tensão na rede e correntes através dos indutores do lado da rede nas fases A, B e C, considerando cargas resistivas distintas conectadas em cada capacitor do barramento CC.....	90
Figura 38 – Resultado de simulação: Tensões do barramento CC com cargas resistivas distintas conectadas em cada capacitor do barramento CC.....	91
Figura 39 – Resultado de simulação: Corrente sobre o indutor do lado da rede (i_{Lr}) durante a aplicação de carga passando da condição de desequilíbrio de carga para carga equilibrada. ..	92
Figura 40 – Resultado de simulação: Tensão no barramento CC durante a aplicação de carga passando da condição de desequilíbrio de carga para carga equilibrada.	92
Figura 41 – Resultado de simulação: Operação com amortecimento ativo e sem amortecimento ativo.....	93
Figura 42 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado da rede nas fases A, B e C, com sistema operando em meia-carga equilibrada (750 W) sobre cada capacitor do barramento CC.....	94
Figura 43 – Resultado de simulação: Tensões do barramento CC com meia-carga (750 W) equilibradas conectadas em cada capacitor do barramento CC.....	94
Figura 44 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado da rede nas fases A, B e C, com sistema operando com carga equilibrada e alimentação desbalanceada.	96
Figura 45 – Resultado de simulação: Tensão sobre cada capacitor do barramento CC, quando o sistema opera com alimentação desbalanceada e com carga equilibrada.	96
Figura 46 – Estudo da variação paramétrica considerando o posicionamento dos pólos do sistema em malha fechada da malha de corrente, conforme variação da indutância L_r	98
Figura 47 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento considerando o valor nominal da indutância L_r	99
Figura 48 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento considerando a indutância L_r igual a 82 μ H.	100

Figura 49 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento considerando a indutância L_r igual a 9,3 mH.	101
Figura 50 – Representação simplificada do retificador PWM monofásico com filtro LCL. .	102
Figura 51 – Resposta em frequência da função de transferência em malha aberta da malha de tensão total compensada para o sistema monofásico.	104
Figura 52 – Resposta em frequência da função de transferência em malha aberta da malha de tensão diferencial compensada para o sistema monofásico.	105
Figura 53 – Resultado experimental: Tensão na rede e corrente através do indutor do lado da rede considerando carga resistiva nominal e equilibrada.	106
Figura 54 – Resultado experimental: Espectro harmônico e THD da tensão de alimentação.	107
Figura 55 – Resultado experimental: Espectro harmônico e <i>THD</i> da corrente de entrada com carga resistiva nominal e equilibrada.	107
Figura 56 – Resultado experimental: Tensões do barramento CC com carga resistiva nominal e equilibrada.	107
Figura 57 - Resultado experimental: Tensão diferencial do barramento CC com carga resistiva nominal e equilibrada.	108
Figura 58 – Resultado experimental: Tensão na rede e corrente sobre o indutor do lado da rede considerando carga resistiva desequilibrada.	109
Figura 59 – Resultado experimental: Tensões do barramento CC com carga resistiva desequilibrada.	109
Figura 60 – Resultado experimental: Tensão diferencial do barramento CC com carga resistiva desequilibrada.	110
Figura 61 – Resultado experimental: Tensões no barramento CC durante a aplicação de carga, passando da condição de desequilíbrio de carga para carga equilibrada.	110
Figura 62 – Resultado experimental: Tensão diferencial no barramento CC durante a aplicação de carga, passando da condição de carga desequilíbrio para equilibrada.	111
Figura 63 – Resultado experimental: Tensão no barramento CC durante a retirada de carga, passando da condição de carga equilibrada para desequilibrada.	111
Figura 64 – Resultado experimental: Tensão diferencial no barramento CC durante a retirada de carga, passando da condição de carga equilibrada para desequilibrada.	112
Figura 65 – Diagrama de blocos simplificado do protótipo implementado.	123
Figura 66 – Fotografia do protótipo elaborado.	124

Figura 67 – Representação gráfica do kit de desenvolvimento eZdsp TMS320F2812. (Fonte: SPECTRUM DIGITAL INC.).....	125
Figura 68 – Fluxograma do programa implementado no DSP.....	129
Figura 69 – Sensor de corrente CA por efeito Hall, modelo CSNT651.	130
Figura 70 – Circuito implementado para o sensor de corrente CA sobre os indutores do lado da rede nas fases A, B e C.	130
Figura 71 – Circuito de condicionamento de sinais para a corrente CA de entrada e de offset.	131
Figura 72 – Circuito de condicionamento de sinais para a tensão CA da rede e sobre os capacitores do filtro LCL.	131
Figura 73 – Circuitos de condicionamento dos sinais de tensão do barramento CC.....	132
Figura 74 – Circuito de adequação dos sinais do DSP para o acionamento dos <i>drivers</i>	133
Figura 75 – Fotografia do driver SKHI 20opA.	134

LISTA DE TABELAS

Tabela 1 – Comparativo entre os filtros L e LCL para sistemas de elevada potência.	29
Tabela 2 – Limites de distorção harmônica na corrente baseado nas normas IEEE Std 519:1992 (sistemas de distribuição para tensões de 120 V à 69 kV) e IEEE Std 1547:2003. .	35
Tabela 3 – Especificação do sistema.....	39
Tabela 4 – Valores teóricos e experimentais para os elementos do filtro LCL.....	43
Tabela 5 – Parâmetros para projeto do sistema de controle.	59
Tabela 6 – Conectores do eZdsp (Fonte: SPECTRUM DIGITAL INC.).	125

LISTA DE ABREVIACES E SIMBOLOGIA

γ	– Constante de proporcionalidade entre L_r e L_c .
ω	– Frequncia angular definida em rad/s.
η	– Rendimento do retificador PWM trifsico.
Δi_{Lr}	– Ondulao da corrente no indutor do lado da rede.
$\Delta i_{Lr_p_max}$	– Mxima ondulao da corrente no indutor do lado da rede, definida a partir do seu valor de pico.
φ_{max}	– Mximo ngulo de avano para o compensador em avano simples.
φ_{max}^*	– Mximo ngulo de avano para o compensador em avano em cascata.
α_h	– Atenuao considerando harmnico de ordem h .
α_{hsw}	– Atenuao considerando a frequncia de comutao.
β	– Constante obtida a partir do mximo ngulo de avano do compensador em avano.
$\hat{i}_{Lr}$	– Distrbio na corrente atravs do indutor do lado da rede.
$\hat{d}$	– Distrbio na razo cclica.
AA_a	– Sinal resultante da ao de controle da malha de amortecimento.
ADC	– Conversor analgico-digital.
AT	– Funo de transferncia relacionada ao atraso de transporte.
CA	– Corrente alternada.
C_{AA}	– Compensador da malha de amortecimento.
CC	– Corrente continua.
C_f	– Capacitor do filtro LCL de entrada.
C_i	– Compensador da malha de corrente.
C_{o1}, C_{o2}	– Bancos de capacitores do barramento CC do retificador PWM.
$comp_a$	– sinal resultante da ao de controle da malha de corrente.
C_{vd_mono}	– Compensador da malha de tenso diferencial para o retificador PWM monofsico.
C_{vd_tri}	– Compensador da malha de tenso diferencial para o retificador PWM trifsico.
C_{vt_mono}	– Compensador da malha de tenso tota para o retificador PWM monofsico.

C_{vt_tri}	– Compensador da malha de tensão tota para o retificador PWM trifásico.
d	– Razão cíclica.
DSP	– Digital Signal Processor.
D_1 a D_6	– Diodos de saída do conversor.
f_{ck}	– Frequência de clock do DSP.
f_{max}	– Frequência em que ocorre o máximo ângulo de avanço do compensador em avanço.
f_{rede}	– Frequência da tensão da rede de alimentação.
f_{res}	– Frequência de ressonância do filtro LCL.
f_{s1}	– Frequência de amostragem das malhas de corrente e amortecimento.
f_{s2}	– Frequência de amostragem das malhas de tensão total e diferencial.
f_{sw}	– Frequência de comutação.
$FTMA_{Ci}$	– Função de transferência em malha aberta referente à malha de corrente.
$FTMA_{vd_mono}$	– Função de transferência em malha aberta referente à malha de tensão diferencial para o retificador monofásico.
$FTMA_{vd_tri}$	– Função de transferência em malha aberta referente à malha de tensão diferencial para o retificador trifásico.
$FTMA_{vt_mono}$	– Função de transferência em malha aberta referente à malha de tensão total para o retificador monofásico.
$FTMA_{vt_tri}$	– Função de transferência em malha aberta referente à malha de tensão total para o retificador trifásico.
$FTMF_{AA}$	– Função de transferência em malha fechada referente à malha de amortecimento.
G_{id}	– Função de transferência que relaciona a corrente de entrada e razão cíclica.
G_{vcf}	– Função de transferência que relaciona a tensão sobre o capacitor do filtro LCL e a razão cíclica.
G_{vd_mono}	– Função de transferência que relaciona a tensão diferencial e a corrente i_{Lr} para o retificador PWM monofásico.
G_{vd_tri}	– Função de transferência que relaciona a tensão diferencial e a corrente i_{Lr} para o retificador PWM trifásico.
G_{vt_mono}	– Função de transferência que relaciona a tensão total e a corrente i_{Lr} para o retificador PWM monofásico.
G_{vt_tri}	– Função de transferência que relaciona a tensão total e a corrente i_{Lr} para o retificador PWM trifásico.

h	– Ordem do harmônico.
h_{ad}	– Ganho do conversor AD do DSP.
h_i	– Ganho do sensor de corrente.
h_{sw}	– Ordem do harmônico relativa à frequência de comutação.
h_{vac}	– Ganho do sensor de tensão de entrada.
h_{vcap}	– Ganho do sensor de tensão sobre o capacitor do filtro LCL.
h_{vdc}	– Ganho do sensor de tensão de cada ramo do barramento CC.
I_{eq}	– Fonte de corrente controlada.
IGBT	– Insulated Gate Bipolar Transistor.
I_{in_rms}	– Valor eficaz da corrente através do indutor do lado da rede.
i_{Lc}	– Corrente através do indutor do lado do conversor.
i_{Lr}	– Corrente através do indutor do lado da rede.
i_{Lr_x}	– Corrente através do indutor do lado da rede específica para a fase x , onde x representa a fase A, B ou C.
JTAG	– Join Test Action Group.
K_{AA}	– Ganho do compensador em avanço simples.
K_{AA}^*	– Ganho do compensador em avanço em cascata.
K_m	– Ganho do multiplicador.
K_{pwm}	– Ganho do PWM.
K_{res}	– Ganho do compensador ressonante.
L_c	– Indutor do filtro LCL do lado do conversor.
L_r	– Indutor do filtro LCL do lado da rede.
L_{Total}	– Indutância total do filtro LCL.
m	– Índice de modulação de amplitude.
MOSFET	– Metal Oxide Semiconductor Field Effect Transistor.
P_{in_tri}	– Potência de entrada do retificador PWM trifásico.
P_o	– Potência de saída do retificador PWM.
PWM	– Pulse Width Modulation.
RAM	– Random Access Memory.
res_a	– Sinal resultante da ação do compensador ressonante.
R_{o1}, R_{o2}	– Resistências equivalentes da carga.
S_1 a S_6	– Chaves semicondutoras principais.
T_d	– Constante do compensador em avanço definida a partir de f_{max} e de α .
TDD	– Total Demand Distortion.

THD	– Total Harmonic Distortion.
T_{PWM}	– Valor máximo ajustado para o contador do DSP que determina o período do PWM.
T_s	– Período de amostragem.
T_{s1}	– Período de amostragem para as malhas de corrente e amortecimento.
T_{s2}	– Período de amostragem para as malhas de tensão total e diferencial.
T_{sw}	– Período de comutação.
UPS	– Uninterrupt Power Supply.
v_{cf}	– Tensão sobre o capacitor do filtro LCL.
V_d	– Tensão diferencial.
v_{in_p}	– Tensão de pico da alimentação do retificador PWM.
v_{in_rms}	– Tensão eficaz da alimentação do retificador PWM.
v_{in_x}	– Tensão de alimentação específica para cada fase do retificador PWM, onde x representa a fase A, B ou C.
v_L	– Tensão sobre a indutância total.
v_{Lc}	– Tensão sobre o indutor do lado do conversor.
v_{Lr}	– Tensão sobre o indutor do lado da rede.
v_o	– Tensão total do barramento CC.
v_{o_ref}	– Tensão de referência para o barramento CC.
v_{o1} e v_{o2}	– Tensão sobre cada capacitor do barramento CC.
v_{ret}	– Tensão retificada.
W	– Domínio contínuo Plano W .
X_c	– Reatância do indutor do lado do conversor.
X_{cf}	– Reatância do capacitor do filtro LCL.
X_r	– Reatância do indutor do lado da rede.
Z	– Domínio discreto.
ZOH	– Zero-Order Hold.

SUMÁRIO

1	INTRODUÇÃO.....	20
1.1	ORGANIZAÇÃO DA DISSERTAÇÃO	23
2	RETIFICADOR PWM TRIFÁSICO A QUATRO FIOS COM FILTRO LCL.....	25
2.1	DESCRIÇÃO DO RETIFICADOR PWM TRIFÁSICO A QUATRO FIOS.....	25
2.2	DESCRIÇÃO DO FILTRO LCL	27
2.2.1	Metodologia de projeto do filtro LCL	30
2.2.1.1	Determinação do valor máximo da indutância total.....	31
2.2.1.2	Determinação da indutância mínima do lado do conversor.....	33
2.2.1.3	Atenuação dos harmônicos da corrente na rede.....	35
2.2.1.4	Determinação da frequência de ressonância do filtro LCL	36
2.2.1.5	Determinação da capacitância do filtro LCL	37
2.2.2	Exemplo de projeto do filtro LCL.....	39
2.2.2.1	Determinação do valor máximo para a indutância total.....	40
2.2.2.2	Determinação do valor mínimo para a indutância do lado do conversor (L_c)	40
2.2.2.3	Atenuação dos harmônicos da corrente na rede.....	40
2.2.2.4	Determinação da frequência de ressonância do filtro LCL	41
2.2.2.5	Determinação da capacitância do filtro LCL	42
2.3	CONCLUSÕES DO CAPÍTULO.....	44
3	SISTEMA DE CONTROLE.....	45
3.1	DESCRIÇÃO DAS MALHAS DE CONTROLE.....	45
3.1.1	Malha de amortecimento	46
3.1.2	Malha de controle de corrente.....	49
3.1.3	Malha de controle de tensão total.....	50
3.1.4	Malha de controle de tensão diferencial	51
3.2	MODELAGEM MATEMÁTICA	51
3.2.1	Modelo para a malha de corrente	52
3.2.2	Modelo para malha de amortecimento	54
3.2.3	Modelo para malha de tensão total.....	55
3.2.4	Modelo para malha de tensão diferencial	57
3.3	PROJETO DO SISTEMA DE CONTROLE	58

3.3.1	Compensador da malha de amortecimento ativo	59
3.3.1.1	Influência do ganho K_{AA}	62
3.3.1.2	Influência do máximo ângulo de avanço φ_{max}	65
3.3.1.3	Influência da frequência na qual ocorre o máximo ângulo de avanço f_{max}	68
3.3.1.4	Projeto do compensador em avanço	71
3.3.2	Compensador de corrente	72
3.3.3	Compensador de tensão total	74
3.3.4	Compensador de tensão diferencial	76
3.4	CONCLUSÕES DO CAPÍTULO	79
4	RESULTADOS OBTIDOS	81
4.1	RESULTADOS DE SIMULAÇÃO	81
4.2	VARIAÇÃO PARAMÉTRICA	97
4.3	RESULTADOS EXPERIMENTAIS	101
4.4	CONCLUSÕES DO CAPÍTULO	112
5	CONCLUSÕES GERAIS	114
	REFERÊNCIAS BIBLIOGRÁFICAS	116
	APÊNDICE A – PROTÓTIPO IMPLEMENTADO	122
A.1	VISÃO GERAL DO PROTÓTIPO IMPLEMENTADO	122
A.2	PROCESSADOR DIGITAL DE SINAIS	123
A.3	IMPLEMENTAÇÃO DO SOFTWARE	126
A.4	CIRCUITO DE INSTRUMENTAÇÃO	128
A.5	CIRCUITOS DE COMANDO	132
A.5.1	CIRCUITO DE INTERFACE	133
A.5.2	CIRCUITO DE ACIONAMENTO	133
A.6	SEMICONdutoRES	134
A.6.1	CHAVES SEMICONdUTORAS	134
A.6.2	DIODOS	135
	APÊNDICE B – SOFTWARE IMPLEMENTADO NO MATLAB	136
	APÊNDICE C – SOFTWARE IMPLEMENTADO NO DSP	148
C.1	ROTINA DE EXECUÇÃO PRINCIPAL	148
C.2	ROTINA DE INTERRUPÇÃO	149
C.3	ROTINA PARA DESABILITAR PWM	155
C.4	ROTINAS DE CONFIGURAÇÕES DO ADC	156
C.5	CONFIGURAÇÃO DOS PINOS DE I/O	157

C.6	ROTINA DE CONFIGURAÇÃO DOS TEMPORIZADORES E PWM	158
-----	---	-----

1 INTRODUÇÃO

Devido ao aumento gradativo da utilização de equipamentos eletrônicos nos últimos anos e que, em sua maioria, apresentam alimentação em corrente contínua (CC), faz-se necessário que sejam aplicados circuitos ou sistemas que realizem a conversão da corrente alternada (CA), disponível na rede elétrica, em CC. Esses conversores CA-CC são denominados de retificadores, podendo ser classificados quanto ao número de fases, ao tipo de semicondutores empregados e à estratégia de modulação empregada.

Quanto ao número de fases, os retificadores usualmente são monofásicos ou trifásicos, sendo que normalmente os retificadores monofásicos são empregados em aplicações de baixa potência. Quando deseja-se elevar os níveis de potência opta-se pela utilização dos retificadores trifásicos, o qual permite dividir a potência entre as três fases.

Em se tratando de retificadores trifásicos, estes podem ser classificados quanto à presença ou ausência do condutor neutro na topologia. A presença do condutor neutro nos retificadores a 4 fios faz com que estes tenham a possibilidade do controle da corrente no neutro, característica interessante quando se considera a aplicação do retificador em sistemas desequilibrados (GHOSH e NARAYANAN, 2008).

Outra forma de classificar os retificadores depende do tipo de semicondutor empregado, que faz com que possam ser classificados em retificadores passivos ou ativos.

Nos retificadores passivos, ou não controlados, são utilizados diodos, que são acionados conforme a diferença de potencial sobre os mesmos. Retificadores ativos, ou controlados, utilizam semicondutores que permitem o controle da entrada em condução. Assim, é necessário um pulso de comando para que o semicondutor entre em condução. Os retificadores controlados podem ser concebidos utilizando-se chaves semicondutoras como IGBTs, MOSFETs ou tiristores.

Os retificadores ativos podem ser classificados quanto à frequência em que as chaves semicondutoras são controladas. As chaves semicondutoras podem ser controladas em baixa frequência como ocorre na utilização dos tiristores, ou em alta frequência quando são normalmente utilizados IGBTs e MOSFETs. No caso da modulação ser realizada em alta frequência, o comando das chaves semicondutoras normalmente é um sinal modulado por largura de pulso (PWM). Dessa forma, os retificadores ativos controlados em alta frequência passam a ser denominados de retificadores PWM.

Os retificadores PWM, devido ao controle do tempo de condução das chaves semicondutoras ocorrer em alta frequência, possibilitam a regulação da tensão de saída, controle no fator de potência de entrada independente do tipo de carga, e, portanto, redução da distorção harmônica da corrente (RODRIGUEZ et al, 2005).

Apesar dos retificadores PWM apresentarem a vantagem da correção do fator de potência e redução da distorção harmônica da corrente em baixa frequência, a comutação em alta frequência gera harmônicos próximos à frequência de comutação.

Uma forma de se atenuar esses harmônicos é o uso de um filtro L, o qual utiliza um indutor para a conexão do retificador a seu sistema de alimentação. O filtro L é muito difundido na indústria, mas em sistemas de elevada potência (valores superiores a alguns kW) seu indutor tende a apresentar valores cada vez maiores, a fim de se obter boa atenuação dos harmônicos próximos à frequência de comutação. O aumento na indutância faz com que seu volume aumente e consequentemente seu custo é elevado.

Uma alternativa ao filtro L é a utilização do filtro LCL, o qual apresenta boa atenuação dos harmônicos próximos à frequência de comutação, obtidos com menores valores de indutância, ocasionando na redução do volume dos indutores do filtro de entrada do retificador PWM. No entanto devido à interação entre os elementos reativos que compõem o filtro LCL e as próprias impedâncias do sistema de alimentação, o mesmo apresenta a ocorrência do fenômeno de ressonância o que poderá fazer com que o sistema torne-se instável ou opere em uma região próxima à instabilidade. Dessa forma, torna-se necessário a utilização de técnicas de amortecimento da ressonância do filtro LCL a fim de fazer com o sistema se torne estável em qualquer ponto de operação, mesmo com variações paramétricas.

Alguns trabalhos apresentam diferentes técnicas de amortecimento, sendo que as mesmas podem ser definidas como amortecimento passivo ou ativo. O amortecimento passivo implica geralmente na inserção de resistências, capacitores ou indutores no filtro LCL, ocasionando perdas adicionais ao sistema. A inclusão de resistores em alguns casos também acaba por alterar a resposta em frequência do filtro LCL, modificando principalmente a sua atuação em alta frequência (LISERRE, BLAABJERG e DELL'AQUILA, 2004; LISERRE, BLAABJERG, e HANSEN, 2005; AHMED, FINNEY e WILLIAMS, 2007; PETTERSON, SALO e TUUSA, 2006; MATOS et al, 2010).

O amortecimento ativo implica na modificação do sistema de controle, aumentando a complexidade do mesmo (JULEAN, 2009; WEI et al, 2008; LISERRE, DELL'AQUILA e BLAABJERG, 2003). Além da alteração no sistema de controle poderá haver a necessidade

do aumento no número de sensores, aumentando dessa forma o custo do sistema. No entanto, há autores que apresentam trabalhos considerando o amortecimento ativo sem a inclusão de sensores adicionais (MALINOWSKI, KAZMIERKOWSKI e BERNET, 2005).

Algumas técnicas de amortecimentos ativos apresentadas na literatura envolvem:

- utilização de filtros rejeita-faixa (filtro *notch*) projetados para a frequência de ressonância do filtro LCL. Embora seja bastante simples, este tipo de amortecimento é muito susceptível à variação paramétrica do filtro LCL;
- inclusão de um resistor virtual, o qual emula a presença do resistor real, com a vantagem de que não há a inclusão de perdas no sistema (WESSELS, DANNEHL e FUCHS, 2008);
- inclusão de um compensador em avanço (BLASKO e KAURA, 1997);
- retroação parcial robusta de estados, o qual consiste em alocar os pólos do sistema dinâmico discreto de modo a amortecer a ressonância do filtro LCL. (GABE, 2008; GABE, MONTAGNER e PINHEIRO, 2009).

Assim, aliando-se os retificadores PWM trifásicos a quatro fios com o filtro LCL, obtém-se um sistema capaz de atender aos requisitos referentes aos níveis de harmônicos provocados pela comutação das chaves semicondutoras, apresenta a possibilidade de controle do fator de potência, controle independente das correntes das três fases, regulação da tensão do barramento CC, manutenção do equilíbrio das tensões nos capacitores que formam o barramento CC e diminuição no volume do filtro de entrada.

Considerando-se essas características, o sistema formado pelo retificador PWM trifásico a quatro fios e filtro LCL apresenta aplicabilidade como filtros ativos em sistemas tanto com cargas monofásicas quanto trifásicas (DIAS, 2010; PETTERSON, SALO e TUUSA, 2006; VERDELHO e MARQUES, 1998), no estágio retificador de entrada de sistemas ininterruptos de energia (*UPS*) que não contemplam o uso de transformador em seu estágio retificador (JIANG et al, 2011; MOHAN et al, 2010; KIM, KWON e KWON, 2009; FRASER e MANNING, 1997; GÜNES, ÜSTÜNTEPE e HAVA, 2009; FRASER, MANNING E WELLS, 1995), em sistemas com regeneração de energia, entre outros.

Dessa forma, esta Dissertação de Mestrado propõe um sistema de controle digital multimalhas para um retificador PWM trifásico a quatro fios com filtro LCL, o qual deverá realizar o amortecimento ativo da frequência de ressonância do filtro LCL, sintetizar correntes de entrada com baixa distorção harmônica e em fase com as tensões de entrada, além de manter as tensões do barramento CC equilibradas e reguladas. Ainda, a fim de avaliar o

desempenho do filtro LCL aplicado como filtro de entrada do retificador PWM trifásico a quatro fios, esta Dissertação de Mestrado também propõe uma metodologia de projeto para o filtro LCL.

1.1 ORGANIZAÇÃO DA DISSERTAÇÃO

No Capítulo 2 é realizada uma descrição sobre a topologia do conversor CA/CC utilizado nesta Dissertação de Mestrado. Em um segundo estágio é feita a descrição do filtro LCL que é utilizado como filtro de entrada do retificador PWM trifásico, onde é estabelecido um comparativo entre o filtro LCL e o filtro L. Na sequência é apresentada uma metodologia de projeto para o filtro LCL, o qual é baseado no atendimento das especificações do sistema utilizado, considerando-se as recomendações mais restritivas que determinam os níveis harmônicos da corrente pelas normas IEEE Std 519:1992 e IEEE Std 1547:2003 e na potência reativa consumida pelo filtro LCL. Finalizando o capítulo tem-se a apresentação de um exemplo de projeto para o filtro LCL.

No Capítulo 3 inicialmente é realizada uma descrição do sistema de controle digital proposto para o retificador PWM trifásico a quatro fios com o filtro LCL, o qual estabelece além das malhas de controle de corrente e da tensão total e diferencial, uma malha responsável pelo amortecimento ativo, o qual é necessário devido ao fenômeno de ressonância provocado pelo filtro LCL. Na sequência do capítulo são apresentados os modelos dinâmicos necessários para o projeto do sistema de controle, bem como um exemplo de projeto dos compensadores que compõem o sistema de controle proposto.

No Capítulo 4 são apresentados os principais resultados de simulação obtidos para o sistema de controle proposto para o retificador PWM trifásico com a presença do filtro LCL. Neste capítulo também se verifica a influência do sistema de amortecimento ativo utilizado neste trabalho.

O desempenho do sistema de controle proposto será avaliado através dos resultados práticos obtidos através da implementação experimental de uma fase do retificador PWM com filtro LCL, o qual apresenta para as malhas de corrente e de amortecimento comportamento semelhante tanto para o sistema trifásico quanto para o sistema monofásico, uma vez que para o sistema trifásico a quatro fios considerado neste trabalho as malhas de corrente e amortecimento são independentes para cada fase.

Finalizando a Dissertação, no Capítulo 5, são apresentadas as principais conclusões deste trabalho, realizando uma análise sobre o projeto do filtro LCL e do sistema de controle proposto, analisando o seu desempenho.

2 RETIFICADOR PWM TRIFÁSICO A QUATRO FIOS COM FILTRO LCL

Neste capítulo será realizada a descrição do retificador PWM trifásico a quatro fios e do filtro LCL, utilizados no desenvolvimento deste trabalho. Também será proposta uma metodologia de projeto do filtro LCL.

2.1 DESCRIÇÃO DO RETIFICADOR PWM TRIFÁSICO A QUATRO FIOS

O sistema sob análise neste trabalho é apresentado na Figura 1, sendo formado pelo retificador PWM trifásico a quatro fios e o filtro LCL, que conecta o retificador e o sistema de alimentação.

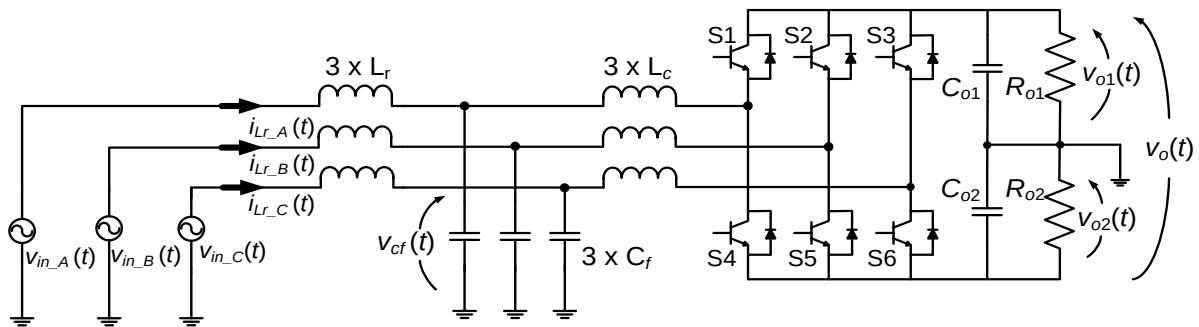


Figura 1 – Retificador PWM trifásico a quatro fios com filtro LCL.

Verifica-se através da Figura 1 que o sistema estudado é composto por seis chaves semicondutoras, sendo duas para cada fase. As chaves semicondutoras de uma mesma fase atuam de modo complementar, isto é, as duas chaves semicondutoras não poderiam ser acionadas ao mesmo tempo, pois ocasionaria curto-circuito na fase, ou como é denominado ocasiona curto-circuito de braço.

O quarto fio (condutor neutro) desse retificador trifásico é obtido a partir do ponto central dos capacitores que compõem o barramento CC. Dessa forma, existe a necessidade de dividir o barramento em duas partes. A tensão sobre cada capacitor do barramento CC é identificada por $v_{o1}(t)$ e $v_{o2}(t)$, como mostrado na Figura 1.

Analisando-se a Figura 1 nota-se que o sistema de controle do retificador PWM a quatro fios, que é o foco principal de estudo dessa Dissertação, deve garantir que as correntes consumidas pelo retificador sejam senoidais e em fase com as tensões de entrada, que a tensão total no barramento CC, sendo a soma das tensões $v_{o1}(t)$ e $v_{o2}(t)$, seja regulada em um valor de

referência, e que a tensão diferencial entre os capacitores que compõem o barramento CC, sendo a diferença entre as tensões $v_{o1}(t)$ e $v_{o2}(t)$, seja nula.

Devido à presença do condutor neutro no retificador PWM trifásico, o controle de corrente pode ser realizado independentemente para cada fase, tal como um retificador PWM monofásico. Dessa forma, é possível obter a razão cíclica em regime permanente, associada a cada fase do retificador PWM.

Para a obtenção da razão cíclica pode-se desprezar o capacitor C_f do filtro LCL, devido a elevada impedância desse capacitor na frequência fundamental da rede. Dessa forma, o filtro LCL passa a ser um filtro L, formado pelas indutâncias L_r e L_c , como apresentado na Figura 2.

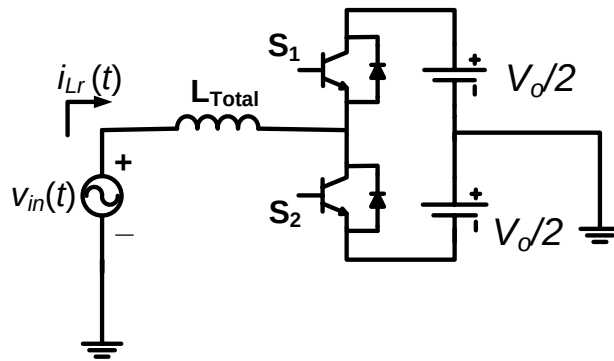


Figura 2 – Representação do retificador PWM monofásico equivalente à uma fase do retificador PWM trifásico para a obtenção do ganho estático.

Observa-se na Figura 2 que os capacitores são substituídos por fontes de tensão CC, cujo valor é a metade da tensão de barramento CC sobre cada capacitor do barramento.

O retificador apresentado na Figura 2 apresenta duas etapas de operação, sendo que durante a primeira a chave semicondutora S_1 está conduzindo e S_2 está bloqueada. Na segunda etapa ocorre a situação inversa onde a chave semicondutora S_1 está bloqueada e S_2 está conduzindo.

Para a obtenção da expressão da razão cíclica d é aplicado o princípio de balanço volt-segundos no indutor, o qual define que em regime permanente a tensão média sobre o indutor em um período de comutação é nula. A verificação desse princípio inicia-se através da equação que define a tensão sobre o indutor, o qual é dado por:

$$v_{L_{Total}}(t) = L_{Total} \frac{di_{L_r}(t)}{dt}. \quad (2.1)$$

Considerando que em regime permanente a corrente apresenta variação nula em um período de comutação, manipulando (2.1) tem-se que:

$$0 = \int_0^{T_s} v_{Ltotal}(t) dt. \quad (2.2)$$

Dividindo-se ambos os lados de (2.2) pelo período de comutação T_s tem-se:

$$0 = \frac{1}{T_s} \int_0^{T_s} v_{Ltotal}(t) dt, \quad (2.3)$$

onde a expressão obtida representa o valor da tensão média sobre o indutor L_{Total} .

Assim utilizando-se a expressão (2.3) e considerando as etapas de operação do retificador obtém-se a expressão que representa a razão cíclica:

$$d(t) = \frac{1}{2} + \frac{v_{in}(t)}{V_o}. \quad (2.4)$$

2.2 DESCRIÇÃO DO FILTRO LCL

A conexão entre o retificador PWM e o seu sistema de alimentação é realizada através de uma impedância, onde o caso mais simples seria utilizar como impedância um indutor, o qual teria como finalidade a realização da filtragem dos harmônicos de corrente produzidos pelas comutações das chaves semicondutoras do retificador PWM.

Neste trabalho ao invés de uma indutância, ou filtro L como é comumente denominado, foi utilizado para a conexão entre o sistema de alimentação e o retificador PWM um filtro do tipo LCL.

Na Figura 1 é possível verificar a presença do filtro LCL na conexão entre o sistema de alimentação e o retificador PWM trifásico a quatro fios, o qual apresenta um indutor ligado à rede de alimentação (L_r) e outro ao retificador (L_c). Além dos indutores, no ponto de conexão entre os indutores tem-se um capacitor (C_f) conectado ao neutro.

O filtro LCL é um filtro do tipo passa-baixa de terceira ordem, o qual apresenta maior atenuação dos harmônicos de corrente em alta frequência do que o filtro L. Dessa forma, tem especial aplicação em sistemas de elevada potência, que utilizam frequências de comutação menores. Outra vantagem é que, quando dimensionado para obter a mesma atenuação, os indutores do filtro LCL tende a apresentar menor volume do que o indutor do filtro L (DANNEHL, FUCHS e HANSEN, 2007; LISERRE, BLAABJERG, e HANSEN, 2005; KARSHENAS e SAGHAFI, 2006).

Apesar das vantagens do filtro LCL em comparação ao filtro L, a presença do capacitor faz com que ocorra interação entre este e as indutâncias do filtro e sistema, provocando a ocorrência do fenômeno de ressonância, como pode ser observado na Figura 3, a qual apresenta a resposta em frequência da função de transferência que relaciona a corrente na rede e a razão cíclica do retificador para os filtros L e LCL. Dessa forma, na maioria das aplicações torna-se necessário a utilização de alguma técnica de amortecimento ativa ou passiva da ressonância.

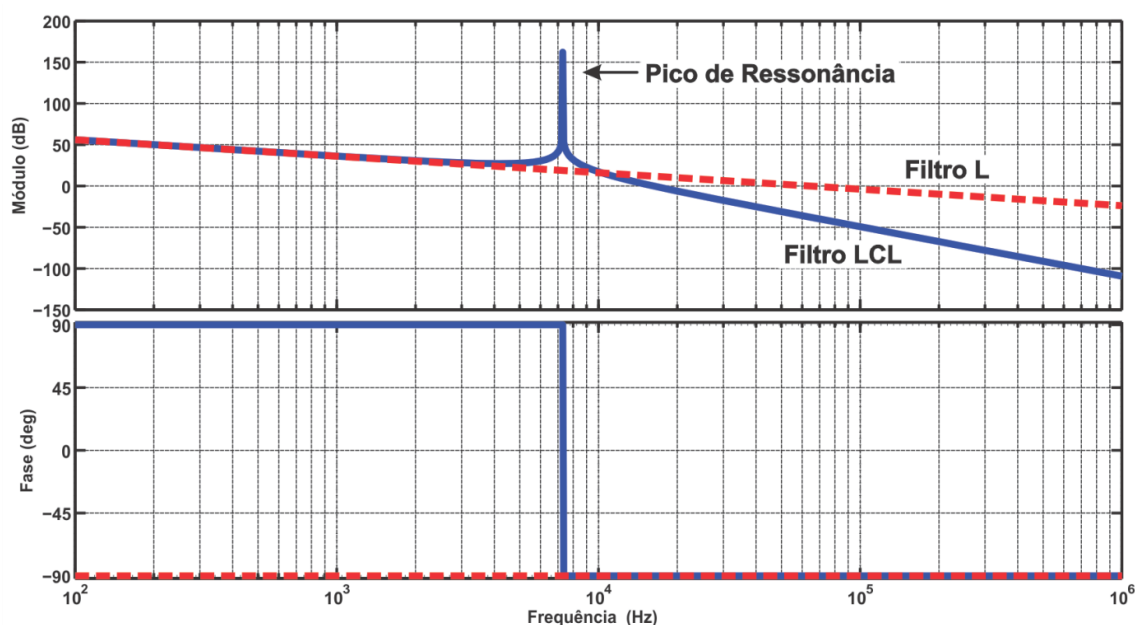


Figura 3 – Resposta em frequência do filtro L e LCL, obtidas através da função de transferência que relaciona a corrente na rede e a razão cíclica do retificador.

A técnica de amortecimento passivo ocorre quando são inseridas resistências em série ou em paralelo com os indutores e/ou o capacitor do filtro LCL. Entretanto, com a inclusão das resistências ocorre o aumento de perdas, o que pode ser significativo para sistemas de elevadas potência.

O amortecimento ativo realiza o amortecimento do pico de ressonância através de modificações no sistema de controle do retificador, não sendo necessária a inclusão de resistores. Como a técnica ativa envolve a manipulação do sistema de controle, a complexidade do projeto de controle do sistema tende a ser maior.

Um comparativo entre os filtros L e LCL para sistemas de elevada potência é apresentado na Tabela 1 (LANG et al., 2005; JULEAN, 2009; GABE; MONTAGNER e PINHEIRO, 2009; KARSHENAS e SAGHAFI, 2006).

Tabela 1 – Comparativo entre os filtros L e LCL para sistemas de elevada potência.

Filtro L	Filtro LCL
Fácil projeto e implementação	Projeto complexo
Filtro passa-baixa de primeira ordem	Filtro passa-baixa de terceira ordem
Maior volume do indutor	Menor volume dos indutores
Não ocorre fenômeno de ressonância	Ocorre fenômeno de ressonância
Não é necessário amortecimento	É necessário amortecimento passivo ou ativo
Menor complexidade do controle	Maior complexidade do controle
Pior resposta dinâmica	Melhor resposta dinâmica
Pior desempenho para baixa frequência de comutação	Melhor desempenho para baixa frequência de comutação
Atenuação na corrente na rede de -20 dB/década para toda faixa de frequência	Atenuação na corrente na rede de -60 dB/década para frequência acima da frequência de ressonância

Conforme destacado anteriormente, o bom desempenho do filtro LCL na atenuação de harmônicos, mesmo com baixas frequências de comutação, tem tornado a aplicação deste tipo

de filtro vantajosa em sistemas de alta potência, onde a frequência de comutação utilizada tende a ser de 2 a 15 kHz. Este fato fez com que diversos estudos tenham sido realizados no sentido de se obter uma melhor metodologia para o projeto do filtro LCL.

2.2.1 Metodologia de projeto do filtro LCL

Em 2004, Marco Liserre publicou um trabalho apresentando uma metodologia para o projeto do filtro LCL (LISERRE; BLAABJERG e DELL'AQUILA, 2004). A metodologia apresentada compara diferentes posições para os sensores de corrente e tensão, e os valores dos elementos passivos do filtro LCL são obtidos através de tentativa e erro. Primeiramente, determina-se um valor para uma das indutâncias do filtro, obtêm-se a capacitância do filtro através de equacionamento obtido baseando-se no posicionamento dos sensores de tensão e corrente, e a segunda indutância do filtro é obtida de tal maneira que seja realizado o ajuste na frequência de ressonância do filtro LCL.

Outras metodologias para o projeto do filtro LCL podem ser baseadas na análise da distorção harmônica total da corrente (*THD*) e no fator de atenuação da ondulação de corrente injetada na rede através do filtro LCL (PARK et al, 2010), e também na otimização do tamanho do filtro, o qual é diretamente relacionado ao tamanho das indutâncias, à potência consumida pela capacitância do filtro, à frequência de ressonância do filtro LCL, à ondulação de corrente, e à atenuação dos harmônicos de corrente (KARSHENAS e SAGHAFI, 2006; SUN; CHEN e WU, 2009; LANG et al, 2005; JALILI e BERNET, 2009; LIU et al, 2009; BINA e PASHAJAVID, 2009; GABE, 2008).

Neste trabalho será proposta uma metodologia de projeto para o filtro LCL, que é baseada nos seguintes parâmetros:

- Menor volume das indutâncias;
- Menor potência reativa consumida pela capacitância;
- Atender os requisitos recomendados pela IEEE Std. 519:1992 e IEEE Std. 1547:2003 para os níveis de atenuação dos harmônicos de corrente correspondente à frequência de comutação
- A frequência de ressonância do filtro LCL deverá atender à faixa de frequência definida por (JULEAN, 2009; MATOS et al, 2010; JALILI e BERNET, 2009; LISERRE; BLAABJERG e HANSEN, 2005):

$$10f_{rede} \leq f_{res} \leq 0,5f_{sw} . \quad (2.5)$$

Além de atender esses requisitos de desempenho, todos os elementos do retificador PWM trifásico e do filtro LCL foram considerados ideais para a obtenção dos parâmetros do filtro LCL.

Além disso, considerando que o retificador PWM trifásico possua quatro fios, para a descrição da metodologia de projeto do filtro LCL pode-se utilizar a representação por fase do retificador com filtro LCL conectado à rede elétrica, conforme circuito equivalente mostrado na Figura 4.

Na Figura 4 a fonte $v_{in}(t)$ representa a tensão de entrada do filtro LCL que neste caso representa a tensão na rede. A tensão de braço do retificador em relação ao neutro está sendo representada por $v_{ret}(t)$. Conectando as fontes de tensão tem-se o filtro LCL, que é formado pela indutância no lado da rede, pela indutância no lado do conversor e pela capacitância, sendo representados respectivamente por L_r , L_c e C_f .

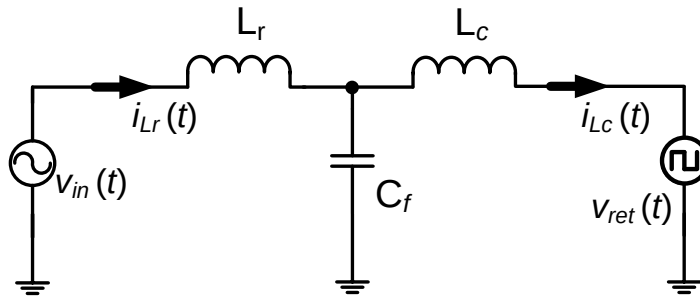


Figura 4 – Representação simplificada de uma fase do retificador PWM com filtro LCL conectado à rede.

2.2.1.1 Determinação do valor máximo da indutância total

O primeiro passo do projeto do filtro LCL é determinar o valor máximo para a indutância total do filtro LCL, onde a indutância total é definida como sendo a soma das indutâncias do lado da rede (L_r) e do conversor (L_c).

O máximo valor da indutância total deve garantir que o fator de potência seja unitário quando o sistema estiver trabalhando tanto como retificador ou quanto como inversor (regeneração de energia), sendo que a mínima tensão no barramento CC deve ser maior ou igual ao dobro do valor de pico da tensão de entrada (LANG et al, 2005).

Para a determinação da máxima indutância será novamente utilizado o circuito simplificado, apresentado na Figura 4. Devido ao fato de que a análise para a determinação da

máxima indutância total ser realizada em baixa frequência, o circuito pode ser simplificado substituindo-se a capacitância do filtro LCL por um circuito aberto. Além disso, todas as variáveis estão sendo expressas em termos dos seus valores de pico.

Outra consideração a ser realizada é a de que o fator de potência será unitário, assim sendo a corrente $i_{Lr}(t)$ deve estar em fase com a tensão $v_{in}(t)$.

Para a determinação da máxima indutância total é obtida inicialmente a representação fasorial das tensões verificadas no circuito da Figura 5, representação esta que é demonstrada na Figura 6.

Considerando os valores de pico dos fasores obtém-se a seguinte expressão:

$$(V_{in_p})^2 + (V_L)^2 = (V_{ret})^2, \quad (2.6)$$

onde V_L representa a tensão sobre a indutância total, sendo que a mesma é dada por:

$$V_L = j\omega L_{Total} I_{Lr_p}. \quad (2.7)$$

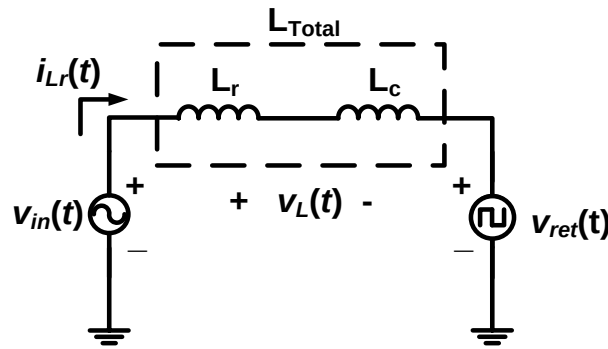


Figura 5 – Representação monofásica do filtro LCL, considerando-se o capacitor como circuito aberto.

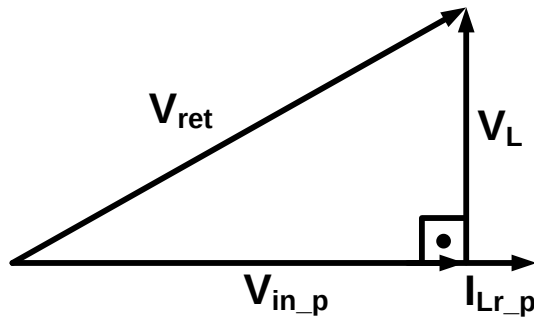


Figura 6 – Diagrama fasorial das tensões obtida a partir da Figura 5

Considerando que o retificador opera em sua região linear, tem-se que:

$$V_{ret} \leq \frac{V_o}{2}. \quad (2.8)$$

Substituindo (2.7) e (2.8) em (2.6) e realizando alguma manipulação algébrica obtém-se a expressão para a máxima indutância total do filtro LCL, que é dada por:

$$L_{Total} \leq \frac{\sqrt{V_o^2 - 4V_{in_p}^2}}{2\omega I_{Lr_p}}. \quad (2.9)$$

2.2.1.2 Determinação da indutância mínima do lado do conversor

A determinação da indutância mínima do lado do conversor (L_c) será baseada na especificação da máxima ondulação na corrente através do indutor L_c . Assim, para a determinação deste parâmetro será considerado o circuito apresentado na Figura 7, o qual é resultado de uma simplificação do circuito da Figura 4, decorrente do fato de que em baixa frequência a tensão sobre o capacitor pode ser aproximada à tensão na rede.

O circuito utilizado apresenta duas etapas de operação, sendo a primeira etapa quando o interruptor S_1 estiver em condução e S_2 estiver bloqueado. Na segunda etapa as chaves semicondutoras operam de maneira complementar à primeira etapa. Ainda, sabe-se que em regime permanente o circuito da Figura 7 apresenta a mesma variação da corrente nas duas etapas.

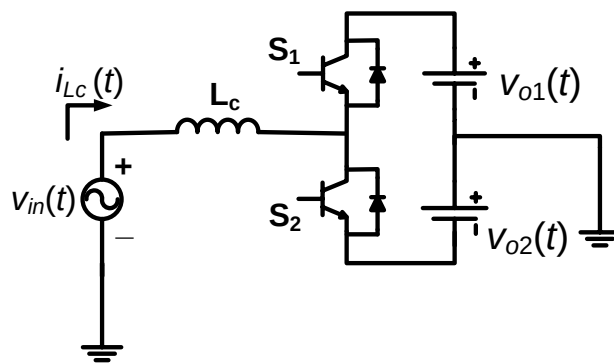


Figura 7 – Circuito equivalente para determinação do valor da indutância L_c .

Considerando-se a primeira etapa de operação, onde a chave semicondutora S_1 está conduzindo e S_2 está bloqueada, a diferença de tensão sobre o indutor L_c é dada por:

$$V_{in_p} \sin(\omega t) - \frac{V_o}{2} = L_c \frac{di_{Lc}(t)}{dt}. \quad (2.10)$$

Aproximando a derivada de corrente em relação ao tempo por uma pequena variação de corrente no conversor (Δi_{Lc}) em relação ao intervalo de tempo da primeira etapa ($d(t)T_{sw}$), obtém-se a seguinte expressão:

$$\left(V_{in_p} \text{sen}(\omega t) - \frac{V_o}{2} \right) d(t) T_{sw} = L_c \Delta i_{Lc}(t), \quad (2.11)$$

onde $d(t)$ representa a razão cíclica do retificador PWM associada ao acionamento da chave semicondutora S_1 , cuja expressão obtida a partir da análise em regime permanente é definida em (2.4).

Substituindo (2.4) em (2.11), obtém-se a expressão para a variação de corrente Δi_{Lc} em função do tempo, dada por:

$$\Delta i_{Lc}(t) = \frac{(V_{in_p} \text{sen}(\omega t))^2}{2L_c f_{sw}} - \frac{V_o}{4L_c f_{sw}}. \quad (2.12)$$

Para se obter o ponto de ocorrência da máxima variação de corrente no conversor deve-se obter a derivada da expressão (2.12) em relação ao tempo e igualar a zero. Assim, o valor máximo absoluto da variação da corrente no indutor é dado por:

$$|\Delta I_{Lc_p_max}| = \frac{V_o}{4L_c f_{sw}}. \quad (2.13)$$

Manipulando a equação (2.13) tem-se que o menor valor da indutância do conversor é expresso por:

$$L_c \geq \frac{V_o}{4|\Delta I_{Lc_p_max}| f_{sw}}. \quad (2.14)$$

Assim, observa-se através de (2.14) que a indutância do conversor (L_c) mínima será dependente da máxima ondulação na corrente, da tensão total de saída do retificador e da frequência de comutação do retificador PWM.

Uma vez que em baixa frequência considera-se que a corrente i_{Lc} é aproximadamente igual à corrente i_{Lr} , o indutor L_c será determinado baseando-se na corrente i_{Lr} , assim a expressão (2.14) pode ser reescrita como sendo:

$$L_c \geq \frac{V_o}{4|\Delta I_{Lr_p_max}| f_{sw}}. \quad (2.15)$$

2.2.1.3 Atenuação dos harmônicos da corrente na rede

Para obter uma expressão que relacione os harmônicos de corrente na rede e das tensões nos braços do retificador PWM com os elementos do filtro LCL será utilizado o circuito apresentado na Figura 8, que representa um modelo considerando os harmônicos de tensão e corrente de uma fase do filtro LCL para quaisquer harmônicos diferentes da frequência fundamental da rede elétrica.

O acionamento das chaves semicondutoras produz harmônicos de corrente no sistema em frequências em torno da frequência de comutação e seus múltiplos, sendo que as amplitudes dos harmônicos de corrente na rede deverão estar de acordo com o estabelecido pelas normas IEEE Std. 519:1992 e IEEE Std. 1547:2003. Na Tabela 2 são mostrados os limites de harmônicos de corrente que podem ser injetados na rede, conforme estabelecido pelas normas IEEE Std. 519:1992 e IEEE Std. 1547:2003.

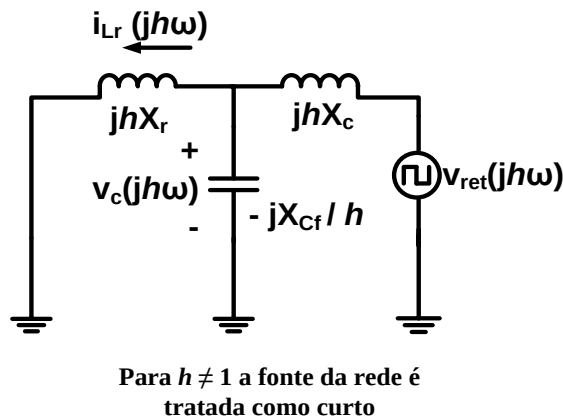


Figura 8 – Modelo monofásico do filtro LCL considerando os harmônicos de corrente e tensão.

Tabela 2 – Limites de distorção harmônica na corrente baseado nas normas IEEE Std 519:1992 (sistemas de distribuição para tensões de 120 V à 69 kV) e IEEE Std 1547:2003.

Ordem	$h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$h > 35$	<i>TDD</i>
Magnitude	4%	2%	1,5%	0,6%	0,3%	5%

A equação que relaciona a corrente de entrada i_{Lr} com a tensão v_{ret} nos braços do retificador PWM (fonte de harmônico) pode ser obtida a partir do circuito da Figura 8, e é expressa por:

$$\frac{i_{L_r}(j\omega h)}{v_{ret}(j\omega h)} = \frac{-j}{\omega h (L_r + L_c - (\omega h)^2 L_r L_c C_f)}. \quad (2.16)$$

Devido ao interesse apenas do módulo para a determinação da atenuação dos harmônicos na corrente da rede, é determinado o módulo da equação (2.16), obtendo a expressão (2.17).

$$\frac{|i_{L_r}(j\omega h)|}{|v_{ret}(j\omega h)|} = \frac{1}{\omega h |L_r + L_c - (\omega h)^2 L_r L_c C_f|}. \quad (2.17)$$

A partir desse momento (2.17) será definida como a atenuação do filtro LCL para o harmônico h , sendo representada por α_h .

$$\alpha_h = \frac{|i_{L_r}(j\omega h)|}{|v_{ret}(j\omega h)|}. \quad (2.18)$$

2.2.1.4 Determinação da frequência de ressonância do filtro LCL

Outro parâmetro utilizado para a determinação dos elementos do filtro LCL é a frequência de ressonância do filtro.

A expressão da frequência de ressonância é definida igualando-se o denominador da equação (2.17) a zero, de forma que se obtêm a seguinte expressão para a frequência de ressonância:

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_c + L_r}{L_c L_r C_f}}. \quad (2.19)$$

Substituindo (2.19) em (2.17) e realizando algumas manipulações algébricas, pode-se obter uma expressão alternativa para a frequência de ressonância, que é dada por:

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{h_{sw}^3 \omega^3 \alpha_{hsw} L_{Total}}{\alpha_{hsw} L_{Total} h_{sw} \omega + 1}}. \quad (2.20)$$

Verifica-se que a expressão (2.20) relaciona a frequência de ressonância com a indutância total do filtro LCL, a ordem do harmônico que se deseja atenuar, a frequência angular da rede e a atenuação α_{hsw} . Logo, a partir da equação (2.20) percebe-se que a frequência de ressonância varia conforme o valor escolhido para a indutância total, uma vez que os parâmetros h_{sw} , ω e α_{hsw} são parâmetros obtidos através das especificações do sistema.

2.2.1.5 Determinação da capacitância do filtro LCL

Diversas metodologias para a definição do valor da capacitância baseiam-se na determinação da potência reativa consumida pelo capacitor. Assim, assume-se que a potência reativa será um valor percentual da potência ativa e obtém-se diretamente a capacitância do filtro, aumentando dessa forma a potência aparente que o retificador irá processar, no caso de controle da corrente da rede. Caso se considere o controle da corrente no conversor, a potência reativa do capacitor do filtro LCL impacta negativamente no fator de potência de entrada.

A metodologia aplicada neste trabalho, ao invés de determinar aleatoriamente um valor para a potência reativa, consiste em obter o valor da capacitância para minimizar a potência reativa consumida.

Para a obtenção da capacitância será utilizada a expressão (2.17), sendo que esta pode ser reescrita como:

$$\frac{|i_{L_r}(j\omega h)|}{|v_{ret}(j\omega h)|} = \frac{1/L_{Total}}{\omega h \left| 1 - (\omega h)^2 \frac{L_r L_c C_f}{L_{Total}} \right|}. \quad (2.21)$$

Substituindo (2.18) em (2.21) obtém-se:

$$\left| 1 - (\omega h)^2 \frac{L_r L_c C_f}{L_{Total}} \right| = \frac{1}{\alpha_h \omega h L_{Total}}. \quad (2.22)$$

Considerando que a expressão (2.22) envolve a determinação do módulo do termo a esquerda da igualdade, tem-se duas expressões para se determinar a capacitância. Verificou-se que quando o módulo resultar em um valor positivo a expressão para obtenção da capacitância resultou em valor inadequado. Assim, a expressão a ser manipulada é dada por:

$$1 - (\omega h)^2 \frac{L_r L_c C_f}{L_{Total}} = - \frac{1}{\alpha_h \omega h L_{Total}}. \quad (2.23)$$

A expressão (2.23) relaciona a indutância total e a capacitância do filtro LCL, a ordem do harmônico que se deseja atenuar, a frequência angular da rede e a atenuação α_h . No entanto, tem-se os valores de indutância do lado da rede e do lado do conversor. Dessa forma, é introduzida uma constante de proporcionalidade entre as duas indutâncias a fim de se obter a expressão da capacitância levando-se em consideração apenas o valor da indutância total do filtro e a constante de proporcionalidade. A constante de proporcionalidade é definida como:

$$\gamma = \frac{L_r}{L_c}. \quad (2.24)$$

Considerando a expressão (2.24), determina-se uma expressão que relaciona a indutância total com a indutância L_r , que é dada por:

$$L_r = \frac{L_{Total}}{1 + \gamma}. \quad (2.25)$$

Substituindo (2.25) em (2.23) tem-se:

$$C_f = \frac{\left(L_{Total} + \frac{1}{\alpha_{hsw} h_{sw} \omega} \right) (1 + \gamma)^2}{(h_{sw} \omega L_{Total})^2 \gamma}. \quad (2.26)$$

Observando (2.26) verifica-se que a capacitância dependerá da indutância total do filtro, da constante de atenuação α_h , da frequência angular da rede, da ordem do harmônico que se deseja atenuar e da constante de proporcionalidade entre as indutâncias L_r e L_c . Analisando os parâmetros que influenciam na determinação da capacitância, a constante de proporcionalidade γ é a que definirá qual será a menor capacitância para um determinado valor da indutância total do filtro. Os demais parâmetros sofrerão modificações apenas quando forem modificadas as especificações do sistema, assim podem ser considerados como constantes.

Outro ponto a ser observado é que a capacitância do filtro não apresenta uma relação linear com as variáveis envolvidas.

A fim de verificar a dependência da capacitância em relação a γ , verifica-se que a expressão (2.26) é equivalente à:

$$C_f = K \frac{(1 + \gamma)^2}{\gamma}, \quad (2.27)$$

onde K representa uma constante, que depende das especificações de projeto.

Através da Figura 9 é apresentado o gráfico obtido de (2.27), onde verifica-se que C_f é mínimo quando γ for igual a 1, independente do valor de K . Para obtenção da Figura 9 considerou-se K igual a 1 e γ variando de 0,1 à 3.

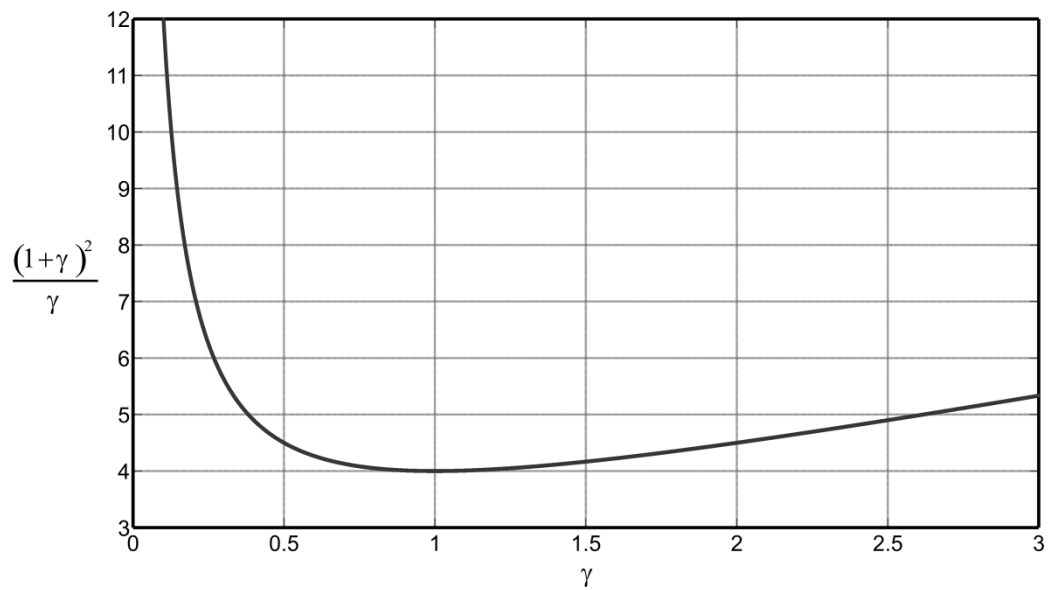


Figura 9 – Obtenção de C_p conforme variação de γ .

2.2.2 Exemplo de projeto do filtro LCL

Definida a metodologia de projeto para o filtro LCL, neste tópico o filtro LCL será projetado.

O projeto do filtro LCL para essa Dissertação de Mestrado será realizado utilizando-se as especificações apresentadas na Tabela 3.

Tabela 3 – Especificação do sistema.

Tensão da rede	127 V
Frequência da rede	60 Hz
Tensão de barramento CC (V_0)	450 V
Potência de saída (P_0)	3 kW
Máxima ondulação de corrente nos indutores	40%
Frequência de comutação (f_{sw})	39960 Hz

2.2.2.1 Determinação do valor máximo para a indutância total

A obtenção do valor máximo da indutância total será realizada através da expressão (2.9), que é repetida a seguir:

$$L_{Total} \leq \frac{\sqrt{V_o^2 - 4V_{in-p}^2}}{2\omega I_{Lr-p}}. \quad (2.28)$$

Substituindo as variáveis pelos seus respectivos valores numéricos em (2.28), a indutância total máxima é dada por:

$$L_{Total} \leq 32,29 \text{ mH}. \quad (2.29)$$

2.2.2.2 Determinação do valor mínimo para a indutância do lado do conversor (L_c)

Para se obter o valor mínimo da indutância L_c do filtro LCL é utilizada a expressão (2.15), sendo que a mesma é transcrita a seguir:

$$L_c \geq \frac{V_o}{4|\Delta I_{Lr-p_{\max}}| f_{sw}}. \quad (2.30)$$

Substituindo os valores apresentados na Tabela 3 em (2.30) tem-se o limite mínimo para a indutância L_c , que é dado por:

$$L_c \geq 630 \mu\text{H}. \quad (2.31)$$

Neste trabalho optou-se por utilizar um valor de indutância próxima à mínima indutância total calculada. A escolha por um valor próximo à mínima indutância total deve-se ao fato de que se pretende obter o menor volume para os indutores L_c e L_r . Dessa forma, para que o valor de indutância total seja mínimo, o valor de L_c a ser considerado é 630 μH .

2.2.2.3 Atenuação dos harmônicos da corrente na rede

Para se determinar a atenuação harmônica do filtro LCL primeiramente será definido o limite de harmônico de corrente que pode ser injetado na rede na frequência de comutação.

Verificando-se a Tabela 2, que é baseada nas recomendações da IEEE Std. 519:1992 e IEEE Std. 1547:2003, o limite do harmônico de corrente para o harmônico ímpar próxima à frequência de comutação ($h = 666$) é de 0,3% ($h > 35$), assim tem-se que:

$$|i_{Lr}(j\omega h_{sw})| = \frac{11,13 \times 0,3}{100} \approx 33,4 \text{ mA}. \quad (2.32)$$

O valor da amplitude do harmônico de tensão depende da estratégia de modulação aplicada, do índice de modulação (m) e da tensão do barramento CC do retificador. O valor da amplitude do harmônico de tensão é maior para índices de modulação menores. Assim, através de simulações computacionais do conversor operando com modulação PWM bipolar (dois níveis) observou-se que para o índice de modulação igual a 0,1 o valor máximo da amplitude do harmônico de tensão obtida foi:

$$|v_{ret}(j\omega_{h_{sw}})| = \frac{1,265 \times V_o}{2} \approx 285V. \quad (2.33)$$

Assim, a constante de atenuação α_h obtido para o harmônico referente à frequência de comutação foi:

$$\alpha_{h_{sw}} = 117,2 \mu A/V. \quad (2.34)$$

2.2.2.4 Determinação da frequência de ressonância do filtro LCL

Com a definição dos valores limites da indutância total e da atenuação dos harmônicos em torno da frequência de comutação pode-se analisar a influência desses parâmetros na frequência de ressonância do filtro LCL através da expressão (2.20).

Para a determinação da influência da variação da indutância total sobre a frequência de ressonância, deve-se determinar a mínima indutância total do sistema. Conforme verificado no item 2.2.1.5 para que se tenha a menor capacitância e consequentemente o menor consumo de reativo pelo filtro LCL, a constante de proporcionalidade γ deverá ser unitária. Assim, a indutância L_r deve apresentar a mesma indutância de L_c , e a indutância mínima total será igual ao dobro da mínima indutância L_c , sendo igual a 1,26 mH.

A Figura 10 mostra a influência da variação da indutância total no valor da frequência de ressonância, mantendo a mesma constante de atenuação dos harmônicos de corrente na rede. Observa-se que a partir de determinado valor da indutância total a frequência de ressonância do filtro LCL não atenderá aos limitantes definidos para a frequência de ressonância em (2.5). Observa-se que apenas o limite superior não foi atendido para toda a variação da indutância total.

Como uma das especificações do filtro LCL está baseada no menor volume, define-se que a indutância total utilizada será próxima ao valor da indutância total mínima, sendo que

esta atendeu aos limites estabelecidos em (2.5). Assim, manteve-se a escolha da indutância total do filtro, que é de 1,26 mH.

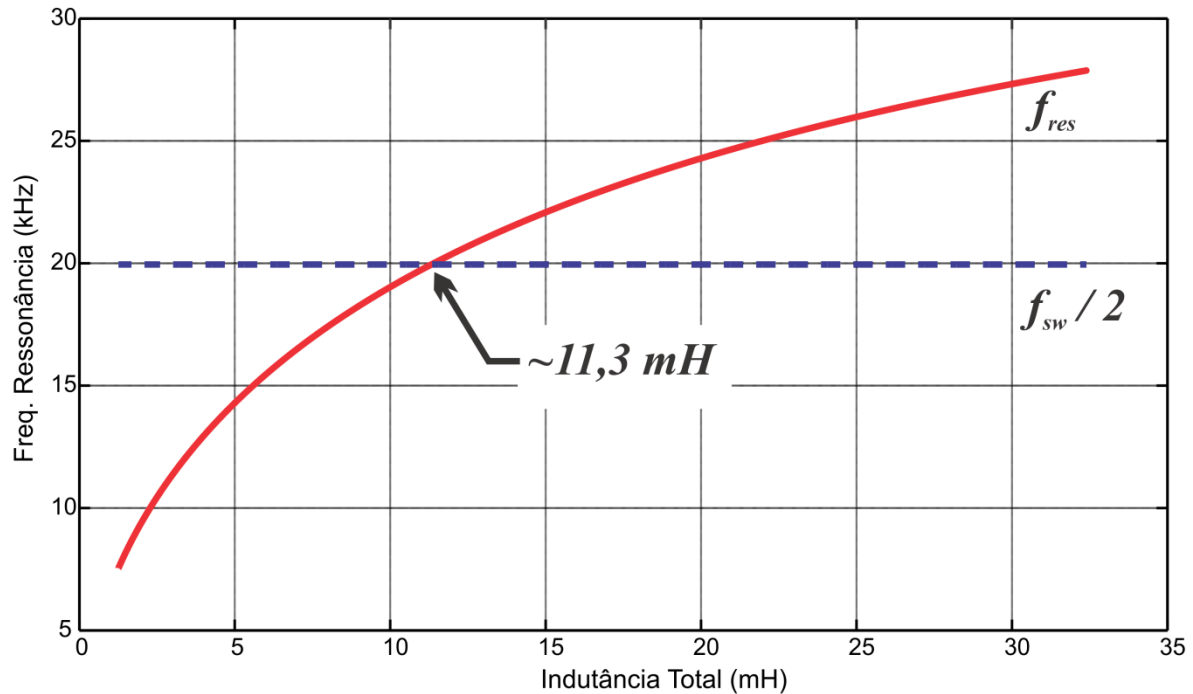


Figura 10 – Influência da variação da indutância total na frequência de ressonância.

2.2.2.5 Determinação da capacitância do filtro LCL

Com a definição dos valores limites da indutância total e da atenuação dos harmônicos em torno da frequência de comutação pode-se analisar a influência desses parâmetros na definição do valor da capacitância utilizando-se a equação (2.26) e os dados da Tabela 3.

É importante ressaltar que para se obter o menor valor de potência reativa consumida pelo capacitor, deve-se obter o menor valor de capacitância possível.

Utilizando-se a expressão (2.26) pode-se determinar a menor capacitância do filtro LCL considerando-se a variação de γ . Considerando que as demais variáveis de (2.26) são conhecidas obteve-se a Figura 11, a qual possibilita determinar graficamente a menor capacitância para o filtro LCL.

A partir da Figura 11 observa-se que o ponto que ocorre o menor valor da capacitância é para quando γ for igual a 1, isto é, quando o valor das indutâncias L_r e L_c são iguais. No ponto em que γ for igual a 1 o valor da capacitância obtida foi de 1,415 μF .

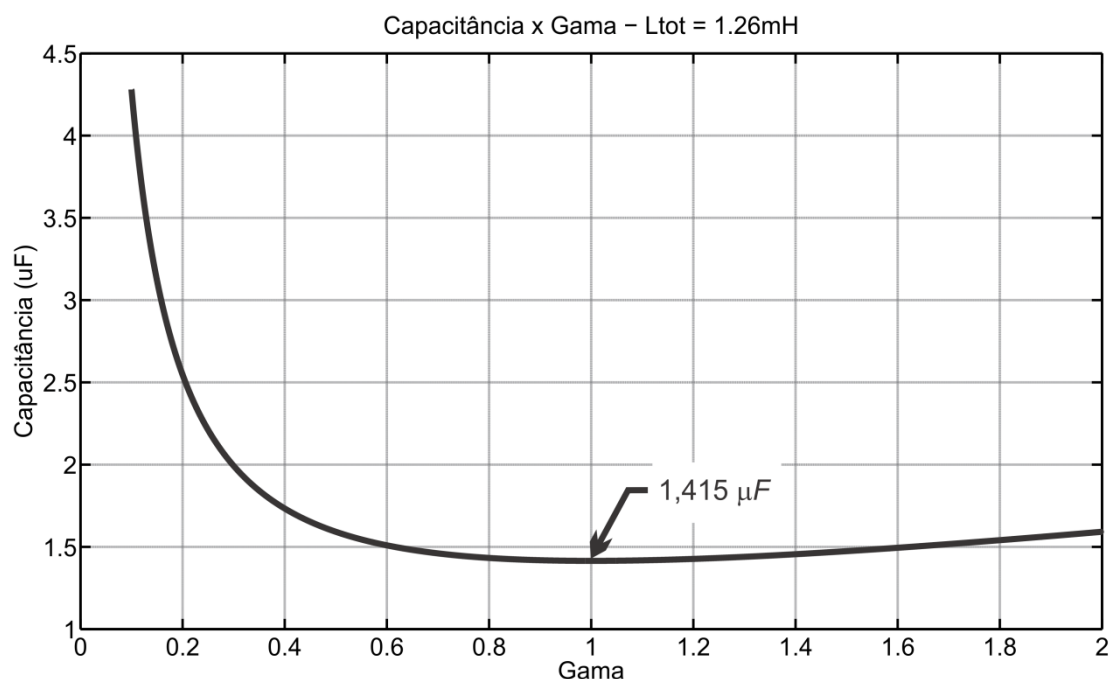


Figura 11 – Influência da variação da constante de proporcionalidade entre as indutâncias L_r e L_c (γ) na determinação da capacitância do filtro LCL.

Finalizadas as etapas de projeto do filtro LCL, os valores teóricos obtidos para o filtro LCL são mostrados na Tabela 4, juntamente com os valores utilizados na experimentação prática.

Devido à disponibilidade dos indutores no laboratório optou-se por utilizar a indutância total de 1,14 mH, o que resultou em uma capacitância para o filtro LCL de 1,723 μF . Decorrente da associação de capacitores disponíveis no laboratório, obteve-se capacitância equivalente de 1,7 μF , a qual foi empregado na capacitância do filtro LCL.

Tabela 4 – Valores teóricos e experimentais para os elementos do filtro LCL.

Parâmetro	Valor teórico	Valor experimental
Indutância L_r	630 μH	560 μH
Indutância L_c	630 μF	560 μH
Capacitância C_f	1,415 μF	1,7 μF
Frequência de ressonância	7,538 kHz	7,29 kHz

2.3 CONCLUSÕES DO CAPÍTULO

Neste capítulo foi apresentada uma descrição do reficador PWM trifásico a quatro fios com o neutro ligado ao ponto médio dos capacitores do filtro de saída do barramento CC.

Outro ponto abordado neste capítulo foi a descrição do filtro LCL, realizando um comparativo entre os filtros do tipo LCL e L, onde verificou-se que a aplicação do filtro LCL em sistemas de alta potência apresenta melhores características que o filtro L, principalmente

Neste capítulo também foi proposta uma metodologia do filtro LCL o qual atende as especificações impostas ao sistema, bem como as recomendações estabelecidas pela IEEE Std. 519:1992 e IEEE Std. 1547:2003 para os harmônicos de corrente.

Através da metodologia de projeto do filtro LCL apresentada obtêm-se o valor mínimo da indutância L_c , a qual é baseada no parâmetro de máxima ondulação da corrente no indutor L_c e também é obtido o máximo valor da indutância total do filtro LCL, o qual deverá garantir elevado fator de potência do retificador PWM.

A determinação da capacitância através da metodologia proposta permite que se determine as condições para minimizar o consumo da potência reativa pelos capacitores do filtro LCL.

Finalizando o capítulo foi realizado um exemplo de projeto do filtro LCL, segundo especificações do sistema utilizado no desenvolvimento deste trabalho.

3 SISTEMA DE CONTROLE

No capítulo anterior foi apresentada uma descrição do retificador PWM trifásico a quatro fios utilizado neste trabalho. Verificou-se a aplicabilidade da topologia estudada bem como as vantagens e desvantagens do filtro LCL para sistemas de alta potência, quando comparado com o filtro L, o qual é bastante empregado na indústria.

Conforme abordado anteriormente, o filtro LCL tende a apresentar menor volume, peso e melhor desempenho dinâmico quando comparado ao filtro L. No entanto, apresenta a desvantagem da ocorrência do fenômeno de ressonância, devido à interação entre os elementos indutivos e capacitivos que compõem o filtro LCL. Esta característica poderá fazer com que o sistema torne-se instável ou opere em uma região próxima à instabilidade.

Consequentemente, torna-se necessário o amortecimento da ressonância do filtro LCL para que o sistema se torne estável em qualquer ponto de operação, inclusive com variações paramétricas.

Neste capítulo é apresentado o sistema de controle proposto para retificador PWM trifásico a quatro fios com filtro LCL, empregando uma técnica de amortecimento ativo, ou seja, sem o emprego de resistores para o amortecimento da ressonância. Também serão apresentados os modelos matemáticos utilizados na realização dos projetos dos compensadores das malhas de controle e, por fim, é apresentado um exemplo de projeto para o sistema de controle proposto.

3.1 DESCRIÇÃO DAS MALHAS DE CONTROLE

O sistema de controle a ser aplicado ao retificador PWM trifásico a quatro fios com filtro LCL deve ser capaz de satisfazer as seguintes especificações: a corrente de entrada consumida pelo retificador deve ser senoidal e em fase com a tensão de entrada, proporcionando fator de potência unitário, regular a tensão total do barramento CC e manter as tensões sobre os capacitores do barramento CC equilibradas.

Baseado nas especificações mencionadas, o sistema de controle deve contemplar uma malha de controle de corrente, a fim de obter elevado fator de potência, uma malha de tensão total, responsável pela regulação da tensão de barramento CC e de uma malha de tensão diferencial, a qual deve manter o equilíbrio das tensões sobre os capacitores do barramento CC. A seguir é apresentada a descrição detalhada das malhas de controle que compõem o

sistema de controle proposto para o retificador PWM trifásico a quatro fios com filtro LCL, cuja representação em diagrama de blocos pode ser verificada na Figura 12.

3.1.1 Malha de amortecimento

Conforme verificado no capítulo anterior, o filtro LCL apresenta como desvantagem em relação ao filtro L a ocorrência da ressonância devido à interação entre as indutâncias (do filtro e da rede) e a capacitância do filtro LCL. A presença da ressonância faz com que, na maioria dos casos, o retificador PWM trifásico apresente comportamento instável, sendo necessário de alguma forma a atenuação do pico de ressonância do filtro LCL.

Para realizar o amortecimento do pico de ressonância há basicamente duas maneiras: uma de modo passivo e outro de modo ativo (JULEAN, 2009; WEI et al, 2008; LISERRE, DELL'AQUILA e BLAABJERG, 2003).

O amortecimento passivo apresenta a simplicidade de ser implementado através de modificações realizadas apenas na estrutura de potência, onde normalmente se inserem resistores, indutores ou capacitores em série e/ou em paralelo com algum elemento do filtro LCL. Este tipo de amortecimento apresenta a desvantagem da inclusão de perdas no sistema, e em alguns casos acabam por alterar a resposta em frequência do filtro LCL, modificando principalmente a sua atuação em alta frequência. (LISERRE, BLAABJERG e DELL'AQUILA, 2004; LISERRE, BLAABJERG, e HANSEN, 2005; AHMED, FINNEY e WILLIAMS, 2007; PETTERSON, SALO e TUUSA, 2006; MATOS et al, 2010).

Outra opção é o amortecimento ativo, o qual apresenta a importante vantagem de não inserir perdas ao sistema. No entanto, acaba provocando uma modificação no sistema de controle, o que pode aumentar a complexidade do mesmo. Outra desvantagem do amortecimento ativo é que poderá haver a necessidade de inserção de sensores adicionais, aumentando o custo do sistema. Nesse sentido, há autores que apresentam trabalhos considerando o amortecimento ativo sem a inclusão de sensores adicionais (MALINOWSKI, KAZMIERKOWSKI e BERNET, 2005).

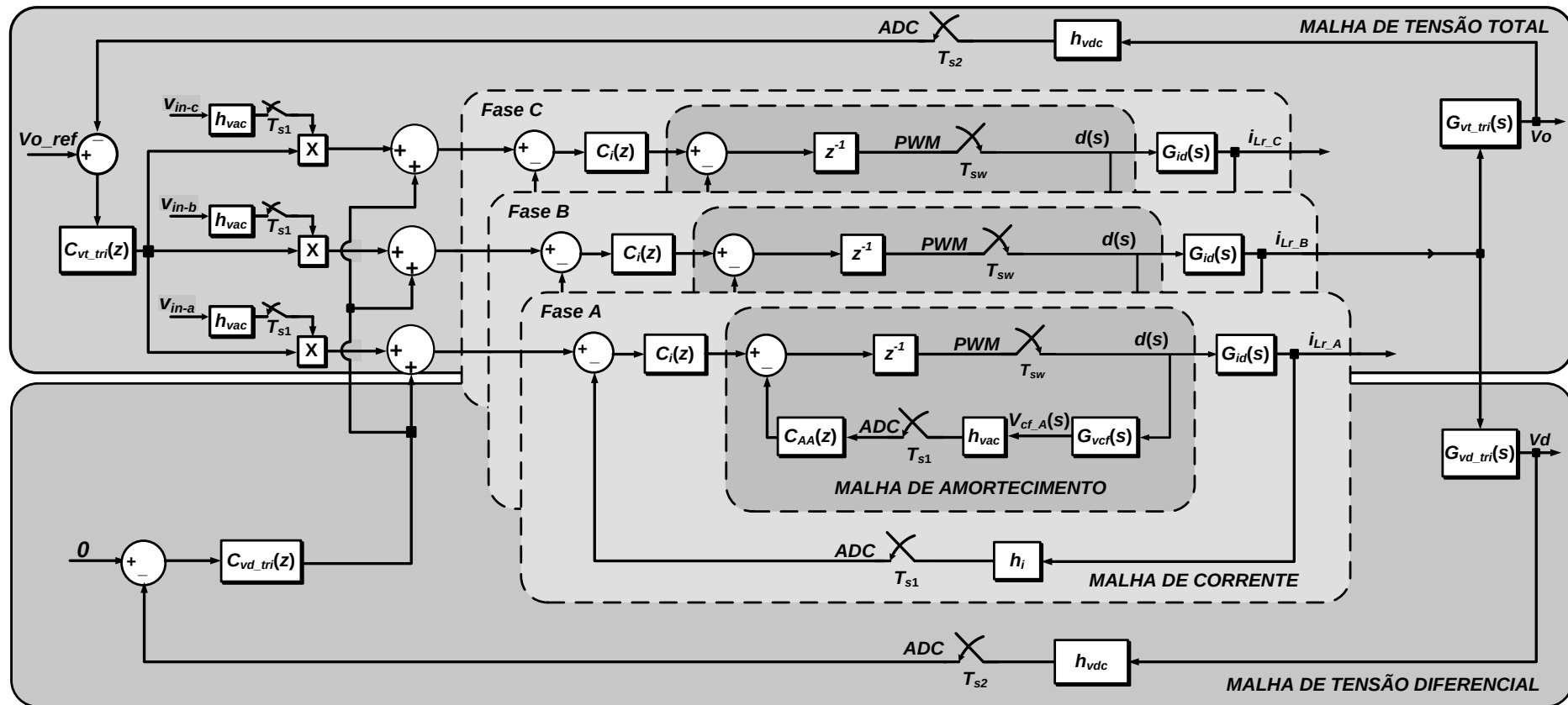


Figura 12 – Diagrama de blocos das malhas de controle discretizado do retificador trifásico PWM a quatro fios com filtro LCL.

Para a realização do amortecimento ativo, alguns autores propõem técnicas de amortecimento ativo baseado na aplicação de filtro rejeita-faixa (filtro *notch*) no sinal de saída do compensador de corrente (JULEAN, 2009), o qual propicia atenuação na frequência de ressonância do filtro LCL. Outra técnica consiste na inclusão de um resistor virtual através de modificações do sistema de controle, obtendo o mesmo efeito que um resistor real provocaria no sistema caso estivesse presente no circuito. Assim, o resistor virtual emula a presença do resistor real, com a vantagem de que não há a inclusão de perdas no sistema, no entanto há a necessidade de inclusão de sensores adicionais. O tipo de sensor a ser utilizado (corrente ou tensão) depende do posicionamento do resistor virtual. Além do tipo de sensor a ser utilizado, o posicionamento do resistor virtual também determina o comportamento do bloco inserido no sistema de controle, podendo apresentar comportamento de um amplificador ou de um bloco com ação derivativa (WESSELS, DANNEHL e FUCHS, 2008; LAZZARIN, 2010; JULEAN, 2009; DAHONO, 2002).

Em 2008, Gabe apresentou uma técnica de amortecimento baseada na retroação parcial de estados, o qual demonstrou boa tolerância a uma faixa de valores de impedância do lado da rede. No entanto, por se tratar de uma retroação parcial, não houve a necessidade de aumento do número de sensores, porém o projeto do controlador se mostrou dificultoso (GABE, 2008).

Uma quarta técnica para o amortecimento ativo é a inclusão de um compensador em avanço, o qual necessita a inclusão de sensores extras para as leituras das tensões nos capacitores do filtro LCL (BLASKO e KAURA, 1997). Em uma tentativa de reduzir o número de sensores adicionais, existem alguns trabalhos que estimam as tensões sobre os capacitores (MALINOWSKI; KAZMIERKOWSKI e BERNET, 2005).

Em função das características apresentadas por essas técnicas de amortecimento, neste trabalho será utilizada a técnica de amortecimento ativo baseada na inclusão de um compensador do tipo em avanço discreto, representado na Figura 12 pelo bloco $C_{AA}(z)$.

Através da Figura 12 verifica-se que o compensador $C_{AA}(z)$ utiliza a tensão do capacitor do filtro LCL como seu sinal de entrada. A entrada do compensador $C_{AA}(z)$ é proveniente do sinal de tensão medido sobre o capacitor do filtro LCL, que é amostrado em um período de amostragem T_{s1} , e o modelo do sensor de tensão é definido como sendo um ganho h_{vac} . O sinal de saída do compensador em avanço é subtraído da saída do compensador de corrente, sendo o sinal resultante enviado ao modulador por largura de pulso.

Uma vez que o sistema de controle proposto é digital e a atualização da razão cíclica dos interruptores não é realizada instantaneamente após a amostragem das variáveis, na Figura 12 verifica-se que na malha de amortecimento, também é considerado um atraso de transporte no sistema de controle. O tempo de atraso inserido no sistema de controle é igual a um período de amostragem da malha de corrente, sendo representado na Figura 12 por z^{-1} , uma vez que a razão cíclica é atualizada somente no início do próximo período de amostragem.

3.1.2 Malha de controle de corrente

Para que o sistema apresente elevado fator de potência, a malha de controle da corrente na rede é responsável pelo controle direto da razão cíclica dos interruptores, garantindo dessa forma que a corrente na rede seja senoidal e em fase com a tensão da rede elétrica. A malha de corrente deve ter uma elevada banda passante, fazendo com esta seja uma malha rápida, a fim de apresentar uma rápida resposta transitória na ocorrência de distúrbios.

Internamente à malha de corrente verifica-se que tem-se a malha de amortecimento do filtro LCL, a qual é responsável pelo amortecimento do pico de ressonância do filtro LCL. A planta de corrente sofre a influência da malha de amortecimento ativo, formando uma nova planta de corrente amortecida.

A malha de controle de corrente pode ter dois tipos de realimentação: a primeira é através do sensoramento da corrente através do indutor no lado da rede (i_{Lr}) e a segunda é o sensoramento da corrente através do indutor no lado do conversor (i_{Lc}). A primeira opção apresenta a vantagem do controle direto do fator de potência do retificador. Para a correção do fator de potência através do controle da corrente i_{Lc} deve-se considerar a compensação da defasagem provocada pelo filtro. Outras vantagens apontadas em (DANNEHL, FUCHS e HANSEN, 2007) para o controle de corrente através da corrente i_{Lr} são a menor susceptibilidade à variação da indutância da rede e variações paramétricas dos elementos do filtro, e a menor complexidade do sistema de controle.

Optou-se por utilizar a realimentação para o controle de corrente através da medição da corrente drenada da rede, uma vez que se deseja obter elevado fator de potência no retificador, sendo o modelo do sensor de corrente definido como um ganho h_i .

A frequência de amostragem para a malha de corrente e a malha de amortecimento é dada por $f_{s1} = 1/T_{s1}$, a qual é um múltiplo da frequência de comutação, sendo definido neste trabalho como o dobro da frequência de comutação.

Verificou-se que a escolha da frequência de amostragem da malha de corrente e de amortecimento influencia na estabilidade do sistema (JULEAN, 2009), pois considerando-se uma frequência de amostragem elevada, reduz-se o atraso proporcionado pelo amostrador retentor de ordem zero (*ZOH*) na frequência de interesse para o projeto do compensador de corrente. Um menor atraso proporcionado pelo *ZOH* faz com que a margem de estabilidade do sistema seja aumentada. Para as especificações do sistema utilizado neste trabalho observou-se que para valores de frequência de amostragem igual a frequência da comutação o sistema mostrou-se instável.

Por fim, através da Figura 12 verifica-se que os sinais de referência das malhas de corrente são gerados pelas malhas externas, referentes ao controle de tensão total e diferencial.

3.1.3 Malha de controle de tensão total

A terceira malha de controle a ser destacada é a malha responsável pela regulação da tensão total do barramento CC, a qual é definida como a soma das tensões sobre os capacitores que compõem o barramento CC do retificador ($v_o(t) = v_{o1}(t) + v_{o2}(t)$).

Este controle é realizado através da variação da amplitude da corrente de entrada do filtro LCL, isto é, da corrente no indutor do lado da rede. Na Figura 12, o sinal de saída do compensador discreto da tensão total, representado pelo bloco $C_v(z)$, é multiplicado por uma amostra da tensão de entrada da fase correspondente ($v_{in-A}(t)$, $v_{in-B}(t)$, $v_{in-C}(t)$), a fim de que a corrente na rede esteja em fase e tenha mesmo formato da respectiva tensão de fase.

A malha de controle da tensão total deve apresentar uma banda passante significativamente inferior à menor frequência de ondulação na tensão total do barramento CC, a fim de que tais ondulações não distorçam os sinais de referência das malhas de corrente.

As tensões do barramento são amostradas em um período de amostragem T_{s2} , sendo um valor múltiplo inteiro do período de amostragem da malha de corrente (T_{s1}). Por outro lado, as tensões CA de entrada são amostradas no período de amostragem T_{s1} de tal forma que

as referências de corrente são atualizadas uma vez em cada período de amostragem T_{s1} (duas vezes em cada período de comutação).

3.1.4 Malha de controle de tensão diferencial

A última malha de controle é a responsável pelo controle da tensão diferencial do barramento CC, definida por $v_d(t) = v_{o2}(t) - v_{o1}(t)$, o qual age no sentido de manter as tensões sobre os capacitores do barramento CC equilibradas. Assim, a tensão diferencial entre os capacitores será mantida nula através da ação da malha de controle de tensão diferencial.

O sinal de saída do compensador discreto da tensão diferencial, que na Figura 12 é representado pelo bloco $C_{vd}(z)$, é um dos componentes que compõem o sinal de referência da malha de corrente. Na ocorrência de um desequilíbrio na tensão sobre os capacitores, essa malha de controle injeta um nível CC na referência de corrente. A injeção do nível CC na referência de corrente faz com que um dos interruptores de cada fase permaneça em condução por um tempo maior do que o outro, fazendo com que os capacitores do barramento CC apresentem tempos de carga e descarga diferentes.

Assim como a malha de controle da tensão total, a malha de controle da tensão diferencial deverá ser mais lenta que a menor frequência de ondulação de tensão sobre os capacitores do barramento CC para que não ocorra distorção das referências de corrente.

3.2 MODELAGEM MATEMÁTICA

Na seção anterior foi apresentada uma descrição detalhada do sistema de controle proposto. A fim de se realizar o projeto dos controladores deve-se encontrar os modelos dinâmicos que representam o comportamento do retificador.

Para cada malha de controle apresentada na Figura 12 deve-se obter um modelo dinâmico específico, que são:

- $G_{id}(s)$: função de transferência que expressa a relação entre a corrente de entrada no lado da rede e a razão cíclica;
- $G_{vcf}(s)$: função de transferência que expressa a relação entre a tensão sobre o capacitor C_f e a razão cíclica;
- $G_{vt}(s)$: função de transferência que expressa a relação entre a tensão total do barramento CC e a corrente eficaz de entrada;

- $G_{vd}(s)$ função de transferência que expressa a relação entre a tensão diferencial do barramento CC e a corrente eficaz de entrada.

3.2.1 Modelo para a malha de corrente

Para o projeto do compensador da malha de corrente há a necessidade de realizar a modelagem da planta de corrente, o qual deve relacionar a corrente na rede e a razão cíclica.

As seguintes hipóteses foram consideradas para obter o modelo dinâmico da planta de corrente:

- As resistências séries dos indutores e do capacitor são nulas;
- Interruptores e diodos ideais;
- Interruptores de um mesmo braço operam de forma complementar;
- Devido às malhas de tensão total e diferencial serem muito mais lentas do que a malha de corrente, os capacitores (C_{o1} e C_{o2}) e as cargas (R_{o1} e R_{o2}) no barramento CC são substituídos por fontes de tensão CC cujo valor é igual à $V_o/2$, considerando-se que $C_{o1} = C_{o2}$ e $R_{o1} = R_{o2}$;
- Frequência de comutação é significativamente maior que a frequência fundamental da rede elétrica;
- Como o retificador trifásico sob análise possui quatro fios, o mesmo é analisado como três retificadores monofásicos independentes para a obtenção da planta de corrente.

A representação equivalente monofásica do retificador PWM para a obtenção do modelo matemático da planta de corrente pode ser verificada na Figura 13.

Para realizar a análise do circuito apresentado na Figura 13, considera-se que o acionamento das chaves semicondutoras S_1 e S_2 ocorre de forma complementar e a razão cíclica $d(t)$ está associada ao acionamento da chave semicondutora S_1 .

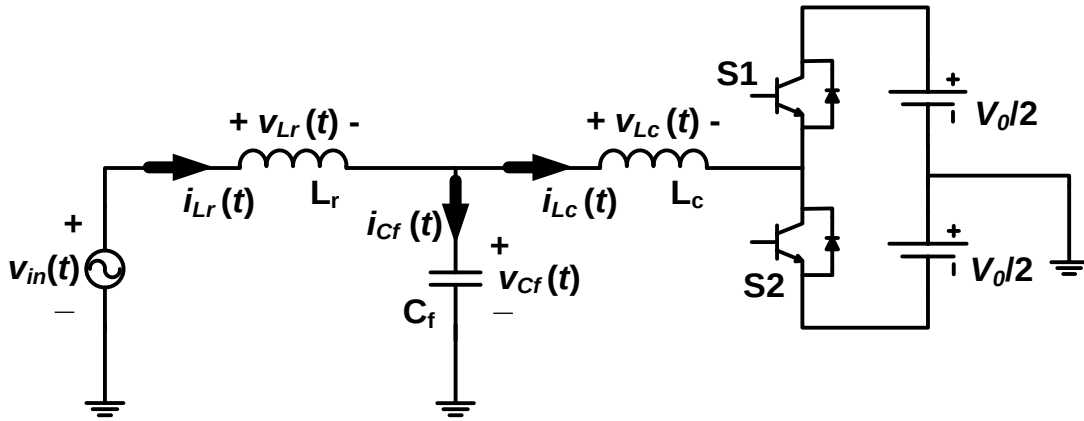


Figura 13 – Circuito equivalente monofásico para obtenção da planta de corrente.

O modelo dinâmico desenvolvido baseia-se na substituição dos valores de $i_{Lr}(t)$, $i_{Lc}(t)$, $v_{Cf}(t)$ e $v_{in}(t)$ por seus valores médios em um período de comutação T_{sw} , sendo representados respectivamente por $\langle i_{Lr}(t) \rangle$, $\langle i_{Lc}(t) \rangle$, $\langle v_{Cf}(t) \rangle$ e $\langle v_{in}(t) \rangle$. Dessa forma, obtém-se a expressão (3.1), que descreve a variação da corrente de entrada no tempo (ERICKSON e MAKSIMOVIC, 2006), desprezando-se as ondulações produzidas pelas comutações dos interruptores S_1 e S_2 .

$$\langle v_{in}(t) \rangle - (L_r + L_c) \frac{d \langle i_{Lr}(t) \rangle}{dt} + L_c C_f \frac{d^2 \langle v_{in}(t) \rangle}{dt^2} - L_r L_c C_f \frac{d^3 \langle i_{Lr}(t) \rangle}{dt^3} + \frac{V_o}{2} - V_o d(t) = 0 \quad (3.1)$$

Uma vez que a frequência de comutação é significativamente maior que a frequência fundamental da rede elétrica, pode-se considerar que a tensão de entrada $v_{in}(t)$ é constante em um período de comutação. Então, aplicando-se pequena perturbação na razão cíclica e na corrente através do indutor do lado da rede, representados respectivamente por $\hat{d}(t)$ e $\hat{i}_{Lr}(t)$, tem-se que:

$$\langle i_{Lr}(t) \rangle = I_{Lr} + \hat{i}_{Lr}(t), \quad (3.2)$$

$$d(t) = D + \hat{d}(t), \quad (3.3)$$

$$\langle v_{in}(t) \rangle = V_{in}, \quad (3.4)$$

onde

$$|\hat{i}_{Lr}(t)| \ll |I_{Lr}|, \quad (3.5)$$

$$|\hat{d}(t)| \ll |D|. \quad (3.6)$$

Substituindo (3.2), (3.3) e (3.4) em (3.1), e considerando-se que as perturbações apresentam amplitudes muito menores que seus valores quiescentes, condições definidas em (3.5) e (3.6), obtém-se a seguinte expressão:

$$V_{in} - (L_r + L_c) \frac{d(I_{Lr} + \hat{i}_{Lr}(t))}{dt} + L_c C_f \frac{d^2 V_{in}}{dt^2} - L_r L_c C_f \frac{d^3(I_{Lr} + \hat{i}_{Lr}(t))}{dt^3} + \frac{V_o}{2} - V_o(D + \hat{d}(t)) = 0. \quad (3.7)$$

A partir da expressão (3.7) é possível definir o ganho estático para cada fase do retificador PWM trifásico com filtro LCL, o qual é obtido considerando-se apenas os valores CC de (3.7), dado por:

$$d(t) = \frac{1}{2} + \frac{V_{in}}{V_o}. \quad (3.8)$$

Da expressão (3.8), que é a mesma expressão definida em (2.1), pode-se afirmar que como o valor da razão cíclica não pode ser superior a um, a tensão de barramento CC deve ser no mínimo igual ao dobro do valor de pico da tensão de entrada V_{in} . A relação entre a tensão de entrada V_{in} e a tensão do barramento CC V_o é denominada de índice de modulação, representada pela letra m :

$$m = \frac{V_{in}}{V_o}. \quad (3.9)$$

Para se determinar o modelo CA da malha de corrente a partir da expressão (3.7) despreza-se os componentes CC e aplica-se a transformada de Laplace. Portanto, a função de transferência que relaciona a corrente no lado da rede e a razão cíclica é dada por:

$$G_{id}(s) = \frac{I_{Lr}(s)}{D(s)} = \frac{-V_o}{L_r L_c C_f s^3 + (L_r + L_c)s}. \quad (3.10)$$

3.2.2 Modelo para malha de amortecimento

Conforme se verificou anteriormente, o sinal de entrada do compensador em avanço $C_{AA}(z)$, inserido no sistema de controle para realizar o amortecimento ativo da ressonância do filtro LCL, é a tensão medida sobre o capacitor do filtro LCL.

Assim, para o projeto do compensador da malha de amortecimento deve-se obter uma função de transferência entre a tensão sobre o capacitor C_f e a razão cíclica.

Considerando as mesmas hipóteses apresentadas no tópico 3.2.1 e o circuito apresentado na Figura 13 pode-se obter a seguinte função de transferência:

$$G_{vcf}(s) = \frac{V_{cf}(s)}{D(s)} = \frac{L_r V_o}{L_r L_c C_f s^2 + (L_r + L_c)} \quad (3.11)$$

3.2.3 Modelo para malha de tensão total

Para o projeto do compensador da malha de tensão total é necessário determinar um modelo matemático que descreva o comportamento dinâmico da tensão total do barramento CC a partir da corrente na rede.

Para a obtenção desse modelo matemático utilizou-se o circuito simplificado apresentado na Figura 14, pois a corrente de entrada do retificador é controlada pela malha interna de corrente. Logo, uma vez que a malha de tensão total é significativamente mais lenta que a malha de corrente, substituiu-se a fonte de tensão CA de entrada, o filtro LCL e os interruptores, pela fonte de corrente controlada $I_{eq}(t)$, que representa a corrente no lado CC do retificador.

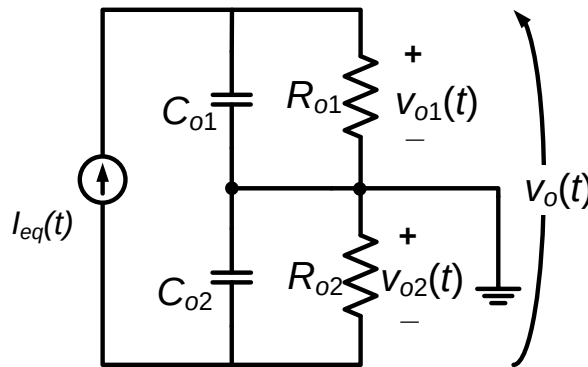


Figura 14 – Circuito simplificado para obtenção do modelo da planta da tensão total.

A determinação da função de transferência que relaciona a tensão total do barramento CC com a corrente da rede tem como ponto de partida a aplicação do princípio de conservação de energia, o qual define que a relação entre a potência de saída $P_o(t)$ e a potência trifásica de entrada $P_{in_tri}(t)$ é definida como:

$$P_o(t) = \eta P_{in_tri}(t), \quad (3.12)$$

onde η representa o rendimento do retificador PWM trifásico.

Considerando que o retificador PWM trifásico apresenta fator de potência de entrada unitário, operação equilibrada ($R_{o1} = R_{o2} = R_o$) e que $C_{o1} = C_{o2} = C_o$, então a potência de entrada é definida como:

$$P_{in_tri}(t) = 3V_{in_rms}I_{in_rms}(t), \quad (3.13)$$

onde $I_{in_rms}(t)$ representa o valor eficaz da corrente de entrada, a qual varia de acordo com a carga do retificador. Considera-se que a tensão eficaz na rede, representada por V_{in_rms} , é invariante no tempo, pois o modelo de tensão a ser obtido considera-se a corrente $I_{in_rms}(t)$ como variável de entrada.

Por outro lado, a potência de saída do retificador é dada por:

$$P_o(t) = V_o I_{eq}(t). \quad (3.14)$$

Substituindo (3.13) e (3.14) em (3.12), a fonte de corrente $I_{eq}(t)$ é dada por:

$$I_{eq}(t) = \frac{3V_{in_rms} I_{in_rms}(t)\eta}{V_o}. \quad (3.15)$$

Além disso, a tensão em cada capacitor do barramento CC é dada por:

$$V_{d1} = V_{d2} = I_{eq}(t)Z_o, \quad (3.16)$$

onde

$$Z_o = \frac{R_o}{sC_o R_o + 1}. \quad (3.17)$$

Assim, considerando que a tensão total do barramento CC é a soma das tensões sobre os capacitores do barramento CC, e considerando as expressões (3.16) e (3.17), tem-se que a função de transferência, válida para baixas frequências, que relaciona a tensão total do barramento CC e o valor eficaz da corrente de entrada é expressa por:

$$G_{vt_tri}(s) = \frac{V_o(s)}{I_{in_rms}(s)} = \frac{6\eta R_o V_{in_rms}}{V_o (sC_o R_o + 1)}. \quad (3.18)$$

A representação de (3.18) usando o índice de modulação m é dada por:

$$G_{vt_tri}(s) = \frac{V_o(s)}{I_{in_rms}(s)} = \frac{3\sqrt{2}\eta R_o m}{sC_o R_o + 1}. \quad (3.19)$$

onde m é definido em (3.9).

3.2.4 Modelo para malha de tensão diferencial

O modelo dinâmico a ser utilizado na malha de controle diferencial deve relacionar a tensão diferencial entre as tensões dos capacitores do barramento CC e a corrente de entrada. Para a obtenção desse modelo matemático utilizou-se o circuito simplificado apresentado na Figura 15, pois a corrente de entrada do retificador é controlada pela malha interna de corrente e a malha de tensão diferencial é significativamente mais lenta que a malha de corrente. Logo, substituiu-se a fonte de tensão CA de entrada e o filtro LCL pela fonte de corrente controlada i_{Lr} , que representa a corrente no lado da rede.

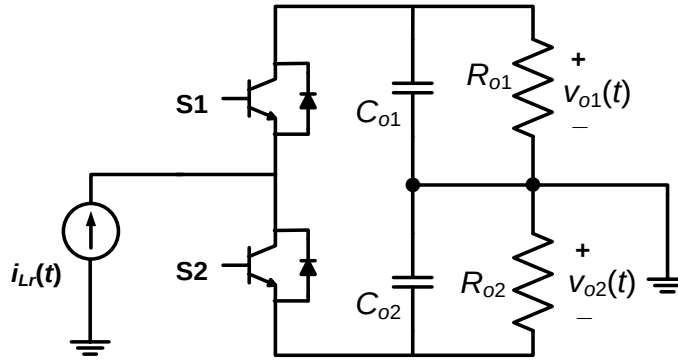


Figura 15 – Circuito equivalente monofásico para obtenção do modelo da planta de tensão diferencial.

O circuito equivalente monofásico representado na Figura 15 pode ser utilizado por se tratar de um retificador PWM a quatro fios, sendo assim cada fase pode ser analisada independentemente.

Considerando que as cargas no retificador PWM trifásico são equilibradas ($R_{o1} = R_{o2} = R_o$) e que $C_{o1} = C_{o2} = C_o$ obtém-se a seguinte expressão para a impedância de saída de cada ramo do barramento CC:

$$Z_{o1} = Z_{o2} = Z_o = \frac{R_o}{sC_o R_o + 1}. \quad (3.20)$$

Considerando que em um primeiro momento a chave semicondutora S_1 está em condução e S_2 está bloqueada, durante o período $d(t)T_{sw}$, e num segundo momento definido por $d'(t)T_{sw}$, a chave semicondutora S_1 está bloqueada e S_2 está conduzindo e analisando o circuito da Figura 15 tem-se que a tensão sobre cada ramo do barramento CC é dada por:

$$v_{o1} = Z_o i_{Lr}(t) d(t), \quad (3.21)$$

$$v_{o2} = -Z_o i_{Lr}(t) d'(t). \quad (3.22)$$

Além disso, a tensão diferencial no barramento CC é definida como:

$$v_d(t) = v_{o1}(t) - v_{o2}(t). \quad (3.23)$$

Portanto, substituindo (3.20), (3.21) e (3.22) em (3.23), pode-se obter a função de transferência que relaciona a tensão diferencial do barramento CC e a corrente de entrada de cada fase do retificador PWM trifásico, que é dada por:

$$G_{vd_mono} = \frac{V_d(s)}{I_{Lr}(s)} = \frac{R_o}{sC_o R_o + 1}. \quad (3.24)$$

Considerando a contribuição das demais fases do sistema e que o sistema seja balanceado e equilibrado, o modelo para a malha de tensão diferencial para o sistema trifásico é expresso por:

$$G_{vd_tri}(s) = \frac{V_d(s)}{I_{Lr}(s)} = 3Z_o = \frac{3R_o}{sC_o R_o + 1}. \quad (3.25)$$

3.3 PROJETO DO SISTEMA DE CONTROLE

Nesta seção será apresentado o projeto dos compensadores que compõem o sistema de controle proposto, mostrado na Figura 12. Os projetos dos compensadores foram baseados no método da resposta em frequência considerando-se o plano W (KUO, 2006).

Para realizar os projetos dos compensadores no plano W , faz-se necessário que as funções de transferências obtidas na seção anterior sejam discretizadas para o plano Z e, posteriormente, convertidas ao plano W , o que pode ser realizado utilizando a seguinte expressão:

$$z = \frac{1 + \frac{T_s}{2} w}{1 - \frac{T_s}{2} w}. \quad (3.26)$$

Uma vez realizado o projeto dos compensadores no domínio da frequência no plano W , realiza-se a discretização dos mesmos, a fim de representá-los no plano Z . Por fim, pode-se converter os compensadores para equações de diferenças, o que possibilita a implementação em um processador digital de sinais.

O projeto dos compensadores empregados no sistema de controle digital proposto foi realizado a partir dos parâmetros mostrados na Tabela 5.

Na sequência serão projetados os compensadores que compõem o sistema de controle do retificador PWM trifásico a quatro fios com filtro LCL.

Tabela 5 – Parâmetros para projeto do sistema de controle.

Potência nominal de saída (P_o)	3 kW
Tensão nominal do barramento CC (V_o)	450 V
Tensão de entrada nominal (V_{in_rms})	127 Vrms
Frequência da rede (f_{rede})	60 Hz
Frequência de comutação (f_{sw})	39,96 kHz
Frequência de amostragem (malha de corrente e amortecimento – f_{s1})	79,92 kHz
Frequência de amostragem (malhas de tensões – f_{s2})	4,44 kHz
Capacitância do filtro LCL (C_f)	1,7 μ F
Indutância no lado da rede (L_r)	560 μ H
Indutância no lado do conversor (L_c)	560 μ H
Capacitância do barramento CC (C_o)	1,9 mF
Ganho do sensor de corrente (h_i)	3/40
Ganho do sensor de tensão sobre cada capacitor do barramento CC (h_{vdc})	1/101
Ganho do sensor de tensão CA de entrada (h_{vac})	1/147
Ganho do sensor de tensão CA do capacitor do filtro LCL (h_{vcap})	1/156
Ganho do conversor A/D (h_{ad})	4096/3
Ganho do PWM (K_{pwm})	1/1894

3.3.1 Compensador da malha de amortecimento ativo

Conforme definido anteriormente, o amortecimento ativo do pico de ressonância é realizado através da utilização de um compensador em avanço aplicado à leitura de tensão do capacitor do filtro LCL, sendo que a resultante da ação do compensador é aplicada no sinal de

saída do compensador de corrente, conforme pode ser visualizado na Figura 16. A definição dos compensadores se inicia através do compensador de amortecimento pelo fato que a malha de amortecimento influencia na determinação do compensador de corrente, como também pode ser verificado através da Figura 16.

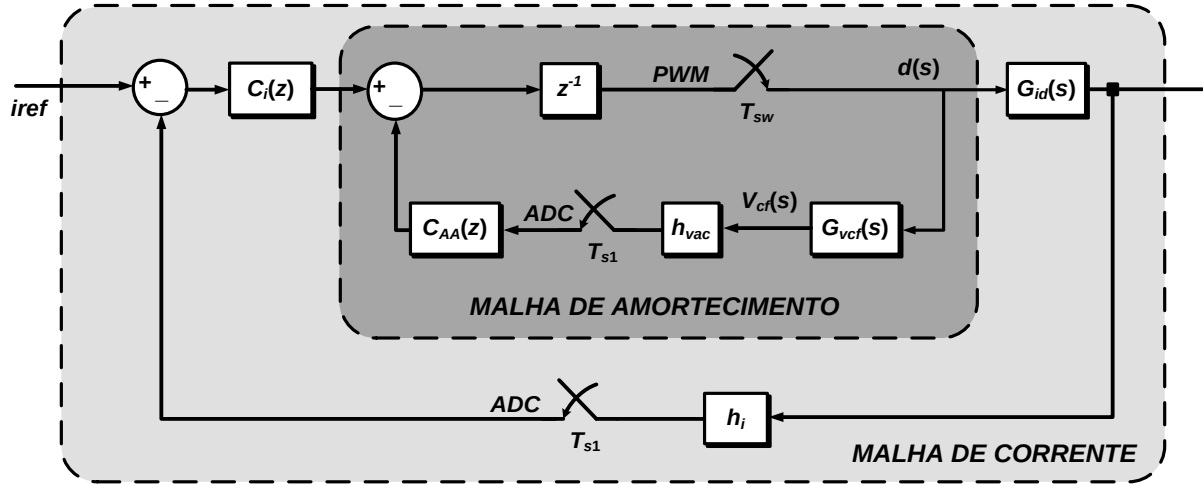


Figura 16 – Representação em diagrama de blocos das malhas de corrente e de amortecimento.

O compensador em avanço a ser utilizado na malha de amortecimento apresenta a função de transferência no plano W definida como (BLASKO e KAURA, 1997; WEI et al, 2008; YANG, ZHABG e XIE, 2009):

$$C_{AA}(w) = K_{AA} \frac{T_d w + 1}{\beta T_d w + 1}, \quad (3.27)$$

onde K_{AA} é o ganho do compensador e β é uma constante calculada a partir do máximo avanço de fase $\varphi_{\max}$ especificado para o compensador em avanço. O valor de β para que se tenha um ângulo de avanço deverá ser maior que zero e menor que um, ou seja, frequência do zero menor que a frequência do pólo. Assim, a constante β é definida como:

$$\beta = \frac{1 - \sin(\varphi_{\max})}{1 + \sin(\varphi_{\max})}. \quad (3.28)$$

O parâmetro T_d é calculado a partir da especificação da frequência $f_{\max}$ em que ocorre o máximo ângulo de avanço, dado por:

$$T_d = \frac{1}{2\pi f_{\max} \sqrt{\beta}}. \quad (3.29)$$

A fim de verificar o comportamento da resposta em frequência do compensador em avanço dado por (3.27), será obtida a expressão matemática para o compensador em avanço baseado nos seguintes parâmetros como exemplo:

- Máximo ângulo de avanço (φ_{max}) : 60°
- Frequência na qual ocorre o máximo ângulo de avanço (f_{max}) : 4 kHz
- Ganho do compensador (K_{AA}) : β

Baseado nesses parâmetros obteve-se a seguinte expressão para o compensador em avanço:

$$C_{AA}(w) = \frac{w + 6734}{w + 9,38 \times 10^4}, \quad (3.30)$$

onde a resposta em frequência obtida para (3.30) é apresentada através da Figura 17;

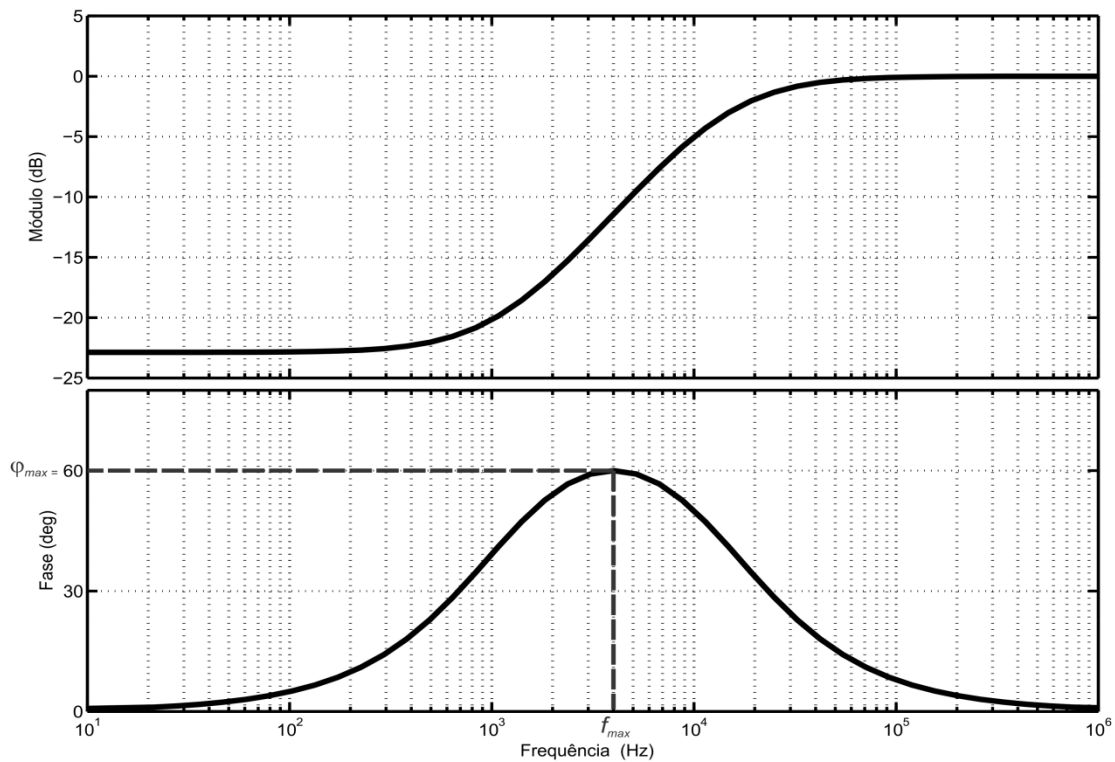


Figura 17 – Resposta em frequência do compensador em avanço.

Antes de definir o compensador em avanço será apresentada uma avaliação da influência de cada parâmetro no sistema amortecido.

3.3.1.1 Influência do ganho K_{AA}

Para o estudo da influência da variação dos parâmetros do compensador em avanço considerou-se a malha de controle apresentada na Figura 16, o qual apresenta a malha de corrente e a malha de amortecimento. Para esse estudo considerou-se a malha de corrente não compensada, dessa forma o bloco $C_i(z)$ foi substituído por um ganho unitário.

Uma vez que a frequência de comutação é muito superior à frequência do sinal de referência pode-se aproximar o modulador por largura de pulso por um amostrador retentor de ordem zero (ZOH – *Zero Order Hold*) (OGATA, 1994). Assim, as funções de transferências discretas de $G_{vcf}(s)$ e $G_{id}(s)$ são dadas por:

$$G_{vcf}(z) = Z \left\{ \left(\frac{1 - e^{-sT_{s1}}}{s} \right) G_{vcf}(s) \right\}, \quad (3.31)$$

$$G_{id}(z) = Z \left\{ \left(\frac{1 - e^{-sT_{s1}}}{s} \right) G_{id}(s) \right\}. \quad (3.32)$$

Como os projetos dos compensadores são realizados baseando-se na resposta em frequência no plano W , torna-se necessária a obtenção das funções de transferências das malhas de amortecimento e de corrente, além do atraso de transporte z^{-1} no domínio W , sendo que este último será representado por $AT(w)$ ao sofrer a transformada para o plano W . Para as malhas de controle apresentadas na Figura 16 as seguintes funções de transferência são empregadas na análise:

- Função de transferência que representa o atraso de transporte no plano W , obtida substituindo-se a expressão (3.26) na expressão $AT(z) = z^{-1}$, que representa o atraso de transporte no plano Z . Assim obtém-se para $AT(w)$ a seguinte expressão:

$$AT(w) = \frac{-w + 2/T_{s1}}{w + 2/T_{s1}}. \quad (3.33)$$

- Função de transferência em malha fechada da malha de amortecimento $FTMF_{AA}(w)$ é dada por:

$$FTMF_{AA}(w) = \frac{AT(w) K_{pwm}}{1 + AT(w) K_{pwm} h_{vcap} h_{ad} C_{AA}(w) G_{vcf}(w)}. \quad (3.34)$$

- Função de transferência em malha aberta da malha de corrente $FTMA_{ci}(w)$ é definida como:

$$FTMA_{ci}(w) = C_i(w) FTMF_{AA}(w) G_{id}(w) h_i h_{ad}. \quad (3.35)$$

Uma vez definidas as funções de transferência e os modelos matemáticos no plano W , será agora apresentado o estudo das influências das variações dos parâmetros do compensador em avanço. No estudo apresentado foi considerada a utilização de dois compensadores em avanço idênticos em cascata, para tornar possível a obtenção de um ângulo de avanço superior a 90° . Dessa forma, obteve-se um melhor amortecimento do pico de ressonância do filtro LCL, conforme será verificado no decorrer desta análise.

Devido à utilização de compensadores em cascata no estudo, o ganho do compensador resultante é denominado de K_{AA}^* .

No estudo da influência do ganho do compensador em avanço, manteve-se valores fixos para o máximo ângulo de avanço e para a frequência na qual ocorre o máximo ângulo de avanço, representados respectivamente por φ_{max} e f_{max} . Para a análise considerou-se φ_{max} como sendo igual a 53° , considerando o compensador simples, obtendo com o compensador em cascata um ângulo de avanço máximo de 106° , e f_{max} como sendo igual à frequência de ressonância do filtro LCL.

A resposta em frequência da função de transferência em malha fechada da malha de amortecimento $FTMF_{AA}(w)$, como pode ser verificado na Figura 18, se aproxima da resposta em frequência do filtro *notch*, apresentando uma grande atenuação exatamente na frequência de ressonância.

Através da Figura 18 verifica-se que o aumento do ganho K_{AA}^* faz com que o pico de antirressonância apresente maior ou menor largura de frequência, no entanto o nível de atenuação é praticamente o mesmo. Além disso, verifica-se que a variação do ganho do compensador em avanço faz com que após o pico de antirressonância a resposta em frequência apresenta pequena, mas crescente amplificação dos sinais.

O comparativo das respostas em frequência obtidas para a função de transferência em malha aberta para o sistema não amortecido e com amortecimento, considerando-se apenas a variação do ganho do compensador em avanço, é apresentado na Figura 19. Para todas as curvas obtidas considerou-se que não foi aplicado o compensador de corrente no sistema, ou seja, $C_i(w) = 1$.

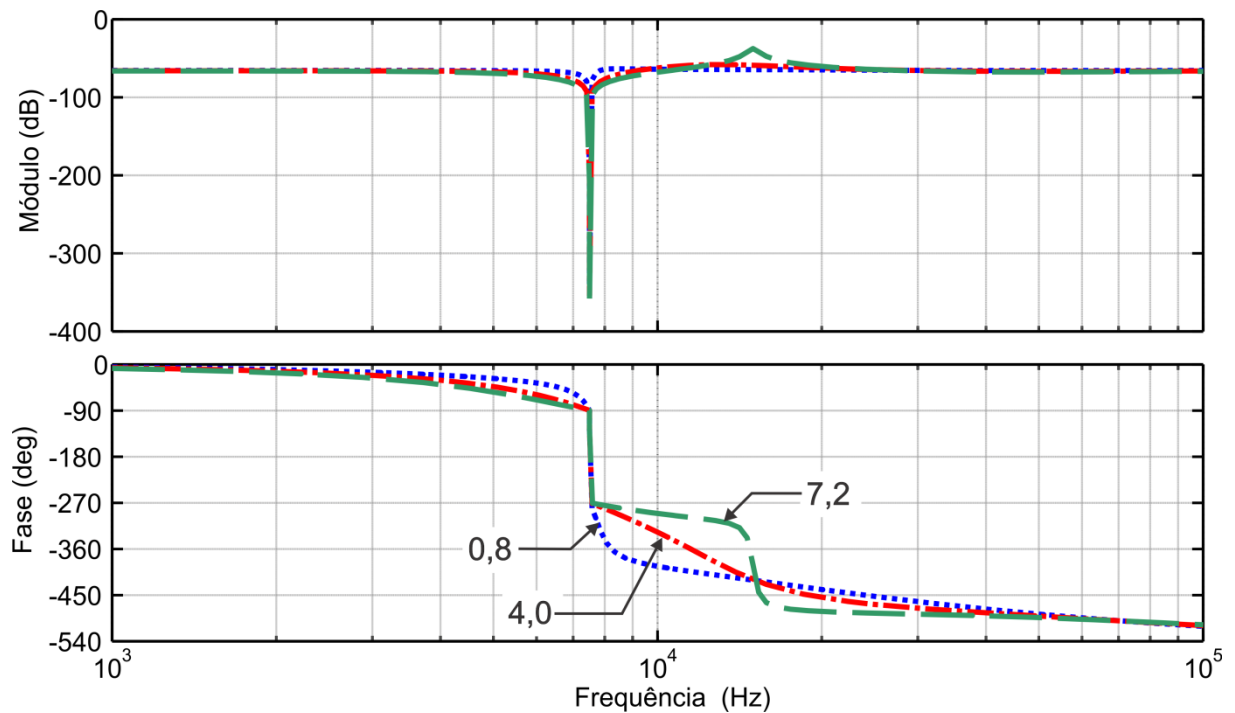


Figura 18 – Resposta em frequência da função de transferência em malha fechada da malha de amortecimento, considerando a variação do ganho K_{AA}^* .

Na Figura 19 são mostradas quatro curvas, com as seguintes características:

- Linha cheia (preta) indica a função de transferência em malha aberta para o sistema sem amortecimento;
- Linha pontilhada (azul) indica a função de transferência em malha aberta do sistema amortecido, com ganho K_{AA}^* igual a 0,8;
- Linha traço e ponto (vermelha) indica a função de transferência em malha aberta do sistema amortecido, com ganho K_{AA}^* igual a 4,0;
- Linha tracejada (verde) indica a função de transferência em malha aberta do sistema amortecido, com ganho K_{AA}^* igual a 7,2.

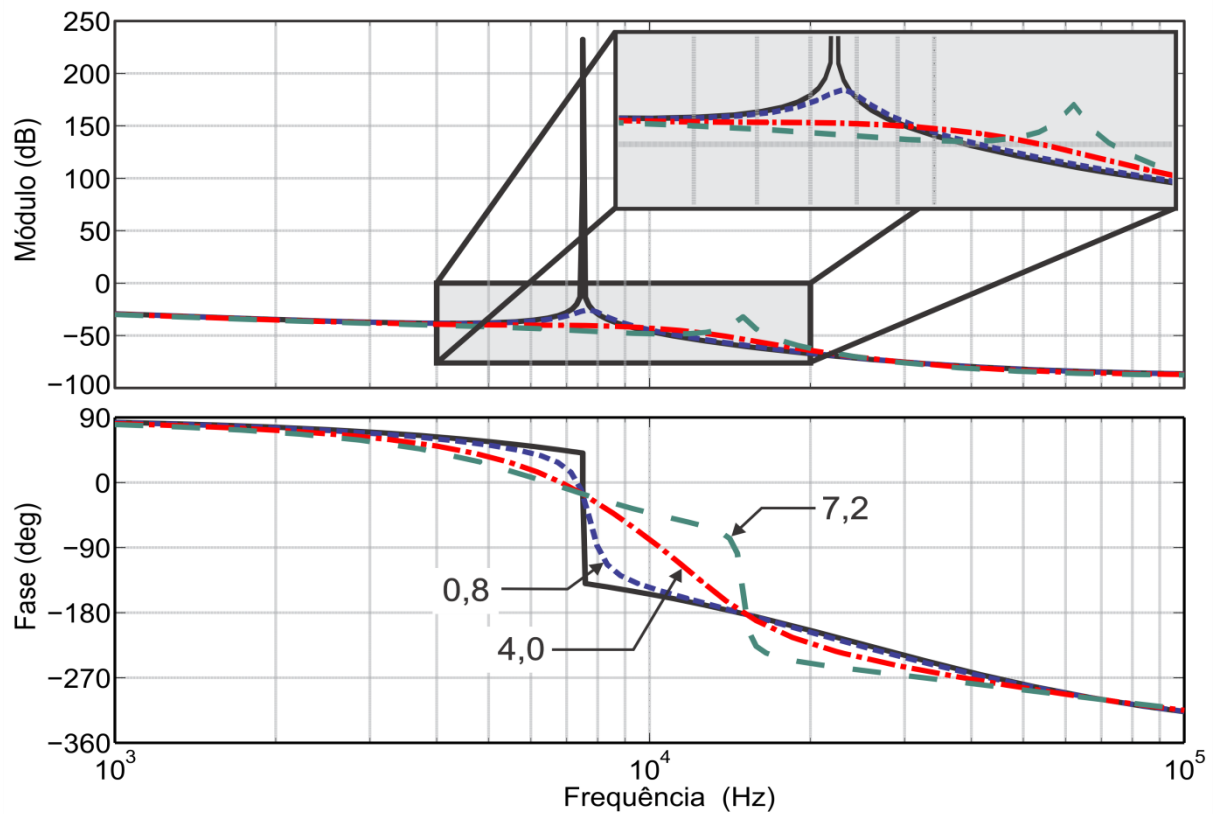


Figura 19 – Resposta em frequência da função de transferência em malha aberta da malha de corrente não compensada com a variação do ganho do compensador em avanço K_{AA}^* .

Analisando a Figura 19 verifica-se que conforme há o aumento do ganho K_{AA}^* , até um determinado limite, o pico de ressonância tende a ser atenuado. No entanto, ao ultrapassar esse limitante verifica-se que há o deslocamento do pico de ressonância para frequências maiores do que a frequência de ressonância do sistema não amortecido, fato que pode ser verificado através da ampliação no gráfico do módulo da Figura 19.

O comportamento da fase com a variação do ganho K_{AA}^* tende a apresentar uma variação suave próximo do valor limitante, e mais abruptos para valores de ganho tanto maiores quanto menores que o ganho limite, conforme verifica-se no gráfico de fase na Figura 19.

3.3.1.2 Influência do máximo ângulo de avanço φ_{max}

Para o estudo da influência do máximo ângulo de avanço do compensador em avanço foram empregados dois compensadores em avanço idênticos em cascata, a fim de se obter um maior ângulo de avanço, assim o parâmetro φ_{max} passou a ser denominado de φ_{max}^* , o qual

representa o ângulo de avanço do compensador em cascata obtido através da soma dos ângulos de avanços definidos para cada compensador em avanço.

Para o estudo realizado considerou-se a malha de controle apresentada na Figura 16 e valores fixos para o ganho do compensador em avanço e para a frequência na qual ocorre o máximo ângulo de avanço, definidos respectivamente por K_{AA}^* e f_{max} , onde K_{AA}^* representa o ganho dos compensadores em avanço em cascata. Para a análise considerou-se f_{max} como sendo igual à frequência de ressonância do filtro LCL e K_{AA}^* como sendo igual a 4.

A resposta em frequência da função de transferência em malha fechada da malha de amortecimento $FTMF_{AA}(w)$, considerando a variação de φ_{max}^* pode ser verificada na Figura 20.

Através da Figura 20 verifica-se que o aumento do máximo ângulo de avanço faz com que o pico de anti-ressonância apresente menor largura de frequência. Ainda, verifica-se que a diminuição de φ_{max}^* faz com que, para frequências acima da frequência na qual o ângulo de avanço é máximo, ocorra inicialmente uma atenuação seguida de uma amplificação dos sinais, sendo que após uma determinada frequência o comportamento do módulo não se altera com a variação de φ_{max}^* .

O comparativo das respostas em frequências obtidas para a função de transferência em malha aberta para o sistema não amortecido e com amortecimento, considerando-se somente a variação do máximo ângulo de avanço propiciado pelo compensador em avanço é apresentado na Figura 21. Novamente, para todas as curvas obtidas considerou-se que não foi aplicado o compensador de corrente no sistema, ou seja, $C_i(w) = 1$.

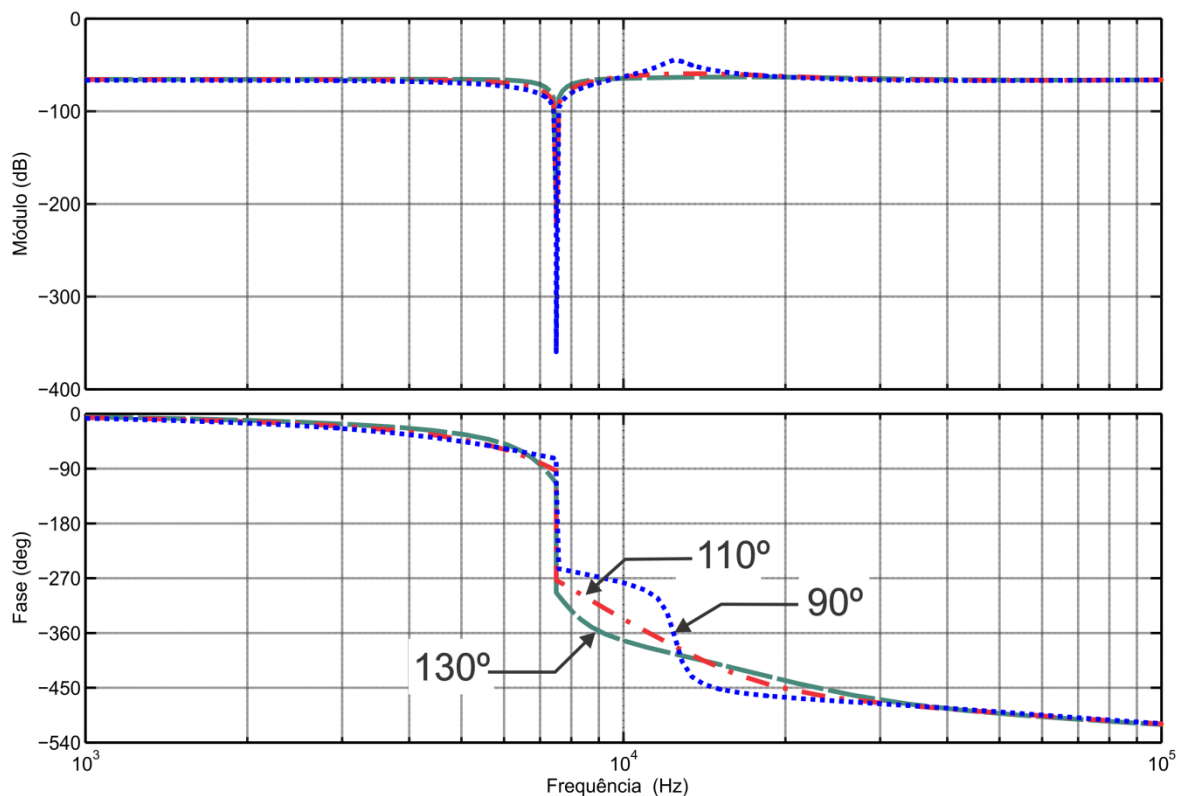


Figura 20 – Resposta em frequência da função de transferência em malha fechada da malha de amortecimento, considerando a variação do máximo ângulo de avanço φ_{max}^* .

Na Figura 21 são apresentadas quatro respostas em frequência, com as seguintes características:

- Linha cheia (preta) indica a função de transferência em malha aberta para o sistema sem amortecimento;
- Linha pontilhada (azul) indica a função de transferência em malha aberta do sistema amortecido, com ângulo φ_{max}^* igual a 90° ;
- Linha traço e ponto (vermelha) indica a função de transferência em malha aberta do sistema amortecido, com ângulo φ_{max}^* igual a 110° ;
- Linha tracejada (verde) indica a função de transferência em malha aberta do sistema amortecido, com ângulo φ_{max}^* igual a 130° .

Analisando a Figura 21 verifica-se que conforme há o aumento de φ_{max}^* , o pico de ressonância tende a ser amplificado. Considerando o decremento do valor de φ_{max}^* , até um determinado limite, o pico de ressonância tende a ser atenuado. No entanto, ao ultrapassar esse limitante verifica-se que há o deslocamento do pico de ressonância para frequências maiores do que a frequência de ressonância do sistema não amortecido, fato que pode ser

verificado através da ampliação no gráfico do módulo da Figura 21. Verifica-se que com o decremento no ângulo de avanço o ganho em baixa frequência tende a ser menor do que o ganho em baixa frequência desconsiderando-se o amortecimento.

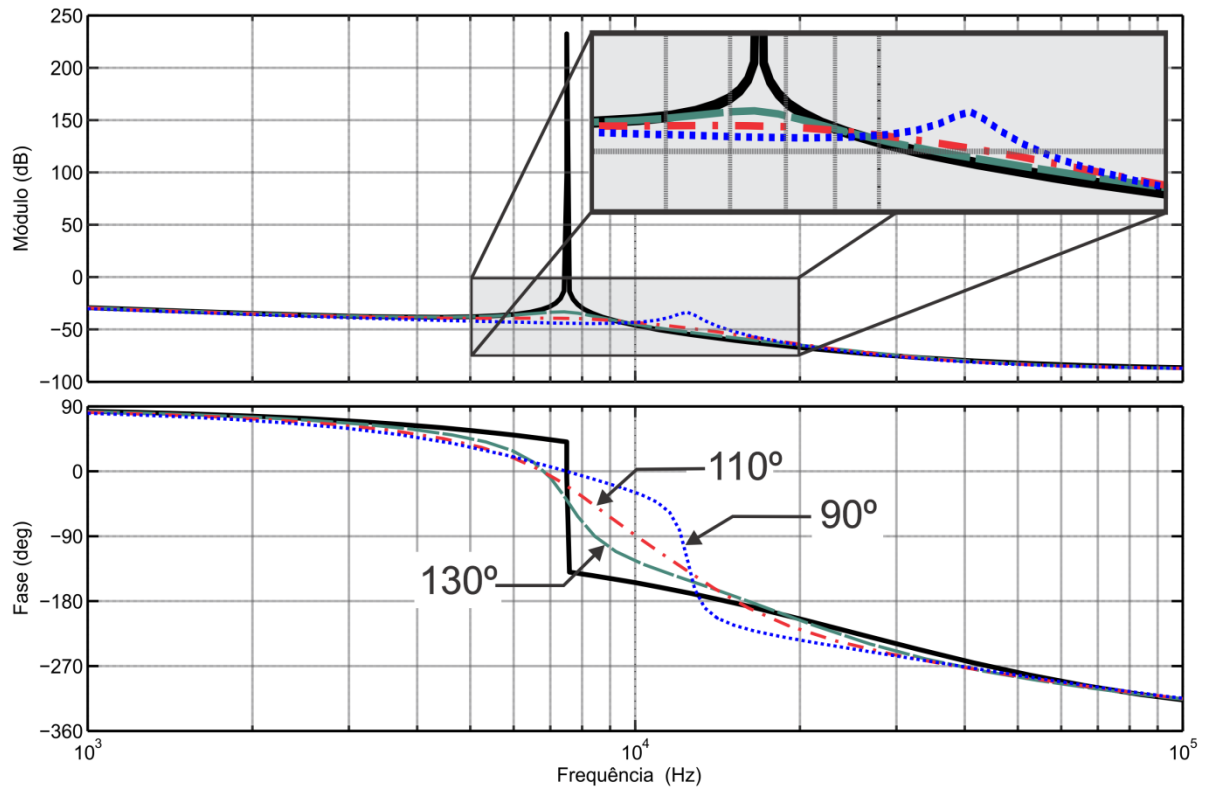


Figura 21 – Resposta em frequência da função de transferência em malha aberta da malha de corrente não compensada com a variação do máximo ângulo de avanço do compensador em avanço φ_{max}^* .

O comportamento da fase com a variação de φ_{max}^* tende a apresentar variação suave próximo do valor limitante e mais abruptos para valores de ângulo de avanço tanto maiores quanto menores que o ângulo limite, fato verificado no gráfico de fase na Figura 21.

3.3.1.3 Influência da frequência na qual ocorre o máximo ângulo de avanço f_{max}

No estudo da influência da frequência na qual ocorre o máximo ângulo de avanço do compensador em avanço considerou-se novamente a malha de controle apresentada na Figura 16 e os dois compensadores em avanço idênticos em cascata. Manteve-se os ganhos dos compensadores em avanço e o máximo ângulo de avanço, definidos respectivamente por K_{AA}^* e φ_{max}^* , inalterados. O valor considerado para φ_{max}^* foi de 106° , e para o ganho K_{AA}^* o valor considerado foi 4.

A resposta em frequência da função de transferência em malha fechada da malha de amortecimento considerando a variação de f_{max} pode ser verificada na Figura 22.

Através da Figura 22 verifica-se que o aumento de f_{max} tem efeito contrário aos dois casos anteriormente apresentados. A diminuição de f_{max} faz com que para frequências acima da frequência de ressonância do filtro LCL, frequência em que se encontra o pico de maior atenuação na Figura 22, ocorrerá inicialmente uma atenuação e depois uma amplificação dos sinais. Após uma determinada frequência o comportamento do módulo não se altera com a variação de f_{max} .

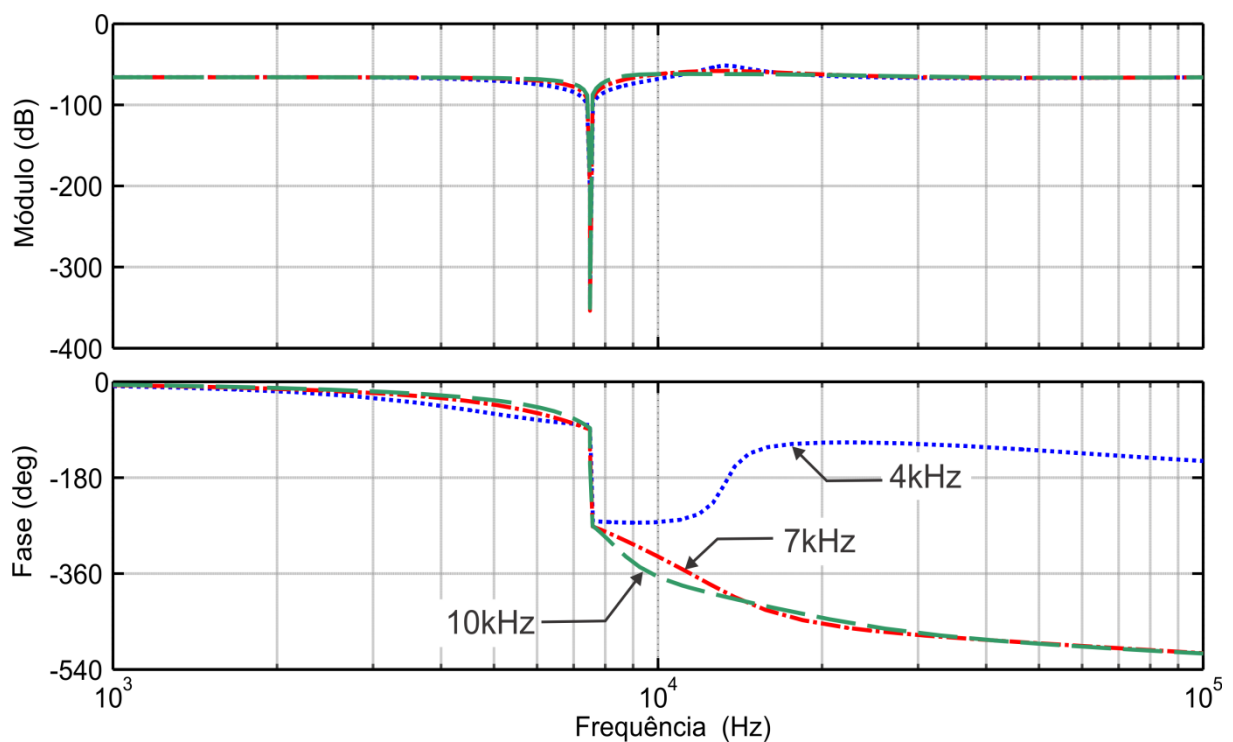


Figura 22 – Resposta em frequência da função de transferência em malha fechada da malha de amortecimento, considerando a variação da frequência na qual ocorre o máximo ângulo de avanço.

O comparativo das respostas em frequências obtidas para a função de transferência em malha aberta para o sistema não amortecido e com amortecimento, considerando-se somente a variação da frequência na qual ocorre o máximo ângulo de avanço propiciado pelo compensador em avanço é apresentado na Figura 23. Para todas as curvas obtidas novamente considerou-se que não foi aplicado o compensador de corrente no sistema, ou seja, $C_i(w) = 1$.

Na Figura 23 novamente são mostradas quatro respostas em frequência, com os seguintes significados:

- Linha cheia (preta) indica a função de transferência em malha aberta para o sistema sem amortecimento;
- Linha pontilhada (azul) indica a função de transferência em malha aberta do sistema amortecido, com f_{max} igual a 4 kHz;
- Linha traço e ponto (vermelha) indica a função de transferência em malha aberta do sistema amortecido, com f_{max} igual a 7 kHz;
- Linha tracejada (verde) indica a função de transferência em malha aberta do sistema amortecido, com f_{max} igual a 10 kHz.

Analisando a Figura 23 verifica-se que conforme há a diminuição de f_{max} até um determinado limite, o pico de ressonância tende a ser atenuado, no entanto ao ultrapassar esse limitante mínimo verifica-se que há o deslocamento do pico de ressonância para frequências maiores do que a frequência de ressonância do sistema não amortecido, fato que pode ser verificado através da ampliação no gráfico do módulo da Figura 23.

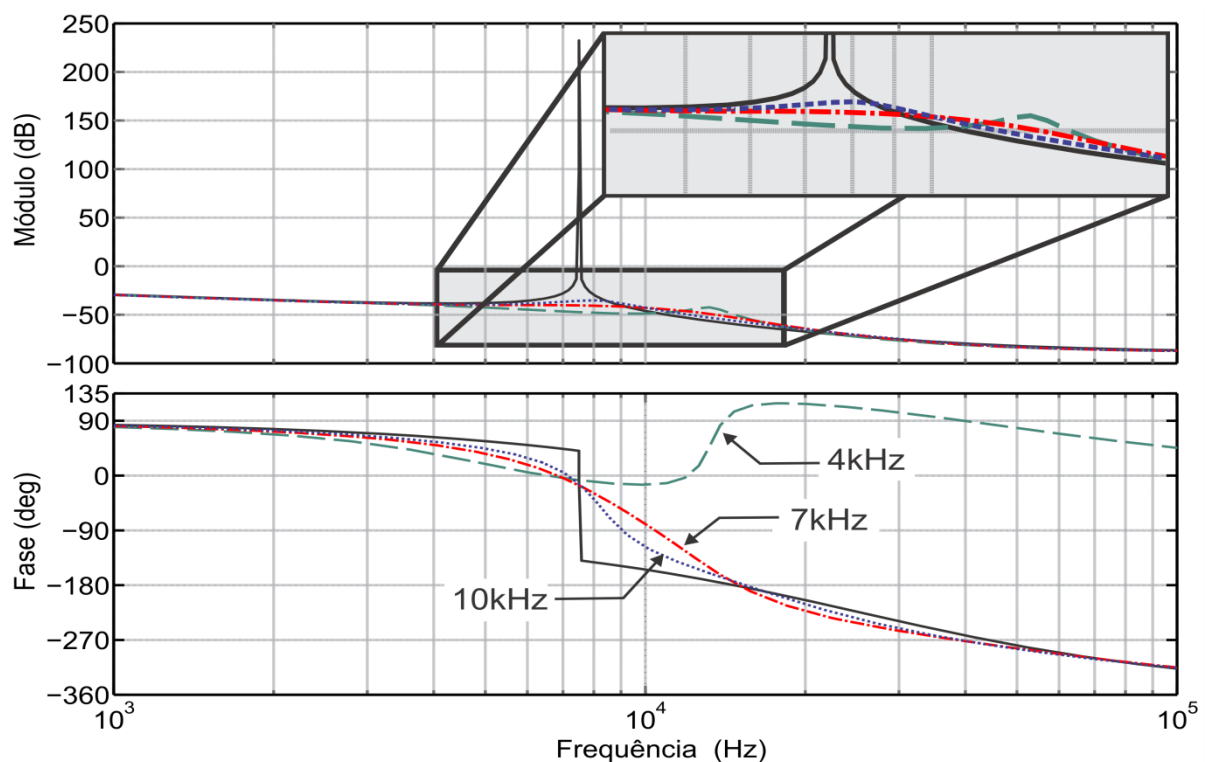


Figura 23 – Resposta em frequência da função de transferência em malha aberta da malha de corrente não compensada com a variação da frequência na qual ocorre o máximo ângulo de avanço do compensador em avanço .

O comportamento da fase com a variação de f_{max} tende a apresentar uma variação suave próximo do valor limitante e mais abruptos para valores da frequência tanto maiores quanto menores que a frequência limite, conforme verifica-se no gráfico de fase na Figura 23.

3.3.1.4 Projeto do compensador em avanço

Para o amortecimento do pico de ressonância obteve-se melhor amortecimento do pico de ressonância quando optou-se por utilizar um ângulo de avanço maior do que 90° . Uma vez que com o compensador em avanço simples o máximo ângulo de avanço é de 90° tornou-se necessário utilizar compensadores em avanço em cascata, obtendo desta forma um maior ângulo de avanço, dado pela soma dos ângulos de avanço proporcionados por cada compensador que compõe o sistema em cascata.

A especificação para este projeto foi a de obter melhor amortecimento para a o pico de ressonância a fim de manter as características em baixa e em alta frequência do filtro LCL. A eficiência do amortecimento pode ser verificado através da análise da resposta em frequência da $FTMA_{ci}(W)$.

Iniciou-se o projeto do compensador em avanço através da definição da frequência na qual irá ocorrer o máximo ângulo de avanço f_{max} , a qual foi definida como sendo igual à frequência de ressonância do filtro LCL (JULEAN, 2009; GULLVIK; NORUM e NILSEN, 2007). Assim:

$$f_{max} = f_{res}. \quad (3.36)$$

A definição dos parâmetros de máximo ângulo de avanço φ_{max}^* e o ganho do compensador K_{AA}^* , ambos os parâmetros referentes ao compensador resultante da associação de dois compensadores em cascata, foram definidas a partir do estudo apresentado anteriormente como sendo, respectivamente, iguais a 106° e 4, obtendo-se o seguinte compensador em avanço:

$$C_{AA}(w) = 4 \frac{(w + 1,534 \times 10^4)^2}{(w + 1,37 \times 10^5)^2}. \quad (3.37)$$

O compensador em avanço discreto, obtido utilizando-se (3.26), é dado por:

$$C_{AA}(z) = 1,3932 \frac{(z - 0,8249)^2}{(z - 0,07699)^2}. \quad (3.38)$$

A Figura 24 apresenta as respostas em frequências obtidas para o sistema não amortecido, $FTMF_{AA}(w)$ e $FTMA_{ci}(w)$, sendo que a resposta referente à malha de corrente foi obtida sem a consideração da ação do compensador de corrente, sendo este substituído na Figura 16 por um ganho unitário.

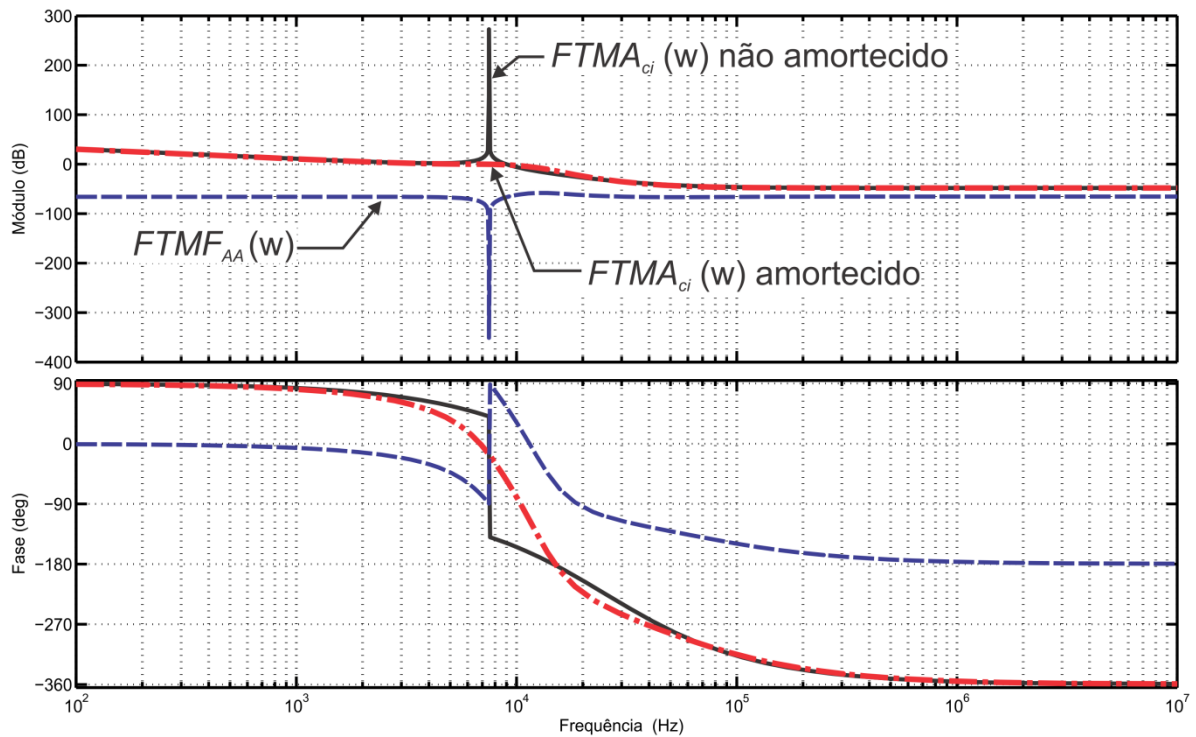


Figura 24 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento.

3.3.2 Compensador de corrente

A malha de controle responsável pelo controle da corrente através do indutor do lado da rede deve garantir que a corrente em cada fase apresente reduzida distorção harmônica e que a mesma esteja em fase com a tensão de entrada de sua respectiva fase, resultando em um elevado fator de potência de entrada.

O projeto do compensador de corrente utiliza o circuito equivalente monofásico, uma vez que o tipo de retificador empregado neste trabalho (trifásico a quatro fios) permite que se realize o controle independente da corrente para cada fase.

As especificações utilizadas para o compensador de corrente são:

- Apresentar erro em regime permanente nulo para um sinal de entrada senoidal (60 Hz);
- Frequência de cruzamento do ganho da resposta em frequência da função de transferência em malha aberta deve estar uma década abaixo da frequência de comutação, ou seja, em torno de 4 kHz;
- Margem de fase próxima a 45°.

Do princípio do modelo interno sabe-se que para um sistema em malha fechada apresentar erro em regime permanente nulo, o modelo do sinal de referência deve estar incluso no sistema realimentado estável (SOARES, 2011; DAI et al, 2008). Assim, para que a malha de corrente do sistema sob estudo apresente erro em regime permanente nulo deve-se definir um compensador cujo modelo do sinal senoidal esteja inserido no sistema realimentado.

Um compensador que apresenta o modelo de sinal senoidal inserido é o compensador ressonante (GABE, 2008; SOARES, 2011; SHEN et al, 2010; FUKUDA e IMAMURA, 2005), permitindo a este tipo de compensador rastrear sinais de referência e rejeitar distúrbios do tipo senoidal, na frequência definida para o sinal a ser rastreado ou rejeitado.

O compensador ressonante pode ser descrito pela seguinte função de transferência:

$$C_i(w) = K_{res} \left(\frac{w^2 + 2\omega_1 \zeta_o w + \omega_1^2}{w^2 + \omega_o^2} \right), \quad (3.39)$$

onde ω_o representa a frequência angular do sinal de entrada ou do distúrbio a ser rejeitado e ω_1 representa uma frequência angular menor do que a frequência de cruzamento de tal forma que não modifique a fase (normalmente é ajustada para uma década abaixo da frequência de cruzamento). O parâmetro ζ_o representa o coeficiente de amortecimento que deverá estar no intervalo de 0 a 1, onde normalmente utiliza-se 0,7. E por fim K_{res} que representa o ganho do compensador, que possui valor negativo para compensar o ganho negativo da planta de corrente e deve ser ajustado para obter a frequência de cruzamento desejada.

Para o sistema em estudo obteve-se o seguinte compensador de corrente $C_i(w)$:

$$C_i(w) = -0,908 \left(\frac{w^2 + 3554w + 6,317 \times 10^6}{w^2 + 1,421 \times 10^5} \right). \quad (3.40)$$

Obtendo o compensador de corrente discreto $C_i(z)$ a partir de (3.40), obtém-se (3.41).

$$C_i(z) = -0,92841 \left(\frac{z^2 - 1,956z + 0,9565}{z^2 - 1,9999z + 1} \right). \quad (3.41)$$

A resposta em frequência da $FTMA_{ci}(w)$ com o compensador projetado é apresentada na Figura 25, onde é possível verificar as seguintes características:

- Frequência de cruzamento é de 4 kHz;
- Margem de fase obtida foi de 42,3°;
- Margem de ganho de 0,879 dB.

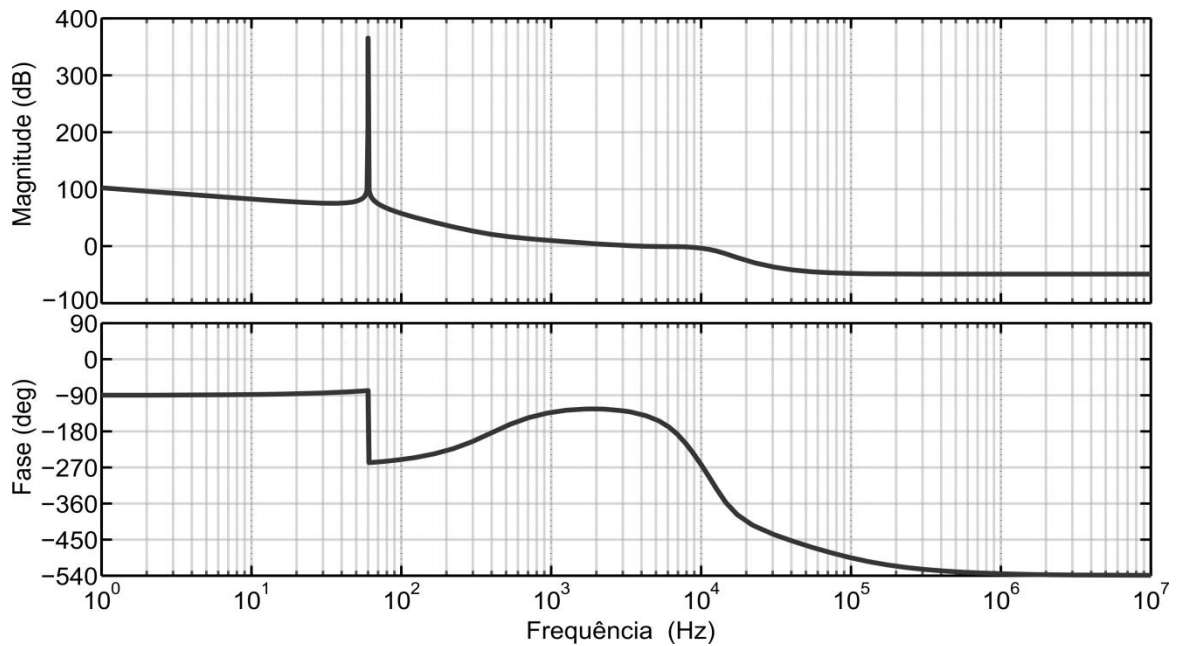


Figura 25 – Resposta em frequência da função de transferência em malha aberta da malha de corrente compensada.

3.3.3 Compensador de tensão total

A malha de controle da tensão total do barramento CC é responsável por regular a tensão total do barramento CC, sem que provoque interferência nas demais malhas do sistema de controle. O controle de tensão ocorre através da variação da amplitude do sinal de referência da malha de corrente, controlando a energia injetada nos capacitores do barramento CC e dessa forma fazendo com que se varie a tensão total do barramento.

Como mencionado anteriormente, a malha de controle de tensão deve ter uma banda passante muito menor do que a menor frequência de ondulação da tensão total do barramento CC para que a referência de corrente não seja distorcida por conta da ação de controle da malha de tensão.

As especificações do compensador da malha de controle da tensão total do barramento CC são:

- Erro em regime permanente nulo, onde agora o sinal de referência é constante;
- Frequência de cruzamento do ganho da resposta em frequência da função de transferência em malha aberta da malha de tensão total em torno de 18 Hz;
- Margem de fase mínima de 60°.

Um possível compensador que atende aos requisitos apresentados é o compensador proporcional-integral (PI).

Como apresenta reduzida banda passante, a malha de controle da tensão total utiliza frequência de amostragem menor do que a malha de corrente, sendo que a frequência de amostragem utilizada é de 4,44 kHz

Para a realização do projeto do compensador de tensão total será utilizado a Figura 12, onde a malha interna, responsável pelo controle de corrente, é substituída pelo ganho $1/(h_i h_{ad})$. Esta simplificação é aplicável uma vez que a malha de tensão total é muito mais lenta do que a malha de corrente e o ganho da função de transferência em malha aberta $FTMA_{ci}$ é elevado em baixa frequências (ERICKSON e MAKSIMOVIC, 2006). Realizando a simplificação o diagrama de blocos a ser utilizado no projeto do compensador é apresentado na Figura 26.

Na Figura 12 a integração da malha de controle da corrente e da tensão total ocorre através de um bloco multiplicador, em que o sinal de saída do compensador da malha de tensão total é multiplicado pela amostra da tensão de entrada para gerar o sinal de referência da malha de corrente. Na Figura 26 essa integração é modelada por um ganho K_m dado pelo valor eficaz da amostra da tensão de entrada, ou seja:

$$K_m = V_{in(rms)} h_{vac} h_{ad}, \quad (3.42)$$

onde $V_{in(rms)}$ é o valor eficaz da tensão de entrada, h_{vac} é o ganho do sensor utilizado para medir a tensão de entrada e h_{ad} é o ganho do conversor analógico-digital.

Considerando que a corrente de entrada seja constante durante um período de amostragem T_{s2} pode-se determinar a função de transferência discreta de $G_{vt_tri}(s)$:

$$G_{vt_tri}(z) = Z \left\{ \left(\frac{1 - e^{-sT_{s2}}}{s} \right) G_{vt_tri}(s) \right\}. \quad (3.43)$$

Assim, a função de transferência em malha aberta da malha de tensão total no plano W é dada por:

$$FTMA_{vt_tri}(w) = C_{vt}(w) K_m \frac{h_{vdc}}{h_i} G_{vt_tri}(w). \quad (3.44)$$

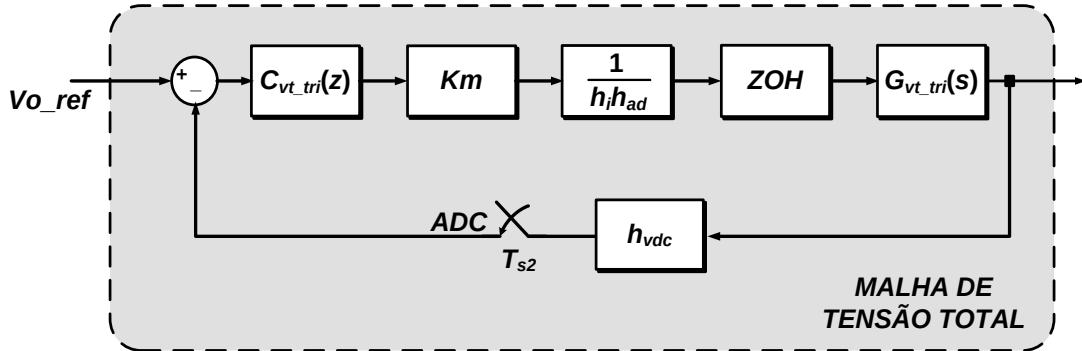


Figura 26 – Representação em diagrama de blocos da malha de controle da tensão total.

Considerando as especificações impostas para a malha de controle de tensão total do barramento CC, obtém-se o seguinte compensador no plano W :

$$C_{vt_tri}(w) = 488,69 \times 10^{-6} \left(\frac{w + 70,2}{w} \right). \quad (3.45)$$

Convertendo o compensador de tensão total para o plano Z tem-se:

$$C_{vt_tri}(z) = 492,55 \times 10^{-6} \left(\frac{z - 0,9843}{z - 1} \right). \quad (3.46)$$

A resposta em frequência da $FTMA_{vt_tri}(w)$ com o compensador projetado é apresentada na Figura 27, onde é possível verificar as seguintes características:

- Frequência de cruzamento é de 18 Hz;
- Margem de fase obtida foi de 60°;
- Margem de ganho de 39,3 dB.

3.3.4 Compensador de tensão diferencial

A malha de controle da tensão diferencial deve garantir que as tensões sobre os capacitores do barramento CC sejam iguais, mesmo quando houver a aplicação de cargas distintas sobre cada ramo do barramento CC.

O controle da tensão diferencial ocorre de maneira indireta, isto é, o controle da tensão diferencial no barramento é efetuado através da injeção de um nível CC no sinal de referência da malha de corrente, fazendo com que a mudança dos tempos de carga e descarga dos

capacitores corrija qualquer desequilíbrio de tensão entre os capacitores. Convém novamente destacar que a banda passante do controle de tensão diferencial deve ser significativamente menor que a menor frequência de ondulação de tensão sobre os capacitores do barramento CC para não distorcer o sinal de referência da malha de corrente.

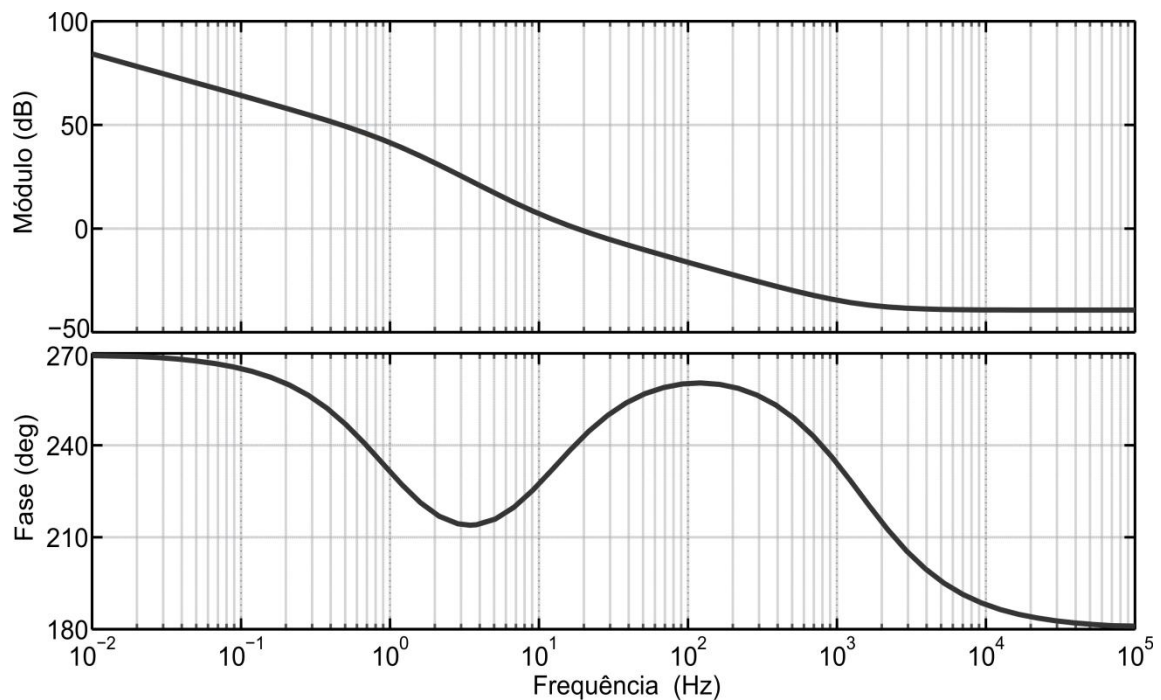


Figura 27– Resposta em frequência da função de transferência em malha aberta da malha de tensão total compensada.

As especificações impostas para o projeto do compensador da malha de controle da tensão diferencial do barramento CC são:

- Erro em regime permanente nulo, onde o sinal de referência é um valor constante (zero);
- Frequência de cruzamento do ganho da resposta em frequência da função de transferência em malha aberta da malha de tensão diferencial em torno de 6 Hz;
- Margem de fase mínima de 60°.

Um possível compensador que atende aos requisitos apresentados é o compensador proporcional-integral (PI). Assim como na malha de controle de tensão total, a malha de controle de tensão diferencial apresenta frequência de amostragem menor do que a malha de corrente, sendo que a frequência de amostragem utilizada é de 4,44 kHz.

Para a realização do projeto do compensador de tensão diferencial será utilizada a Figura 12, onde a malha interna responsável pelo controle de corrente novamente é substituído pelo ganho $1/(h_i h_{ad})$. Realizando a simplificação, o diagrama de blocos a ser utilizado no projeto do compensador é apresentado na Figura 28.

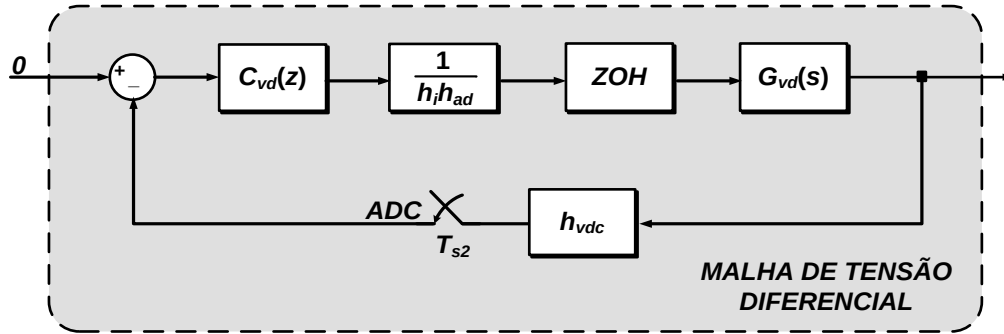


Figura 28 – Representação em diagrama de blocos das malhas de tensão diferencial trifásica.

Considerando que a corrente de entrada é constante durante um período de amostragem T_{s2} pode-se determinar a função de transferência discreta de $G_{vd_tri}(s)$:

$$G_{vt_tri}(z) = Z \left\{ \left(\frac{1 - e^{-sT_{s2}}}{s} \right) G_{vt_tri}(s) \right\}. \quad (3.47)$$

Assim, a função de transferência em malha aberta da malha de tensão diferencial no plano W é dada por:

$$FTMA_{vd_tri}(w) = C_{vd_tri}(w) \frac{h_{vdc}}{h_i} G_{vd_tri}(w). \quad (3.48)$$

Considerando as especificações da malha de controle da tensão diferencial do barramento CC, obtém-se o seguinte compensador no plano W :

$$C_{vd_tri}(w) = 0,1444 \left(\frac{w + 29,1}{w} \right). \quad (3.49)$$

Convertendo o compensador de tensão diferencial para o plano Z tem-se:

$$C_{vd_tri}(z) = 0,14487 \left(\frac{z - 0,9935}{z - 1} \right). \quad (3.50)$$

A resposta em frequência da $FTMA_{vd_tri}(w)$ com o compensador projetado é apresentada na Figura 29, onde é possível verificar as seguintes características:

- Frequência de cruzamento é de 6 Hz;
- Margem de fase obtida foi de 60°;

- Margem de ganho de 49,4 dB.

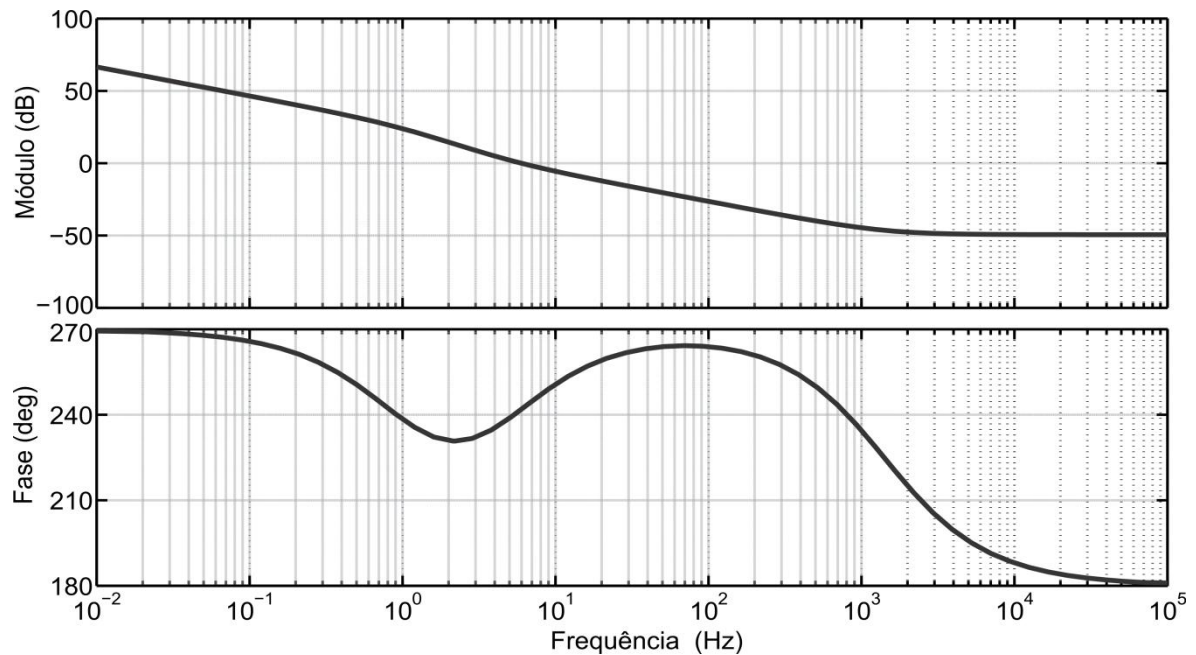


Figura 29 – Resposta em frequência da função de transferência em malha aberta da malha de tensão diferencial compensada.

3.4 CONCLUSÕES DO CAPÍTULO

Neste capítulo foi apresentado o sistema de controle digital proposto para o retificador PWM trifásico a quatro fios com filtro LCL, o qual é composto de quatro malhas de controles, sendo que a malha de amortecimento é uma malha interna à malha de corrente e está é interna às malhas de tensões total e diferencial. Também foram obtidos os modelos matemáticos para a realização dos projetos dos compensadores.

Neste capítulo definiu-se que o amortecimento do pico de ressonância seria realizado através de um compensador em avanço, cujo sinal de entrada é a tensão sobre o capacitor do filtro LCL e o sinal de saída é subtraído da ação do compensador de corrente.

Optou-se pelo amortecimento ativo através da aplicação de um compensador em avanço por este, diferentemente do filtro *notch*, apresentar menor sensibilidade quanto à variação paramétrica dos elementos do filtro, e quanto ao custo de implementação não difere muito da técnica de amortecimento ativo por resistor virtual, pois ambos necessitam de sensor adicional.

Por fim, foi realizado o projeto dos compensadores do sistema de controle, onde a malha de amortecimento do pico de ressonância foi projetada utilizando-se dois compensadores em avanço em cascata, a malha de corrente foi projetada com uma elevada frequência de cruzamento do ganho (4 kHz) visando a síntese de uma corrente de entrada com baixa distorção e com rápida resposta transitória e as malhas de tensão total e diferencial foram projetadas com frequências de cruzamento do ganho de 18 Hz e 6 Hz, respectivamente.

Os compensadores projetados e apresentados neste capítulo serão utilizados nas simulações e implementação prática do sistema de controle.

4 RESULTADOS OBTIDOS

No capítulo anterior foi apresentada uma descrição do sistema de controle proposto, bem como foram desenvolvidos os modelos matemáticos para o projeto dos compensadores do sistema de controle proposto.

Neste capítulo, os compensadores da malha de amortecimento ativo, da malha de corrente e das malhas de tensões diferencial e total projetados no capítulo anterior serão aplicados na simulação e na implementação experimental do retificador PWM trifásico a quatro fios com filtro LCL.

4.1 RESULTADOS DE SIMULAÇÃO

As simulações do retificador PWM trifásico a quatro fios com filtro LCL foram realizadas no programa *Matlab/Simulink*TM, baseado nos parâmetros apresentados na Tabela 3.

Nas simulações realizadas foram consideradas duas condições de cargas, sendo a primeira condição com carga nominal (3 kW) e balanceada e a segunda com cargas distintas aplicadas em cada capacitor do barramento CC. Para as duas condições de carga foram obtidos resultados em regime permanente e durante o transitório decorrente da modificação na carga.

Na simulação as fontes de alimentações do sistema foram modelados como barramento infinito, assim suas indutâncias internas são consideradas nulas.

Os circuitos de potência e de controle implementados no *Simulink*TM para a realização da simulação numérica são apresentados, respectivamente, na Figura 30 e na Figura 31.

Os sinais utilizados como entradas das malhas de controle estão representados no lado esquerdo da Figura 31, onde se tem as seguintes leituras:

- Correntes através dos indutores no lado da rede são representadas por i_{Lr_A} , i_{Lr_B} e i_{Lr_C} , referente à leitura na fase A, B e C, respectivamente. Posteriormente, essas leituras serão designadas por i_{Lr_x} , onde x pode ser A, B ou C, representando as respectivas fases;
- Tensões na rede são representadas por v_{in_A} , v_{in_B} e v_{in_C} , referente à leitura na fase A, B e C, respectivamente. Posteriormente, essas leituras serão designadas por v_{in_x} , onde x pode ser A, B ou C, representando as respectivas fases;

- Tensões sobre o capacitor do filtro LCL são representadas por v_{cap_A} , v_{cap_B} e v_{cap_C} , referente à leitura na fase A, B e C, respectivamente. Posteriormente, essas leituras serão designadas por v_{cap_x} , onde x pode ser A, B ou C, representando as respectivas fases;
- Tensões sobre os capacitores que compõem o barramento CC são representadas por v_{o1} e v_{o2} .

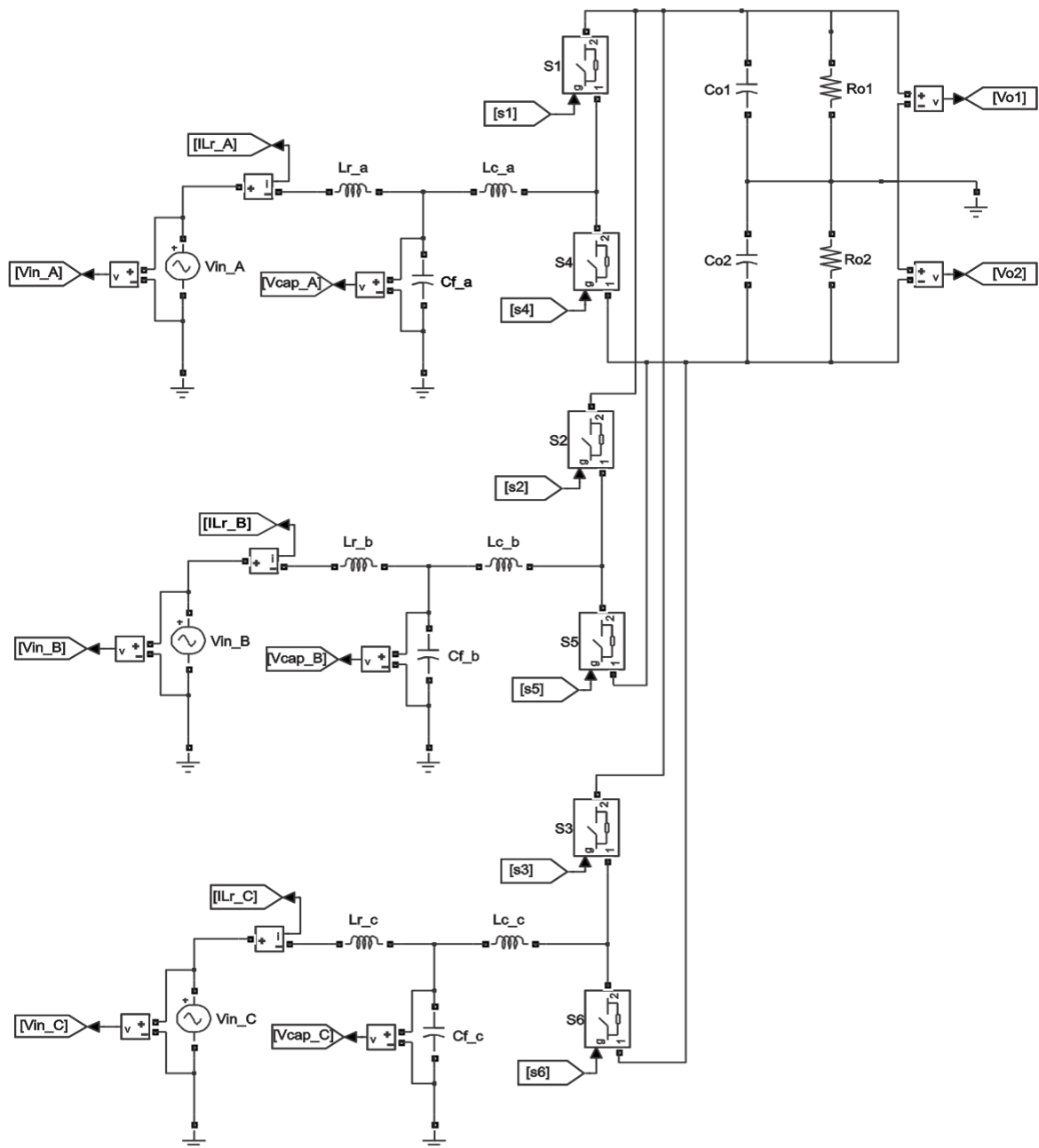


Figura 30 – Circuito de potência implementado no *Simulink*TM.

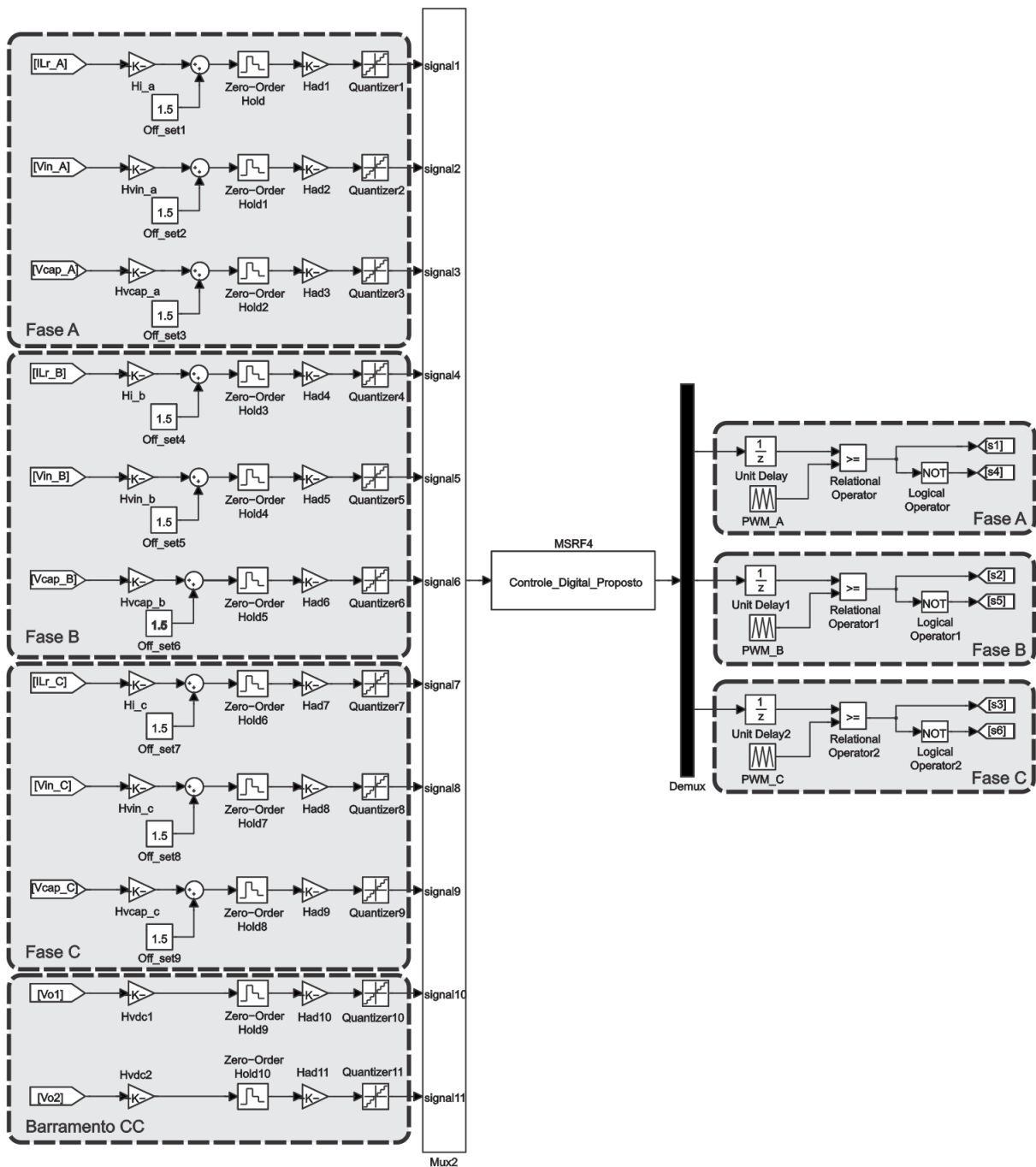


Figura 31 – Circuito de sensoriamento, controle e acionamento implementados no *Simulink*™.

As leituras de i_{Lr_x} , V_{in_x} , V_{cap_x} e do barramento CC, provenientes do circuito de potência, são aplicadas nos circuitos de sensoriamento e condicionamento de sinais, onde os sinais condicionados são discretizados no tempo através de conversores analógico-digitais (A/D), que são representados na Figura 31 pelo amostrador/retentor de ordem zero (*Zero Order Hold*), pelo ganho do conversor A/D e por um quantizador.

Os sinais condicionados e discretizados no tempo são os sinais de entrada do bloco de controle, o qual contempla a implementação do sistema proposto através do *software* disponibilizado no Apêndice B, cuja estrutura é semelhante ao *software* desenvolvido para o DSP utilizado na implementação prática e considera o efeito de truncamento provocado pelo DSP.

As malhas de controle implementadas na simulação fazem parte do sistema de controle proposto no capítulo anterior, onde se tem a malha de amortecimento e de corrente implementadas individualmente para cada fase, e na implementação das malhas de tensão total e diferencial é considerada a interação das três fases do retificador.

No lado direito da Figura 31 encontram-se os blocos responsáveis pela geração do sinal PWM, que são utilizados para os acionamentos das chaves semicondutoras S_1/S_4 da fase A, S_2/S_5 da fase B e S_3/S_6 da fase C do retificador trifásico.

Na simulação realizada considerou-se o efeito do atraso de transporte no sistema, decorrente de que a atualização da razão cíclica das chaves semicondutoras não ser realizada instantaneamente após a amostragem das variáveis. Essa característica é representada na Figura 31 através do bloco z^{-1} .

Os resultados que seguem são resultados da simulação numérica obtidas para as seguintes condições:

- Regime permanente, considerando carga nominal e equilibrada, com alimentação balanceada e desbalanceada;
- Regime permanente, considerando condição de meia-carga e equilibrada, com alimentação balanceada;
- Regime permanente, considerando desequilíbrio de carga na saída do retificador (cargas distintas conectadas em cada capacitor que compõe o barramento CC) e sistema de alimentação do retificador balanceado;
- Regime transitório quando ocorre a mudança na condição da carga partindo da condição de carga desequilibrada para a condição de equilíbrio, mantendo as tensões de entrada balanceadas.

A apresentação dos resultados de simulação obtidos é iniciada pelas tensões e correntes em cada fase, considerando-se carga resistiva nominal. As formas de ondas citadas podem ser verificadas na Figura 32, sendo que estão sendo representadas as tensões na rede e as correntes sobre os indutores no lado da rede para as fases A, B e C.

Através da Figura 32 verifica-se que quando o retificador opera com carga nominal e equilibrada, a corrente está em fase com a tensão nas respectivas fases e o valor da *THD* da corrente de entrada é igual a 4,5%, sendo que a *THD* é calculada desprezando-se o nível CC e considerando os 100 primeiros harmônicos de corrente.

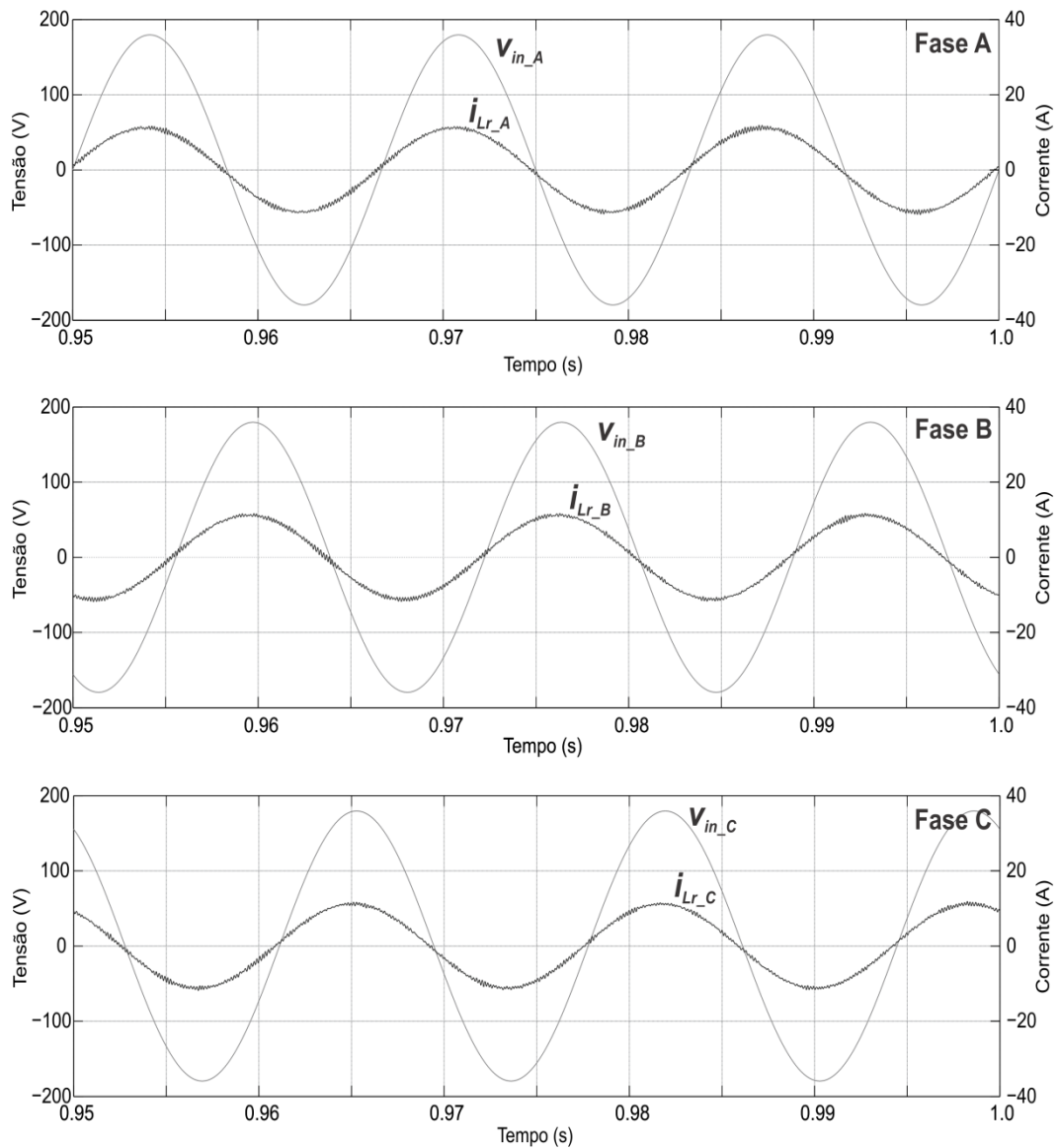


Figura 32 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado da rede nas fases A, B e C, considerando carga resistiva nominal e equilibrada.

A corrente através do indutor do lado do conversor (i_{Lc}) obtida na simulação é apresentada na Figura 33, através da qual observa-se que a corrente apresenta maior oscilação em alta frequência do que a corrente i_{Lr} . Também verifica-se que a corrente i_{Lc} apresentou

uma defasagem ligeiramente maior do que a corrente i_{Lr} , devido à potência reativa do capacitor do filtro LCL.

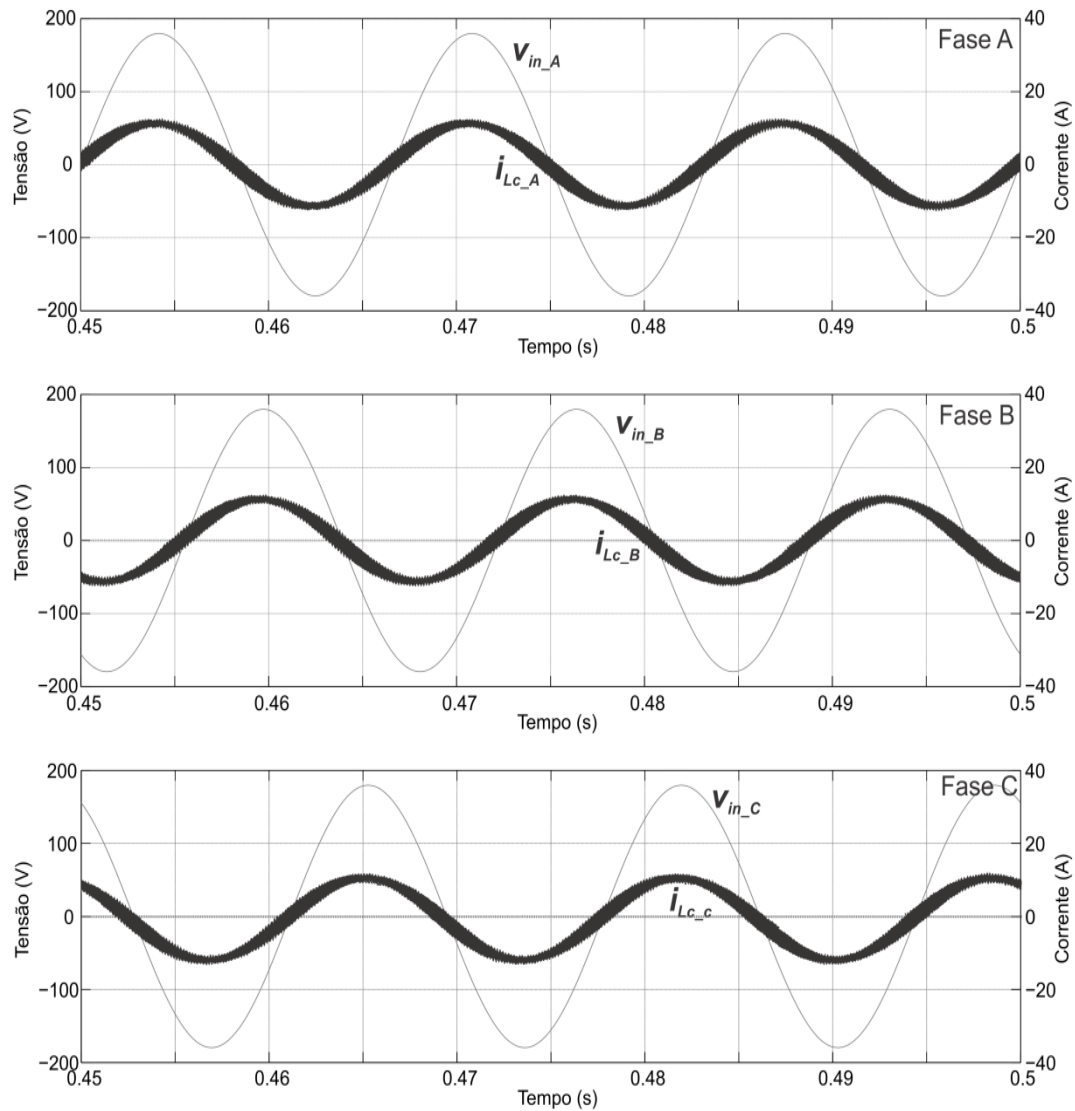


Figura 33 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado do conversor nas fases A, B e C, considerando carga resistiva nominal e equilibrada.

Na Figura 34 são mostradas as tensões sobre os capacitores C_f do filtro LCL, que apresentam oscilações de pequena amplitude em alta frequência. Convém destacar que essas informações são utilizadas como entrada da malha de amortecimento ativo empregada no sistema de controle proposto.

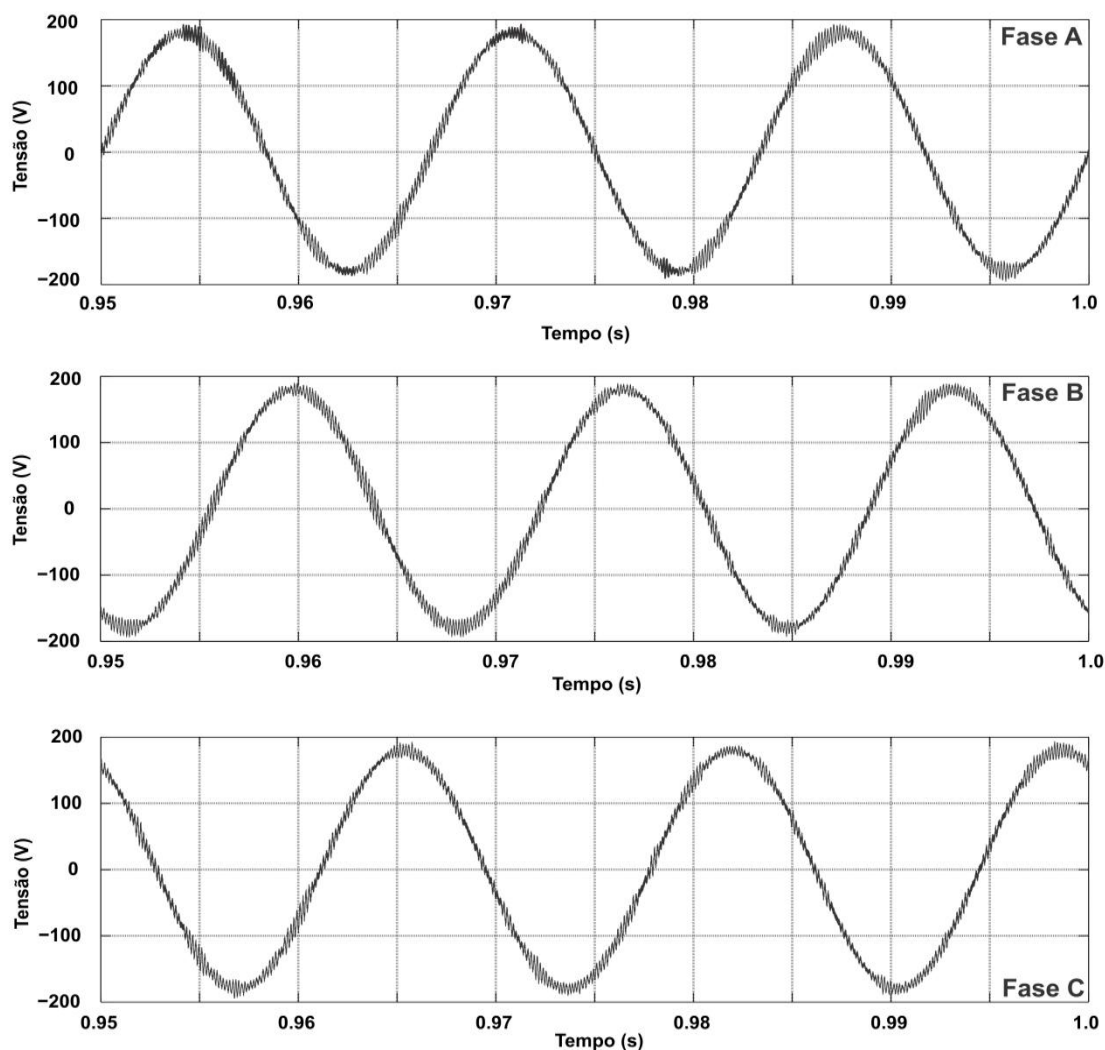


Figura 34 – Resultado de simulação: Tensões sobre os capacitores do filtro LCL nas fases A, B e C, considerando carga resistiva nominal e equilibrada.

Na Figura 35 é apresentado os sinais de controle obtidos através da simulação referentes à fase A para a condição de carga equilibrada e tensões de alimentação balanceadas. As demais fases apresentam comportamento semelhante, uma vez que os compensadores de corrente e de amortecimento são idênticos.

A primeira forma de onda da Figura 35 representa o sinal resultante da ação de controle do compensador de corrente ressonante, sendo definido por *res_a*. Observa-se que o sinal é senoidal com o valor médio de aproximadamente nulo, com pequena ondulação em alta frequência.

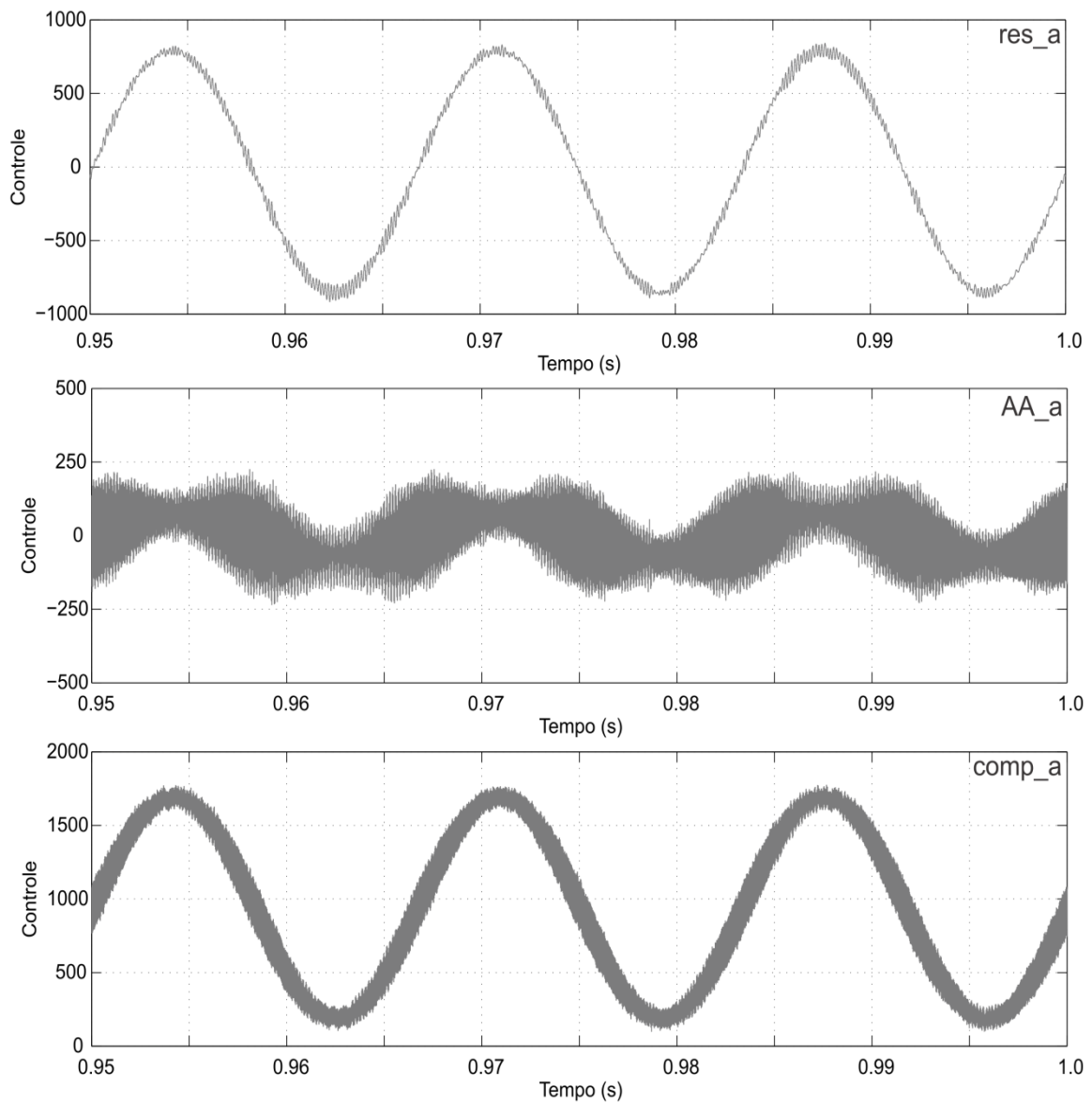


Figura 35 – Resultado de simulação: Sinal de saída do compensador ressonante (superior), da malha de amortecimento (meio) e sinal de entrada do modulador por largura de pulso (inferior) na fase A.

O sinal resultante da ação do compensador da malha de amortecimento é apresentado na segunda forma de onda identificada por AA_a . Verifica-se que o sinal apresenta comportamento oscilatório em torno de um valor central, e o formato da mesma se aproxima à uma senoide. Esse sinal mostra a atuação da malha de amortecimento no sistema de controle.

A terceira forma de onda apresentada na Figura 35 representa o resultado da iteração das ações dos compensadores de corrente e amortecimento, sendo definido pela seguinte expressão matemática:

$$comp_a = res_a + 970 - AA_a, \quad (4.1)$$

onde a soma do sinal res_a com o valor constante definido por 970 é decorrente do fato que a saída do compensador da malha de corrente deve apresentar somente valores positivos, uma vez que a portadora empregada é um sinal triangular positivo. Assim, a simulação realizada tem o intuito de reproduzir ao máximo as condições de operações do DSP.

A Figura 36 apresenta os resultados obtidos para as tensões no barramento CC, v_{o1} e v_{o2} . Observa-se que as tensões no barramento CC não apresentam ondulações, pois em um sistema trifásico equilibrado a potência instantânea trifásica é constante, não produzindo ondulações de baixa frequência nas tensões sobre os capacitores do barramento.

A atuação das malhas de controle da tensão diferencial e total pode ser verificada através da Figura 36, onde a tensão total foi regulada em 450 V e a tensão diferencial obtida foi praticamente nula, sendo que cada capacitor do barramento CC apresentou tensão em torno de 225 V.

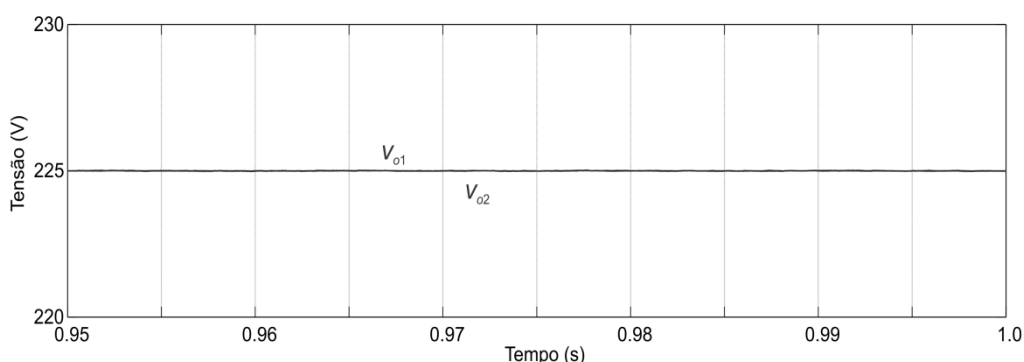


Figura 36 – Resultado de simulação: Tensões do barramento CC com carga resistiva nominal e equilibrada.

Na próxima etapa da simulação considerou-se a aplicação de cargas distintas sobre cada capacitor do barramento CC (carga desequilibrada). As formas de ondas das tensões na rede e das correntes através dos indutores no lado da rede para as fases A, B e C são apresentadas na Figura 37. A condição simulada é de que um dos capacitores está submetido ao seu valor nominal de carga (1,5 kW) e o outro está com meia carga (750 W). Verifica-se que quando o barramento CC alimenta cargas distintas, a corrente de cada fase apresenta, para essa situação, um nível CC de aproximadamente 1 A para manter os capacitores do barramento com os mesmos níveis de tensão. Nesta condição, o valor da THD da corrente de entrada é igual à 5%, onde foi desconsiderado o nível CC para o cálculo da THD .

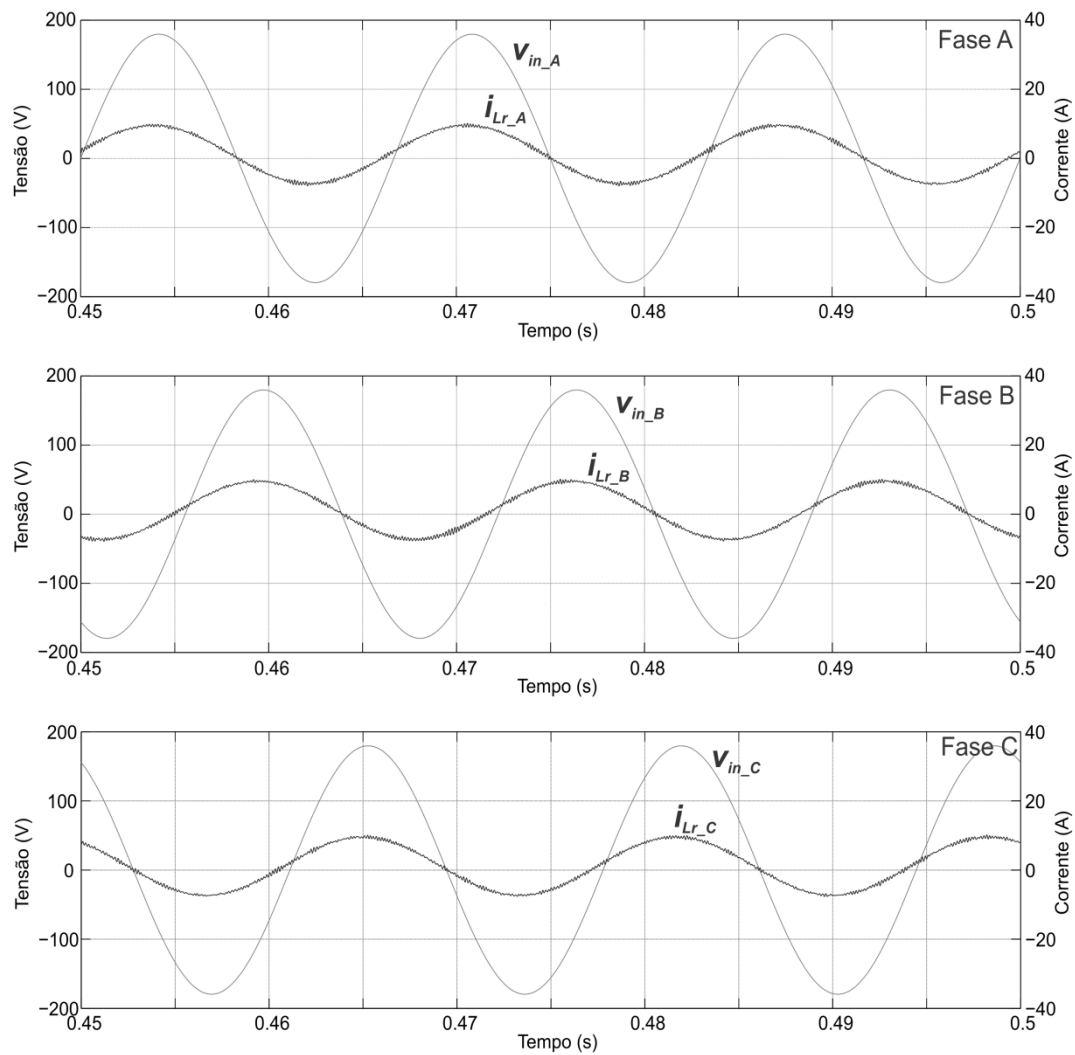


Figura 37 – Resultado de simulação: Tensão na rede e correntes através dos indutores do lado da rede nas fases A, B e C, considerando cargas resistivas distintas conectadas em cada capacitor do barramento CC.

A Figura 38 apresenta os resultados obtidos para as tensões no barramento CC, v_{o1} e v_{o2} com a aplicação de cargas distintas em cada capacitor. Novamente observa-se que as tensões no barramento CC praticamente não apresentam ondulações, uma vez que as tensões e correntes de entrada do retificador são equilibrados e, dessa forma, a potência instantânea trifásica é constante.

Através da Figura 38 observa-se a atuação das malhas de controle das tensões diferencial e total, onde a tensão total é regulada em 450 V e a tensão diferencial obtida é praticamente nula, sendo que cada capacitor do barramento CC apresenta tensão em torno de 225 V, compensando o desequilíbrio da carga do nível CC na corrente na entrada.

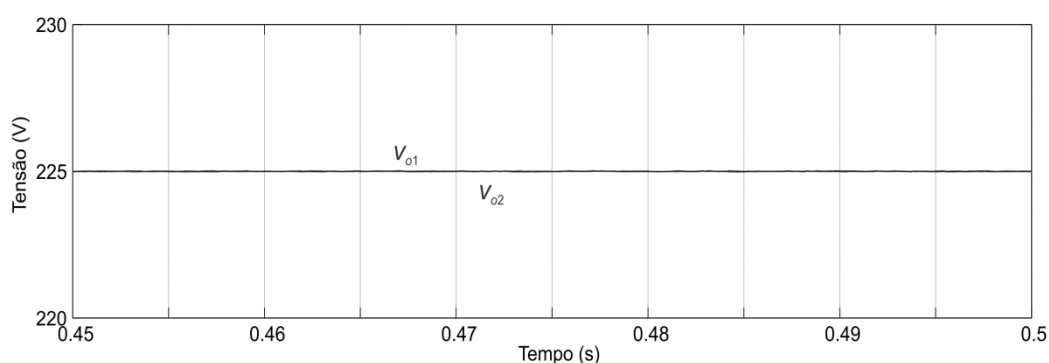


Figura 38 – Resultado de simulação: Tensões do barramento CC com cargas resistivas distintas conectadas em cada capacitor do barramento CC.

O comportamento transitório da corrente sobre a indutância do lado da rede (i_{Lf}) é apresentada na Figura 39, onde é apresentada o transitório da passagem da condição de carga desequilibrada para a condição de carga equilibrada.

Na Figura 39 são identificadas duas situações de carga, onde para carga desequilibrada a corrente apresenta amplitude menor e um nível CC e com carga equilibrada a amplitude de corrente é maior e sem o nível CC, evidenciando a atuação do sistema de controle para a regulação da tensão do barramento CC.

A Figura 40 apresenta um resultado de simulação na ocorrência de um degrau de carga, onde a situação inicial apresenta carga desequilibrada passando à condição de carga equilibrada. Pode-se verificar a partir das formas de onda das tensões sobre os capacitores do barramento CC que as malhas de controle das tensões total e diferencial atuam no sentido de manter as tensões v_{o1} e v_{o2} reguladas e equilibradas em ambas as condições de carga. Observa-se através da Figura 40 que a tensão diferencial atinge o equilíbrio após aproximadamente 500 ms.

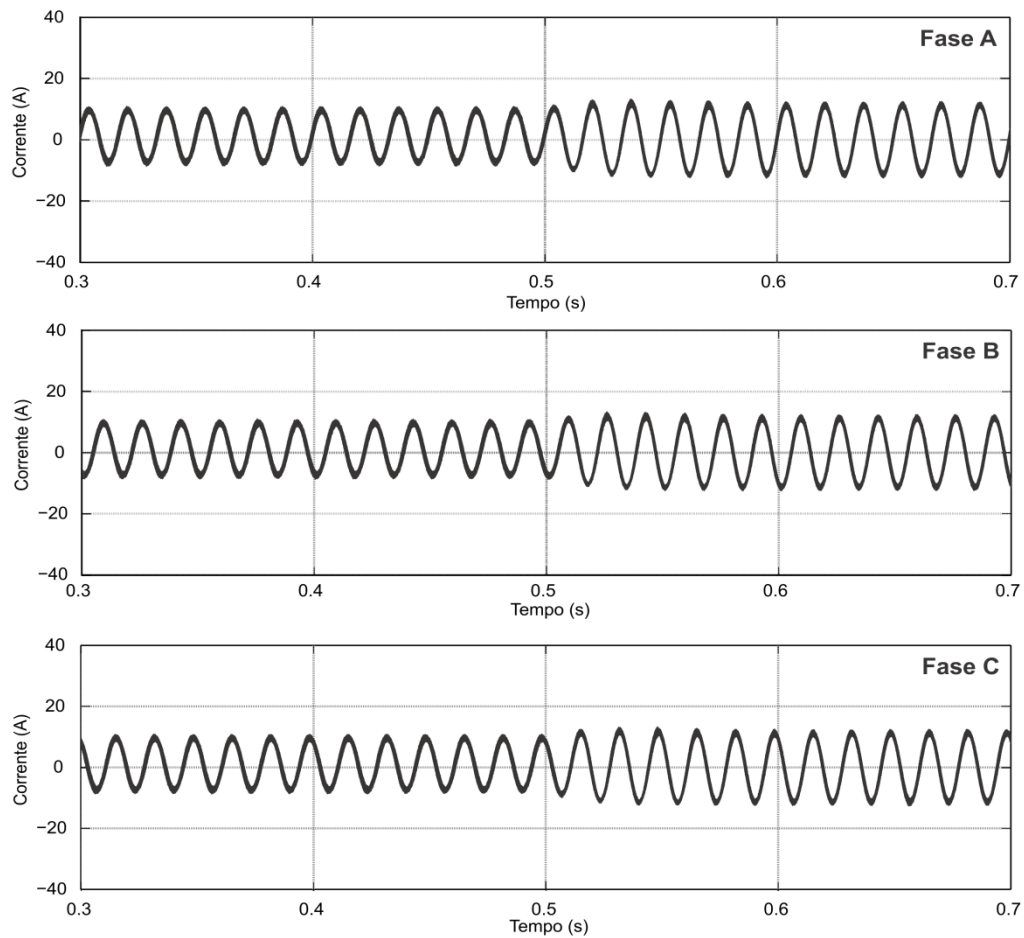


Figura 39 – Resultado de simulação: Corrente sobre o indutor do lado da rede (i_{Lr}) durante a aplicação de carga passando da condição de desequilíbrio de carga para carga equilibrada.

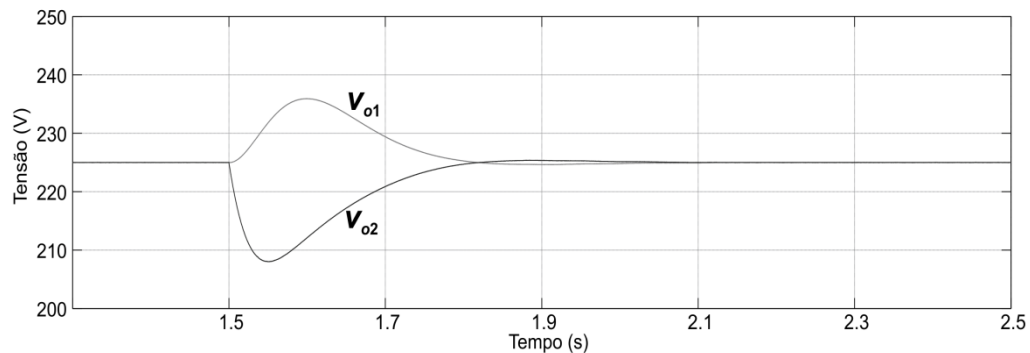


Figura 40 – Resultado de simulação: Tensão no barramento CC durante a aplicação de carga passando da condição de desequilíbrio de carga para carga equilibrada.

Através da Figura 41 verificam-se duas condições de operação, sendo a primeira com amortecimento ativo e a segunda sem o amortecimento ativo. Verifica-se que durante a etapa inicial o sistema está estável. Após 0,53 s, a parcela referente ao amortecimento ativo é desconsiderada na obtenção do sinal de entrada do modulador PWM, fazendo com que o

sistema torne-se instável. Vale ressaltar que para a simulação foram desconsideradas as resistências parasitas do sistema, as quais atenuam o pico de ressonância, o que poderia fazer com que o sistema permanecesse estável mesmo sem o amortecimento, dependendo dos valores das resistências parasitas.

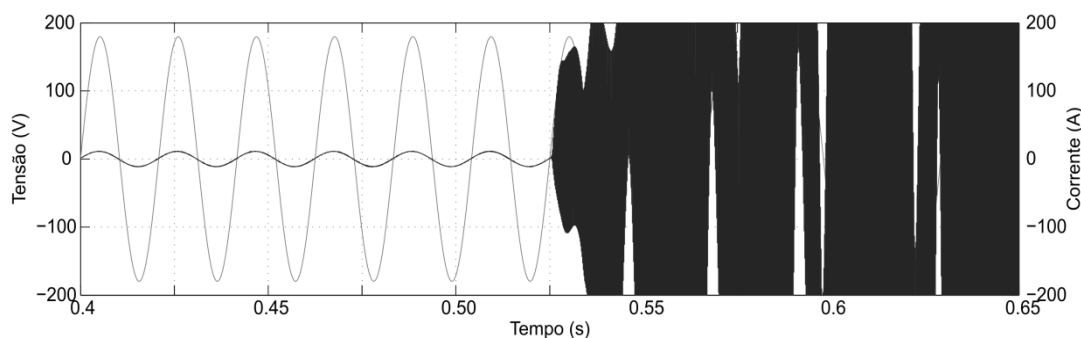


Figura 41 – Resultado de simulação: Operação com amortecimento ativo e sem amortecimento ativo.

Para demonstrar o desempenho do sistema de controle sob outras situações de carga, na Figura 42 e Figura 43 são apresentadas os resultados de simulação obtidos considerando-se a condição de meia-carga equilibrada, isto é cada capacitor do barramento CC está submetido a 750 W.

Através da Figura 42 observa-se que a corrente i_{Lr} está em fase com a tensão da rede v_{in} nas respectivas fases e o valor da THD da corrente de entrada é igual a 4,5%, sendo que a THD é calculada desprezando-se o nível CC e considerando os 100 primeiros harmônicos de corrente.

Na Figura 43 observa-se que a tensão do barramento CC manteve o desempenho de regulação da tensão total e o controle de equilíbrio das tensões sobre os capacitores do barramento CC, mesmo operando na condição de meia-carga.

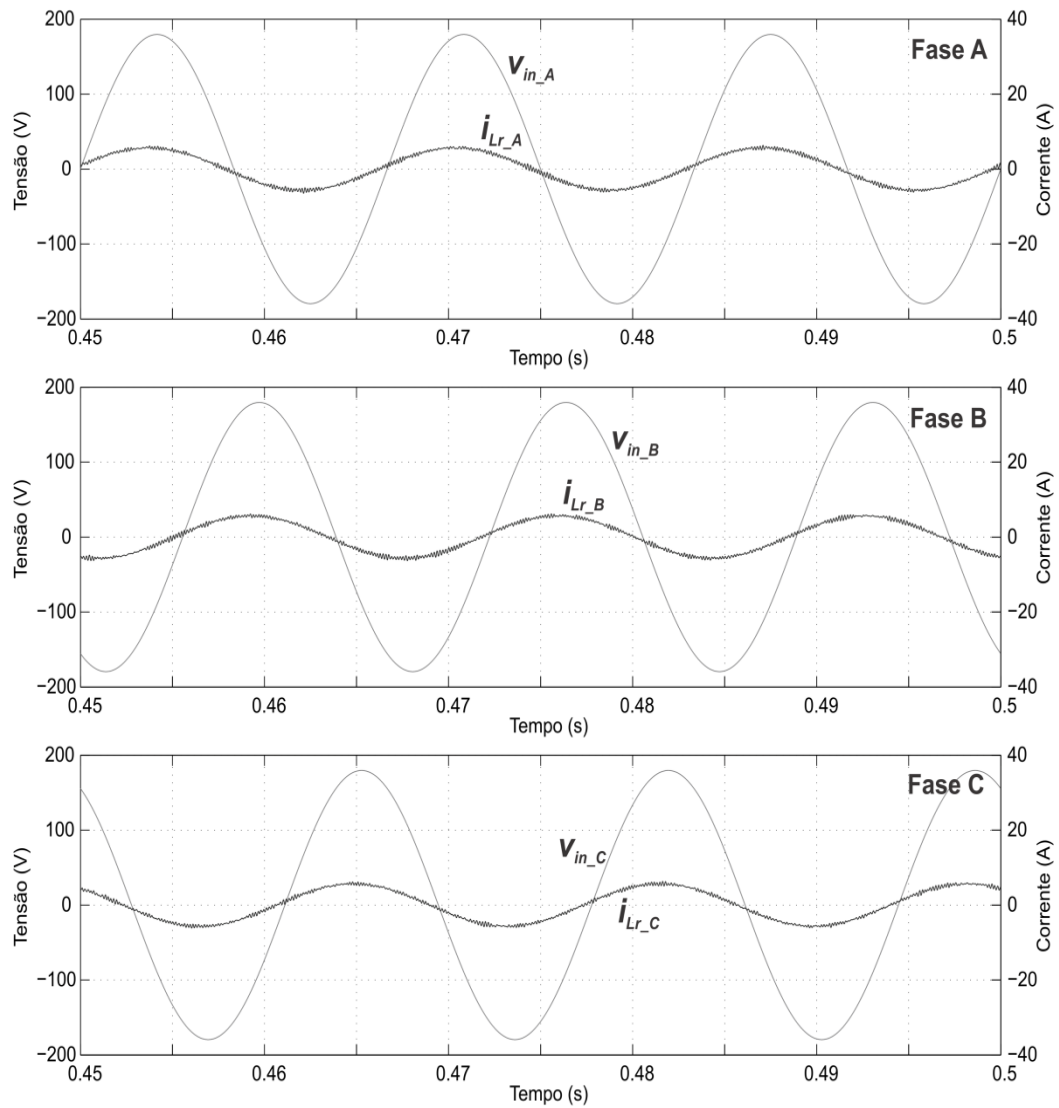


Figura 42 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado da rede nas fases A, B e C, com sistema operando em meia-carga equilibrada (750 W) sobre cada capacitor do barramento CC.

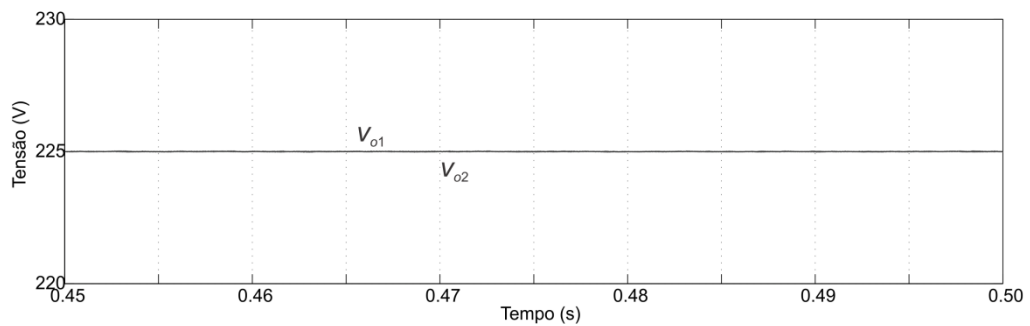


Figura 43 – Resultado de simulação: Tensões do barramento CC com meia-carga (750 W) equilibradas conectadas em cada capacitor do barramento CC.

Por fim, além de avaliar o desempenho do sistema com cargas equilibradas e desequilibradas, a Figura 44 e Figura 45 apresentam os resultados obtidos com a aplicação de desbalanceamento em uma das fases da alimentação do sistema, mantendo-se a carga equilibrada.

Na realização da simulação considerou-se que a fase B apresentava desbalanceamento na tensão de alimentação da ordem de 10% da tensão nominal, sendo que nas demais fases as tensões foram mantidas os valores nominais.

Na Figura 44 observa-se as tensões na rede v_{in} e as correntes através dos indutores da rede i_{Lr} das respectivas fases. Observa-se que as correntes e as tensões estão em fase, mesmo com o desbalanceamento em uma das fases, demonstrando a independência entre os controles de corrente em cada fase para os retificadores PWM trifásicos a quatro fios.

Na Figura 45 observa-se que diferentemente dos resultados de simulação obtidos para as condições de sistema balanceado e equilibrado, as tensões no barramento CC apresentaram uma ondulação provocada pelo fato de que a potência instantânea trifásica não é constante com o desequilíbrio na alimentação do retificador. Apesar da ondulação na tensão sobre cada capacitor do barramento CC, a tensão diferencial tende a se manter próxima a zero, devido ao controle da tensão diferencial. Observa-se através da Figura 45 que a tensão total do barramento CC tende a apresentar boa regulação em 450V.

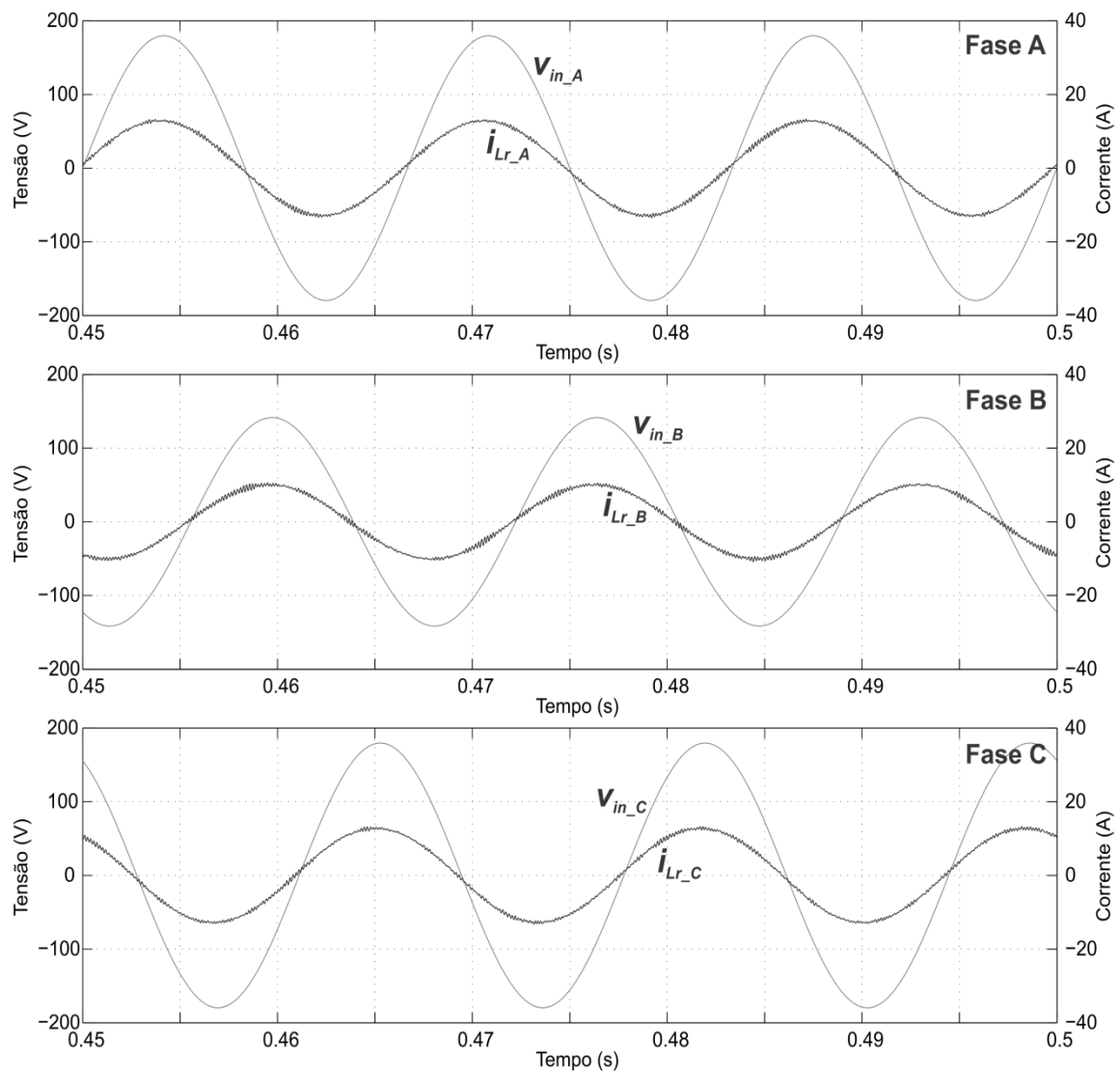


Figura 44 – Resultado de simulação: Tensões na rede e correntes sobre os indutores do lado da rede nas fases A, B e C, com sistema operando com carga equilibrada e alimentação desbalanceada.

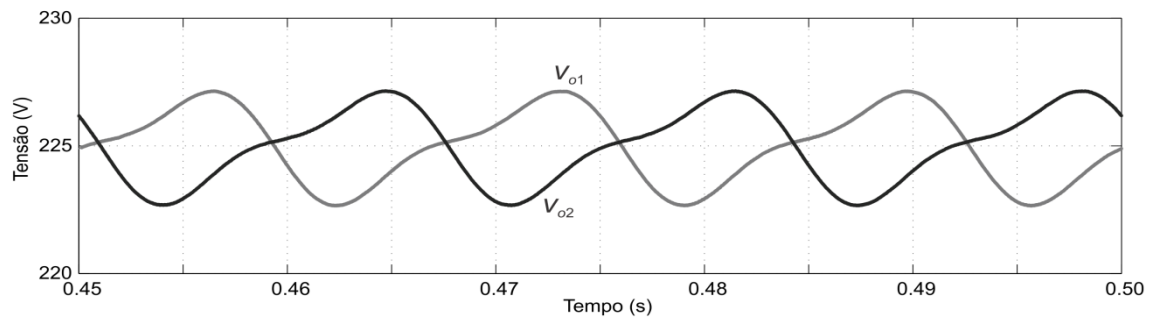


Figura 45 – Resultado de simulação: Tensão sobre cada capacitor do barramento CC, quando o sistema opera com alimentação desbalanceada e com carga equilibrada.

4.2 VARIAÇÃO PARAMÉTRICA

Através dos resultados obtidos nas simulações sob as condições descritas na seção anterior, verificou-se que o sistema mostrou-se estável para os valores de indutâncias e capacitâncias do filtro LCL.

No entanto sabe-se que as indutâncias, principalmente no lado da rede, podem apresentar variações devido à indutância própria do sistema de alimentação, sendo ela a rede elétrica ou qualquer outra fonte alternativa utilizada na alimentação do retificador trifásico.

Os demais elementos são menos susceptíveis a apresentar grandes variações, pois são elementos que sofrem pouca influência do sistema de alimentação se comparado à indutância L_r .

O estudo da variação paramétrica é baseado na determinação da posição dos pólos em malha fechada de corrente no plano Z, onde o sistema é instável se houver algum pólo do sistema em malha fechada fora do círculo de raio unitário no plano Z.

A função de transferência em malha fechada da malha de corrente é dada por:

$$FTMF_{ci}(z) = \frac{C_i(z)FTMF_{AA}(z)G_{id}(z)}{1 + FTMA_{ci}(z)}, \quad (4.2)$$

onde

$$FTMF_{AA}(z) = \frac{AT(z)K_{pwm}}{1 + AT(z)K_{pwm}h_{vcap}h_{ad}C_{AA}(z)G_{vcf}(z)} \quad (4.3)$$

e

$$FTMA_{ci}(z) = C_i(z)FTMF_{AA}(z)G_{id}(z)h_ih_{ad}, \quad (4.4)$$

que representam respectivamente a função de transferência em malha fechada da malha de amortecimento ativo e a função de transferência em malha aberta da malha de corrente, ambas no plano Z.

A Figura 46 apresenta o posicionamento dos pólos do sistema em malha fechada da malha de corrente no plano Z considerando-se a variação da indutância L_r de 82 μ H à 9,3 mH.

Para essa faixa de variação da indutância L_r o sistema é estável, uma vez que os pólos em malha fechada da malha de corrente estão localizados no interior ao círculo unitário no plano Z. Para valores superiores à 9,3 mH e inferior a 82 μ H o sistema mostra-se instável uma vez que os pólos em malha fechadas estão posicionados fora do círculo unitário no plano Z.

Na Figura 46 as setas indicam a trajetória que os pólos em malha fechada tendem a descrever conforme aumenta-se a indutância L_r .

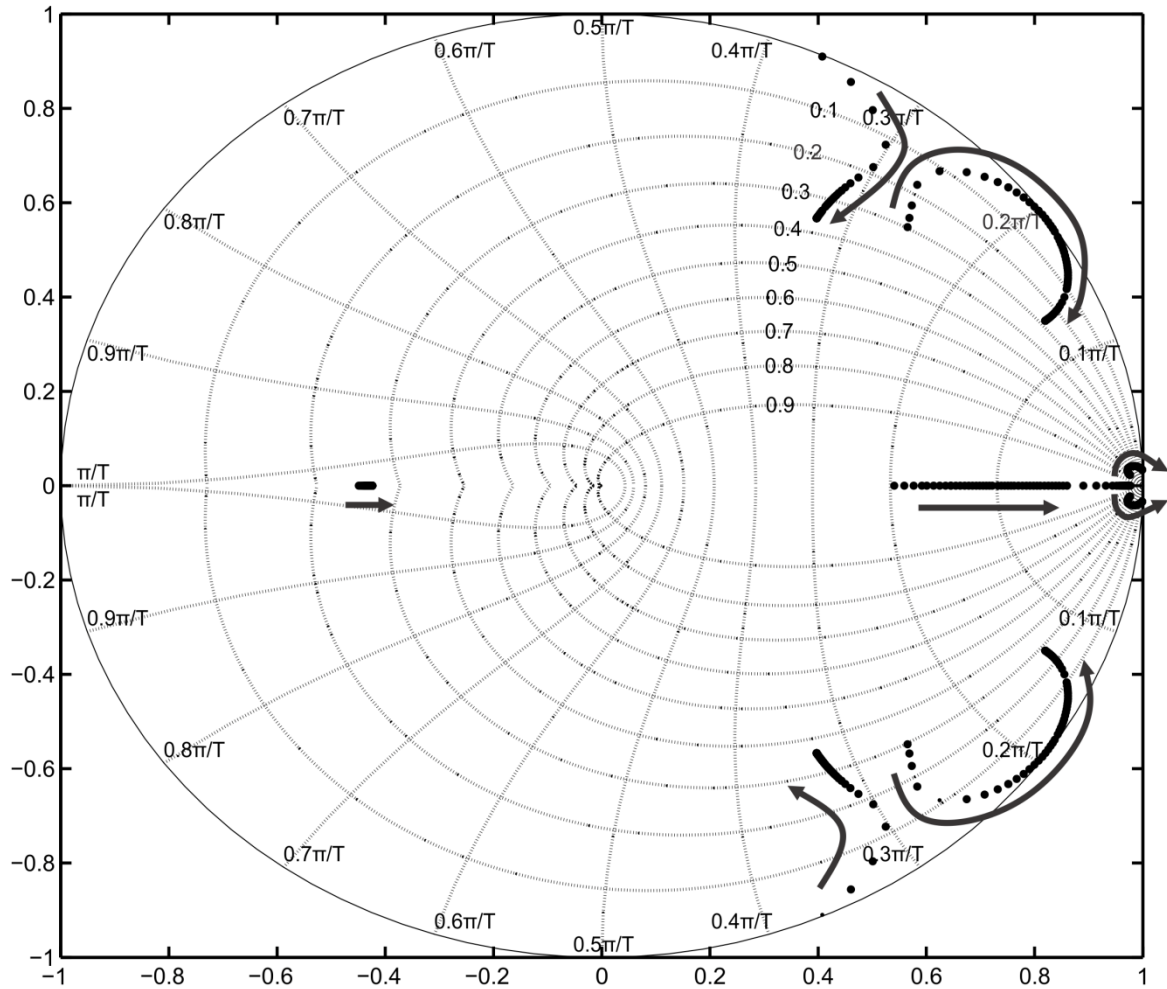


Figura 46 – Estudo da variação paramétrica considerando o posicionamento dos pólos do sistema em malha fechada da malha de corrente, conforme variação da indutância L_r .

No estudo da influência da variação paramétrica da indutância no lado da rede (L_r), além da verificação do posicionamento dos pólos em malha fechada da malha de corrente, é realizada a verificação da influência da variação de L_r no pico de ressonância do filtro LCL e na malha de amortecimento através da resposta em frequência do sistema em malha aberta da malha de corrente.

Na Figura 47 estão sendo representadas as respostas em frequência em malha aberta da malha de corrente não compensada, sem e com amortecimento ativo, e a resposta em malha fechada referente à malha de amortecimento ativo, sendo representadas

respectivamente pelas curvas com traço contínuo, com traço e ponto, e pela linha tracejada, considerando-se o valor nominal da indutância L_r , definida como sendo igual a 560 μH .

Através da Figura 47 observa-se que o pico de ressonância e antirressonância estão localizados na mesma frequência, em torno de 7,29 kHz.

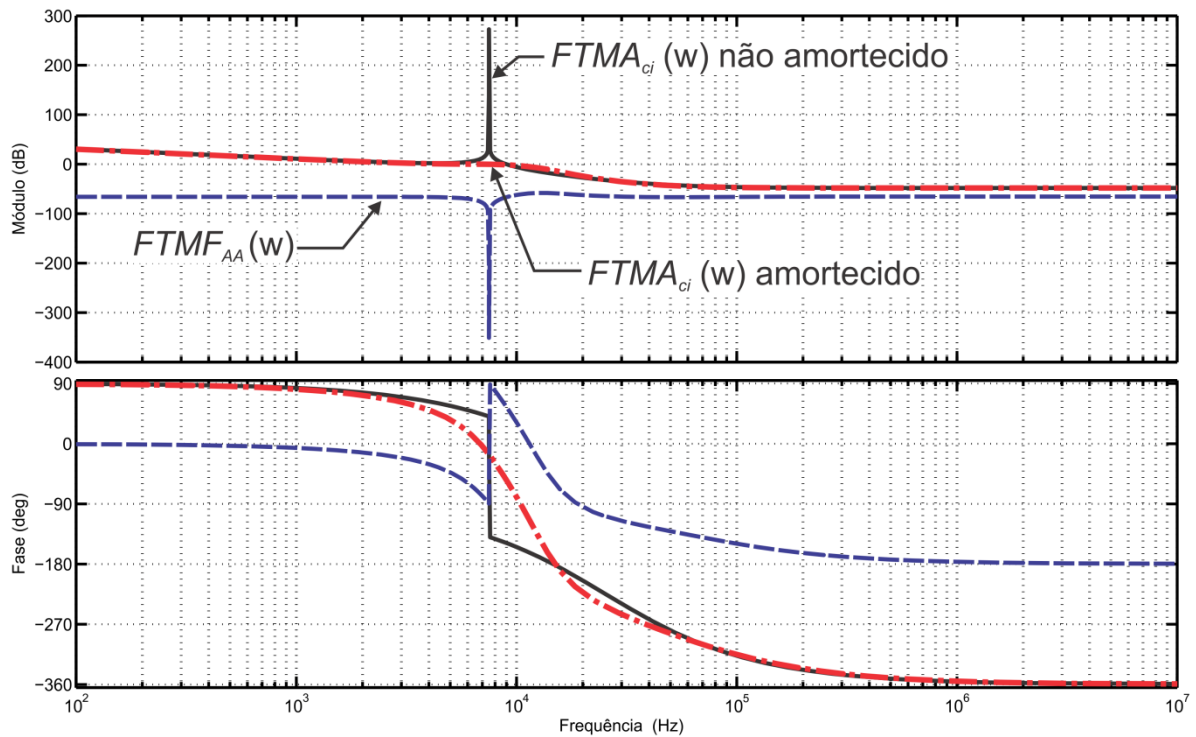


Figura 47 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento considerando o valor nominal da indutância L_r .

Considerando-se o valor mínimo da indutância L_r para a qual o sistema mostra-se estável, obteve-se a resposta em frequência das funções de transferências que representam o sistema em malha aberta da malha de corrente não compensada, sem e com amortecimento ativo, e em malha fechada referente ao amortecimento ativo. As respostas mencionadas estão sendo representadas na Figura 48, respectivamente pelas curvas com traço contínuo, com traço e ponto, e pela linha tracejada.

Observa-se através da Figura 48 que a variação da indutância L_r provoca um deslocamento tanto na frequência do pico de ressonância do filtro LCL, quanto no pico de antirressonância, fato verificado através das curvas com traço contínuo e pela linha tracejada, respectivamente. A frequência em que estão localizados os picos de ressonância e antirressonância é em torno de 14,574 kHz, considerando-se que a indutância L_r é de 82 μH .

Outro valor obtido do estudo da variação paramétrica através do posicionamento dos pólos em malha fechada da malha de corrente seria o valor máximo da indutância L_r , cujo valor determinado foi de 9,3 mH.

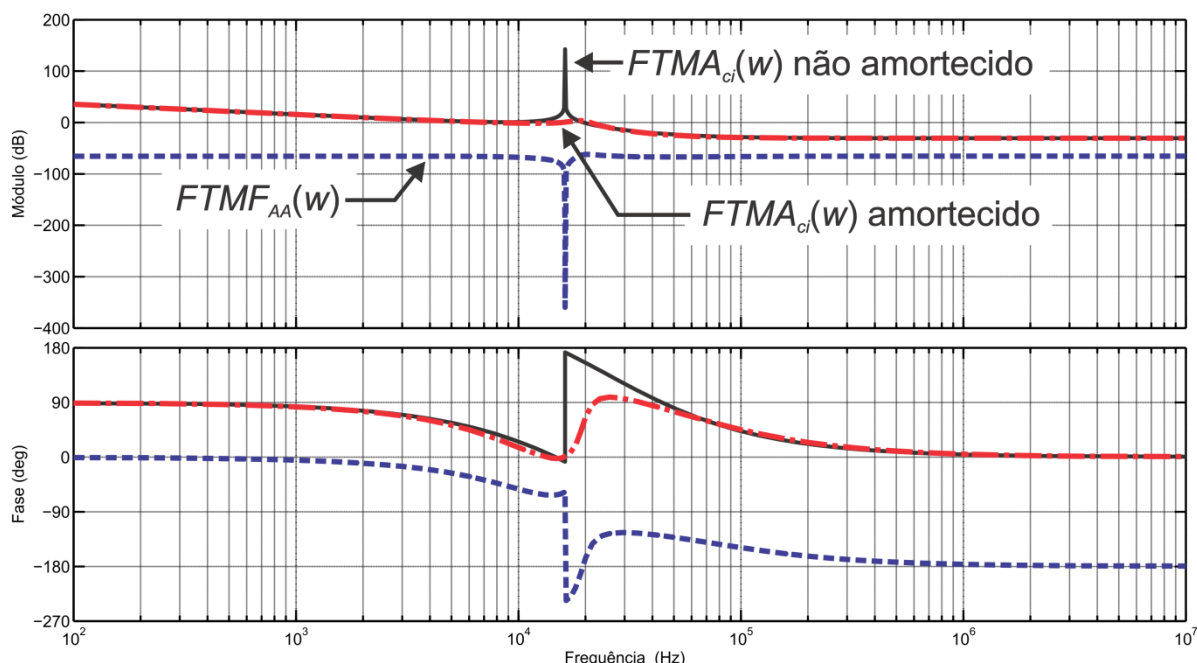


Figura 48 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento considerando a indutância L_r igual a 82 μ H.

Considerando-se o valor obtido para a máxima indutância L_r obteve-se a resposta em frequência das funções de transferências que representam o sistema em malha aberta da malha de corrente não compensada, sem e com amortecimento ativo, e em malha fechada referente ao amortecimento ativo. As respostas mencionadas estão sendo representadas na Figura 49, respectivamente pelas curvas com traço contínuo, com traço e ponto, e pela linha tracejada.

Através da Figura 49 verifica-se que o aumento na indutância L_r provocou um deslocamento tanto na frequência do pico de ressonância do filtro LCL, quanto no pico de antirressonância, para uma frequência menor do que a frequência obtida considerando-se o valor nominal da indutância. As localizações dos picos de ressonância e antirressonância pode ser verificados respectivamente através das curvas com traço contínuo e pela linha tracejada. A frequência em que estão localizados os picos de ressonância e antirressonância é em torno de 5,31 kHz.

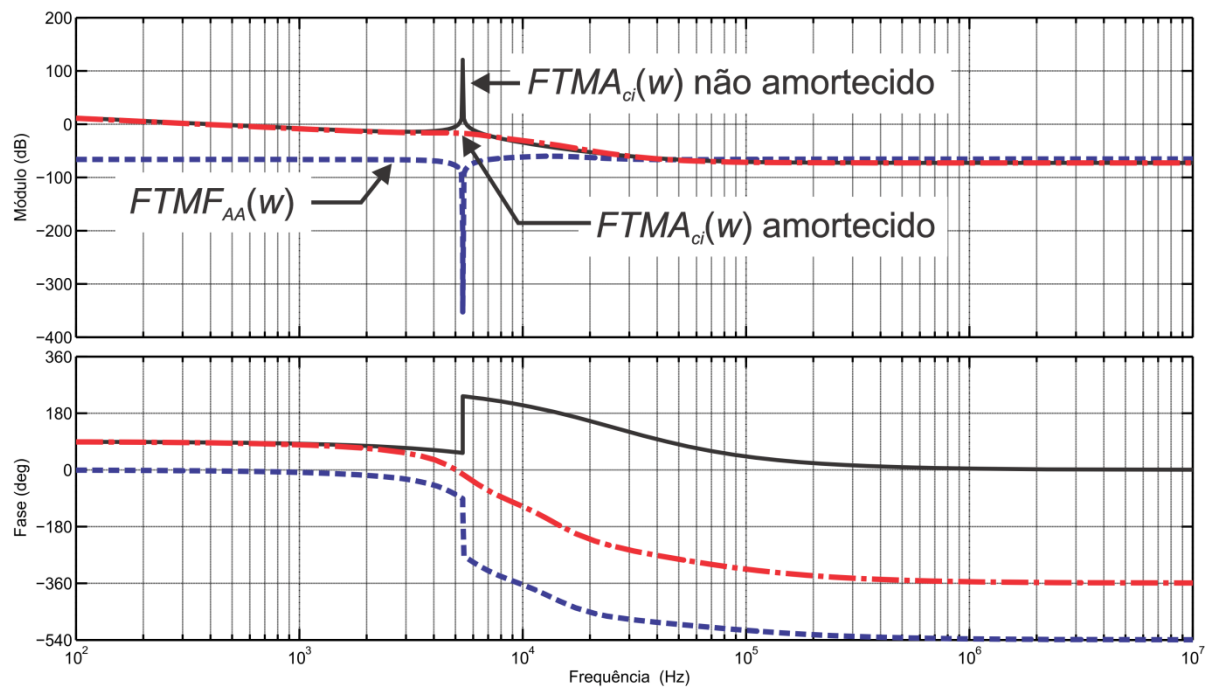


Figura 49 – Resposta em frequência da função de transferência em malha aberta para a malha de corrente amortecida e não amortecida, e da função de transferência em malha fechada para a malha de amortecimento considerando a indutância L_r igual a 9,3 mH.

Observa-se através da Figura 48 e Figura 49 que apesar do deslocamento da frequência de ressonância do filtro LCL o sistema apresenta amortecimento, como pode ser observado através das curvas que representam a função de transferência em malha aberta da malha de corrente com amortecimento ativo, representados por $FTMA_{ci}(w)$ *amortecido*.

4.3 RESULTADOS EXPERIMENTAIS

Nesta seção são mostrados os resultados experimentais obtidos a partir de ensaios realizados no protótipo implementado em laboratório, cujos detalhes construtivos são apresentados no Apêndice A.

Embora toda a análise tenha sido realizada considerando-se o retificador PWM trifásico a quatro fios com filtro LCL, os resultados experimentais foram obtidos utilizando-se um retificador PWM monofásico em meia-ponte com filtro LCL, com o neutro conectado ao ponto médio dos capacitores no filtro de saída do retificador.

O impacto no sistema de controle proposto provocado pela modificação de uma estrutura trifásica para a monofásica ocorre basicamente nas malhas referentes ao controle de tensão total e diferencial, sem afetar o controle da corrente de entrada. Isso ocorre devido ao

fato de que o retificador PWM trifásico a quatro fios apresenta a característica de controle de corrente independente para cada fase, isto é, a malha de controle de corrente de cada fase pode ser interpretada como a malha de controle de corrente de um retificador PWM monofásico em meia-ponte, não necessitando modificar o projeto dos compensadores das malhas de corrente e de amortecimento.

Assim, deve-se realizar um novo projeto apenas para os compensadores das malhas de tensão diferencial e total considerando um retificador PWM monofásico com filtro LCL. As especificações do sistema são as mesmas apresentadas na Tabela 3, modificando-se apenas a potência de saída do retificador, que passou a ser de 1 kW.

A representação simplificada do circuito utilizado na implementação é apresentada na Figura 50, que mostra um retificador PWM monofásico em meia-ponte com filtro LCL e neutro conectado ao ponto médio dos capacitores do filtro de saída.

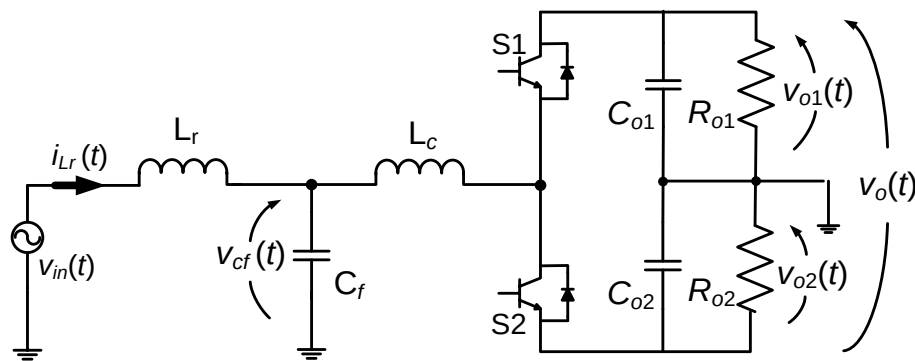


Figura 50 – Representação simplificada do retificador PWM monofásico com filtro LCL.

Para a realização da implementação experimental do retificador monofásico deve-se determinar os modelos matemáticos a serem utilizados no projeto dos compensadores das malhas de controle da tensão diferencial e total.

A partir da obtenção do modelo para a malha de tensão total realizada no capítulo anterior, e considerando que a potência de entrada para o retificador PWM monofásico equivale à um terço da potência de entrada para o retificador PWM trifásico, então a função de transferência que relaciona a tensão total do barramento CC e o valor eficaz da corrente de entrada para o retificador PWM monofásico é expressa por:

$$G_{vt_mono}(s) = \frac{V_o(s)}{I_{in_rms}(s)} = \frac{2\eta R_o V_{in_rms}}{V_o(s C_o R_o + 1)}. \quad (4.5)$$

A função de transferência que relaciona a tensão diferencial do barramento CC e a corrente de entrada de cada fase do retificador PWM monofásico, foi obtida no capítulo anterior, apenas transcrevendo a expressão obtida tem-se:

$$G_{vd_mono} = \frac{V_{dif}(s)}{I_{Lr}(s)} = \frac{R_o}{sC_o R_o + 1}. \quad (4.6)$$

Uma vez determinados os modelos, torna-se necessário o reprojeção dos compensadores, o qual é iniciado pelo compensador da malha de controle da tensão total.

Para o projeto do compensador de tensão total são redefinidas as especificações do compensador da malha de controle da tensão total do barramento CC, as quais são apresentadas a seguir:

- Erro em regime permanente nulo, sendo o sinal de referência constante;
- Frequência de cruzamento do ganho da resposta em frequência da $FTMA_{vt_mono}(w)$ em torno de 6 Hz;
- Margem de fase mínima de 60°.

Assim como no sistema trifásico, um possível compensador que atende aos requisitos apresentados é o compensador proporcional-integral (PI).

A função de transferência em malha aberta da malha de tensão total no plano W para o sistema monofásico é dada por:

$$FTMA_{vt_mono}(w) = C_{vt_mono}(w) K_m \frac{h_{vdc}}{h_i} G_{vt_mono}(w). \quad (4.7)$$

Considerando as especificações do compensador de tensão total do barramento CC para o sistema monofásico obtém-se o seguinte compensador no plano W :

$$C_{vt_mono}(w) = 461 \times 10^{-6} \left(\frac{w + 29,09}{w} \right). \quad (4.8)$$

Convertendo o compensador de tensão total para o plano Z tem-se:

$$C_{vt_mono}(z) = 462,5 \times 10^{-6} \left(\frac{z - 0,9935}{z - 1} \right). \quad (4.9)$$

A resposta em frequência da $FTMA_{vt_mono}(w)$ com o compensador projetado é apresentada na Figura 51, onde é possível verificar as seguintes características:

- Frequência de cruzamento igual a 6 Hz;
- Margem de fase igual a 60°;
- Margem de ganho igual a 49,4 dB.

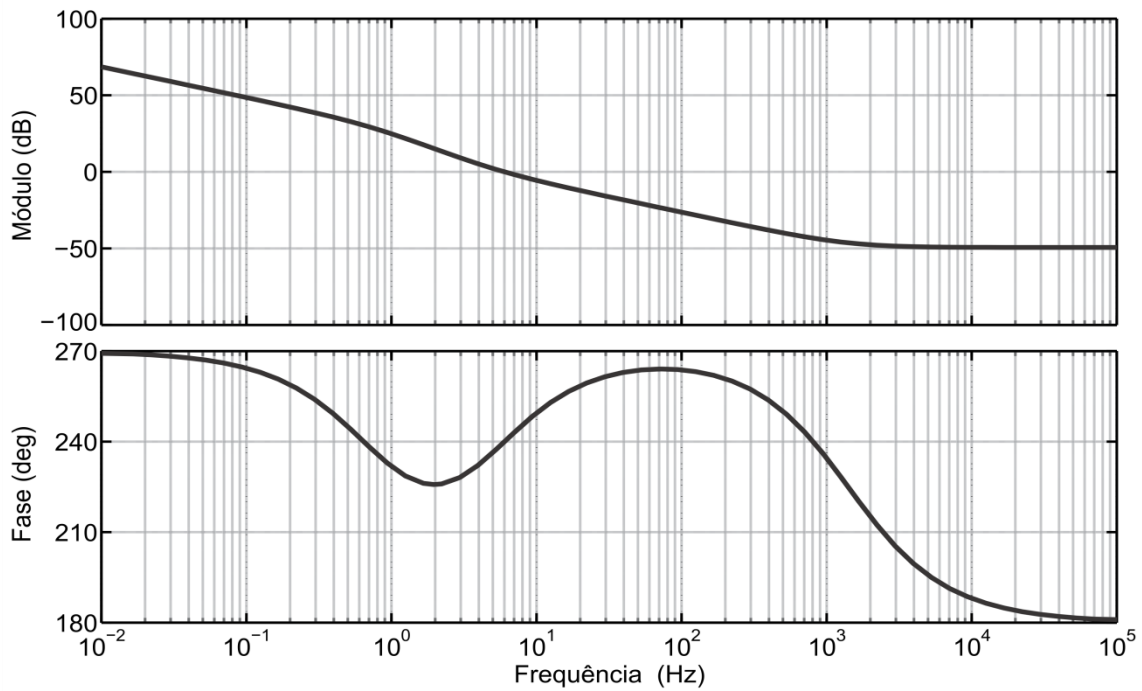


Figura 51 – Resposta em frequência da função de transferência em malha aberta da malha de tensão total compensada para o sistema monofásico.

Realizado o novo projeto do compensador de tensão total, o próximo passo é a determinação do compensador de tensão diferencial, o qual deve apresentar as seguintes especificações:

- Erro em regime permanente nulo, sendo o sinal de referência constante (nulo);
- Frequência de cruzamento do ganho da resposta em frequência da $FTMA_{vt_mono}(w)$ em torno de 2 Hz;
- Margem de fase mínima de 60°.

Assim como no sistema trifásico, um possível compensador que atende aos requisitos apresentados é o compensador proporcional-integral (PI).

A função de transferência em malha aberta da malha de tensão diferencial no plano W para o sistema monofásico é dada por:

$$FTMA_{vd_mono}(w) = C_{vd_mono}(w) \frac{h_{vdc}}{h_i} G_{vd_mono}(w). \quad (4.10)$$

Considerando as especificações do compensador de tensão diferencial do barramento CC para o sistema monofásico obtém-se o seguinte compensador no plano W :

$$C_{vd_mono}(w) = 0,11919 \left(\frac{w+16,33}{w} \right). \quad (4.11)$$

Convertendo o compensador de tensão diferencial para o plano Z tem-se:

$$C_{vd_mono}(z) = 0,11941 \left(\frac{z-0,9963}{z-1} \right). \quad (4.12)$$

A resposta em frequência da $FTMA_{vd_mono}(w)$ com o compensador projetado é apresentada na Figura 52, onde é possível verificar as seguintes características:

- Frequência de cruzamento igual a 2 Hz;
- Margem de fase obtida igual a 60°;
- Margem de ganho igual a 60,6 dB.

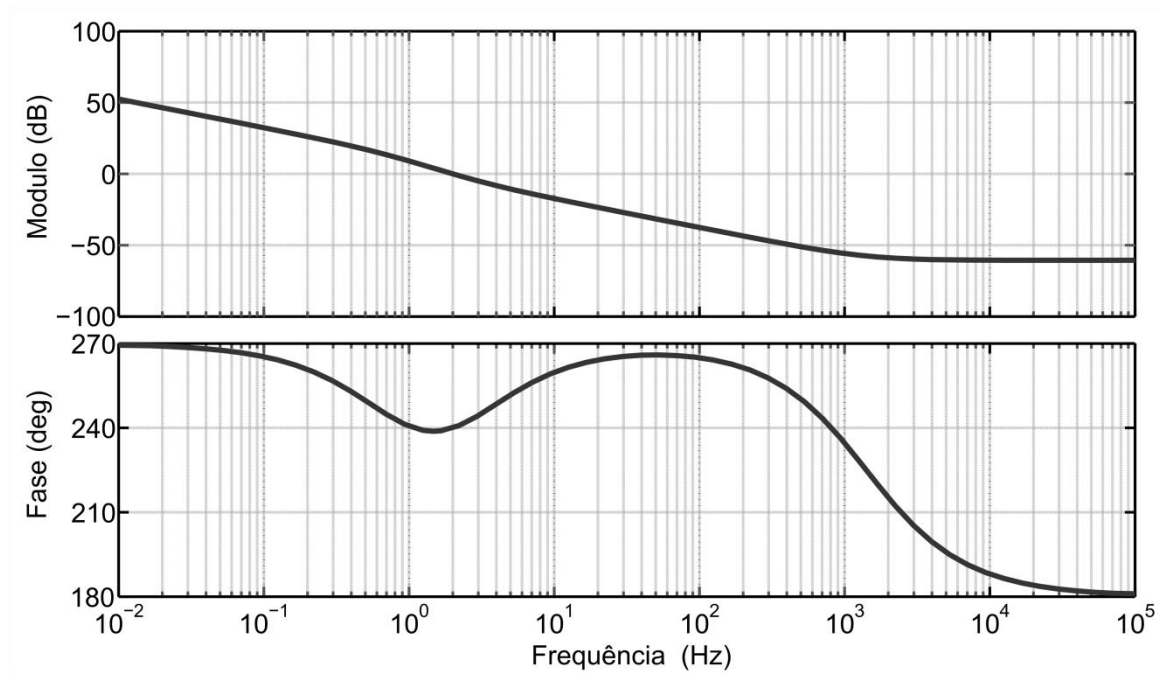


Figura 52 – Resposta em frequência da função de transferência em malha aberta da malha de tensão diferencial compensada para o sistema monofásico.

Os resultados que seguem foram obtidos através da verificação experimental para as seguintes condições de carga para o retificador monofásico:

- Regime permanente, considerando carga resistiva nominal e equilibrada;
- Regime permanente, considerando desequilíbrio de carga na saída do retificador (cargas resistivas distintas conectadas em cada capacitor que compõe o barramento CC);
- Regime transitório na ocorrência de um degrau de carga resistiva.

A apresentação dos resultados experimentais obtidos é iniciada pelas formas de onda da tensão na rede e corrente através do indutor do lado da rede considerando a carga resistiva nominal, mostradas na Figura 53. Verifica-se através da Figura 53 que as formas de onda da tensão e da corrente de entrada, quando o retificador opera com carga resistiva nominal e equilibrada, estão em fase.

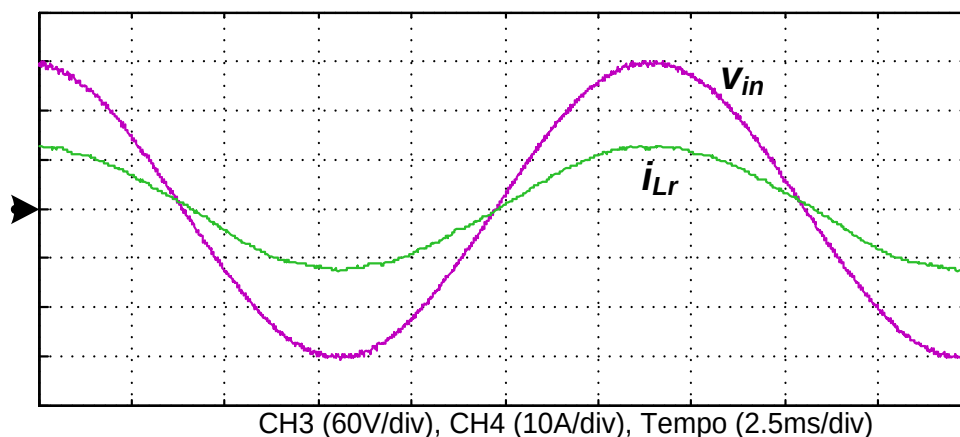


Figura 53 – Resultado experimental: Tensão na rede e corrente através do indutor do lado da rede considerando carga resistiva nominal e equilibrada.

Através da Figura 54 e Figura 55 verifica-se, respectivamente, o espectro harmônico das formas de ondas da tensão de alimentação e da corrente de entrada. Verifica-se na Figura 54 que a tensão de alimentação apresenta THD igual a 0,231%. O valor da *THD* medida para a corrente de entrada é de aproximadamente 1,9%, conforme verifica-se na Figura 55.

Já a Figura 56 apresenta os resultados obtidos para as tensões no barramento CC, v_{o1} e v_{o2} . Ao contrário do observado para o retificador trifásico, verifica-se que a tensão no barramento CC apresenta ondulação em baixa frequência (60 Hz) na tensão do barramento CC em torno de 225 V tanto para v_{o1} quanto para v_{o2} , uma vez que a potência instantânea nos capacitores oscila nessa frequência. Apesar da tensão sobre os capacitores de saída apresentar uma ondulação de tensão grande, aproximadamente ± 10 V em torno da tensão de 225 V, a tensão total no barramento CC apresentará ondulação menor uma vez que as tensões v_{o1} e v_{o2} apresentam defasamento de 180° .

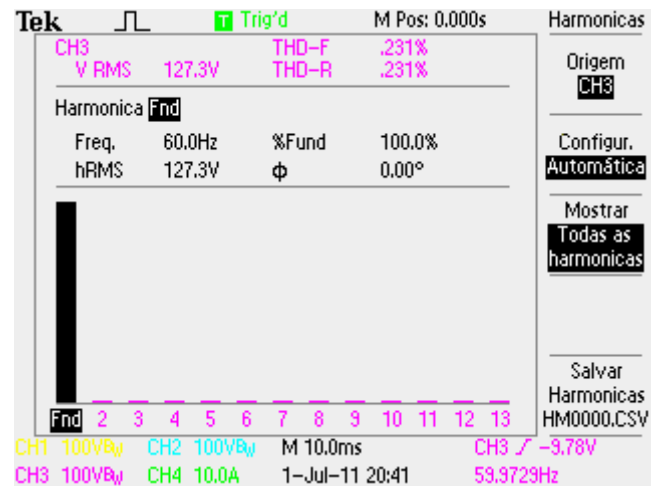


Figura 54 – Resultado experimental: Espectro harmônico e THD da tensão de alimentação.

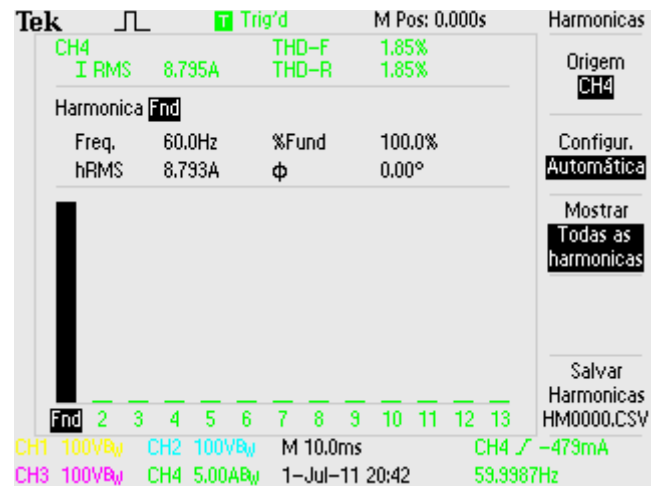


Figura 55 – Resultado experimental: Espectro harmônico e *THD* da corrente de entrada com carga resistiva nominal e equilibrada.

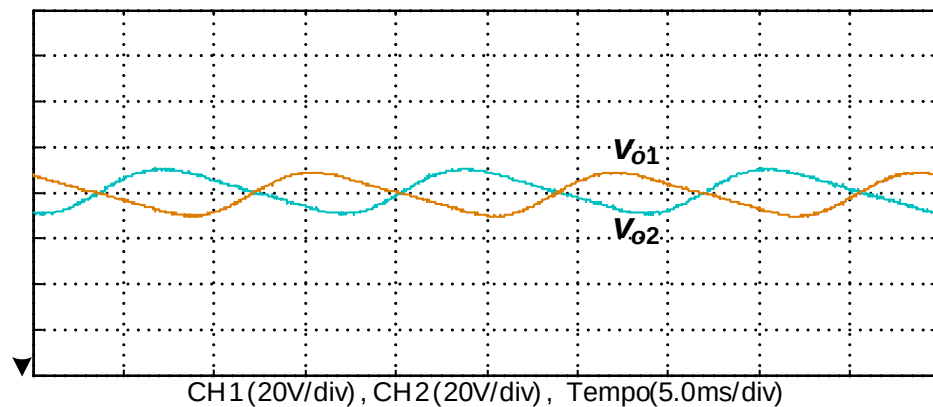


Figura 56 – Resultado experimental: Tensões do barramento CC com carga resistiva nominal e equilibrada.

A atuação das malhas de controle das tensões diferencial e total pode ser verificada através da Figura 56, onde a tensão total foi regulada em torno de 450 V e a tensão diferencial obtida foi praticamente nula, sendo que cada capacitor do barramento CC apresentou tensão oscilando em torno de 225 V.

Através da Figura 57 pode-se verificar que a tensão diferencial do barramento CC apresenta pequena variação em torno de 0 V, sendo resultante da ação do controle de tensão diferencial, o qual tem a funcionalidade de manter a diferença de tensão no barramento CC nula.

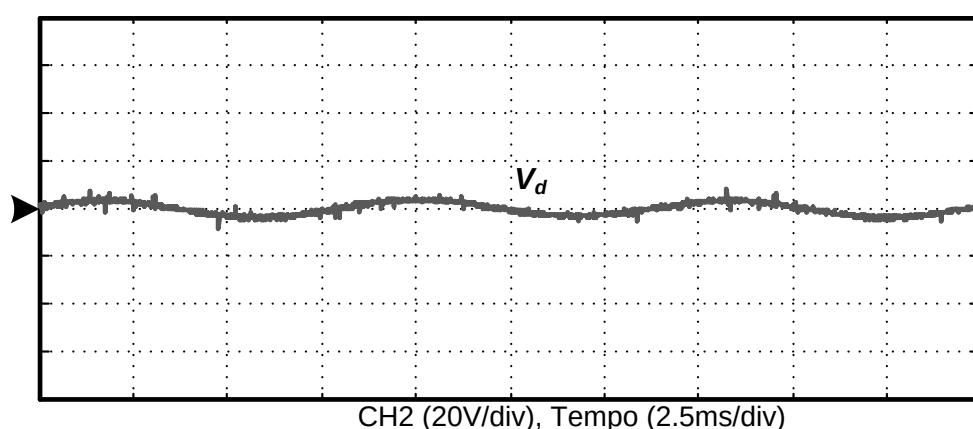


Figura 57 - Resultado experimental: Tensão diferencial do barramento CC com carga resistiva nominal e equilibrada.

Na próxima etapa da experimentação foram conectadas cargas resistivas distintas em cada capacitor que compõe o barramento CC, sendo que um dos capacitores está submetido à sua carga nominal (500 W) e o outro está com meia carga (250 W). As formas de onda da tensão na rede e da corrente através do indutor no lado da rede são apresentadas na Figura 58. Verifica-se que, quando o retificador opera com carga desequilibrada, a corrente de entrada apresenta um nível CC para manter as tensões sobre os capacitores do barramento CC reguladas e equilibradas.

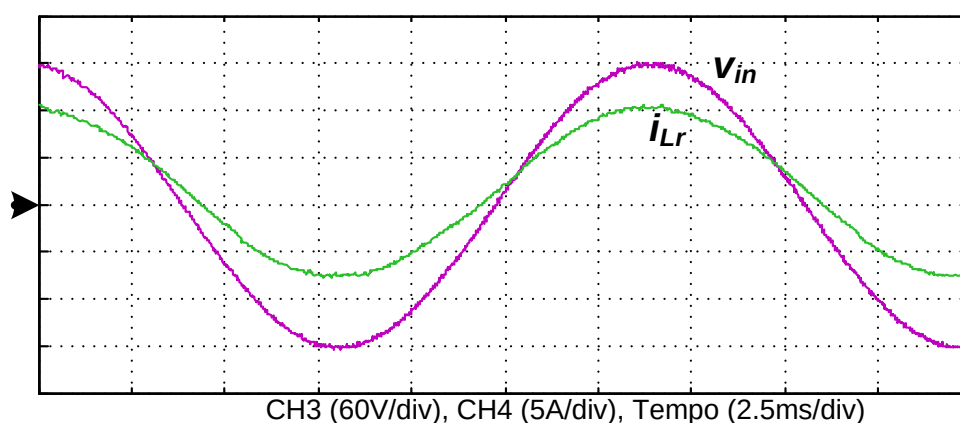


Figura 58 – Resultado experimental: Tensão na rede e corrente sobre o indutor do lado da rede considerando carga resistiva desequilibrada.

A Figura 59 apresenta os resultados obtidos para as tensões no barramento CC, v_{o1} e v_{o2} para a condição de desequilíbrio na carga, onde pode-se observar que as formas de onda apresentam ondulações em baixa frequência em torno de 225 V. Através da Figura 59 evidencia-se a atuação do controle de tensão diferencial, onde, apesar do desequilíbrio de carga na saída do retificador, a tensão diferencial entre v_{o1} e v_{o2} é próxima a zero.

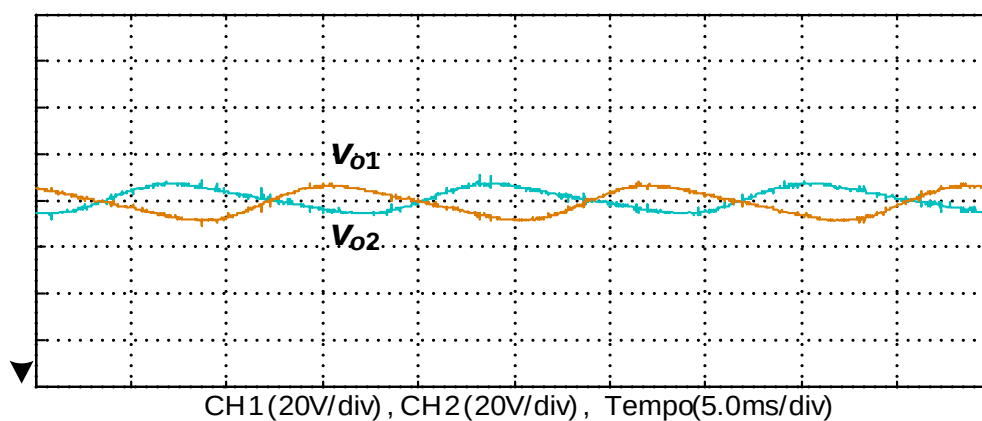


Figura 59 – Resultado experimental: Tensões do barramento CC com carga resistiva desequilibrada.

A tensão diferencial do barramento CC com carga resistiva desequilibrada é mostrada através da Figura 60, através do qual verifica-se que, mesmo com carga desequilibrada, a tensão diferencial no barramento CC tende a apresentar valor médio nulo.

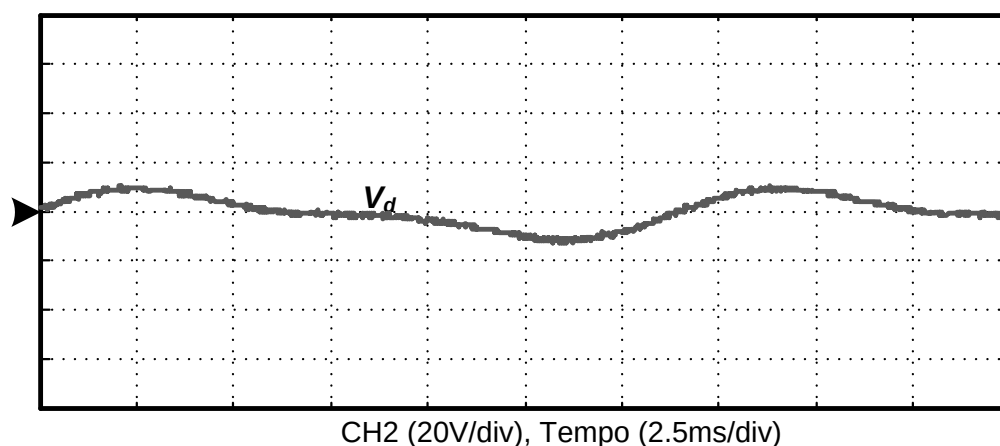


Figura 60 – Resultado experimental: Tensão diferencial do barramento CC com carga resistiva desequilibrada.

Nos resultados experimentais apresentados até o momento considerou-se que o retificador monofásico operava em regime permanente. Por outro lado, a Figura 61 e a Figura 63 mostram a atuação da malha de tensão total e diferencial durante a aplicação de um degrau de carga à saída do retificador PWM monofásico.

A Figura 61 apresenta as formas de onda das tensões sobre os capacitores do barramento CC em um degrau de carga, de operação desequilibrada para equilibrada. Verifica-se a atuação das malhas de controle de tensão, as quais mantêm as tensões v_{o1} e v_{o2} reguladas e equilibradas.

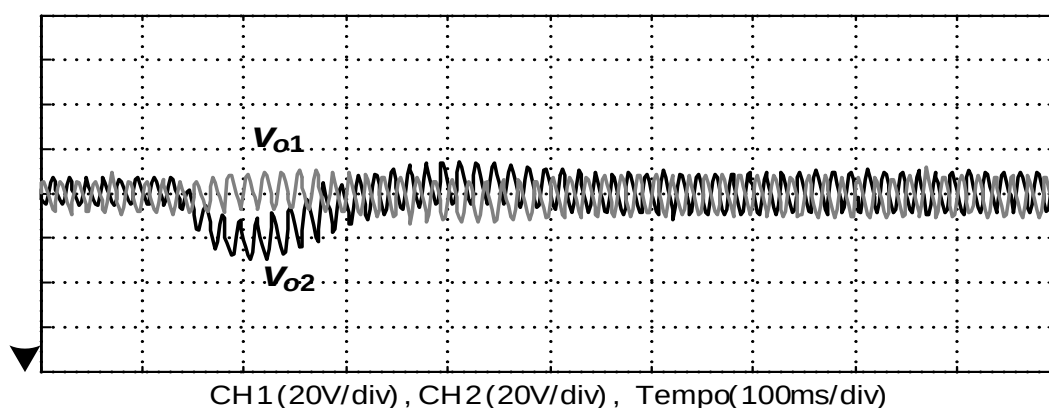


Figura 61 – Resultado experimental: Tensões no barramento CC durante a aplicação de carga, passando da condição de desequilíbrio de carga para carga equilibrada.

A Figura 62 representa a forma de onda da tensão diferencial no barramento CC obtida durante degrau de carga, de operação desequilibrada para equilibrada. Através da Figura 62 é

possível verifica-se a atuação da malha de controle de tensão diferencial, a qual mantém a tensão diferencial variando em torno de 0 V.

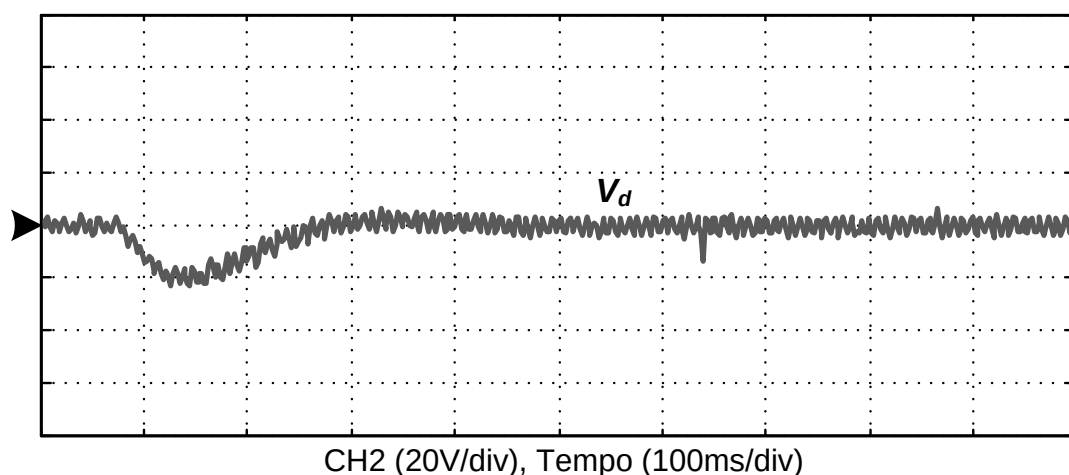


Figura 62 – Resultado experimental: Tensão diferencial no barramento CC durante a aplicação de carga, passando da condição de carga desequilíbrio para equilibrada.

De forma similar, a Figura 63 apresenta o resultado obtido na ocorrência do transitório quando a saída do retificador passa da condição de equilíbrio de carga para a condição de carga desequilibrada. Observa-se novamente a atuação das malhas de controle de tensão, as quais mantêm as tensões do barramento CC reguladas e equilibradas após um período transitório.

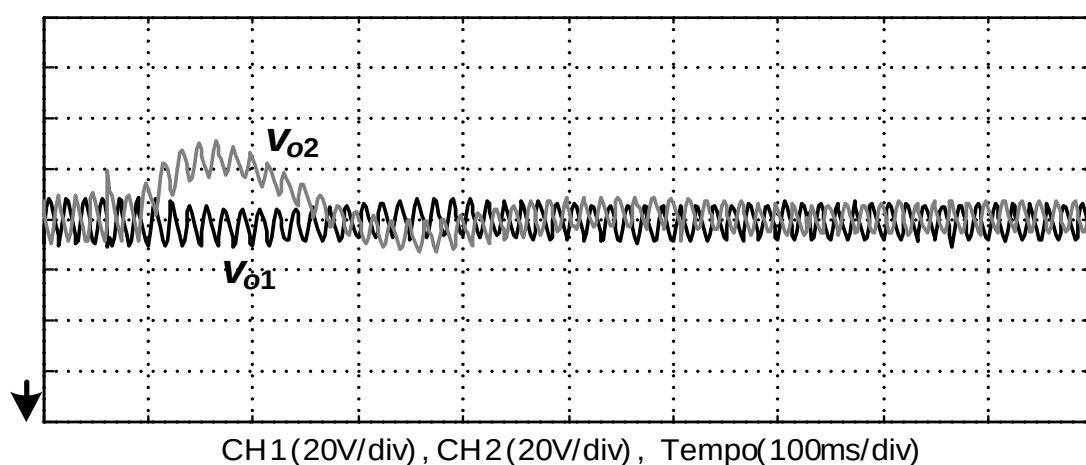


Figura 63 – Resultado experimental: Tensão no barramento CC durante a retirada de carga, passando da condição de carga equilibrada para desequilibrada.

Através da Figura 64 é possível verificar a forma de onda da tensão diferencial no barramento CC obtida durante degrau de carga, de operação equilibrada para desequilibrada. Verifica-se através da Figura 64 a atuação da malha de controle de tensão diferencial, a qual mantém a tensão diferencial variando em torno de 0 V.

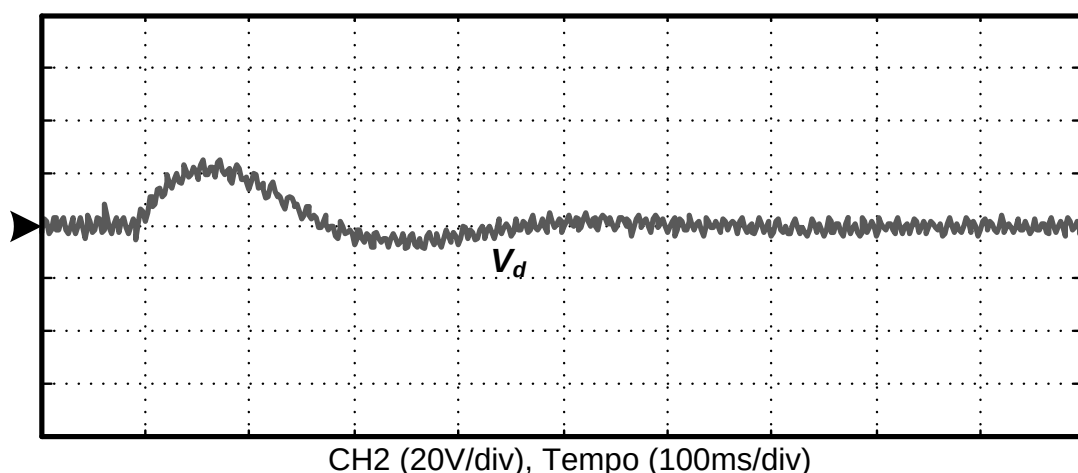


Figura 64 – Resultado experimental: Tensão diferencial no barramento CC durante a retirada de carga, passando da condição de carga equilibrada para desequilibrada.

Observa-se que na condição transitória apresentada na Figura 61 o tempo de acomodação foi de aproximadamente 500 ms e na condição apresentada na Figura 63 o tempo de acomodação foi em torno de 600 ms.

4.4 CONCLUSÕES DO CAPÍTULO

Neste capítulo foram apresentados os principais resultados obtidos através da simulação do circuito de potência e do sistema de controle proposto utilizando-se o programa *Matlab/Simulink*TM.

Através dos resultados de simulação verificou-se a atuação da malha de amortecimento, a qual foi responsável por realizar o amortecimento ativo do pico de ressonância do filtro LCL, permitindo dessa forma que o sistema não apresentasse instabilidade. Através dos resultados também se observou a atuação da malha de controle da corrente, a qual propiciou que o consumo de corrente de cada fase ocorresse em fase e com mesmo formato da tensão de entrada na respectiva fase.

A atuação das malhas de tensões foram evidenciadas pelo fato de que a tensão total permaneceu regulada em 450 V, mesmo após a ocorrência de transitório na carga, e a tensão diferencial se manteve próxima a zero, mesmo quando as cargas conectadas em cada capacitor do barramento CC eram distintas.

Verificou-se que a atuação do sistema em condições de meia-carga (750W sobre cada capacitor do barramento CC) e com a ocorrência de desbalanceamento em uma das fases do sistema de alimentação apresentaram bom controle da corrente sobre o indutor da rede, fazendo com que o mesmo estivesse em fase com a tensão de entrada v_{in} das respectivas fases, e a tensão do barramento CC permaneceu regulada em 450 V e a tensão diferencial se manteve próxima de zero, mesmo nas condições distintas.

Outro ponto abordado neste capítulo foi o estudo da variação paramétrica considerando-se a variação na indutância L_r , onde verificou-se através da análise do posicionamento dos pólos em malha fechada da malha de corrente, que o sistema é estável dentro da faixa de indutância definida por 82 μ H à 9,3 mH.

Através da análise da resposta em frequência da função de transferência em malha aberta da malha de corrente foi possível verificar que devido à variação paramétrica da indutância do lado da rede a frequência de ressonância do filtro LCL é modificada. Apesar de o compensador da malha de amortecimento não ter sido modificado, o pico de antirressonância proporcionado pela malha de amortecimento acompanhou a variação que ocorreu no pico de ressonância, mantendo-se dessa forma o amortecimento do pico de ressonância do filtro LCL.

Por outro lado, através da implementação prática foi possível obter resultados experimentais para as condições de carga equilibrada e desequilibrada. Analisando os resultados obtidos foi possível observar a atuação da malha de amortecimento ativo e também da malha de controle de corrente, o qual fez com que a corrente consumida estivesse em fase com a tensão da rede.

Outro ponto a ser observado na experimentação foi a atuação das malhas de controle das tensões total e diferencial, que mantiveram as tensões sobre os capacitores do barramento CC reguladas e equilibradas, mesmo em condições de carga desequilibrada.

5 CONCLUSÕES GERAIS

Este trabalho propôs a aplicação do controle digital em um retificador PWM trifásico a quatro fios com filtro LCL, onde o ponto central dos capacitores do barramento CC estão conectados ao condutor neutro. Esta topologia com o filtro LCL apresenta empregabilidade em sistemas de elevada potência, onde a utilização do filtro LCL permite obter melhor desempenho dinâmico em baixa frequência do que o filtro L, que é amplamente difundido na indústria. Outro ponto positivo é a diminuição das indutâncias, e consequentemente seu volume, comparado com o filtro L. Apesar das vantagens apontadas o filtro LCL apresenta a desvantagem da ocorrência de um pico de ressonância, o que pode levar o sistema à instabilidade. Dessa forma, tornou-se necessário a aplicação de alguma técnica de amortecimento, sendo empregado neste trabalho a técnica de amortecimento ativo com o uso de compensador em avanço.

Outra proposta realizada nesta Dissertação de Mestrado foi a metodologia de projeto para o filtro LCL, onde de forma determinística pode-se obter as indutâncias e capacitância do filtro.

No Capítulo 2 foi apresentada uma breve descrição da estrutura de potência utilizada e uma descrição mais detalhada sobre o filtro LCL. Também foi proposta uma metodologia de projeto para o filtro LCL, a qual foi baseada no atendimento das especificações impostas ao sistema, bem como as recomendações estabelecidas pela IEEE Std. 519:1992 e IEEE Std. 1547:2003 para os harmônicos de corrente, na minimização do tamanho dos indutores e na minimização da potência reativa consumida pelos capacitores do filtro LCL, sendo este último obtido de forma determinística. Ao fim do Capítulo 2 foi apresentado um exemplo de projeto para o filtro LCL segundo especificações do sistema sob análise neste estudo.

O sistema de controle digital proposto para o retificador PWM trifásico a quatro fios com filtro LCL foi apresentado no Capítulo 3, onde o controle proposto é constituído de um sistema multimalhas, sendo composto por uma malha de amortecimento, de corrente e pelas malhas de tensões total e diferencial. Foram também apresentados os modelos matemáticos necessários para a realização dos projetos dos compensadores. No Capítulo 3 também foi apresentado um estudo da influência de cada parâmetro que constitui o compensador em avanço no amortecimento do pico de ressonância do filtro LCL. Ao término do Capítulo 3 foi apresentado um exemplo de projeto dos compensadores do sistema de controle proposto para a estrutura sob análise.

Utilizando o filtro LCL e os compensadores digitais projetados nos capítulos anteriores, simulações numéricas foram realizadas no *Matlab/Simulink*[™] e os principais resultados obtidos foram apresentados no Capítulo 4. Através desses pôde-se verificar a atuação da malha de amortecimento, o qual permitiu que o retificador operasse de modo estável, com elevado fator de potência, boa regulação no barramento CC e bom desempenho na manutenção do equilíbrio nas tensões sobre os capacitores do barramento CC.

No Capítulo 4 foi apresentado o estudo de variação paramétrica variando-se a indutância do lado da rede (L_r) e através da verificação do posicionamento dos pólos em malha fechada da malha de corrente observou-se que na faixa de 82 μ H à 9,3 mH o sistema pode ser considerado como estável. Observou-se através da resposta em frequência da função de transferência em malha aberta da malha de corrente que a variação da indutância L_r provoca o tanto o deslocamento na frequência do pico de ressonância do filtro LCL, quanto do pico de antirressonância, mantendo dessa forma o amortecimento proporcionado pela malha de amortecimento. Ao final do capítulo foram apresentados resultados experimentais, que permitiram avaliar o desempenho do filtro LCL, bem como os compensadores projetados para o sistema de controle, principalmente às malhas referentes ao controle de corrente e amortecimento. Através dos resultados experimentais verificou-se que o sistema apresentou elevado fator de potência, boa regulação no barramento CC e manteve as tensões sobre os capacitores do barramento CC equilibradas.

Visando a continuidade deste trabalho, esta dissertação deixa as seguintes sugestões para trabalhos futuros:

- Eliminação da leitura de tensão sobre os capacitores do filtro LCL através de uso de estimadores;
- Aplicação da topologia apresentada para sistemas de elevada potência;
- Estudo comparativo entre diferentes técnicas de amortecimento ativo aplicadas ao retificador PWM trifásico a quatro fios com filtro LCL.

REFERÊNCIAS BIBLIOGRÁFICAS

AHMED, KHALED H.; FINNEY, STEPHEN J.; WILLIAMS, BARRY W. *Passive Filter Design For Three-Phase Inverter Interfacing in Distributed Generation*, Compatibility in Power Electronics (CPE), pp 1 – 9, maio./jun. 2007.

BINA, M. TAVAKOLI; PASHAJAVID, E. *An Efficient Procedure To Design Passive LCL-Filters For Active Power Filters*. Electronic Power Systems Research, vol. 79, n. 4, pp. 606 – 614, abr. 2009.

BLASKO, VLADIMIR; KAURA, VIKRAM. *A Novel Control to Actively Damp Resonance in Input LC Filter of a Three-Phase Voltage Source Converter*, IEEE Transaction. on Industry Application, vol. 33, no. 2, pp. 542 – 550, mar./abr. 1997.

DAHONO, PEKIK ARGO. *A Control Method To Damp Oscillation In The Input LC Filter*, IEEE 33rd Annual Power Electronics Specialists Conference (PESC), vol. 4, pp. 1630 - 1635, jun. 2002.

DAI, MIN; MARWALI, MOHAMMAD NANDA; JUNG, JIN-WOO; KEYHANI, ALI. *A Three-Phase Four-Wire Inverter Control Technique For a Single Distributed Generation Unit In Island Mode*, IEEE Transactions On Power Electronics, vol. 23, no. 1, pp. 322 – 331, jan. 2008.

DANNEHL, JOERG; FUCHS, FRIEDRICH WILHELM; HANSEN, STEFFAN. *PWM Rectifier With LCL-Filter Using Different Current Control Structures*, European Conference on Power Electronics and Applications, pp. 1 – 10, set. 2007.

DIAS, JOSUÉ. *Condicionador Unificado de Qualidade de Energia Com Controle Digital*. Universidade do Estado de Santa Catarina, Joinville, Dissertação de Mestrado, dez. 2010.

ERICKSON, ROBERT WARREN; MAKSIMOVIC, DRAGAN. *Fundamentals of Power Electronics*, Second Edition, New Delhi, India, Springer (India) Private Limited, 2006.

FRASER, M. E.; MANNING, C. D. *True Average Current Predictive Controller For Four-Wire PWM Reversible Rectifiers*, IEE Proceedings Electric Power Applications, vol. 144, no. 6, pp. 397 – 400, nov. 1997.

FRASER, M. E.; MANNING, C. D; WELLS, B. M. *Transformerless Four-Wire PWM Rectifier And Its Application In AC-DC-AC Converters*. IEE Proceedings Electric Power Applications, vol. 142, no. 6, pp. 410 – 416, nov. 1995.

FUKUDA, SHOJI; IMAMURA, RYOTA. *Appllication of a Sinusoidal Internal Model To Current Control Of Three-Phase Utility-Interface Converters*, IEEE Transactions on Industriak Electronics, vol. 52, no. 2, pp. 420 – 426, abr. 2005.

GABE, IVAN JORGE. *Contribuição Ao Controle de Inversores PWM Alimentados Em Tensão Conectados À Rede Através de Filtro-LCL*. Universidade Federal de Santa Maria, Santa Maria, Dissertação de Mestrado, mar. 2008.

GABE, IVAN JORGE; MONTAGNER, VINÍCIUS FOLETTTO; PINHEIRO, HUMBERTO. *Design and Implementation of a Robust Current Controller for VSI Connected to the Grid Through na LCL Filter*, IEEE Transactions on Power Electronics, vol. 24, no. 6, pp. 1444 – 1452, jun. 2009.

GHOSH, RAJESH; NARAYANAN, G. *Control Of Three-Phase, Four-Wire PWM Rectifier*, IEEE Transactions On Power Electronics, vol. 23, no. 1, pp. 96 – 106, jan. 2008.

GULLVIK, WILLIAM; NORUM, LARS; NILSEN, ROY. *Active Damping of Resonance Oscillations in LCL-Filters Based on Virtual Flux and Virtual Resistor*, 12th European Conference on Power Electronics and Applications (EPE), pp. 1 – 10, set. 2007.

GÜNES, IBRAHIM; ÜSTÜNTEPE, BÜLENT; HAVA, AHMET M. *Modern Transformerless Uninterruptable Power Supply (UPS) Systems*, 6th International Conference on Electrical and Electronics Engineering (ELECO), vol. 1, pp. I-316 – I-320, 2009.

IEEE Std 1547:2003. *IEEE Standart for Interconnecting Distributed Resources to Electric*, jul. 2003.

IEEE Std 519:1992. *IEEE Recommended Practices and Requirements for Harmonics Control in Electrical Power Systems*, abr. 1993.

INTERNATIONAL RECTIFIER, *Folha de dados HFA16TB120*.

INTERNATIONAL RECTIFIER, *Folha de dados IRG4PF50WD*.

JALILI, KAMRAN; BERNET, STEFFEN. *Design Of LCL Filters Of Active-Front-End Two-Level Voltage-Source Converters*, IEEE Transactions on Industrial Electronics, vol. 56, n. 5, pp. 1674 – 1689, maio. 2009.

JIANG, SHUAI; LI, YUAN; LU XI; GE, BAOMING; PENG, FANG Z. *Practical Control Implementation For 100kVA Three-Phase Four-Wire Online Voltage Regulator*. Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), pp.749-756, mar. 2011.

JULEAN, ANCA MARIA *Active Damping of LCL Filter Resonance in Grid Connected Applications*, Aalborg Universitet, Dinamarca, Dissertação de mestrado, set. 2009.

KARSHENAS, HAMID R.; SAGHAFI, HADI. *Basic Criteria In Designing LCL Filters For Grid Connected Converters*. IEEE International Symposium on Industrial Electronics (ISIE), vol. 4, pp. 1996 – 2000, jul. 2006.

KIM, E.-H.; KWON, J.-M.; KWON, B.-H. *Transformerless Tree-Phase On-Line UPS With High Performance*, IET Power Electronics, vol. 2, n. 2, pp. 103- 112, mar. 2009.

KUO, BENJAMIN C., *Digital Control Systems*, Second Edition, Indian Edition, New Delhi, India, Oxford University Press, Inc., 2006.

LANG, YONGQIANG; XU, DIANGUO; HADIANAMREI, S. R.; MA, HONGFEI. *A Novel Design Method of LCL Type Utility Interface For Three-Phase Voltage Source Rectifier*, 36th IEEE Power Electronics Specialists Conference (PESC), pp. 313 – 317, jun. 2005.

LAZZARIN, TELLES BRUNELLI. *Paralelismo de Inversores de Tensão*, Universidade Federal de Santa Catarina, Florianópolis, Tese Doutorado, jun. 2010.

LISERRE, MARCO; BLAABJERG, FREDE; DELL'AQUILA, ANTONIO. *Step-by-Step Design Procedure For A Grid-Connected Three-Phase PWM Voltage Source Converter*, International Journal of Electronics, vol. 91, n. 8, pp. 445 – 460, ago. 2004.

LISERRE, MARCO; BLAABJERG, FREDE; HANSEN, STEFFAN. *Design And Control Of An LCL Filter Based Three-Phase Active Rectifier*. IEEE Transaction Industry Applications, vol. 41, no. 5, pp. 1281 – 1291, set./out. 2005.

LISERRE, MARCO; DELL'AQUILA, ANTONIO; BLAABJERG, FREDE. *An Overview Of Three-Phase Voltage Source Active Rectifiers Interfacing The Utility*, IEEE Bologna Power Tech – Conference Proceedings , vol. 4, 8 pp, jun. 2003.

LIU, FEI; ZHA, XIAOMING; ZHOU, YAN; DUAN, SHANXU. *Design And Research On Parameter Of LCL Filter In Three-Phase Grid-Connected Inverter*, IEEE 6th International Power Electronics and Motion Control Conference (IPEMC), pp. 2174 – 2177, maio. 2009.

MALINOWSKI, MARIUSZ; KAZMIERKOWSKI, MARIAN P.; BERNET, STEFFEN. *New Simple Active Damping of Resonance in Three-Phase PWM Converter with LCL Filter*, IEEE International Conference on Industrial Technology (ICIT), pp. 861 – 865, dez. 2005.

MATOS, FREDERICO F.; DE SOUZA, CLODUALDO V.; DE REZENDE, GUILHERME M. TOLEDO, RICARDO A. N.; SELEME JR, SELEME I. SILVA, SELÊNIO R. *Projeto e*

Construção de Filtro LCL Para Conversores PWM. XVIII Congresso Brasileiro de Automática (CBA), pp. 1568 – 1575, set. 2010.

MOHAN, SUMITHA; GÜLDNER, HENRY; BRIEST, RALF; WOLF, HENRIK. *Analysis and Control Aspects of Harmonic Distortion In The Front-End Three-Phase Four-Wire PWM Boost Rectifier*. European Conference on Power Electronics and Applications, pp. 10, ago. 2010.

OGATA, KATSUHITO, *Discrete-Time Control Systems*, Second Edition. New Jersey, Prentice Hall, 1994.

PARK, MIN-YOUNG; CHI, MIN-HUN; PARK, JONG-HYOUNG; KIM, HEUNG-GUEN; CHUN, TAE-WON. *LCL-Filter Design For Grid-Connected PCS Using Total Harmonic Distortion And Ripple Attenuation Factor*, International Power Electronics Conference (IPEC), pp. 1688 – 1694, jun. 2010.

PETTERSON, SAMI; SALO, MIKA; TUUSA, HEIKKI. *Applying An LCL-Filter To A Four-Wire Active Power Filter*”, 37th IEEE Power Electronics Specialists Conference (PESC), pp. 1 – 7, jun. 2006.

RODRIGUEZ, JOSÉ R.; DIXON, JUAN W.; ESPINOZA, JOSÉ R. PONTT, JORGE; LEZANA, PABLO. *PWM Regenerative Rectifiers: State of the Art*, IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, vol. 52, no. 1, pp. 5 – 22, fev. 2005.

SHEN, GUOQIAO; ZHU, XUANCAI; ZHANG, JUN; XU, DEHONG. *A New Feedback Method for PR Current Control of LCL-Filter-Based Grid-Connected Inverter*, IEEE Transactions on Industrial Electronics, vol. 57, no. 6, jun. 2010.

SOARES, CLAUDIO EDUARDO. *Controladores Baseados no Princípio do Modelo Interno Com Ação Anti-Windup*, Universidade do Estado de Santa Catarina, Joinville, Dissertação de Mestrado, abr. 2011.

SPECTRUM DIGITAL INC. *eZdspF2812 Technical Reference*, Rev. F.

SPERB, JONATHAN DÔMINI. *Projeto de Um Inversor Trifásico Com Snubber de Underland Regenerativo e Controle Digital Implementado no DSP TMS320F2812*, Universidade do Estado de Santa Catarina, Joinville, Dissertação de Mestrado, ago. 2007.

SUN, WEI; CHEN, ZHE; WU, XIAOJIE. *Intelligent Optimize Design of LCL Filter For Three-Phase Voltage-Source PWM Rectifier*, IEEE 6th International Power Electronics and Motion Control Conference (IPEMC), pp. 970 – 974, maio. 2009.

TEXAS INSTRUMENTS, *Folha de dados TMS320F2812*.

VERDELHO, PEDRO; MARQUES, G. D. *Four-Wire Current-Regulated PWM Voltage Converter*, IEEE Transactions on Industrial Electronics, vol. 45, no. 5, pp. 761 – 770, out. 1998.

WEI, SUN; XIAOJIE, WU; PENG, DAI; JUAN, ZHOU. *An Over View of Damping Methods for Three-Phase PWM Rectifier*, IEEE International Conference on Industrial Technology (ICIT), pp. 1 – 5, abr. 2008.

WESSELS, CHRISTIAN; DANNEHL, JÖRG; FUCHS, FRIEDRICH W. *Active Damping Of LCL-Filter Resonance Based On Virtual Resistor For PWM Rectifiers – Stability Analysis With Different Filter Parameters*, IEEE Power Electronics Specialists Conference (PESC), pp. 3532 – 3538, jun. 2008.

YANG, S. Y., ZHABG, C. W., XIE, Z., *Study on Active Damping Methods for Voltage Source Converter with LCL Input Filter*, IEEE 6th International Power Electronics and Motion Control Conference, pp. 975-979, 2009.

APÊNDICE A – PROTÓTIPO IMPLEMENTADO

A.1 VISÃO GERAL DO PROTÓTIPO IMPLEMENTADO

Neste apêndice são abordados os principais pontos relativos à implementação do protótipo desenvolvido em laboratório. O protótipo foi implementado para que fosse possível avaliar e validar o método proposto para o sistema de controle do retificador, bem como a metodologia de projeto proposta para o filtro de entrada do retificador.

Alguns detalhes construtivos do protótipo são apresentados, bem como a descrição dos principais elementos que compõem o retificador, sendo subdivididos em circuitos de sensoriamento e condicionamento, potência e o controle. Na Figura 65 é apresentado o diagrama de blocos simplificado do protótipo implementado, onde se observa a estrutura principal de potência, os blocos de sensoriamento e condicionamento e o sistema de controle implementado no DSP TMS320F2812, sendo representados respectivamente pelo bloco em cinza e contorno em linha cheia, bloco com linhas inclinadas e com traço e ponto e pelo bloco em cinza e contorno em linha tracejada.

Uma vez que o controle é digital, é necessário que o DSP receba informações dos sensores de tensão e correntes provenientes do circuito de potência. Os sinais de corrente e tensão devem ser condicionados antes de serem aplicados nos canais de entrada do conversor analógico-digital e, posteriormente, nas suas respectivas malhas.

Devido a implementação do sistema de controle em tempo discreto, as leis de controle são implementadas no DSP através de algoritmos. No entanto, além da implementação das leis de controle, é necessário a configuração de alguns periféricos do DSP, como os módulos que controlam os conversores A/D, gerador interno dos sinais PWM, temporizadores, controle das entradas e saídas digitais, etc.

O resultado da ação dos compensadores das malhas de controle são aplicados no comando das chaves semicondutoras do módulo de potência através dos *drivers*, que são circuitos responsáveis pelo interfaceamento entre os sinais provenientes do DSP e o acionamento das chaves semicondutoras no módulo de potência.

O protótipo completo é apresentado na Figura 66, onde pode-se identificar os elementos do filtro LCL, sensores de tensão e corrente, placa de condicionamento, kit DSP, módulo de potência, fontes auxiliares e os capacitores que formam o barramento CC.

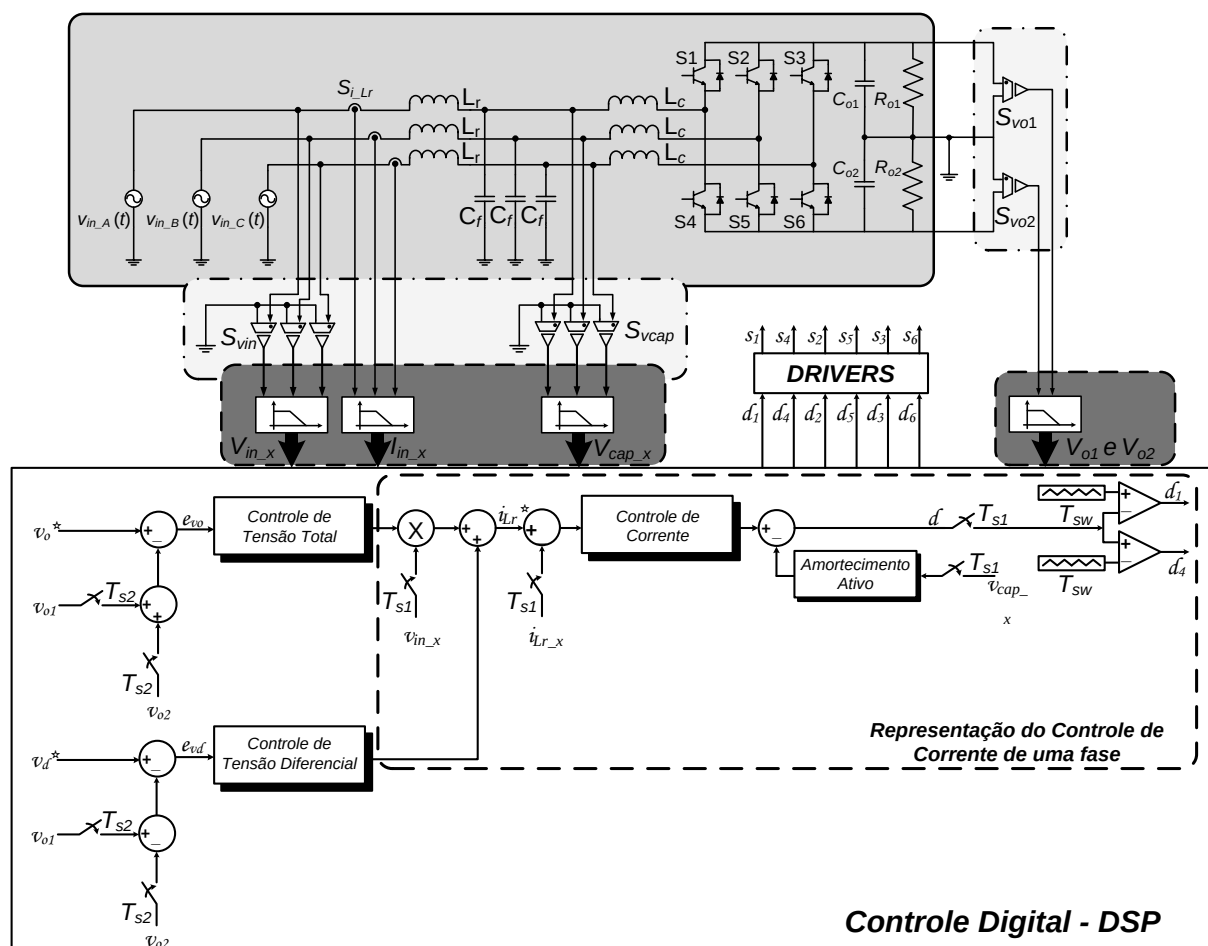


Figura 65 – Diagrama de blocos simplificado do protótipo implementado.

A.2 PROCESSADOR DIGITAL DE SINAIS

A implementação do sistema de controle digital do protótipo implementado foi realizada utilizando-se o kit didático *eZdsp*TM TMS320F2812, da *Spectrum Digital*, o qual é baseado no DSP TMS320F2812 da *Texas Instruments*.

O *eZdsp* TMS320F2812 da *Spectrum Digital* é uma placa de avaliação e desenvolvimento a qual permite, realizar o desenvolvimento de protótipos e testes de desempenho utilizando-se o DSP TMS320F2812. O kit é dotado de *hardware* que permite a

gravação e controle do DSP, além de conectores que permitem acessar todos os pinos do DSP.

O kit *eZdsp TMS320F2812* é mostrado na Figura 67, onde pode ser visualizada a placa e as conexões disponíveis. A Tabela 6 apresenta as conexões ou barramentos de expansão destacadas na Figura 67 com suas respectivas funcionalidades.

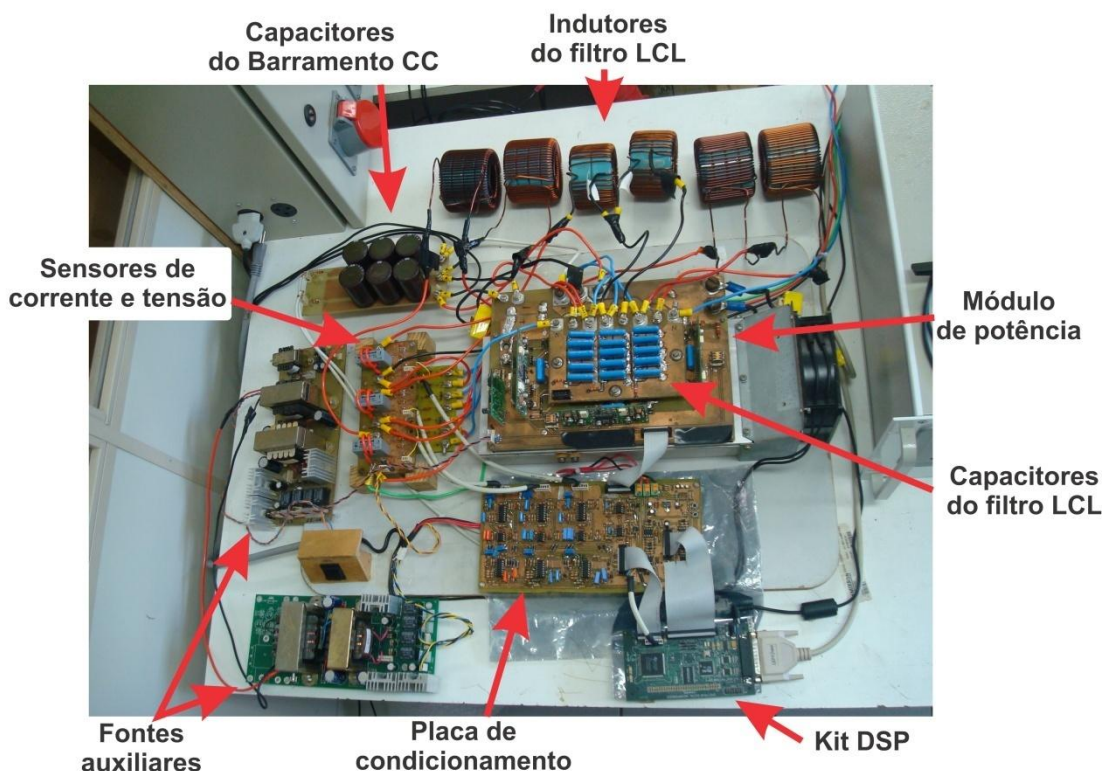


Figura 66 – Fotografia do protótipo elaborado.

Este kit apresenta a facilidade do uso do DSP sem a necessidade de desenvolvimento de todos os periféricos necessários, sendo um módulo independente que possibilita a comunicação com o computador através de uma porta paralela, dispensando o uso de gravadores dedicados com conexão via *JTAG* com o DSP.

Ainda, este kit permite ao usuário a elaboração e depuração da programação, tornando mais fácil a análise de funcionamento do software e hardware.

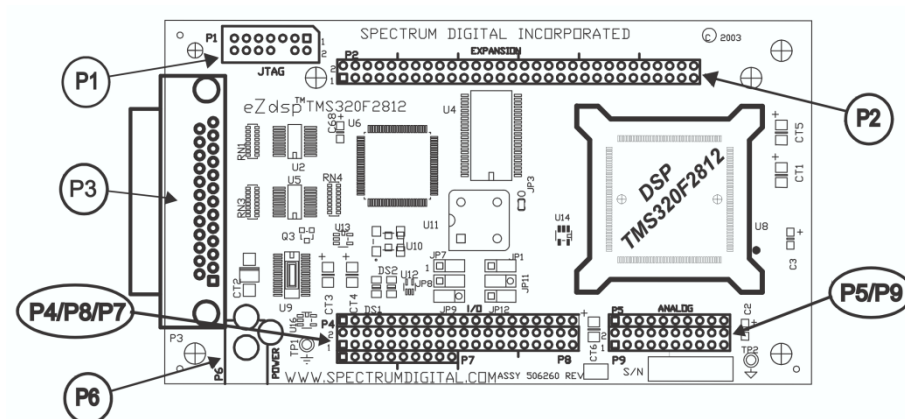


Figura 67 – Representação gráfica do kit de desenvolvimento eZdsp TMS320F2812. (Fonte: SPECTRUM DIGITAL INC.)

Tabela 6 – Conectores do eZdsp (Fonte: SPECTRUM DIGITAL INC.).

Conector	Função
P1	Interface JTAG
P2	Expansão
P3	Porta Paralela/ Controlador da Interface JTAG
P4/P8/P7	Interface digital (I/O, PWM)
P5/P9	Interface analógica (A/D)
P6	Conector de alimentação

Algumas características do kit *eZdsp* TMS320F2812 são descritas a seguir:

- Processador digital de sinais TMS320F2812;
- 18k palavras de memória *RAM on chip*;
- 128k palavras de memória *Flash* ;
- 64k palavras de memória *RAM*;
- Controlador *JTAG* (*IEEE* 1149.1) integrado
- Emulador *JTAG* (*IEEE* 1149.1) integrado
- Alimentação da placa em 5 V.

Conforme mencionado, o kit *eZdsp* utiliza o processador TMS320F2812. Dentre as diversas características especificadas na folha de dados do fabricante (*Texas Instruments*), vale destacar as seguintes:

- Máxima frequência de operação de 150 MHz;
- Necessita de alimentação com dois níveis de tensões diferentes, sendo um nível de tensão para a alimentação do núcleo e outro para I/O e periféricos;
- Conversor Analógico/Digital de 12-Bits, com 16 canais;
- CPU de 32 bits de alto desempenho, que permite a execução de operações matemáticas com 16 ou 32 bits;
- Possui três temporizadores de 32 bits;
- Dois módulos de controle de eventos (EVA e EVB).

A.3 IMPLEMENTAÇÃO DO SOFTWARE

O desenvolvimento do *software* foi realizado utilizando-se o compilador disponibilizado pela *Texas Instruments* para os microcontroladores da família C2000, o *Code Composer*TM, o qual utiliza como linguagem de programação a linguagem C.

O *software* inicia-se pelas definições das configurações básicas do DSP e de seus periféricos, sendo que é através dos periféricos que ocorre a integração entre o sistema de controle e a estrutura de potência do retificador implementado.

Na primeira etapa é realizada a configuração do módulo de conversão A/D, definições dos temporizadores, entradas e saídas digitais, interrupções, modulador PWM, entre outros.

O sistema de conversão A/D é configurado para utilizar os dois módulos de aquisição e conversão A/D do DSP, sendo que a aquisição é realizada de modo simultâneo nos dois módulos e a conversão é realizada de modo alternado entre os dois módulos A/D. Dessa forma, o tempo de leitura dos canais A/D é menor, conforme descrito na folha de dados do DSP.

A configuração do gerador de PWM é realizada considerando que o contador do sinal triangular realiza contagem crescente e decrescente, gerando dessa forma sinais de comando PWM centrados no período de comutação.

Para se obter o valor máximo para a contagem do temporizador do PWM (T_{PWM}) é definida a seguinte expressão:

$$T_{PWM} = \frac{CLK_{in}}{2f_{sw}}, \quad (A.1)$$

onde CLK_{in} representa a frequência interna de operação utilizada pela CPU do DSP.

Portanto para a frequência de comutação de 39960 Hz o contador T_{PWM} obtido foi de 1876. Esse valor pode sofrer ajuste por conta da variação no oscilador utilizado.

Assim o sinal triangular gerado internamente pelo DSP é obtido pela contagem crescente de 0 à 1876 e pela decrescente de 1876 à 0. Dessa forma o valor de pico da triangular será de 1876.

Considerando que o modelo do PWM utilizado nesta Dissertação é definido como sendo um ganho K_{pwm} , o qual é dado por:

$$K_{pwm} = \frac{1}{V_{pwm}}, \quad (A.2)$$

onde V_{pwm} é o valor de pico do sinal triangular. Portanto o ganho K_{pwm} é definido como sendo $1/1876$.

O valor de T_{PWM} além de definir a frequência do sinal triangular, esse valor também é utilizado como base de tempo da interrupção utilizada no software. Há a ocorrência de interrupção quando o valor do contador for zero e quando o contador atingir o seu valor máximo, o qual é definido de tal forma a obter a frequência de comutação definida para o sistema. Assim a frequência da ocorrência das interrupções é o dobro da frequência de comutação.

Realizada as devidas configurações, as variáveis a serem utilizadas na execução do software são declaradas e definidas. Definidas as variáveis e constantes, o próximo passo é implementar a lei de controle.

O sistema de controle foi implementado dentro da rotina de interrupção gerada pelo módulo PWM, a qual é executada a cada meio período de comutação.

Através do fluxograma mostrado na Figura 68 observa-se que a cada interrupção é realizada a leitura dos canais A/D, atualizando as variáveis utilizadas pelos controladores, dessa forma a frequência de amostragem e atualização das leis de controle do sistema é o dobro da frequência de comutação.

Através da comparação dos valores lidos pelos canais A/D com valores pré-definidos o sistema define se é necessário ou não o acionamento da rotina de proteção, a fim de evitar danos ao circuito de potência e acidentes com as pessoas envolvidas nos ensaios. O sistema de proteção verifica a ocorrência de sobretensão na tensão total e diferencial do barramento CC,

e também verifica a ocorrência de sobre-corrente nos indutores no lado da rede. Quando há o acionamento da proteção por software, imediatamente são desabilitadas as saídas do módulo PWM, mantendo os interruptores bloqueados e protegendo o circuito de possíveis danos.

Não havendo atuação do sistema de proteção, as variáveis discretizadas são aplicadas nas leis de controle, via equações diferenças, da tensão do barramento, do seu desequilíbrio, das correntes e amortecimento de cada fase da rede.

No sinal resultante da ação de controle dos compensadores de cada fase é aplicada a saturação, cujo valor mínimo é zero e o máximo é definido como sendo o valor máximo definido para o contador do gerador da onda triangular no DSP (T_{PWM}). Após passar pelo saturador, os sinais de saída dos controladores de corrente são atualizados para o próximo período de amostragem.

A.4 CIRCUITO DE INSTRUMENTAÇÃO

Os circuitos de instrumentação e condicionamento dos sinais são os circuitos responsáveis pela adequação dos sinais a serem processados pelo DSP ou dos sinais processados pelo DSP.

Os sinais a serem processados pelo DSP são originários dos sensores de tensão, tanto CC quanto CA, e da corrente CA. São utilizados nas malhas de controles do sistema, originando os sinais de saída do DSP, que são utilizados para o comando dos *drivers* na estrutura de potência do retificador.

Os sinais alternados, como os sinais de corrente nos indutores L_r , das tensões da rede e das tensões sobre os capacitores C_f , para que possam ser devidamente processados pelo DSP, devem ser adequados às características elétricas específicas das entradas analógicas do processador, a fim de evitar danos ao DSP. A entrada analógica do DSP utilizado permite um sinal de 0 a 3 V, logo todos os sinais alternados devem ser deslocados e ajustados em amplitude para que atendam essa exigência.

Os sinais alternados citados no parágrafo anterior devem ter amplitude máxima de 1,5 V e um nível CC de mesmo valor para que não ocasione erros de leitura pelo conversor A/D. Os circuitos de condicionamento são compostos basicamente por um circuito de ganho, somador de *offset* e filtro *anti-aliasing*. A tensão de *offset* deverá ser lida pelo DSP para que a mesma seja subtraída digitalmente dos sinais alternados lidos pelo DSP.

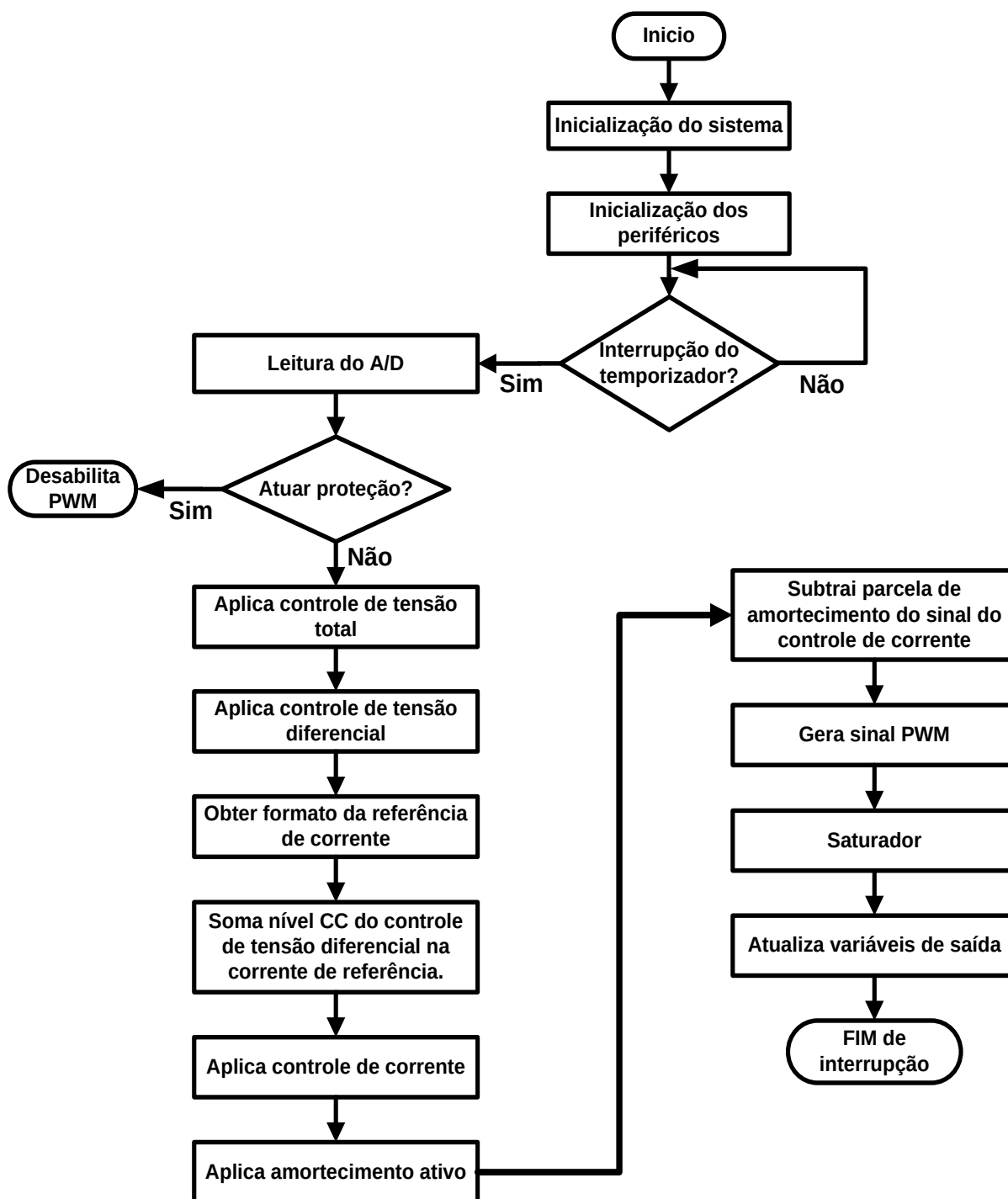


Figura 68 – Fluxograma do programa implementado no DSP.

A apresentação dos circuitos de instrumentação será iniciada pelo circuito de condicionamento dos sinais obtidos a partir dos sensores de corrente CA, o qual utiliza o sensor de corrente por efeito Hall (modelo CSNT651 fabricado pela *Honeywell*), apresentado na Figura 69. O esquema de ligação do sensor utilizado é mostrado na Figura 70, onde se

verifica que a alimentação do sensor é realizada por uma tensão CC de +15 V e -15 V, e o sinal de saída é dado em corrente. A nomenclatura TC_x representa a leitura de corrente referente à fase x, onde x pode ser A, B ou C.



Figura 69 – Sensor de corrente CA por efeito Hall, modelo CSNT651.

O sensor de corrente utilizado apresenta sinal de corrente proporcional à corrente que circula por sua janela numa razão de 2000:1. A fim de obter ganho de 0,075 V/A é necessário a utilização de 3 espiras na janela do sensor, e como a saída do transdutor é em corrente, emprega-se um resistor para alcançar o ganho desejado.

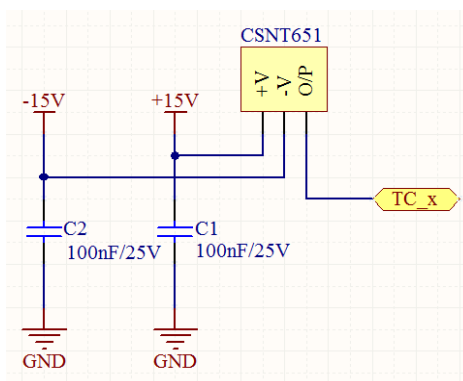


Figura 70 – Circuito implementado para o sensor de corrente CA sobre os indutores do lado da rede nas fases A, B e C.

Após o sinal de corrente ser devidamente atenuado, o sinal é somado com o valor de *offset* de 1,5 V, o qual tem a função de atribuir um nível CC aos sinais alternados, para que possam ser adequadamente amostrados pelo conversor A/D do DSP. A última etapa do condicionamento é o filtro *anti-aliasing*, que é um filtro passa-baixas analógico com a função de evitar sub-amostragem dos sinais, o que poderia levar a ocorrência de erros na execução do controle digital no DSP.

A Figura 71 apresenta o circuito de condicionamento de sinais implementado para a leitura da corrente de entrada das fases A, B e C e o circuito responsável pelo *offset* de 1,5 V.

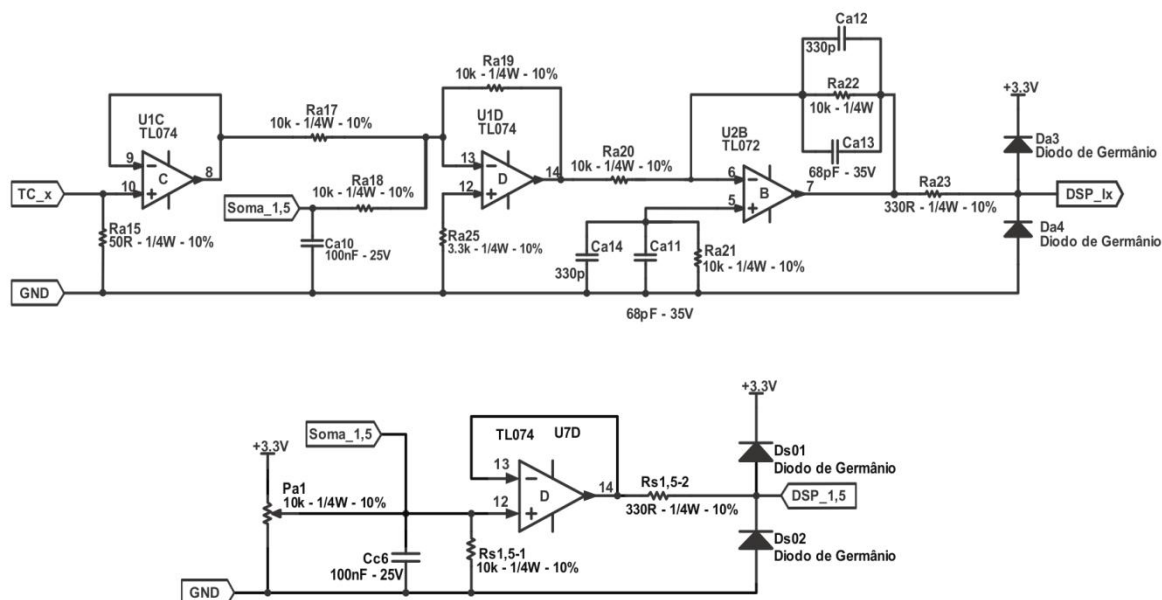


Figura 71 – Circuito de condicionamento de sinais para a corrente CA de entrada e de offset.

As leituras dos sinais de tensão CA, tanto referente à tensão da rede quanto sobre os capacitores do filtro LCL, são realizadas através de um divisor resistivo, o qual adequará o sinal de tensão para níveis de tensão entre 1,5 V e -1,5 V. O sinal proveniente do divisor resistivo é um sinal de tensão sendo devidamente tratado na entrada do circuito de condicionamento. A segunda etapa do circuito de condicionamento dos sinais da tensão CA é formada pelo circuito responsável pela atribuição de um nível CC ao sinal alternado. O último estágio é formado pelo filtro *anti-aliasing*.

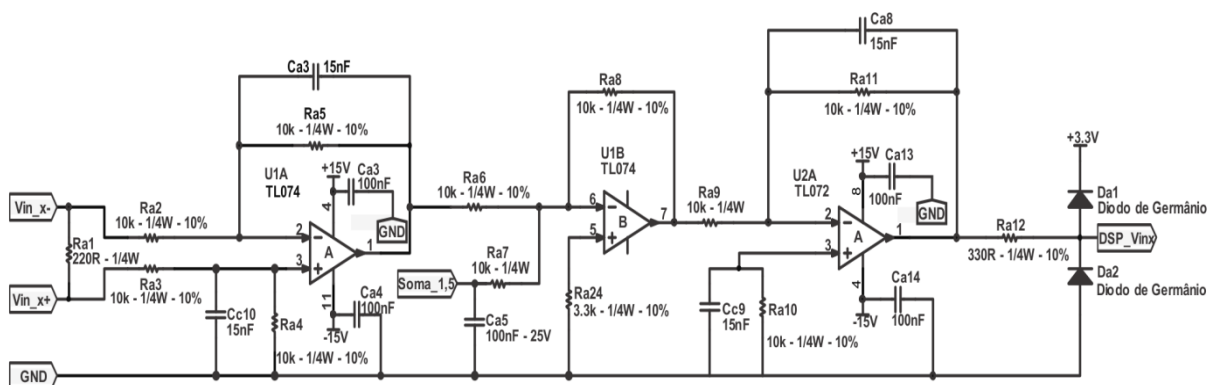


Figura 72 – Circuito de condicionamento de sinais para a tensão CA da rede e sobre os capacitores do filtro LCL.

O circuito para a leitura e condicionamento do sinal de tensão do barramento CC é o responsável por fornecer um sinal de saída proporcional à tensão de barramento, sendo que os sensores utilizados são formados por divisores resistivos.

A leitura é realizada em relação aos barramentos positivo e o ponto médio e negativo e o ponto médio. O circuito de condicionamento é formado por duas etapas, sendo a primeira formada pela entrada diferencial, e a segunda é o filtro *anti-aliasing*. O circuito implementado é mostrado na Figura 73.

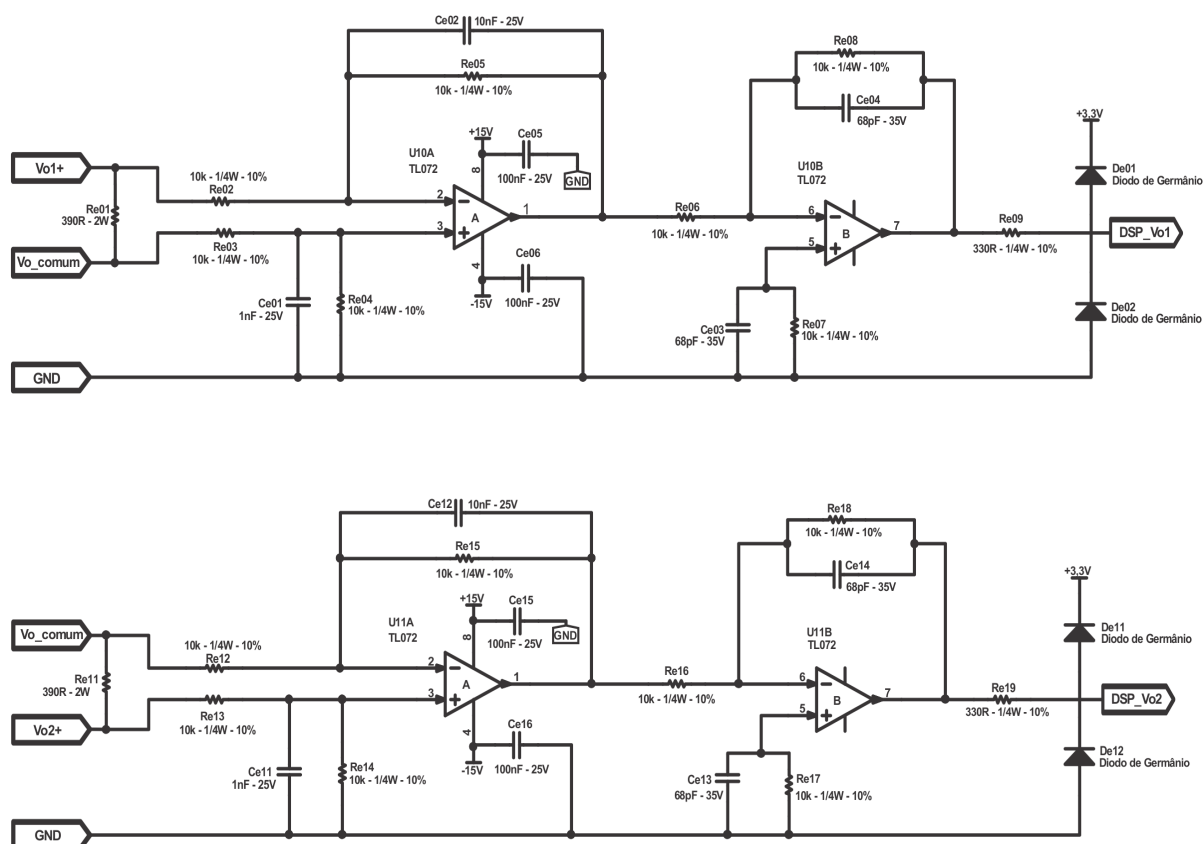


Figura 73 – Circuitos de condicionamento dos sinais de tensão do barramento CC.

A.5 CIRCUITOS DE COMANDO

Nesta seção serão apresentados os circuitos de interface entre a saída do DSP e os *drivers* de acionamento e os *drivers* utilizados nesta Dissertação.

A.5.1 Circuito de interface

Na seção anterior foram apresentados os circuitos para medição e condicionamento das variáveis empregadas no sistema de controle digital, originando os sinais de saída do DSP, que são utilizados para o comando dos *drivers* na estrutura de potência do retificador.

Assim como nos circuitos para medição é necessário a adequação dos sinais de saída do DSP, uma vez que os *drivers* de acionamento operam com 15 V, e as saídas do DSP operam em 3,3 V, com limite de corrente de aproximadamente 3 mA.

O circuito implementado para a interface entre o DSP e os *drivers* utiliza o circuito integrado SN75451, utilizando lógica AND e saída com coletor aberto, conforme é apresentado na Figura 74. O protótipo implementado possui proteção por hardware nos *drivers* o qual não permite que ocorra o acionamento das chaves semicondutoras de um mesmo braço, evitando dessa forma a ocorrência de curto-circuito na fonte.

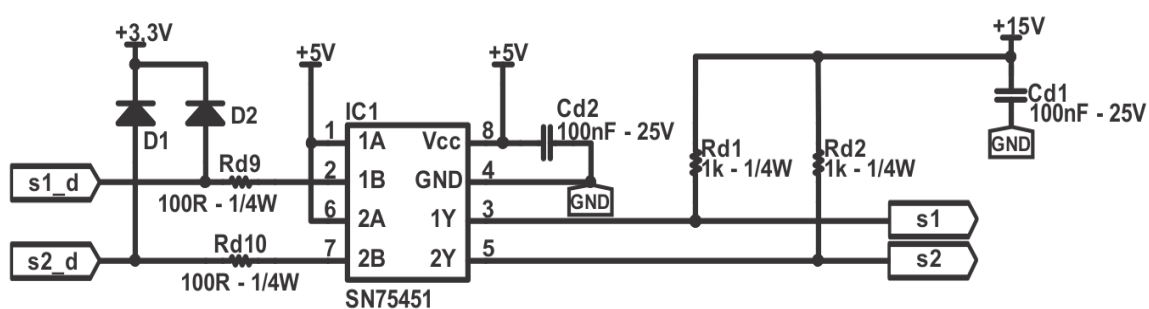


Figura 74 – Circuito de adequação dos sinais do DSP para o acionamento dos *drivers*.

A.5.2 Circuito de acionamento

Para o acionamento das chaves semicondutoras foram utilizados *drivers* disponíveis comercialmente e desenvolvido pela Semikron. Os *drivers* utilizados são do modelo SKHI 200pA. Estes *drivers* são partes integrantes do módulo de potência e garantem o isolamento entre os sinais de comando e os respectivos interruptores e também oferecem proteção contra curto-circuito de braço e sobre-corrente, e ajuste de tempo morto.

A Figura 75 mostra a foto de um *driver* SKHI 200pA.

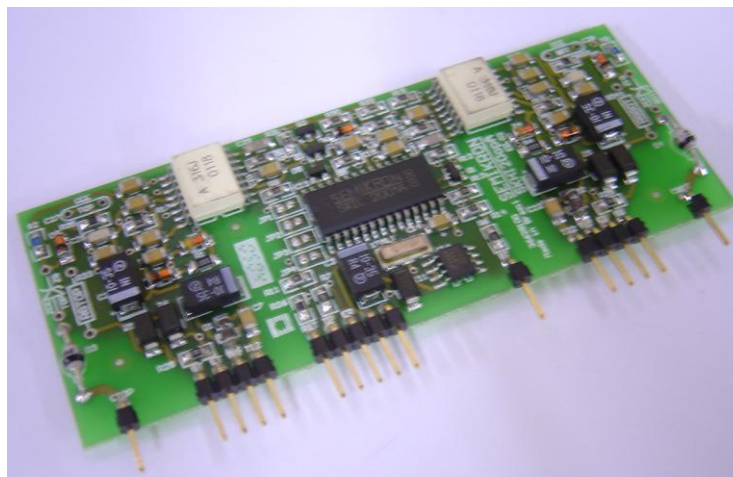


Figura 75 – Fotografia do driver SKHI 20opA.

A.6 SEMICONDUTORES

O circuito de potência utilizado neste trabalho foi desenvolvido no Núcleo de Processamento de Energia Elétrica (nPEE) da UDESC. O circuito de potência implementado é um retificador PWM trifásico a quatro fios, sendo composto por três braços, onde cada braço é composto por duas chaves semicondutoras que devem atuar em modo complementar e são controlados pelo sistema de controle digital proposto nesta dissertação. O circuito de potência possui um *snubber* regenerativo de *Undeland*, a fim de reduzir as perdas de comutação sobre os interruptores e melhorar o rendimento do circuito (SPERB, 2007).

A.6.1 Chaves semicondutoras

As chaves semicondutoras utilizadas são do tipo *IGBT* canal N, modelo *IRG4PF50WD*, que tem as seguintes características:

- Diodo em anti-paralelo ultra rápido;
- Operação em até 100 kHz;
- Baixas perdas em condução e nas comutações;
- Tensão $V_{GE} = 15 \text{ V}$;
- Tensão $V_{CE(on)} = 2,25 \text{ V}$;
- Tensão $V_{CES} = 900 \text{ V}$;
- Corrente $I_C = 28 \text{ A}$

Demais características podem ser verificadas na folha de dados disponibilizada pelo fabricante (*International Rectifier*)

A.6.2 Diodos

Os diodos utilizados no circuito de potência são diodos ultra rápidos modelo *HFA16TB120*, cujas características são:

- Máxima tensão reversa $V_{BR} = 1200 \text{ V}$;
- Máxima corrente direta $I_F = 16 \text{ A}$;
- Pico de corrente máxima 190 A ;
- Tempo de recuperação reversa típica 90 ns à $I_F = 16 \text{ A}$;
- Queda de tensão direta típico de $2,3 \text{ V}$ à $I_F = 16 \text{ A}$.

Demais características podem ser verificadas na folha de dados disponibilizado pelo fabricante (*International Rectifier*).

APÊNDICE B – SOFTWARE IMPLEMENTADO NO MATLAB

Neste apêndice é apresentado o software empregado na simulação realizada no *Matlab/Simulink*[®]. As rotinas da simulação são escritas em um arquivo com extensão *m* (*Matlab file*) e executada a partir do Simulink através do *function block parameter*.

No programa apresentado os coeficientes dos compensadores estão representados em ponto fixo e utilizando a base IQ, a fim de facilitar a implementação utilizando-se o DSP.

As bases IQs utilizadas foram:

- Controle de tensão total: IQ18
- Controle de tensão diferencial: IQ10
- Controle de corrente e amortecimento: IQ7

A listagem do programa segue abaixo:

```
function [sys,x0,str,ts] = normalI(t,x,u,flag)
switch flag,

    case 0,
        [sys,x0,str,ts]=mdlInitializeSizes; % Initialization
    case 3,
        sys = mdlOutputs(t,x,u); % Calculate outputs
    case {1, 2, 4, 9} % Unused flags
        sys = [];
    otherwise
        error(['Unhandled flag = ',num2str(flag)]);

end

%=====
% mdlInitializeSizes
% Return the sizes, initial conditions, and sample times for the S-function.
%=====
```

```

%
function [sys,x0,str,ts] = mdlInitializeSizes
%
sizes = simsizes;
%
sizes.NumContStates = 0;
sizes.NumDiscStates = 0;
sizes.NumOutputs = 7;
sizes.NumInputs = 11;
sizes.DirFeedthrough = 3;
sizes.NumSampleTimes = 1; % at least one sample time is needed
%
sys = simsizes(sizes);
x0 = [];
str = [];
ts = [1./(2*39960)];

%=====
% Calculate outputs
%=====

function sys = mdlOutputs(t,x,u)
    persistent ei1_a ui1_a; % Variáveis do compensador de corrente
    persistent ufinal_a_iq IQ_cor IQ_ref IQ_aa IQ_vt IQ_vd iref_a ui_a_iq ;
    persistent ei2_a ui2_a;
    persistent coef_a1 coef_a2 coef_a3 coef_a4 coef_a5;
    persistent ai1 ai2 ai3 ai4 ai5;
    persistent aa1 aa2 aa3 aa4 aa5;
    persistent coef_aa1 coef_aa2 coef_aa3 coef_aa4 coef_aa5;
    persistent vcaa vcaa1 vcaa2 ua1_a ua2_a ua_a_iq ua_a ua_a_tmp;

    persistent ufinal_b_iq iref_b ui_b_iq ;
    persistent ei_b ei1_b ei2_b ui1_b ui2_b;
    persistent coef_b1 coef_b2 coef_b3 coef_b4 coef_b5;
    persistent coef_aa1b coef_aa2b coef_aa3b coef_aa4b coef_aa5b;
    persistent vcab vcab1 vcab2 ua1_b ua2_b ua_b_iq ua_b ua_b_tmp;

```

```

persistent ufinal_c_iq iref_c ui_c_iq ;
persistent ei_c ei1_c ei2_c ui1_c ui2_c;
persistent coef_c1 coef_c2 coef_c3 coef_c4 coef_c5;
persistent coef_aa1c coef_aa2c coef_aa3c coef_aa4c coef_aa5c;
persistent vcac vcac1 vcac2 ua1_c ua2_c ua_c_iq ua_c ua_c_tmp;

```

```

persistent contador_tensao;
persistent coef_vt_a1 coef_vt_a2 coef_vt_a3;
persistent avt1 avt2 avt3 uvt uvt_iq erro_vt erro_vt1;
persistent vttotal;
persistent coef_vd_a1 coef_vd_a2 coef_vd_a3;
persistent avd1 avd2 avd3 uvd uvd_iq erro_vd erro_vd1;
persistent vdif;

```

```

if t < 1e-7, % inicializa variaveis com 0 no inicio da operação

```

```

ei1_a = 0; ui1_a = 0; % Variáveis do compensador de corrente
ufinal_a_iq = 0; IQ_cor = 0; IQ_vt = 0; IQ_vd = 0; iref_a1 = 0; ui_a_iq = 0;
ei2_a = 0; ui2_a = 0;
coef_a1 = 0; coef_a2 = 0; coef_b3 = 0; coef_b4 = 0; coef_b5 = 0;
coef_aa1 = 0; coef_aa2 = 0; coef_aa3 = 0; coef_aa4 = 0; coef_aa5 = 0;
ai1 = 0; ai2 = 0; ai3 = 0; ai4 = 0; ai5 = 0;
aa1 = 0; aa2 = 0; aa3 = 0; aa4 = 0; aa5 = 0;
vcaa = 0; vcaa1 = 0; ua1_a = 0; ua_a_iq = 0; ua_a = 0; ua_a_tmp = 0;
ua2_a = 0; vcaa2 = 0;

```

```

ufinal_b_iq = 0; iref_b = 0; ui_b_iq = 0;
ei_b = 0; ei1_b = 0; ei2_b = 0; ui1_b = 0; ui2_b = 0;
coef_b1 = 0; coef_b2 = 0; coef_b3 = 0; coef_b4 = 0; coef_b5 = 0;
coef_aa1b = 0; coef_aa2b = 0; coef_aa3b = 0; coef_aa4b = 0; coef_aa5b = 0;
vcab = 0; vcab1 = 0; vcab2 = 0; ua1_b = 0; ua2_b = 0; ua_b_iq = 0;
ua_b = 0; ua_b_tmp = 0;

```

```

ufinal_c_iq = 0; iref_c = 0; ui_c_iq = 0;
ei_c = 0; ei1_c = 0; ei2_c = 0; ui1_c = 0; ui2_c = 0;
coef_c1 = 0; coef_c2 = 0; coef_c3 = 0; coef_c4 = 0; coef_c5 = 0;

```

```
coef_aa1c = 0; coef_aa2c = 0; coef_aa3c = 0; coef_aa4c = 0; coef_aa5c = 0;
vcac = 0; vcac1 = 0; vcac2 = 0; ua1_c = 0; ua2_c = 0; ua_c_iq = 0;
ua_c = 0; ua_c_tmp = 0;
```

```
contador_tensao = 0;
coef_vt_a1 = 0; coef_vt_a2 = 0; coef_vt_a3 = 0;
avt1 = 0; avt2 = 0; avt3 = 0; uvt = 0; uvt_iq = 0; erro_vt = 0; erro_vt1 = 0;
vtotal = 0;
```

```
coef_vd_a1 = 0; coef_vd_a2 = 0; coef_vd_a3 = 0;
avd1 = 0; avd2 = 0; avd3 = 0; uvd = 0; uvd_iq = 0; erro_vd = 0; erro_vd1 = 0;
vdif = 0;
```

```
IQ_cor = 2^7;
IQ_aa = 2^7;
IQ_vt = 2^18;
IQ_vd = 2^10;
```

% *Controle de corrente : Ressonante*

```
ai1 = 2;
ai2 = 1;
ai3 = 118;
ai4 = 232;
ai5 = 114;
```

% *Amortecimento*

```
aa1 = 39;
aa2 = 1;
aa3 = 178;
aa4 = 294;
aa5 = 121;
```

% *Controle de tensão total*

```
avt1 = 1;
avt2 = 121;
avt3 = 120;
```

```

%     Controle de tensão diferencial
    avd1 = 1;
    avd2 = 122;
    avd3 = 121;

end

% Leitura das entradas
iin_dsp_a = u(1);      % corrente de entrada fase A
vin_dsp_a = u(2);      % tensão da rede fase A
vcap_dsp_a = u(3);     % tensão no capacitor fase A
vo1_dsp = u(4);        % tensão Vo1
vo2_dsp = u(5);        % tensão Vo2
iin_dsp_b = u(6);      % corrente de entrada fase B
vin_dsp_b = u(7);      % tensão da rede fase B
vcap_dsp_b = u(8);     % tensão no capacitor fase B
iin_dsp_c = u(9);      % corrente de entrada fase C
vin_dsp_c = u(10);     % tensão da rede fase C
vcap_dsp_c = u(11);    % tensão no capacitor fase C

% Adequação dos sinais de entrada
iin_a = (iin_dsp_a - 2048); % adequação do valor da leitura de corrente de
                             % entrada (3V), considerando offset de 1,5V
                             % para o AD

vin_a = (vin_dsp_a - 2048); % adequação do valor da leitura de tensão de
                             % entrada (3V), considerando offset de 1,5V
                             % para o AD

vcap_a = (vcap_dsp_a - 2048);
iin_b = (iin_dsp_b - 2048); % adequação do valor da leitura de corrente de
                             % entrada (3V), considerando offset de 1,5V
                             % para o AD

```

```

vin_b = (vin_dsp_b - 2048); % adequação do valor da leitura de tensao de
                             % entrada (3V), considerando offset de 1,5V
                             % para o AD
vcap_b= (vcap_dsp_b - 2048);

iin_c = (iin_dsp_c - 2048); % adequação do valor da leitura de corrente de
                             % entrada (3V), considerando offset de 1,5V
                             % para o AD

vin_c = (vin_dsp_c - 2048); % adequação do valor da leitura de tensao de
                             % entrada (3V), considerando offset de 1,5V
                             % para o AD
vcap_c= (vcap_dsp_c - 2048);
vtotal= vo1_dsp + vo2_dsp;
vdif = vo1_dsp - vo2_dsp;

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%%%%%%%% Controlador da tensão total %%%%%%%%%
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
if ( contador_tensao == 0 )
%      Controle Tensão Total
erro_vt = 6083 - vtotal;
if erro_vt < -1400, erro_vt = -1400; end;
if erro_vt > 1400, erro_vt = 1400; end;

coef_vt_a1 = fix(avt1 * uvt_iq);
coef_vt_a2 = fix(avt2 * erro_vt);
coef_vt_a3 = fix(avt3 * erro_vt1);

uvt_iq = coef_vt_a2 - coef_vt_a3 + coef_vt_a1;
if uvt_iq < 0, uvt_iq = 0; end;
if uvt_iq > 2900000000, uvt_iq = 2900000000; end;

uvt      = fix(uvt_iq / 2^8);
erro_vt1= erro_vt;

```

```

    contador_tensao = 18;

%     Controle tensão diferencial
    erro_vd = -vdif;
    if erro_vd < -1400, erro_vd = -1400; end;
    if erro_vd > 1400, erro_vd = 1400; end;
    coef_vd_a1 = fix(avd1 * uvd_iq);
    coef_vd_a2 = fix(avd2 * erro_vd);
    coef_vd_a3 = fix(avd3 * erro_vd1);

    uvd_iq = coef_vd_a2 - coef_vd_a3 + coef_vd_a1;
    if uvd_iq < -500000, uvd_iq = -500000; end;
    if uvd_iq > 500000, uvd_iq = 500000; end;

    uvd      = fix(uvd_iq);
    erro_vd1 = erro_vd;
end;

contador_tensao = contador_tensao - 1;

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%%% Controlador da corrente de entrada  %%%
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% FASE A

% Corrente de referência
iref_a = fix((uvt * vin_a + uvd)/2^10);

% Cálculo do erro de corrente
ei_a = iref_a - iin_a;

% cálculo do controlador de corrente
coef_a1 = fix(ai1 * ui1_a);
coef_a2 = fix(ai2 * ui2_a);
coef_a3 = fix(ai3 * ei_a);
coef_a4 = fix(ai4 * ei1_a);
coef_a5 = fix(ai5 * ei2_a);

```

% Ressonante

$ui_a_iq = fix((coef_a1 - coef_a2)) - coef_a3 + coef_a4 - coef_a5;$

% Atualização de valores

$ui2_a = ui1_a;$

$ui1_a = ui_a_iq;$

$ei2_a = ei1_a;$

$ei1_a = ei_a;$

$ui_a = fix(ui_a_iq / IQ_cor);$

%%%

% Malha de amortecimento ativo

%%%

$vcaa = vcap_a;$

$coef_aa1 = fix(aa1 * ua1_a);$

$coef_aa2 = fix(aa2 * ua2_a);$

$coef_aa3 = fix(aa3 * vcaa);$

$coef_aa4 = fix(aa4 * vcaa1);$

$coef_aa5 = fix(aa5 * vcaa2);$

$ua_a_tmp = fix((coef_aa1 - coef_aa2) / 256);$

$ua_a_iq = coef_aa3 - coef_aa4 + coef_aa5 + ua_a_tmp;$

% Atualização de valores

$ua2_a = ua1_a;$

$ua1_a = ua_a_iq;$

$vcaa2 = vcaa1;$

$vcaa1 = vcaa;$

$ua_a = fix(ua_a_iq / IQ_aa);$

% cálculo do sinal compensado e amortecido

$ufinal_a = ui_a + 970 - ua_a;$

```

% Limitador da razão cíclica
if ufinal_a < 100, ufinal_a = 100; end;
if ufinal_a > 1800, ufinal_a = 1800; end;

% FASE B
% Corrente de referência
iref_b = fix((uvt * vin_b + uvd)/2^10);

% Cálculo do erro de corrente
ei_b = iref_b - iin_b;

% cálculo do controlador de corrente
coef_b1 = fix(ai1 * ui1_b);
coef_b2 = fix(ai2 * ui2_b);
coef_b3 = fix(ai3 * ei_b);
coef_b4 = fix(ai4 * ei1_b);
coef_b5 = fix(ai5 * ei2_b);

% Ressonante
ui_b_iq = fix((coef_b1 - coef_b2)) - coef_b3 + coef_b4 - coef_b5;

% Atualização de valores
ui2_b = ui1_b;
ui1_b = ui_b_iq;
ei2_b = ei1_b;
ei1_b = ei_b;

ui_b = fix(ui_b_iq / IQ_cor);

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% Malha de amortecimento ativo
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
vcab = vcap_b;

coef_aa1b = fix(aa1 * ua1_b);
coef_aa2b = fix(aa2 * ua2_b);

```

```

coef_aa3b = fix(aa3 * vcab);
coef_aa4b = fix(aa4 * vcab1);
coef_aa5b = fix(aa5 * vcab2);

ua_b_tmp= fix((coef_aa1b - coef_aa2b) / 256);
ua_b_iq = coef_aa3b - coef_aa4b + coef_aa5b + ua_b_tmp;

% Atualização de valores
ua2_b  = ua1_b;
ua1_b  = ua_b_iq;
vcab2  = vcab1;
vcab1  = vcab;

ua_b   = fix(ua_b_iq / IQ_aa);

% cálculo do sinal compensado e amortecido
ufinal_b = ui_b + 970 - ua_b;

% Limitador da razão cíclica
if ufinal_b < 100, ufinal_b = 100; end;
if ufinal_b > 1800, ufinal_b = 1800; end;

% FASE C
% Corrente de referência
iref_c = fix((uvt * vin_c + uvd)/2^10);

% Cálculo do erro de corrente
ei_c = iref_c - iin_c;

% cálculo do controlador de corrente - IQ13
coef_c1 = fix(ai1 * ui1_c);
coef_c2 = fix(ai2 * ui2_c);
coef_c3 = fix(ai3 * ei_c);
coef_c4 = fix(ai4 * ei1_c);
coef_c5 = fix(ai5 * ei2_c);

```

```

% Ressonante
ui_c_iq = fix((coef_c1 - coef_c2)) - coef_c3 + coef_c4 - coef_c5;

% Atualização de valores
ui2_c = ui1_c;
ui1_c = ui_c_iq;
ei2_c = ei1_c;
ei1_c = ei_c;

ui_c = fix(ui_c_iq / IQ_cor);

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% Malha de amortecimento ativo
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
vcac = vcap_c;

coef_aa1c = fix(aa1 * ua1_c);
coef_aa2c = fix(aa2 * ua2_c);
coef_aa3c = fix(aa3 * vcac);
coef_aa4c = fix(aa4 * vcac1);
coef_aa5c = fix(aa5 * vcac2);

ua_c_tmp = fix((coef_aa1c - coef_aa2c) / 256);
ua_c_iq = coef_aa3c - coef_aa4c + coef_aa5c + ua_c_tmp;

% Atualização de valores
ua2_c = ua1_c;
ua1_c = ua_c_iq;
vcac2 = vcac1;
vcac1 = vcac;

ua_c = fix(ua_c_iq / IQ_aa);

% cálculo do sinal compensado e amortecido
ufinal_c = ui_c + 970 - ua_c;

```

```

% Limitador da razão cíclica
if ufinal_c < 100, ufinal_c = 100; end;
if ufinal_c > 1800, ufinal_c = 1800; end;

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%                               SINAIS DE SAÍDA                               %
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

sys = [ufinal_a iref_a ufinal_b iref_b ufinal_c iref_c uvt_iq];

% End of mdlOutputs.

```

APÊNDICE C – SOFTWARE IMPLEMENTADO NO DSP

Neste apêndice é listado o software implementado através do *Code Composer™* para o DSP TMS320F2812. A listagem do software é realizada em seis, seções onde são apresentadas as rotinas de configuração do ADC, dos temporizadores e PWM, das funções dos pinos do DSP e as rotinas de interrupção, habilitação dos PWMs e rotina de execução principal.

C.1 ROTINA DE EXECUÇÃO PRINCIPAL

Nesta rotina estão declaradas as variáveis e constantes utilizadas na execução do software, bem como é realizada as configurações dos periféricos necessários para o funcionamento adequado do protótipo implementado.

Após as configurações dos periféricos e definições das variáveis, o software permanece em laço infinito de execução, sendo que a atualização dos compensadores, bem como a definição da razão cíclica das chaves semicondutoras são definidas através da rotina de interrupção.

```
//Declaração de constantes para protecao
#define IMAX          2048 // 20A*(3/40)*(4096/3)
#define VACMAX        1533 // 207*(1/184.33)*(4096/3)
#define VOMAX         7300 // 540V*(1/101)*(4096/3)
#define VDMAX         540 // 40V*(1/101)*(4096/3)

.... // Declaração de variáveis foram omitidas dessa listagem

//_____ Pré-definição das Funções _____//
void          ConfiguraInt ();
void          init_eva ();
void          desabilita_PWM ();

//***** ROTINA PRINCIPAL *****/
void main(void)
{
    InitSysCtrl();           // Inicialização do Sistema
    EALLOW;
    SysCtrlRegs.HISPCP.all = 0x0000; // Configura clock dos periféricos
```

```

EDIS;
InitAdc();           // Liga o circuito do ADC
ConfiguraADC();      // Configura ADC
ConfiguraIO();       // Configura Entradas / Saídas
ConfiguraInt();      // Configura interrupção
ConfiguraPWM();      // Inicia PWMs
InitXintf();         // Inicia ADC

// Define constantes dos compensadores
// Compensador de corrente: Ressonante (IQ 7)
Ki1    = 2;
Ki2    = 1;
Ki3    = 118;        // 0.928 * IQ_cor
Ki4    = 232;        // 1.815 * IQ_cor
Ki5    = 114;        // 0.888 * IQ_cor

// Amortecimento (IQ 7)
Kaa1    = 39;        // 0.154
Kaa2    = 1;         // 0.00593
Kaa3    = 178;       // 1.39317 * IQ_aa
Kaa4    = 294;       // 2.29847 * IQ_aa
Kaa5    = 121;       // 0.94801 * IQ_aa

// Compensador de tensão diferencial
// IQ 10
Kvd1    = 1;
Kvd2    = 122;
Kvd3    = 121;

// Compensador de tensão total
// IQ 18
Kvt1    = 1;
Kvt2    = 121;
Kvt3    = 120;

    for(;;);         // Laço infinito
}

```

C.2 ROTINA DE INTERRUPÇÃO

Durante a interrupção é realizada a leitura dos canais analógicos do DSP, sendo que as leituras obtidas são tratadas matematicamente de forma a possibilitar a aplicação como sinais de entradas dos compensadores de tensões, corrente e amortecimento, e verificações para acionamento ou não das proteções de sobrecorrente, sobretensão no barramento CC e sobretensão diferencial.

Utilizando-se das variáveis lidas pelo ADC é realizado o cálculo para definir a razão cíclica das chaves semicondutoras.

Na listagem do *software* foram suprimidas o cálculo referente às malhas de corrente e amortecimento das fases B e C, uma vez que a sua estrutura é a mesma nas três fases, modificando apenas os nomes das variáveis.

```
interrupt void INTERRUPTCAO ()
{
  GpioDataRegs.GPADAT.bit.GPIOA10 = 1;

  //Conversão A/D
  AdcRegs.ADCST.bit.INT_SEQ1_CLR = 1; // Limpa Flag de final de conversao do ADC
  AdcRegs.ADCCTRL2.bit.RST_SEQ1 = 1; // Reset ADC
  AdcRegs.ADCCTRL2.bit.SOC_SEQ1 = 1; // Inicia a conversão
  while (AdcRegs.ADCST.bit.INT_SEQ1 == 0)
  {asm (" NOP");} // Espera o fim da conversão

  //Aquisicao dos valores do ADC
  vacin1 = ((AdcRegs.ADCRESULT0>>4) & 0x0FFF); // Tensão de entrada fase A
  vo1a = ((AdcRegs.ADCRESULT1>>4) & 0x0FFF); // Tensão de barramento Vo1
  iin1 = ((AdcRegs.ADCRESULT2>>4) & 0x0FFF); // Corrente na rede da fase A
  vo2a = ((AdcRegs.ADCRESULT3>>4) & 0x0FFF); // Tensão de barramento Vo2
  vacin2 = ((AdcRegs.ADCRESULT4>>4) & 0x0FFF); // Tensão de entrada fase B
  vcap1 = ((AdcRegs.ADCRESULT5>>4) & 0x0FFF); // Tensão sobre o capacitor fase A
  iin2 = ((AdcRegs.ADCRESULT6>>4) & 0x0FFF); // Corrente na rede da fase B
  vcap2 = ((AdcRegs.ADCRESULT7>>4) & 0x0FFF); // Tensão sobre o capacitor fase B
  vacin3 = ((AdcRegs.ADCRESULT8>>4) & 0x0FFF); // Tensão de entrada fase C
  vcap3 = ((AdcRegs.ADCRESULT9>>4) & 0x0FFF); // Tensão sobre o capacitor fase C
  iin3 = ((AdcRegs.ADCRESULT10>>4) & 0x0FFF); // Corrente na rede da fase C
  offset = ((AdcRegs.ADCRESULT12>>4) & 0x0FFF); // Tensão de offset

  //Adequacao dos valores lidos
  // Tensão de barramento CC
  vo1 = vo1a;
  vo2 = vo2a;
  vo = (vo1 + vo2);
  vdif = (vo1a - vo2a);

  // Fase A
  iin_a = (iin1 - offset + 23);
  vacin_a = (vacin1 - offset + 64);
  vcap_a = (vcap1 - offset - 62);
  vacref_a = (vacin_a);

  // Fase B
  iin_b = (iin2 - offset - 2);
  vacin_b = (vacin2 - offset - 22);
  vcap_b = (vcap2 - offset - 5);
  vacref_b = vacin_b;
```

```
// Fase C
iin_c      = (iin3 - offset - 43);
vacin_c    = (vacin3 - offset - 10);
vcap_c     = (vcap3 - offset - 57);
vacref_c   = (vacin_c);
```

```
//fim adequacao
```

```
//***** PROTEÇÕES *****/
```

```
//***** PROTEÇÕES DA FASE A *****/
```

```
if ( iin_a > IMAX )      // Proteção de sobre-corrente entrada
{
    cont_prot_ia++;
    if ( cont_prot_ia == 3 )      // Tem que passar 3 vezes p/ entender como sobre-corrente
    {
        desabilita_PWM ();      // Desabilita PWM
    }
}
else if ( iin_a < -IMAX )      // Proteção de sobre-corrente entrada
{
    cont_prot_ia++;
    if ( cont_prot_ia == 3 )      // Tem que passar 3 vezes p/ entender como sobre-corrente
    {
        desabilita_PWM ();      // Desabilita PWM
    }
}

if ( vacin_a > VACMAX )      //Proteção de sobre-tensão da entrada
{
    cont_prot_vina++;
    if ( cont_prot_vina == 3 )      //Tem que passar 3 vezes p/ entender como sobre-tensão
    {
        desabilita_PWM ();      // Desabilita PWM
    }
}
else if ( vacin_a < (-VACMAX) )      //(146V)Proteção de sobre-tensão da entrada
{
    cont_prot_vina++;
    if ( cont_prot_vina == 3 )      //Tem que passar 3 vezes p/ entender como sobre-tensão
    {
        desabilita_PWM ();      // Desabilita PWM
    }
}
```

// Proteções da Fase B e C são idênticas modificando apenas as variáveis, dessa forma foram omitidas dessa listagem.

```
//***** PROTEÇÃO DO BARRAMENTO CC *****/
```

```
if ( vo > VOMAX )      //Proteção de sobre-tensão do barramento
{
```

```

    cont_prot_vo++;
    if ( cont_prot_vo == 3 )          //Tem que passar 3 vezes p/ entender como sobre-tensão
    {
        desabilita_PWM ();          // Desabilita PWM
    }
}

if ( vdif > VDMAX )                  //Proteção de tensão diferencial
{
    cont_prot_vd++;
    if ( cont_prot_vd == 3 )          //Tem que passar 3 vezes p/ entender como sobre-tensão
    {
        desabilita_PWM ();          // Desabilita PWM
    }
}
else if ( vdif < (-VDMAX) )//Proteção de tensão diferencial
{
    cont_prot_vd++;
    if ( cont_prot_vd == 3 )          //Tem que passar 3 vezes p/ entender como sobre-tensão
    {
        desabilita_PWM ();          // Desabilita PWM
    }
}
}

```

//*** COMPENSADOR DE TENSÃO *****/**

```

if ( !contador_tensao )
{
    // Se contador for nulo...
    contador_tensao = 18;          // Inicializa contador

    // Controle de tensão total - IQ18
    erro_vt = 5970 - vo;           //5970 equivale à aproximadamente 450V (valor corrigido)
    if ( erro_vt > 1300 )           { erro_vt = 1300; }
    else if ( erro_vt < -1300 )     { erro_vt = -1300; }

    coef_avt      = Kvt1 * comp_vt_iq;
    coef_bvt      = Kvt2 * erro_vt;
    coef_cvt      = Kvt3 * erro_vt1;

    comp_vt_iq    = (coef_avt + coef_bvt) - coef_cvt;    // IQ18

    // Aplica limitantes para evitar estouro de variáveis
    if ( comp_vt_iq > 680000 )
    {
        comp_vt_iq = 680000;
    }
    else if ( comp_vt_iq < 100 )
    {
        comp_vt_iq = 100;
    }
    comp_vt      = comp_vt_iq >> 8;          // Passa para IQ10
    erro_vt1     = erro_vt;
}

```

```

// Controle de tensão diferencial - IQ10
erro_vd      = - vdif;

// Aplica limitantes para evitar estouro de variáveis
if ( erro_vd > 1300 )
{
    erro_vd = 1300;
}
else if ( erro_vd < -1300 )
{
    erro_vd = -1300;
}
coef_avd      = Kvd1 * comp_vd_iq;
coef_bvd      = Kvd2 * erro_vd;
coef_cvd      = Kvd3 * erro_vd1;
comp_vd_iq    = coef_avd + coef_bvd - coef_cvd;    // IQ10

// Aplica limitantes para evitar estouro de variáveis
if ( comp_vd_iq > 500000 )
{
    comp_vd_iq = 500000;
}
else if ( comp_vd_iq < -500000 )
{
    comp_vd_iq = -500000;
}

comp_vd      = comp_vd_iq;                // Mantem em IQ10
erro_vd1     = erro_vd;
}

contador_tensao--;

```

//*** COMPENSADOR DE CORRENTE *****//**

//*** FASE A*****//**

```

iref1      = (comp_vt * vacref_a + comp_vd) >> 10;

```

// Compensador de corrente

// Cálculo do erro de corrente

```

erro_i1 = (iref1 - iin_a);

```

// Fase A

//Cálculo do controlador de corrente

```

coef_ai1 = Ki1 * comp_ai1;

```

```

coef_bi1 = Ki2 * comp_bi1;

```

```

coef_ci1 = Ki3 * erro_i1;

```

```

coef_di1 = Ki4 * erro_ai1;

```

```

coef_ei1 = Ki5 * erro_bi1;

```

```

comp_i1 = coef_ai1 - coef_bi1 - coef_ci1 + coef_di1 - coef_ei1;

```

```

// Aplica limitantes para evitar estouro de variáveis
if ( comp_i1 > 50000000 )
{
    comp_i1 = 50000000;
}
else if ( comp_i1 < -50000000 )
{
    comp_i1 = -50000000;
}

// Atualização variáveis
comp_bi1 = comp_ai1;
comp_ai1 = comp_i1;
erro_bi1 = erro_ai1;
erro_ai1 = erro_i1;

// Retira IQ
comp_i1      = comp_i1 >> 7;

//***** AMORTECIMENTO ATIVO*****//
coef_aa1 = Kaa1 * comp_aa1;
coef_ba1 = Kaa2 * comp_ba1;
coef_ca1 = Kaa3 * vcap_a;
coef_da1 = Kaa4 * vcap_aa1;
coef_ea1 = Kaa5 * vcap_ba1;

comp_aa_temp = (coef_aa1 - coef_ba1) >> 8;
comp_aa      = coef_ca1 - coef_da1 + coef_ea1 + comp_aa_temp;

// Aplica limitantes para evitar estouro de variáveis
if ( comp_aa > 300000 )
{
    comp_aa = 300000;
}
else if ( comp_aa < -300000 )
{
    comp_aa = -300000;
}

// Atualização variáveis
comp_ba1 = comp_aa1;
comp_aa1 = comp_aa;
vcap_ba1 = vcap_aa1;
vcap_aa1 = vcap_a;

// Retira IQ
comp_aa      = comp_aa >> 7;

// Define razão cíclica
comp_fase_a = (comp_i1 + 940 - comp_aa);           // Com amortecimento

//saturador do compensador
if ( comp_fase_a > 1800 )

```

```

{
    comp_fase_a = 1800;
}
else if ( comp_fase_a < 100 )
{
    comp_fase_a = 100;
}

```

//O controle de corrente e do amortecimento da Fase B e C são idênticas modificando apenas as variáveis, dessa forma foram omitidas dessa listagem.

```

//Atualizacao dos comparadores//
//EvaRegs.CMPR1 = comp_fase_a;
EvaRegs.CMPR2 = comp_fase_b;
//EvaRegs.CMPR3 = comp_fase_c;
EvaRegs.CMPR4 = 375; // PWM 7 f = 50KHz D = 0.75 regenerador
//fim Atualizacao dos comparadores//
// To recieve more interrupts from this PIE group, acknowledge this interrupt
PieCtrlRegs.PIEACK.bit.ACK2 = 1;

// Reset o Flag da interrupcao do EVA T1PINT
EvaRegs.EVAIFRA.bit.T1UFINT = 1;
EvaRegs.EVAIFRA.bit.T1PINT = 1;

EINT;
ERTM; // Coloca 0 no FLAG DBGM, permitindo Debug em Tempo Real
} //Fim interrupção

```

C.3 ROTINA PARA DESABILITAR PWM

Nesta rotina são desabilitadas as saídas PWM quando é identificada alguma sobretensão no barramento CC, ou na leitura diferencial, bem como sobrecorrente nas fases A, B ou C.

```

void desabilita_PWM ()
{
    EvaRegs.COMCONA.bit.CENABLE = 0; // desabilita comparação
    EvaRegs.COMCONA.bit.FCOMPOE = 0; // desabilita as saídas dos PWM1/2/3/4/5/6

    EvaRegs.ACTRA.bit.CMP1ACT = OFF; //PWM1 em 0 forçado
    EvaRegs.ACTRA.bit.CMP2ACT = OFF; //PWM2 em 0 forçado
    EvaRegs.ACTRA.bit.CMP3ACT = OFF; //PWM3 em 0 forçado
    EvaRegs.ACTRA.bit.CMP4ACT = OFF; //PWM4 em 0 forçado
    EvaRegs.ACTRA.bit.CMP5ACT = OFF; //PWM5 em 0 forçado
    EvaRegs.ACTRA.bit.CMP6ACT = OFF; //PWM6 em 0 forçado
    EvaRegs.ACTRB.bit.CMP7ACT = OFF; //PWM7 em 0 forçado
    EvaRegs.ACTRB.bit.CMP8ACT = OFF; //PWM8 em 0 forçado
    EvaRegs.ACTRB.bit.CMP9ACT = OFF; //PWM9 em 0 forçado
    EvaRegs.ACTRB.bit.CMP10ACT = OFF; //PWM10 em 0 forçado
}

```

```

EvbRegs.ACTRB.bit.CMP11ACT = OFF; //PWM11 em 0 forçado
EvbRegs.ACTRB.bit.CMP12ACT = OFF; //PWM12 em 0 forçado
while(1) {}//Fica em loop infinito p/ nao habilitar PWM novamente
}

```

C.4 ROTINAS DE CONFIGURAÇÕES DO ADC

Nesta rotina é realizada a configuração do conversor analógico-digital do DSP. O sistema de conversão configurado foi em modo cascata, onde a aquisição dos sinais analógicos ocorre de modo simultâneo nos módulos A e B do DSP. No entanto, a conversão é realizada individualmente para cada canal, sendo realizado de modo alternado, isto é, após converter o sinal do canal A0, o próximo canal a ser convertido é o B0, sendo mantida essa alternância até a completa conversão definida pelo usuário.

```
void ConfiguraADC (void)
{
    AdcRegs.ADCMAXCONV.all = 0x6      // Define número de conversões - 0x6
                                      // Corresponde a 7 conversões duplas
                                      // Define sequência de conversão

// Aquisição simultânea nos módulos A e B
AdcRegs.ADCCHSELSEQ1.bit.CONV00 = 0x0;   // adcina 0 (Vacina_a) e adcinb 0 (Vbcc1)
AdcRegs.ADCCHSELSEQ1.bit.CONV01 = 0x1;   // adcina 1 (Iar) e adcinb 1 (Vbcc2)
AdcRegs.ADCCHSELSEQ1.bit.CONV02 = 0x2;   // adcina 2 (Vacina_b) e adcinb 2 (Vcapa)
AdcRegs.ADCCHSELSEQ1.bit.CONV03 = 0x3;   // adcina 3 (Ibr) e adcinb 3 (Vcapb)
AdcRegs.ADCCHSELSEQ2.bit.CONV04 = 0x4;   // adcina 4 (Vacina_c) e adcinb 4 (Vcapc)
AdcRegs.ADCCHSELSEQ2.bit.CONV05 = 0x5;   // adcina 5 (Icr) e adcinb 5 (----)
AdcRegs.ADCCHSELSEQ2.bit.CONV06 = 0x6;   // adcina 6 (Offset_1.5) e adcinb 6 (----)
// AdcRegs.ADCCHSELSEQ2.bit.CONV07 = 0x7;       // adcina 7 (----) e adcinb 7 (----)

AdcRegs.ADCTRL1.all = 0x0F10;             //free run,cascaded mode,CLK/2

AdcRegs.ADCTRL2.all = 0x0800;             // interrupt enable (SEQ1)

// Divisor do clock ((HSPCLK(150M)/2*ADCCLKPS)=25M)
AdcRegs.ADCTRL3.bit.ADCCLKPS = 2;

AdcRegs.ADCTRL3.bit.SMODE_SEL = 1;        // Sampling Mode (0 = Sequential)
                                           //                      (1 = Simultaneous)
}
```

C.5 CONFIGURAÇÃO DOS PINOS DE I/O

Os pinos do DSP apresentam compartilhamento de funções, onde pode haver a possibilidade de que um mesmo pino possua diversas funções. Dessa forma, torna-se necessário definir as funções que cada pino irá desempenhar.

Ainda, quando os pinos atuam como pino digital, deve-se definir se irá atuar como entrada ou saída digital.

```
void ConfiguraIO (void)
{
    EALLOW;

    //_____CONFIGURAÇÃO DO MULTIPLEXADOR_____
    // Mux =1 periférico, mux=0 I/O
    GpioMuxRegs.GPAMUX.all = 0x0000;           // Tudo I/O 0x0000
    GpioMuxRegs.GPBMUX.all = 0x0000;           // Tudo I/O
    GpioMuxRegs.GPAMUX.bit.PWM1_GPIOA0        = 1;   // Habilita PWM1
    GpioMuxRegs.GPAMUX.bit.PWM2_GPIOA1        = 1;   // Habilita PWM2
    GpioMuxRegs.GPAMUX.bit.PWM3_GPIOA2        = 1;   // Habilita PWM3
    GpioMuxRegs.GPAMUX.bit.PWM4_GPIOA3        = 1;   // Habilita PWM4
    GpioMuxRegs.GPAMUX.bit.PWM5_GPIOA4        = 1;   // Habilita PWM5
    GpioMuxRegs.GPAMUX.bit.PWM6_GPIOA5        = 1;   // Habilita PWM6
    GpioMuxRegs.GPAMUX.bit.T1PWM_GPIOA6 = 1;   //
    GpioMuxRegs.GPAMUX.bit.CAP3Q11_GPIOA10    = 0;   // GPIO - A10
    GpioMuxRegs.GPAMUX.bit.CAP1Q1_GPIOA8      = 0;   // GPIO - A8
    GpioMuxRegs.GPBMUX.bit.PWM7_GPIOB0        = 1;   // Habilita PWM7
    GpioMuxRegs.GPBMUX.bit.PWM8_GPIOB1        = 1;   // Habilita PWM8
    GpioMuxRegs.GPBMUX.bit.PWM9_GPIOB2        = 1;   // Habilita PWM9
    GpioMuxRegs.GPBMUX.bit.PWM10_GPIOB3 = 1;   // Habilita PWM10
    GpioMuxRegs.GPBMUX.bit.PWM11_GPIOB4 = 1;   // Habilita PWM11
    GpioMuxRegs.GPBMUX.bit.PWM12_GPIOB5 = 1;   // Habilita PWM12

    //_____CONFIGURAÇÃO DA DIREÇÃO DOS PINOS_____
    GpioMuxRegs.GPADIR.bit.GPIOA0 = 0;           // 0 - Input / 1- Output
    GpioMuxRegs.GPADIR.bit.GPIOA1 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA2 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA3 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA4 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA5 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA6 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA7 = 0;
    GpioMuxRegs.GPADIR.bit.GPIOA8 = 1;
    GpioMuxRegs.GPADIR.bit.GPIOA10 = 1;

    GpioMuxRegs.GPBDIR.bit.GPIOB0 = 0;
    GpioMuxRegs.GPBDIR.bit.GPIOB1 = 0;
    GpioMuxRegs.GPBDIR.bit.GPIOB2 = 0;
    GpioMuxRegs.GPBDIR.bit.GPIOB3 = 0;
}
```

```

GpioMuxRegs.GPBDIR.bit.GPIOB4    = 0;
GpioMuxRegs.GPBDIR.bit.GPIOB5    = 0;
GpioMuxRegs.GPBDIR.bit.GPIOB6    = 0;
GpioMuxRegs.GPBDIR.bit.GPIOB7    = 0;
GpioMuxRegs.GPBDIR.bit.GPIOB8    = 0;
GpioMuxRegs.GPBDIR.bit.GPIOB10   = 0;

/* Configura pinos 23-28 do P8 como Entrada */
GpioMuxRegs.GPFMUX.bit.SPISIMOA_GPIOF0 = 0; // GPIO - F0
GpioMuxRegs.GPFMUX.bit.SPISOMIA_GPIOF1 = 0; // GPIO - F1
GpioMuxRegs.GPFMUX.bit.SPICLKA_GPIOF2  = 0; // GPIO - F2
GpioMuxRegs.GPFMUX.bit.SPISTEA_GPIOF3  = 0; // GPIO - F3
GpioMuxRegs.GPFMUX.bit.CANTXA_GPIOF6   = 0; // GPIO - F6
GpioMuxRegs.GPFMUX.bit.CANRXA_GPIOF7   = 0; // GPIO - F7

/* Configura pinos 23-28 do P8 com Entrada */
GpioMuxRegs.GPFDIR.bit.GPIOF0    = 0;
GpioMuxRegs.GPFDIR.bit.GPIOF1    = 0;
GpioMuxRegs.GPFDIR.bit.GPIOF2    = 0;
GpioMuxRegs.GPFDIR.bit.GPIOF3    = 0;
GpioMuxRegs.GPFDIR.bit.GPIOF6    = 0;
GpioMuxRegs.GPFDIR.bit.GPIOF7    = 0;
EDIS;
}

```

C.6 ROTINA DE CONFIGURAÇÃO DOS TEMPORIZADORES E PWM

Nesta rotina são realizadas as configurações dos temporizadores, bem como a definição do período do PWM.

```

void ConfiguraPWM(void)
{
//_____CONFIGURAÇÃO EVA_____//
// prescaler=1 HSPCLK=150MHz--Timer1 period//0xFFFF
EvaRegs.T1PR = 0x0766; // 0x0766=1894;

//Enable compare for PWM1-PWM6
EvaRegs.ACTRA.bit.CMP1ACT    = 0; // Era: PWM1 ativo baixo 1
EvaRegs.ACTRA.bit.CMP2ACT    = 0; // Era: PWM2 ativo alto 2
EvaRegs.ACTRA.bit.CMP3ACT    = 1; // PWM3 ativo baixo 1
EvaRegs.ACTRA.bit.CMP4ACT    = 2; // PWM4 ativo alto 2
EvaRegs.ACTRA.bit.CMP5ACT    = 0; // Era: PWM5 ativo baixo 1
EvaRegs.ACTRA.bit.CMP6ACT    = 0; // Era: PWM6 ativo alto 2

EvaRegs.DBTCNA.all           = 0;
EvaRegs.COMCONA.bit.CENABLE  = 1; // Compare Enable
EvaRegs.COMCONA.bit.CLD      = 1; // CMPR; Recomeça a contagem após 1
                                // período
}

```

```

EvaRegs.COMCONA.bit.ACTRLD = 1; // ACTRA; Recomeça a contagem após 1
                                // período
EvaRegs.COMCONA.bit.FCOMPOE = 1; // Full Compare Output Enable
EvaRegs.COMCONA.bit.SVENABLE = 0; // Space Vector PWM disable
EvaRegs.GPTCONA.bit.T1TOADC = 0;

EvaRegs.GPTCONA.bit.TCMPOE = 1; // Habilita comparação
EvaRegs.GPTCONA.bit.T1PIN = 1; // PWM do timer1 ativo em baixo
EvaRegs.T1CON.bit.rsvd = 1; // bit reserved
EvaRegs.T1CON.bit.TMODE = 1; // Assimétrico (2) ou Simétrico (1)
EvaRegs.T1CON.bit.TPS = 0; // Pre-scaler=1 // [(1) pre-scaler=2]
EvaRegs.T1CON.bit.TCLD10 = 1; // Timer compare register reload condition
                                // when counter value is 0 or equals period
                                // register value
EvaRegs.T1CON.bit.TECMPR = 1; // Enable timer compare operation
EvaRegs.T1CON.bit.TCLKS10 = 0; // Clock source internal
EvaRegs.T2CON.bit.SET1PR = 1; // Use T1PR as period register as T2PR
EvaRegs.T1CON.bit.TENABLE = 1; // Enable timer operations

// _____ CONFIGURAÇÃO EVB _____ //
EvbRegs.T3PR = 0x05DC;
EvbRegs.ACTRB.bit.CMP7ACT = 2; // PWM7 ativo alto 2
EvbRegs.ACTRB.bit.CMP8ACT = 0; // PWM8 em 0 forçado
EvbRegs.ACTRB.bit.CMP9ACT = 0; // PWM9 em 0 forçado
EvbRegs.ACTRB.bit.CMP10ACT = 0; // PWM10 em 0 forçado
EvbRegs.ACTRB.bit.CMP11ACT = 0; // PWM11 em 0 forçado
EvbRegs.ACTRB.bit.CMP12ACT = 0; // PWM12 em 0 forçado

EvbRegs.DBTCNB.all = 0;
EvbRegs.COMCONB.bit.CENABLE = 1; // Compare Enable
EvbRegs.COMCONB.bit.CLD = 1; // CMPR; Recomeça a contagem após 1
                                // período
EvbRegs.COMCONB.bit.ACTRLD = 1; // ACTRA; Recomeça a contagem após 1
                                //período
EvbRegs.COMCONB.bit.FCOMPOE = 1; // Full Compare Output Enable
EvbRegs.COMCONB.bit.SVENABLE = 0; // Space Vector PWM disable
EvbRegs.GPTCONB.bit.T3TOADC = 0;
EvbRegs.GPTCONB.bit.TCMPOE = 1; // Habilita comparação
EvbRegs.GPTCONB.bit.T3PIN = 1; // PWM do timer1 ativo em baixo
EvbRegs.T3CON.bit.rsvd = 1; // bit reserved
EvbRegs.T3CON.bit.TMODE = 1; // Assimétrico (2) ou Simétrico (1)
EvbRegs.T3CON.bit.TPS = 0; // Pre-scaler=1 // [(1) pre-scaler=2]
EvbRegs.T3CON.bit.TCLD10 = 1; // Timer compare register reload condition
                                //when counter value is 0 or equals period
                                // register value
EvbRegs.T3CON.bit.TECMPR = 1; // Enable timer compare operation
EvbRegs.T3CON.bit.TENABLE = 1; // Enable timer operations
}

```