

NEOMAR GIACOMINI

**PROJETO DE UM GERADOR DE TRANSIENTES RÁPIDOS
PARA APLICAÇÃO EM TESTES DE INTERFERÊNCIA
ELETROMAGNÉTICA**

JOINVILLE – SC

2007

UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS – CCT
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

NEOMAR GIACOMINI

PROJETO DE UM GERADOR DE TRANSIENTES RÁPIDOS
PARA APLICAÇÃO EM TESTES DE INTERFERÊNCIA
ELETROMAGNÉTICA

Dissertação submetida à Universidade do Estado de Santa Catarina, como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Dr. Marcello Mezaroba

JOINVILLE – SC

2007

NEOMAR GIACOMINI

**PROJETO DE UM GERADOR DE TRANSIENTES RÁPIDOS
PARA APLICAÇÃO EM TESTES DE INTERFERÊNCIA
ELETROMAGNÉTICA**

Dissertação aprovada como requisito parcial para obtenção do grau de mestre, no curso de pós-graduação em Engenharia Elétrica da Universidade do Estado de Santa Catarina.

Banca examinadora:

Orientador:

Doutor, Marcello Mezaroba
Universidade do Estado de Santa Catarina

Membro:

Doutor, Sérgio Vidal Garcia Oliveira
Universidade Regional de Blumenau

Membro:

Doutor, Airton Ramos
Universidade do Estado de Santa Catarina

Membro:

Doutor, José de Oliveira
Universidade do Estado de Santa Catarina

Joinville, 03/08/2007

FICHA CATALOGRÁFICA

NOME: GIACOMINI, Neomar	
DATA DEFESA: 03/08/2007	
LOCAL: Joinville, CCT/UDESC	
NÍVEL: Mestrado	Número de ordem: 003 – CCT/UDESC
FORMAÇÃO: Engenharia Elétrica	
ÁREA DE CONCENTRAÇÃO: Automação de Sistemas	
TÍTULO: Projeto de um Gerador de Transientes Rápidos para Aplicação em Testes de Interferência Eletromagnética.	
PALAVRAS - CHAVE: Alta tensão, Bursts, Gerador de Transientes Rápidos, IEC61000-4-4.	
NÚMERO DE PÁGINAS: 187 p.	
CENTRO/UNIVERSIDADE: Centro de Ciências Tecnológicas da UDESC	
PROGRAMA: Pós-graduação em Engenharia Elétrica – PPGEE	
CADASTRO CAPES: 41002016012P0	
ORIENTADOR: Dr. Marcello Mezaroba	
PRESIDENTE DA BANCA: Dr. Marcello Mezaroba	
MEMBROS DA BANCA: Dr. Sérgio Vidal Garcia Oliveira, Dr. José de Oliveira, Dr. Airton Ramos.	

A todas as pessoas cujo apoio e incentivo tornaram
este trabalho possível.

AGRADECIMENTOS

Primeiramente a minha esposa Priscila pelo seu carinho, apoio, compreensão e incentivo ao longo desta jornada de desenvolvimento profissional.

Aos meus pais Osmar e Nerli pelo apoio e orientação ao longo dos anos.

Aos meus sogros Levi e Iva pelo grande carinho que tem por mim.

Ao meu cunhado Júnior por ser a pessoa calma e amiga que sempre foi.

Ao Prof. Dr. Marcello Mezaroba, meu orientador, pelos ensinamentos que tanto me fizeram evoluir nesses dois anos de mestrado.

Aos amigos e Mestres Joselito Anastácio Heerdts e Alessandro Luiz Batschauer pelas inúmeras conversas que me auxiliaram neste e em outros projetos.

Aos Mestres Juliano Sadi Scholtz e Fabiano Luz Cardoso pela amizade e materiais de apoio fornecidos.

Aos Mestres Jonathan Domini Sperb e Priscila dos Santos Garcia Giacomini e ao mestrando Janderson Duarte, por todo o auxílio e também pelas inúmeras discussões referentes às mais diversas teorias, técnicas e outros tantos assuntos, que me fizeram evoluir e melhorar meus métodos de trabalho.

Aos amigos Luiz e Carla Coelho por todo o incentivo ao longo dos anos.

A todos os bolsistas do LEPO – Laboratório de Eletrônica de Potência da UDESC pela amizade ao longo destes anos e pelo auxílio nas mais diversas tarefas. Em especial ao bolsista Raphael Jorge Millnitz dos Santos que participou diretamente neste projeto.

Aos convidados para participação como membros da banca examinadora, Prof. Dr.

Sérgio Vidal Garcia Oliveira, Prof. Dr. Airton Ramos e Prof. Dr. José de Oliveira, por terem aceitado o convite para tal.

A Universidade do Estado de Santa Catarina pela bolsa de monitoria (PROMOP) que possibilitou minha dedicação integral ao mestrado.

A empresa *Texas Instruments* pela doação de diversos componentes eletrônicos utilizados nos protótipos desta dissertação.

A empresa *Voltage Multipliers*, pela doação de diodos de alta tensão usados em protótipos de outras estruturas que vieram a não fazer parte do protótipo final.

A empresa *ST Semiconductors* pela doação de inúmeros tipos de transistores, em especial pelos modelos de alta tensão, tão difíceis de encontrar no mercado local.

A empresa *Embraco Electronic Controls* pelo incentivo na construção deste gerador, em especial ao Sr. Laudo Lamin e ao Eng. Anderson Alves pelas discussões em relação ao protótipo a ser implementado e ao Eng. Roberto Andrich que sempre colocou a disposição o seu amplo conhecimento em sistemas embarcados e dos controladores digitais de sinais da *Texas Instruments*.

A *Supplier Indústria e Comércio de Eletro-eletrônicos LTDA* pelo financiamento parcial do protótipo final.

A *HVR International Ltd* pela doação de resistores não indutivos de média potência que serão utilizadas em testes futuros. Em especial ao Sr. Mark Beeston (*Sales & Applications Engineer*) pela atenção e esforço para que as doações fossem realizadas.

A *KOA SPEER ELECTRONICS, INC.* pela doação de resistores não indutivos de baixa potência que serão utilizadas em testes futuros.

A todas as outras pessoas ou empresas não mencionadas devido a minha falta de atenção, mas que não foram menos importantes para a realização deste projeto. Minhas sinceras desculpas.

RESUMO

Esta dissertação apresenta o desenvolvimento de um *Gerador de Transientes Rápidos para Aplicação em Testes de Interferência Eletromagnética* projetado para satisfazer as necessidades do equipamento de testes descrito pela norma IEC61000-4-4. Ao longo desta, são apresentados à análise qualitativa e quantitativa, o projeto, simulações e testes experimentais dos diversos subsistemas necessários para a criação de tal gerador. Os principais subsistemas são a fonte de alta tensão isolada e o pulsador de saída, subsistema este que exigiu o desenvolvimento de um interruptor de alta tensão, alta velocidade de fechamento e tempo ligado fixo, a qual foi obtida utilizando MOSFETs conectados em série. Tanto o protótipo desenvolvido quanto as diversas considerações práticas necessárias para a sua construção e operação segura são apresentados juntamente com os resultados obtidos com o mesmo.

PALAVRAS-CHAVE: Alta tensão. Bursts. Gerador de Transientes Rápidos.

IEC61000-4-4.

ABSTRACT

This dissertation presents the development of a *Fast Transient Generator for Electromagnetic Interference Tests* designed to satisfy the generator requirements specified by the IEC61000-4-4 standard. Through this dissertation it is presented the qualitative and quantitative analysis, design, simulation and experimental tests of many subsystems necessary to assemble such generator. The most important subsystems are the high voltage power source and a pulse forming unit that demanded the design of a high voltage, high speed, fixed on-time power switch that was built using series connected MOSFETs. The developed prototype and many practical considerations necessary for its design and safe operation are presented with the results obtained during the tests.

KEYWORDS: IEC61000-4-4. High voltage. Transient generator.

LISTA DE ILUSTRAÇÕES

Figura 1 – Transientes rápidos em uma rede de transmissão.	24
Figura 2 – Diagrama de blocos do gerador proposto.	26
Figura 3 – Diagrama de blocos da Fonte de Alta Tensão Isolada.	27
Figura 4 – Circuito simplificado do Gerador de Transientes Rápidos.	29
Figura 5 - Circuito simplificado do Gerador de Transientes Rápidos.	30
Figura 6 – Temporização dos Transientes Rápidos.	31
Figura 7 – Forma de um pulso.	31
Figura 8 – Conexão do Gerador ao sistema de acoplamento/desacoplamento.	33
Figura 9 – Diagrama de blocos da Fonte de Alta Tensão Isolada.	37
Figura 10 – Filtro de EMI.	39
Figura 11 – Retificador de entrada e Conversor CC-CC não isolado do tipo Buck.	40
Figura 12 – Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton.	41
Figura 13 – Conversor CC-CC do tipo Buck.	42
Figura 14 – Primeira etapa de operação do conversor CC-CC do tipo Buck.	43
Figura 15 – Segunda etapa de operação do conversor CC-CC do tipo Buck.	43
Figura 16 – Principais formas de onda para o conversor Buck em condução contínua.	44
Figura 17 – Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	45
Figura 18 – Primeira etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	46
Figura 19 – Segunda etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	47

Figura 20 – Terceira etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	47
Figura 21 – Quarta etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	48
Figura 22 – Quinta etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	49
Figura 23 – Sexta etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.	49
Figura 24 – Principais formas de onda do conversor Push-Pull com multiplicador de tensão.	50
Figura 25 – Formas de onda envolvendo o multiplicador de tensão.	51
Figura 26 – Comportamento da tensão de saída de um multiplicador de tensão.	53
Figura 27 – Perfil de corrente solicitado da fonte de alta tensão.	58
Figura 28 – Indutância L_{BUCK} em função da razão cíclica D_{BUCK}	59
Figura 29 – Controlador com topologia de dois pólos.	61
Figura 30 – Ábaco para cálculo do capacitor do retificador com filtro capacitivo.	63
Figura 31 – Ábaco para cálculo da corrente eficaz no capacitor do retificador com filtro capacitivo.	63
Figura 32 – Simulação prévia do Push-Pull com multiplicador para obtenção da potência em R_{CM}	66
Figura 33 – Etapa de potência e realimentação do conversor Buck.	69
Figura 34 – Etapa de controle do conversor Buck.	70
Figura 35 – Referência e tensão de saída do conversor Buck simulado.	71
Figura 36 – Circuito do Push-Pull e Multiplicador de tensão simulado.	72
Figura 37 – Tensão na saída (U) e tensão no barramento intermediário (v_{Reg}).	72
Figura 38 – Tensão no interruptor Q_1 (v_{Q_1}) e tensão no interruptor Q_2 (v_{Q_2}).	73
Figura 39 – Tensões nos enrolamentos do transformador do conversor Push-Pull ($v_{L_{PP1}}$, $v_{L_{PP2}}$ e v_{L_S}).	73
Figura 40 – Tensão e corrente no secundário do transformador do conversor Push-Pull (v_{L_S} e i_{L_S}).	74
Figura 41 – Circuito elétrico do Gerador de Transientes Rápidos.	76
Figura 42 – Circuito do Gerador de Transientes Rápidos utilizado ao longo das análises.	77

Figura 43 – Primeira etapa de operação do Pulsador de Alta Tensão.	78
Figura 44 – Segunda etapa de operação do Pulsador de Alta Tensão.	78
Figura 45 – Formas de onda para o pulsador de alta tensão.	79
Figura 46 – Modelo simplificado para um arranjo de interruptores conectados em série.	89
Figura 47 – Apresentação dos desbalanços dinâmico e estático.	90
Figura 48 – Detalhe do desbalanço dinâmico.	90
Figura 49 – Driver isolado ultra-rápido com tempo ligado fixo.	94
Figura 50 – Primeira etapa de operação do driver do tipo Flyback.	96
Figura 51 – Segunda etapa de operação do driver do tipo Flyback.	96
Figura 52 – Terceira etapa de operação do driver do tipo Flyback.	96
Figura 53 – Quarta etapa de operação do driver do tipo Flyback.	97
Figura 54 – Principais formas de onda do driver Flyback.	97
Figura 55 – Driver isolado ultra-rápido com tempo ligado fixo.	98
Figura 56 – Exemplo da adição de erros de medição através da impedância das pontes de um osciloscópio.	105
Figura 57 – Exemplificação das tensões nos Drenos de cada MOSFET, referenciadas ao terminal Fonte global, antes da calibração dos drivers.	106
Figura 58 – Exemplificação das tensões nos Drenos de cada MOSFET, referenciadas ao terminal Fonte global, após a calibração dos drivers.	106
Figura 59 – Circuito simulado para comprovação da operação do driver Flyback (pré-calibração).	110
Figura 60 – Tensão nos coletores do arranjo simulado para verificação do balanço de tensão (pré-calibração).	111
Figura 61 – Tensão Dreno-Fonte dos transistores do arranjo (pré-calibração).	112
Figura 62 – Circuito simulado para comprovação da operação do driver Flyback (pós-calibração).	113
Figura 63 – Tensão nos coletores do arranjo simulado para verificação do balanço de tensão (pós-calibração).	114
Figura 64 – Tensão Dreno-Fonte dos transistores do arranjo (pós-calibração).	114
Figura 65 – Tensão de gatilho do interruptor auxiliar (gQ_P) e corrente nos indutores primários (iL_P).	115

Figura 66 – Tensão de gatilho do interruptor Q_{AI} (gQ_{AI}) e corrente no secundário do driver 1 (iL_{SI}).....	116
Figura 67 – Circuito do Pulsador de Alta Tensão simulado.....	117
Figura 68 – Tensão de saída do Pulsador de Alta Tensão.	117
Figura 69 – Detalhe de um pulso para carga de 1000Ω	119
Figura 70 – Detalhe de um pulso para carga de 50Ω	120
Figura 71 – Tensão no Capacitor C_C	120
Figura 72 – Tensão no capacitor C_D	121
Figura 73 – Potência instantânea em R_C , R_S , R_M e em Q_P	122
Figura 74 – Interface Homem-Máquina local.	123
Figura 75 – Metodologia de geração dos pulsos.	125
Figura 76 – Interface remota do Gerador de Transientes Rápidos.....	126
Figura 77 – Filtro de Interferência Eletromagnética.	127
Figura 78 – Circuito de potência do conversor Buck.....	127
Figura 79 – Circuito de comando do conversor Buck.....	128
Figura 80 – Circuito de gatilho do interruptor do conversor Buck e demais componentes. ..	128
Figura 81 – Circuito de potência do conversor Push-Pull com multiplicador de tensão.....	129
Figura 82 – Circuito de comando do conversor Push-Pull com multiplicador de tensão.	129
Figura 83 – Fonte de alimentação auxiliar principal.	130
Figura 84 – Fonte de alimentação auxiliar isolada para comunicação serial.	130
Figura 85 – Fonte de alimentação isolada para o driver do conversor Buck.....	131
Figura 86 – Fonte de alimentação ajustável para o driver Flyback.	131
Figura 87 – Esquema parcial 1 de 2 do kit de desenvolvimento LEPO_TMS320LF2401A.	132
Figura 88 – Esquema parcial 2 de 2 do kit de desenvolvimento LEPO_TMS320LF2401A.	132
Figura 89 – Esquema parcial 1 de 4 da placa mãe de controle de Gerador.....	133
Figura 90 – Esquema parcial 2 de 4 da placa mãe de controle de Gerador.....	133
Figura 91 – Esquema parcial 3 de 4 da placa mãe de controle de Gerador.....	134
Figura 92 – Esquema parcial 4 de 4 da placa mãe de controle de Gerador.....	134

Figura 93 – Esquema parcial 1 de 2 da placa de interface local.....	135
Figura 94 – Esquema parcial 2 de 2 da placa mãe de interface local.....	135
Figura 95 – Esquema elétrico do Pulsador de Alta Tensão.....	137
Figura 96 – Exemplo da curva de “ <i>Derating</i> ” da potência em resistores aplicados a sistemas pulsados.	139
Figura 97 – Razão da impedância pela resistência DC em função da frequência para resistores PR3 da <i>Phoenix do Brasil LTDA</i>	139
Figura 98 – Apresentação do acesso aos terminais de um enrolamento antes da isolação deste.	141
Figura 99 – Protótipo do Gerador de Transientes Rápidos.	143
Figura 100 – Alocação dos subsistemas do gerador de Transientes Rápidos.	143
Figura 101 – Entrada de alimentação e filtro de interferência eletromagnética.....	144
Figura 102 – Conversor Buck.....	145
Figura 103 – Interface local, placa de gerenciamento global e kit de desenvolvimento no detalhe.....	145
Figura 104 – Kit de desenvolvimento – LEPO_TMS320LF2401A.....	146
Figura 105 – Conversor Push-Pull com multiplicador de Cockcroft-Walton.	146
Figura 106 – Detalhe do multiplicador de Cockcroft-Walton.	147
Figura 107 – Conexão da fonte de Alta-Tensão ao Pulsador.	148
Figura 108 – Banco de capacitores utilizado para obter um capacitor de 20uF por 5600V...	148
Figura 109 – Pulsador de alta tensão com carga teste de 50Ω.	149
Figura 110 – Perfil global de geração de pulsos (gQ_P : 5V/div, 50ms/div).	150
Figura 111 – Apresentação de um trem de pulsos do sistema de controle (gQ_P : 5V/div, 2ms/div).	150
Figura 112 – Detalhe em três pulsos na frequência de 5kHz (gQ_P : 5V/div, 50us/div).	151
Figura 113 – Apresentação de um único pulso do sistema de controle do elemento comutador (gQ_P : 5V/div, 2,5us/div).	151
Figura 114 – Geração assíncrona de pulsos ($vEMI_amostra$: 10V/div, gQ_P : 5V/div, 5ms/div).	152
Figura 115 – Amostra da rede de alimentação e sinal enviado ao DSC para realização do sincronismo ($vEMI_amostra$: 10V/div, $vSinc$: 1V/div, 5ms/div).	152

Figura 116 – Geração síncrona de pulsos a 0 graus ($v_{EMI_amostra}$: 10V/div, g_{QP} : 5V/div, 5ms/div).....	153
Figura 117 – Geração síncrona de pulsos a 90 graus ($v_{EMI_amostra}$: 10V/div, g_{QP} : 5V/div, 5ms/div).....	153
Figura 118 – Geração síncrona de pulsos a 180 graus ($v_{EMI_amostra}$: 10V/div, g_{QP} : 5V/div, 5ms/div).....	154
Figura 119 – Tensão de referência e de saída do conversor Buck para onda triangular positiva (v_{Ref} : 2V/div, v_{Reg} : 50V/div, 5ms/div).	155
Figura 120 – Tensão de referência e de saída do conversor Buck para onda genérica (v_{Ref} : 2V/div, v_{Reg} : 50V/div, 5ms/div).....	155
Figura 121 – Degrau de carga de zero a 100% na saída do conversor Buck (v_{Ref} : 5V/div, v_{Reg} : 50V/div, 500us/div).....	156
Figura 122 – Degrau de carga de 100% para zero na saída do conversor Buck (v_{Ref} : 5V/div, v_{Reg} : 50V/div, 1ms/div).....	156
Figura 123 – Saída da fonte de alta tensão após alteração da sua referência de tensão a cada 10 segundos (U : 1250V/div, 5s/div).....	157
Figura 124 – Tensão no resistor de carga do multiplicador ($v_{R_{CM}}$: 100V/div, 10us/div).....	158
Figura 125 – Tensão de gatilho do interruptor auxiliar do elemento comutador de alta tensão. ($v_{Q_{Driver}}$: 5V/div e $i_{L_{PI}}$: 1A/div; 5us/div).....	159
Figura 126 – Correntes nos enrolamentos primário e secundário do conjunto magnético número 1 do elemento comutador de alta tensão. ($i_{L_{PI}}$: 1V/div e $i_{L_{SI}}$: 1A/div; 500ns/div).	159
Figura 127 – Tensão nos Drenos dos interruptores do arranjo antes da calibração ($v_{Q_{A1}}$ - $v_{Q_{A2}}$ - $v_{Q_{A3}}$ - $v_{Q_{A4}}$: 50V/div, 5us/div).....	160
Figura 128 – Tensão nos Drenos dos interruptores do arranjo após a calibração ($v_{Q_{A1}}$ - $v_{Q_{A2}}$ - $v_{Q_{A3}}$ - $v_{Q_{A4}}$: 20V/div, 2,5us/div).	160
Figura 129 – Tensão nos Drenos dos interruptores do arranjo durante um transitório de fechamento ($v_{Q_{A1}}$ - $v_{Q_{A2}}$ - $v_{Q_{A3}}$ - $v_{Q_{A4}}$: 20V/div, 100ns/div).	161
Figura 130 – Tensão nos Drenos dos interruptores do arranjo ao longo de um trem de pulsos ($v_{Q_{A1}}$ - $v_{Q_{A2}}$ - $v_{Q_{A3}}$ - $v_{Q_{A4}}$: 20V/div, 100us/div).	162
Figura 131 – Pulso de saída para tensão de 250V sobre uma carga de 50 Ω ((a) v_{Pulsos} :20V/div, 50ns/div; (b) v_{Pulsos} :20V/div, 5ns/div).....	164
Figura 132 – Pulso de saída para tensão de 250V sobre uma carga de 1000 Ω ((a) v_{Pulsos} :50V/div, 50ns/div; (b) v_{Pulsos} :50V/div, 5ns/div).....	165

Figura 133 – Pulso de saída para tensão de 500V sobre uma carga de 50Ω ((a) $vPulsos:50V/div, 50ns/div$; (b) $vPulsos:50V/div, 5ns/div$).....	165
Figura 134 – Pulso de saída para tensão de 500V sobre uma carga de 1000Ω ((a) $vPulsos:100V/div, 50ns/div$; (b) $vPulsos:100V/div, 5ns/div$).....	166
Figura 135 – Pulso de saída para tensão de 1000V sobre uma carga de 50Ω ((a) $vPulsos:50V/div, 50ns/div$; (b) $vPulsos:50V/div, 5ns/div$).....	167
Figura 136 – Pulso de saída para tensão de 1000V sobre uma carga de 1000Ω ((a) $vPulsos:200V/div, 50ns/div$; (b) $vPulsos:200V/div, 5ns/div$).....	167
Figura 137 – Pulso de saída para tensão de 2000V sobre uma carga de 50Ω ((a) $vPulsos:100V/div, 50ns/div$; (b) $vPulsos: 100V/div, 5ns/div$).....	168
Figura 138 – Pulso de saída para tensão de 2000V sobre uma carga de 1000Ω ((a) $vPulsos:200V/div, 50ns/div$; (b) $vPulsos:200V/div, 5ns/div$).....	169
Figura 139 – Pulso de saída para tensão de 4000V sobre uma carga de 50Ω ((a) $vPulsos:100V/div, 50ns/div$; (b) $vPulsos:100V/div, 5ns/div$).....	169
Figura 140 – Pulso de saída para tensão de 4000V sobre uma carga de 1000Ω ((a) $vPulsos:400V/div, 50ns/div$; (b) $vPulsos:400V/div, 5ns/div$).....	170
Figura 141 – Tensão no elemento comutador do pulsador ((a) $vQ_P:50V/div, 50ns/div$; (b) $vQ_P:100V/div, 50ns/div$; (c) $vQ_P:200V/div, 50ns/div$; (d) $vQ_P:500V/div,$ $50ns/div$).	171

LISTA DE TABELAS

Tabela 1 – Tensão V_p na saída do gerador.....	33
Tabela 2 – Análise de mercado (a).	34
Tabela 3 – Análise de mercado (b).	35
Tabela 4 – Faixas de validade das variáveis envolvidas na validação do pulsador.....	118

NOMENCLATURA DE COMPONENTES E SÍMBOLOS ADOTADA

(Apresentados em ordem alfabética)

$\Delta i_{L_{BUCK}}$	<i>Variação da corrente no indutor do conversor Buck.</i>
Δ_U	<i>Máxima variação de tensão da saída de alta tensão.</i>
A_e	<i>Área de janela do núcleo escolhido.</i>
B	<i>Campo magnético presente no núcleo do magnético do driver flyback.</i>
C_{AA}	<i>Capacitor de filtragem da realimentação do conversor buck.</i>
C_{BUCK}	<i>Capacitor de saída do conversor Buck.</i>
C_C	<i>Capacitor de armazenagem.</i>
$cC_{G?}$	<i>Carga presente na capacitância da entrada de gatilho do transistor QA?.</i>
C_D	<i>Capacitor para bloqueio de nível CC.</i>
C_F	<i>Capacitor para filtragem do barramento vLink.</i>
$C_{G?}$	<i>Capacitor da entrada de gatilho do interruptor do conjunto série número (?).</i>
C_{M1} a C_{M6}	<i>Capacitores do multiplicador de tensão.</i>
C_U	<i>Capacitor de saída da fonte de alta tensão.</i>
C_X	<i>Capacitor de filtragem entre pontos da alimentação.</i>
C_Y	<i>Capacitor de filtragem entre um ponto da alimentação e o terra.</i>
D_{BUCK}	<i>Razão cíclica do conversor Buck.</i>
D_{BUCK}	<i>Diodo de roda livre do conversor Buck.</i>
D_{M1} a D_{M6}	<i>Diodos do multiplicador de tensão.</i>
$D_{R?}$	<i>Diodo retificador do conjunto série número (?).</i>
D_{R1} a D_{R4}	<i>Diodos retificadores 1</i>
$D_Z?$	<i>Diodo zener do conjunto série número (?).</i>
$eC_{G?}$	<i>Energia presente na capacitância da entrada de gatilho do transistor QA?.</i>
$eL?$	<i>Energia armazenada em um indutor acoplado.</i>
ESR_{CBUCK}	<i>Resistência série do capacitor de saída do conversor Buck.</i>
ESR_{LBUCK}	<i>Resistência série do indutor do conversor Buck.</i>
F_1	<i>Fusível de proteção na entrada da fase da rede de alimentação.</i>
F_2	<i>Fusível de proteção na entrada do neutro da rede de alimentação.</i>
F_3	<i>Fusível de proteção para testes preliminares.</i>
$Fase$	<i>Ponto de entrada da fase da rede de alimentação.</i>
F_{BUCK}	<i>Frequência de comutação do conversor Buck.</i>
$F_{PULSADOR}$	<i>Frequência do pulsador de alta tensão.</i>
$F_{PUSHPULL}$	<i>Frequência de comutação do conversor Push-Pull.</i>
F_{REDE}	<i>Frequência da rede de alimentação.</i>
gQ_1	<i>Sinal de gatilho do interruptor número um do Push-Pull.</i>
gQ_2	<i>Sinal de gatilho do interruptor número dois do Push-Pull.</i>
gQ_P	<i>Gatilho do interruptor Qp.</i>
iC_{C1} a iC_{C6}	<i>Corrente elétrica no capacitor CD? do multiplicador de tensão.</i>
iC_F	<i>Corrente no capacitor CF.</i>

iD_{BUCK}	Corrente no diodo de roda livre do conversor Buck.
iD_{D1} a iD_{D6}	Corrente elétrica no diodo DD? do multiplicador de tensão.
I_{Dfsm}	Corrente de pico máxima suportada por um diodo.
$iD_{R?}$	Corrente nos diodos retificadores de entrada.
iL_{BUCK}	Corrente no indutor do conversor Buck.
$iL_{P?}$	Corrente no primário de um indutor acoplado.
$iL_{PP?}$	Corrente em um enrolamento primário do Push-Pull.
iL_{PP1}	Corrente no primário número um do transformador do Push-Pull.
iL_{PP2}	Corrente no primário número dois do transformador do Push-Pull.
$iL_{S?}$	Corrente no secundário de um indutor acoplado.
iQ_1	Corrente no interruptor Q1.
iQ_2	Corrente no interruptor Q2.
iQ_{BUCK}	Corrente no interruptor do conversor Buck.
iQ_P	Corrente no interruptor do Pulsador de Alta Tensão.
iR_C	Corrente no resistor de carga do capacitor de armazenagem.
iR_{CM}	Corrente no resistor de carga do multiplicador de tensão.
iU	Corrente fornecida pela fonte de alta tensão.
iV_{Reg}	Corrente fornecida pela fonte vReg.
J_1	Conector para acesso ao ponto da realimentação do conversor Buck.
$L_{ACOPLADO}$	Indutor de filtragem de ruídos de modo comum.
L_{BUCK}	Indutor usado no conversor Buck.
L_g	Entreferro imposto ao conjunto magnético.
$L_{P?}$	Indutor primário do conjunto séries número (?).
L_{PP1}	Primário número um do transformador do Push-Pull.
L_{PP2}	Secundário número um do transformador do Push-Pull.
L_S	Secundário do transformador do Push-Pull.
$L_{S?}$	Indutor secundário do conjunto série número (?).
L_{SERIE1}	Indutor para filtro série número 1.
L_{SERIE2}	Indutor para filtro série número 2.
n_{Buck}	Rendimento esperado para o conversor Buck.
N_{EspPri}	Número de espiras do primário de um indutor acoplado.
N_{EspSec}	Número de espiras do secundário de um indutor acoplado.
Neutro	Ponto de entrada do neutro da rede de alimentação.
$N_{interruptores}$	Número de interruptores em série.
N_M	Número de estágios do multiplicador.
N_p	Número de espiras de cada enrolamento primário de T1.
N_s	Número de espiras do secundário de T1.
NTC	Resistor com coeficiente negativo de temperatura para partida.
P_1	Ponto de entrada da rede de alimentação.
P_{2A}	Ponto de acesso a tensão filtrada vEmi.
P_{2B}	Entrada da alimentação vEmi no conversor Buck.
P_{3A}	Ponto de acesso a tensão vReg.
P_{3B}	Ponto de alimentação do conversor Push-Pull.
P_{4A}	Ponto de acesso a saída da fonte de alta tensão.
p_{Buck}	Potência nominal de saída do conversor Buck.
pR_{CM}	Potência no resistor de carga do multiplicador.
pU	Potência da fonte de alta tensão.
$pwmREF$	Canal modulado por largura de pulso para a referência de tensão.
Q_1	Interruptor número um do conversor Push-Pull.
Q_2	Interruptor número dois do conversor Push-Pull.

$Q_A?$	Interruptor do conjunto série número (?).
Q_{BUCK}	Interruptor estático do conversor Buck.
Q_{driver}	Interruptor auxiliar do driver.
Q_P	Interruptor do Pulsador de alta tensão.
$R_A?$	Resistor de balanceamento do conjunto série número (?).
R_{BASE}	Resistência base para cálculo de filtro capacitivo para retificadores.
R_{BUCK}	Resistor mínima de carga do conversor Buck.
R_C	Resistor de carga do capacitor de armazenagem.
$R_{Carga?}$	Resistor de carga do conjunto série número (?).
R_{CM}	Resistor de carga do multiplicador de tensão.
R_M	Resistor para casamento da impedância.
R_{QP}	Resistência série do interruptor do pulsador.
R_{R1}	Resistor número 1 da realimentação de tensão do conversor Buck.
R_{R2}	Resistor número 2 da realimentação de tensão do conversor Buck.
R_S	Resistor para formatação dos pulsos.
R_{TESTE}	Carga resistiva utilizada para o projeto do pulsador.
T_I	Transformador do Push-Pull.
$T_{Armazenamento}$	Período de tempo em que se está armazenando energia nos indutores.
Terra	Ponto de entrada do terra da rede de alimentação.
$T_{Fechado}$	Período de tempo que o arranjo ficará fechado.
Ton_fixo	Tempo fixo que o inerruptor Q_p se mantém fechado por ciclo de comutação.
U	Ponto de acesso a alta tensão fornecida pela fonte de AT.
U_{driver}	Tensão de alimentação do driver.
U_{REG}	Queda na tensão média de saída da fonte de alta tensão quando em consumo nominal.
U_{VAZIO}	Tensão de saída da fonte de alta tensão quando a vazio.
v_A	Tensão no nó A.
v_{AC}	Entrada de alimentação da rede elétrica.
v_B	Tensão no nó B.
v_{C_C}	Tensão no capacitor de armazenagem.
$v_{C_{C1}}$ a $v_{C_{C6}}$	Tensão no capacitor $CD?$ do multiplicador de tensão.
$v_{D_{BUCK}}$	Tensão no diodo de roda livre do conversor Buck.
$v_{D_{D1}}$ a $v_{D_{D6}}$	Tensão no diodo $DD?$ do multiplicador de tensão.
$v_{D_{R?}}$	Tensão nos diodos retificadores de entrada.
v_{Emi}	Tensão na saída do filtro de interferência eletromagnética.
v_{Gate}	Tensão na entrada de gatilho de um transistor Q_A .
$v_{L_{BUCK}}$	Tensão no indutor do conversor Buck.
v_{Link}	Tensão na saída do retificador de entrada do conversor buck.
$v_{L_P?}$	Tensão no enrolamento primário de um indutor acoplado.
$v_{L_{PP1}}$	Tensão no primário número um do transformador do Push-Pull.
$v_{L_{PP2}}$	Tensão no primário número dois do transformador do Push-Pull.
$v_{L_S?}$	Tensão no enrolamento secundário de um indutor acoplado.
v_{Pulsos}	Tensão de saída do pulsador.
v_{Q_1}	Tensão no interruptor $Q1$.
v_{Q_2}	Tensão no interruptor $Q2$.
$v_{Q_{BUCK}}$	Tensão no interruptor do conversor buck.
v_{Q_P}	Tensão no interruptor Q_p .
v_{R_C}	Tensão no resistor de carga do capacitor de armazenagem.
v_{Ref}	Tensão de referência enviada ao conversor Buck.

v_{Reg}	<i>Tensão regulada presente na saída do conversor Buck.</i>
v_{R_M}	<i>Tensão no resistor de casamento da impedância.</i>
v_{R_S}	<i>Tensão no resistor de formatação dos pulsos.</i>
V_Z	<i>Tensão de grampeamento dos diodos zener.</i>
ωRC	<i>Produto fre.-carga-cap. para cálculo de filtro capacitivo.</i>

LISTA DE SUBÍNDICES E PREFIXOS PARA AS VARIÁVEIS ADOTADAS

(Apresentados em ordem alfabética)

Δ	Referente à variação da variável em questão.
$_amostra$	Referente a uma parcela (amostra) do sinal em questão
$_cont$	Referente ao comportamento repetitivo sem pausas ou variações.
$_fixo$	Referente a valores estáveis, invariantes no tempo.
$_max$	Referente ao valor máximo da variável em questão.
$_medio$	Referente ao valor médio da variável em questão.
$_min$	Referente ao valor mínimo da variável em questão.
$_neg$	Referente ao ciclo ou estado negativo da variável em questão.
$_pico$	Referente ao valor de pico da variável em questão.
$_pos$	Referente ao ciclo ou estado positivo da variável em questão.
$_rms$	Referente ao valor eficaz da variável em questão.
$_?$	Indica a existência de mais de um componente do mesmo tipo. O símbolo “?” pode assumir valores de 1 a n , onde n representa o número de componentes do tipo em questão.

SUMÁRIO

1	ESPECIFICAÇÃO DO GERADOR DE TRANSIENTES RÁPIDOS.....	30
1.1	REVISÃO DA NORMA IEC61000-4-4	30
1.1.1	Características do Gerador de Transientes Rápidos	30
1.2	ANÁLISE DE GERADORES COMERCIAIS	34
1.3	SISTEMA PROPOSTO.....	35
2	FONTE ISOLADA DE ALTA TENSÃO	37
2.1	INTRODUÇÃO.....	37
2.2	APRESENTAÇÃO DOS CIRCUITOS	38
2.2.1	Filtro de EMI	38
2.2.2	Retificador de entrada e Conversor CC-CC não isolado do tipo Buck	39
2.2.3	Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton	40
2.3	ANÁLISE QUALITATIVA.....	42
2.3.1	Conversor CC-CC não isolado do tipo Buck	42
2.3.2	Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton	44
2.4	ANÁLISE QUANTITATIVA.....	52
2.4.1	Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton	52
2.4.2	Conversor CC-CC não isolado do tipo Buck	58
2.4.3	Retificador de entrada.....	62
2.5	PROJETO DA FONTE DE ALTA TENSÃO.....	64
2.5.1	Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton	64
2.5.2	Conversor CC-CC não isolado do tipo Buck	67
2.5.3	Retificador de entrada.....	67
2.5.4	Filtro de EMI	68
2.6	SIMULAÇÃO	69
2.6.1	Conversor CC-CC não isolado do tipo Buck	69
2.6.2	Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton	71
2.7	CONCLUSÃO.....	74
3	PULSADOR DE ALTA TENSÃO	76
3.1	INTRODUÇÃO.....	76
3.2	ANÁLISE QUALITATIVA.....	76
3.3	ANÁLISE QUANTITATIVA.....	79
3.4	METODOLOGIA DE PROJETO	85

3.5	ELEMENTO COMUTADOR DE ALTA TENSÃO ULTRA-RÁPIDO COM TEMPO LIGADO FIXO	87
3.5.1	Introdução	87
3.5.2	Dispositivo Comutador de Alta Tensão Ultra-Rápido com Tempo Ligado Fixo.....	92
3.5.3	Análise qualitativa	94
3.5.4	Análise quantitativa	97
3.5.5	Conexão série de interruptores acionadas com o driver flyback apresentado	101
3.5.6	Considerações práticas e especificação do arranjo de interruptores.....	102
3.6	PROJETO DO PULSADOR DE ALTA TENSÃO	106
3.6.1	Projeto do elemento comutador de alta tensão	107
3.6.2	Projeto do pulsador de alta tensão	109
3.7	SIMULAÇÃO	109
3.7.1	Elemento comutador de alta tensão	109
3.7.2	Pulsador de alta tensão	116
3.8	CONCLUSÃO.....	122
4	IMPLEMENTAÇÃO DO PROTÓTIPO FINAL	123
4.1	SOFTWARE EMBARCADO	123
4.1.1	Escolha dos parâmetros	123
4.1.2	Controle da fonte de Alta Tensão	124
4.1.3	Criação do perfil de pulsos	124
4.1.4	Sincronismo	125
4.2	INTERFACE REMOTA	126
4.3	DIAGRAMAS ESQUEMÁTICOS COMPLETOS	126
4.4	PROJETOS FÍSICOS	138
4.5	CONSIDERAÇÕES PRÁTICAS GERAIS	142
4.6	RESULTADOS EXPERIMENTAIS	149
4.6.1	Sistema de geração do perfil de pulsos.....	149
4.6.2	Fonte de Alta Tensão	154
4.6.3	Pulsador	158
4.7	CONCLUSÃO.....	172
5	CONCLUSÃO GERAL	174
6	REFERÊNCIAS BIBLIOGRÁFICAS	177
7	ANEXOS.....	179
7.1	ANEXO 1 – DADOS DA FITA DE POLIÉSTER MODELO “TECTAPE1-160”	179
7.2	ANEXO 2 – TABELA ORIENTATIVA DOS FIOS FORNECIDOS PELA KCEL.	180
7.3	ANEXO 3 – DESCRIÇÃO DO PROTOCOLO DE COMUNICAÇÃO SERIAL.....	181

INTRODUÇÃO

Nos últimos anos com o aumento do número de elementos conectados as redes de energia, diversos problemas estão surgindo devido ao aumento na quantidade de ruídos provenientes tanto da falta de filtragem de ruídos nos equipamentos conectados a ela, quanto da comutação de elementos de manobra dos sistemas de transmissão. Um dos problemas encontrados nas linhas de transmissão e distribuição são os chamados transientes rápidos, popularmente conhecidos como *Bursts*. Este efeito, normalmente criado pela comutação de elementos de manobra das linhas de transmissão, é caracterizado por uma sequência de pulsos de alta tensão em alta frequência que ocorre sobre a tensão nominal da linha tal como apresentado na Figura 1. Estes pulsos podem ser tanto positivos quanto negativos e das mais variadas amplitudes e frequências.

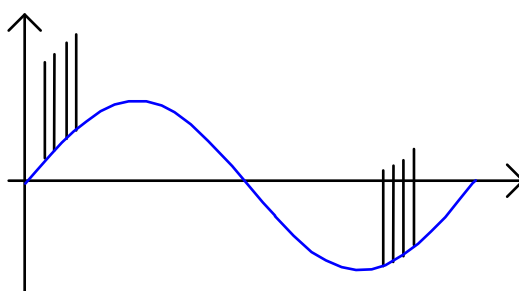


Figura 1 – Transientes rápidos em uma rede de transmissão.

Depois de caracterizada a falha de equipamentos devido à presença de transientes rápidos nas redes de transmissão, diversos órgãos de normatização mundo afora iniciaram estudos para criar e padronizar testes que pudessem garantir o correto funcionamento de um equipamento mesmo sobre a influência deste fenômeno. Como resultados destes estudos, foram criadas normas tais como a IEC61000-4-4 [1], aplicadas por diversos institutos cujos

selos de qualidade garantem o correto funcionamento do equipamento em teste quando sujeito a tal fenômeno. Tais testes são caracterizados pela utilização de um gerador de pulsos de alta tensão e alta frequência que emite pacotes de pulsos, comumente chamados de Bursts, na rede em que o equipamento está conectado.

O mercado de equipamentos para a realização dos testes previstos nas normas é vasto, no entanto o meio acadêmico tem pouco contribuído para o desenvolvimento e aprimoramento desta classe de equipamentos fazendo com que as empresas do ramo detenham boa parte da tecnologia necessária para a sua construção. Esta afirmação é corroborada pela inexistência de publicações relativas ao desenvolvimento deste tipo de gerador nas revistas e congressos do Instituto de Engenheiros Eletrônicos e Eletricistas (*IEEE - Institute of Electrical and Electronics Engineers*). As poucas publicações relativas a testes utilizando transientes rápidos não tratam do gerador em si, mas da susceptibilidade de certos equipamentos a este fenômeno. Camp e Garbe [2] verificaram a susceptibilidade de computadores pessoais aos transientes rápidos, Graziano et al. [3] investigaram a susceptibilidade de equipamentos a ruídos irradiados durante a realização de testes com transientes rápidos, cujo modo de teste é a injeção conduzida de ruídos, entre outros.

Com o objetivo de preencher a lacuna existente entre o conhecimento acadêmico deste tipo de gerador e as tecnologias utilizadas na confecção dos geradores encontrados no mercado, esta dissertação apresenta o estudo das características necessárias em um gerador de Transientes Rápidos capaz de satisfazer as normas vigentes, de forma a definir as especificações técnicas necessárias e o circuito de potência capaz de atendê-las.

O sistema proposto, apresentado na Figura 2, é composto por diversos subsistemas necessários para satisfazer todas as necessidades previstas na norma tomada como base e

outras características especificadas a partir de uma breve análise dos geradores de transientes rápidos disponíveis no mercado.

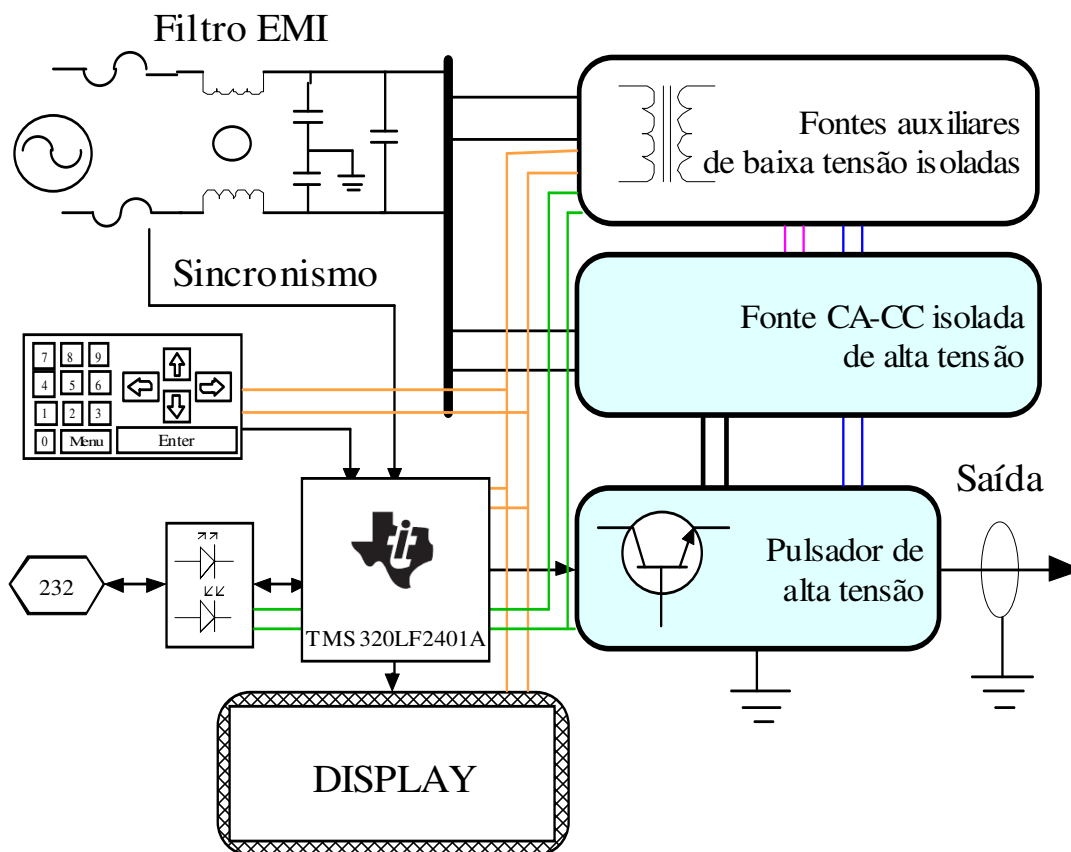


Figura 2 – Diagrama de blocos do gerador proposto.

Devido ao gerador possuir inúmeros blocos funcionais necessários para a sua correta operação, esta dissertação apresentará todos estes blocos, seus esquemas elétricos e suas características. No entanto o estudo detalhado será apresentado somente para a Fonte CA-CC isolada de alta tensão e para o Pulsador de alta tensão, ambos destacados na Figura 2.

Fonte CA-CC Isolada de Alta Tensão

Dentre as diversas estruturas capazes de fornecer alta tensão optou-se pela estrutura apresentada na Figura 3. A saída de alta tensão é obtida através de quatro estágios de processamento de energia. No primeiro, um retificador com filtro capacitivo, ocorre a

conversão CA-CC para criação do link DC não controlado. Este link DC é conectado a um conversor CC-CC básico não isolado do tipo Buck controlado em malha fechada para obter o link DC controlado, o qual realizará o controle indireto da tensão de saída. O link DC controlado é elevado e alternado utilizando um conversor Push-Pull que fornecerá ao estágio multiplicador uma tensão de entrada alternada de média tensão. O estágio de saída é constituído por um Multiplicador de Tensão de Cockcroft-Walton cuja saída alimenta um capacitor de grande capacidade, o qual estabilizará a tensão de saída durante a geração dos transientes rápidos.

O fato de primeiramente se abaixar a tensão de entrada para depois elevá-la pode, a primeira vista, parecer estranho, mas é decorrente de algumas necessidades tais como: Tensão de entrada universal; Controle da tensão de saída de zero até a tensão nominal.

Os blocos individuais desta fonte serão discutidos individualmente no Capítulo 2 desta dissertação.

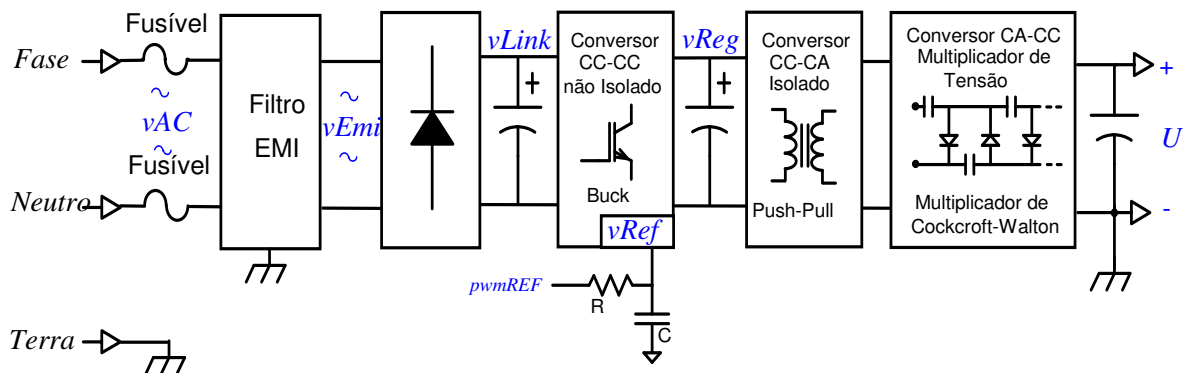


Figura 3 – Diagrama de blocos da Fonte de Alta Tensão Isolada.

Visando reforçar a nomenclatura apresentada na Figura 3, que será constantemente utilizada ao longo do texto, segue resumo das variáveis citadas.

v_{AC}	Entrada de alimentação proveniente da rede elétrica.
v_{Emi}	Tensão na saída do filtro de interferência eletromagnética.
v_{Link}	Tensão na saída do retificador de entrada do conversor Buck.

<i>vReg</i>	<i>Tensão regulada presente na saída do conversor buck.</i>
<i>vRef</i>	<i>Tensão de referência enviada ao conversor Buck.</i>
<i>pwmREF</i>	<i>Canal modulado por largura de pulso para a referência de tensão.</i>
<i>U</i>	<i>Ponto de acesso à alta tensão fornecida pela fonte de AT.</i>
<i>Fase</i>	<i>Ponto de entrada da fase da rede de alimentação.</i>
<i>Neutro</i>	<i>Ponto de entrada do neutro da rede de alimentação.</i>
<i>Terra</i>	<i>Ponto de entrada do terra da rede de alimentação.</i>

Pulsador de Alta Tensão

A topologia escolhida para realizar a geração dos pulsos de alta tensão foi a proposta na norma vigente, apresentada no Capítulo 1. O circuito simplificado é apresentado na Figura 4, onde é possível verificar, através das nomenclaturas utilizadas, que a alimentação do pulsador é realizada pela Fonte de Alta Tensão. Além disso, diversos componentes passivos são usados para obter o perfil dos pulsos especificado na norma e garantir características tal como nível CC de saída igual à zero. A característica mais marcante neste circuito é a presença de um interruptor estático que deverá comutar a tensão nominal do circuito, ou seja, pouco mais de quatro mil volts tal como poderá ser visto ao longo da apresentação da norma vigente realizada no Capítulo 1.1. Como os testes utilizando transientes rápidos são especificados para realização com frequência máxima de 100 kHz, o interruptor estático necessário para este circuito deve combinar, em um único dispositivo, características de alta tensão e alta velocidade.

Sabe-se que no mercado atual este tipo de interruptor estático não é encontrado no formato discreto devido a limitações tecnológicas nos processos e materiais da atualidade. A preços ultrapassando mil dólares americanos, alguns fabricantes disponibilizam dispositivos construídos a partir de arranjos de interruptores discretos que possuem tal desempenho, no entanto, visando a construção de um protótipo de baixo custo, foi proposto o desenvolvimento de um dispositivo comutador estático de alta tensão e alta velocidade, que é descrito em uma

seção específica do Capítulo 4. A finalidade e projeto de cada um dos componentes restantes neste circuito são discutidos individualmente no Capítulo 4 desta dissertação.

Os componentes apresentados na Figura 4 são descritos a seguir.

R_C	<i>Resistor de carga do capacitor de armazenagem.</i>
C_C	<i>Capacitor de armazenagem.</i>
Q_P	<i>Interruptor do pulsador de alta tensão.</i>
R_S	<i>Resistor para formatação dos pulsos.</i>
R_M	<i>Resistor para casamento da impedância.</i>
C_D	<i>Capacitor para bloqueio de nível CC.</i>

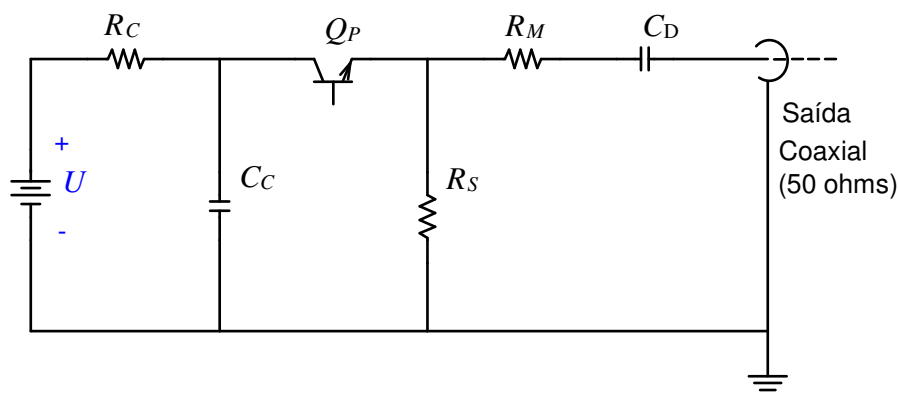


Figura 4 – Circuito simplificado do Gerador de Transientes Rápidos.

O objetivo final desta dissertação foi a criação de um protótipo totalmente operacional de um Gerador de Transientes Rápidos seguindo o diagrama apresentado na Figura 2, capaz de atender as especificações da norma IEC61000-4-4 [1]. Resultados experimentais, fotos do protótipo desenvolvido e outras informações necessárias para atingir os resultados apresentados também são abordados ao longo desta dissertação.

1 ESPECIFICAÇÃO DO GERADOR DE TRANSIENTES RÁPIDOS

1.1 REVISÃO DA NORMA IEC61000-4-4

Dentre as normas mais utilizadas e aceitas para certificação de equipamentos em relação a sua Compatibilidade Eletromagnética encontra-se a IEC 61000-4-4 [1]. Esta norma especifica os testes necessários para certificação de um equipamento em relação a sua imunidade a transientes rápidos recebidos pelo mesmo durante o seu funcionamento. Neste capítulo serão expostas as características previstas pela norma citada para o gerador de Transientes Rápidos.

1.1.1 Características do Gerador de Transientes Rápidos

O circuito previsto pela norma é apresentado na Figura 5. Os elementos do circuito, C_C , R_M , R_C e R_S , deverão ser escolhidos de forma que o gerador tenha impedância efetiva de saída de 50Ω e que este seja capaz de gerar os transientes rápidos descritos no decorrer desta seção. O capacitor C_D , utilizado para bloqueio de nível CC é especificado pela norma com valor de 10nF .

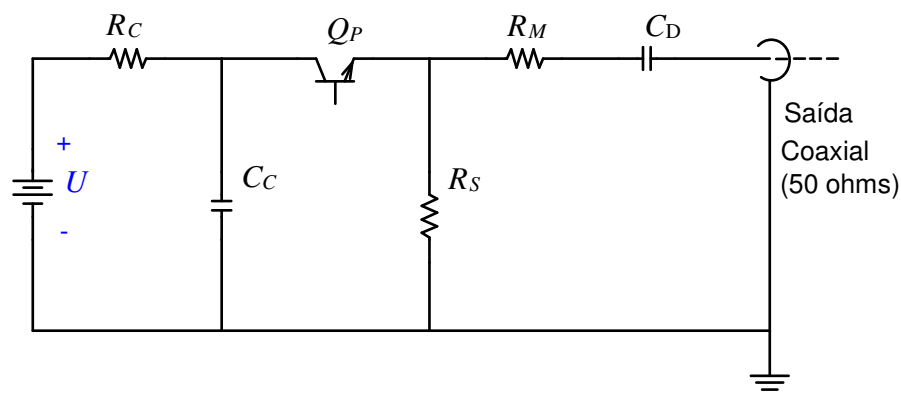


Figura 5 - Circuito simplificado do Gerador de Transientes Rápidos.

O circuito apresentado deve ser capaz de gerar o perfil de pulsos apresentado na Figura 6. A Figura 7 apresenta a característica individual dos pulsos a serem gerados. As características ressaltadas na Figura 7 devem seguir certas especificações descritas na norma.

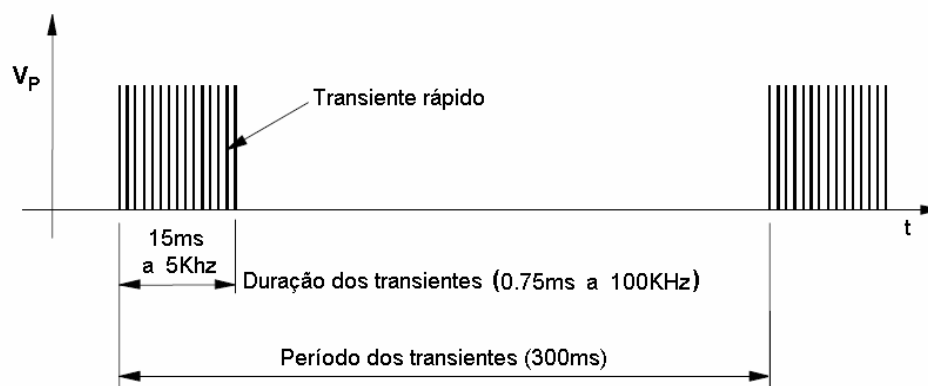


Figura 6 – Temporização dos Transientes Rápidos.

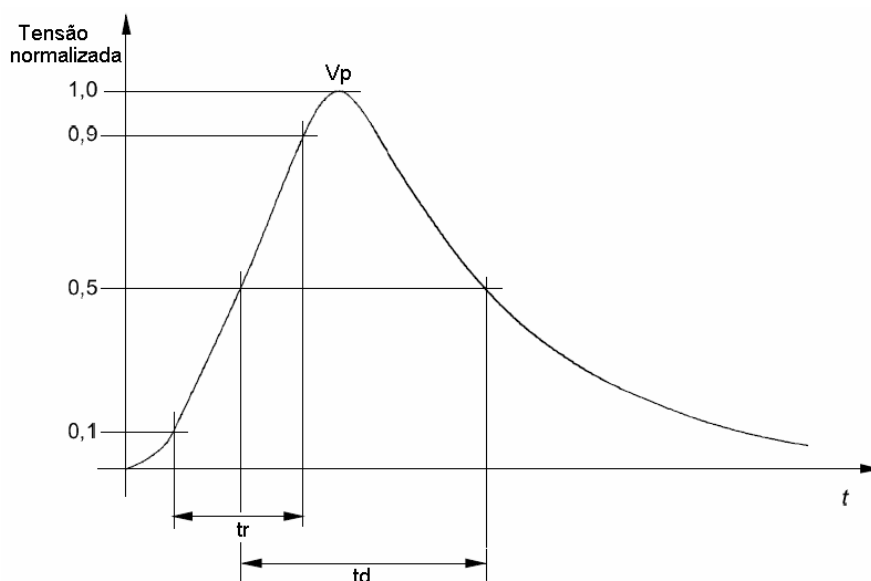


Figura 7 – Forma de um pulso.

As características solicitadas pela IEC61000-4-4 em relação ao gerador são:

- Tensão de saída (V_p)

0,25 a 4kV para carga de $1k\Omega$ (Verificar Tabela 1)

0,125 a 2kV para carga de 50Ω (Verificar Tabela 1)

- Polaridade positiva e negativa
- Saída Coaxial
- Capacitor de bloqueio CC (C_D)

$$10\text{nF} \pm 20\%$$

- Frequência dos pulsos

$$5\text{Khz} \pm 20\%$$

$$100\text{Khz} \pm 20\%$$

- Relação com a rede de alimentação

Assíncrono

- Duração do trem de pulsos

$$15\text{ms} \pm 20\% \text{ a } 5\text{KHz}$$

$$0,75\text{ms} \pm 20\% \text{ a } 100\text{KHz}$$

- Período do trem de pulsos

$$300\text{ms} \pm 20\%$$

- Formato dos pulsos para carga 50Ω

$$t_r \quad 5\text{ns} \pm 30\%$$

$$t_d \quad 50\text{ns} \pm 30\%$$

- Formato dos pulsos para carga $1\text{K}\Omega$ (Com capacitância menor ou igual a 6pF)

$$t_r \quad 5\text{ns} \pm 30\%$$

$$t_d \quad 50\text{ns} \text{ (Com tolerância de } -15\text{ns a } +100\text{ns, resultando assim em uma faixa de validade que vai de } 35\text{ns a } 150\text{ns)}$$

Tabela 1 – Tensão V_p na saída do gerador.

Tensão escolhida	V_p (aberto)	$V_p(1k\Omega)$	$V_p(50\Omega)$	Frequências
kV	kV	kV($\pm 20\%$)	kV($\pm 10\%$)	kHz
0,25	0,25	0,24	0,125	5 / 100
0,50	0,50	0,48	0,250	5 / 100
1,00	1,00	0,95	0,500	5 / 100
2,00	2,00	1,90	1,000	5 / 100
4,00	4,00	3,80	2,000	5 / 100

Todas as características apresentadas devem ser validadas utilizando um equipamento de medição e cargas de teste com banda passante de no mínimo 400MHz.

De modo a ilustrar a forma de utilização de tal gerador para aqueles que não possuem acesso às normas vigentes, porém sem focar na realização dos testes propriamente ditos, a Figura 8 apresenta uma das formas de utilização deste gerador, neste caso através do uso da rede de acoplamento e desacoplamento prevista na norma.

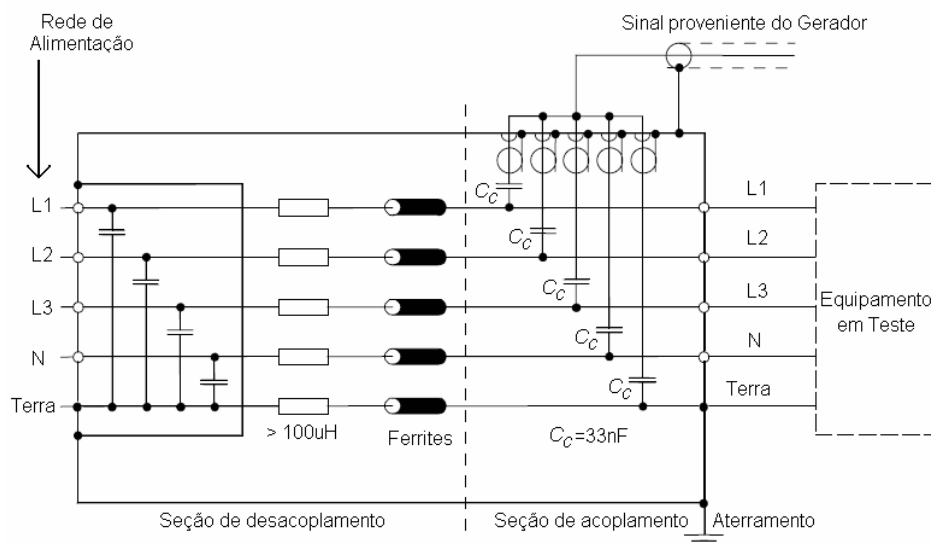


Figura 8 – Conexão do Gerador ao sistema de acoplamento/desacoplamento.

1.2 ANÁLISE DE GERADORES COMERCIAIS

Visando o projeto de um Gerador de Transientes Rápidos capaz de atender as necessidades da norma IEC 61000-4-4 que também satisfaça características secundárias, porém não menos importantes, foi realizada uma breve análise do mercado de Geradores de Transientes Rápidos. A Tabela 2 apresenta as características primárias dos equipamentos analisados e a Tabela 3 as características secundárias dos mesmos equipamentos. Com base nesta análise, foi verificado que os equipamentos analisados não só satisfazem as normas que regem o teste de equipamentos sobre a influência de transientes rápidos na sua operação, como vão além dos limites especificados permitindo ao operador testar seu equipamento sobre esforços além dos limites pré-determinados. Verifica-se também que características secundárias tais como comunicação remota e funções de sincronismo possuem grande utilidade mesmo não sendo exigidas em norma.

Tabela 2 – Análise de mercado (a).

Marca	Modelo	Tensão de saída (kV)	Frequência (kHz)	Duração do Burst	Período do Burst (ms)	Polaridade
Schaffner	NSG2025	0,2 a 8	0,1 a 500	1 a 150 pulsos	100 a 10000	Pos e Neg
Schlöder	SFT400	0,2 a 4,4	0,1 a 125	0,01 a 100 ms	10 a 1000	Pos , Neg e Alt
Schlöder	SFT4000	0,2 a 4,4	0,1 a 2000	0,01 a 100 ms	10 a 1000	Pos , Neg e Alt
Haefely	PEFT-Junior	0,23 a 4,5	0,001 a 1000	0,01 a 20 ms	2,5 a 1000	Pos e Neg
AR	UCS500M/4 UCS500M/6	0,2 a 4,4 0,2 a 5,5	0,1 a 1000	0,1 a 1000 ms	10 a 10000	Pos e Neg
AR	EFT500	0,2 a 4,4	0,1 a 1000	0,1 a 100 ms	10 a 10000	Pos e Neg
NoiseKen	FNS-2002	0,2 a 4,8	0,1 a 1000	1 a 225 pulsos	100 a 10000	Pos , Neg e Alt

Tabela 3 – Análise de mercado (b).

Marca	Modelo	Sincronismo Graus	Interface remota	Trigger externo	Rotinas de Teste
Schaffner	NSG2025	0 a 360	Sim	-	Sim
Schlöder	SFT400	-	RS232	Sim	Sim
Schlöder	SFT4000	-	RS232	Sim	Sim
Haefely	PEFT-Junior	-	RS232	Sim	Sim
AR	UCS500M/4 2 M/6	0 a 360	RS232	Sim	Sim
AR	EFT500	0 a 360	RS232	Sim	Sim
NoiseKen	FNS-2002	0 a 360	RS232	Sim	Sim

1.3 SISTEMA PROPOSTO

A Figura 2 apresentou o diagrama de blocos do gerador proposto. As características apresentadas neste diagrama provêm das necessidades previstas em norma e também da análise de geradores comerciais.

As especificações do gerador são as solicitadas na norma IEC61000-4-4 com adição das seguintes características:

- Sincronismo com a rede (0 a 360 graus).
 - Possibilidade de gerar pulsos sincronizados com a rede de alimentação do equipamento em teste, permitindo a realização de testes em pontos específicos de operação tais como passagem por zero e no picos da rede de alimentação.
- Comunicação RS-232 isolada com software de gerenciamento remoto.

- Permitir a comunicação do equipamento com um computador pessoal conectado via um canal de comunicação serial.
- Geração contínua de pulsos em 1 khz.
 - Permitir a geração de pulsos não somente no formato de pacotes mas também de forma contínua.

Tal sistema deverá ser montado em um gabinete metálico com subdivisões internas que blindem os circuitos auxiliares de ruídos provenientes do Pulsador de alta tensão.

2 FONTE ISOLADA DE ALTA TENSÃO

2.1 INTRODUÇÃO

Devido à necessidade de características tais como alta tensão de saída, isolamento galvânica e possibilidade de controle da tensão de saída com grande faixa de variação (0,25 a 5kV), a topologia escolhida foi a já apresentada na Figura 3 e repetida na Figura 9. Esta fonte é composta por cinco subsistemas. Primeiramente a entrada de alimentação é enviada a um filtro de Interferência Eletromagnética (IEM), o qual a partir desta citação será tratado como Filtro de EMI, que eliminará ruídos tanto no sentido rede - gerador quanto no sentido contrário. A tensão senoidal de alimentação já filtrada (v_{Emi}) é enviada a um estágio CA-CC de baixa frequência construído utilizando um retificador de onda completa com filtro capacitivo, criando assim o chamado barramento CC não regulado (v_{Link}). Esta tensão não regulada presente no barramento CC alimenta então um conversor CC-CC do tipo Buck operando em malha fechada que criará um novo barramento, este regulado e de menor tensão (v_{Reg}), que fará o controle indireto da tensão de saída. A escolha da tensão de saída é feita através da Interface Homem Máquina (IHM) e é enviada via um canal PWM filtrado para a entrada de referência do conversor Buck conforme apresentado no diagrama de blocos da fonte de alta tensão.

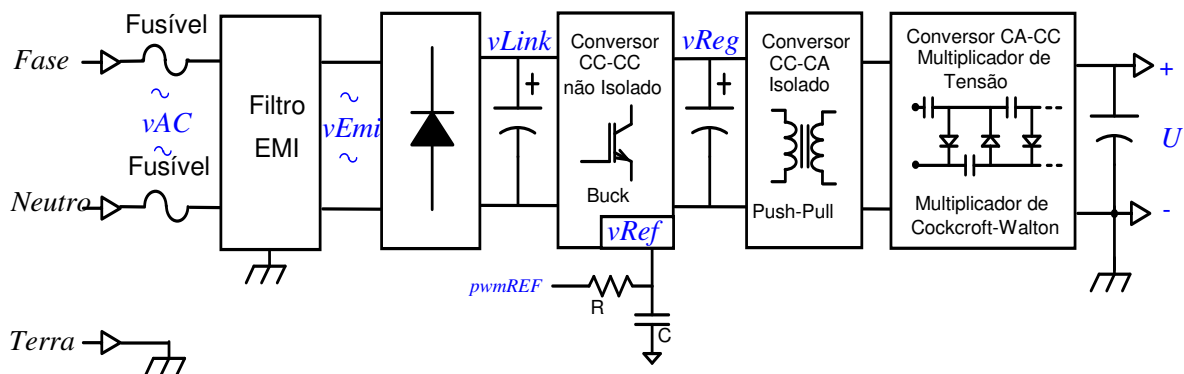


Figura 9 – Diagrama de blocos da Fonte de Alta Tensão Isolada.

Devido à necessidade de isolamento, foi proposta a utilização de um conversor Push-Pull, sem o estágio de retificação/filtro de saída, para realizar a conversão CC-CA e ainda elevar a tensão regulada do estágio CC-CC. A alta tensão alternada, obtida na saída do Push-Pull, é então enviada a um multiplicador de tensão de Cockcroft-Walton onde esta é elevada para os níveis desejados.

Como o multiplicador de tensão obtido utilizando somente diodos e capacitores tem sua tensão de saída altamente dependente da carga imposta ao sistema, foi proposta a utilização de um capacitor de grande capacidade de armazenamento de energia conectado a saída de alta tensão de forma a estabilizá-la durante a geração dos pulsos.

2.2 APRESENTAÇÃO DOS CIRCUITOS

2.2.1 Filtro de EMI

A Figura 10 apresenta o esquema elétrico do filtro de EMI utilizado. Da esquerda para a direita encontram-se a entrada de alimentação proveniente da rede, fusíveis de proteção, capacitores C_x , os indutores acoplados de modo comum, indutores série, capacitores C_y e novamente capacitores C_x conectados em paralelo com a saída.

A nomenclatura dos componentes utilizados no filtro de EMI segue a descrição abaixo.

P_1	<i>Ponto de entrada da rede de alimentação.</i>
P_{2A}	<i>Ponto de acesso tensão filtrada v_{Emi}.</i>
F_1	<i>Fusível de proteção na entrada da fase da rede de alimentação.</i>
F_2	<i>Fusível de proteção na entrada do neutro da rede de alimentação.</i>
C_X	<i>Capacitor de filtragem entre pontos da alimentação</i>
C_Y	<i>Capacitor de filtragem entre um ponto da alimentação e o terra.</i>
$L_{ACOPLADO}$	<i>Indutor de filtragem de ruídos de modo comum.</i>
L_{SERIE1}	<i>Indutor para filtro série número 1.</i>
L_{SERIE2}	<i>Indutor para filtro série número 2.</i>

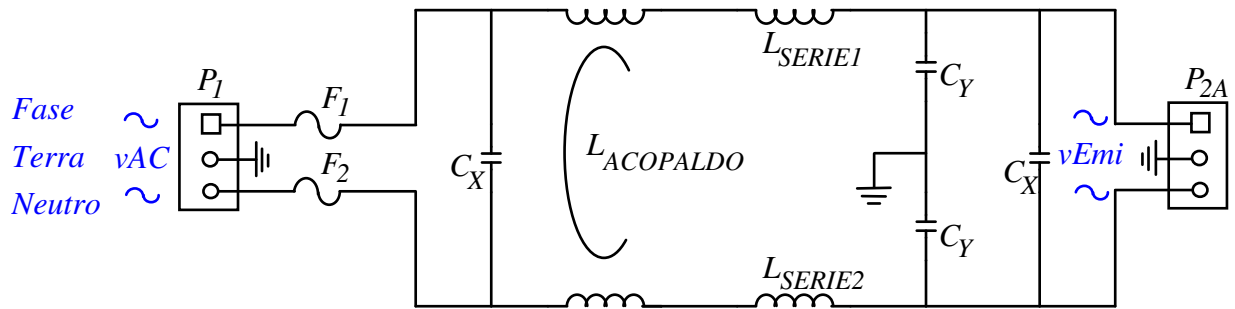


Figura 10 – Filtro de EMI.

2.2.2 Retificador de entrada e Conversor CC-CC não isolado do tipo Buck

A Figura 11 apresenta o esquema elétrico do retificador de entrada já conectado ao conversor CC-CC não isolado. Da esquerda para a direita encontram-se a entrada de alimentação proveniente do filtro de EMI, novamente protegida por um fusível usado durante os testes preliminares, conectada ao retificador de onda completa com filtro capacitivo. A tensão sobre o capacitor de filtragem, nomeada previamente como $vLink$, é enviada ao conversor Buck que opera com controle de tensão em malha fechada e possui como saída o barramento de tensão regulado chamado de $vReg$. Este barramento regulado é então disponibilizado na conexão de saída para ser fornecido ao estágio isolador.

A nomenclatura dos componentes e principais variáveis elétricas presentes no retificador e no conversor Buck seguem a descrição abaixo.

P_{2B}	Entrada da alimentação $vEmi$ no conversor BUCK.
F_3	Fusível de proteção para testes preliminares.
NTC	Resistor com coeficiente negativo de temperatura para partida.
D_{R1} a D_{R4}	Diodos retificadores.
C_F	Capacitor para filtragem do barramento $vLink$.
Q_{BUCK}	Interruptor estático do conversor Buck.
vQ_{BUCK}	Tensão no interruptor do conversor Buck.
iQ_{BUCK}	Corrente no interruptor do conversor Buck.
L_{BUCK}	Indutor usado no conversor Buck
vL_{BUCK}	Tensão no indutor do conversor Buck.
iL_{BUCK}	Corrente no indutor do conversor Buck.
D_{BUCK}	Diodo de roda livre do conversor Buck

vD_{BUCK}	Tensão no diodo de roda livre do conversor Buck.
iD_{BUCK}	Corrente no diodo de roda livre do conversor Buck.
C_{BUCK}	Capacitor de saída do conversor Buck
R_{BUCK}	Resistor de carga do conversor Buck.
R_{R1}	Resistor número 1 da realimentação de tensão do conversor Buck.
R_{R2}	Resistor número 2 da realimentação de tensão do conversor Buck.
C_{AA}	Capacitor de filtragem da realimentação do conversor Buck.
$ivReg$	Corrente fornecida pela fonte $vReg$.
J_1	Conector para acesso ao ponto da realimentação do conversor Buck.
P_{3A}	Ponto de acesso à tensão $vReg$.

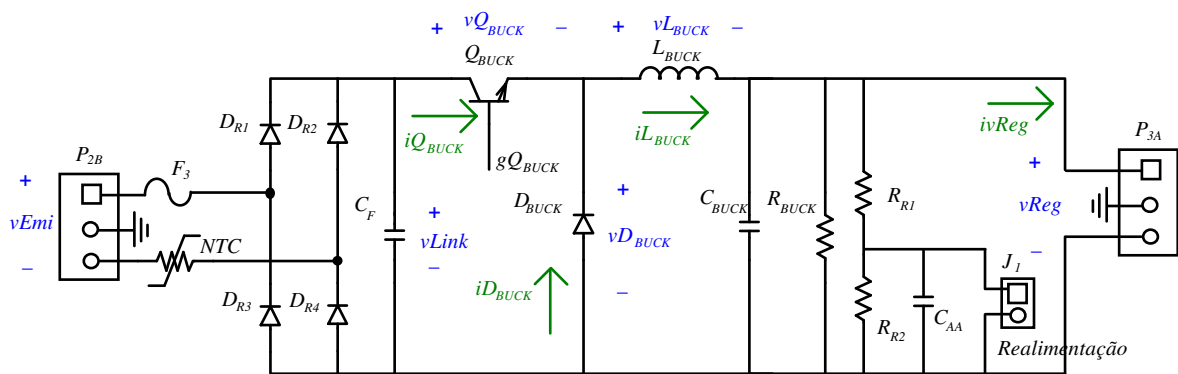


Figura 11 – Retificador de entrada e Conversor CC-CC não isolado do tipo Buck.

2.2.3 Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton

A Figura 12 apresenta o esquema elétrico do conversor CC-CA isolador do tipo Push-Pull conectado a um multiplicador de tensão de Crockcroft-Walton. Entre os transistores responsáveis pela comutação dos enrolamentos do transformador pode-se verificar o conector que traz a tensão $vReg$ para este estágio. A tensão regulada é então alternada e elevada pelo Push-Pull, que apresenta uma tensão alternada quadrada de valor já elevado ao estágio de multiplicação de tensão. O multiplicador utilizado é do tipo Crockcroft-Walton de seis estágios, suficientes para obter os quase 5kV de saída necessários. A presença de um resistor em série com o enrolamento secundário deve-se a limitação dos picos de corrente que aparecem no transformador durante a carga dos capacitores do multiplicador.

A nomenclatura dos componentes e sinais de tensão e corrente utilizados estágio CA-CC segue a descrição abaixo.

P_{3B}	Ponto de alimentação do conversor Push-Pull.
Q_2	Interruptor número dois do conversor Push-Pull.
gQ_2	Sinal de gatilho do interruptor número dois do Push-Pull.
vQ_2	Tensão no interruptor Q_2 .
iQ_2	Corrente no interruptor Q_2 .
Q_1	Interruptor número um do conversor Push-Pull.
gQ_1	Sinal de gatilho do interruptor número um do Push-Pull.
vQ_1	Tensão no interruptor Q_1 .
iQ_1	Corrente no interruptor Q_1 .
T_1	Transformador do Push-Pull.
L_{PP1}	Primário número um do transformador do Push-Pull.
L_{PP2}	Primário número dois do transformador do Push-Pull.
vL_{PP1}	Tensão no primário número um do transformador do Push-Pull.
iL_{PP1}	Corrente no primário número um do transformador do Push-Pull.
vL_{PP2}	Tensão no primário número dois do transformador do Push-Pull.
iL_{PP2}	Corrente no primário número dois do transformador do Push-Pull.
N_p	Número de espiras de cada enrolamento primário de T_1 .
L_s	Secundário do transformador do Push-Pull.
N_s	Número de espiras do secundário de T_1 .
R_{CM}	Resistor de carga do multiplicador de tensão.
iR_{CM}	Corrente no resistor de carga do multiplicador de tensão.
C_{M1} a C_{M6}	Capacitores do multiplicador de tensão.
D_{M1} a D_{M6}	Diodos do multiplicador de tensão.
P_{4A}	Ponto de acesso à saída da fonte de alta tensão.

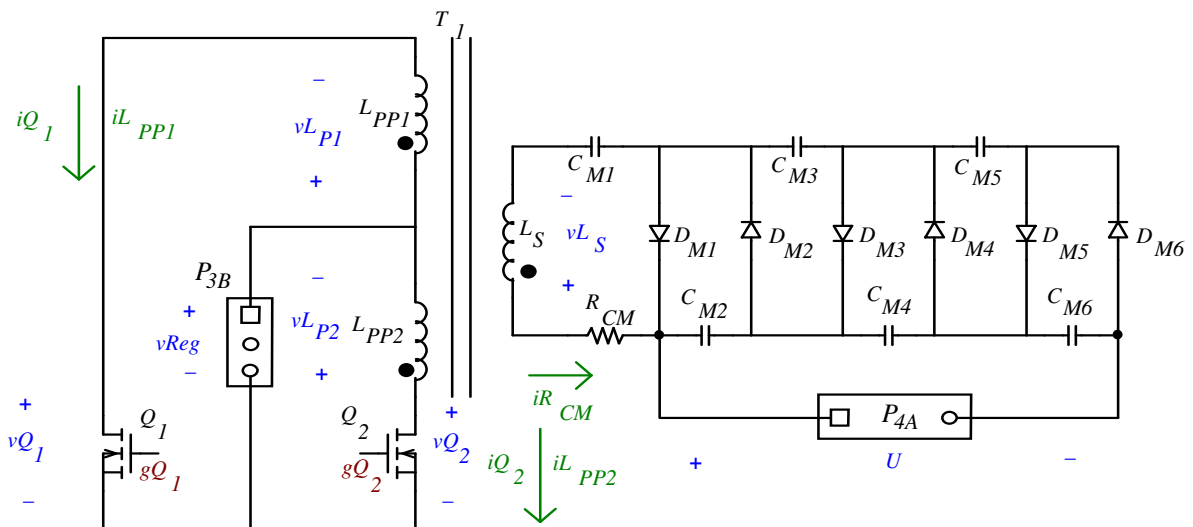


Figura 12 – Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton.

2.3 ANÁLISE QUALITATIVA

Devido ao foco desta dissertação, a análise qualitativa focará somente nas análises do conversor CC-CC não isolado e do conversor CC-CA isolador com multiplicador de tensão.

2.3.1 Conversor CC-CC não isolado do tipo Buck

A análise do conversor Buck, apresentado na Figura 13, será realizada considerando condução contínua, tendo assim somente duas etapas de operação. Nesta mesma figura são apresentadas as referências das tensões e correntes utilizadas ao longo da análise e na apresentação das principais formas de onda.

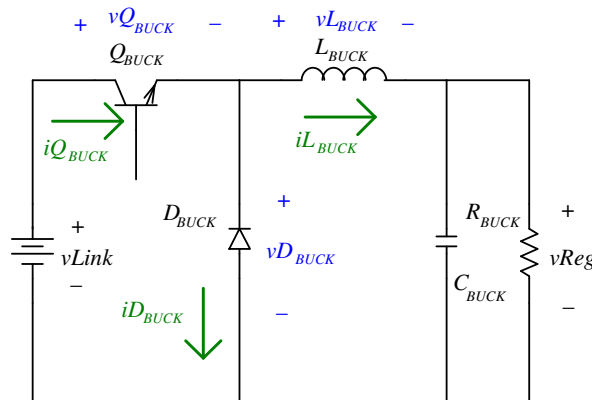


Figura 13 – Conversor CC-CC do tipo Buck.

A Figura 14 apresenta o circuito equivalente para a primeira etapa de operação. Esta etapa se inicia com o fechamento do interruptor Q_{BUCK} , a qual acopla a tensão de entrada ao estágio de saída fazendo com que a corrente no indutor L_{BUCK} aumente com uma derivada constante definida pela tensão de entrada (v_{Link}) menos a de tensão de saída (v_{Reg}). Como a queda de tensão no interruptor é assumida como nula, a tensão reversa no diodo D_{BUCK} é igual à tensão de entrada do conversor.

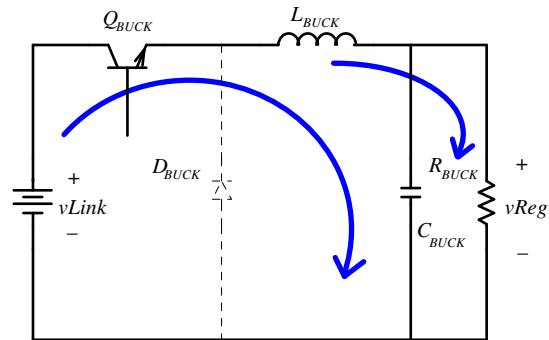


Figura 14 – Primeira etapa de operação do conversor CC-CC do tipo Buck.

A segunda etapa de operação, apresentada na Figura 15, inicia com a abertura do interruptor Q_{BUCK} . Com isto a corrente presente no indutor L_{BUCK} força o diodo D_{BUCK} a conduzir colocando o estágio de saída em roda livre. Nesta etapa a corrente no indutor decresce com uma derivada constante definida pela tensão de saída. Devido à condução do diodo, ao longo desta etapa a tensão sobre o interruptor é igual à tensão de entrada do conversor.

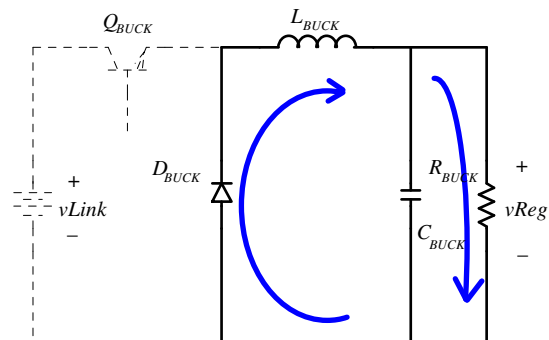


Figura 15 – Segunda etapa de operação do conversor CC-CC do tipo Buck.

As principais formas de onda do conversor Buck para este modo de operação são apresentadas na Figura 16.

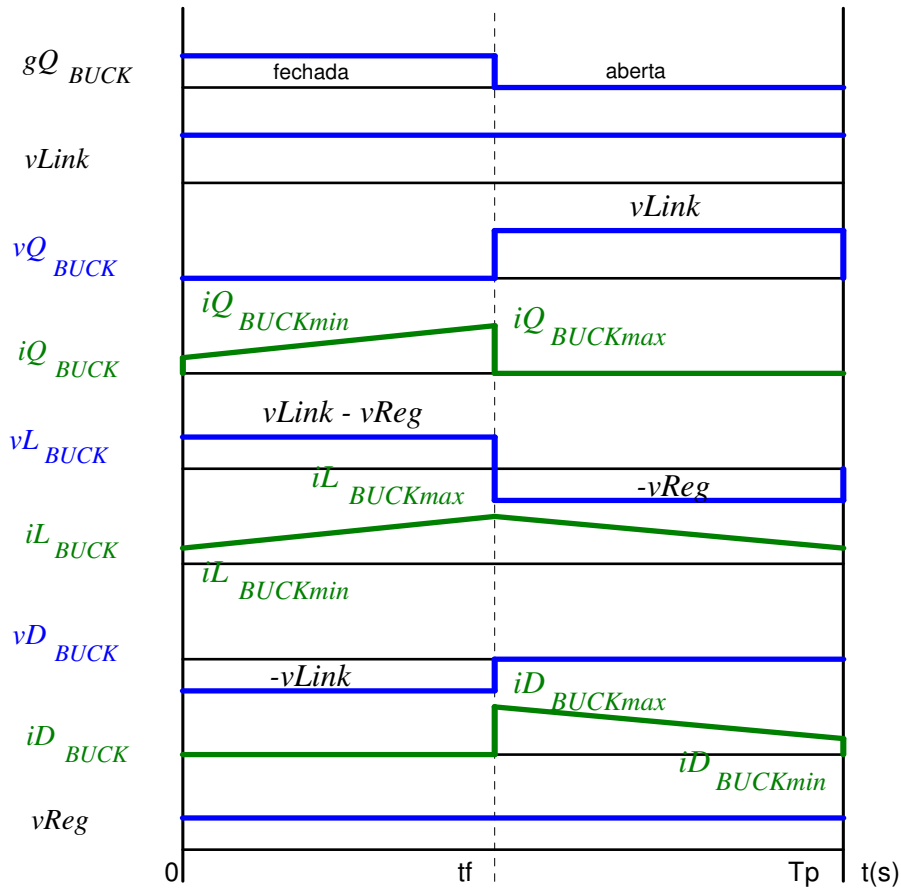


Figura 16 – Principais formas de onda para o conversor Buck em condução contínua.

2.3.2 Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton

A Figura 17 apresenta o circuito analisado já com as referências das tensões e correntes utilizadas ao longo da análise do circuito e na apresentação das principais formas de onda. Quando operando em estabilidade este circuito possui seis etapas de operação. As etapas de operação ocorrem em dois blocos distintos, sendo três delas quando o interruptor Q_1 está fechado e as outras 3 quando Q_2 está fechado.

O acionamento dos interruptores é realizado com tempo fechado fixo de 50% do período de comutação para ambos os interruptores de forma complementar. Na figura em questão, as referências para as tensões e correntes nos diodos e capacitores do multiplicador

não foram apresentadas devido à poluição visual resultante na figura. Para referência futura, define-se a corrente nos diodo no sentido de condução dos diodos e a corrente nos capacitores no sentido da esquerda para da direita conforme nomenclatura abaixo. A tensão nos diodos seguirá a polaridade clássica sendo o positivo no anodo dos mesmos e para os capacitores o positivo da sua tensão será adotado a esquerda dos mesmos.

vD_{M1} a vD_{M6} Tensão no diodo $D_{M?}$ do multiplicador de tensão.
 iD_{M1} a iD_{M6} Corrente elétrica no diodo $D_{M?}$ do multiplicador de tensão.
 vC_{M1} a vC_{M6} Tensão no capacitor $C_{M?}$ do multiplicador de tensão.
 iC_{M1} a iC_{M6} Corrente elétrica no capacitor $C_{M?}$ do multiplicador de tensão.

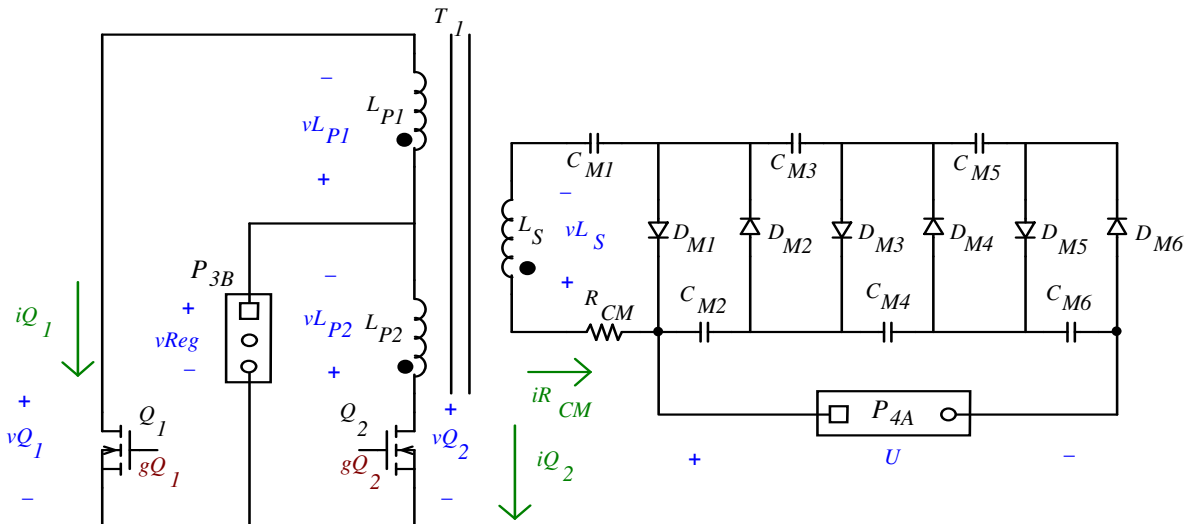


Figura 17 – Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

Em regime permanente a tensão nos capacitores C_{M2} a C_{M6} é de aproximadamente duas vezes a tensão de pico no secundário do transformador e a tensão em C_{M1} é aproximadamente uma vez esse valor. Como a ocorrência das etapas de operação depende da variação da tensão sobre estes capacitores, a análise das etapas de operação indicará nas figuras, utilizando o símbolo matemático ‘<’, quando uma destas tensões estiver com valor ligeiramente menor que o nominal, permitindo assim a ocorrência das etapas descritas.

É facilmente verificado que os circuitos dobradores/multiplicadores de tensão operam com base na transferência de carga entre os capacitores utilizados na estrutura. Com base

nesta afirmação verifica-se a necessidade da ocorrência repetitiva das etapas de operação para efetivamente obter os níveis de tensão desejados. No entanto, visando facilitar a análise desta estrutura, a descrição das etapas de operação é realizada considerando que os capacitores que estão fornecendo energia durante a etapa atual possuem energia infinita, podendo assim realizar a carga total dos capacitores que estiverem recebendo energia sem que a sua tensão sofra variação.

A Figura 18 apresenta a primeira etapa de operação do estágio isolador/elevador. Nesta etapa o interruptor Q_1 se encontra fechado e o enrolamento primário número um é acoplado a fonte v_{Reg} . Este enrolamento irá refletir aos outros enrolamentos tensões com as polaridades apresentadas na Figura 18. As correntes nesta etapa fluem tal como apresentadas na mesma figura. Esta etapa durará enquanto a tensão em C_{M6} for menor que a tensão em C_{M5} .

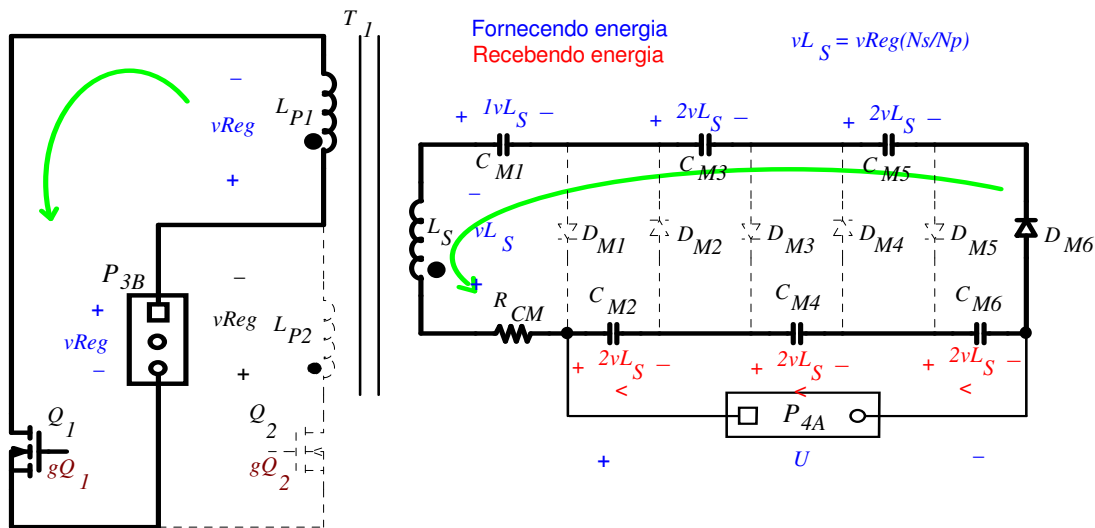


Figura 18 – Primeira etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

A segunda etapa, apresentada na Figura 19, inicia com o bloqueio de D_{M6} . Nesta etapa não há circulação de corrente nos capacitores C_{M5} e C_{M6} . Como a somatória das tensões em C_{M1} , C_{M3} e no secundário ainda é suficientemente maior que a soma das tensões em C_{M2} e C_{M4} , a circulação de corrente continua na malha intermediária. Esta etapa possui correntes

circulando conforme apresentado na mesma figura.

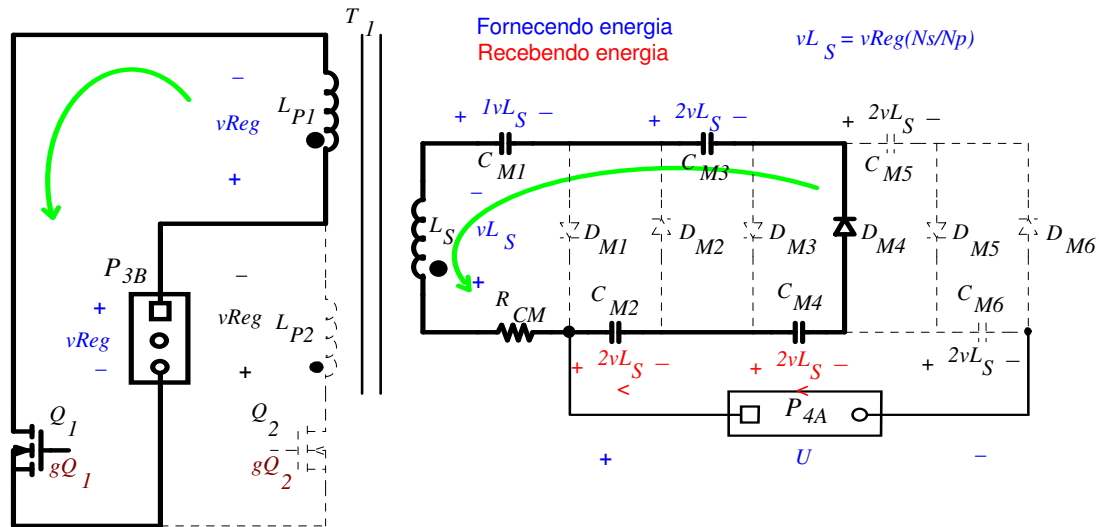


Figura 19 – Segunda etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

A terceira etapa de operação inicia quando a tensão em C_{M4} fica maior que a tensão em C_{M3} , eliminando assim o laço de corrente intermediário. A corrente passa então a circular somente através da malha apresentada na Figura 20. Nesta etapa o secundário e o capacitor C_{M1} continuam fornecendo energia para finalizar a carga de C_{M2} .

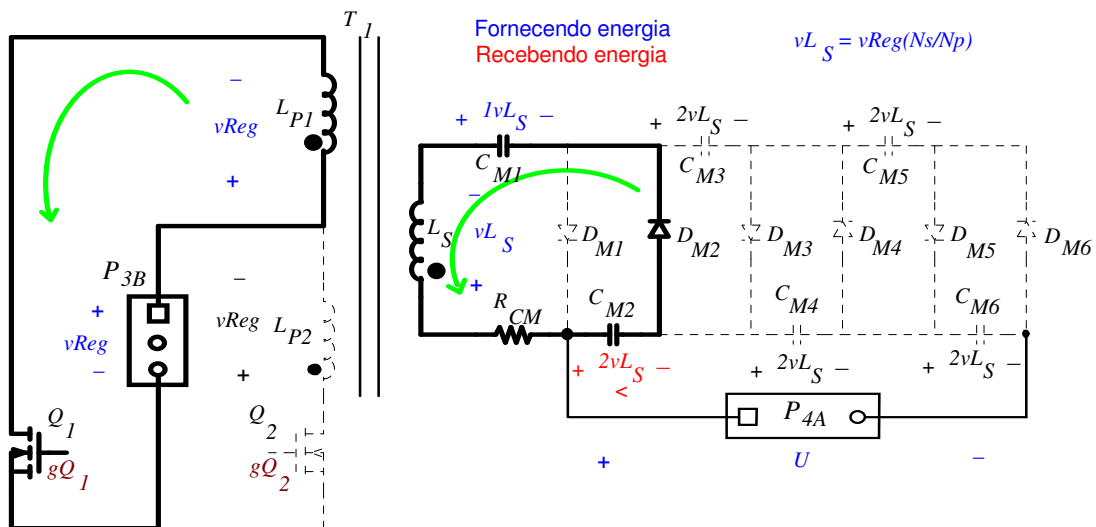


Figura 20 – Terceira etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

A Figura 21 apresenta a quarta etapa de operação do estágio isolador/elevador. Esta etapa inicia com o fechamento do interruptor Q_2 , acoplando o enrolamento primário número dois na fonte v_{Reg} . Este enrolamento irá refletir aos outros enrolamentos tensões com as polaridades apresentadas na Figura 21. As correntes nesta etapa fluem tal como apresentadas na mesma figura. Esta etapa se manterá até o momento em que a tensão em C_{M5} ultrapassar o valor da amplitude da tensão em C_{M4} .

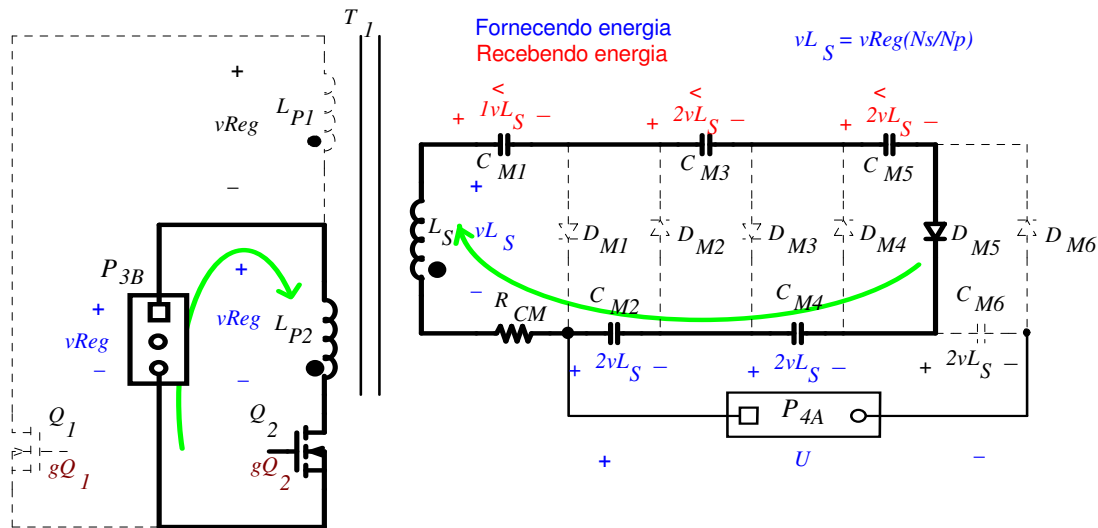


Figura 21 – Quarta etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

A quinta etapa de operação inicia após o bloqueio de D_{M5} , que ocorre quando a amplitude da tensão em C_{M5} ultrapassa a tensão em C_{M4} . A partir deste momento C_{M1} e C_{M3} continuam a ser carregados conforme mostra a Figura 22.

Após a amplitude da tensão em C_{M3} ultrapassar a amplitude da tensão em C_{M2} , D_{M3} irá bloquear e a sexta etapa de operação, apresentada na Figura 23, irá iniciar. Nesta etapa C_{M1} continua sendo carregado até o momento em que a sua tensão se iguale a do secundário do transformador.

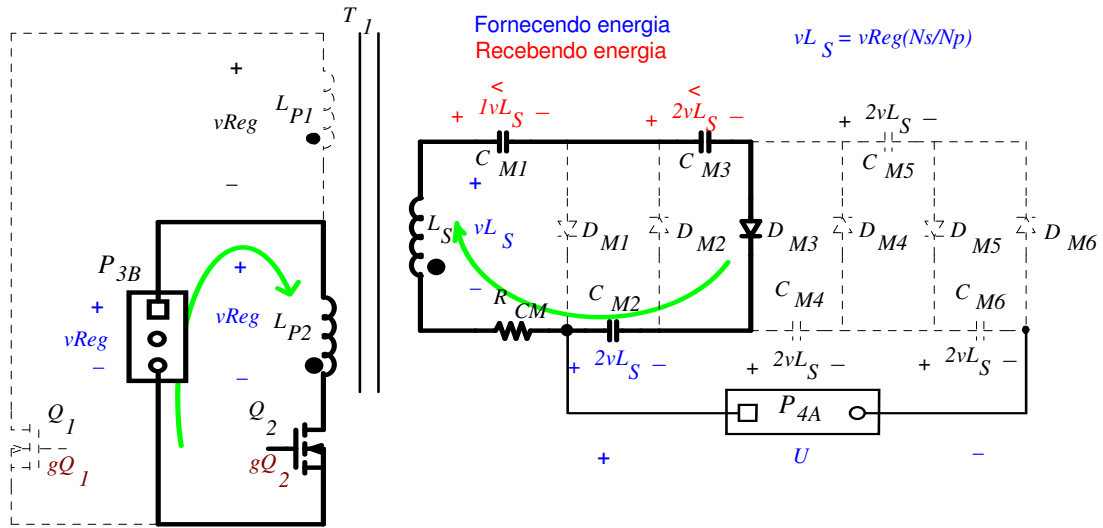


Figura 22 – Quinta etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

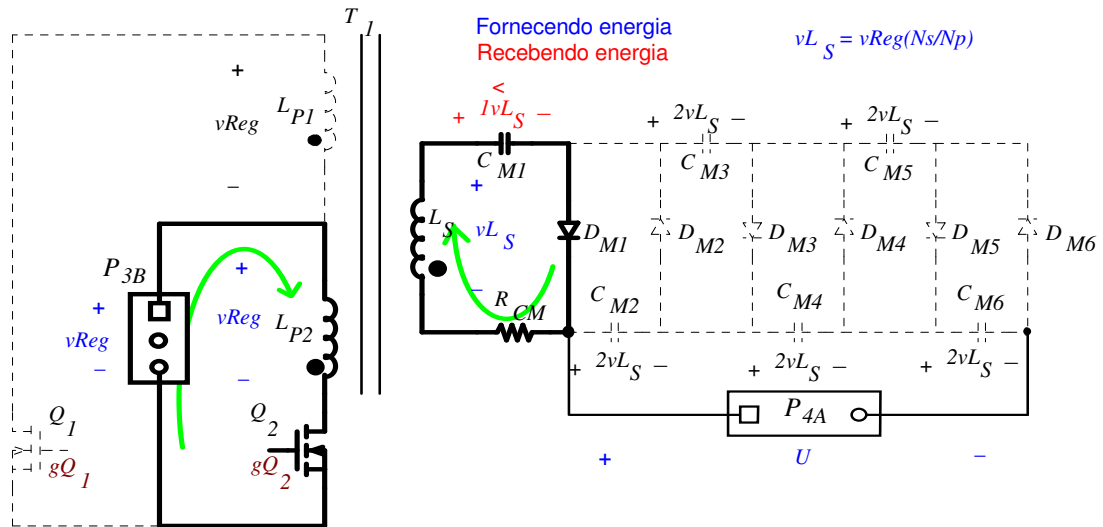


Figura 23 – Sexta etapa de operação do Conversor CC-CA isolado do tipo Push-Pull com Multiplicador de tensão de Crockcroft-Walton.

A Figura 24 apresenta as formas de onda das principais grandezas envolvidas no funcionamento desta estrutura em relação o estágio CC-CA. O circuito do Push-Pull opera somente com duas etapas macro, e por esta razão a Figura 24 suprime a identificação das demais etapas.

Na Figura 25 são apresentadas as formas de onda das variáveis envolvidas no funcionamento do multiplicador de tensão. Nesta, todas as seis etapas são identificadas permitindo o completo entendimento do funcionamento da estrutura.

Na Figura 25, devido a características intrínsecas dos multiplicadores de tensão a diodos e capacitores, em alguns momentos a tensão sobre os diodos aparenta ser nula indicando a condução destes mesmo quando ainda não estão conduzindo. Isto ocorre devido à pequena variação na tensão dos capacitores quando operando em regime permanente, o que resulta em situações onde a polarização reversa ocorre com diferença de potencial muito baixa se comparada à tensão de bloqueio nominal.

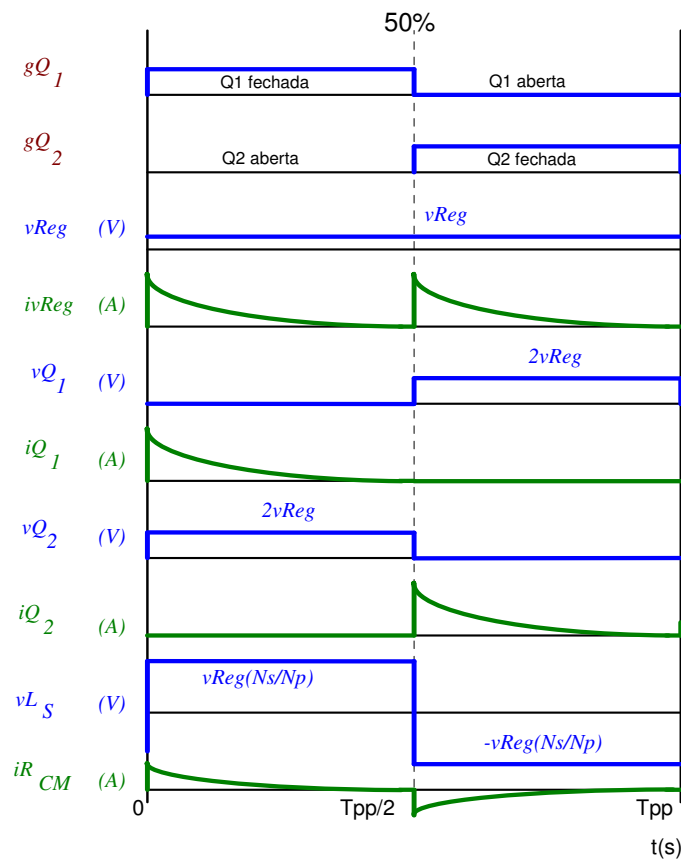


Figura 24 – Principais formas de onda do conversor Push-Pull com multiplicador de tensão.

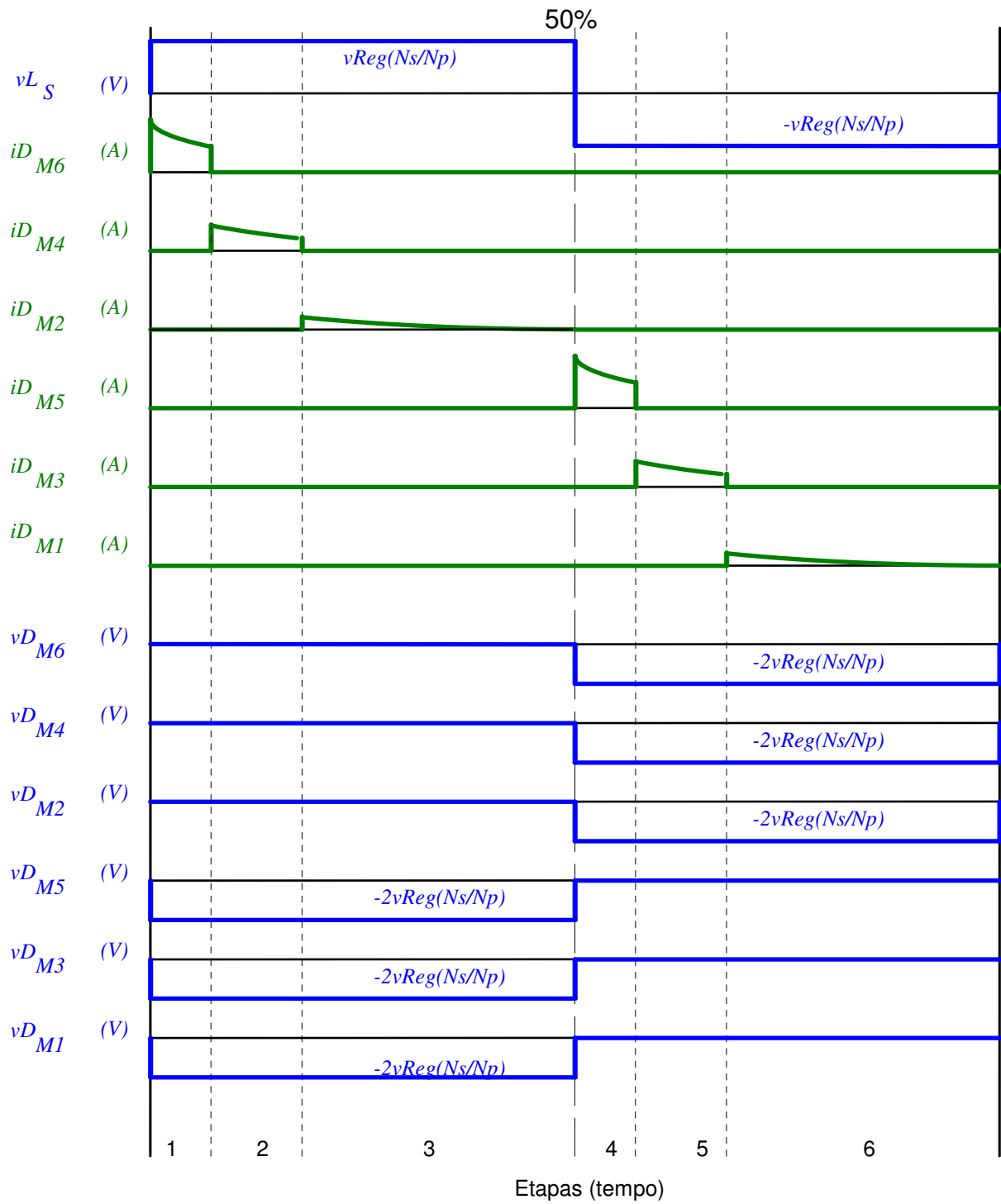


Figura 25 – Formas de onda envolvendo o multiplicador de tensão.

2.4 ANÁLISE QUANTITATIVA

2.4.1 Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton

Como resultado do projeto do pulsador de alta tensão, obtém-se a tensão e a potência máxima a ser fornecida pela da fonte de alta tensão. Com base na norma vigente, verifica-se a tolerância máxima para a amplitude dos pulsos, a qual pode ser usada como base para a especificação da tolerância para a máxima variação da tensão de saída da fonte de alta tensão.

Já tendo definido previamente U como sendo a tensão de saída da fonte de alta tensão e $F_{PUSHPULL}$ como a sua frequência de comutação, necessita-se definir somente as grandezas abaixo:

pU	<i>Potência da fonte de alta tensão.</i>
iU	<i>Corrente fornecida pela fonte de alta tensão.</i>
ΔU	<i>Máxima variação de tensão da saída de alta tensão.</i>
N_M	<i>Número de estágios do multiplicador.</i>

Da teoria dos multiplicadores de Crockcroft-Walton, sabe-se que quando operados em aberto, ou seja, sem consumo de corrente na saída, eles possuem a chamada tensão nominal de saída fixa (U). Quando da imposição de um consumo de corrente constante definida previamente como iU , os multiplicadores apresentam uma oscilação na tensão de saída e também uma queda no seu valor médio.

Com base nestas informações é possível definir graficamente (Conforme apresentado na Figura 26) o comportamento da tensão de saída do multiplicador e também definir as seguintes variáveis:

U_{VAZIO}	<i>Tensão de saída da fonte de alta tensão quando a vazio.</i>
-------------	--

U_{REG} *Queda na tensão média de saída da fonte de alta tensão quando em consumo nominal.*

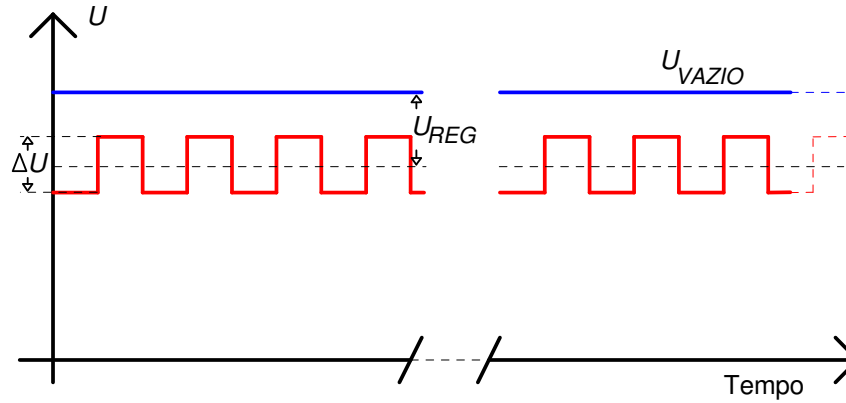


Figura 26 – Comportamento da tensão de saída de um multiplicador de tensão.

Com base no comportamento apresentado e já tendo especificado previamente o número de estágios do multiplicador, que depende dos esforços máximos desejados no transformador e da tensão de saída do conversor Buck para a qual se deseja obter a máxima tensão de saída, calcula-se as capacitâncias do multiplicador usando as equações (1) e (2).

Usando a equação (1) calculam-se os capacitores para uma dada variação de tensão e então confe-se, utilizando a equação (2), se a queda de tensão U_{REG} estará dentro das especificações desejadas. Estas equações são apresentadas em [16].

O número N de estágios deve ser escolhido com base na máxima tensão desejada sobre os enrolamentos do transformador e também na disponibilidade de capacitores com a tensão necessária.

$$C_{M?} = \frac{iU \left(N^2 + \frac{N}{2} \right)}{8 \cdot F_{PUSHPULL} \cdot \Delta U} \quad (1)$$

$$U_{REG} = \frac{iU \left(N^3 + \frac{9N}{4} + \frac{N}{2} \right)}{12 \cdot F_{PUSHPULL} \cdot C_{M?}} \quad (2)$$

Visando minimizar os esforços de corrente nos componentes desta estrutura, foi proposta a utilização do resistor de carga do estágio multiplicador, R_{CM} . Este resistor, além de limitar o pico de corrente imposto nos diodos do multiplicador, faz com que o transformador do Push-Pull gerencie apenas correntes com formato exponencial decrescente, com picos inferiores aos existentes na mesma estrutura sem tal resistor.

A restrição inicial para o valor desta resistência é dada pela equação (3), obtida através da inspeção do circuito e considerando que a corrente não ultrapassará 90% do seu valor de pico máximo. Para aplicar esta, o projetista deverá escolher o número de estágios adequado para o multiplicador de forma que no transformador a tensão não ultrapasse 2kV de pico a pico, pois assim a sua construção, referente à isolação, será facilitada.

$$R_{CM} \geq \frac{vReg_{max} \left(\frac{N_s}{N_p} \right)}{90\% I_{Dfsm}} \quad (3)$$

Onde:

I_{Dfsm} *Corrente de pico máxima suportada por um diodo.*

De forma a garantir a carga total dos capacitores do dobrador em qualquer momento da operação deste conversor, esta resistência deve ter seu valor máximo limitado pela máxima constante de tempo permitida pelo circuito. De acordo com a frequência de comutação utilizada, o limite máximo para o valor desta resistência é dado pela equação (4), obtida considerando as constantes de tempo envolvidas na carga dos capacitores do multiplicador.

$$R_{CM} \leq \frac{I}{2} \cdot \frac{I}{5C_M F_{PUSHPULL}} \quad (4)$$

Onde:

$F_{PUSH/PULL}$ *Frequência de comutação do conversor Push-Pull.*

Sabendo que, quão menor os picos de corrente solicitados de um transformador, menor será o seu volume, deve-se optar por um resistor R_{CM} com o valor próximo ao limite superior, facilitando assim o projeto físico do transformador.

Visando facilitar a especificação da potência em R_{CM} , recomenda-se a simulação do circuito com base nas especificações/resultados obtidos até o momento. Desta simulação deve-se então coletar pR_{CM} definida abaixo.

pR_{CM} *Potência no resistor de carga do multiplicador.*

Utilizando a potência em R_{CM} obtida via simulação, a corrente eficaz no secundário do transformador pode ser obtida utilizando a equação (5). A corrente de pico máxima no secundário do transformador é calculada realizando uma importante consideração:

- O nível de tensão desejado será alcançado somente após a estabilização nos níveis permitidos que estiverem abaixo deste.

Desta forma os picos de corrente no transformador serão reduzidos, pois os transitórios ocorrerão entre níveis de tensão intermediários.

Como a fonte em questão operará com níveis de tensão na forma U , $U/2$, $U/4$, $U/8$ e $U/16$, o maior pico de corrente no secundário do transformador ocorrerá quando a tensão passar de $U/2$ para U . Nesta situação a corrente de pico no secundário é representada pela equação (6).

$$iL_{S_rms} = \sqrt{\frac{pR_{CM}}{R_{CM}}} \quad (5)$$

$$iL_{S_pico_max} = \frac{U_{_max}}{N_M \cdot R_{CM}} \quad (6)$$

Em relação aos esforços de tensão nos capacitores do multiplicador, estes deverão suportar duas vezes a tensão máxima da entrada do dobrador, exceto C_{M1} , ao qual será imposta somente uma vez tal tensão.

Os diodos do multiplicador também deverão suportar duas vezes a tensão máxima na entrada do dobrador. Deve-se dar atenção ao fato destes diodos serem de alta velocidade, com o menor tempo de recuperação reversa possível.

A corrente eficaz no capacitor da entrada do multiplicador é a mesma do resistor que limita os picos de corrente nos diodos, ou seja, $iR_{CM_rms_max}$. Após breve verificação no circuito constata-se que este será o capacitor com maior corrente eficaz. Como todos os capacitores serão especificados igualmente, este valor de corrente pode ser usado como base para a especificação sem problema algum.

A corrente nos diodos do dobrador será sempre limitada pelo resistor de carga. Da mesma forma como para os demais capacitores, a máxima corrente eficaz máxima sobre os diodos será menor que $iR_{CM_rms_max}$. Devido à recomendação para que todos os diodos do multiplicador sejam do mesmo modelo, possuindo assim mesma capacitância e tempo de recuperação reversa, e tendo concluído através de simulações que o diodo com maior corrente eficaz possui cerca de 60% da corrente eficaz do resistor de carga, a especificação destes por meio da corrente eficaz no resistor de carga resultará em um circuito sobredimensionado e consequentemente mais confiável.

A corrente eficaz no secundário do transformador é igual à corrente eficaz no resistor de carga do multiplicador e a corrente eficaz em cada enrolamento primário, e consequentemente em cada um dos interruptores do Push-Pull, é dada pela relação apresentada na equação (7).

Onde:

$iL_{PP?}$ Corrente em um enrolamento primário do Push-Pull.

$$iL_{PP?_{rms_max}} = \frac{iR_{CM_rms_max} \left(\frac{Ns}{Np} \right)}{\sqrt{2}} \quad (7)$$

A tensão a ser suportada pelos interruptores do Push-Pull deve ser maior que duas vezes a tensão de entrada máxima da fonte de alta tensão ($vReg_{max}$).

Tal como mencionado previamente, a saída de alta tensão será estabilizada utilizando um capacitor de grande capacitância quando comparada as do multiplicador, para que ao longo dos trens de pulsos a que esta estará sujeita, a sua saída não sofra queda significativa na tensão.

Como o capacitor irá alimentar um pulsador de alta tensão cuja entrada possui um resistor série com resistência da ordem de alguns milhares de ohms que realiza a carga de um capacitor com o perfil de consumo de corrente apresentado na Figura 27, é possível calcular facilmente o capacitor de saída da fonte de alta tensão realizando uma aproximação do perfil de consumo apresentado.

Uma aproximação a princípio grosseira, mas que traz bons resultados, supõem que o resistor de entrada do pulsador, que regularmente está alimentando a capacitância de armazenagem, esteja sendo utilizado como carga direta, ou seja, ligado em paralelo com a saída da fonte de alta tensão durante o trem de pulsos de menor duração (75 pulsos a 100kHz). Desta forma seria criado o perfil de consumo exponencial apresentado na Figura 27, que pode ser utilizado para tal especificação. Utilizando esta simplificação, além de facilitar os cálculos, a grande capacitância resultante da especificação garantirá ainda mais a estabilidade da tensão de saída da fonte de alta tensão.

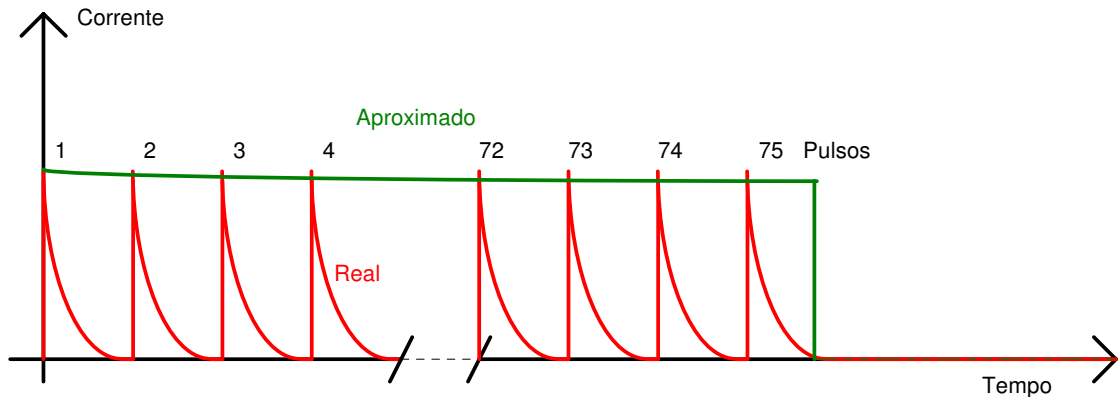


Figura 27 – Perfil de corrente solicitado da fonte de alta tensão.

A equação (8) apresenta o cálculo do capacitor de saída para uma situação onde a variação de tensão é menor que 5% da tensão nominal. O período de consumo para o pior caso é a ocorrência de 75 pulsos multiplicados pelo período da frequência de máxima de geração de pulsos, 100 kHz.

Assim define-se:

C_U Capacitor de saída da fonte de alta tensão.
 $F_{PULSADOR}$ Frequência do pulsador de alta tensão.

$$C_U = \frac{75}{\left| \ln \left(\frac{95\%U}{U} \right) \right| R_C F_{PULSADOR_max}} \quad (8)$$

2.4.2 Conversor CC-CC não isolado do tipo Buck

O projeto deste conversor inicia-se com o cálculo do indutor L_{BUCK} . Este é realizado tomando o ponto de máximo da função apresentada na equação (9). A Figura 28 apresenta um exemplo da aplicação desta equação para a escolha de um indutor. Neste exemplo o valor da indutância deve ser tomado com D_{BUCK} em aproximadamente 0,5.

Onde:

D_{BUCK} Razão cíclica do conversor Buck.
 F_{BUCK} Frequência de comutação do conversor Buck.

ΔiL_{BUCK} Variação da corrente no indutor do conversor Buck.

$$L_{BUCK}(D_{BUCK}) = \frac{vAC_{-pico_max}}{\Delta iL_{BUCK} \cdot F_{BUCK}} D_{BUCK} (1 - D_{BUCK}) \quad (9)$$

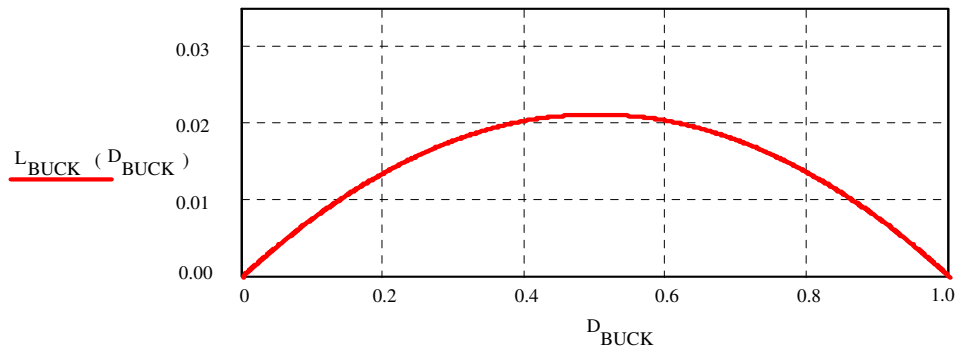


Figura 28 – Indutância L_{BUCK} em função da razão cíclica D_{BUCK} .

O cálculo do capacitor de saída é realizado com o auxílio da equação (10).

$$C_{BUCK} = \frac{vReg}{31 \cdot L_{BUCK} \cdot F_{BUCK}^2 \cdot \Delta vReg} \quad (10)$$

O cálculo dos valores máximos e mínimos da corrente no indutor são realizados utilizando as equações (12) e (13) respectivamente. Nestas será necessário utilizar o valor de $iReg_{med_max}$, que é obtido através da equação (11).

$$iReg_{med_max} = \frac{P_{BUCK}}{vAC_{-pico_min}} \quad (11)$$

$$iL_{BUCK_max} = iReg_{med_max} + \frac{vAC_{-pico_min}}{8 \cdot L_{BUCK} \cdot F_{BUCK}} \quad (12)$$

$$iL_{BUCK_min} = iReg_{med_max} - \frac{vAC_{-pico_min}}{8 \cdot L_{BUCK} \cdot F_{BUCK}} \quad (13)$$

As correntes eficazes no indutor, diodo e interruptor são calculadas utilizando as equações (14), (15) e (16) respectivamente.

$$iL_{BUCK_rms} = \sqrt{\frac{1}{3} \left(iL_{BUCK_max}^2 + iL_{BUCK_max} iL_{BUCK_min} + iL_{BUCK_min}^2 \right)} \quad (14)$$

$$iQ_{BUCK_rms} = \sqrt{\frac{1}{3} \frac{vReg}{vLink} \left(iL_{BUCK_max}^2 + iL_{BUCK_max} iL_{BUCK_min} + iL_{BUCK_min}^2 \right)} \quad (15)$$

$$iD_{BUCK_rms} = \sqrt{\frac{(vLink - vReg)}{3vLink} \left(iL_{BUCK_max}^2 + iL_{BUCK_max} iL_{BUCK_min} + iL_{BUCK_min}^2 \right)} \quad (16)$$

As correntes médias no interruptor e no diodo do conversor buck são calculadas usando as equações (17) e (18) respectivamente e com o auxílio da expressão (19), utilizada para calcular a razão cíclica nominal.

$$iQ_{BUCK_med} = \frac{vReg}{2vLink} \left(iL_{BUCK_max} + iL_{BUCK_min} \right) \quad (17)$$

$$iD_{BUCK_med} = (1 - D_{BUCK}) \left(\frac{iL_{BUCK_max} + iL_{BUCK_min}}{2} \right) \quad (18)$$

$$D_{BUCK} = \frac{vReg}{vLink} \quad (19)$$

Os esforços de tensão no interruptor Q_{BUCK} e no diodo D_{BUCK} são ambos $vLink_{max}$, que equivale a vAC_{pico_max} .

Quando da necessidade de controle em malha fechada desta estrutura, necessita-se do modelamento de pequenos sinais da tensão de saída em função da razão cíclica, apresentado na equação (20).

$$G_{BUCK}(S) = \frac{vLink \cdot R_{BUCK} (S \cdot ESR_{CBUCK} C_{BUCK} + 1)}{S^2 \cdot \alpha + S \cdot \beta + \delta} \quad (20)$$

Onde α , β e δ são dados pelas relações apresentadas em (21), (22) e (23) respectivamente.

$$\alpha = L_{BUCK} C_{BUCK} (R_{BUCK} + ESR_{CBUCK}) \quad (21)$$

$$\beta = C_{BUCK} ESR_{LBUCK} (R_{BUCK} + ESR_{CBUCK}) + R_{BUCK} ESR_{CBUCK} C_{BUCK} + L_{BUCK} \quad (22)$$

$$\delta = ESR_{LBUCK} + R_{BUCK} \quad (23)$$

Onde:

ESR_{CBUCK} Resistência série do capacitor de saída do conversor Buck
 ESR_{LBUCK} Resistência série do indutor do conversor Buck.

Para o controle em modo de tensão do conversor Buck em malha fechada recomenda-se a utilização do controlador com topologia de dois pólos apresentado por Barbi [6] com a adição da rede de compensação. A estrutura deste controlador é apresentada na Figura 29 e a sua função de transferência é apresentada na equação (24).

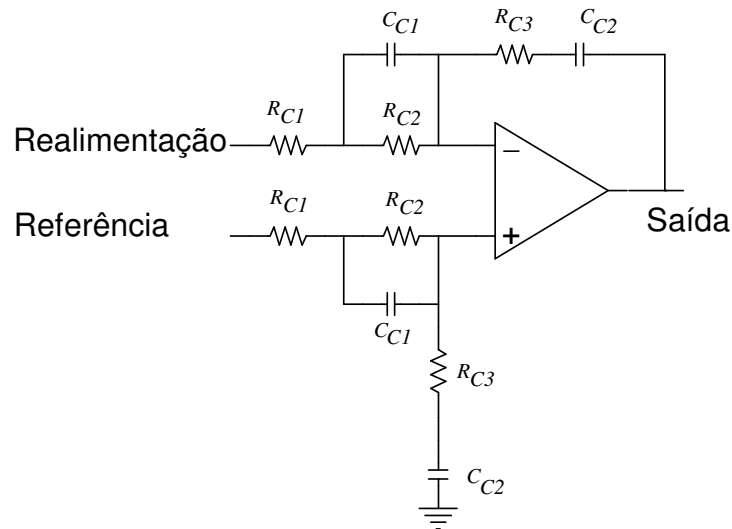


Figura 29 – Controlador com topologia de dois pólos.

$$G_{Controlador}(s) = \left(\frac{R_{C3}}{R_{C1}} \right) \left(\frac{\left(s + \frac{1}{R_{C3}C_{C2}} \right) \left(s + \frac{1}{R_{C2}C_{C1}} \right)}{s \left(s + \frac{R_{C1} + R_{C2}}{R_{C1}R_{C2}C_{C1}} \right)} \right) \quad (24)$$

2.4.3 Retificador de entrada

A especificação dos componentes do retificador de entrada segue o equacionamento apresentado a seguir.

A especificação do capacitor de entrada inicia-se com a coleta do produto ωRC através do ábaco apresentado na Figura 30 com base nos valores especificados para $vLink_{min}$ e vAC_{pico_min} .

Onde:

ωRC Produto freq.-carga-cap. para cálculo de filtro capacitivo.

O valor do capacitor é então encontrado através da equação (25), utilizando o valor de R_{BASE} calculado usando as equações (26) e (27).

Onde:

R_{BASE} Resistência base para cálculo de filtro capacitivo para retificadores.
 F_{REDE} Frequência da rede de alimentação.
 η_{Buck} Rendimento esperado para o conversor Buck.
 $pBuck$ Potência nominal de saída do conversor Buck.

$$C_F = \frac{\omega RC}{2\pi F_{REDE} R_{BASE}} \quad (25)$$

$$vLink_{med} = \frac{vAC_{pico_min} + vLink_{min}}{2} \quad (26)$$

$$R_{BASE} = \frac{\eta_{Buck} (vLink_{med})^2}{pBuck} \quad (27)$$

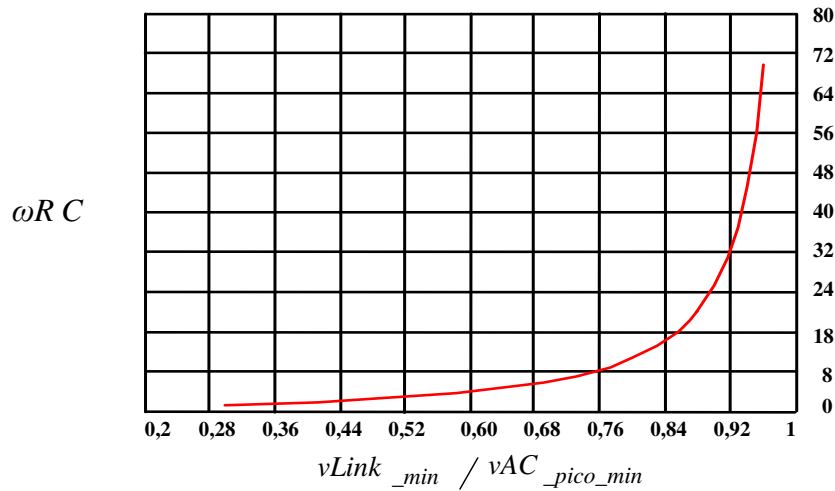


Figura 30 – Ábaco para cálculo do capacitor do retificador com filtro capacitivo.

A corrente eficaz neste capacitor é calculada com o auxílio do ábaco apresentado na Figura 31 usando o mesmo valor de ωRC coletado no procedimento anterior.

Neste ábaco considera-se:

iC_F Corrente no capacitor C_F .

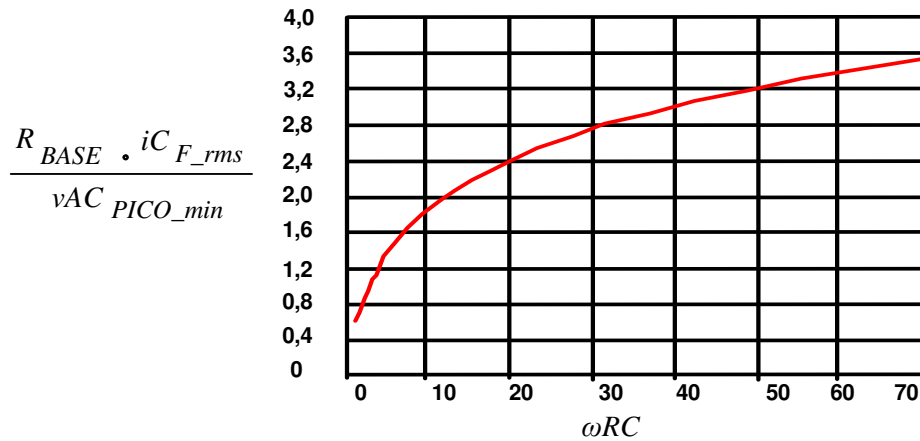


Figura 31 – Ábaco para cálculo da corrente eficaz no capacitor do retificador com filtro capacitivo.

A especificação dos diodos deve seguir os limites de tensão reversa e corrente eficaz especificados nas equações (28) e (29) respectivamente.

$$vD_{R?max} = vAC_{_pico_max} \quad (28)$$

$$iD_{R?_{rms_max}} = \sqrt{\frac{\left(\frac{vLink_medio}{R_{BASE}}\right)^2 + iC_{F_rms_max}^2}{2}} \quad (29)$$

Onde:

$vD_{R?}$ *Tensão nos diodos retificadores de entrada.*
 $iD_{R?}$ *Corrente nos diodos retificadores de entrada.*

2.5 PROJETO DA FONTE DE ALTA TENSÃO

O projeto da fonte de alta tensão proposta inicia com a coleta de dados do pulsador de alta tensão. Deste é necessário saber a máxima tensão de saída desejada e a máxima potência que será consumida.

- Máxima tensão de saída necessária para gerar pulsos a 4kV: 4500V.
- Máxima potência consumida (saída em curto): 72W.

Sendo assim, a fonte será especificada para trabalhar com até 5000V e 75W.

2.5.1 Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton

O projeto inicia-se com base na tensão que se deseja trabalhar sobre o transformador do Push-Pull para a qual se deseja obter a máxima tensão de saída. Neste caso pretende-se trabalhar com uma tensão de pico a pico no secundário menor que 2kV. Como o multiplicador envia para a saída “n” vezes a tensão de pico do secundário, o número de estágios escolhido é seis.

Utilizando este número de estágios e as equações (1) e (2) especificam-se capacitores de 20nF para formarem o multiplicador de tensão.

O resistor de carga é então especificado entre o valor mínimo de 27Ω , obtido utilizando a equação (3) para diodos do tipo MUR1100 (1000V / 1A / 75ns), e o valor máximo calculado utilizando a equação (4) onde a frequência de comutação escolhida é de 30kHz. O valor da resistência é então escolhido para 150Ω .

Com base na mínima tensão de alimentação do retificador de entrada, 90Vac, encontra-se a relação de espiras necessária para obter a tensão máxima de saída com a mínima tensão de entrada. Esta relação tem valor igual a 6,7 vezes.

Utilizando o valor escolhido para o resistor de carga do multiplicador e a tensão máxima na entrada deste, calcula-se o pico máximo de corrente no secundário do transformador. Este pico tem valor aproximado de 11A durante a partida do conversor e foi utilizado para estimar as indutâncias do transformador. Isto foi feito através da suposição de que ao término de um semiciclo de comutação a corrente magnetizante deveria atingir 5% da corrente de pico máxima. O valor das indutâncias para a simulação inicial foi de 558uH para as indutâncias dos primários e 25mH para a do secundário.

O circuito simulado para a obtenção de pR_{CM} é apresentado na Figura 32.

A potência média em R_{CM} , obtida com a saída fornecendo 75W, foi de 10W. Sendo assim, considerando o circuito do multiplicador como sendo ideal, a potência total a ser processada pelo transformador do Push-Pull é a potência em R_{CM} somada a potência máxima solicitada pelo pulsador de alta tensão, resultando em 85W.

Utilizando a relação apresentada na equação (5), a corrente eficaz máxima em R_{CM} resulta em 0,26A, que refletida para os primários resulta em uma corrente eficaz nos primários, e seus respectivos interruptores, de 436mA.

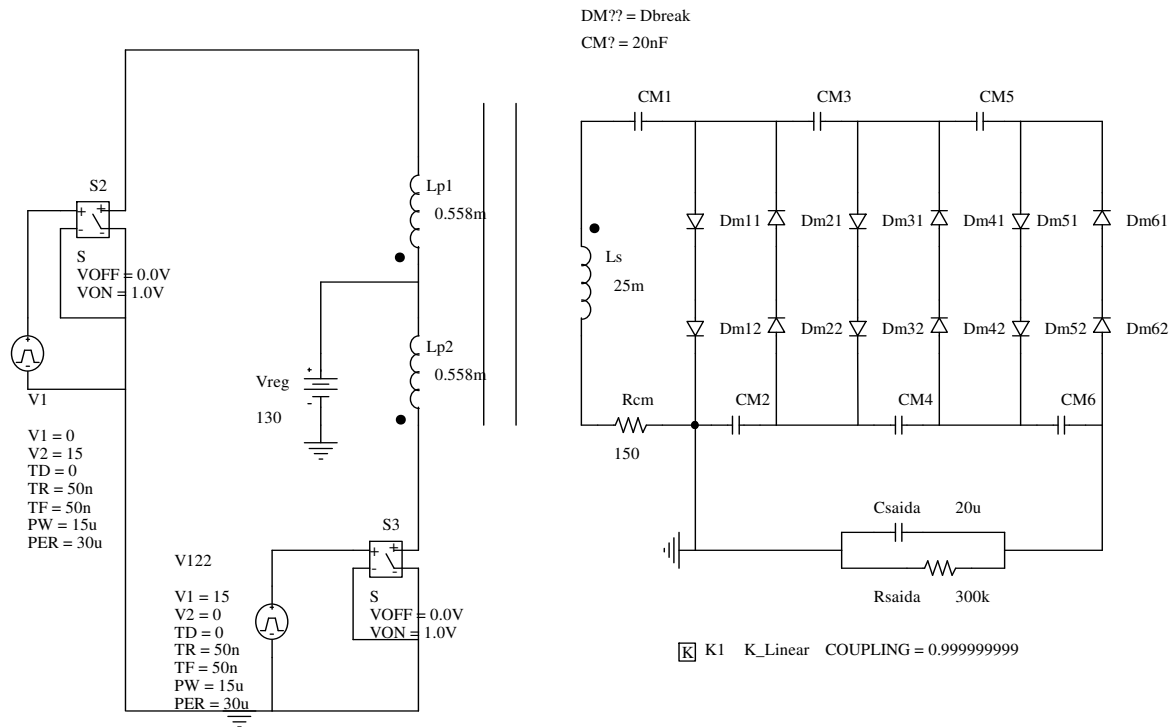


Figura 32 – Simulação prévia do Push-Pull com multiplicador para obtenção da potência em R_{CM} .

Devido à estrutura do Push-Pull impor nos interruptores uma tensão máxima igual ao dobro da tensão de entrada, alcançando assim um valor máximo de 260V, e com base na corrente eficaz calculada, foram especificados transistores do tipo IRF740 (400V / 10A / 550mΩ) para realizar o acionamento desta estrutura.

O valor de $iL_{S_pico_max}$ deve ser utilizado no cálculo físico do transformador do Push-Pull. Tanto o projeto físico deste transformador quanto o cálculo térmico necessário para a escolha do dissipador dos interruptores do Push-Pull foram realizados, porém não serão apresentados.

Com base no valor da resistência de entrada do pulsador R_C , o cálculo da capacitância de estabilização da saída pode ser realizado utilizando a equação (8). O valor calculado é de 7,5uF, no entanto devido à disponibilidade serão utilizados 28 capacitores de 560uF / 200V conectados em série, resultando em 20uF / 5600V.

2.5.2 Conversor CC-CC não isolado do tipo Buck

Utilizando a potência total de entrada do conversor Push-Pull é possível iniciar a especificação do conversor Buck. Desconsiderando as perdas no transformador e nos interruptores, a potência máxima solicitada pelo conversor Push-Pull é de 85W.

Sendo assim o conversor Buck será projetado para 95W.

Utilizando as equações (9) e (10) calcula-se respectivamente a capacitância de saída e o indutor do conversor Buck. Nestas equações utilizou-se uma frequência de comutação de 30kHz, ondulação de corrente de 17,5%, ondulação de tensão de saída de 1% e tensão de entrada máxima correspondente ao pico da alimentação em 10% acima de 220V. Os valores encontrados para tais componentes são 1uF e 21mH.

Os esforços máximos de tensão no interruptor e no diodo deste conversor serão 311V+10%.

Os esforços de corrente eficaz no interruptor e diodo serão 774mA e 135mA respectivamente.

O interruptor escolhido foi o IRF740 (400V/ 10A / 550mΩ) e o diodo o 1N4936 (400V / 1A / 150ns).

O projeto físico do indutor e o cálculo térmico necessário para a escolha do dissipador foram realizados, porém não serão apresentados.

2.5.3 Retificador de entrada

Utilizando a potência de saída do conversor Buck e um rendimento previsto de 85% a especificação do retificador de entrada é realizada com base na metodologia apresentada considerando uma frequência de rede de 60Hz e excursão de tensão de 90Vac a 240Vac.

O capacitor obtido foi de 325uF com tensão máxima de 311V+10% e corrente eficaz máxima de 1,6A. O capacitor escolhido para a montagem prática foi de 330uF / 450V.

A corrente eficaz nos diodos retificadores foi calculada em 1,31A, a corrente média em 0,5A e a tensão reversa máxima em 311V+10%. Os diodos escolhidos foram do tipo 1N4004 (Diodo de uso geral: 400V / 1A).

2.5.4 Filtro de EMI

As práticas usuais de especificação de um filtro de interferência eletromagnética requerem a medição do espectro da corrente de entrada para que a partir deste se especifique um filtro com a atenuação necessária.

Como o objetivo deste projeto não contempla a confecção de um protótipo comercial, mas sim operacional, o projeto do filtro foi realizado de forma impositiva utilizando uma das poucas opções de indutores disponíveis em laboratório, visando somente evitar maiores interferências nos demais dispositivos conectados a rede local.

Os valores escolhidos para os componentes foram:

C_X	20nF
C_Y	5nF
$L_{ACOPADO}$	5.6mH
L_{SERIE1}	1mH
L_{SERIE2}	1mH

2.6 SIMULAÇÃO

Visando facilitar a simulação dos blocos que compõem a fonte de alta tensão, estes foram simulados separadamente. A primeira simulação engloba o conversor Buck e a segunda o conversor Push-Pull com multiplicador de tensão. O retificador de entrada não foi simulado devido a sua simplicidade e ampla divulgação.

2.6.1 Conversor CC-CC não isolado do tipo Buck

Para facilitar a visualização do circuito, a apresentação da simulação do conversor Buck foi dividida entre a Figura 33 e a Figura 34. Na Figura 33 é apresentada a etapa de potência e a realimentação.

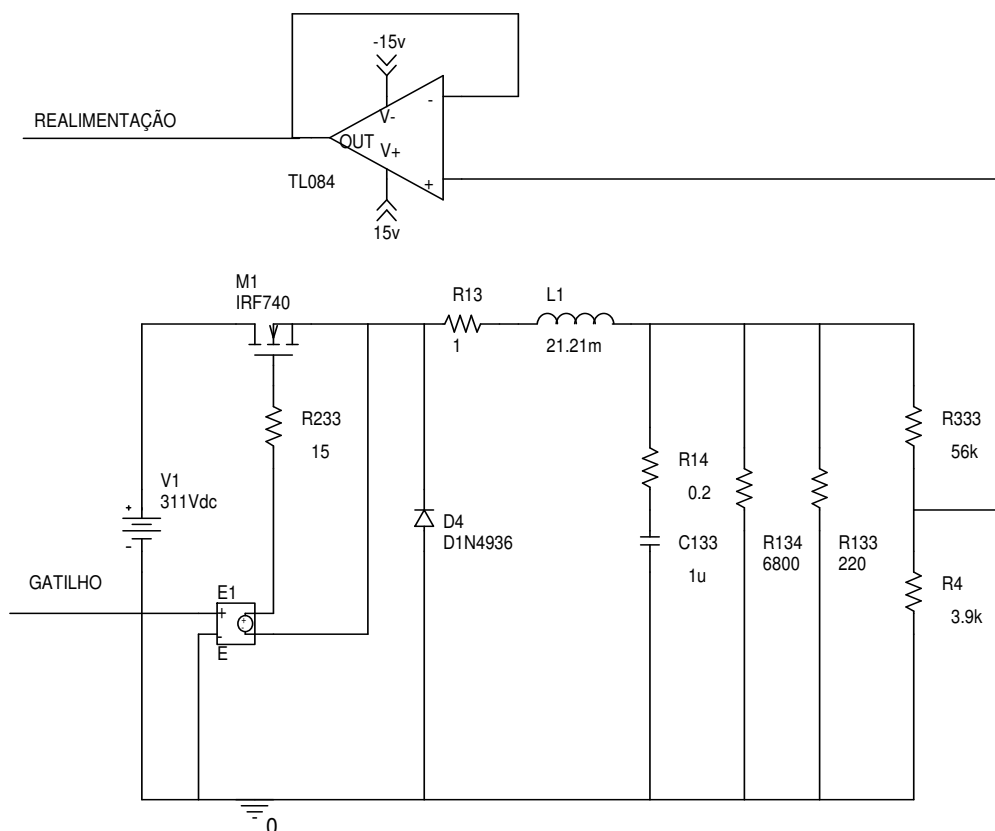


Figura 33 – Etapa de potência e realimentação do conversor Buck.

Na Figura 34 são apresentados o oscilador, modulador e controlador.

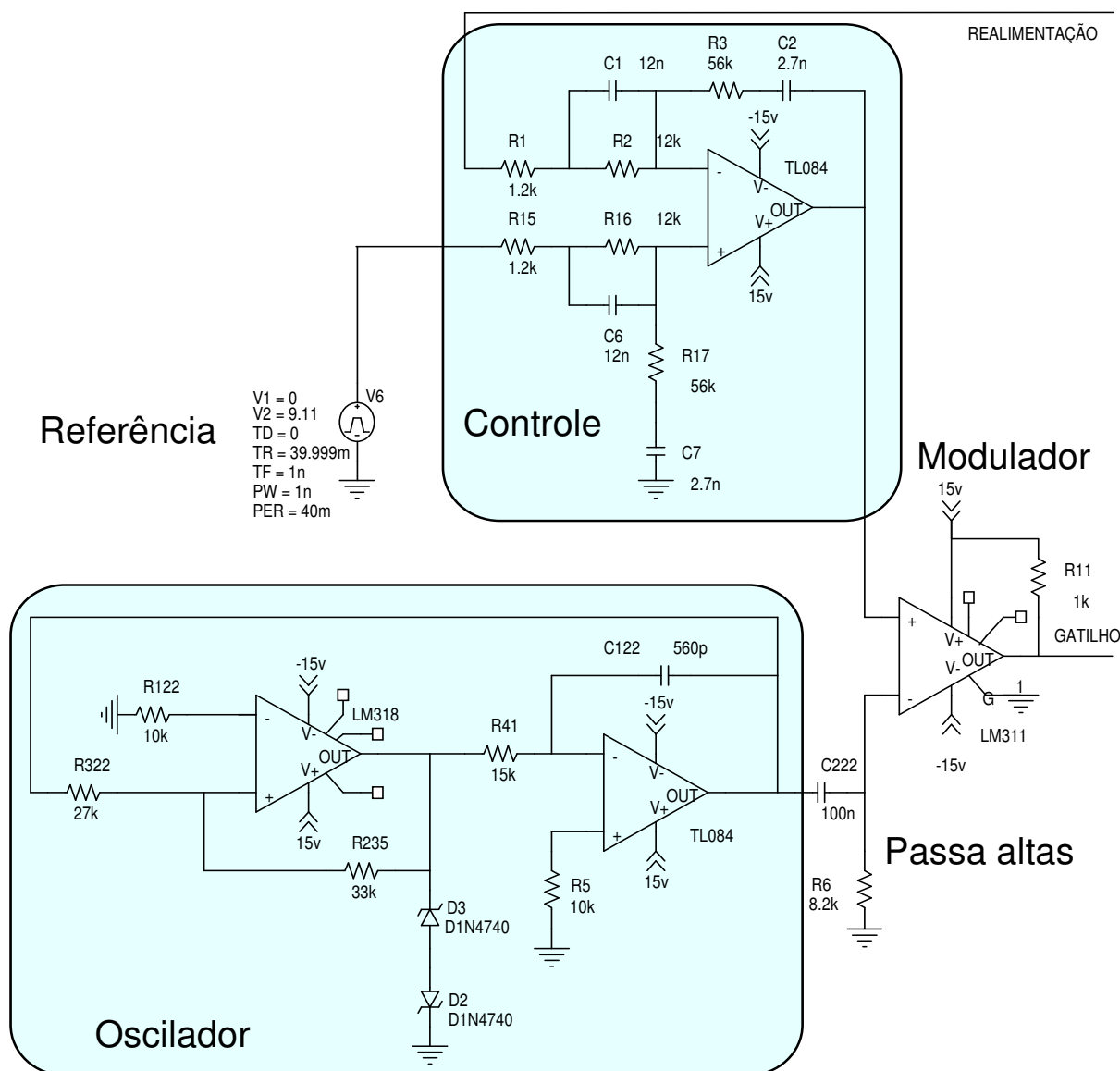


Figura 34 – Etapa de controle do conversor Buck.

Devendo este conversor ser capaz de operar com tensões de saída variando de 0 (zero) a 140V, a simulação foi realizada utilizando uma referência de tensão no formato de rampa. Os resultados obtidos são apresentados a seguir.

A Figura 35 apresenta a referência e a tensão de saída do conversor Buck. Com base na resposta do conversor é possível confirmar a operação correta do controle.

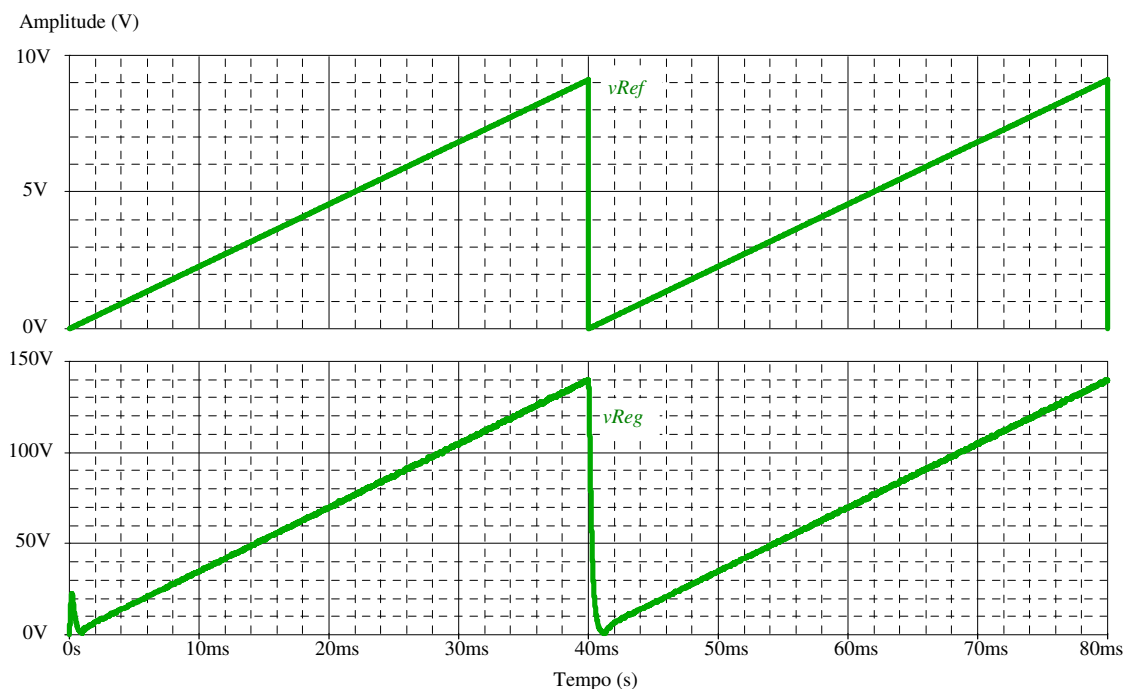


Figura 35 – Referência e tensão de saída do conversor Buck simulado.

2.6.2 Conversor CC-CA isolado do tipo Push-Pull e Multiplicador de tensão de Crockcroft-Walton

A simulação do conversor CC-CA isolado do tipo Push-Pull e do multiplicador de tensão foi realizada com base no circuito apresentado na Figura 36.

Visando apresentar tanto o comportamento em baixa frequência quanto o em alta frequência, a simulação deste conversor foi realizada contemplando todo o transitório de partida deste conversor. A Figura 37 apresenta a partida deste conversor, nesta é possível visualizar a tensão $vReg$ fornecida pelo conversor Buck e a alta tensão na saída do multiplicador (U). A grande constante de tempo existente nesse circuito é resultado da utilização do capacitor de grande capacitância conectado a saída do sistema, utilizado para estabilizar a saída de alta tensão ao longo dos trens de pulsos a que ela estará sujeita.

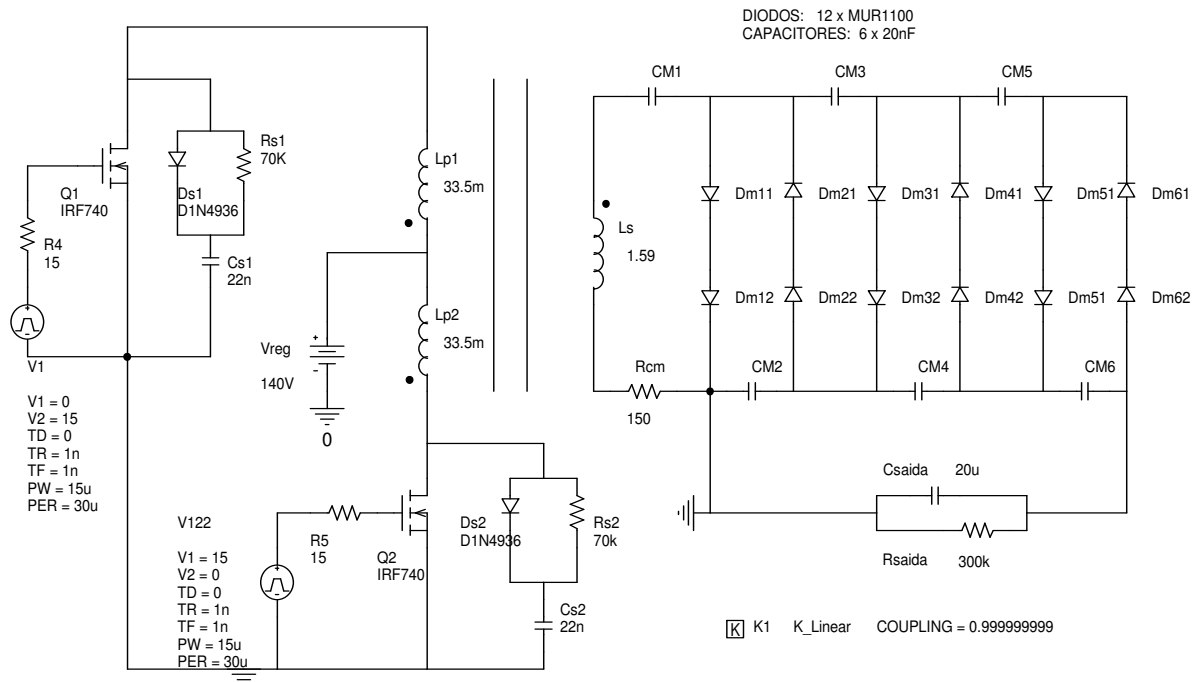


Figura 36 – Circuito do Push-Pull e Multiplicador de tensão simulado.

A Figura 38 apresenta o comportamento em alta frequência das tensões nos interruptores do conversor Push-Pull, reforçando assim o fato da razão cíclica ter sido regulada para ser exatamente 50%.

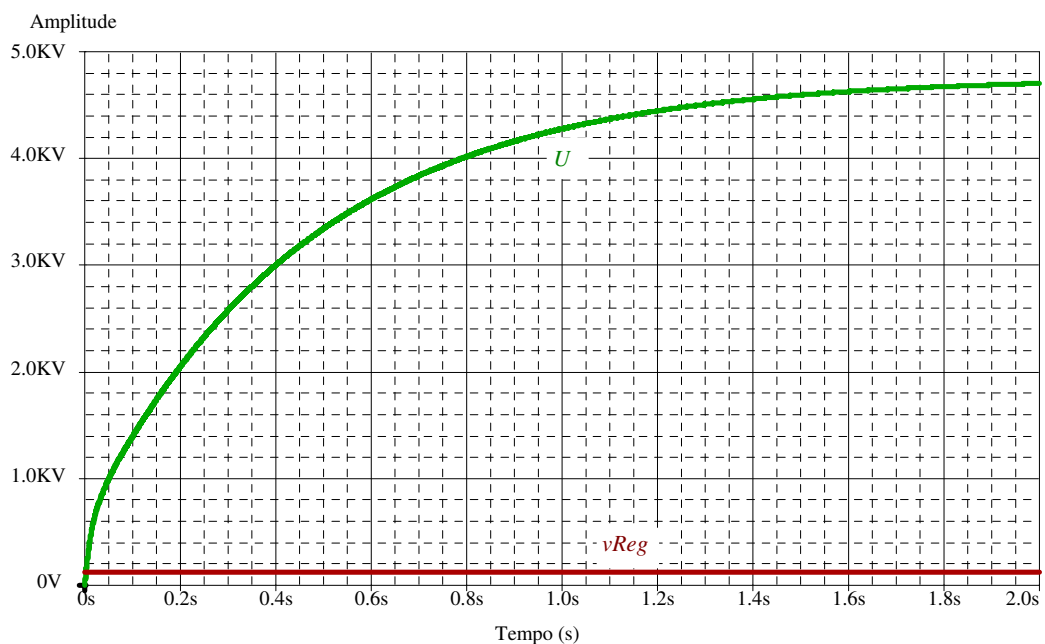


Figura 37 – Tensão na saída (U) e tensão no barramento intermediário ($vReg$).

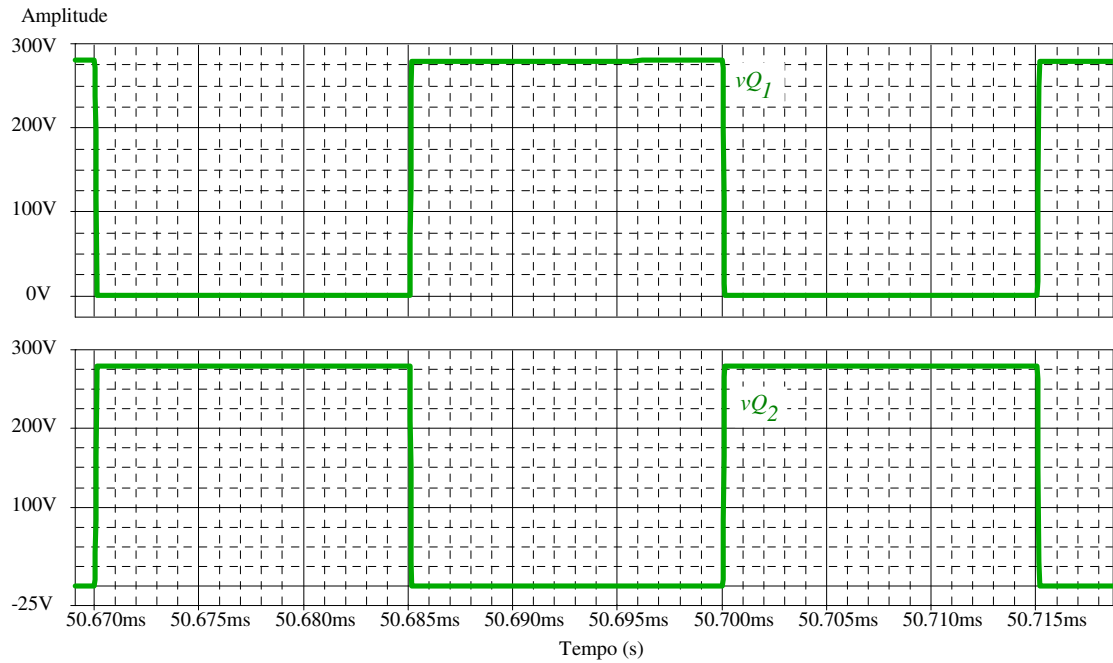


Figura 38 – Tensão no interruptor Q_1 (v_{Q_1}) e tensão no interruptor Q_2 (v_{Q_2}).

Na Figura 39 são apresentadas as tensões nos enrolamentos do transformador. Com base nestas é possível verificar a elevação de 6,8 vezes prevista para o transformador.

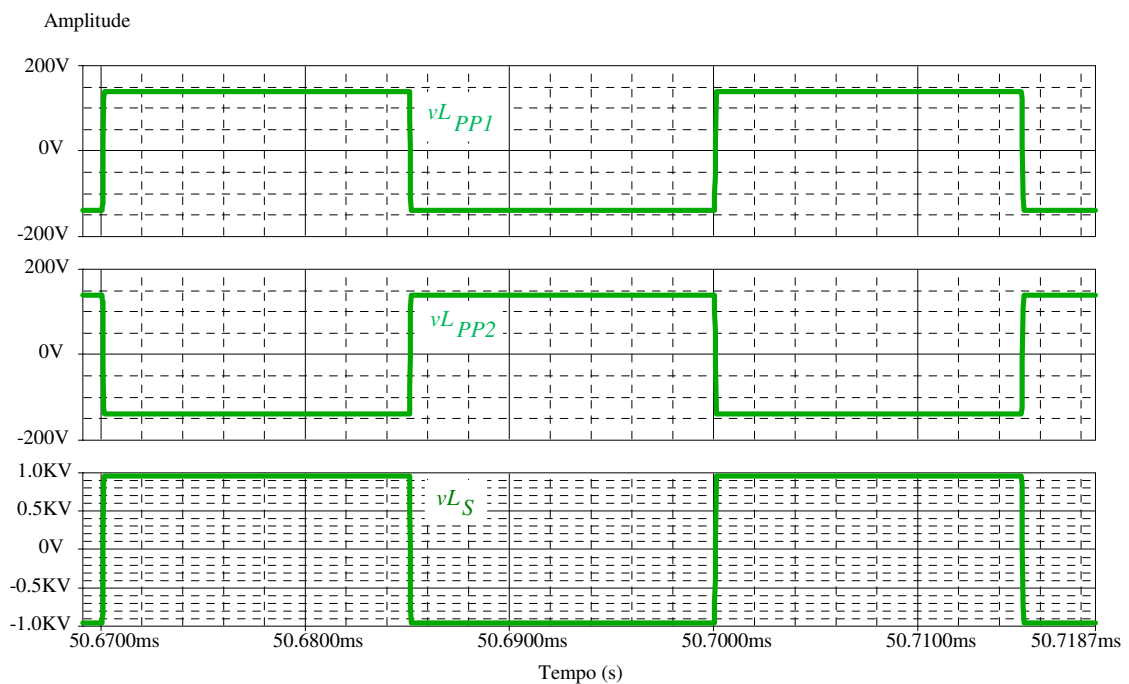


Figura 39 – Tensões nos enrolamentos do transformador do conversor Push-Pull ($v_{L_{PP1}}$, $v_{L_{PP2}}$ e v_{L_S}).

Na Figura 40 são apresentadas a tensão no secundário do transformador e a corrente no mesmo. Nesta figura é possível verificar que a especificação do resistor de carga, realizada com base na máxima constante de tempo permitida, foi realizada corretamente, pois ao fim de cada semiciclo de comutação a corrente neste resistor tende a zero indicando que as capacitâncias envolvidas com o semiciclo em questão foram totalmente carregadas.

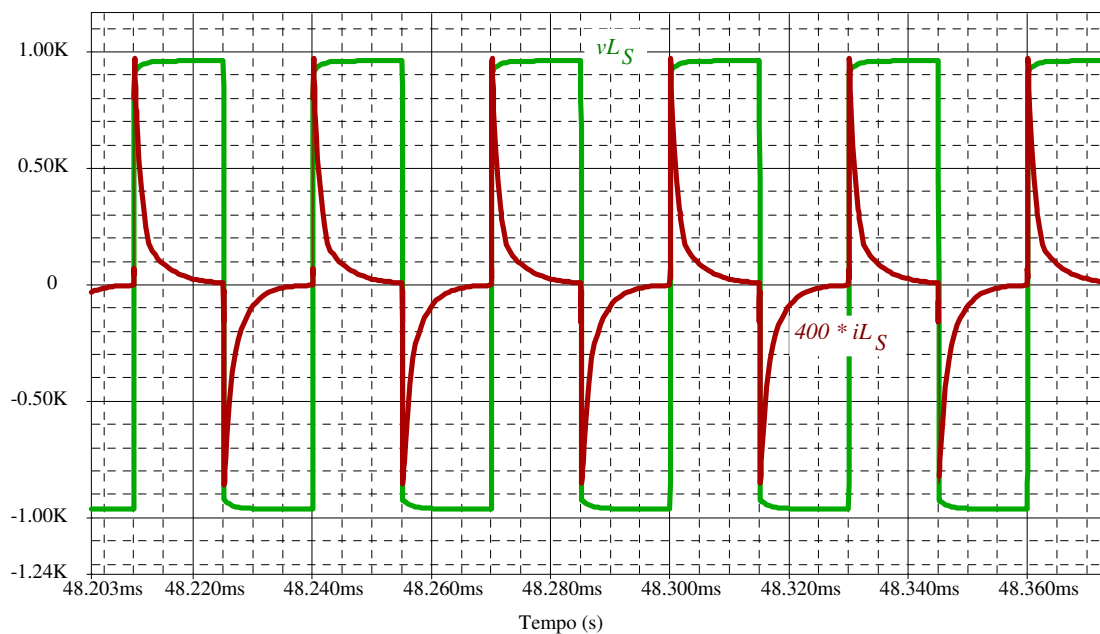


Figura 40 – Tensão e corrente no secundário do transformador do conversor Push-Pull (vL_S e iL_S).

2.7 CONCLUSÃO

Neste capítulo a estrutura proposta para a fonte de alta tensão foi apresentada. A sua análise e projeto foram realizados e, via simulação, foram validados.

Os resultados obtidos com o conversor Buck via simulação comprovaram a eficácia do controle implementado, que atuou corretamente em toda a faixa desejada para a tensão de saída.

Os resultados obtidos com o conversor Push-Pull via simulação comprovaram o propósito não só da estrutura em si, mas também de componentes como o resistor utilizado para carregar o multiplicador, que atuou corretamente fazendo com que o transformador gerenciasse somente correntes exponenciais e não pulsadas como os multiplicadores regulares consomem.

O fator de elevação em torno de 40 vezes proporcionado pelo Push-Pull com multiplicador de Crockcroft-Walton pode ser verificado, bem como os níveis de tensão de saída entre 0 e 5000V.

Os esforços de tensão e corrente nos componentes foram confirmados via simulação e estando dentro das faixas esperadas confirmaram possibilidade da implementação prática do circuito.

3 PULSADOR DE ALTA TENSÃO

3.1 INTRODUÇÃO

Avaliando as características solicitadas em norma, verificou-se que a estrutura proposta pela norma vigente é uma opção viável e simples para a implementação do pulsador.

A Figura 41 apresenta o circuito elétrico do gerador de pulsos em questão.

Onde:

R_C	<i>Resistor de carga do capacitor de armazenagem.</i>
C_C	<i>Capacitor de armazenagem.</i>
Q_P	<i>Interruptor do pulsador de alta tensão.</i>
R_S	<i>Resistor para formatação dos pulsos.</i>
R_M	<i>Resistor para casamento de impedâncias.</i>
C_D	<i>Capacitor para bloqueio de nível CC.</i>

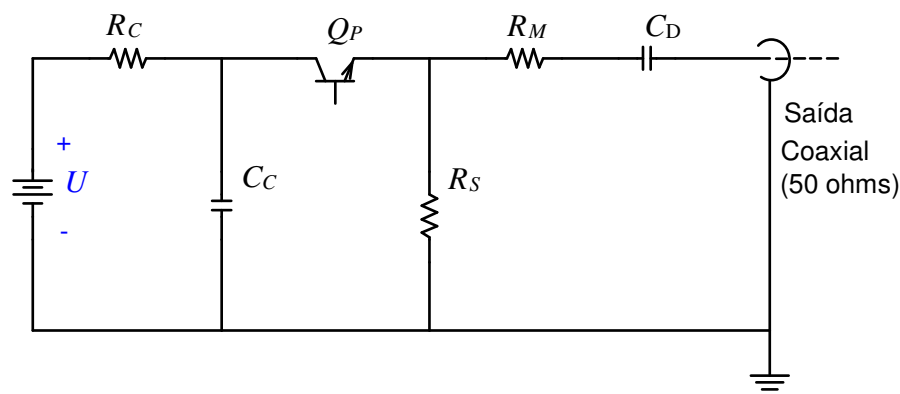


Figura 41 – Circuito elétrico do Gerador de Transientes Rápidos.

3.2 ANÁLISE QUALITATIVA

Ao longo da análise qualitativa, serão assumidas as referências de tensões e correntes apresentadas na Figura 42. Na análise também será considerada a existência de uma resistência série com o interruptor. Esta consideração é necessária devido as características dos MOSFETs, que é o tipo de transistor previsto para este circuito.

O comando do interruptor Q_P será realizado considerando que este ficará fechado somente o tempo necessário para finalização do transitório de descarga do capacitor C_C , sendo

aberto logo que este finalizar. As formas de onda apresentadas nesta análise não estão apresentadas em escala no tempo. O comportamento transitório durante a geração de um pulso é muito mais rápido que o transitório de recuperação do circuito, porém na análise estão apresentados com igual duração para melhor entendimento.

As variáveis elétricas e componentes auxiliares ou parasitas apresentados na Figura 42 seguem a nomenclatura abaixo.

v_A	Tensão no nó A.
v_B	Tensão no nó B.
v_{C_C}	Tensão no capacitor de armazenagem.
v_{Q_P}	Tensão no interruptor Q_P .
g_{Q_P}	Gatilho do interruptor Q_P .
v_{R_C}	Tensão no resistor de carga do capacitor de armazenagem.
v_{R_M}	Tensão no resistor de casamento da impedância.
v_{R_S}	Tensão do resistor de formatação dos pulsos.
v_{Pulsos}	Tensão de saída do pulsador.
i_{R_C}	Corrente no resistor de carga do capacitor de armazenagem.
i_{Q_P}	Corrente no interruptor do Pulsador de Alta Tensão.
R_{Q_P}	Resistência série do interruptor do pulsador.
R_{TESTE}	Carga resistiva utilizada para o projeto do pulsador.

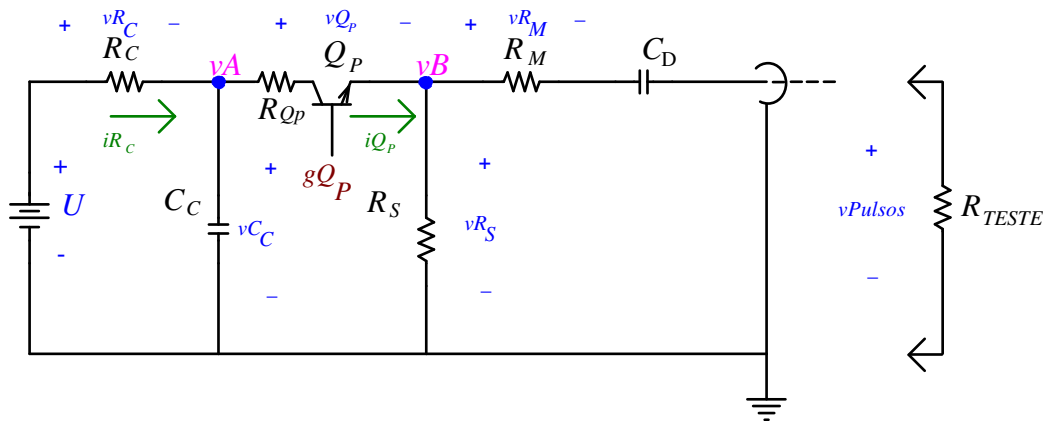


Figura 42 – Circuito do Gerador de Transientes Rápidos utilizado ao longo das análises.

Analisando o circuito apresentado pode-se verificar que o mesmo possui duas etapas de operação, descritas a seguir.

A primeira etapa de operação, ilustrada na Figura 43, inicia com o fechamento do interruptor Q_P , fazendo com que o capacitor C_C seja conectado ao circuito de saída. Com isto,

a tensão no capacitor C_C , que está com valor próximo a U , começa a diminuir e sua energia passa a ser fornecida para a saída através de R_M e C_D , e consumida, em parte, pelo resistor R_S . Após a finalização do transitório de descarga, a tensão no capacitor C_C tende a estabilização no valor definido pelo divisor resistivo formado por R_C , R_S e R_{QP} .

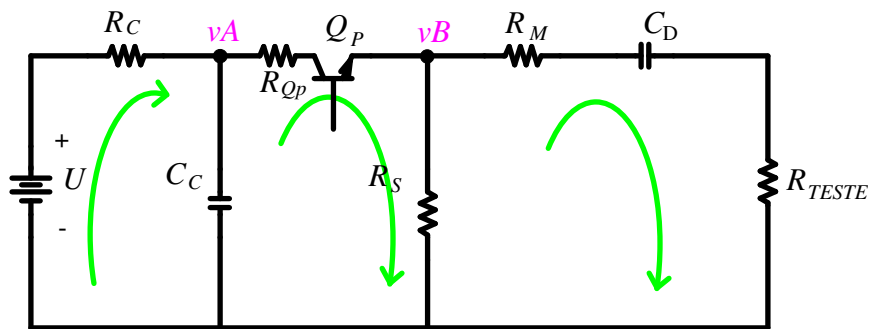


Figura 43 – Primeira etapa de operação do Pulsador de Alta Tensão.

A segunda etapa de operação, ilustrada na Figura 44, inicia com a abertura do interruptor Q_P , desta forma o circuito de saída é desacoplado do circuito de entrada permitindo assim que o capacitor C_C se carregue com uma tensão de valor próximo a U . Nesta etapa o capacitor C_D inicia sua descarga através dos resistores R_M e R_S , no entanto a sua tensão sofrerá somente uma pequena variação devido as constantes de tempo do circuito. A Figura 44 apresenta esta etapa de operação.

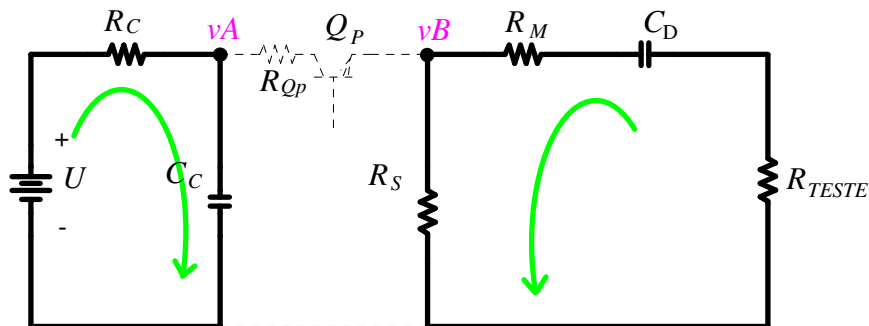


Figura 44 – Segunda etapa de operação do Pulsador de Alta Tensão.

As formas de onda das principais variáveis deste pulsador são apresentadas na Figura

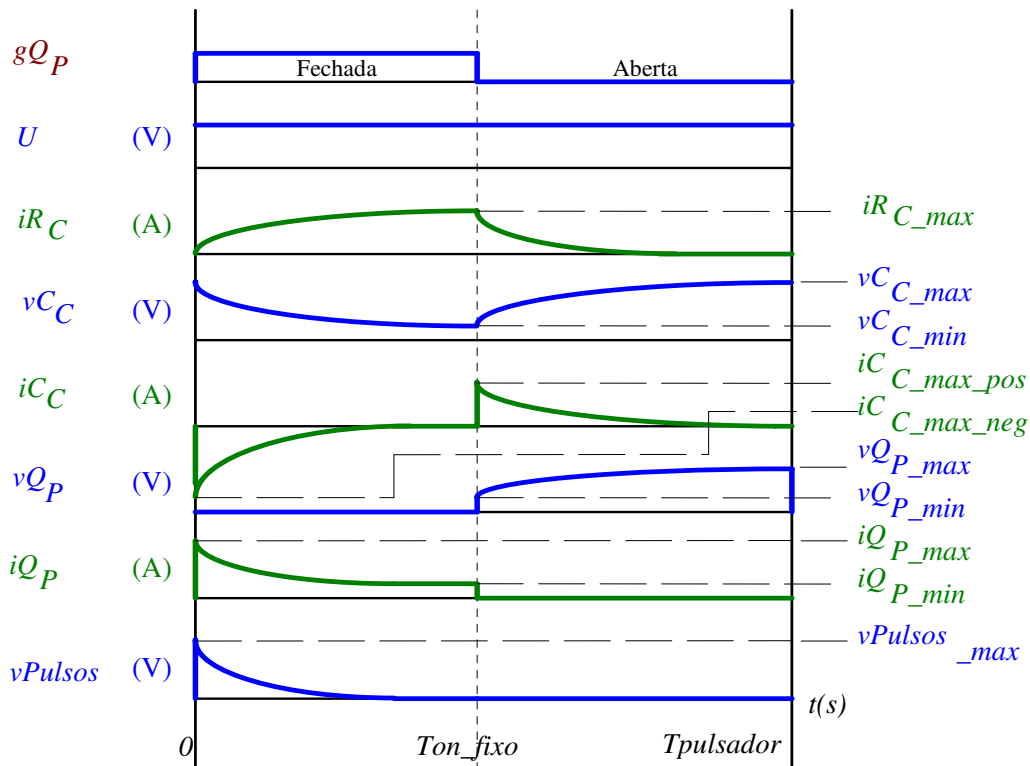


Figura 45 – Formas de onda para o pulsador de alta tensão.

3.3 ANÁLISE QUANTITATIVA

Para equacionar a tensão de saída em função do tempo, optou-se pela solução através da Análise Nodal nos pontos A e B, juntamente com as teorias de Laplace aplicadas a circuitos.

Visando obter as equações que descrevem o comportamento da tensão de saída, pode-se analisar o circuito a partir do momento em que o interruptor Q_P é fechado. O capacitor C_D , utilizado para bloqueio de tensão contínua será desconsiderado nesta análise de transitório, pois seu comportamento não deve afetar significativamente os mesmos. Esta consideração se embasa no fato de que em regime permanente um capacitor de bloqueio CC normalmente gera uma constante de tempo elevada em relação às demais presentes no sistema e por isso deverá somente subtrair uma pequena parcela de componente CC dos transitórios a serem gerados.

A equação (30) apresenta a análise nodal no ponto A.

$$\frac{V_A(S) - U/S}{R_C} + \frac{\left(V_A(S) - U/S\right)}{\frac{1}{C_C \cdot S}} + \frac{V_A(S) - V_B(S)}{R_{QP}} = 0 \quad (30)$$

A equação (31) apresenta a análise nodal no ponto B.

$$\frac{V_B(S) - V_A(S)}{R_{QP}} + \frac{V_B(S)}{R_S} + \frac{V_B(S)}{R_M + R_{TESTE}} = 0 \quad (31)$$

Utilizando estas equações e as teorias de análise de circuitos pertinentes ao caso, pode-se encontrar $vB(t)$ que é apresentado na equação (32). Utilizando a equação (33) acha-se facilmente $vPulsos(t)$, apresentado na equação (34).

$$vB(t) = U \left(\delta e^{-\frac{\alpha t}{C_C R_C \beta}} + \lambda \right) \frac{R_S}{\alpha \beta} \quad (32)$$

Onde:

$$\begin{aligned} \alpha &= R_{QP} (R_M + R_{TESTE} + R_S) + R_S (R_M + R_{TESTE}) + R_C (R_M + R_{TESTE} + R_S) \\ \beta &= R_{QP} (R_M + R_{TESTE} + R_S) + R_S (R_M + R_{TESTE}) \\ \delta &= (R_M + R_{TESTE} + R_S) (R_M + R_{TESTE}) R_C \\ \lambda &= R_M R_{QP} R_S + R_{TESTE} \left(2R_M (R_{QP} + R_S) + R_{QP} R_S \right) + (R_{QP} + R_S) (R_{TESTE}^2 + R_M^2) \end{aligned}$$

$$vPulsos(t) = \frac{vB(t) \cdot R_{TESTE}}{R_{TESTE} + R_M} \quad (33)$$

$$vPulsos(t) = U \left(\delta e^{-\frac{\alpha t}{C_C R_C \beta}} + \lambda \right) \frac{R_S}{\alpha \beta} \left(\frac{R_{TESTE}}{R_{TESTE} + R_M} \right) \quad (34)$$

Onde:

$$\begin{aligned}
\alpha &= R_{QP} (R_M + R_{TESTE} + R_S) + R_S (R_M + R_{TESTE}) + R_C (R_M + R_{TESTE} + R_S) \\
\beta &= R_{QP} (R_M + R_{TESTE} + R_S) + R_S (R_M + R_{TESTE}) \\
\delta &= (R_M + R_{TESTE} + R_S) (R_M + R_{TESTE}) R_C \\
\lambda &= R_M R_{QP} R_S + R_{TESTE} \cdot (2R_M (R_{QP} + R_S) + R_{QP} R_S) + (R_{QP} + R_S) (R_{TESTE}^2 + R_M^2)
\end{aligned}$$

Como haverão esforços de tensão consideráveis nos resistores R_M e R_S somente durante o transitório de descarga do capacitor C_C , estas tensões podem ser encontradas utilizando as equações (35) e (36) respectivamente.

$$vR_M(t) = \frac{vB(t) \cdot R_M}{R_{TESTE} + R_M} \quad (35)$$

$$vR_S(t) = vB(t) \quad (36)$$

Ainda durante o transitório de descarga, pode-se encontrar a tensão no resistor R_C durante esta etapa utilizando a equação (37).

$$vR_C(t) \Big|_{Q_P=fechada} = U - vR_S(t) \quad (37)$$

Durante o transitório de carga do capacitor de armazenagem, a tensão no resistor de carga é dada pela equação (38).

$$vR_C(t) \Big|_{Q_P=aberta} = U \cdot e^{-\left(\frac{t}{R_C \cdot C_C}\right)} \quad (38)$$

Podendo este pulsador ser utilizado de diversas maneiras diferentes, com frequência e perfil de pulsos das mais variadas formas, o cálculo das correntes eficazes e potências nos componentes serão calculados para o pior caso.

O ponto de operação deste pulsador onde ocorrem os maiores esforços é caracterizado pela sua saída (R_{TESTE}) em curto circuito e pela geração contínua de pulsos na frequência mais

alta em que será permitida a geração contínua de pulsos. Conforme apresentado, a norma prevê a geração de 75 pulsos durante cada pacote de transientes rápidos, resultando em aproximadamente 230 pulsos por segundo. Sendo assim, para que este equacionamento seja válido, deve-se optar pela geração de pulsos contínua numa frequência acima de 230 Hz.

Avaliando a duração teórica dos transientes e visando limitar perdas desnecessárias, é possível prever uma largura de pulso de gatilho máxima para o interruptor do pulsador (interruptor fechado) fixa de aproximadamente 500ns, ou seja, 5% do período dos pulsos da máxima frequência de pulsos a ser gerada (100 kHz). Este tempo é definido de acordo com a nomenclatura abaixo.

Ton_fixo *Tempo fixo que o interruptor Q_P se mantém fechado por ciclo de comutação.*

Com base nestas considerações e utilizando as equações (41) e (43) pode-se encontrar a potência em R_S e em R_M respectivamente, as quais necessitam dos valores das tensões eficazes nos mesmos resistores, calculadas nas equações (40) e (42) respectivamente.

Nestas equações deve-se dar atenção ao fato do período mínimo do pulsador ser obtido com a máxima frequência de geração de pulsos e que o período mínimo para geração contínua de pulsos é obtido usando a máxima frequência de geração contínua de pulsos.

$$vR_{S_med} = \frac{I}{T_{Pulsador_cont_min}} \int_0^{Ton_fixo} vR_S(t) dt \quad (39)$$

$$vR_{S_rms} = \sqrt{\frac{I}{T_{Pulsador_cont_min}} \int_0^{Ton_fixo} (vR_S(t))^2 dt} \quad (40)$$

$$pR_S = \frac{vR_{S_rms}^2}{R_S} \quad (41)$$

$$vR_{M_rms} = \sqrt{\frac{I}{T_{Pulsador_cont_min}} \int_0^{Ton_fixo} (vR_M(t))^2 dt} \quad (42)$$

$$pR_M = \frac{vR_{M_rms}^2}{R_M} \quad (43)$$

As correntes eficaz e média no interruptor e eficaz no capacitor de bloqueio CC são encontradas através das equações (44), (45) e (46) respectivamente.

$$iQ_{P_rms} = \frac{vR_{S_rms}}{(R_M // R_S)} \quad (44)$$

$$iQ_{P_med} = \frac{vR_{S_med}}{(R_M // R_S)} \quad (45)$$

$$iC_{D_rms} = \frac{vR_{M_rms}}{R_M} \quad (46)$$

Em relação à potência no interrupto Q_P sabe-se que, devido ao perfil de comutação deste dispositivo ser baseado unicamente em tempos fechados de curta duração, as perdas por comutação devem trazer as maiores contribuições em termos de potência dissipada no dispositivo do que as perdas por condução. Devido à previsão deste dispositivo não ser um interruptor discreto, mas sim um arranjo série destes, as considerações em relação às perdas envolvidas são discutidas adiante durante o projeto deste dispositivo.

Utilizando as equações (37) e (38) pode-se encontrar a potência em R_C conforme apresentado na equação (48). Nesta deve-se utilizar a tensão eficaz em R_C calculada de forma aproximada, utilizando a equação (47).

$$vR_{C_rms} = \sqrt{\frac{I}{T_{Pulsador_cont_min}} \left[\int_0^{T_{Pulsador_cont_min}} (vR_C(t)|_{Q_P=aberta})^2 dt + \int_0^{Ton_fixo} (vR_C(t)|_{Q_P=fechada})^2 dt \right]} \quad (47)$$

$$pR_C = \frac{vR_{C-rms}^2}{R_C} \quad (48)$$

Além do estudo de esforços nos componentes do pulsador já apresentado, verifica-se a necessidade de alguns comentários referentes ao comportamento pulsado das correntes e tensões.

Como este pulsador irá operar com alta tensão e os valores de resistência envolvidos são relativamente baixos, haverá pulsos de alta corrente e conseqüentemente de alta potência que deverão ser suportados pelos componentes físicos especificados.

No resistor R_C haverá transitórios de corrente partindo de um valor ligeiramente menor que U/R_C . No interruptor tem-se, no pior caso, picos de corrente da ordem de $U/(R_{QP} + R_S//R_M)$. Nos resistores R_S e R_M ocorrerão picos de corrente dados pelo divisor resistivo de corrente formado por R_S e R_M para a corrente do interruptor Q_P .

Em relação aos esforços de tensão, os capacitores C_C e C_D deverão possuir baixa indutância série e suas tensões de operação deverão ser maiores que U e vR_{S_med} respectivamente. Este segundo valor pode ser utilizado devido a este valor médio ser seguramente maior que o da tensão média no capacitor C_D .

O interruptor Q_P deverá também suportar a tensão máxima de entrada U .

Sendo assim, os componentes deverão ser especificados não somente com base nos esforços calculados a partir das equações fornecidas, mas também com características capazes de suportar esforços pulsados descritos nesta seção.

3.4 METODOLOGIA DE PROJETO

Devido à quantidade de variáveis que a equação (34) possui, são necessárias algumas informações auxiliares apresentadas na norma para obter relações matemáticas suficientes para permitir que todos os componentes do circuito sejam calculados.

A norma especifica a impedância de saída deste circuito em 50Ω . Analisando o circuito verifica-se que $R_M + R_S // R_{QP}$ deve ser igual a 50Ω , tal como apresentado na equação (49). Assume-se que nesta etapa do projeto, que o dispositivo comutador cuja resistência série é chamada de R_{QP} , já foi projetado e sua resistência série já é conhecida.

$$R_M + R_{QP} // R_S = 50\Omega \quad (49)$$

Esta relação permite estabelecer a relação apresentada na equação (50), a qual será utilizada ao longo do projeto.

$$R_M = 50\Omega - \frac{R_{QP} R_S}{R_{QP} + R_S} \quad (50)$$

Primeiro passo de projeto: O projeto do capacitor de armazenagem (C_C) e do resistor de carga (R_C) deve ser realizado de forma que a tensão neste capacitor alcance a tensão U ao fim de cada ciclo de comutação. Para realizar esta especificação deve-se utilizar a máxima frequência de geração dos pulsos e o parâmetro T_{on_fixo} para saber qual será o menor período de tempo disponível para a carga de tal capacitância. O valor da capacitância deve ser arbitrariamente escolhido. No entanto deve-se ter em mente que nem todos os valores permitirão que o circuito satisfaça todas as especificações da norma vigente. Isto significa que o projeto deste circuito é um processo iterativo, que deve ao final ser verificado e ajustado caso necessário. Ao longo de inúmeras especificações verificou-se que uma capacitância de 680pF é um bom valor inicial para a especificação deste circuito. Este valor de capacitância

não foi escolhido simplesmente devido aos resultados matemáticos obtidos com o mesmo, mas também devido a sua fácil obtenção para tensões da ordem de 5kV e pela minimização de perdas no circuito.

Segundo passo de projeto: Utilizando a resistência R_{QP} , a relação envolvendo R_M apresentada na equação (50), os valores de R_C e C_C encontrados no primeiro passo de projeto e a equação (34), os componentes restantes podem ser facilmente encontrados. Já que a equação (34) representa a descarga de uma capacitância, é possível achar o valor de R_S utilizando a informação que a norma fornece quanto ao tempo de duração do pulso para uma carga teste de $1k\Omega$. Já que o tempo de descarga depende da carga conectada a saída do sistema e que a segunda carga teste é de 50Ω , recomenda-se utilizar a maior tolerância possível para o tempo de duração permitida pela norma. Desta forma as potências envolvidas serão minimizadas e o circuito trabalhará com transientes mais lentos, porém dentro do previsto pela norma, minimizando a emissão de ruídos que podem vir a prejudicar o funcionamento do próprio equipamento.

Terceiro passo de projeto: Devido às características do circuito em projeto, a tensão de entrada máxima necessária para a geração dos pulsos com as amplitudes solicitadas pela norma deve ser realizada de acordo com a equação (51). Esta equação reflete a amplitude de pico do sinal de saída para uma carga de 50Ω até a entrada e faz com que a amplitude dos pulsos em uma carga teste de 50Ω alcance os níveis desejados. Assim como a tensão U_{max} está para a máxima amplitude de pulsos a ser gerada (2000V para carga de 50Ω), as tensões intermediárias necessárias para gerar os pulsos de 250 a 1000V (Carga de 50Ω) deverão estar para a amplitude dos seus respectivos pulsos de saída, proporcionalmente.

$$U_{max} = \frac{\left(\frac{vPulsos_{max}|_{50\Omega}}{50} \right) (R_M + 50)}{(R_S // (R_M + 50))} (R_S // (R_M + 50) + R_{QP}) \quad (51)$$

Quarto passo de projeto: Tal como mencionado o projeto deste circuito é iterativo. Sendo assim o tempo de duração para a segunda carga teste deve ser confirmado. A geração de um gráfico temporal da equação (34) utilizando os valores de componentes encontrados e uma carga teste de 50Ω permite a confirmação visual do tempo de duração, o qual deverá estar de acordo com os limites especificados pela norma. Caso o tempo de duração para esta segunda carga teste esteja fora da faixa permitida pela norma, deve-se optar por um novo valor de capacitância e revisar o projeto até que os requisitos sejam satisfeitos.

Em relação à potência drenada da fonte U pelo pulsador em questão, esta pode ser encontrada somando-se as potências em R_C , R_S e R_M . A potência no dispositivo comutador não será adicionada devido a considerações apresentadas ao longo do seu projeto.

3.5 ELEMENTO COMUTADOR DE ALTA TENSÃO ULTRA-RÁPIDO COM TEMPO LIGADO FIXO

3.5.1 Introdução

As últimas décadas têm sido de grandes avanços relativos aos dispositivos semicondutores de potência. Dispositivos semicondutores de alta tensão tiveram seus limites elevados a níveis nunca esperados. IGBTs (Insulated Gate Bipolar Transistors ou em português Transistores Bipolares com Gatilho Isolado) que operam com tensões na ordem de alguns kilovolts e MOSFETs comutando muito mais que um kilovolt são alguns exemplos desta evolução. Estes avanços também ocorreram para a corrente e velocidades de comutação

suportados, entretanto, o mercado atual ainda sofre com a falta de semicondutores que combinem todas estas características em um único componente.

Aplicações atuais tais como esterilização de alimentos utilizando campos elétricos, a administração de drogas em pesquisas conduzidas no ramo da biomedicina e normas relacionadas com a Compatibilidade Eletromagnética (EMC – Electromagnetical Compatibility) são algumas das linhas de trabalho que forçam os limites destes componentes a cada dia. Normas tais como a IEC61000-4-4 [1], a qual forma a base deste trabalho, propõem a utilização de um Gerador de Transientes Rápidos/Bursts capaz de gerar sinais com tempo de subida da ordem de 5ns e tensões na faixa de 4kV. Tal como mencionado previamente, os semicondutores discretos encontrados no mercado atual são incapazes de satisfazer tais necessidades.

Visando alcançar os níveis de tensão e velocidade mencionados, empresas especializadas em aplicações envolvendo alta tensão conseguiram criar dispositivos semicondutores capazes de satisfazer tais necessidades. Estes dispositivos são encontrados no mercado atual a preços na faixa de mil dólares americanos, e a por esta razão acabam sendo uma opção inviável para empresas que focam em produtos de baixo custo.

Sabe-se, até mesmo pelas folhas de dados de dispositivos comerciais, que estes são na verdade formados por arranjos série e paralelo de interruptores de potência discretos de baixa tensão, controlados de forma a compartilharem a mesma tensão e corrente entre si durante a sua operação.

Com a verificação de que a obtenção do correto compartilhamento de tensão entre os interruptores utilizados em uma conexão série de interruptores de potência discretos é o fator mais importante na obtenção de um dispositivo capaz de comutar tensões elevadas, é possível

identificar desbalanços construtivos e outros fatores que dificultam tal forma de conexão de interruptores de potência.

Os dois principais parâmetros identificados como causadores do desbalanço de tensão são a resistência série dos interruptores discretos quando em aberto e as capacitâncias parasitas da entrada do gatilho conforme o modelo simplificado apresentado na Figura 46.

A variação na resistência série em aberto acarreta no desbalanço da tensão quando o arranjo de interruptores se encontra em aberto, pois mesmo em aberto, os interruptores de potência possuem uma corrente de fuga e quando esta flui através de interruptores conectados em série cujas resistências série em aberto são diferentes, a queda de tensão nestas será diferente. Este erro no compartilhamento da tensão é chamado de Desbalanço Estático.

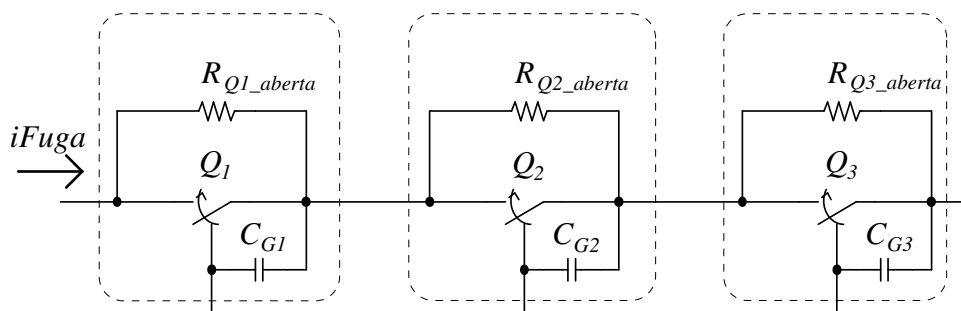


Figura 46 – Modelo simplificado para um arranjo de interruptores conectados em série.

Já as variações das capacitâncias parasitas acarretam em diferentes comportamentos dinâmicos e assim os tempos de fechamento e abertura dos interruptores diferenciam entre si, acarretando na ocorrência de sobretensão em alguns dos interruptores. Este erro no compartilhamento da tensão é chamado de Desbalanço Dinâmico.

A Figura 47 apresenta os dois tipos de desbalanço descritos e a Figura 48 detalha o momento do fechamento dos interruptores.

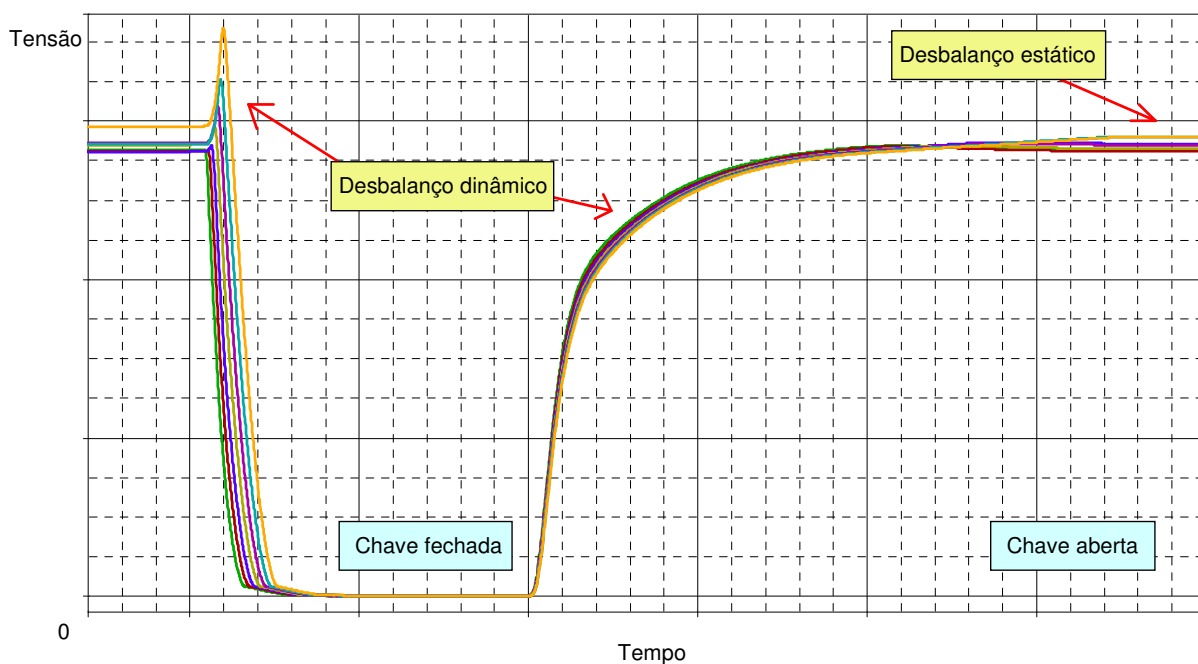


Figura 47 – Apresentação dos desbalanços dinâmico e estático.

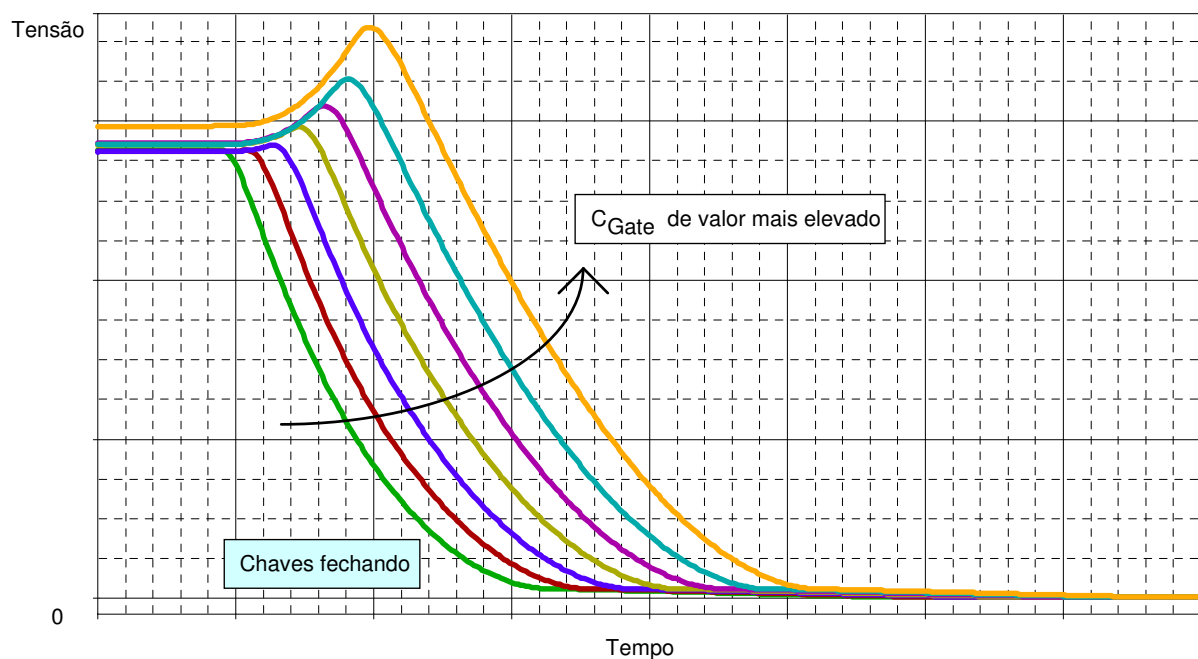


Figura 48 – Detalhe do desbalanço dinâmico.

Esforços acadêmicos relacionados com o estudo da conexão série de interruptores de potência vem sendo executados por muitos anos. As primeiras tentativas de atingir tempos de fechamento ultra-rápidos em arranjos série de interruptores de potência ocorreram no início dos anos 90 quando foram identificados que os problemas de desbalanço eram não somente

resultados da variação de parâmetros na construção dos semicondutores, mas também devido a técnicas de layout ineficientes. Em 1992 Baker e Johnson apresentaram a técnica de acoplamento capacitivo [7] utilizada para permitir a conexão em série de MOSFETs. Esta foi a primeira estrutura capaz de gerenciar altas tensões utilizando MOSFETs conectados em série que permitiu a obtenção de tempos de fechamento ultra-rápidos. Os estudos relacionados a esta técnica continuaram por muitos anos [8][9][10], e ainda continuam sendo realizados atualmente. Entretanto estudos posteriores a apresentação desta técnica, tal como o trabalho de Keith, Pringle, Rice and Birke [11], relataram que a técnica do acoplamento capacitivo é de difícil ajuste experimental, de forma que os resultados não foram satisfatórios. Testes utilizando esta técnica em estudos preliminares também chegaram a mesma conclusão, fazendo com que a técnica fosse deixada de lado.

A técnica do acoplamento magnético distribuído apresentada em [11] proporcionou tanto balanço estático e dinâmico de tensão como fechamento rápido do dispositivo testado. Mesmo utilizando correntes de gatilho relativamente altas, [11] alcançou tempos de fechamento da ordem de 45 ns, os quais ainda são lentos para aplicações tal como o Gerador de Transientes Rápidos proposto pela IEC61000-4-4.

Seguindo a linha do tempo, muitas estruturas e diferentes técnicas de controle proporcionaram o correto balanço de tensão em IGBTs conectados em séries. Gerster [12] propôs o sincronismo de interruptores utilizando processamento digital de sinais realimentados, uma opção inviável para a aplicação em devido à necessidade do gatilho ultra-rápido onde seriam aplicados procesadores de altíssima velocidade. Palmer e Githiari [13] propuseram o controle ativo da tensão de gatilho dos interruptores do arranjo. Consoli, Musumeci, Oriti e Testa [14] propuseram o controle do compartilhamento de tensão através de um controle baseado na característica de carga das capacitâncias de gatilho, e por aí afora.

Esforços recentes publicados por Sasagawa, Abe and Matsube [15] utilizaram o que fora chamado de Núcleos para Balanceamento dos Gatilhos para sincronizar IGBTs conectados em série. Eles utilizaram um núcleo magnético para conectar cada sinal de gatilho adjacente para sincronizar os interruptores.

Já que nenhuma das técnicas verificadas proporcionaria o tempo de fechamento desejado mantendo o compartilhamento de tensão, e pelo fato de que em geral os MOSFETs são mais rápidos que os IGBTs, optou-se por desenvolver um novo sistema de comutação para transistores do tipo MOSFET que satisfizesse as necessidades apresentadas previamente.

O Dispositivo Comutador de Alta Tensão Ultra-Rápido com Tempo Ligado Fixo apresentado nas sessões a seguir foi idealizado a partir do conversor CC-CC isolado do tipo Flyback. O seu projeto, considerações práticas e outros comentários são discutidos a seguir.

3.5.2 Dispositivo Comutador de Alta Tensão Ultra-Rápido com Tempo Ligado Fixo

Focando nas especificações mais importantes, foi verificada a possibilidade de utilizar um driver do tipo Flyback para realizar o acionamento ultra-rápido de um transistor do tipo MOSFET. O driver desenvolvido é de fato um conversor Flyback operando no modo de condução descontínuo que utiliza a capacitância do interruptor como capacitor de saída, um zener para proteger a entrada de gatilho e um resistor de carga em paralelo com a entrada de gatilho para descarregá-la rapidamente após a descarga do indutor secundário.

A Figura 49 apresenta o circuito do driver desenvolvido já na configuração de conexão série de interruptores de potência para formar um dispositivo comutador de alta tensão.

Idealmente, devido à velocidade de gatilho prevista para este circuito, a qual é garantida pela utilização de um gatilho operando no modo de injeção de corrente, é previsto

que durante o fechamento dos interruptores não ocorram desbalanços de tensão, pois todos os interruptores do arranjo irão iniciar o fechamento praticamente no mesmo instante.

Tal como é apresentado a seguir, os interruptores abrirão após um tempo fechado fixo pré-programado, que pode ser ajustado variando certos parâmetros do circuito. Como o processo de abertura ocorre após certo tempo que pode variar devido a efeitos parasitas e variações construtivas dos componentes, o processo de abertura dos interruptores necessita passar por um processo de calibração que será discutido adiante.

Quando o arranjo de interruptores estiver totalmente em aberto, o balanço de tensão nestes será garantido por resistores adicionados em paralelo com os mesmos, as quais formam um divisor resistivo que forçará o mesmo nível de tensão em cada uma dos interruptores do arranjo.

O driver apresentado possui cinco etapas de operação e ao longo da sua análise será considerada a seguinte nomenclatura:

U_{driver}	<i>Tensão de alimentação do driver.</i>
Q_{driver}	<i>Interruptor auxiliar do driver.</i>
$L_{P?}$	<i>Indutor primário do conjunto série número (?).</i>
$L_{S?}$	<i>Indutor secundário do conjunto série número (?).</i>
$D_{R?}$	<i>Diodo retificador do conjunto série número (?).</i>
$D_{Z?}$	<i>Diodo zener do conjunto série número (?).</i>
$R_{Carga?}$	<i>Resistor de carga do conjunto série número (?).</i>
$C_{G?}$	<i>Capacitor da entrada de gatilho do interruptor do conjunto série número (?).</i>
$Q_{A?}$	<i>Interruptor do conjunto série número (?).</i>
$R_{A?}$	<i>Resistor de balanceamento do conjunto série número (?).</i>

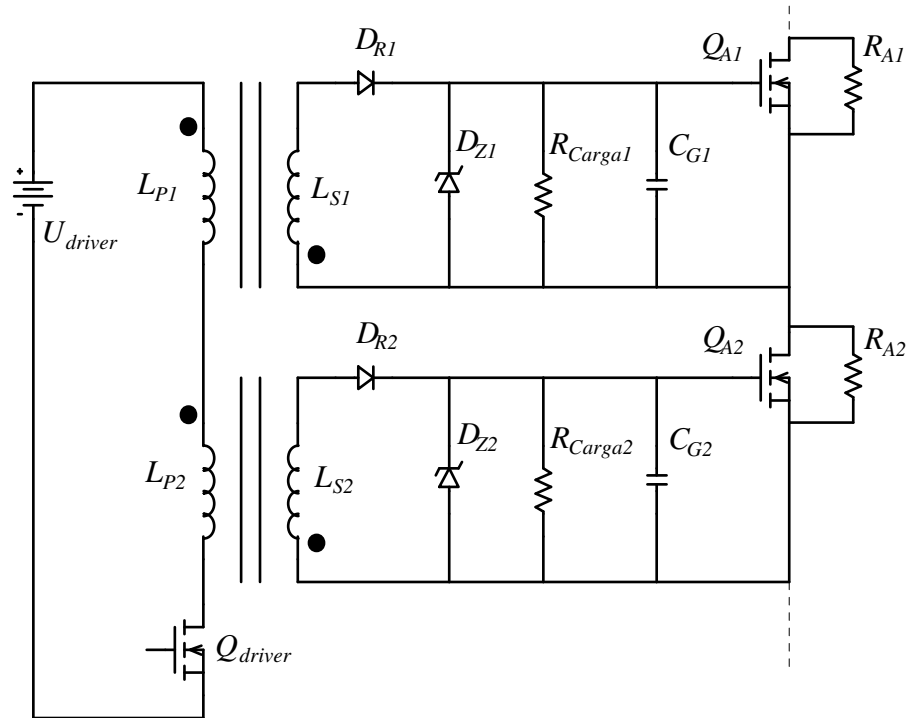


Figura 49 – Driver isolado ultra-rápido com tempo ligado fixo.

3.5.3 Análise qualitativa

A primeira etapa de operação é apresentada na Figura 50. Durante esta etapa de operação o interruptor do driver está fechado e o driver está armazenando energia através dos enrolamentos primários dos indutores acoplados. A corrente nos indutores primários sobe com formato de rampa e irá armazenar uma quantidade de energia que pode ser facilmente calculada usando equações básicas da física.

A segunda etapa de operação é apresentada na Figura 51. Esta etapa inicia com a abertura do interruptor do driver. Já que a indutância do secundário é idealizada como tendo baixo valor, a energia previamente armazenada no indutor primário começa a ser enviada para a capacitância de gatilho do interruptor em alta velocidade até que esta tensão alcance a tensão de grampeamento do diodo zener. A tensão de gatilho do interruptor sobe rapidamente e como consequência o interruptor é fechado rapidamente. Devido ao resistor de carga ser

idealizado para ser de valor maior que uma dúzia de ohms, a energia consumida por esta durante esta etapa de curta duração não afeta o gatilho ultra-rápido.

A terceira etapa de operação é apresentada na Figura 52. Após a tensão de gatilho alcançar a tensão de grampeamento do diodo zener, a corrente do secundário continua fluindo através do diodo zener e do resistor de carga. Já que a corrente no indutor ainda é mais alta que a corrente imposta no resistor de carga sob a tensão do zener imposta a ela, a corrente do indutor mantém o interruptor fechado até que a energia do indutor seja quase que totalmente descarregada. A corrente no secundário possui inclinação fixa já que a tensão no secundário foi grampeada pelo diodo zener. Esta inclinação será utilizada em seção adiante para o cálculo do tempo ligado fixo.

Quando a corrente do secundário não pode mais manter a tensão de grampeamento do diodo zener no resistor de carga, a quarta etapa de operação se inicia. O circuito equivalente a esta etapa é apresentado na Figura 53. Já que o resistor de carga é idealizado para possuir um valor baixo, esta irá descarregar a capacitância de gatilho rapidamente, fazendo com que o interruptor seja aberto rapidamente, após o tempo ligado fixo garantido pela etapa anterior.

Na quinta etapa de operação não há corrente fluindo no circuito e o driver está pronto para o próximo ciclo de operação. Durante esta etapa a baixa resistência do resistor de carga de carga também garante imunidade a possíveis ruídos presentes no circuito onde o interruptor está sendo aplicado.

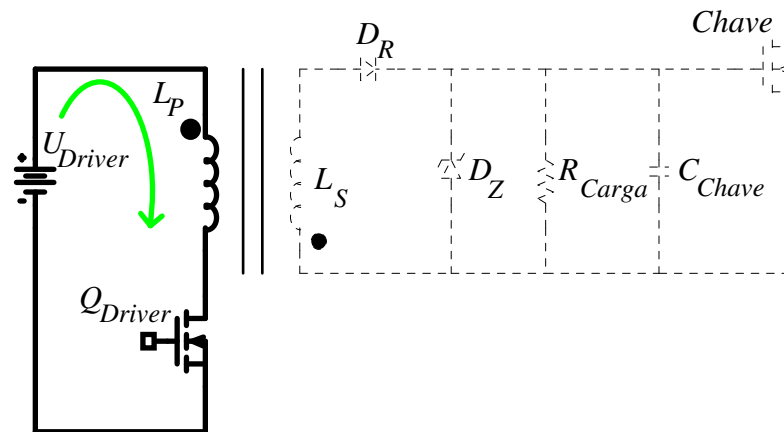


Figura 50 – Primeira etapa de operação do driver do tipo Flyback.

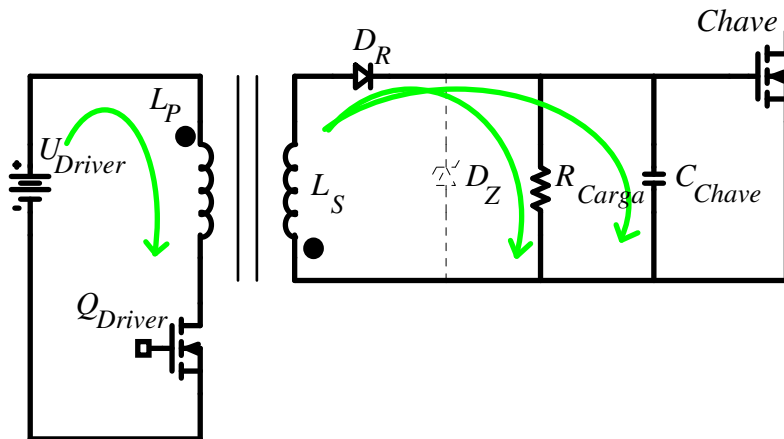


Figura 51 – Segunda etapa de operação do driver do tipo Flyback.

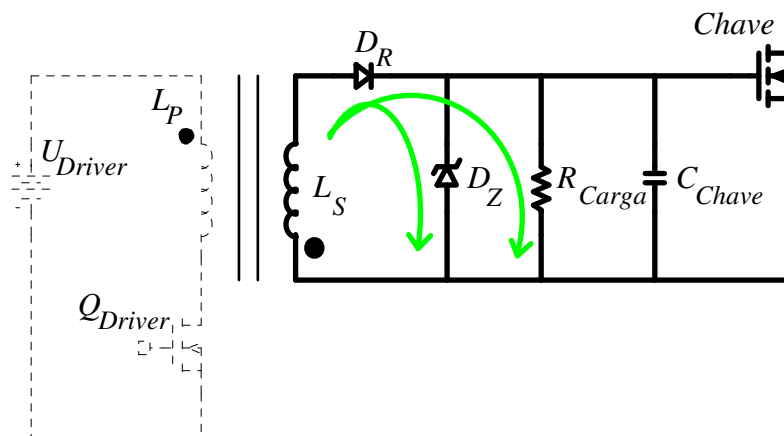


Figura 52 – Terceira etapa de operação do driver do tipo Flyback.

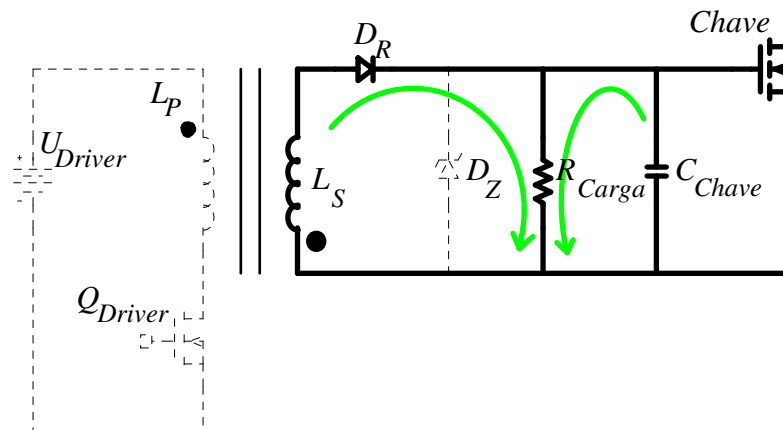


Figura 53 – Quarta etapa de operação do driver do tipo Flyback.

As principais formas de onda envolvidas na operação deste circuito de driver são apresentadas na Figura 54.

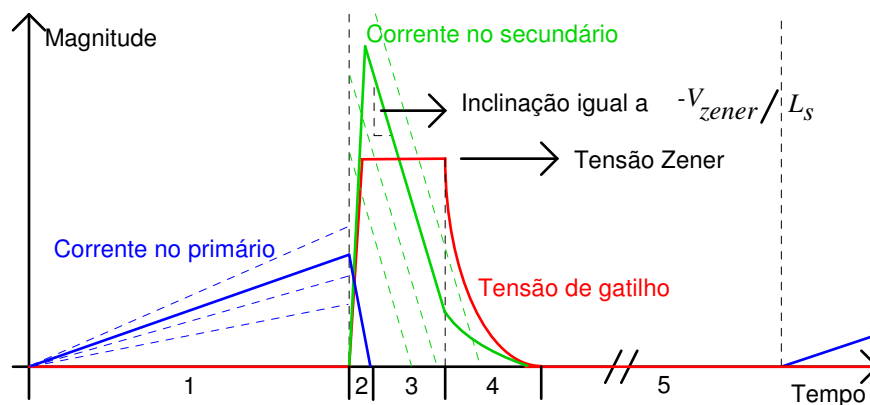


Figura 54 – Principais formas de onda do driver Flyback.

3.5.4 Análise quantitativa

A análise matemática do circuito usa física básica e algumas informações que são encontradas na folha de dados dos transistores.

Ao longo da análise quantitativa serão utilizadas as variáveis elétricas apresentadas na Figura 55 com a seguinte nomenclatura:

vL_P	Tensão no enrolamento primário de um indutor acoplado.
vL_S	Tensão no enrolamento secundário de um indutor acoplado
eL	Energia armazenada em um indutor acoplado.
iL_P	Corrente no primário de um indutor acoplado.

iL_S	Corrente no secundário de um indutor acoplado.
$eC_G?$	Energia presente na capacitância da entrada de gatilho do transistor $Q_A?$.
$cC_G?$	Carga presente na capacitância da entrada de gatilho do transistor $Q_A?$.
v_{Gate}	Tensão na entrada de gatilho do transistor Q_A .
V_Z	Tensão de grampeamento dos diodos zener.
$T_{Armazenamento}$	Período de tempo em que se está armazenando energia nos indutores.
$T_{Fechado}$	Período de tempo que o arranjo ficará fechado.
$N_{interruptores}$	Número de interruptores em série.

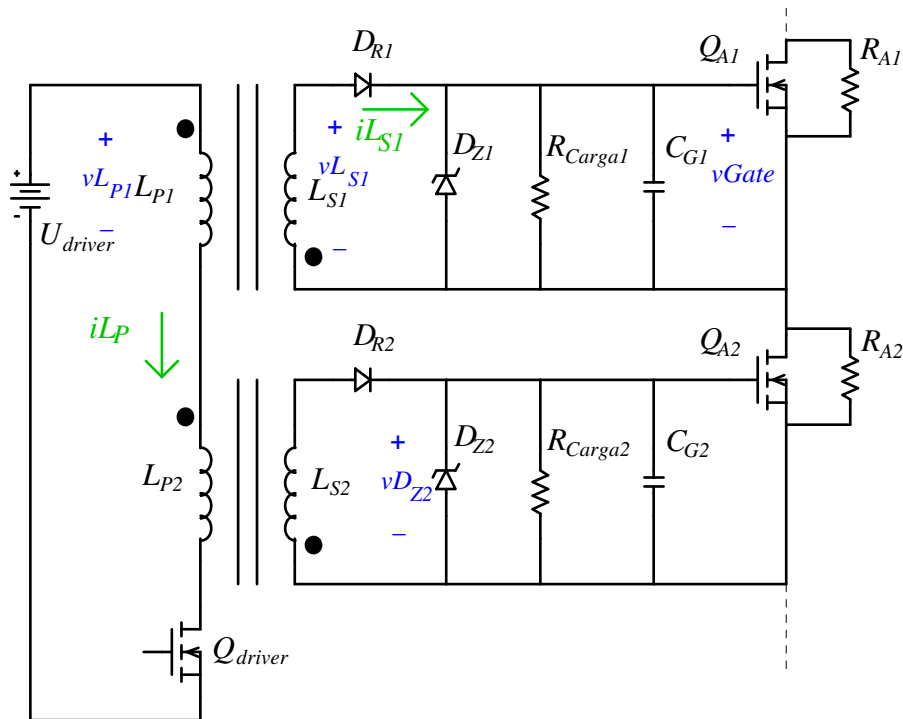


Figura 55 – Driver isolado ultra-rápido com tempo ligado fixo.

As relações matemáticas da física básica utilizadas ao longo da análise matemática são apresentadas a seguir.

A energia armazenada em um indutor do primário é calculada utilizando a equação(52).

$$eL = \frac{L_P \cdot iL_{P?_{pico}}^2}{2} \quad (52)$$

A energia armazenada na capacitância da entrada de gatilho de um MOSFET é calculada utilizando a equação (53) e a sua carga com a equação (54).

$$eC_{G?} = \frac{C_{G?} \cdot vGate^2}{2} \quad (53)$$

$$cC_{G?} = C_{G?} \cdot vGate \quad (54)$$

O pico de corrente nos indutores primários, assumindo que a corrente partiu de zero, que a tensão U_{driver} é constante e que o interruptor Q_{driver} esteve fechado por um período de tempo dado por $T_{Armazenamento}$, é calculado utilizando a equação (55).

$$iL_{P_pico} = \frac{U_{driver} \cdot T_{Armazenamento}}{N_{interruptores} L_P} \quad (55)$$

O projeto inicia com a combinação das equações (52), (53), (54) e (55) para encontrar a relação apresentada na equação (56), a qual é utilizada para calcular o valor das indutâncias primárias. O número de interruptores deverá ser definido com base na tensão a ser suportada pelo elemento comutador dividida pela tensão individual dos comutadores discretos disponíveis. O parâmetro $T_{Armazenamento}$ deve ser escolhido juntamente com a tensão U_{driver} de forma que o tempo de resposta do interruptor seja minimizado. Um $T_{Armazenamento}$ alto acarreta no elemento comutador ter um grande atraso ($T_{Armazenamento}$) entre a recepção do pulso de comando e o fechamento efetivo do canal de alta tensão. Um $T_{Armazenamento}$ pequeno é interessante, pois impõem menor atraso e dependendo da aplicação pode permitir uma frequência de acionamento maior. Na equação (56), $vGate$ corresponde a máxima tensão na entrada de gatilho, a qual corresponderá a tensão de grampeamento do diodo zener.

cC_G é o parâmetro mais importante nesta equação. Sabe-se que a carga de gatilho apresentada nas folhas de dados dos transistores do tipo MOSFET corresponde à carga necessária para elevar a tensão de gatilho até o nível da tensão de limiar. Sendo assim,

verifica-se a necessidade da aplicação de um fator multiplicativo (M) para que a tensão de gatilho assuma níveis de tensão mais próximos do limite de 20V comum para transistores de potência. Como a tensão de limiar para transistores de potência normalmente se encontra perto de 4V, verifica-se a necessidade de um fator multiplicativo de pelo menos 5 vezes. Como desta forma se estaria especificando somente a energia necessária para fechar o arranjo, mas não a energia necessária para mantê-lo fechado de acordo com a técnica apresentada, este fator deve ser muito maior para que assim seja possível obter o tempo fechado desejado.

A especificação matemática da carga cC_G é possível através da somatória das energias necessárias tanto para o fechamento do interruptor de um driver quanto da energia despendida sobre o diodo zener ao longo do tempo ligado fixo. Caso o projetista tenha escolhido esta forma de projeto e o diodo zener escolhido seja de alta capacitância, a energia necessária para elevar esta capacitância até a tensão zener deve ser considerada.

No entanto, como já era esperado e foi posteriormente verificado, os efeitos parasitas afetam o comportamento do circuito. Sendo assim recomenda-se a especificação inicial baseada na energia necessária para fechar o arranjo multiplicada por 10 (Dez) e a partir deste ponto a realização de ajustes práticos para obter o tempo fechado desejado. Tal como se pode identificar através da equação (56), o ajuste pode ser facilmente realizado através dos parâmetros $uDriver$ e $T_{Armazenamento}$. Conforme apresentado na Figura 54 este ajuste irá mover a rampa da corrente do secundário para cima e para baixo conforme desejado.

$$L_p = \frac{(uDriver \cdot T_{Armazenamento})^2}{N_{interruptores}^2 \cdot cC_G \cdot vGate} \quad (56)$$

Assumindo um sistema ideal, o indutor secundário é calculado utilizando a equação (57). É importante que o parâmetro $T_{Fechado}$ seja pequeno, resultando assim em uma indutância

de pequeno valor que permitirá uma grande inclinação na corrente de descarga, fator importante para a obtenção do tempo de fechamento ultra-rápido.

$$L_s = \frac{(V_z \cdot T_{Fechado})^2}{2 \cdot e L_p} \quad (57)$$

3.5.5 Conexão série de interruptores acionadas com o driver flyback apresentado

A viabilidade da utilização do driver desenvolvido em arranjos de interruptores conectados em série foi analisada. Devido ao fato do compartilhamento de tensão entre os interruptores ser o fator mais importante nesta aplicação, tanto o balanço estático quanto dinâmico do circuito foram estudados.

Com a conexão série dos indutores primários dos drivers, assegura-se que a corrente nestes é igual e por esta razão a energia entregue pelos mesmos tende a ser igual, principalmente pelo fato da energia depender quadraticamente da corrente tal como mostrado na equação (52).

No momento do fechamento do arranjo de interruptores, tendo armazenado energia de mesma magnitude, os drivers acionarão seus respectivos interruptores com a mesma injeção ultra-rápida de corrente, garantida pela topologia do driver flyback, fechando-os instantaneamente sem a possibilidade da ocorrência de sobretensões. Devido à forma como o circuito fora idealizado, até mesmo variações nos parâmetros dos componentes não devem interferir significativamente no balanço de tensão entre os interruptores durante o processo de fechamento. Esta suposição foi verificada experimentalmente e os resultados serão apresentados em capítulo adiante onde pequenos *spikes* são verificados, porém sem alcançar níveis preocupantes.

O processo de abertura dos interruptores, por ocorrer quando o circuito está gerenciando pequenas quantidades de energia, foi assumido como possível causa de desbalanços dinâmicos. Esta suposição baseou-se na utilização de resistores com tolerância de 10%, magnéticos construídos manualmente e interruptores de potência de lotes diferentes que assim maximizam a variação nas capacitâncias da entrada de gatilho. Visando controlar o tempo de descarga das capacitâncias de gatilho de forma que estas ocorram simultaneamente, propôs-se a utilização de trimpots multivolta para realizar a regulação individual de cada driver. A resistência destes deve ser experimentalmente calibrada com um valor grande o suficiente de forma que não interfira significativamente no tempo ligado fixo e que também resulte no sincronismo dos interruptores do arranjo durante o processo de abertura do mesmo.

Em relação ao balanço estático, tal como citado em muitos artigos, foi verificado que a maneira mais simples de se alcançá-lo é através da utilização de resistores conectados em paralelo com os interruptores de forma que estes formem um divisor resistivo impondo os níveis de tensão desejados. Esta opção foi escolhida pela sua simplicidade, no entanto devido ao arranjo ficar em aberto a maior parte do tempo e a estar sujeito a alta tensão, a potência nestes resistores é um fator a ser avaliado.

3.5.6 Considerações práticas e especificação do arranjo de interruptores

3.5.6.1 Especificação dos interruptores de potência

Com a identificação dos efeitos parasitas que podem prejudicar o desempenho do circuito, verifica-se que os interruptores de potência escolhidos devem possuir baixa indutância Dreno-Fonte, pois assim permitirão maior di/dt . Verifica-se facilmente através das folhas de dados dessa classe de componentes que quanto maior a corrente suportada, maiores

as indutâncias e capacitâncias parasitas. Experimentos práticos utilizando interruptores de corrente elevada resultaram em transientes mais lentos, confirmando assim esta afirmação.

Dentre interruptores com a mesma capacidade de corrente e mesma indutância Dreno-Fonte, recomenda-se a opção pelos interruptores de potência com menor necessidade de carga de gatilho, pois desta forma eles terão um transiente de fechamento mais rápido para um mesmo *driver*.

Se a capacidade de corrente necessária exceder a capacidade de um dispositivo individual, ao invés de optar por dispositivos de maior capacidade, recomenda-se considerar a possibilidade da utilização de um arranjo tipo matriz, com interruptores tanto em série quanto em paralelo e a reavaliação do driver proposto para tal situação. Alguns fabricantes deste tipo de dispositivos comutadores confirmam esta possibilidade através de dados fornecidos nas folhas de dados dos seus produtos onde mencionam que o dispositivo é na verdade um arranjo série-paralelo de interruptores de baixa tensão e baixa potência.

3.5.6.2 Componentes Passivos e a Placa de Circuito Impresso.

Sabe-se e é possível verificar experimentalmente que os terminais dos componentes e técnicas de *layout* inadequadas contribuem para o aparecimento de indutâncias parasitas no circuito. A montagem final deve utilizar diodos, resistores e interruptores de potência com os menores tamanhos de terminais possíveis.

O *layout* deve ser projetado de forma que as trilhas possuam o menor comprimento possível e as maiores larguras possíveis sem que sejam prejudicadas as distâncias de isolamento. Os magnéticos deverão ser envernizados para evitar o movimento do núcleo no carretel. Este movimento altera as indutâncias e prejudica a calibração do circuito.

3.5.6.3 Distâncias de segurança.

O *layout* da placa de circuito impresso deverá usar distâncias de segurança apropriadas para os níveis de tensão utilizados. A rigidez dielétrica do ar é de aproximadamente 3 kV/mm e é uma boa opção como isolador caso a placa contenha ranhuras que assegurem a não deposição de poeira que possa prejudicar a isolação. Materiais classificados como FR4, normalmente utilizados para fabricação de placas de circuito impresso, possuem a impressionante isolação de 20kV/mm e por essa razão trilhas com grande diferença de potencial podem se mover livremente em layers adjacentes sem maiores problemas, desde que a espessura da placa seja especificada adequadamente. A montagem dos indutores acoplados pode ser realizada em diversas configurações mecânicas. Para evitar problemas de isolação optou-se por utilizar enrolamentos não sobrepostos tal como pode ser verificado no capítulo referente à implementação prática. A utilização de fitas de Poliéster, tal como a Tecktape:160 que possui isolação de 4kV por camada, também é uma boa opção para magnéticos com enrolamentos sobrepostos. Deve-se lembrar que a isolação entre o primário e o secundário de cada conjunto magnético deve suportar a máxima tensão imposta ao elemento comutador.

3.5.6.4 Ajustes experimentais

Tal como mencionado previamente, o processo de abertura deve ser calibrado experimentalmente. Utilizando um osciloscópio com número de ponteiros suficiente para medir a tensão no coletor de todas os interruptores ao mesmo tempo, deve-se calibrar o circuito utilizando uma tensão menor do que a tensão de ruptura de cada interruptor individual e tomando os devidos cuidados com a máxima tensão suportada pelas ponteiros.

Outro cuidado interessante a ser tomado decorre do fato de que, devido à impedância das ponteiros poder não ser significativamente maior do que as resistências dos resistores de balanço estático, as medidas realizadas podem conter erros significativos. No caso

apresentado na Figura 56, a leitura realizada pela ponteira número 3 será aproximadamente 5% menor do que o valor real existente antes da introdução das ponteiras no circuito. Sendo assim, nos casos em que as impedâncias de balanço estático possuírem valor elevado, deve-se realizar uma previsão dos valores medidos para o tipo de ponteira utilizada antes da realização das medidas, podendo assim interpretar corretamente os valores coletados.

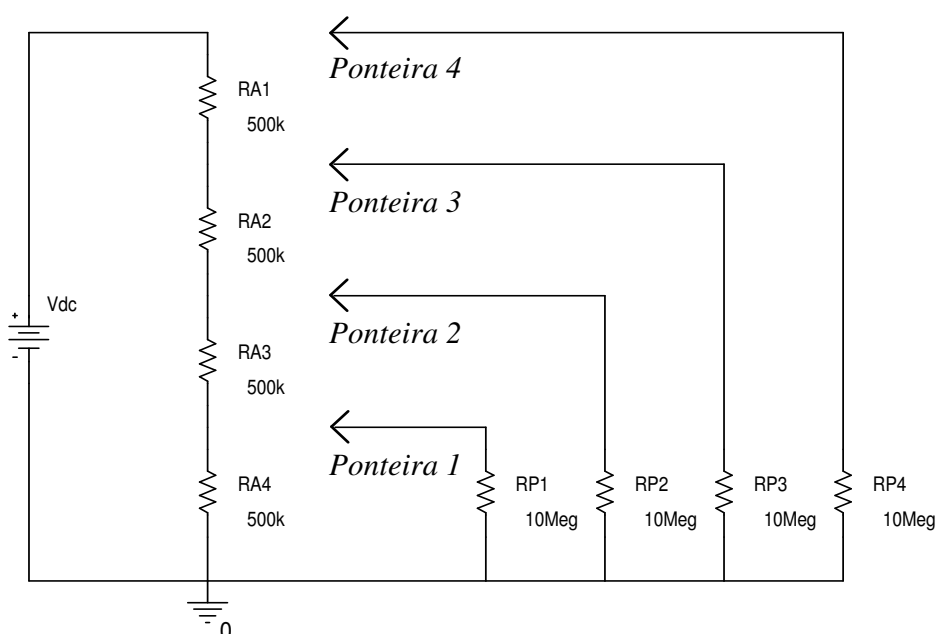


Figura 56 – Exemplo da adição de erros de medição através da impedância das ponteiras de um osciloscópio.

A Figura 57 apresenta as tensões nos Drenos de cada um dos MOSFETs, em um arranjo com 4 MOSFETs, referenciadas ao terminal Fonte global do arranjo antes da calibração. Após a correta calibração do circuito, as tensões tomarão o formato apresentado na Figura 58.

Através da Figura 57 pode-se concluir que as chaves nomeadas Q_{A3} e Q_{A2} estão operando com picos de tensão que as danificarão ao elevar o nível de tensão sobre o arranjo.

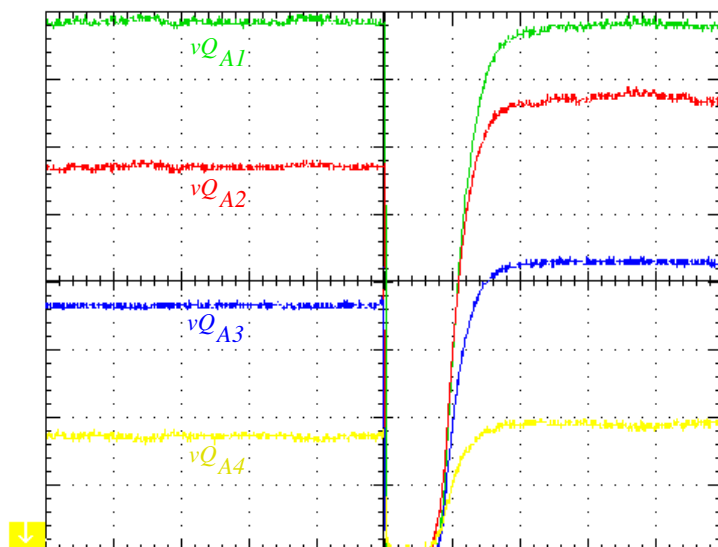


Figura 57 – Exemplificação das tensões nos Drenos de cada MOSFET, referenciadas ao terminal Fonte global, antes da calibração dos drivers.

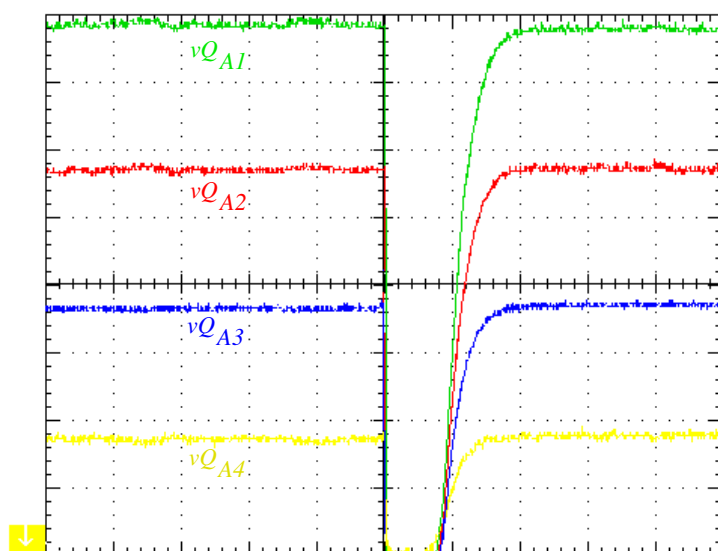


Figura 58 – Exemplificação das tensões nos Drenos de cada MOSFET, referenciadas ao terminal Fonte global, após a calibração dos drivers.

3.6 PROJETO DO PULSADOR DE ALTA TENSÃO

Seguindo a metodologia de projeto e sabendo que é necessário conhecer certos parâmetros do elemento comutador de alta tensão, o projeto inicia-se com a especificação deste.

3.6.1 Projeto do elemento comutador de alta tensão

Após analisar os dispositivos comerciais optou-se por utilizar transistores modelo STP4N150. Estes são fabricados pela *ST Semiconductors* e são MOSFETs de 1500V com capacidade de condução de 4A.

Da folha de dados deste transistor pode-se coletar os seguintes dados:

V_{DS_max} 1500V

I_{DS_max} 4A

$I_{DS_fuga_max}$ 500 μ A

R_{DSon} 5 Ω

cC_G 50nC

Devido à aplicação do elemento comutador no Pulsador de alta tensão necessitar que este suporte tensões pouco menores que 5kV, foi especificado a utilização de um arranjo com 4 interruptores conectados em série.

Utilizando a equação (56) com uma tensão $uDriver$ de 12V, $T_{Armazenamento}$ de 1 μ s e tensão V_z de 24V, obtém-se indutores primários de 750nH.

Utilizando a equação (57) obtêm-se indutores secundários de 4,32 μ H.

Utilizando o equacionamento do conversor Flyback, apresentado em [6], calcula-se que a corrente de pico no interruptor que aciona os primários dos drivers alcançará 4A e a tensão máxima sobre a mesma deve alcançar 240V. A tensão reversa nos diodos retificadores chegará a 55V e a corrente de pico a 1,6A.

Devido à disponibilidade, o diodo retificador escolhido foi o 1N4946 (1A, 400V / *Fast Recovery*), o modelo de diodo zener foi o 1N4749 (24V/1W) e o trimpot multivoltas modelo 3296 de 200 Ω da Electrom. O interruptor do driver é um STF3NK80Z (800V/ 2,5A / 3,8 Ω).

O projeto dos resistores que formam o divisor resistivo em paralelo com os interruptores é realizado com base na resistência dos mesmos quando abertos. Utilizando a máxima tensão Dreno-Fonte permitida, dividida pela máxima corrente de fuga quando o interruptor se encontra em aberto, estima-se a menor resistência que um interruptor terá quando em aberto. Como a resistência dos interruptores em aberto será sempre maior que este valor, a utilização de resistores de valor menor que este em paralelo faz com que a resistência equivalente para cada bloco do arranjo tenda para o mesmo valor. A extrapolação do valor destes resistores para valores muito pequenos faria com que o compartilhamento da tensão fosse quase perfeito, no entanto isto não é possível devido às perdas envolvidas. Como ponto de partida recomenda-se a escolha de resistores com valor menor que, no mínimo, 3 vezes a resistência individual dos interruptores em aberto.

Utilizando os dados do interruptor escolhido verifica-se que este possui uma resistência em aberto mínima de 3M Ω . Supondo que o arranjo fique aberto a maior parte do tempo sobre tensão nominal de 5kV, a escolha de resistores de 500k Ω resultará em perdas totais da ordem de 12W.

Em se tratando do estado de condução, o arranjo final de interruptores terá uma resistência de aproximadamente 20 Ω .

3.6.2 Projeto do pulsador de alta tensão

Visando o desenvolvimento de um pulsador capaz de suportar sua saída em curto-circuito e baseando-se na metodologia de projeto apresentada., foram obtidos os seguintes resultados.

U	4500V (4000 com um acréscimo de 12,5%.)
pU	72W.
C_C	680pF / 5kV.
R_C	2000 Ω / 1,6W / Tensão de isolamento em operação pulsada maior que U .
R_S	229 Ω / 3W / Tensão de isolamento em operação pulsada maior que U .
R_M	25 Ω / 28W / Tensão de isolamento em operação pulsada maior que U .
iQ_{P_rms}	1,17A.
iQ_{P_med}	33mA.

3.7 SIMULAÇÃO

Visando confirmar a operação do pulsador de alta tensão e do elemento comutador de alta tensão, estes circuitos foram simulados e os resultados obtidos são apresentados a seguir.

3.7.1 Elemento comutador de alta tensão

Devido à falta de modelo para simulação do transistor escolhido, a simulação foi realizada para transistores modelo IRF740, os quais foram utilizados para validar esta técnica utilizando tensões mais baixas. Esta simulação mesmo não possuindo os níveis de tensão da aplicação final, confirma a técnica desenvolvida.

Sabe-se que simulações regulares no domínio do tempo não realizam variações de parâmetros tais como capacitâncias parasitas, etc. Sendo assim, a adição de uma capacitância extra na entrada de gatilho de um dos interruptores do arranjo esclarece alguns dos efeitos discutidos e esclarece a forma de realizar a calibração deste circuito.

A Figura 59 apresenta o circuito simulado. Destacado com um círculo vermelho encontra-se a capacitância que irá causar o desbalanço dinâmico no momento da abertura dos interruptores. Deve-se dar atenção ao fato dos resistores de carga ainda se encontrarem com o mesmo valor (Pré-calibração).

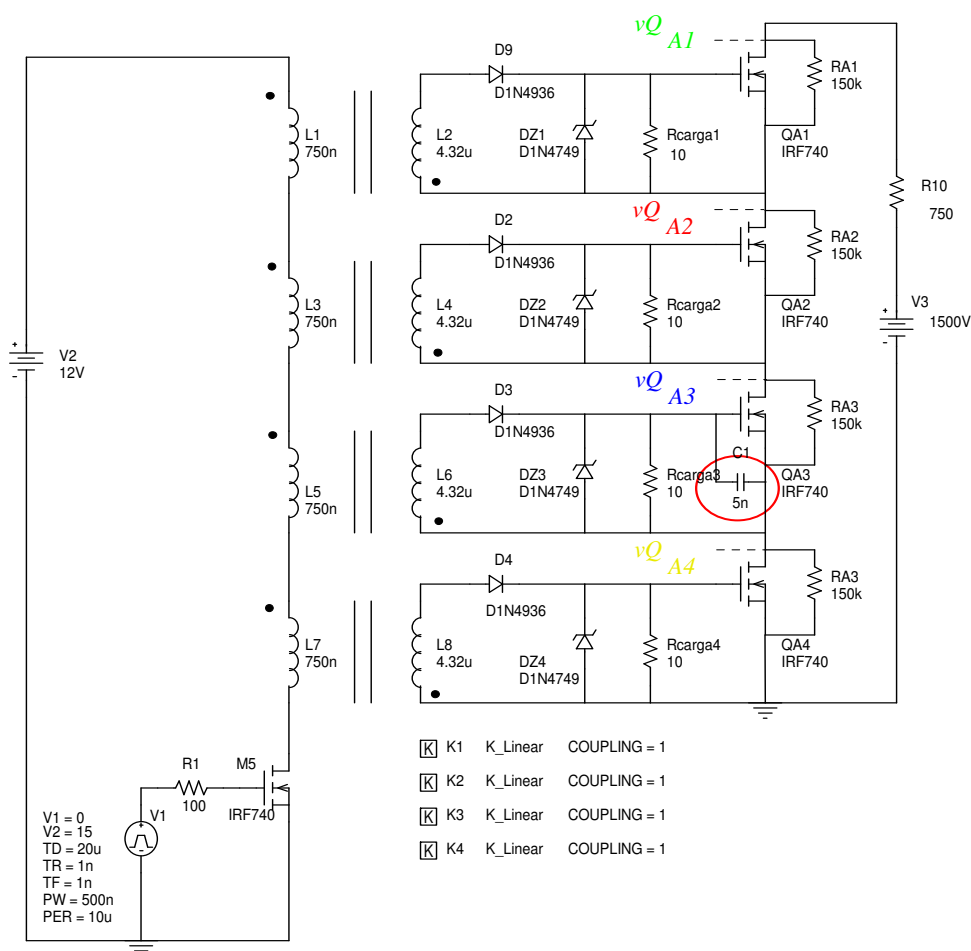


Figura 59 – Circuito simulado para comprovação da operação do driver Flyback (pré-calibração).

A Figura 60 apresenta a tensão no terminal Dreno dos interruptores, coletadas conforme indicação na Figura 59. Nesta é possível verificar que o balanço estático (interruptores em aberto) está correto, pois antes da comutação estes compartilhavam os mesmo níveis de tensão. Verifica-se também que após a abertura dos interruptores, os resistores que formam o divisor resistivo de balanço estático tendem a corrigir o desbalanço, mas não conseguem totalmente devido à alta frequência de comutação utilizada (100kHz). O forte desbalanço estático gerado no momento da abertura deve-se a abertura tardia do interruptor que recebeu adição de capacitância na sua capacitância de gatilho.

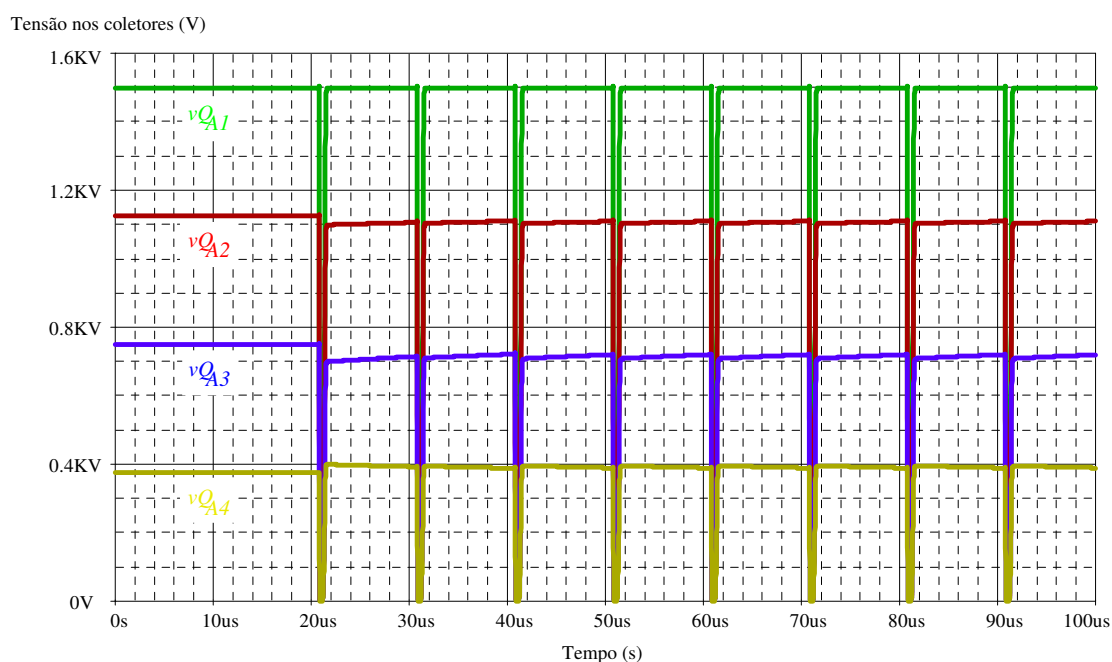


Figura 60 – Tensão nos coletores do arranjo simulado para verificação do balanço de tensão (pré-calibração).

A apresentação da tensão diferencial (Dreno-Fonte) dos interruptores clarifica o desbalanço de tensão que está ocorrendo. A Figura 61 apresenta tais formas de onda sendo que as tensões nos interruptores Q_{A1} e Q_{A2} não aparecem por estarem sobrepostas pela tensão em Q_{A4} .

Com a realização de diversas simulações até encontrar o valor correto do resistor de carga do driver em desbalanço, encontra-se o valor apresentado na Figura 62 (ver detalhe). Este valor teve grande diferença em relação aos outros resistores de carga dos drivers devido ao forte desbalanço causado pela capacitância adicionada.

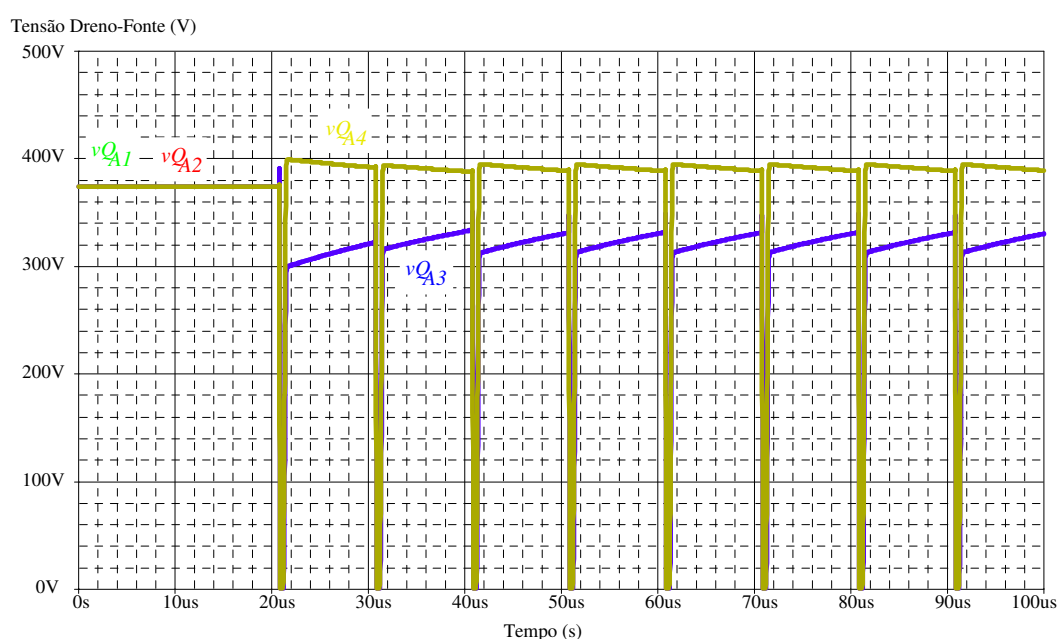


Figura 61 – Tensão Dreno-Fonte dos transistores do arranjo(pré-calibração).

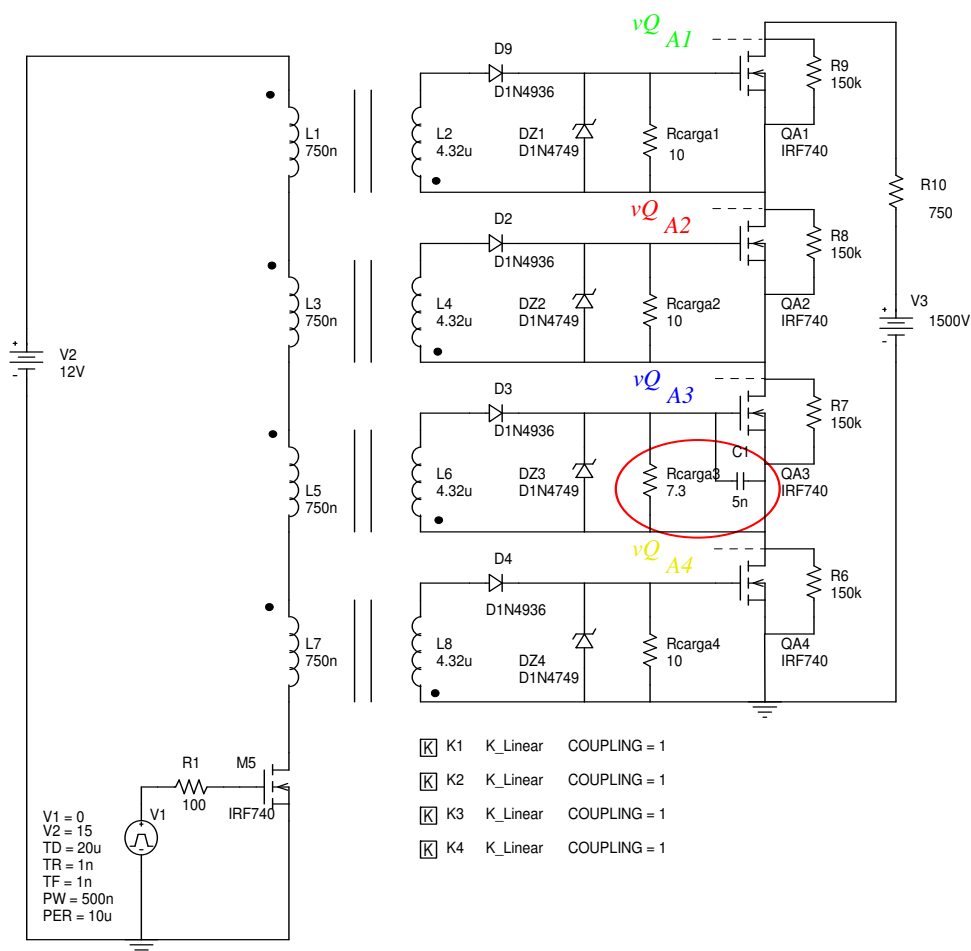


Figura 62 – Circuito simulado para comprovação da operação do driver Flyback (pós-calibração).

A Figura 63 apresenta o mesmo período de tempo apresentado previamente, porém com a devida calibração do circuito.

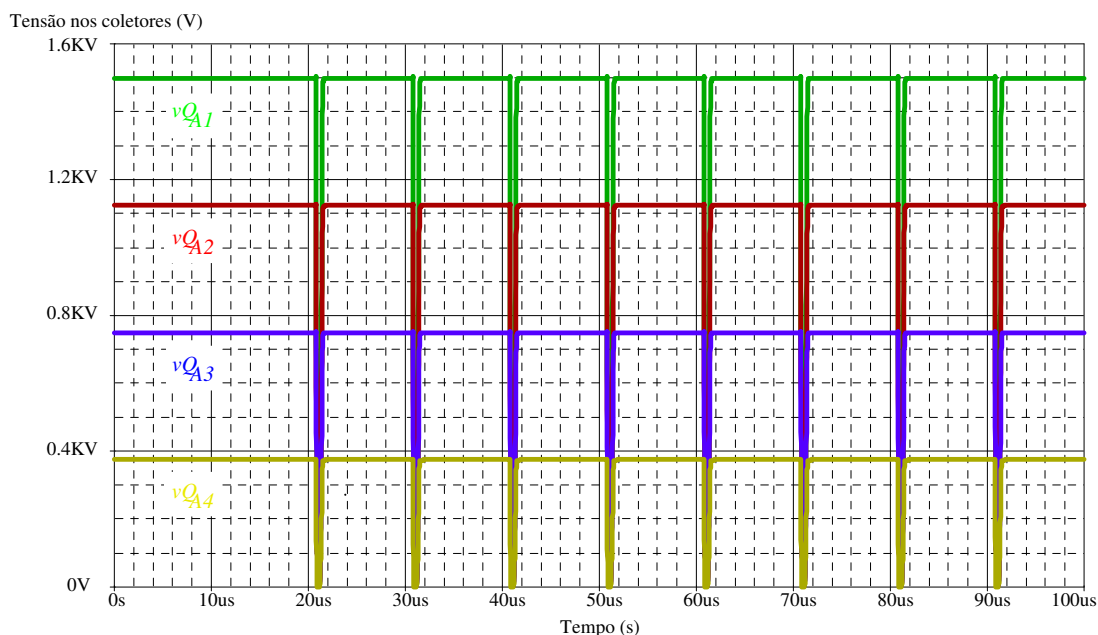


Figura 63 – Tensão nos coletores do arranjo simulado para verificação do balanço de tensão (pós-calibração).

A Figura 64 apresenta a tensão Dreno-Fonte dos transistores do arranjo. Nesta pode-se verificar a ocorrência de uma leve sobretensão (detalhe) que é decorrente do forte desbalanço gerado com a adição de uma capacitância muito maior que os desbalanços práticos.

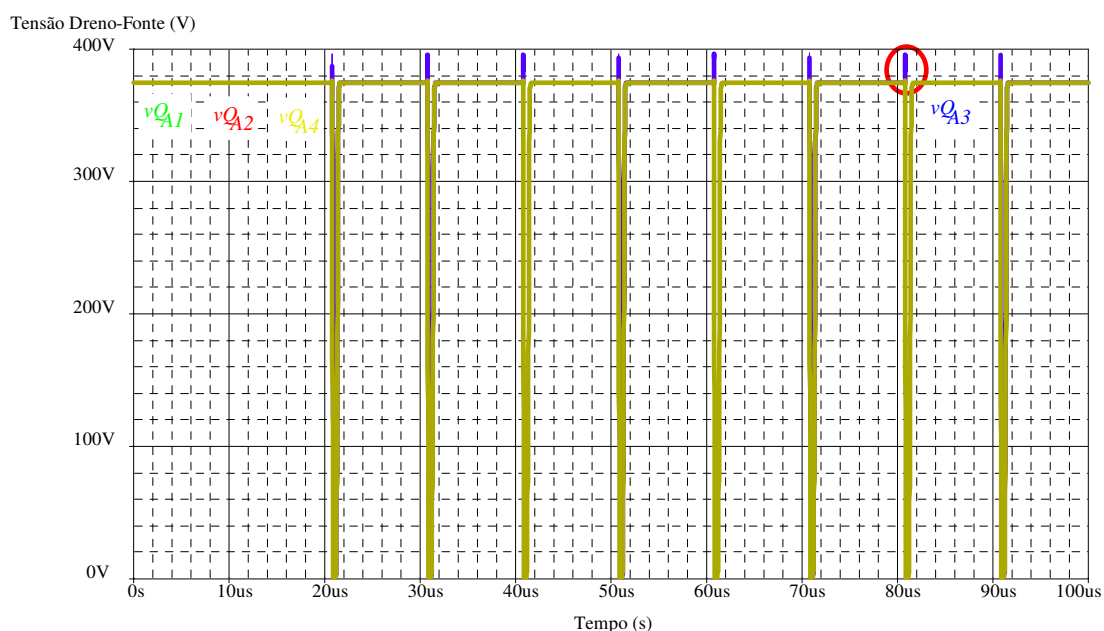


Figura 64 – Tensão Dreno-Fonte dos transistores do arranjo (pós-calibração).

A Figura 65 apresenta o pulso de gatilho do interruptor auxiliar do driver e a corrente nos indutores primários.

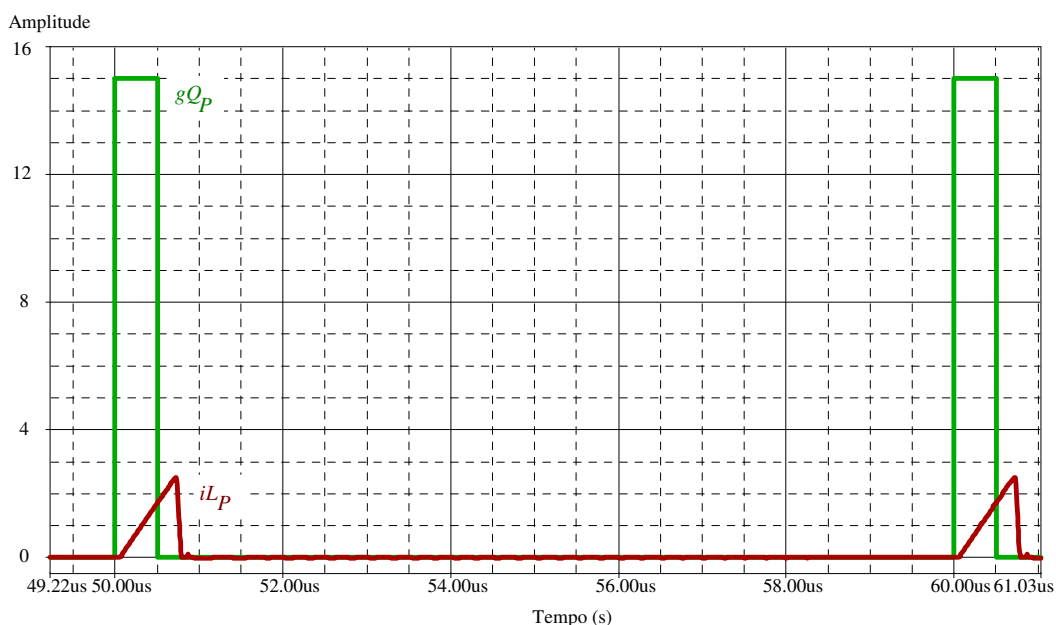


Figura 65 – Tensão de gatilho do interruptor auxiliar (gQ_p) e corrente nos indutores primários (iL_p).

Na Figura 66 são apresentadas as formas de onda de corrente e tensão no secundário número 1. Próximo a tensão de 4V é possível verificar os transitórios característicos da passagem da tensão de gatilho pela tensão de limiar de condução. O pico da tensão não atingiu a tensão zener devido à descarga estar ocorrendo muito rapidamente. Caso o valor dos resistores de carga dos drivers seja aumentado, o tempo ligado fixo irá aumentar e a calibração ocorrerá em ponto de abertura a frente no tempo e como a energia do driver não será queimada tão rapidamente, a chegada da tensão de gatilho dos interruptores alcançará a tensão dos zeners deixando mais evidente o modo de operação idealizado para este driver.

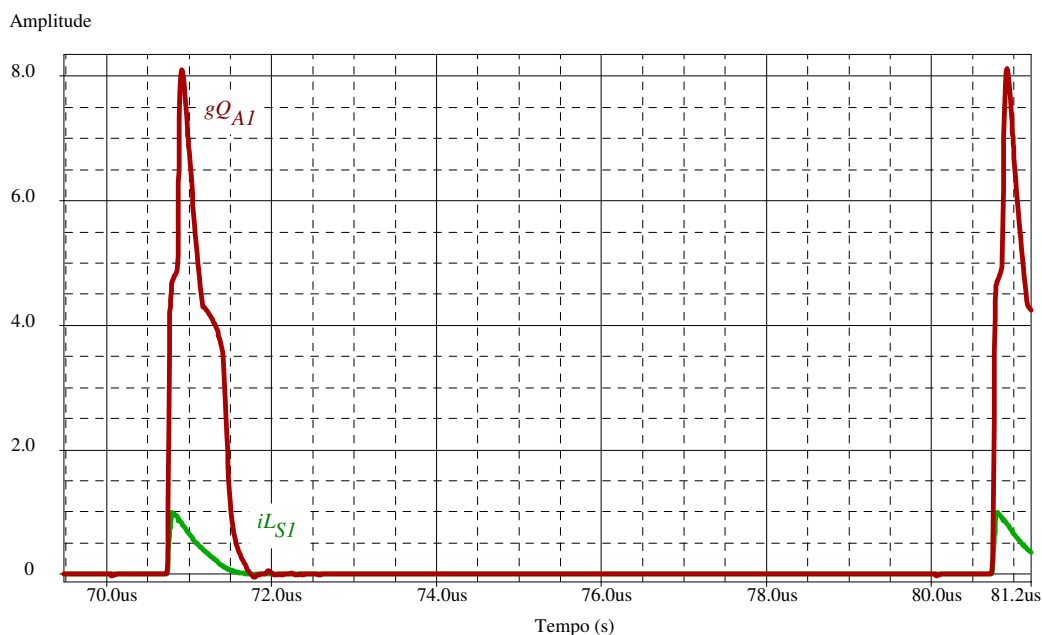


Figura 66 – Tensão de gatilho do interruptor Q_{AI} (gQ_{AI}) e corrente no secundário do driver 1 (iL_{SI}).

3.7.2 Pulsador de alta tensão

Utilizando os resultados do projeto do elemento comutador de alta tensão e do Pulsador de alta tensão, é possível simular o circuito proposto para verificar sua conformidade com a norma.

O circuito simulado é apresentado na Figura 67. Nesta simulação, após um tempo sem comutações de 20us, o circuito gera 4 pulsos sobre uma carga de 1000Ω e automaticamente troca esta carga por uma de 50Ω onde são gerados mais 4 pulsos.

Para simplificar a simulação o elemento comutador foi trocado por um interruptor ideal contemplando somente a sua resistência série, que tem participação importante na impedância de saída do circuito.

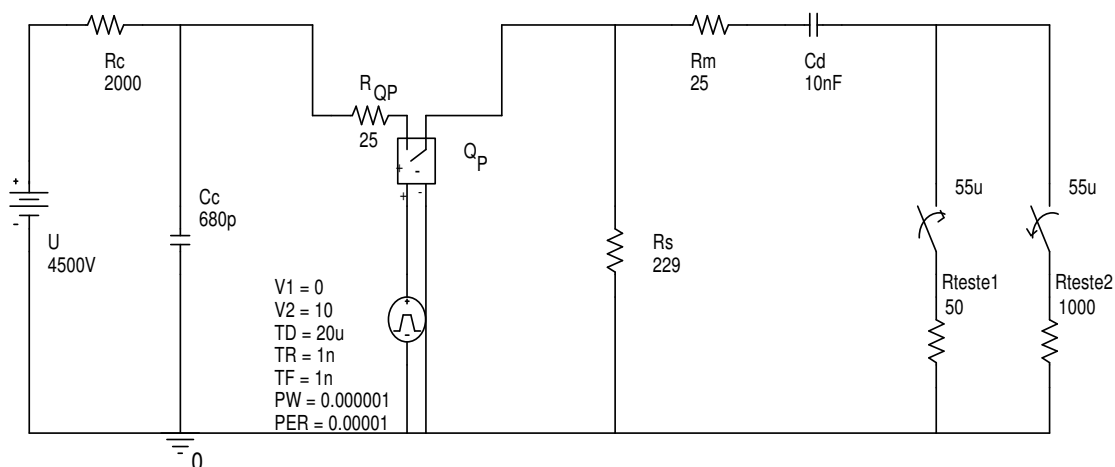


Figura 67 – Circuito do Pulsador de Alta Tensão simulado.

A Figura 68 apresenta a tensão de saída. Nesta pode-se verificar a ocorrência de pulsos com aproximadamente 4kV (Carga de 1000 Ω) e com aproximadamente 2kV (Carga de 50 Ω). A frequência utilizada para a geração destes pulsos é de 100kHz com o elemento comutador ficando 500ns fechado.

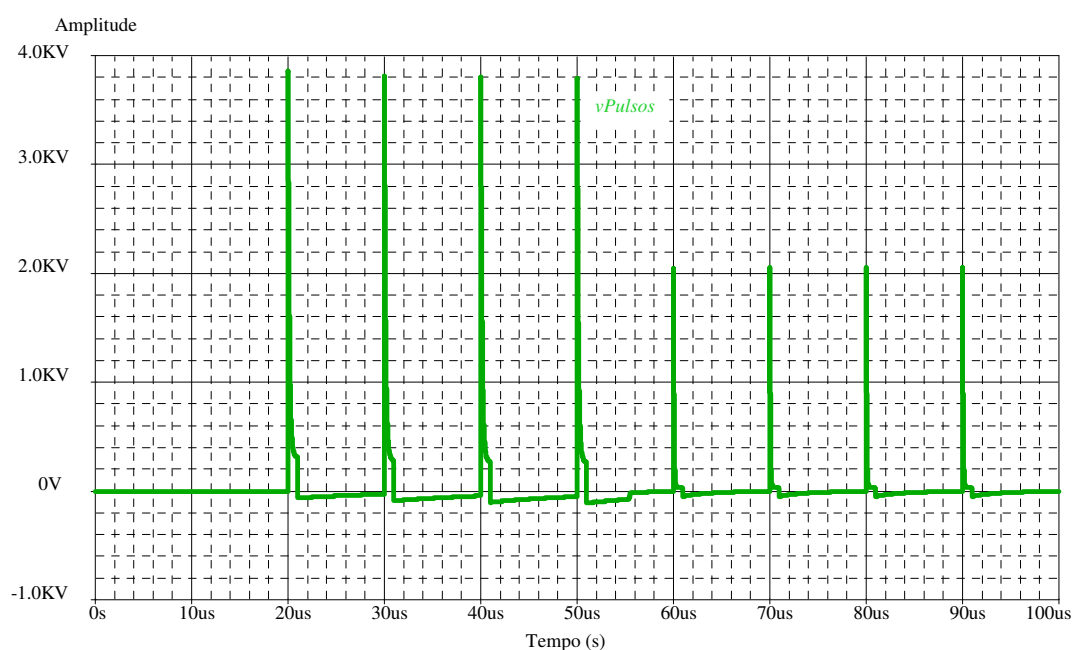


Figura 68 – Tensão de saída do Pulsador de Alta Tensão.

Visando facilitar a verificação da conformidade do pulsador com a norma vigente, a Tabela 4 apresenta as faixas de validade das variáveis envolvidas na validação do pulsador de alta tensão.

Tabela 4 – Faixas de validade das variáveis envolvidas na validação do pulsador.

IEC61000-4-4						
Tensão escolhida	Tensão de saída			Tempos (ns)	Carga em teste	
	50Ω	1000Ω			50Ω	1000Ω
250	112.5	190.5	Mínima	Tr	3.5	3.5
	125.0	238.1	Nominal		5.0	5.0
	137.5	285.7	Máxima		6.5	6.5
500	225.0	381.0	Mínima	Td	35.0	35.0
	250.0	476.2	Nominal		50.0	50.0
	275.0	571.4	Máxima		65.0	150.0
1000	450.0	761.9	Mínima			
	500.0	952.4	Nominal			
	550.0	1142.9	Máxima			
2000	900.0	1523.8	Mínima			
	1000.0	1904.8	Nominal			
	1100.0	2285.7	Máxima			
4000	1800.0	3047.6	Mínima			
	2000.0	3809.5	Nominal			
	2200.0	4571.4	Máxima			

A Figura 69 apresenta em detalhe um pulso para a carga de 1000Ω. Nesta é possível verificar que a amplitude do pulso se encontra em 3798V e o tempo de duração em 101ns. O tempo de duração é definido como o tempo entre a passagem por borda de subida na metade da amplitude do pulso até a passagem por borda de descida na metade da amplitude do pulso. Como esta simulação utiliza um interruptor ideal tendo assim tempo de subida nulo, o tempo de duração foi coletado como sendo o tempo entre a ocorrência do pico do pulso até o seu decréscimo a metade do seu valor. Na Figura 70 é apresentado em detalhe um pulso para a carga 50Ω onde se pode verificar que a amplitude do pulso se encontra em 2055V e o tempo

de duração em 36ns. Desta forma ambas as condições foram satisfeitas e o circuito pode ser considerado teoricamente validado.

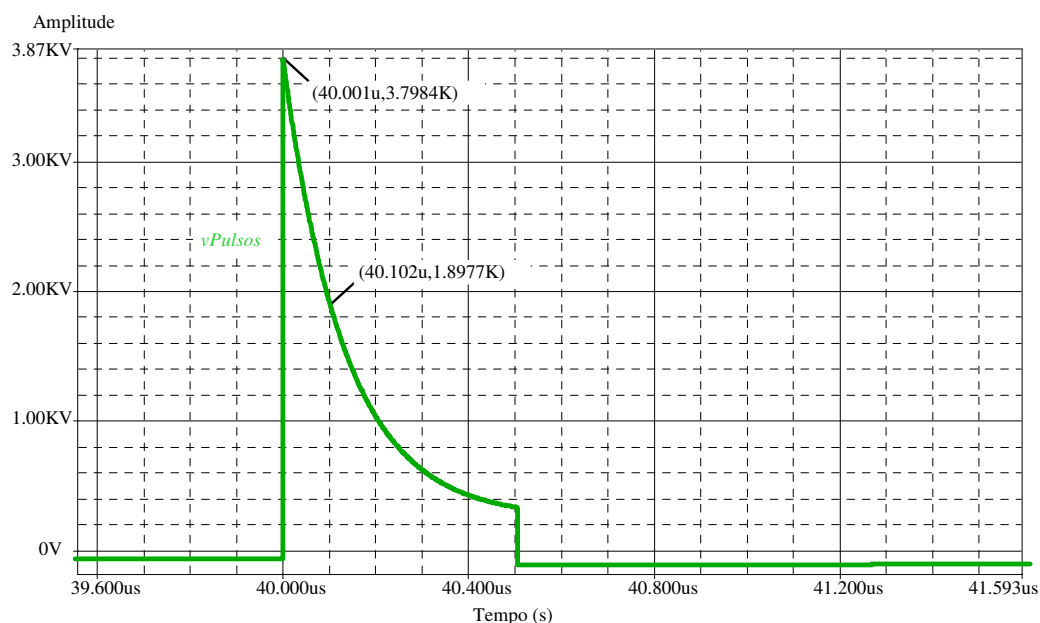


Figura 69 – Detalhe de um pulso para carga de 1000Ω.

Por se tratar de um circuito comutado independente da tensão de operação, os demais níveis de tensão em que serão gerados pulsos não necessitam de validação, pois com a diminuição da tensão dos pulsos de saída as amplitudes serão alteradas proporcionalmente, mas os tempos de duração e subida não devem ser alterados.

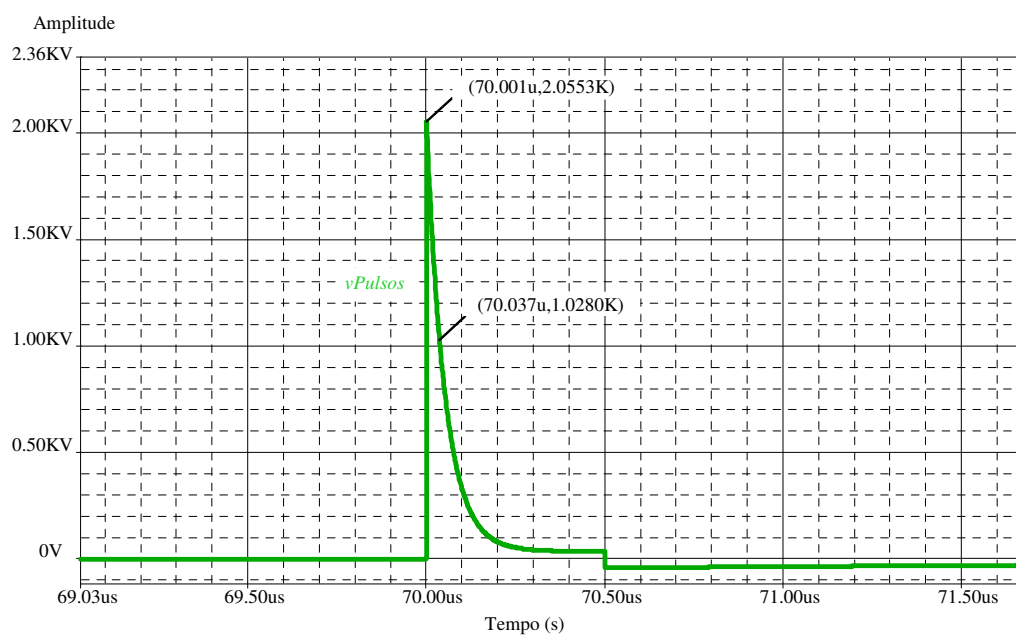


Figura 70 – Detalhe de um pulso para carga de 50Ω .

Visando fornecer maiores detalhes quanto à operação do circuito, a Figura 71 apresenta a tensão no capacitor C_C . Através desta é possível verificar que o resistor de carga deste capacitor foi escolhida corretamente já que a sua carga ocorre dentro do tempo desejado.

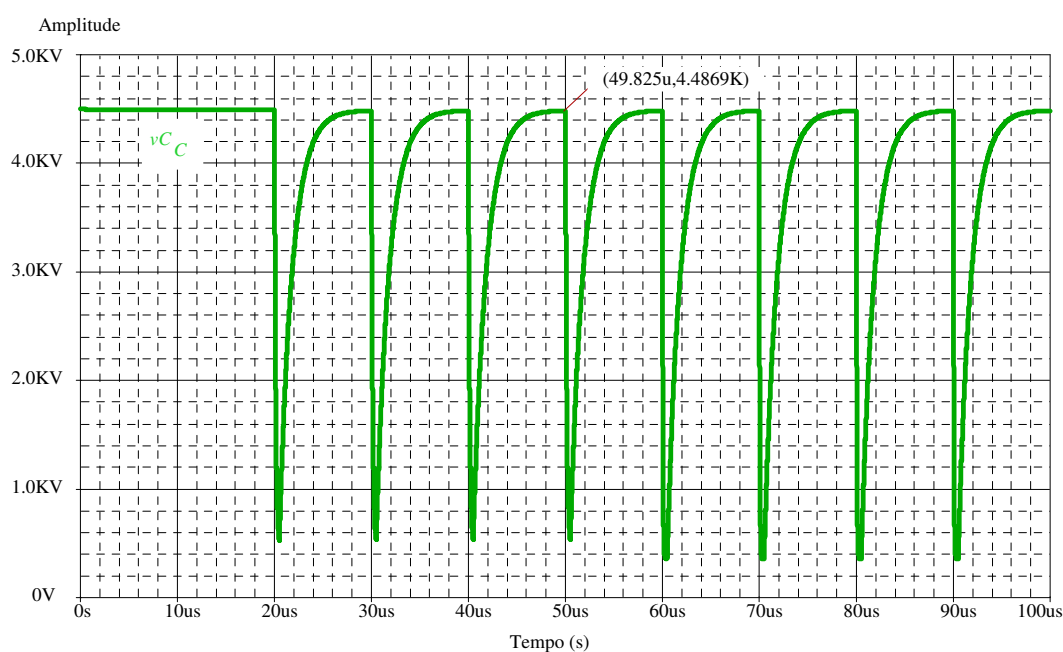


Figura 71 – Tensão no Capacitor C_C .

A Figura 72 apresenta a tensão no capacitor de bloqueio CC. Esta forma de onda é apresentada visando apenas confirmar a necessidade de um capacitor de tensão relativamente baixa para os níveis presentes no circuito.

Na Figura 73 são apresentadas as potências instantâneas em R_C , R_M , R_S e em Q_P . Esta verificação é muito importante já que tais componentes deverão ser capazes de suportar tais picos de potência.

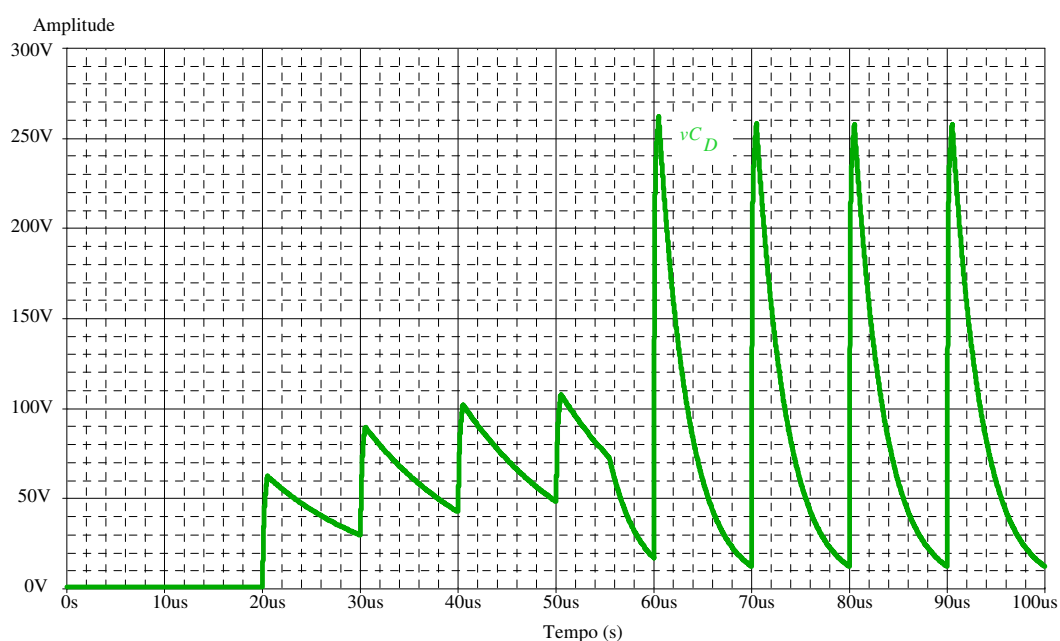


Figura 72 – Tensão no capacitor C_D .

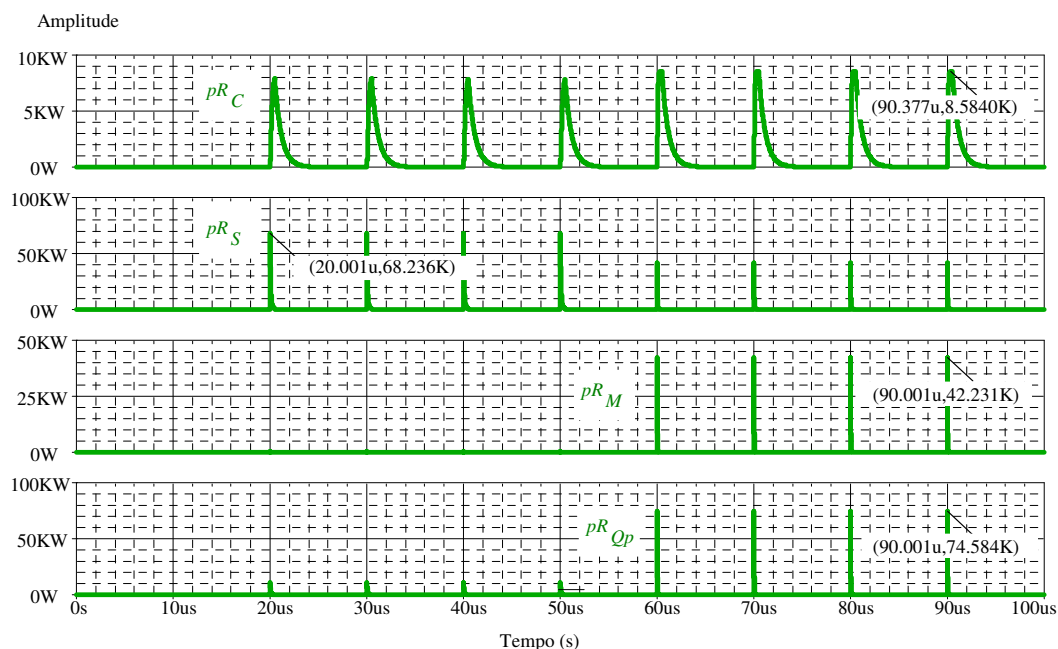


Figura 73 – Potência instantânea em R_C , R_S , R_M e em Q_P .

3.8 CONCLUSÃO

Com a validação via simulação do circuito projetado foi possível verificar a conformidade do mesmo com a norma vigente. A metodologia de projeto apresentada tanto para o pulsador quanto para o elemento comutador de alta tensão se mostraram eficientes e simples.

A procura por um driver que proporcionasse alta velocidade foi descrita juntamente com o histórico dos estudos nessa linha de pesquisa. O estudo, apresentação, projeto e validação do driver Flyback clarificaram o seu funcionamento e asseguraram o seu uso no gerador proposto.

Além disso, diversos aspectos construtivos foram abordados visando a implementação de um protótipo. Considerações relativas à segurança e a escolha dos componentes foram alguns dos aspectos abordados.

4 IMPLEMENTAÇÃO DO PROTÓTIPO FINAL

Este capítulo trata da implementação prática dos diversos blocos que compõem o Gerador de Transientes Rápidos em questão.

4.1 SOFTWARE EMBARCADO

O software embarcado desenvolvido para controlar todos os sistemas do Gerador de Transientes Rápidos foi escrito em linguagem C para o Controlador Digital de Sinais TMS320LF2401A da *Texas Instruments*. Diversas funções foram criadas para realizar o controle dos blocos do gerador, no entanto somente as principais são discutidas a seguir.

4.1.1 Escolha dos parâmetros

O sistema de entrada de dados desenvolvido contempla 4 teclas e um display de cristal líquido tal como apresentado na Figura 74. Nesta interface a tecla escolha faz o indicador “#” alternar entre as opções disponíveis, as teclas com setas alteram os valores dentro das faixas permitidas e a tecla On/Off habilita e desabilita a geração de pulsos baseada nos parâmetros atuais.

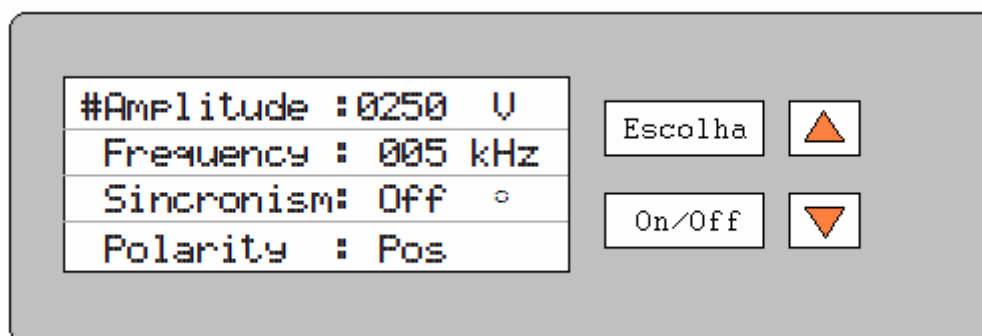


Figura 74 – Interface Homem-Máquina local.

O parâmetro *Amplitude* pode assumir os seguintes valores: 250, 500, 1000, 2000 e 4000V.

O parâmetro *Frequency* pode assumir os seguintes valores: 1, 5 e 100kHz. Quando gerando em 5 ou 100kHz o gerador envia 75 pulsos a cada 300ms. Quando gerando a 1kHz, a geração é contínua, ou seja, 1000 pulsos por segundo ininterruptamente.

O parâmetro *Sincronism* pode assumir os seguintes valores: 0, 1, 2, 3... ... 248, 249 e 250 graus elétricos em relação à rede de alimentação, gerando aproximadamente 230 pulsos por segundo divididos pelo número de ciclos presente nesse período. Ou “Off” que significa geração assíncrona de pulsos, gerando 75 pulsos a cada 300ms.

O parâmetro *Polarity* pode assumir os seguintes valores: POS e NEG, indicando assim se a polaridade de geração de pulsos será positiva e negativa. A comutação entre essas duas formas de geração se dá através de relês conectados a saída do pulsador de alta tensão.

4.1.2 Controle da fonte de Alta Tensão

O controle da fonte de alta tensão é realizado através do controle do barramento intermediário criado a partir do conversor Buck. A referência do conversor Buck, tal como mencionado previamente, é um sinal PWM filtrado que dita ao conversor Buck o nível de tensão que ele deverá manter para que a fonte de alta tensão alcance a tensão desejada.

4.1.3 Criação do perfil de pulsos

A geração dos pulsos enviados para o controle dos pulsos de saída é realizada por um módulo PWM do controlador utilizado. Este módulo é também responsável pela geração de uma interrupção a cada pulso gerado, nesta é realizada a contagem do número de pulsos gerados para realizar o desligamento dos mesmos.

Os passos apresentados abaixo apresentam a configuração dos periféricos necessária para gerar pulsos a 5kHz.

1. Configurar o canal PWM para a frequência de 5kHz.
2. Impor a razão cíclica desejada.
3. Configurar a desativação para 75 pulsos.
4. Configurar a reativação para $5000 \cdot 300 \text{E-}3$ pulsos.

A Figura 75 apresenta um esboço da metodologia utilizada na criação dos pulsos.

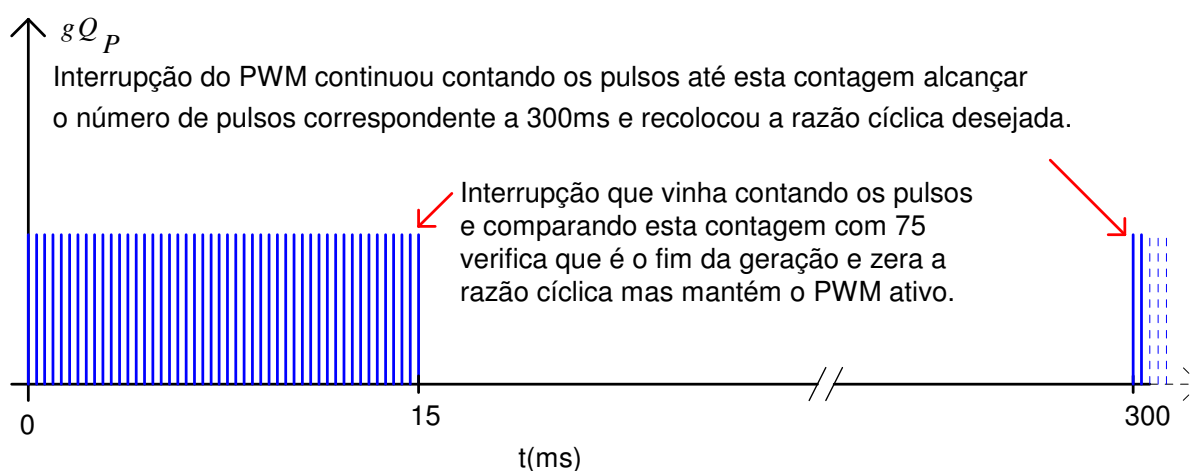


Figura 75 – Metodologia de geração dos pulsos.

4.1.4 Sincronismo

A sincronia do gerador com a rede de alimentação é realizada utilizando uma interrupção externa, que ativa a geração no momento em que recebe uma borda de subida. Esta borda de subida é fornecida externamente por um comparador que compara uma amostra da tensão da rede com 0V, gerando assim uma onda quadrada, com níveis lógicos devidamente adaptados, sincronizada com a rede.

4.2 INTERFACE REMOTA

A interface remota utilizada nos testes do gerador foi desenvolvida em *LabView* e possui o *Front Panel* apresentado na Figura 76. Através desta o operador tem acesso a todos os parâmetros do gerador via comunicação serial RS232.

O protocolo de comunicação e a descrição das funções acessíveis via interface remota serão abordados no Anexo 3 desta dissertação.

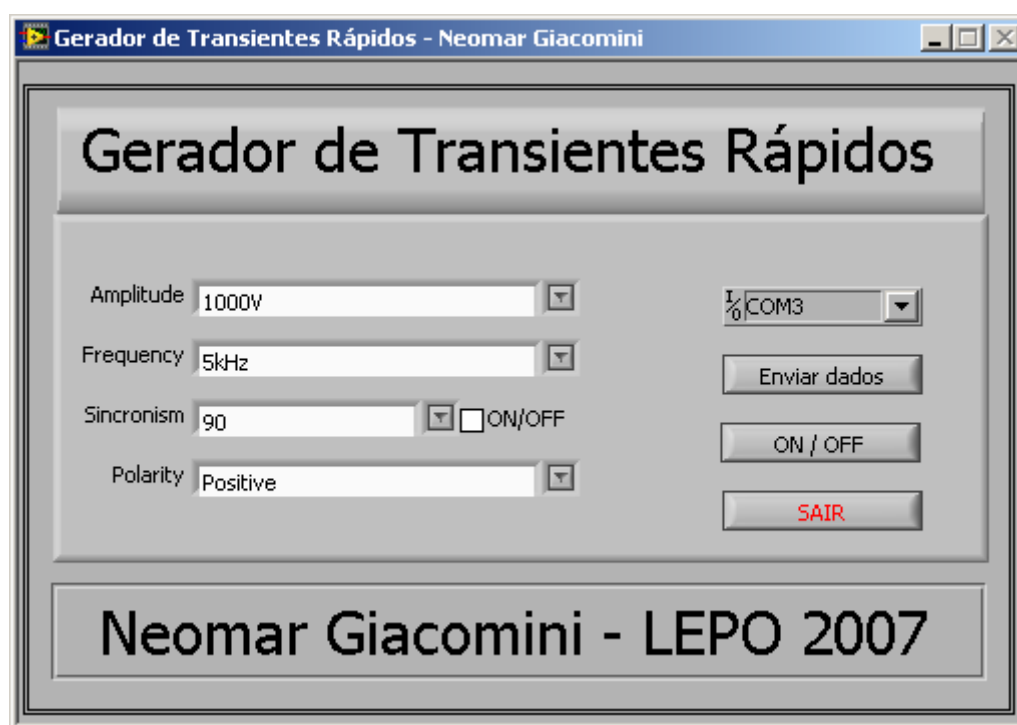


Figura 76 – Interface remota do Gerador de Transientes Rápidos.

4.3 DIAGRAMAS ESQUEMÁTICOS COMPLETOS

Esta seção apresenta os esquemas elétricos de todos os subsistemas desenvolvidos para formar o Gerador de Transientes Rápidos.

Iniciando pela Figura 77, esta apresenta o filtro de interferência eletromagnética implementado para evitar o retorno de ruídos para a rede de alimentação e também a entrada de ruídos desta no gerador.

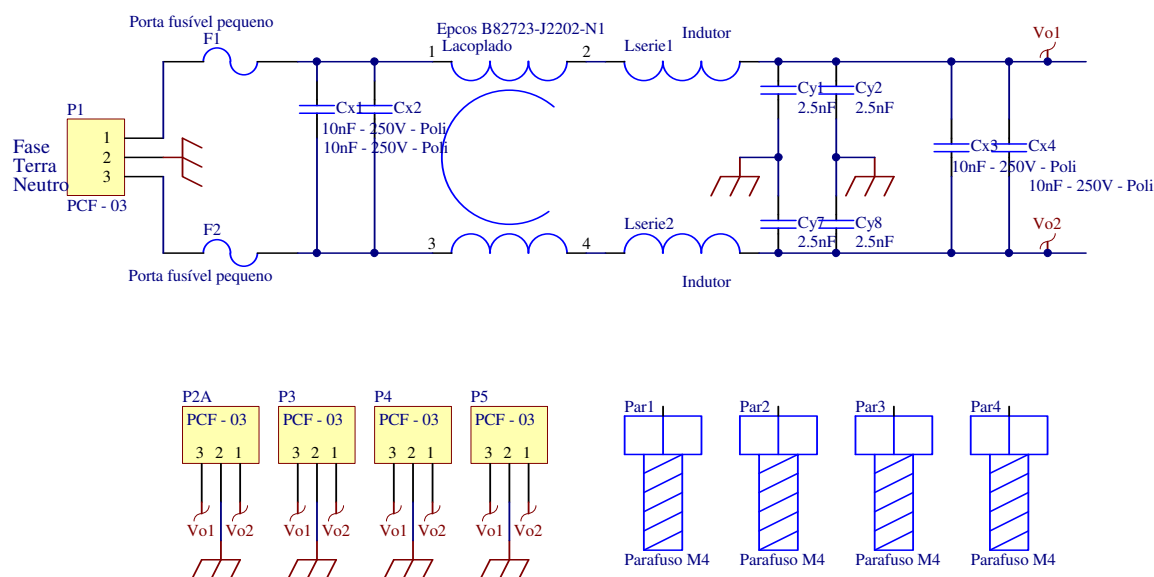


Figura 77 – Filtro de Interferência Eletromagnética.

A Figura 78 apresenta o circuito de potência do conversor Buck e a Figura 79 o circuito de controle deste mesmo conversor. Na Figura 80 é apresentado o circuito de gatilho do interruptor do conversor Buck e demais componentes necessários para a correta operação/montagem prática do circuito.

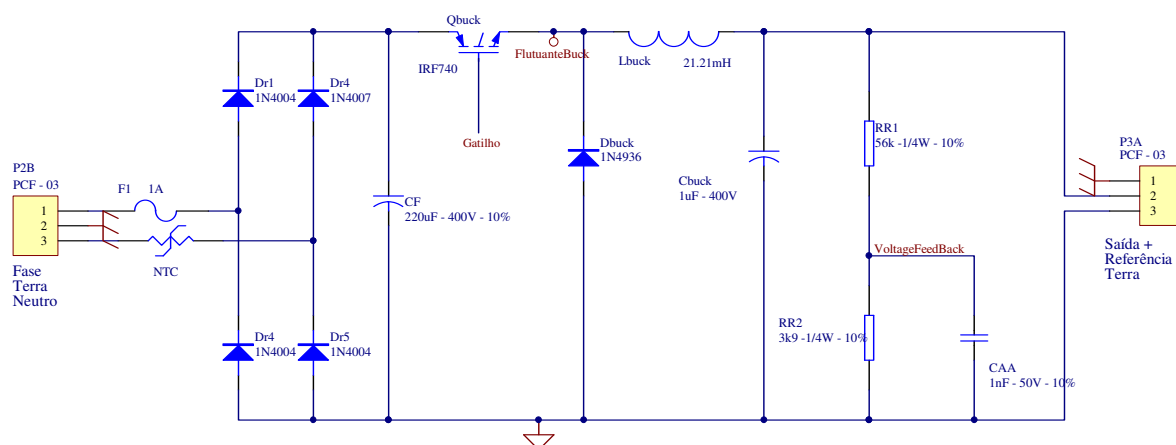


Figura 78 – Circuito de potência do conversor Buck.

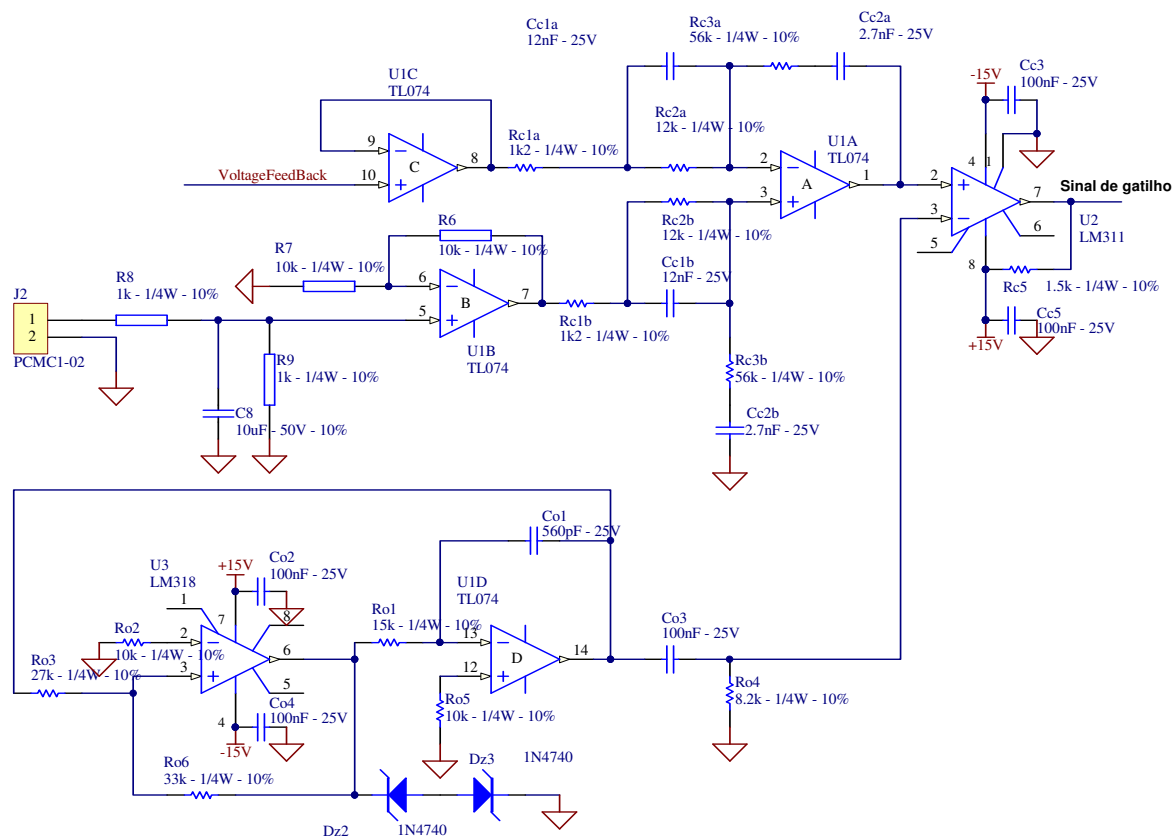


Figura 79 – Circuito de comando do conversor Buck.

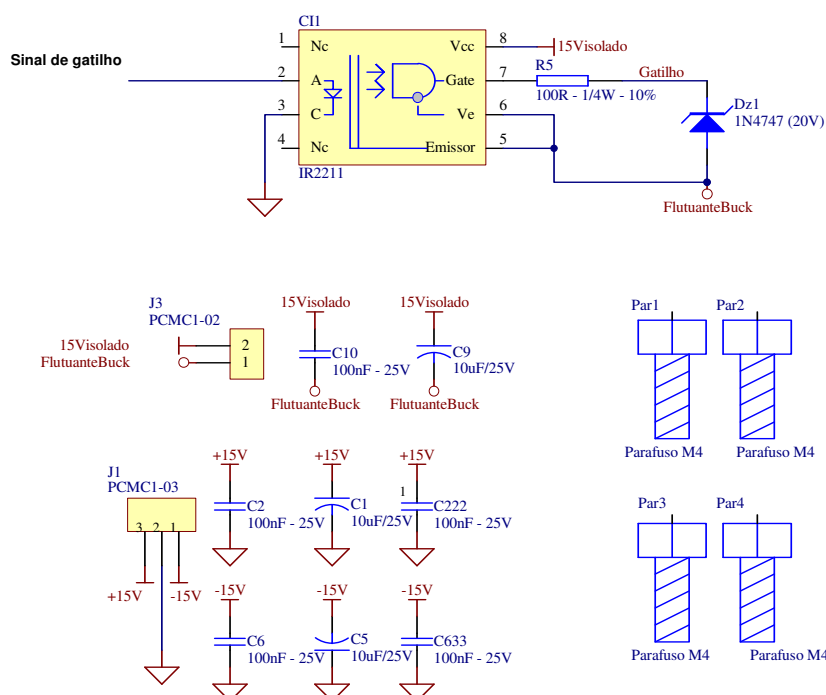


Figura 80 – Circuito de gatilho do interruptor do conversor Buck e demais componentes.

Na Figura 81 e na Figura 82 são apresentados os circuitos de potência e de comando e gatilho do conversor Push-Pull respectivamente. No circuito de comando pode-se verificar a presença de um oscilador de onda quadrada com controle de razão cíclica onde foi regulada a razão cíclica exata de 50%.

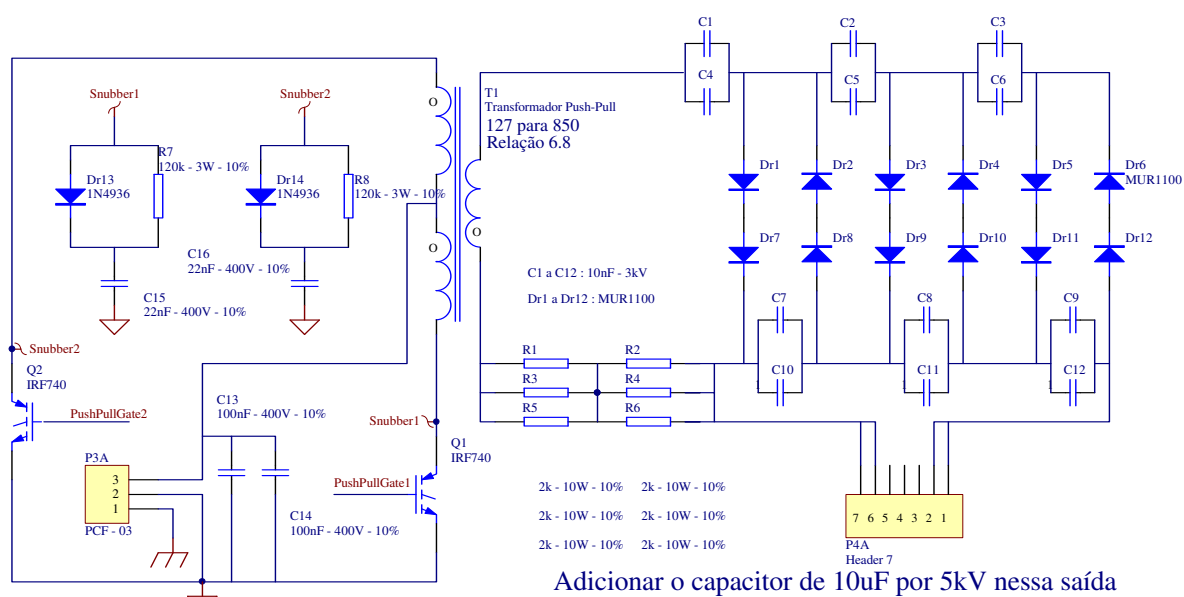


Figura 81 – Circuito de potência do conversor Push-Pull com multiplicador de tensão.

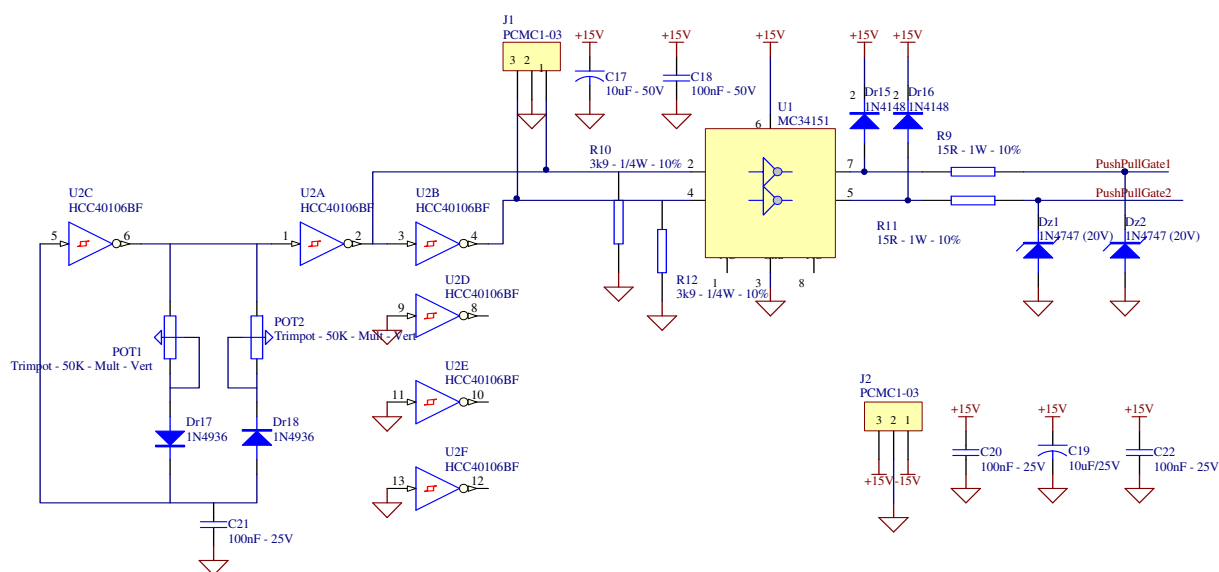


Figura 82 – Circuito de comando do conversor Push-Pull com multiplicador de tensão.

A Figura 83 apresenta a fonte de alimentação auxiliar principal, exceto seu transformador, que é utilizada para alimentar os amplificadores operacionais, comparadores, circuitos de gatilho não isolados, o kit LEPO_TMS320LF2401A e o display.

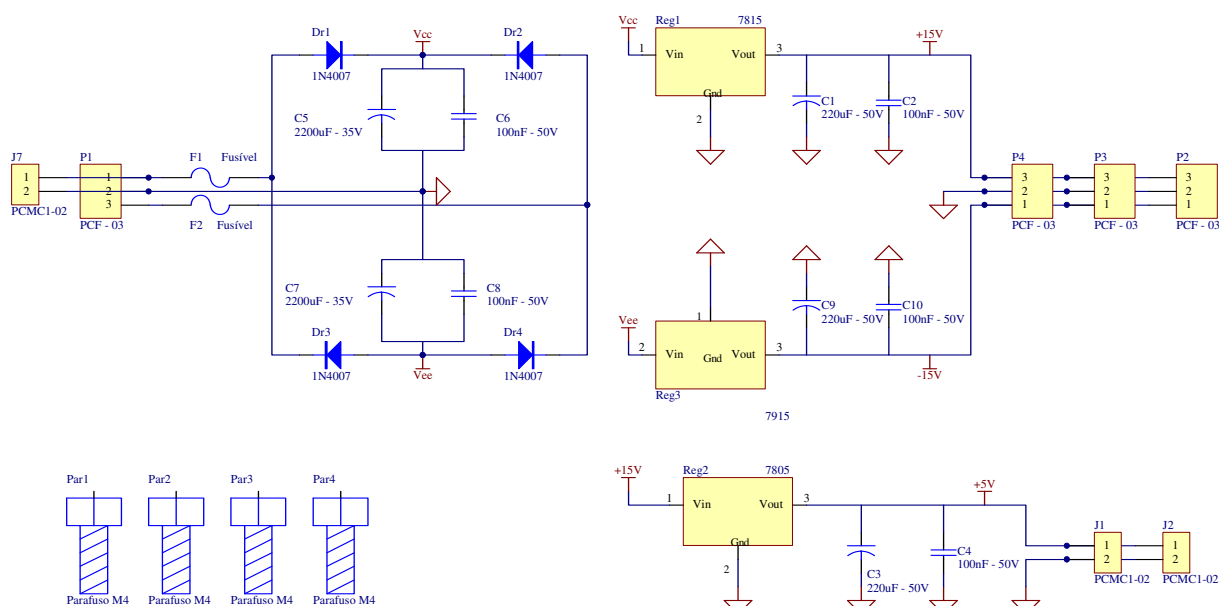


Figura 83 – Fonte de alimentação auxiliar principal.

A Figura 84 apresenta o esquema elétrico da fonte isolada utilizada para alimentar o circuito de comunicação serial isolada, sendo que o transformador foi omitido.

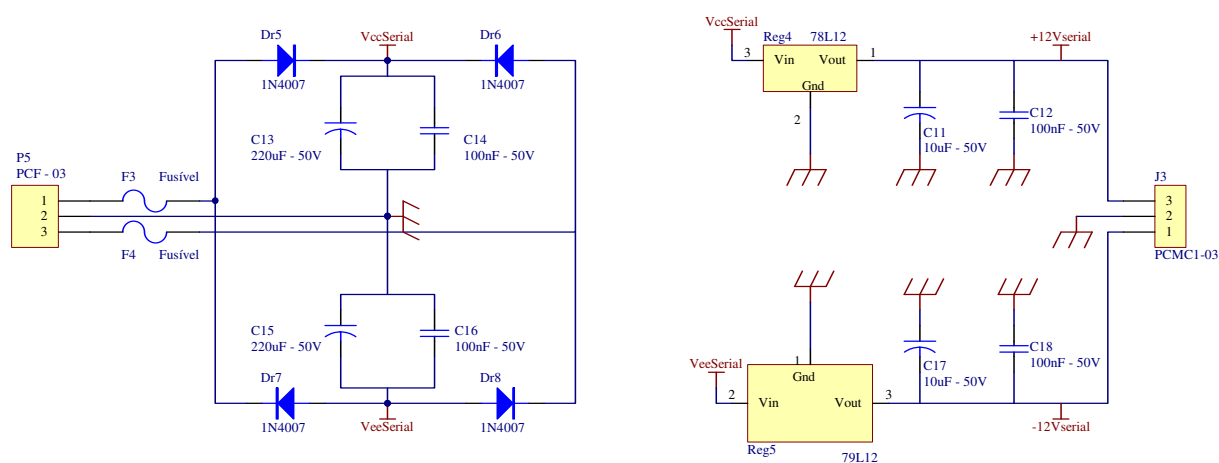


Figura 84 – Fonte de alimentação auxiliar isolada para comunicação serial.

Na Figura 85 é apresentada a fonte isolada, omitindo seu transformador, utilizada para alimentar o circuito de gatilho do conversor Buck.

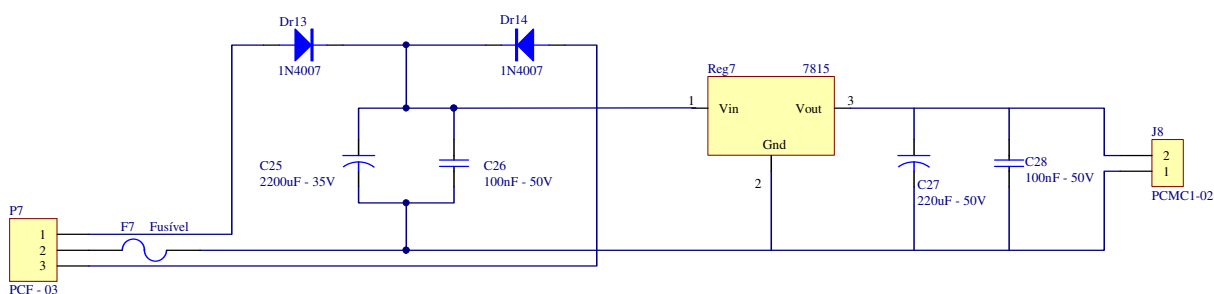


Figura 85 – Fonte de alimentação isolada para o driver do conversor Buck.

Prevendo a necessidade de ajustes na tensão de alimentação dos drivers flyback, foi projetada a fonte de alimentação regulável linear apresentada na Figura 86.

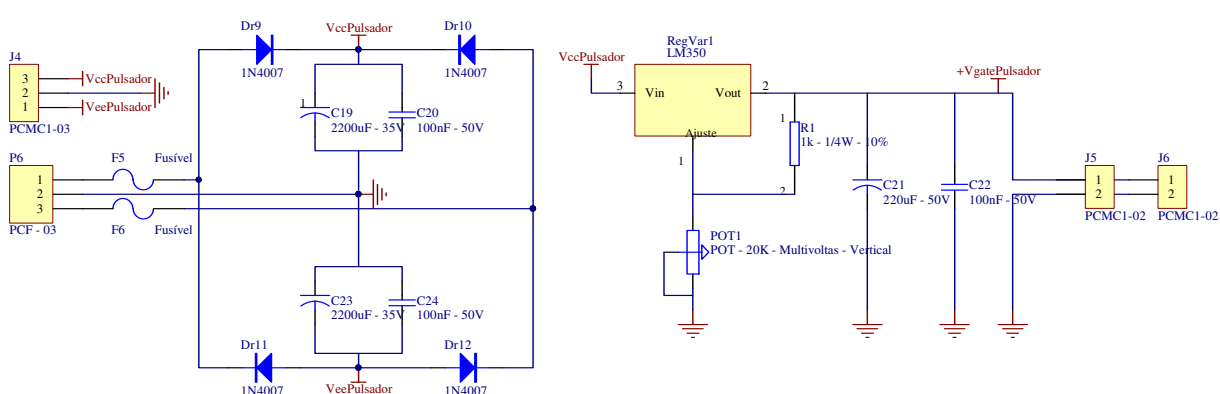


Figura 86 – Fonte de alimentação ajustável para o driver Flyback.

Tendo sido implementado com sucesso o kit de desenvolvimento LEPO_TMS320LF2401A e visando difundir tal conhecimento, a Figura 87 e a Figura 88 apresentam o esquema elétrico completo do mesmo.

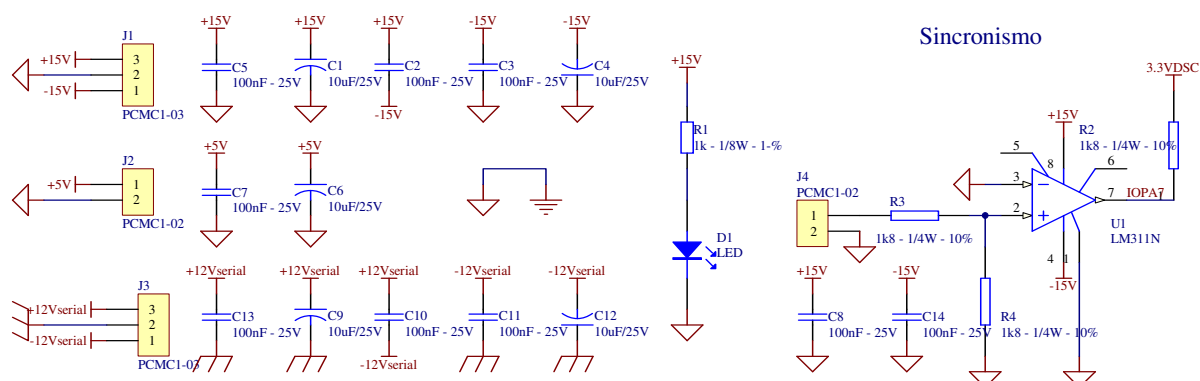


Figura 89 – Esquema parcial 1 de 4 da placa mãe de controle de Gerador.

Na Figura 90 são apresentados os dois principais blocos de conexão presentes nesta placa. Um deles permite a conexão do kit LEPO_TMS320LF2401A à placa mãe e o outro realiza a conexão entre esta placa e o display.

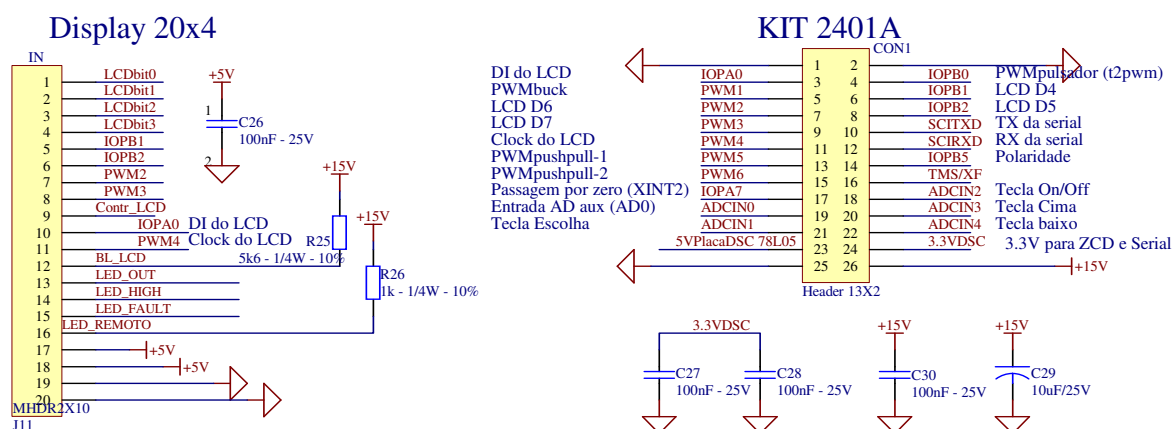


Figura 90 – Esquema parcial 2 de 4 da placa mãe de controle de Gerador.

Na Figura 90 são apresentados os conectores que permitem a saída dos sinais enviados para o conversor Buck, para o Pulsador, para o controle de polaridade e outros utilizados em testes ao longo do processo de desenvolvimento.

A Figura 92 apresenta a última parte do esquema elétrico da placa mãe, contemplando o sistema de comunicação serial isolada e o hardware necessário para operar o teclado presente na placa da interface local.

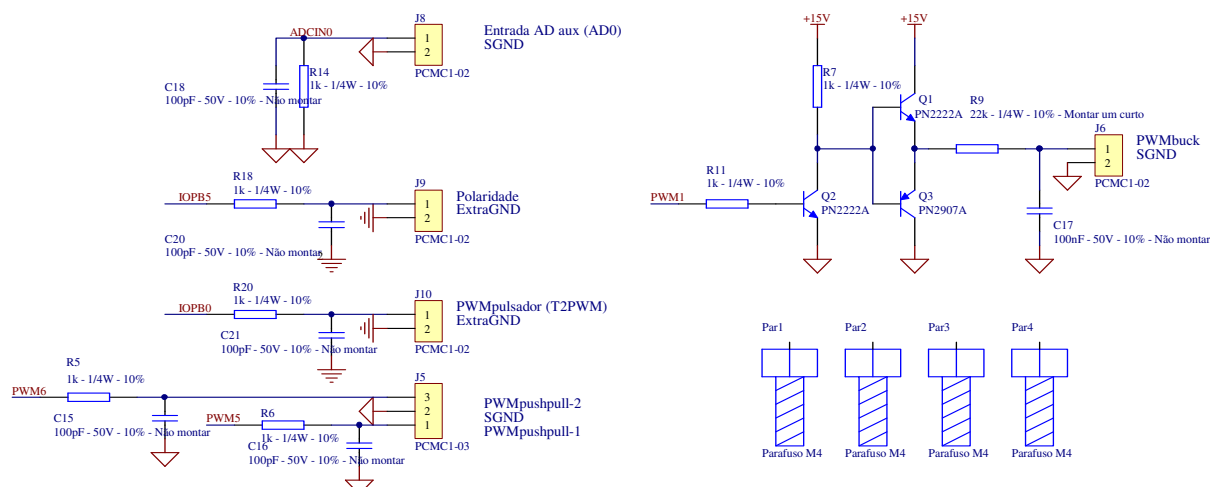


Figura 91 – Esquema parcial 3 de 4 da placa mãe de controle de Gerador.

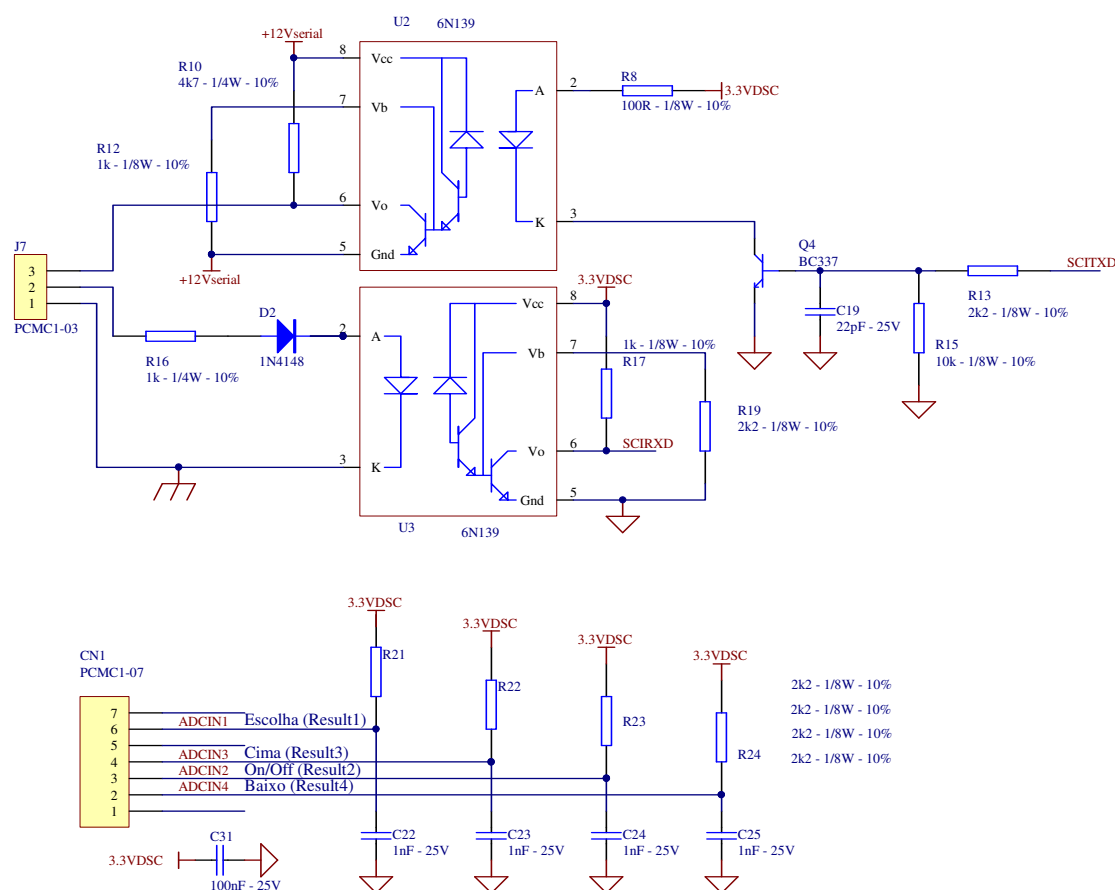


Figura 92 – Esquema parcial 4 de 4 da placa mãe de controle de Gerador.

Na Figura 93 e na Figura 94 é apresentado o hardware da placa da interface local, que contempla teclado de 7 teclas, um *display* e 4 *leds*. A número de teclas apresentado no

esquema elétrico é maior que o utilizado neste projeto devido a este ter sido desenvolvida para outro projeto e estar sendo reaproveitada.

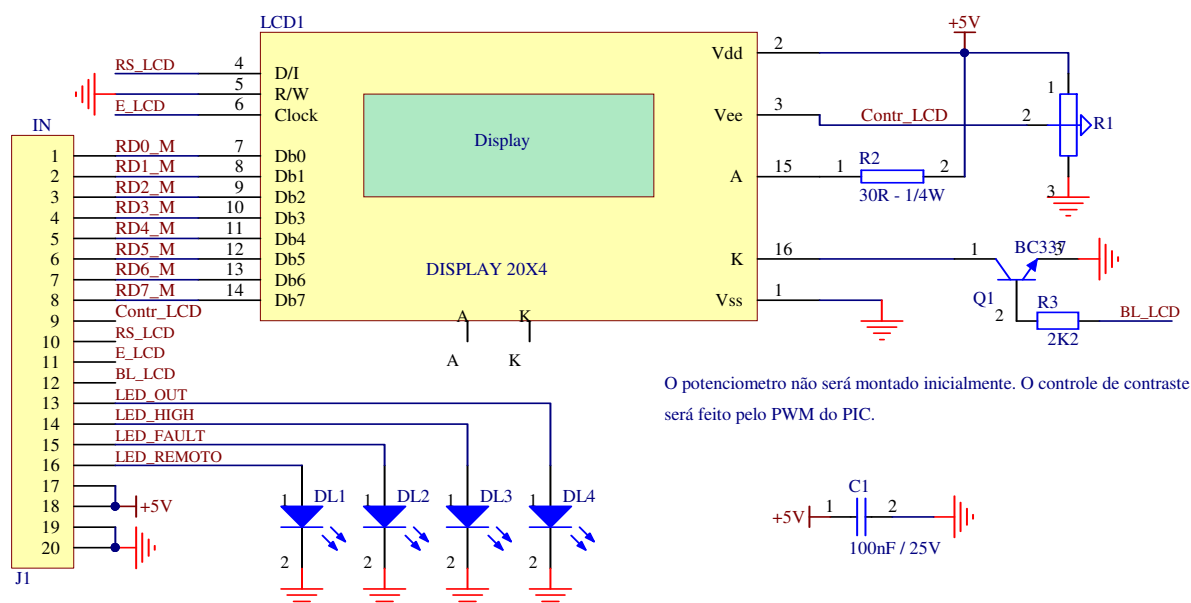


Figura 93 – Esquema parcial 1 de 2 da placa de interface local.

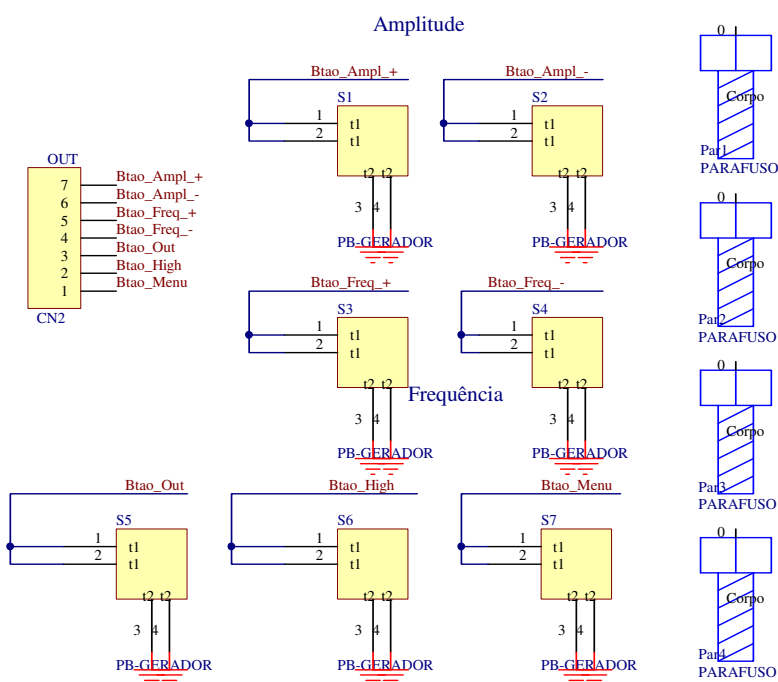


Figura 94 – Esquema parcial 2 de 2 da placa mãe de interface local.

Na Figura 95 é apresentada a placa do pulsador de alta tensão. Esta foi desenvolvida contemplando todo o sistema do pulsador e do elemento comutador de alta tensão desenvolvido. A utilização de componentes em série, paralelo e série-paralelo deve-se aos níveis de tensão e potência impostos aos mesmos.

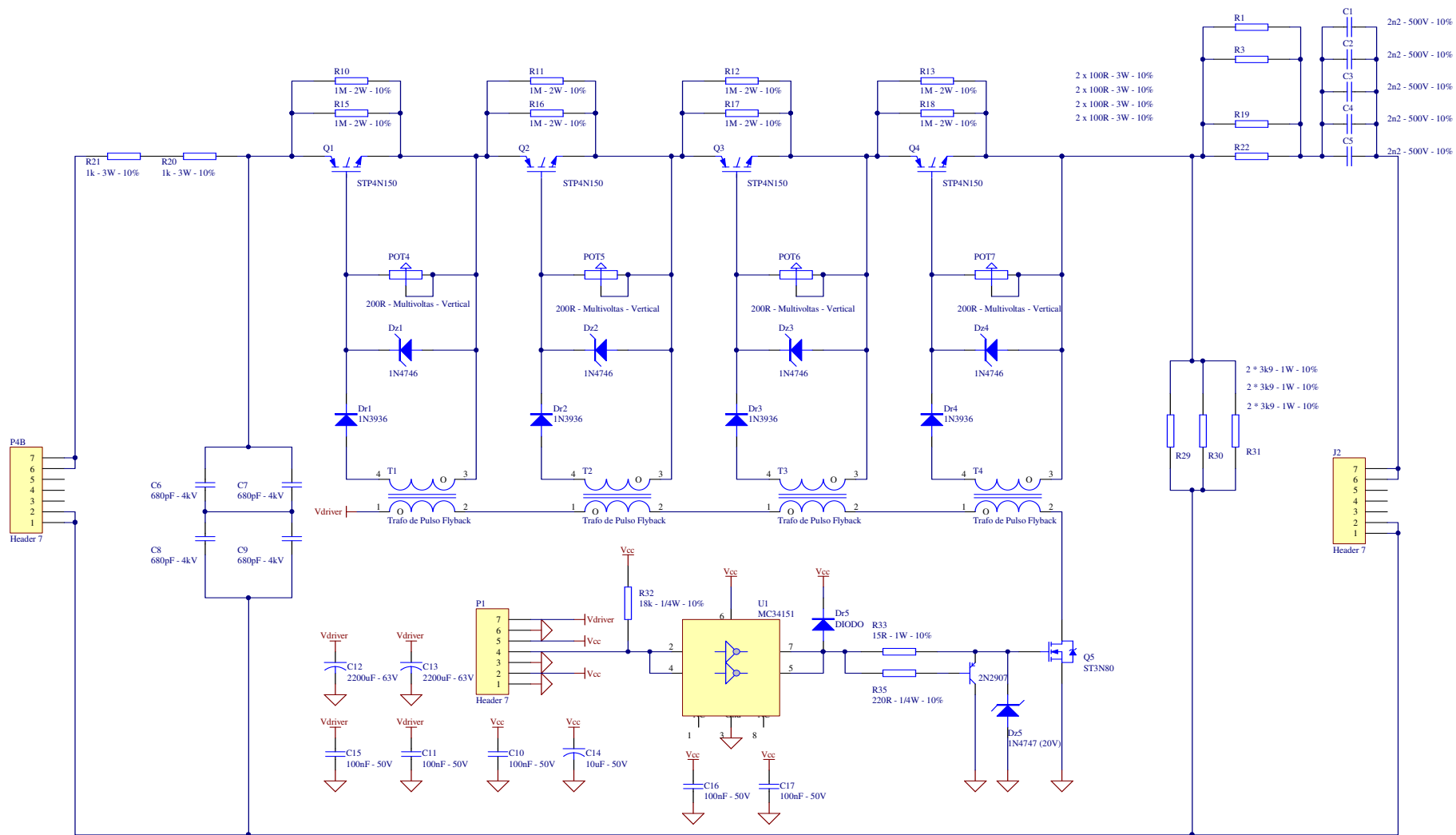


Figura 95 – Esquema elétrico do Pulsador de Alta Tensão.

4.4 PROJETOS FÍSICOS

Esta seção discute o projeto físico das placas de circuito impresso, dos magnéticos, a escolha dos componentes e demais considerações necessárias para se atingir as especificações iniciais.

Relativo às placas de circuito impresso, estas devem ser projetadas tomando-se os devidos cuidados para não prejudicar a isolação dos circuitos que utilizam alta tensão, tal como mencionado na seção que tratou do desenvolvimento do elemento comutador de alta tensão, a rigidez dielétrica do ar é de 3kV/mm e pode ser uma boa opção desde que a placa utilize ranhuras que evitem o depósito de poeira que possa vir a prejudicar a sua isolação. Trilhas em camadas adjacentes em placas confeccionadas utilizando material FR4, que possui rigidez dielétrica de 20kV/mm, também podem ser utilizadas normalmente sem problema algum, desde que a sua espessura seja adequada.

Ao especificar componentes passivos deve-se optar pelas famílias de componentes com menores efeitos parasitas possíveis, desde que satisfaçam as especificações dos esforços de tensão. Para os resistores e capacitores do Pulsador, cuidados extras devem ser tomados, pois além da necessidade de que os efeitos parasitas sejam mínimos, pra não dizer nulos, estes componentes possuirão especificações avantajadas para poder suportar os picos de tensão e potência desta aplicação. Caso estes limites não sejam seguidos, a ocorrência de fugas nos componentes será inevitável.

Os fabricantes de resistores específicos para sistemas pulsados apresentam na folha de dados dos seus componentes curvas tais como a apresentada na Figura 96. Estas curvas indicam a potência máxima pulsada permitida sobre o componente que deverão ser respeitadas segundo os valores de potência de pico obtidos via simulação.

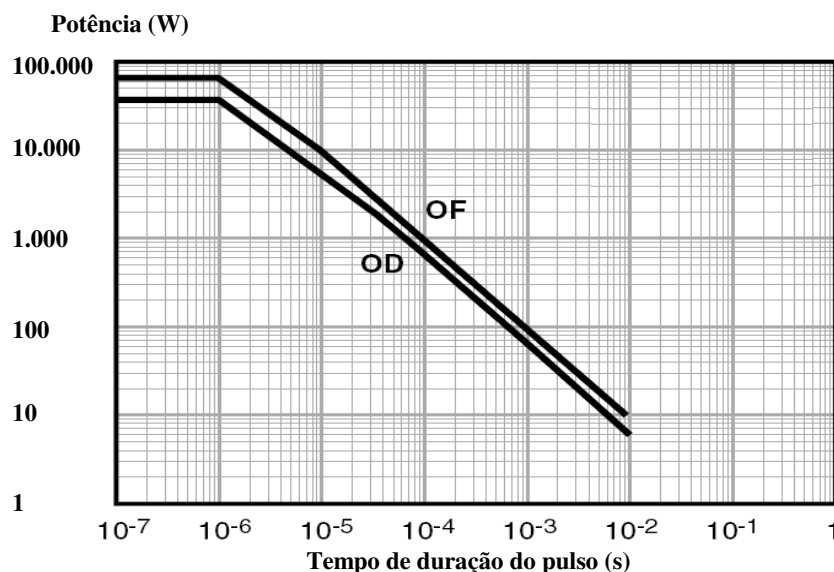


Figura 96 – Exemplo da curva de “Derating” da potência em resistores aplicados a sistemas pulsados.

Por motivo de disponibilidade, os resistores utilizados no Pulsador deste Gerador de Transientes Rápidos são da linha PR3 da *Phoenix do Brasil LTDA*. No entanto analisando suas folhas de dados verifica-se a pequena banda passante, apresentada na Figura 97, apresentada por esta linha de resistores.

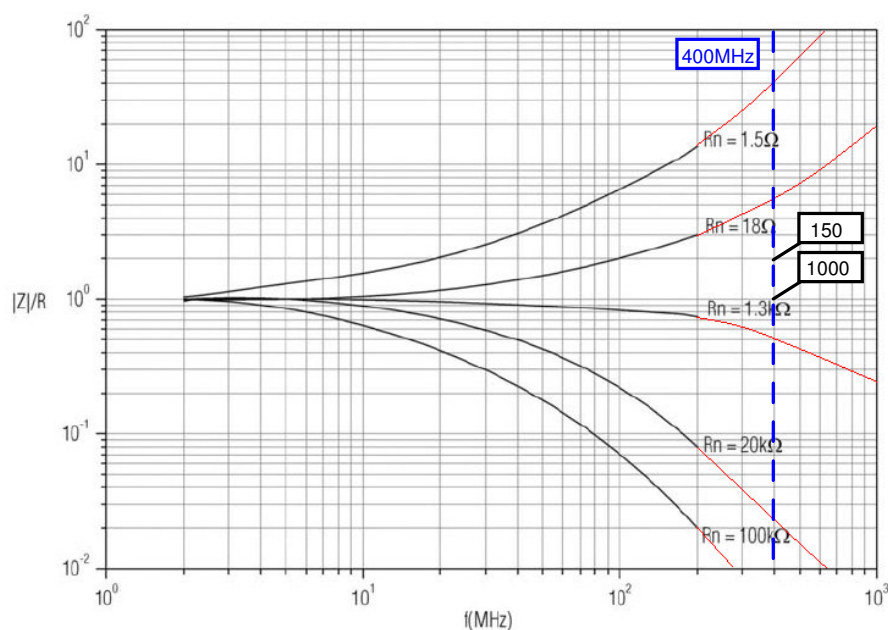


Figura 97 – Razão da impedância pela resistência DC em função da frequência para resistores PR3 da *Phoenix do Brasil LTDA*.

Utilizando o gráfico apresentado na Figura 97, pode-se verificar que a partir de 2MHz a impedância destas começa a divergir do valor da resistência DC. Como a geração de pulsos com o formato desejado necessita de harmônicos muito acima de 2MHz, sabe-se que o comportamento dos resistores escolhidos pode prejudicar o comportamento do circuito, mas mesmo assim serão utilizadas nos testes iniciais.

Visando clarificar o modo correto de escolha destas cargas, realizou-se uma análise das linhas comerciais de componentes especiais para aplicações em alta tensão e alta-frequência onde os requisitos de banda passante são tão grandes quanto o desta aplicação. Verificou-se que certos fabricantes, tal como a *Ohmite*, *KOA* e a *HVR International*, possuem classes de resistores com baixíssimos efeitos parasitas e por este motivo com grande capacidade de resposta em frequência, sendo assim recomendados para esta aplicação.

Dentre os componentes disponibilizados pelas empresas citadas encontram-se as linhas de resistores construídos com compostos a base de Carbono ou compostos cerâmicos onde o corpo, os terminais do componente e o elemento resistivo (massa com resistividade adequada) são fundidos num único elemento. Desta forma eles não possuem características nem indutivas nem capacitivas, melhorando significativamente a resposta em frequência. Estas linhas de resistências não foram utilizadas no protótipo implementado devido ao orçamento disponível para o projeto.

Relativo à montagem dos magnéticos, acima de tudo deve-se focar na isolamento dos enrolamentos. A Figura 98 apresenta a isolamento dos pontos de acesso a um dos enrolamentos do transformador do Push-Pull utilizando material termo retrátil e também a isolamento de uma

das camadas do mesmo enrolamento através da utilização de fita de poliéster com características tais como a apresentada no anexo 1.

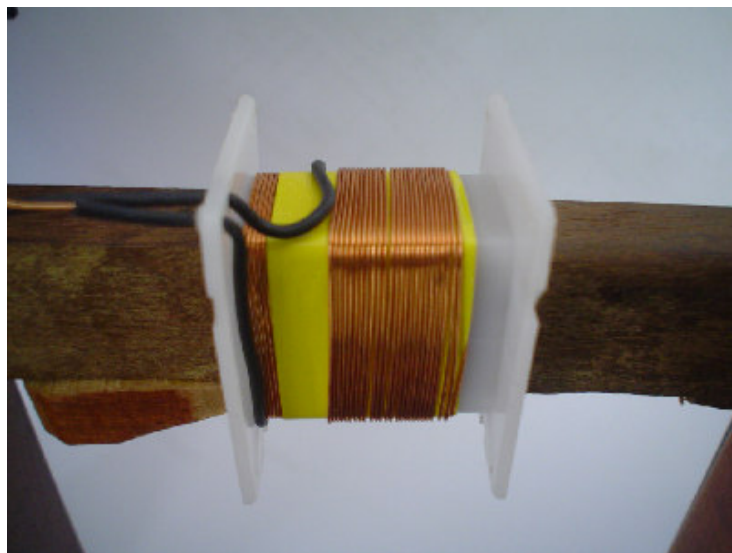


Figura 98 – Apresentação do acesso aos terminais de um enrolamento antes da isolação deste.

Isto é necessário, pois mesmo sabendo que os fios possuem individualmente uma isolação maior que a tensão aplicada sobre o enrolamento conforme apresentado no anexo 2, esta é minimizada devido ao esforço mecânico imposto durante a confecção do enrolamento e pode vir a causar problemas.

Dentre o projeto dos magnéticos envolvidos neste gerador, será apresentado somente o cálculo dos indutores acoplados utilizados nos drivers flyback.

Partindo da escolha de núcleos tamanho E20 que possui uma Área de Janela (A_e) de $0,312\text{cm}^2$ e considerando que este núcleo possuirá um entreferro fixo de $0,14\text{cm}$, os números de espiras necessários são calculados utilizando as equações (58) e (59). Depois de calculados os número de espiras o valor máximo do campo magnético (B_{max}), obtido utilizando a equação (60), deve ser comparado com o valor máximo aceitável pelo núcleo. Caso este seja maior o projeto deve ser refeito para um núcleo maior.

Onde:

N_{EspPri}	<i>Número de espiras do primário de um indutor acoplado</i>
N_{EspSec}	<i>Número de espiras do secundário de um indutor acoplado</i>
Lg	<i>Entreferro imposto ao conjunto magnético.</i>
Ae	<i>Área de janela do núcleo escolhido.</i>
B	<i>Campo magnético presente no núcleo do magnético do driver flyback.</i>

$$N_{EspPri} = \sqrt{\frac{lg \cdot L_p}{\mu_o \cdot Ae \cdot 10^{-2}}} \quad (58)$$

$$N_{EspSec} = \sqrt{\frac{lg \cdot L_s}{\mu_o \cdot Ae \cdot 10^{-2}}} \quad (59)$$

$$B_{max} = \frac{iL_{p_pico} \cdot L_p}{N_{EspPri} \cdot Ae} \cdot 10^4 \quad (60)$$

O projeto deste magnético para as indutâncias necessárias resultou em um primário com 6 espiras e um secundário com 12 espiras. Como o campo magnético máximo permitido no núcleo escolhido é de 0,3T e tendo o valor de B_{max} sido calculado em torno de 0.02T, isto significa que este núcleo pode ser trocado por um de menor tamanho. Isto não foi feito devido à disponibilidade limitada de núcleos.

4.5 CONSIDERAÇÕES PRÁTICAS GERAIS

O protótipo foi montado em um gabinete medindo 42 x 42 x 15cm conforme apresentado na Figura 99, os subsistemas mais ruidosos, ou que pudessem comprometer a segurança do protótipo foram alojados em compartimentos isolados através de chapas metálicas conforme detalhe na figura. Os subsistemas foram alojados conforme indicados na Figura 100 onde se pode verificar com mais clareza a isolação dos circuitos ruidosos.

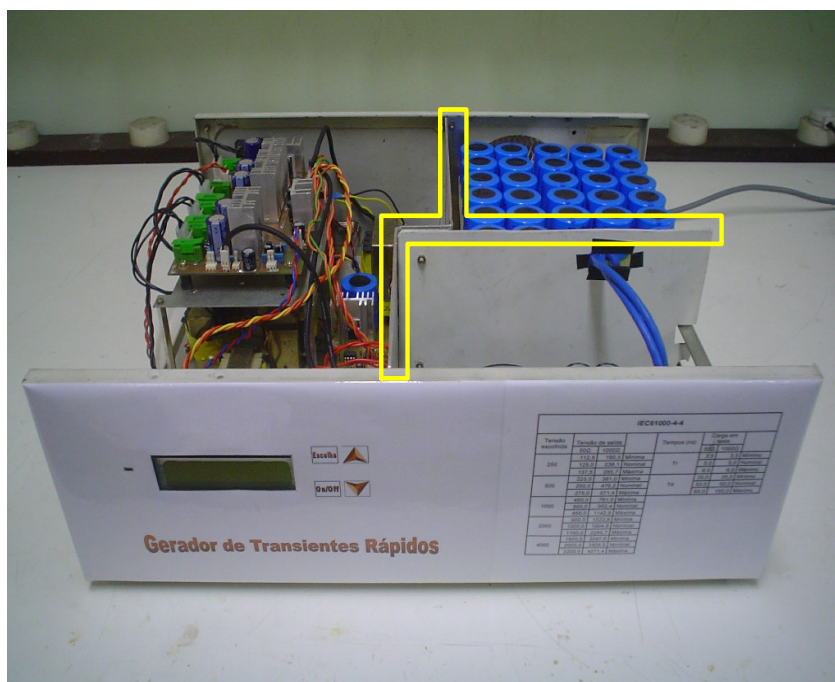


Figura 99 – Protótipo do Gerador de Transientes Rápidos.

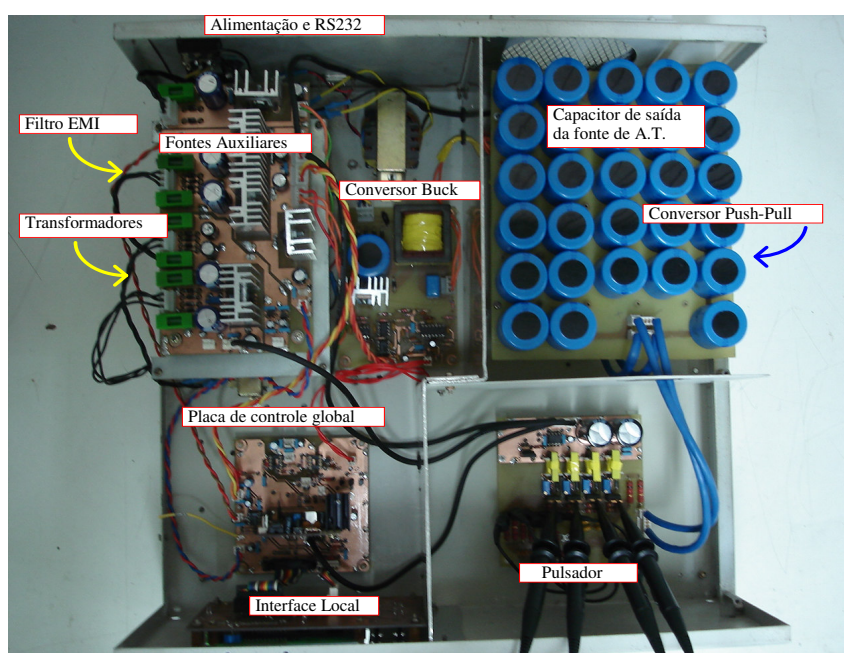


Figura 100 – Alocação dos subsistemas do gerador de Transientes Rápidos.

A seguir as são apresentadas uma série de imagens mostrando todos os subsistemas já alojados dentro do protótipo final.

A Figura 101 apresenta em detalhe a entrada de alimentação e o filtro de interferência eletromagnética.

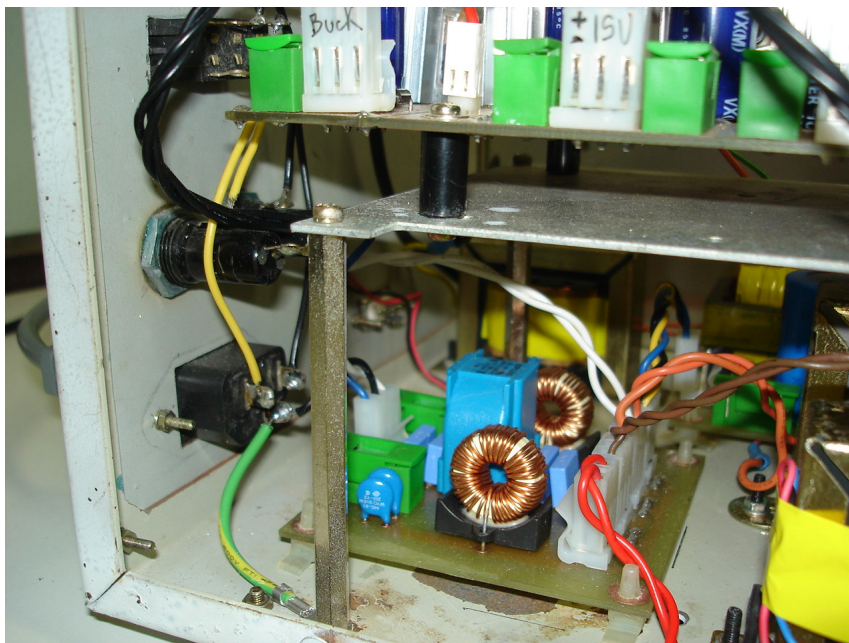


Figura 101 – Entrada de alimentação e filtro de interferência eletromagnética.

A Figura 102 apresenta o conversor Buck e a Figura 103 a placa de gerenciamento global juntamente com a interface local e o kit de desenvolvimento LEPO_TMS320LF2401A.

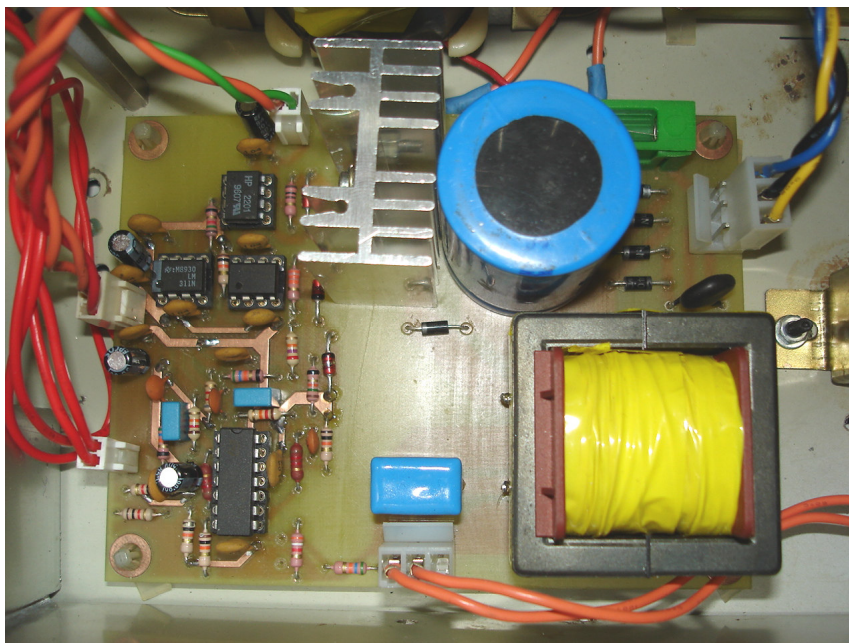


Figura 102 – Conversor Buck.

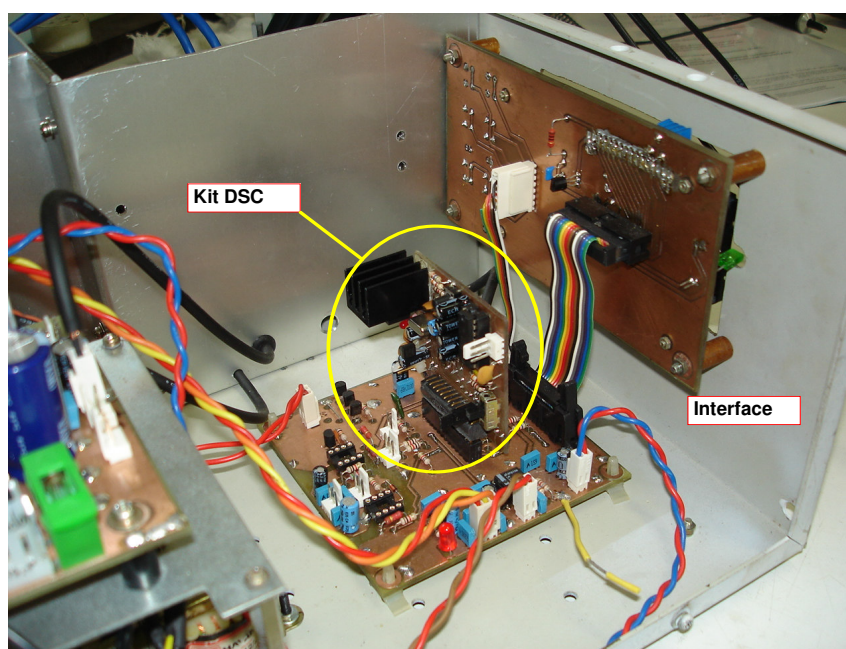


Figura 103 – Interface local, placa de gerenciamento global e kit de desenvolvimento no detalhe.

A Figura 104 apresenta o kit LEPO_TMS320LF2401A, que foi desenvolvido para ser utilizado em testes de conversores controlados digitalmente e para o gerenciamento de sistemas que necessitem de interfaces locais, sistemas de partida controlados, relés para acoplamento de cargas, etc.

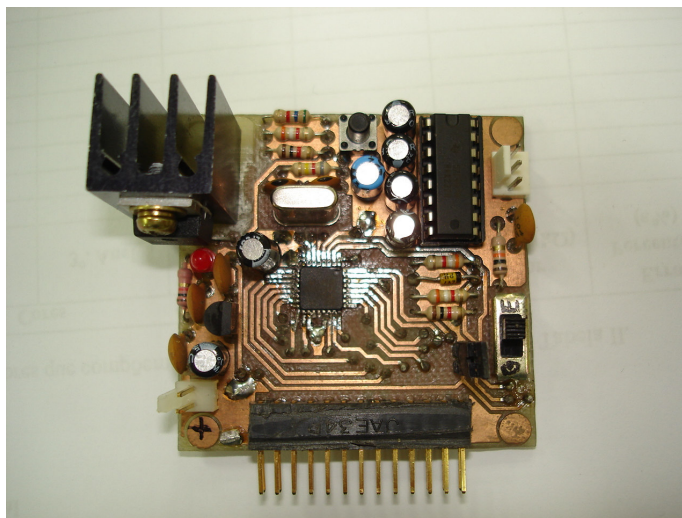


Figura 104 – Kit de desenvolvimento – LEPO_TMS320LF2401A.

Na Figura 105 é apresentado o conversor Push-Pull com os cabos de alimentação, saída e alimentação auxiliar.

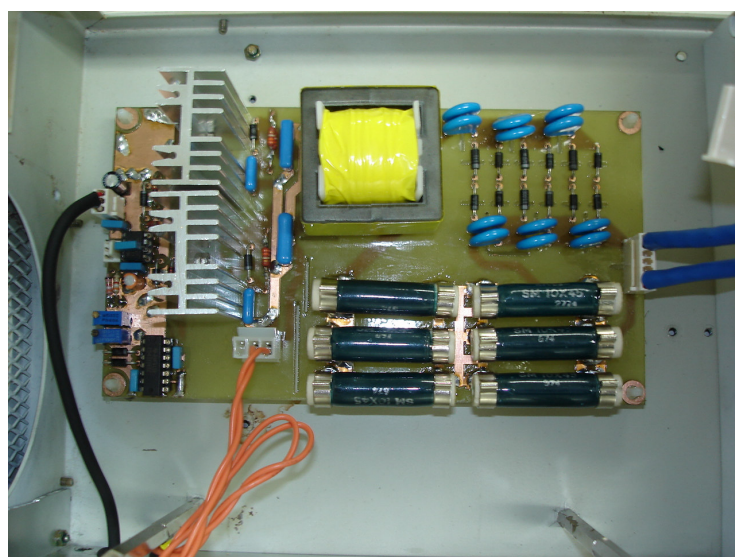


Figura 105 – Conversor Push-Pull com multiplicador de Cockcroft-Walton.

A Figura 106 apresenta em detalhe o estágio de multiplicação de tensão, dando ênfase a necessidade de ranhuras que impedem o depósito de poeira que possa vir a causar falhas na isolamento da placa de circuito impresso.

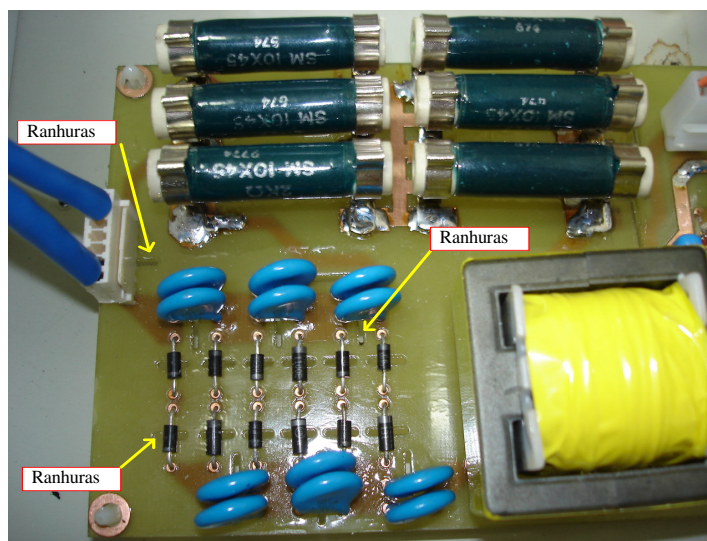


Figura 106 – Detalhe do multiplicador de Cockcroft-Walton.

Na Figura 107 é apresentada uma imagem lateral do protótipo onde é possível verificar claramente os alojamentos isolados criados para o sistema da fonte de alta tensão e para o Pulsador de alta tensão. Nesta mesma figura é possível verificar as conexões que transportam a alta tensão entre o conversor Push-Pull, o capacitor de estabilização da alta tensão e o Pulsador. Também se pode notar a utilização de suportes plásticos com altura adequada para não prejudicar a isolamento entre as placas de circuito impresso e a carcaça do equipamento.

Na Figura 108 é apresentado o banco de capacitores utilizado para criar um capacitor de $20\mu\text{F} / 5600\text{V}$. Nesta não é possível verificar, mas na parte inferior do banco de capacitores são utilizados resistores em paralelo com cada capacitor para auxiliar na equalização da tensão entre os mesmos.



Figura 107 – Conexão da fonte de Alta-Tensão ao Pulsador.

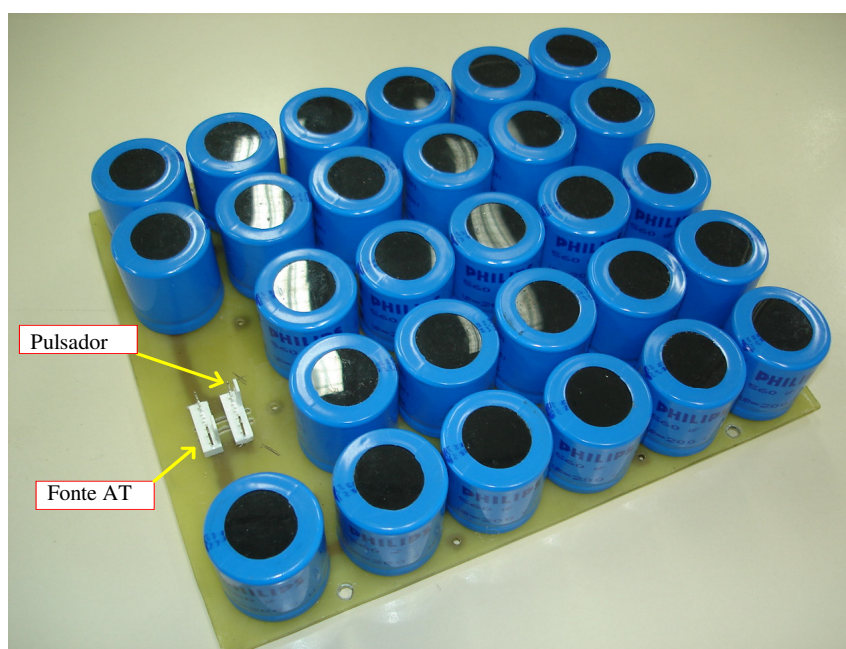


Figura 108 – Banco de capacitores utilizado para obter um capacitor de 20uF por 5600V.

A Figura 109 apresenta o Pulsador de alta tensão com a carga teste de 50Ω conectada a sua saída (Ver detalhe). Também é possível verificar a chegada da conexão de alta tensão, das alimentações auxiliares e do sinal de gatilho.

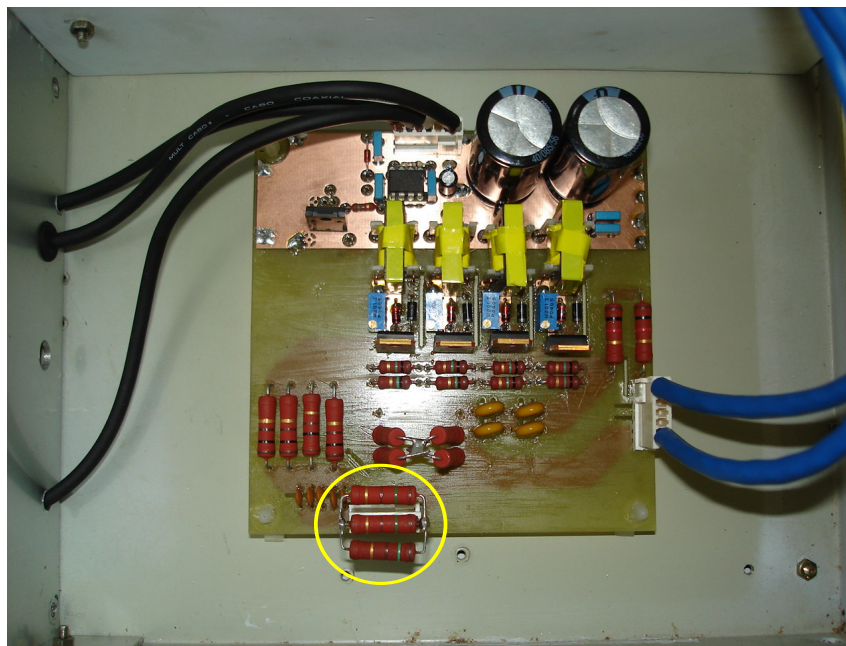


Figura 109 – Pulsador de alta tensão com carga teste de 50Ω.

4.6 RESULTADOS EXPERIMENTAIS

Com o protótipo já montado no gabinete citado, todos os subsistemas foram testados e os resultados obtido são apresentados a seguir.

4.6.1 Sistema de geração do perfil de pulsos

Os testes práticos realizados com o sistema desenvolvido validaram o perfil de pulsos de acordo com as necessidades previstas na norma vigente. As capturas apresentadas a seguir mostram o perfil de pulso tanto no seu comportamento macro, mostrando o perfil de pulsos no formato global, quanto o seu comportamento ao longo de um tem de pulsos e até mesmo num único pulso.

A Figura 110 apresenta o perfil de pulsos macro. Tal como especificado os trens de pulsos ocorrem aproximadamente a cada 300ms.

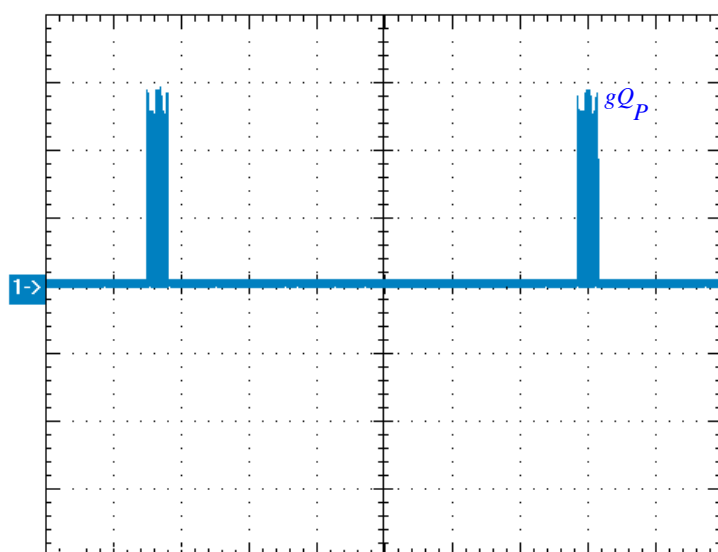


Figura 110 – Perfil global de geração de pulsos (gQ_p : 5V/div, 50ms/div).

A Figura 111 apresenta um zoom em um trem de pulsos, permitindo assim a verificação do número de pulsos gerados.

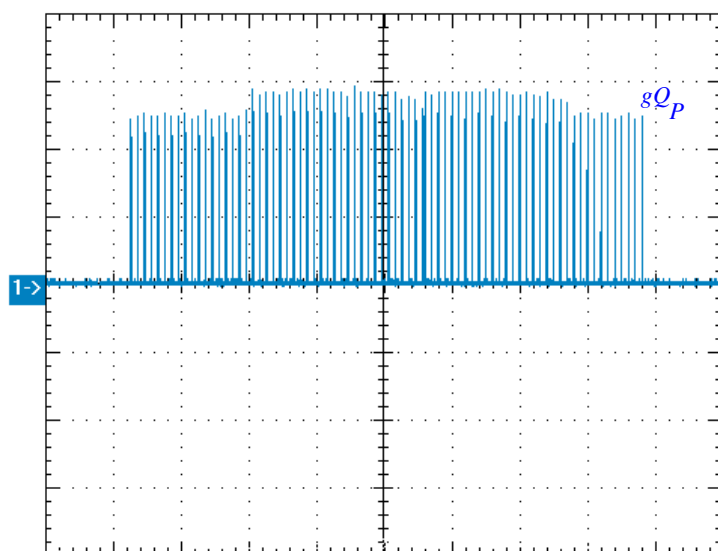


Figura 111 – Apresentação de um trem de pulsos do sistema de controle (gQ_p : 5V/div, 2ms/div).

Na Figura 112 são apresentados apenas três pulsos desse trem de pulsos. Desta forma é possível verificar a frequência de geração de pulsos, que neste caso encontra-se em 5kHz.

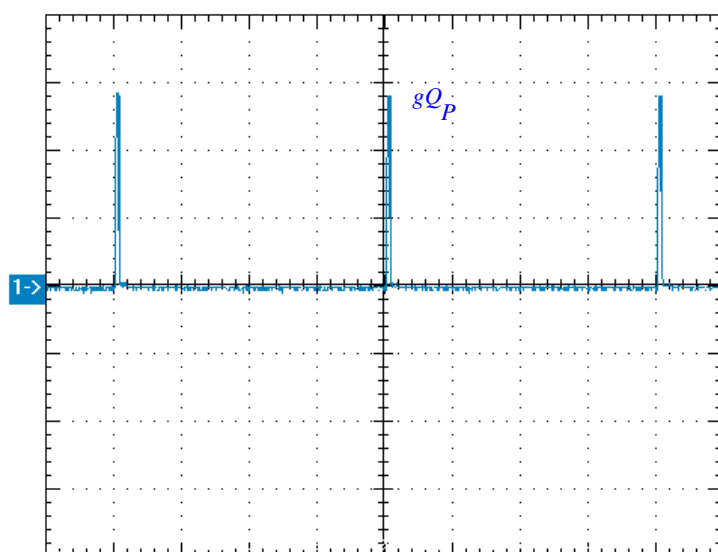


Figura 112 – Detalhe em três pulsos na frequência de 5kHz (gQ_P : 5V/div, 50us/div).

Em detalhe na Figura 113 é apresentado apenas um pulso de gatilho do elemento comutador de alta tensão.

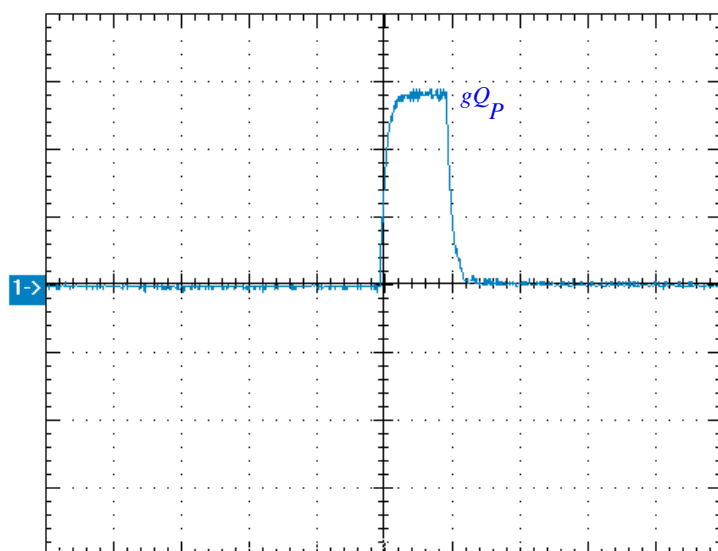


Figura 113 – Apresentação de um único pulso do sistema de controle do elemento comutador (gQ_P : 5V/div, 2,5us/div).

Quando operando fora do modo de sincronismo com a rede o gerador apresenta o perfil de pulsos apresentado na Figura 114.

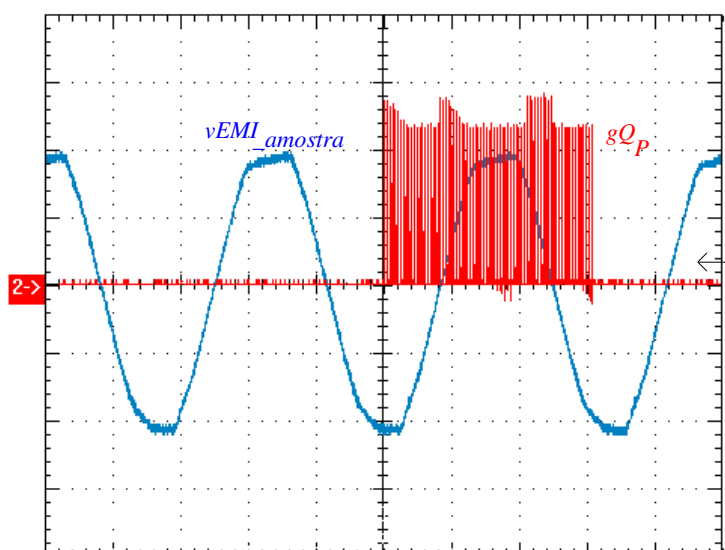


Figura 114 – Geração assíncrona de pulsos ($vEMI_amostra$: 10V/div, gQp : 5V/div, 5ms/div).

Para operar no modo de geração síncrona o circuito de detecção de passagem por zero cria o sinal apresentado na Figura 115 e o envia ao DSC para realizar a sincronia dos pulsos.

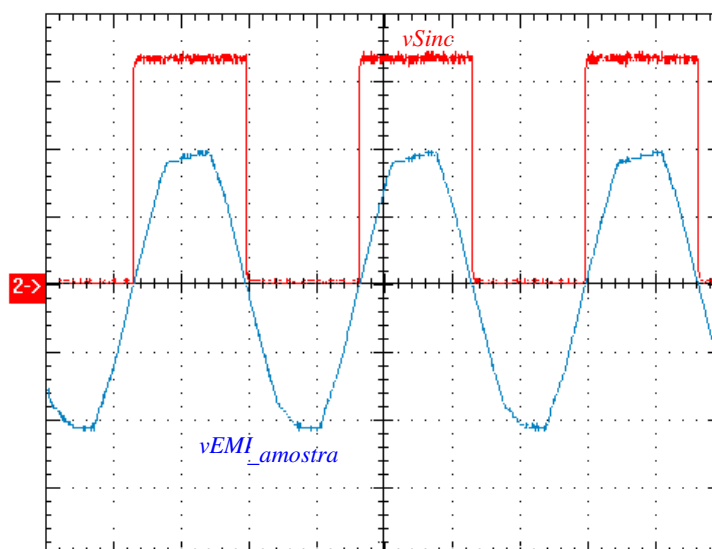


Figura 115 – Amostra da rede de alimentação e sinal enviado ao DSC para realização do sincronismo ($vEMI_amostra$: 10V/div, $vSinc$: 1V/div, 5ms/div).

Operando no modo sincronizado com a rede o gerador envia um número limitado de pulsos a cada ciclo da rede. Esta limitação foi criada para evitar um número abusivo de pulsos

que poderia danificar o gerador. A Figura 116 apresenta a geração síncrona de pulsos a 0 graus, a Figura 117 a 90 graus e a Figura 118 a 180 graus.

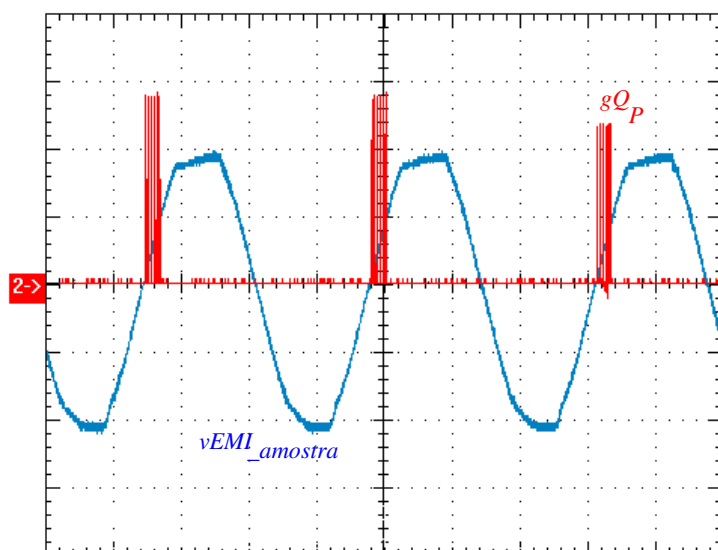


Figura 116 – Geração síncrona de pulsos a 0 graus ($vEMI_amostra$: 10V/div, gQ_P : 5V/div, 5ms/div).

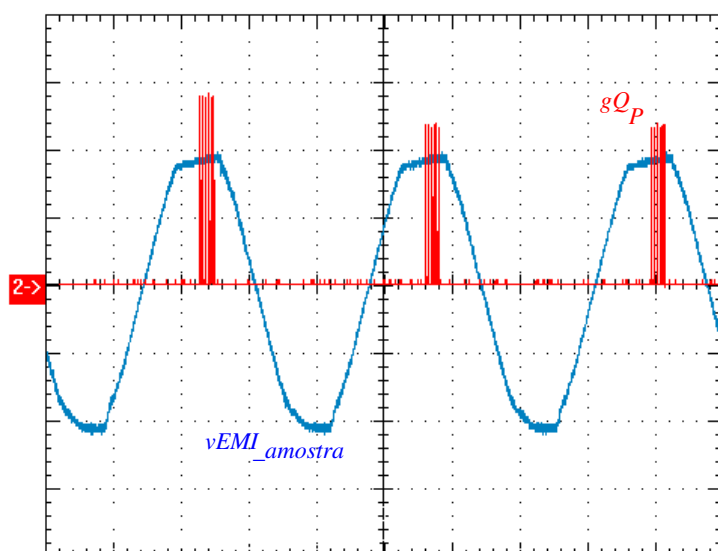


Figura 117 – Geração síncrona de pulsos a 90 graus ($vEMI_amostra$: 10V/div, gQ_P : 5V/div, 5ms/div).

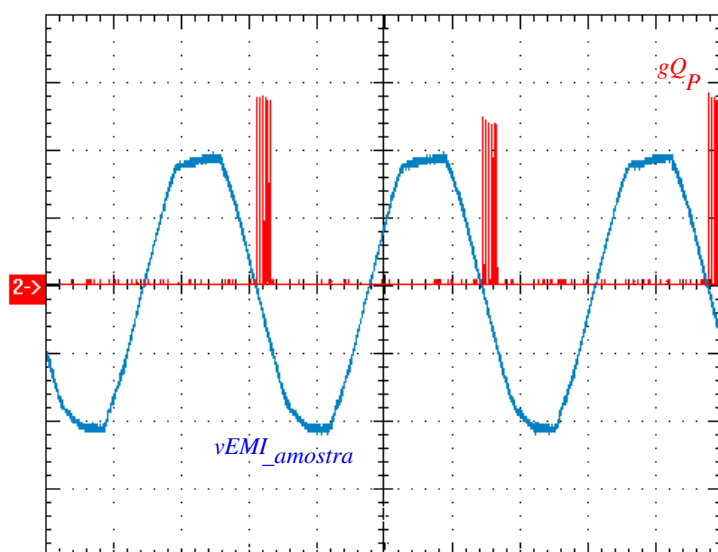


Figura 118 – Geração síncrona de pulsos a 180 graus ($vEMI_amostra$: 10V/div, gQ_p : 5V/div, 5ms/div).

4.6.2 Fonte de Alta Tensão

Os testes da fonte de alta tensão foram divididos em duas partes distintas.

4.6.2.1 Conversor Buck

Sabendo que a especificação do conversor Buck prevê o controle da tensão de saída na faixa de 0 (zero) a 140V e tendo este respondido corretamente ao sinal do tipo rampa imposto via simulação, o seu teste experimental foi realizado utilizando diversas formas de onda como referência visando verificar o correto comportamento do controle implementado.

A Figura 119 apresenta um teste utilizando uma triangular positiva como referência. Nota-se que o controle atuou corretamente fazendo com que a saída seguisse a referência sem problema algum. Este teste foi realizado com tensão de entrada de 220Vac e uma carga que proporcionaria potência nominal quando operando com tensão de saída CC de 150V.

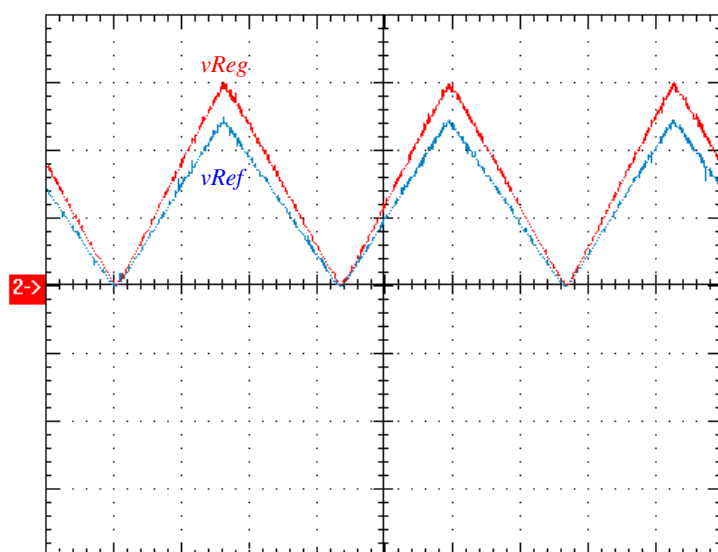


Figura 119 – Tensão de referência e de saída do conversor Buck para onda triangular positiva (v_{Ref} : 2V/div, v_{Reg} : 50V/div, 5ms/div).

A Figura 120 apresenta outro caso de teste, porém com sinal de referência contendo maior conteúdo harmônico.

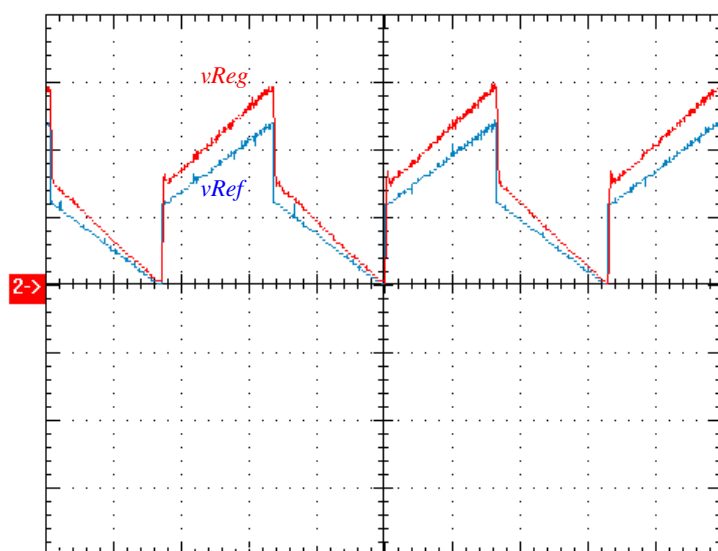


Figura 120 – Tensão de referência e de saída do conversor Buck para onda genérica (v_{Ref} : 2V/div, v_{Reg} : 50V/div, 5ms/div).

O desempenho do controle quando sujeito a degraus de carga tanto de potência nula para potência nominal quanto de potência nominal para potência nula foram verificados e são apresentados respectivamente na Figura 121 e na Figura 122.

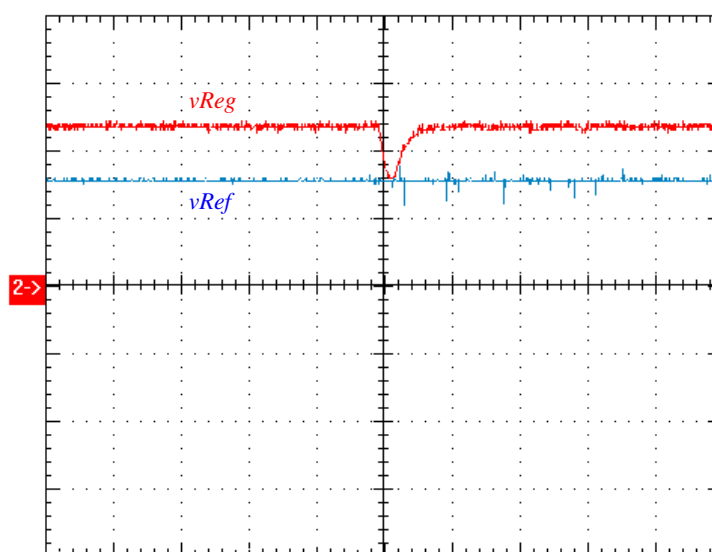


Figura 121 – Degrau de carga de zero a 100% na saída do conversor Buck (v_{Ref} : 5V/div, v_{Reg} : 50V/div, 500us/div).

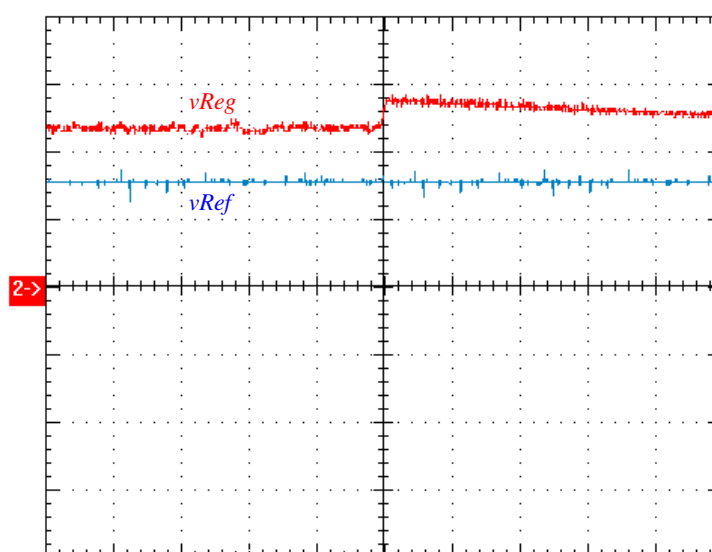


Figura 122 – Degrau de carga de 100% para zero na saída do conversor Buck (v_{Ref} : 5V/div, v_{Reg} : 50V/div, 1ms/div).

4.6.2.2 Conversor Push-Pull e Multiplicador de Crockcroft-Walton

Os testes práticos da fonte de alta tensão foram executados com o circuito já acoplado ao conversor Buck e utilizando uma carga resistiva que proporcionou uma potência de 60W quando operando em 4500V.

Visando confirmar a operação da fonte de alta tensão em todos os níveis desejados, a Figura 123 foi coletada alterando, via interface local, os níveis de tensão a cada 10 segundos. Nesta é possível confirmar o tempo de estabilização de aproximadamente 5 segundos já verificado via simulação.

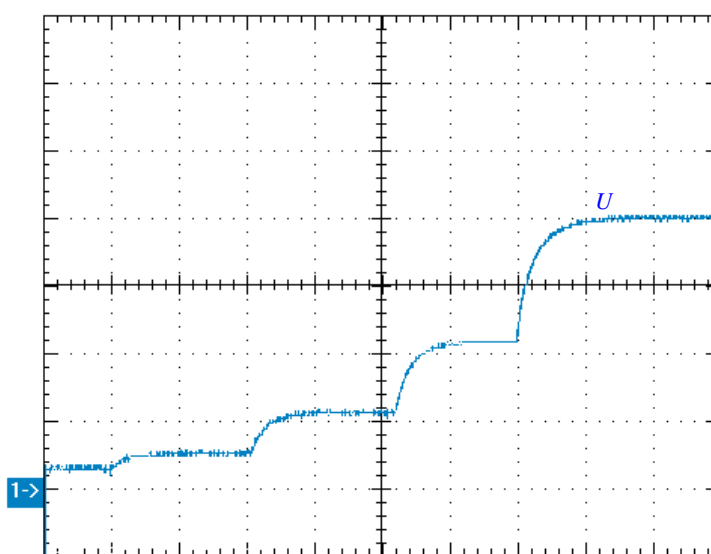


Figura 123 – Saída da fonte de alta tensão após alteração da sua referência de tensão a cada 10 segundos (U : 1250V/div, 5s/div).

Na Figura 124 é apresentada a tensão no resistor de carga do multiplicador de tensão onde é possível verificar que ao fim de cada semiciclo de comutação os capacitores do multiplicador envolvidos no semiciclo em questão estavam totalmente carregados.

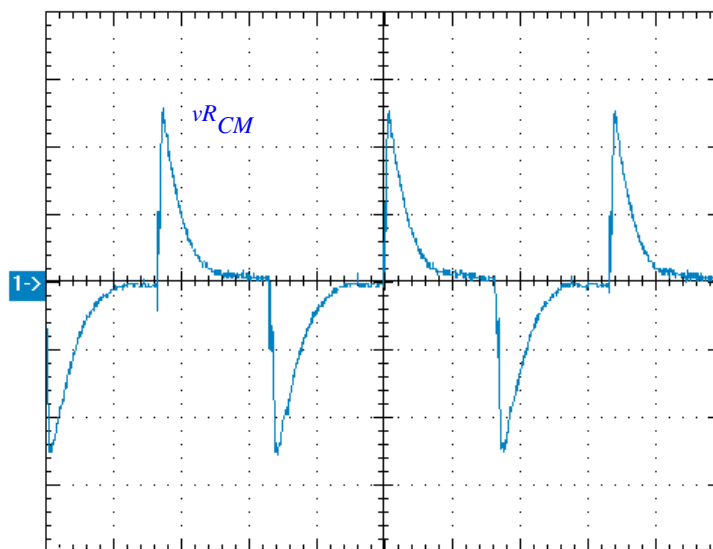


Figura 124 – Tensão no resistor de carga do multiplicador ($v_{R_{CM}}$: 100V/div, 10us/div).

4.6.3 Pulsador

Com o intuito de separar os resultados referentes à calibração do arranjo de interruptores, dos resultados referentes ao Gerador propriamente ditos, estes foram separados em duas sessões.

4.6.3.1 Calibração

Visando clarificar o modo de operação do driver desenvolvido, a Figura 125 apresenta a tensão de gatilho do interruptor auxiliar do driver e a corrente nos enrolamentos primários dos indutores acoplados. Através desta figura pode-se confirmar que enquanto o interruptor se encontra fechado os indutores estão armazenando energia.

A Figura 126 apresenta as correntes nos enrolamentos primário e secundário do conjunto magnético número 1 do elemento comutador de alta tensão. Nesta se pode verificar o momento em que o armazenamento de energia é finalizado e a energia é então enviada a entrada de gatilho do transistor em questão.

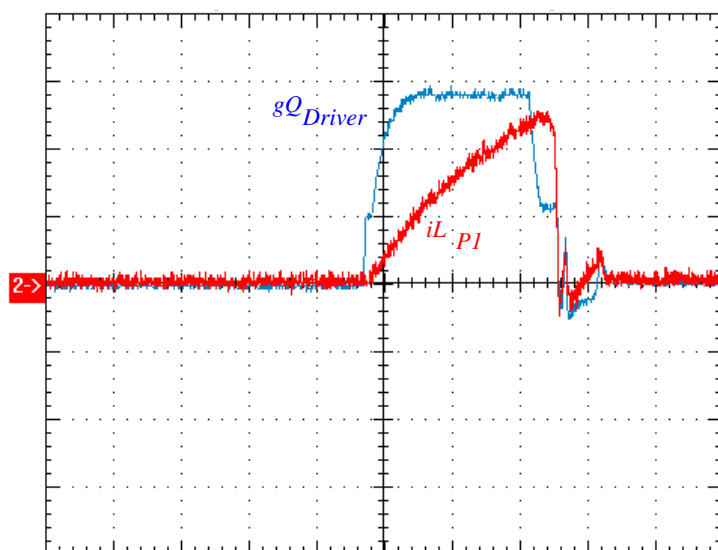


Figura 125 – Tensão de gatilho do interruptor auxiliar do elemento comutador de alta tensão. ($v_{Q_{Driver}}$: 5V/div e $i_{L_{P1}}$: 1A/div; 5 μ s/div).

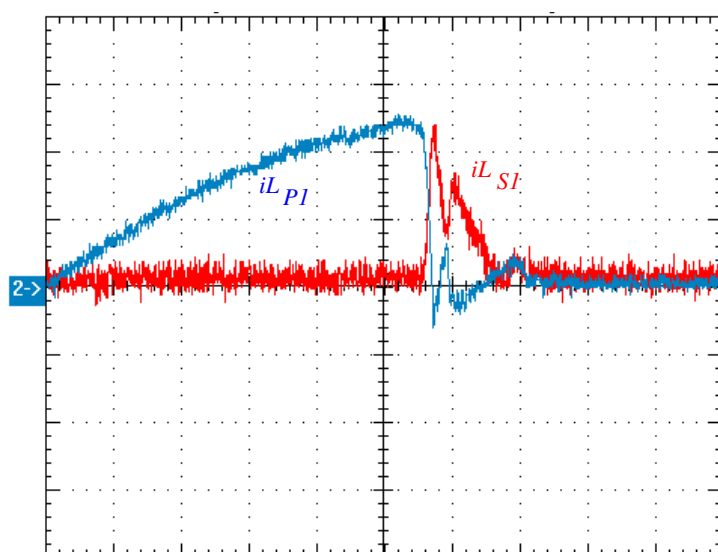


Figura 126 – Correntes nos enrolamentos primário e secundário do conjunto magnético número 1 do elemento comutador de alta tensão. ($i_{L_{P1}}$: 1V/div e $i_{L_{S1}}$: 1A/div; 500ns/div).

Antes da realização da calibração as tensões nos terminais de dreno dos interruptores do arranjo, relativas ao terminal Fonte global, possuíam o formato apresentado na Figura 127. Analisando esta figura é possível identificar que o compartilhamento estático de tensão está correto e que o interruptor Q_{A3} está abrindo adiantada em relação às outras. Conclui-se em relação a este adiantamento, pois o interruptor Q_{A4} está com baixa tensão e o Dreno de Q_{A2}

está elevado em relação ao nível do compartilhamento estático, significando assim que o interruptor Q_{A3} abriu antecipadamente.

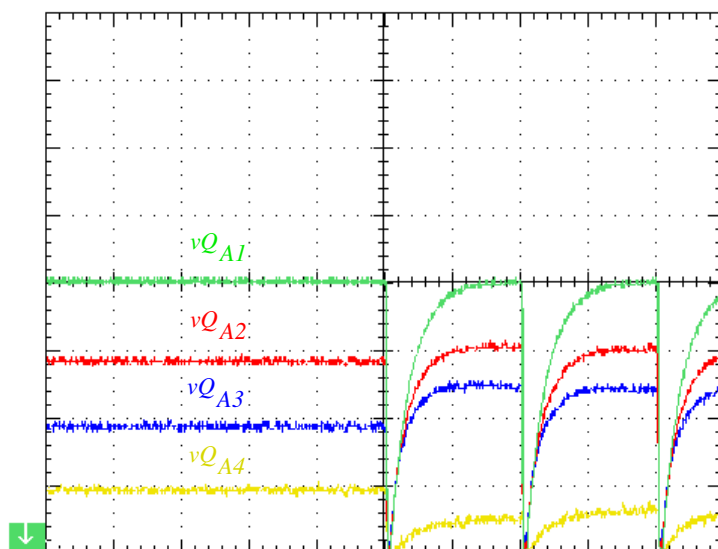


Figura 127 – Tensão nos Drenos dos interruptores do arranjo antes da calibração (vQ_{A1} - vQ_{A2} - vQ_{A3} - vQ_{A4} : 50V/div, 5 μ s/div).

A Figura 128 apresenta as tensões nos Drenos dos interruptores após a calibração. Verifica-se que tanto no fechamento quanto na abertura destas não ocorrem sobretensões.

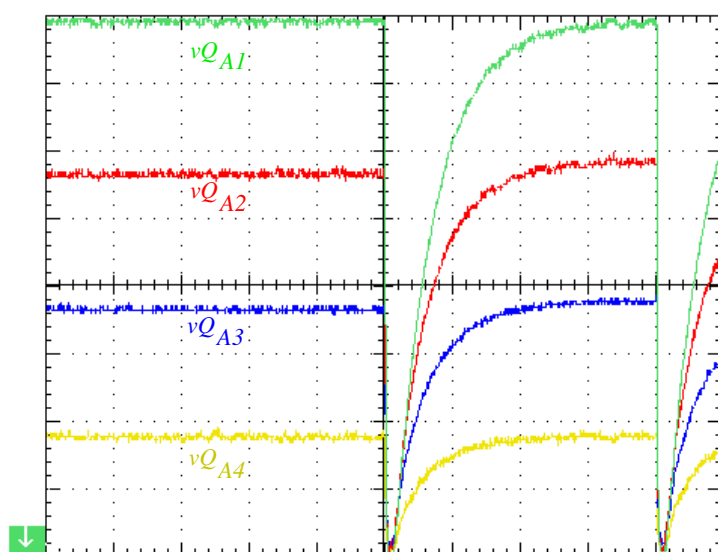


Figura 128 – Tensão nos Drenos dos interruptores do arranjo após a calibração (vQ_{A1} - vQ_{A2} - vQ_{A3} - vQ_{A4} : 20V/div, 2,5 μ s/div).

Visando confirmar experimentalmente a suposição de que a injeção de corrente proporcionada pelo driver flyback não acarretaria na ocorrência de sobretensões nos interruptores a Figura 129 apresenta a tensão nos Drenos destes durante um transitório de fechamento.

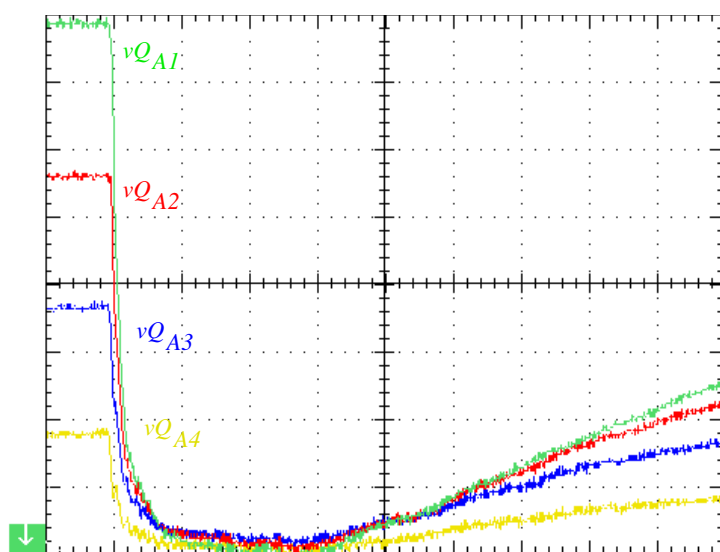


Figura 129 – Tensão nos Drenos dos interruptores do arranjo durante um transitório de fechamento (vQ_{A1} - vQ_{A2} - vQ_{A3} - vQ_{A4} : 20V/div, 100ns/div).

Visando dar idéia do comportamento do compartilhamento da tensão entre os interruptores ao longo de um trem de pulsos, a Figura 130 apresenta o comportamento desde o balanço estático que antecede um trem de pulsos até o balanço estático pós o mesmo.

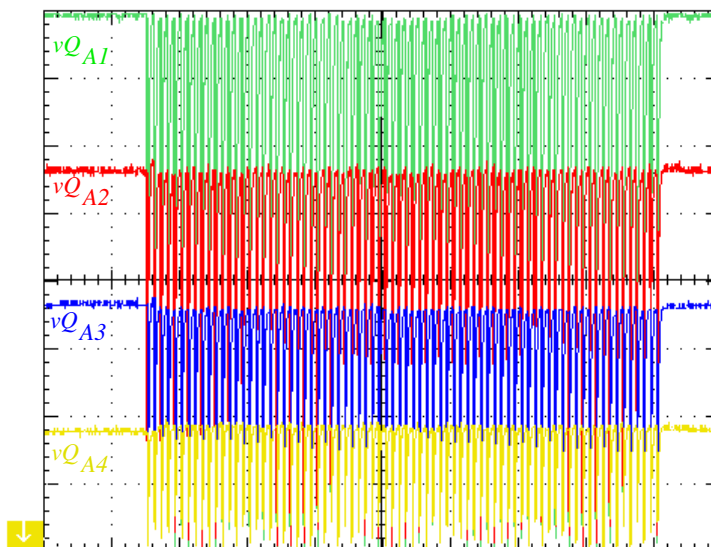


Figura 130 – Tensão nos Drenos dos interruptores do arranjo ao longo de um trem de pulsos (vQ_{A1} - vQ_{A2} - vQ_{A3} - vQ_{A4} : 20V/div, 100us/div).

4.6.3.2 Geração de pulsos

A geração de pulsos foi testada utilizando as duas cargas teste previstas, 50 Ω e 1000 Ω . Os resultados foram comparados com as faixas de tolerância apresentadas na Tabela 4 e são apresentados e comentados logo após as considerações relevantes aos equipamentos de medição e componentes utilizados para formar as cargas teste.

A norma especifica a utilização de cargas com as seguintes características:

- 50 $\Omega \pm 2\%$ medida em DC.
- 1000 $\Omega \pm 2\%$ medida em DC, com capacitância paralela menor ou igual a 6pF medida com capacímetro de baixa frequência.

Segundo a norma a banda passante dos equipamentos e das cargas utilizadas deve ser de no mínimo 400MHz.

As cargas utilizadas foram criadas utilizando resistores modelo PR3 da Phoenix do Brasil LTDA. A carga de 50 Ω foi obtida utilizando três resistores de 150 Ω em paralelo resultando em 49,78 Ω e a carga de 1000 Ω foi obtida utilizando 4 resistores de 1000 Ω no

formato de dois conjuntos paralelos em série resultando em $986,9\Omega$. Houve a necessidade deste arranjo devido à tensão máxima permitida em cada resistor modelo PR3.

Utilizando o gráfico apresentado na Figura 97, pode-se verificar que para os resistores utilizados, teremos uma impedância aproximada de 300Ω para os resistores de 150Ω e 1000Ω para os de 1000Ω . Isto indica que a carga de 50Ω estará fora da especificação (via aproximação). Devido à falta de equipamentos adequados para a medição da banda passante, não permitindo assim a verificação experimental destas cargas, e também da indisponibilidade de outras alternativas, optou-se por utilizá-las assim mesmo.

Tal como discutido na escolha dos componentes do Pulsador estes resistores também deveriam ser de uma linha com maior banda passante. Devido ao custo envolvido para a aquisição de resistores com maior banda passante, estas foram descartadas e os testes foram conduzidos com resistências do tipo PR3 da *Phoenix do Brasil LTDA*.

Em relação aos equipamentos de medição, devido à falta de equipamentos com tais características optou-se por utilizar um osciloscópio modelo Tektronix TPS2024 que possui banda passante de 200MHz. Em conjunto com este osciloscópio utilizou-se uma ponteira de alta tensão modelo Tektronix P5100 que possui banda passante de 250MHz, atenuação de 100x e tensão máxima de 2500V (DC + pico AC).

Desta forma sabe-se que os resultados deverão sofrer alterações em relação ao comportamento esperado não só por efeitos parasitas, mas também devido aos equipamentos de medição. Após a apresentação dos resultados novas considerações serão feitas referentes aos efeitos destes elementos nos resultados obtidos. Os valores de pico e de tempo de subida apresentados foram obtidos através das opções de medida “*V_{pp}*” e “*Rise time*” presentes do

osciloscópio utilizado e o tempo de duração através da inspeção visual do sinal obtido com o mesmo equipamento.

A Figura 131 apresenta o pulso de saída sobre uma carga de 50Ω para uma tensão de saída configurada para 250V. Na Figura 131 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 54ns e um pico de tensão de 116V. Na Figura 131 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 6,94ns.

A Figura 132 apresenta o pulso de saída sobre uma carga de 1000Ω para uma tensão de saída configurada para 250V. Na Figura 132 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 88ns e um pico de tensão de 212V. Na Figura 132 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 7,3ns.

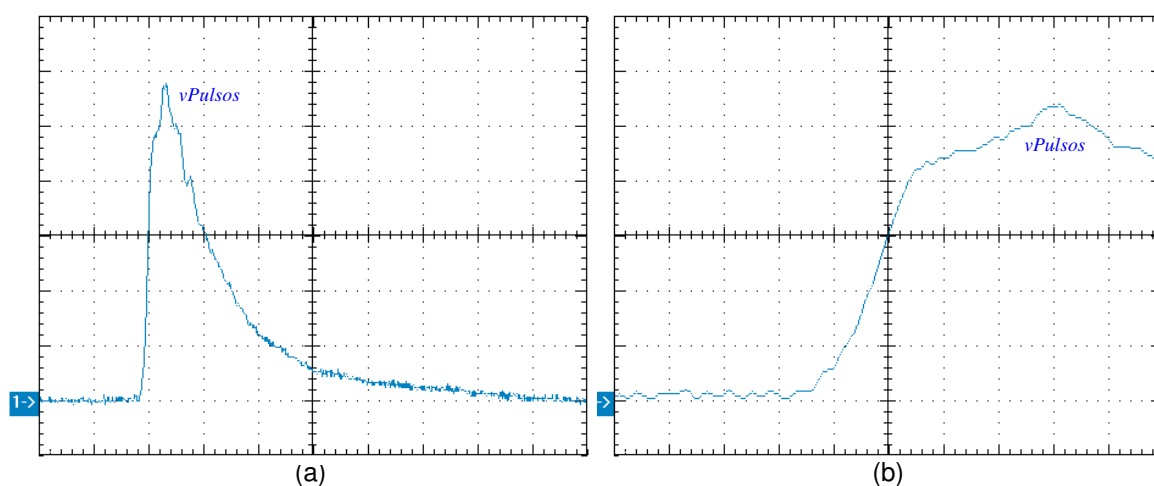


Figura 131 – Pulso de saída para tensão de 250V sobre uma carga de 50Ω ((a) *vPulsos*:20V/div, 50ns/div; (b) *vPulsos*:20V/div, 5ns/div).

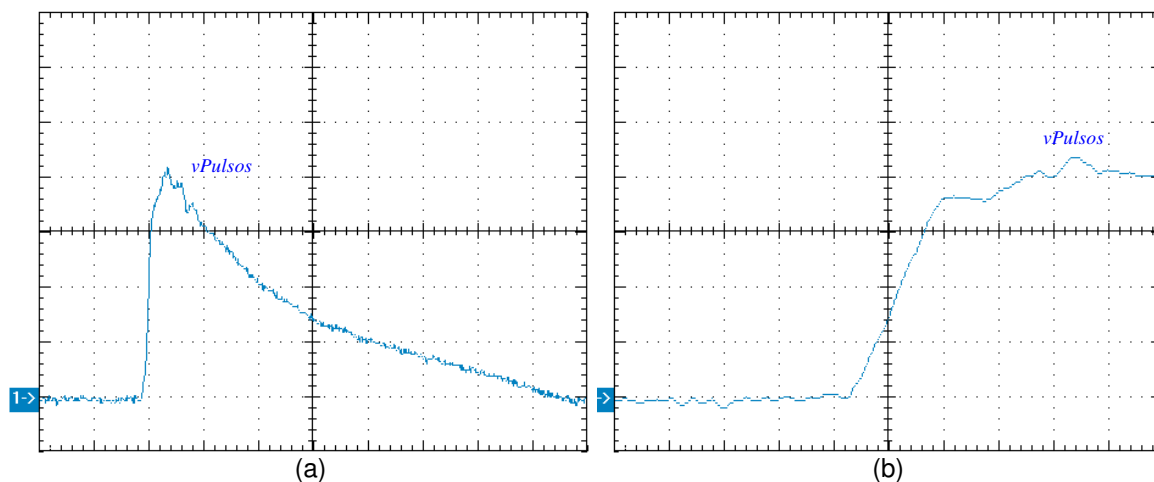


Figura 132 – Pulso de saída para tensão de 250V sobre uma carga de 1000Ω ((a) $vPulsos$:50V/div, 50ns/div; (b) $vPulsos$:50V/div, 5ns/div).

A Figura 133 apresenta o pulso de saída sobre uma carga de 50Ω para uma tensão de saída configurada para 500V. Na Figura 133 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 60ns e um pico de tensão de 205V. Na Figura 133 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 8,26ns.

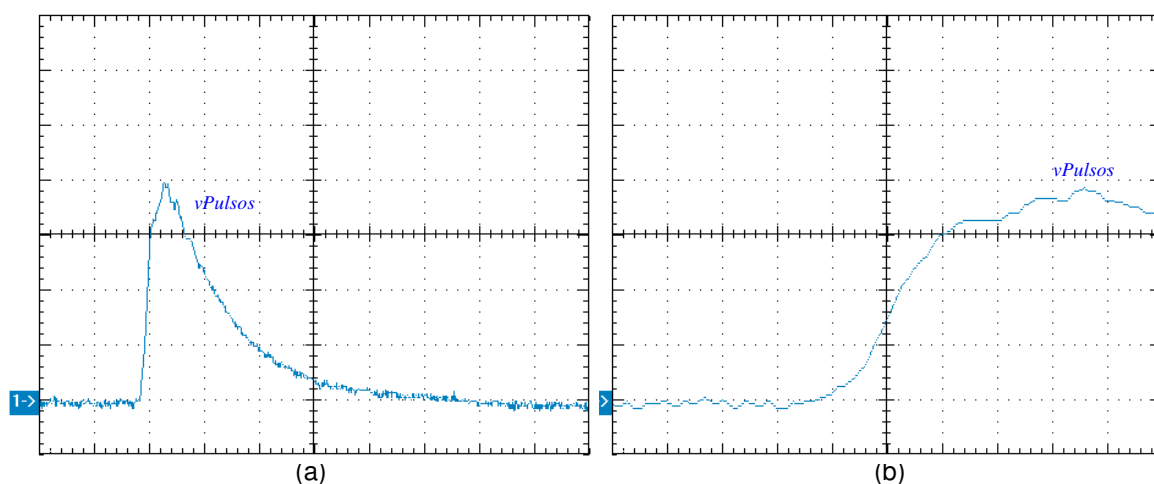


Figura 133 – Pulso de saída para tensão de 500V sobre uma carga de 50Ω ((a) $vPulsos$:50V/div, 50ns/div; (b) $vPulsos$:50V/div, 5ns/div).

A Figura 134 apresenta o pulso de saída sobre uma carga de 1000Ω para uma tensão de saída configurada para 500V. Na Figura 134 (a) verifica-se o formato do pulso e pode-se

identificar um tempo de duração de 105ns e um pico de tensão de 428V. Na Figura 134 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 6,9ns.

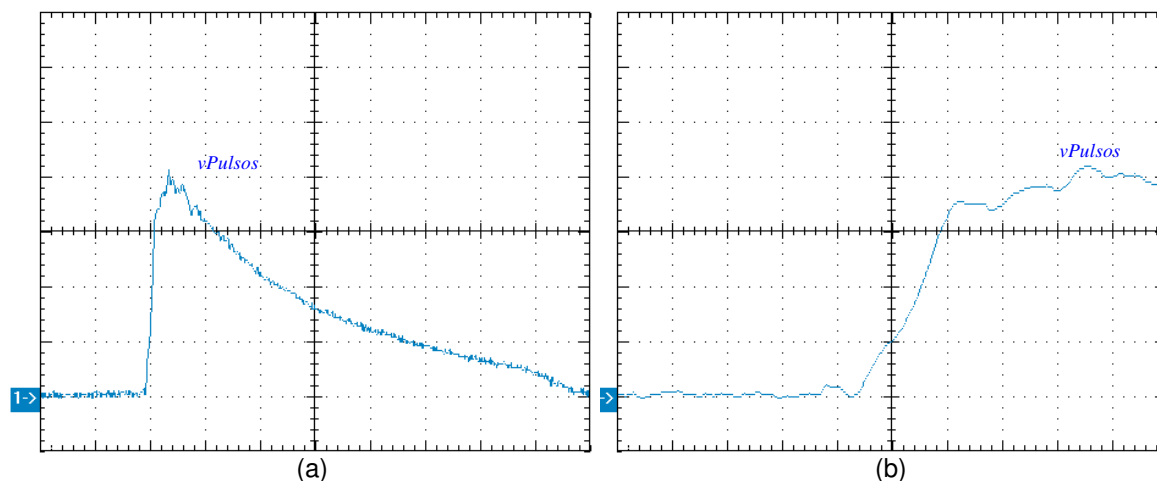


Figura 134 – Pulso de saída para tensão de 500V sobre uma carga de 1000Ω ((a) $vPulsos$:100V/div, 50ns/div; (b) $vPulsos$:100V/div, 5ns/div).

A Figura 135 apresenta o pulso de saída sobre uma carga de 50Ω para uma tensão de saída configurada para 1000V. Na Figura 135 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 65ns e um pico de tensão de 360V. Na Figura 135 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 11,86ns.

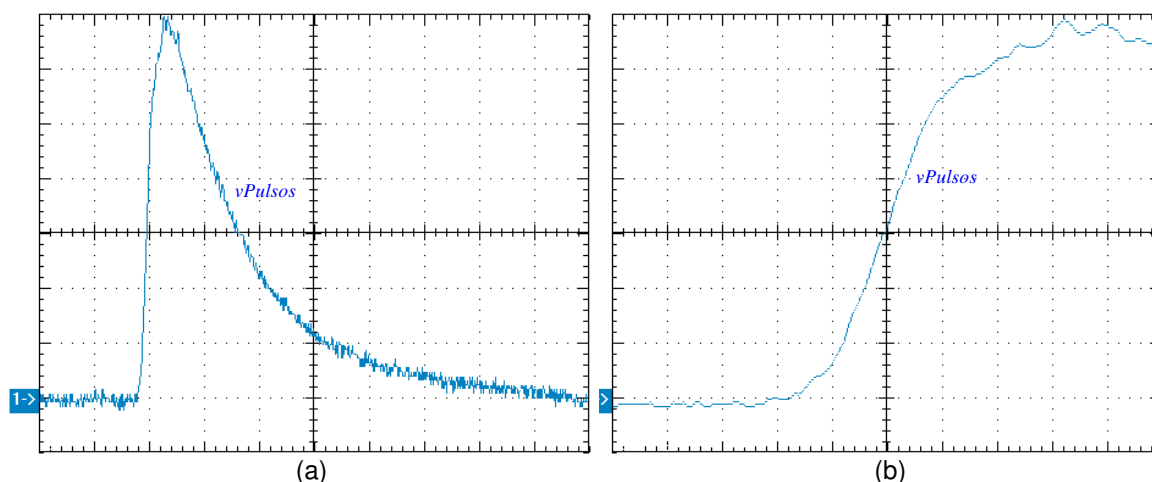


Figura 135 – Pulso de saída para tensão de 1000V sobre uma carga de 50Ω ((a) $vPulsos$:50V/div, 50ns/div; (b) $vPulsos$:50V/div, 5ns/div).

A Figura 136 apresenta o pulso de saída sobre uma carga de 1000Ω para uma tensão de saída configurada para 1000V. Na Figura 136 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 110ns e um pico de tensão de 848V. Na Figura 136 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 9,12ns.

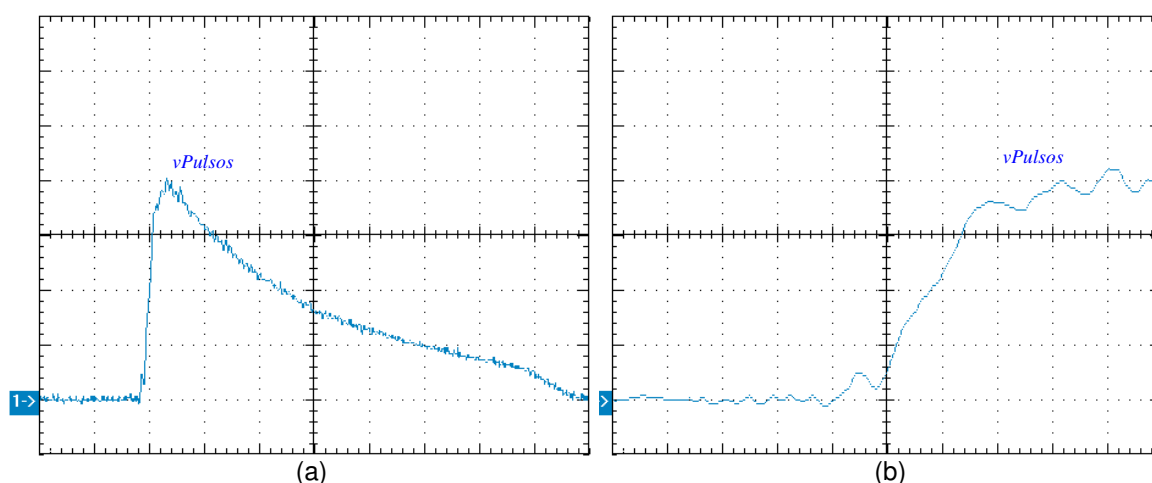


Figura 136 – Pulso de saída para tensão de 1000V sobre uma carga de 1000Ω ((a) $vPulsos$:200V/div, 50ns/div; (b) $vPulsos$:200V/div, 5ns/div).

A Figura 137 apresenta o pulso de saída sobre uma carga de 50Ω para uma tensão de saída configurada para 2000V. Na Figura 137 (a) verifica-se o formato do pulso e pode-se

identificar um tempo de duração de 85ns e um pico de tensão de 520V. Na Figura 137 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 14,46ns.

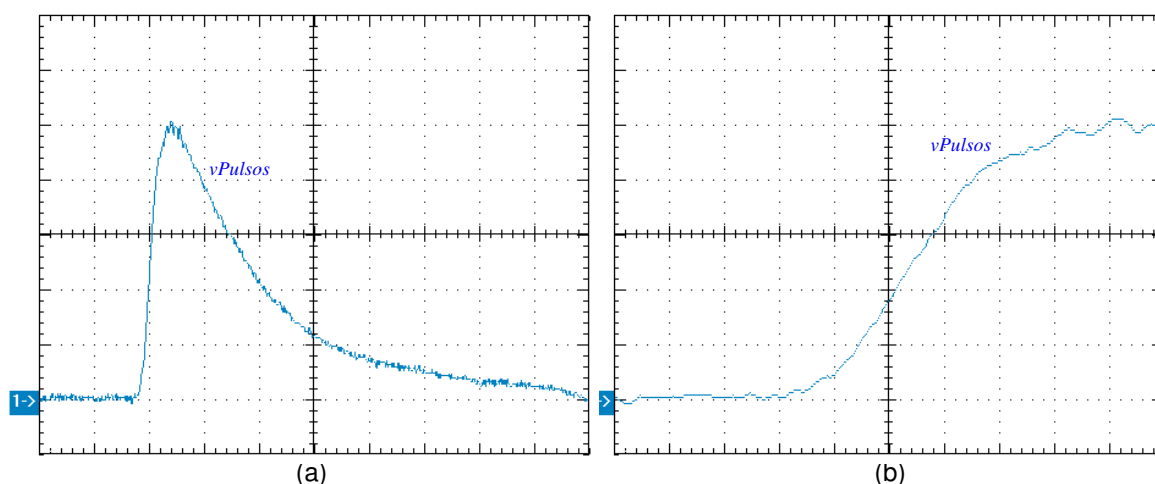


Figura 137 – Pulso de saída para tensão de 2000V sobre uma carga de 50Ω ((a) $vPulsos$: 100V/div, 50ns/div; (b) $vPulsos$: 100V/div, 5ns/div).

A Figura 138 apresenta o pulso de saída sobre uma carga de 1000Ω para uma tensão de saída configurada para 2000V. Na Figura 138 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 120ns e um pico de tensão de 1450V. Na Figura 138 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 13,52ns.

A Figura 139 apresenta o pulso de saída sobre uma carga de 50Ω para uma tensão de saída configurada para 4000V. Na Figura 139 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 100ns e um pico de tensão de 660V. Na Figura 139 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 16,7ns.

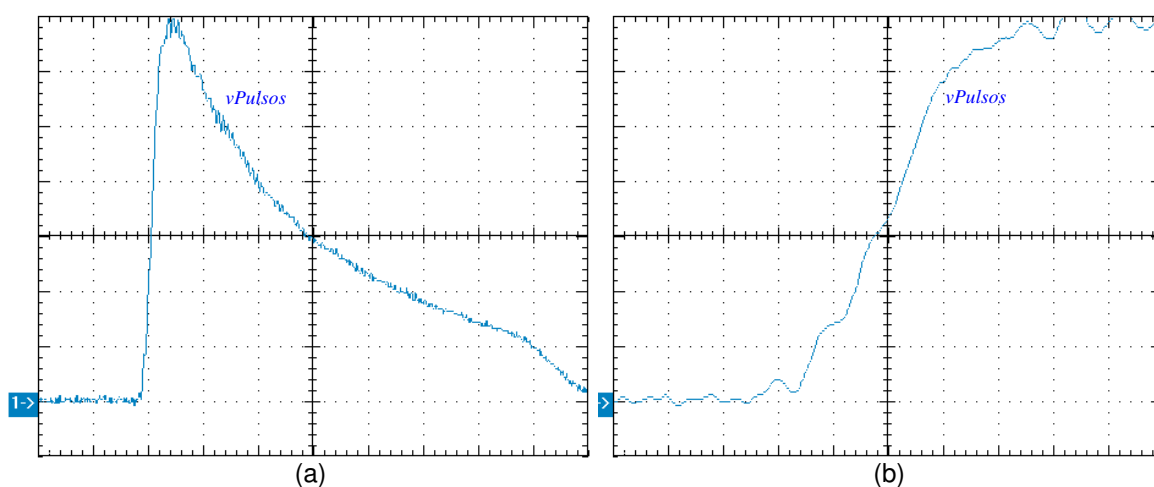


Figura 138 – Pulso de saída para tensão de 2000V sobre uma carga de 1000Ω ((a) $vPulsos:200V/div, 50ns/div$; (b) $vPulsos:200V/div, 5ns/div$).

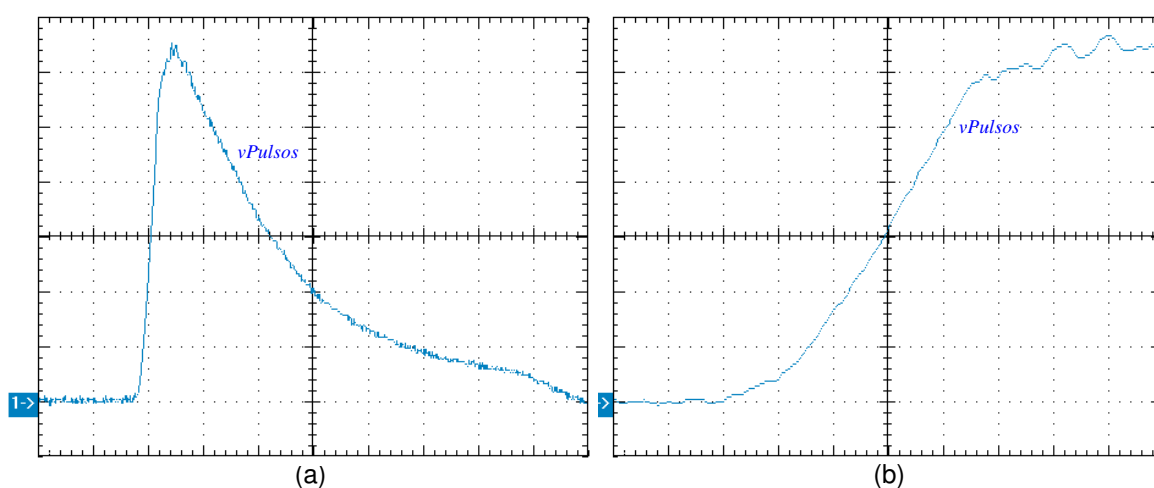


Figura 139 – Pulso de saída para tensão de 4000V sobre uma carga de 50Ω ((a) $vPulsos:100V/div, 50ns/div$; (b) $vPulsos:100V/div, 5ns/div$).

A Figura 140 apresenta o pulso de saída sobre uma carga de 1000Ω para uma tensão de saída configurada para 4000V. Na Figura 140 (a) verifica-se o formato do pulso e pode-se identificar um tempo de duração de 125ns e um pico de tensão de 2300V. Na Figura 140 (b) é apresentado em detalhe o momento da subida do pulso permitindo medir um tempo de subida em torno de 18,66ns.

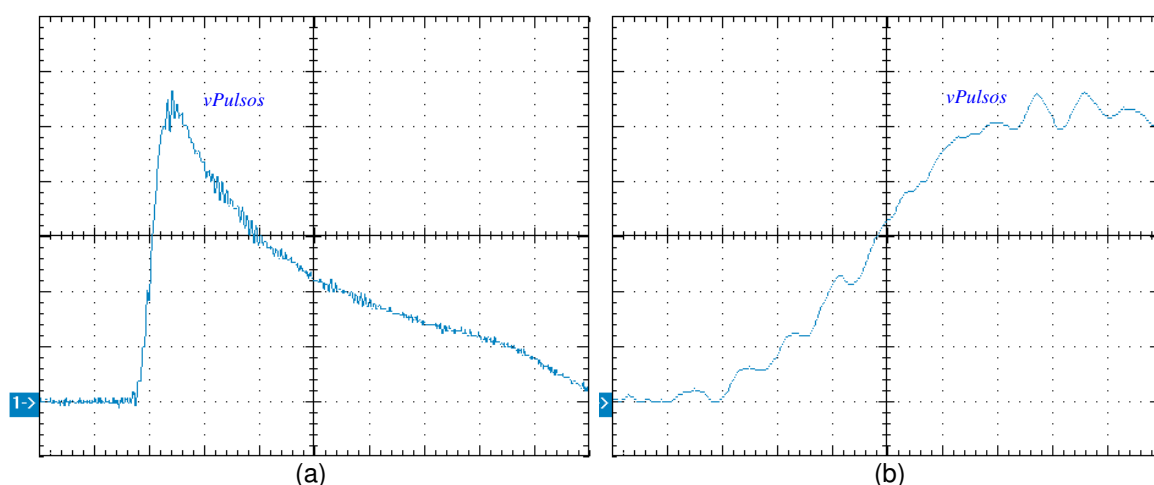


Figura 140 – Pulso de saída para tensão de 4000V sobre uma carga de 1000Ω ((a) $vPulsos:400V/div$, $50ns/div$; (b) $vPulsos:400V/div$, $5ns/div$).

Comparando os valores obtidos com as faixas de tolerância apresentadas previamente observou-se que, mesmo com os pulsos em baixa tensão estando dentro da norma em termos de amplitude e tempo de duração, os pulsos gerados após o aumento da tensão de geração não se enquadram na norma vigente. Verificou-se que os tempos de duração estavam, em sua maioria, dentro da faixa esperada ou próximos a esta. No entanto a amplitude dos pulsos e o tempo de subida dos mesmos não atingiram os níveis desejados.

Observou-se através da análise da tensão sobre o elemento comutador de alta tensão que o seu transitório de fechamento é fortemente alterado com o aumento da tensão sobre o mesmo, tal como pode ser verificado na Figura 141. Devido ao fato do pulso de saída ser gerado durante este transitório, conforme se aumenta a tensão é possível verificar que a tensão faltante na amplitude dos pulsos de saída se encontra sobre este elemento tal como detalhado na mesma figura.

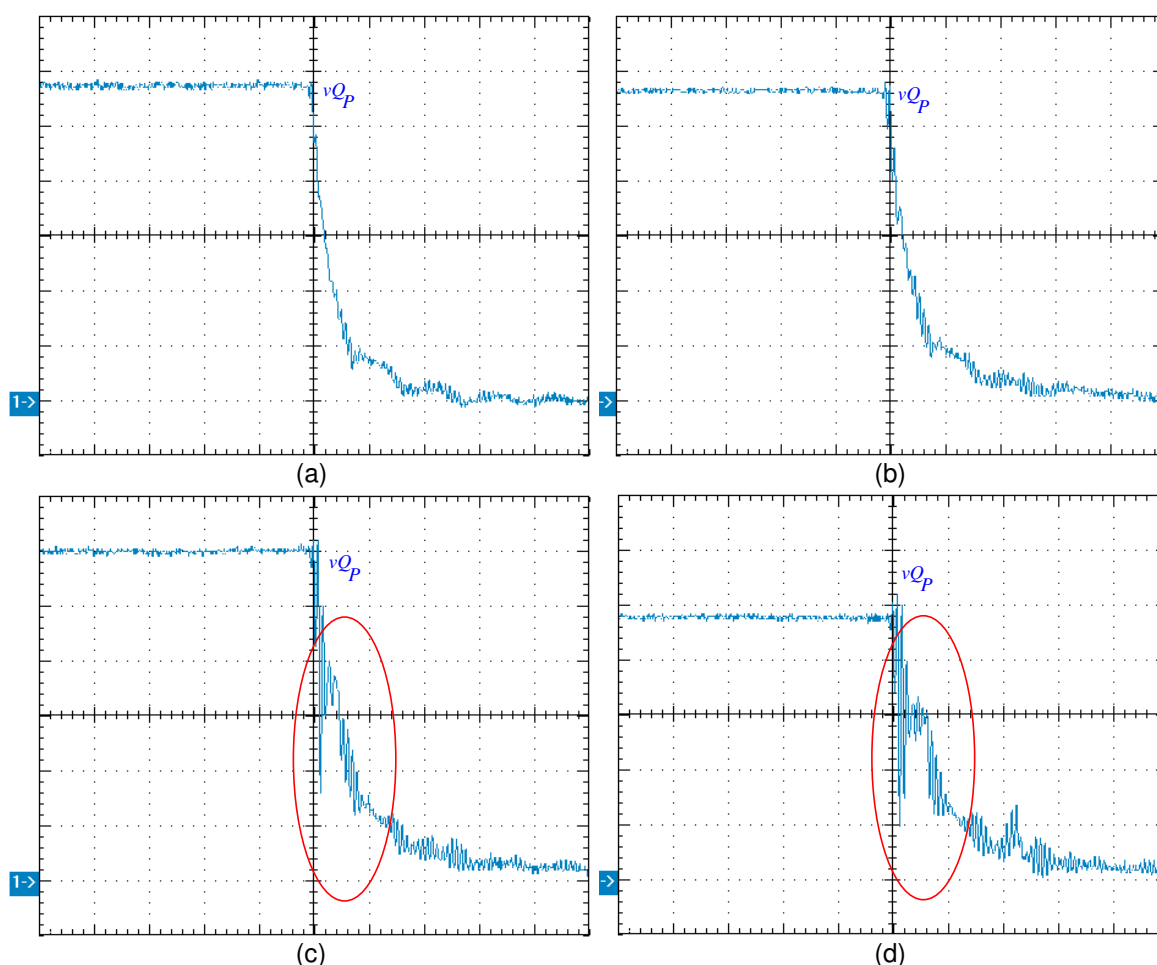


Figura 141 – Tensão no elemento comutador do pulsador ((a) v_{Q_P} : 50V/div, 50ns/div; (b) v_{Q_P} : 100V/div, 50ns/div; (c) v_{Q_P} : 200V/div, 50ns/div; (d) v_{Q_P} : 500V/div, 50ns/div).

Devido à utilização deste elemento comutador em um circuito cujos elementos resistivos não possuem a banda passante adequada para trabalhar com os pulsos gerados, não houve a possibilidade de identificar se este problema é decorrente unicamente do elemento comutador ou se a banda passante dos elementos passivos contribuiu para tal efeito.

No entanto, analisando o circuito com o intuito de encontrar um efeito sobre o transitório de fechamento dependente da tensão de entrada, foi identificado que quão maior a tensão sobre o elemento comutador, maior será o seu tempo de fechamento devido à descarga das suas capacitâncias parasitas, que com maior tensão, possuem maior energia. Com base

nestas informações identificou-se o chamado Efeito Miller como provável degradador da performance do elemento comutador durante o transitório de fechamento.

Tendo verificado que os transitórios de fechamento não alcançaram a velocidade desejada e comparando tais resultados com os obtidos em testes conduzidos utilizando um arranjo com 4 transistores IRF740 comutando 1500V, onde foram alcançados tempos de fechamento abaixo de 8ns, pode-se verificar que a utilização de interruptores de menor tensão resulta em menores tempos de fechamento.

Sendo assim, uma alternativa a ser testada nos níveis de tensão deste gerador é a utilização de transistores de menor tensão, que normalmente possuem menor resistência série e menores capacitâncias parasitas, fazendo assim com que o comportamento dinâmico do elemento comutador seja acelerado e mesmo este ainda possuindo comportamento dinâmico dependente da tensão aplicada, não interfira nos pulsos gerados tão significativamente. Isto resultará em um arranjo com maior número de interruptores e consequentemente de drivers.

4.7 CONCLUSÃO

Este capítulo apresentou a implementação do protótipo final, bem como os resultados obtidos. Diversas fotos e resultados experimentais foram apresentados com o objetivo de clarificar o método de montagem do protótipo e os resultados obtidos.

O protótipo se mostrou totalmente operacional no que se diz respeito ao seu gerenciamento, sincronismo, controle da fonte de alta tensão e controle da geração dos pulsos de saída.

Os testes com a fonte de alta tensão confirmaram a sua capacidade de operação em tensões de até 5000V em potência nominal. O seu controle foi validado e o comportamento dinâmico experimental satisfaz as necessidades do projeto. A isolamento do circuito foi obtida

conforme o desejado e esta proporcionou segurança na operação do protótipo. Além dos resultados globais obtidos, excelentes resultados foram obtidos com o conversor Buck utilizado no controle do barramento intermediário.

Referente ao Pulsador de alta tensão, este foi testado tanto com os valores calculados quanto com pequenas variações. Foi verificado que os valores calculados estão muito próximos dos valores necessários, no entanto, os resultados obtidos não satisfizeram totalmente as especificações devido ao comportamento dinâmico do elemento comutador já descrito nas conclusões referentes ao comportamento dos pulsos de saída.

A isolamento proporcionada pelos drivers Flyback desenvolvidos também foi validada. A sua capacidade de realizar o fechamento e a abertura sincronizados dos interruptores do arranjo também foi confirmada. Mesmo possuindo um comportamento dinâmico alterado em relação ao esperado, o arranjo foi capaz de comutar tensões de até 5000V utilizando 4 MOSFETs de 1500V conectados em série sem que ocorressem falhas na sua operação. O tempo fechado fixo foi obtido com sucesso confirmando a possibilidade da utilização do driver desenvolvido.

Dos testes experimentais foi possível identificar diversos pontos que podem ser retrabalhados para que o perfil de pulsos desejado seja alcançado. Estas e outras considerações são apresentadas na conclusão geral desta dissertação.

5 CONCLUSÃO GERAL

Esta dissertação apresentou o processo de desenvolvimento de um Gerador de Transientes Rápidos compatível com a norma IEC61000-4-4.

As estruturas necessárias para a composição de tal gerador foram apresentadas, analisadas qualitativa e quantitativamente e por meio de simulações tiveram o seu projeto validado.

A construção de um protótipo contendo não somente os elementos necessários para a geração dos pulsos, mas também uma interface local, interface remota, sincronismo com a rede de alimentação, entre outras características, foi realizada e os resultados obtidos foram apresentados e discutidos visando corrigir os desvios encontrados.

Os blocos que compõem este Gerador de Transientes Rápidos foram validados individualmente em sua maioria com excelentes resultados.

O sistema de gerenciamento do gerador mostrou-se eficiente no controle dos subsistemas e imune ao ruído gerado pelo próprio gerador. Esta imunidade foi garantida através da filtragem adequada dos sinais e fontes de alimentação e pela utilização de cabeamento coaxial ao transitar com sinais e alimentações nos ambientes ruidosos tal como o compartimento onde o Pulsador de alta tensão está localizado. A comunicação serial foi testada e o protocolo de comunicação foi validado conforme as especificações.

A fonte de alta tensão apresentou comportamento estável e capacidade para fornecer a potência desejada. O conversor Buck utilizado para criação de um barramento intermediário controlado mostrou excelente comportamento dinâmico e térmico, sendo assim validado com sucesso. O conversor elevador isolado do tipo Push-Pull com multiplicador de Crockcroft-

Walton proporcionou a isolamento e a elevação desejada. A estabilidade da sua tensão de saída foi garantida através de um capacitor de grande capacidade de armazenamento de energia que foi capaz de suportar os transientes gerados.

A metodologia de projeto do Pulsador de alta tensão foi apresentada e validada via simulação. Os resultados obtidos através desta foram satisfatórios alcançando os níveis de amplitude e tempo de duração desejados. O elemento comutador de alta tensão utilizado no Pulsador proposto teve a sua metodologia de projeto apresentada e validada tanto via simulação quanto experimentalmente através de um arranjo com transistores de menor tensão.

O sistema de geração de pulsos foi implementado e o perfil de geração de pulsos foi obtido com sucesso. No entanto o formato, incluindo tempo de subida, tempo de duração e amplitude dos pulsos, não satisfaz todas as necessidades da norma vigente.

O sistema foi capaz de gerar pulsos de saída com amplitudes maiores que 2000V, no entanto com o aumento da tensão de geração a tensão dos pulsos não condiz com a amplitude escolhida via interface. Analisando o comportamento do Pulsador de Alta Tensão, foi identificada uma dependência do seu comportamento dinâmico no momento do fechamento do elemento comutador, em função da tensão aplicada sobre tal elemento. A estrutura se comportou de tal forma que quanto maior a tensão de alimentação do pulsador, maior o tempo de fechamento do elemento comutador.

Analisando a estrutura do elemento comutador identificou-se que quanto maior a tensão aplicada sobre o mesmo maior a energia armazenada nas suas capacitâncias parasitas, resultando na necessidade de um maior período de tempo para descarregá-las totalmente de forma a realizar o fechamento total dos interruptores. Analisando o circuito considerando a existência do Efeito Miller, o qual gera atrasos de comutação dependentes da tensão aplicada

sobre um interruptor, pode-se apontá-lo como provável responsável pela degradação da amplitude dos pulsos gerados.

Sendo assim, verificou-se a necessidade de um estudo mais aprofundado no que se diz respeito à dependência do comportamento dinâmico do elemento comutador de alta tensão com a tensão aplicada sobre o mesmo. Supõem-se que a utilização de interruptores de potência com menor tensão, possuindo assim menores capacitâncias parasitas e resistência série, possa solucionar este problema já que o mesmo não foi verificado nos testes iniciais conduzidos utilizando transistores do tipo IRF740. Esta proposta não pode ser verificada em tempo hábil para a aplicação em questão, pois o número de interruptores em série seria muito maior do que os equipamentos disponíveis poderiam medir simultaneamente, inviabilizando assim o processo de calibração do circuito.

Além desta consideração, recomenda-se a utilização de equipamentos de medição adequados aos níveis de frequência envolvidos, pois devido à limitação em banda passante dos equipamentos utilizados na medição estes podem ter influenciado parcialmente nos resultados.

A utilização de componentes com banda passante adequada, principalmente resistores, deve ser fortemente considerada. Testes experimentais verificaram que em algumas situações os efeitos das impedâncias tiveram influência muito maior que os das resistências DC esperadas.

Por fim chegou-se a conclusão de que o projeto desenvolvido clarificou as necessidades práticas de um Gerador de Transientes Rápidos e que mesmo não atingindo completamente os objetivos iniciais, este fornece as orientações necessárias para que em estudos futuros se possa projetar um gerador capaz de atingir as especificações desejadas.

6 REFERÊNCIAS BIBLIOGRÁFICAS

- [1] INTERNATIONAL ELECTROTECHNICAL COMMISSION; **IEC61000-4-4 Electromagnetic Compatibility (EMC) – Testing and measurement techniques – Electrical fast transient/burst immunity test**. International Electrotechnical Commission standard; July 2004. Norma.
- [2] CAMP, M.; GARBE, H; **Susceptibility of Personal Computer Systems to Fast Transient Electromagnetic Pulses**; IEEE Transactions on Electromagnetic Compatibility; Vol. 48 n° 4 November 2006. Artigo científico.
- [3] GRAZIANO, C.; LEO, R. De; PRIMIANI, V. M. **Investigation of Radiated Susceptibility During EFT Tests**; IEEE Transactions on Electromagnetic Compatibility; Vol. 39 n° 4 Novembro 2007. Artigo científico.
- [4] SALEM, T. E.; TIPTON, W.; PORSCHE, D.; **Fabrication and Practical Considerations of a Flyback Transformer for use in High Pulsed-Power Applications**; Proceedings of the 38th Southeastern Symposium on System Theory; March; 2006. Artigo científico.
- [5] CHUNG, S. K.; **Transient Characteristics of High-Voltage Flyback Transformer Operating in Discontinuous Conduction Mode**; IEE Proc.-Electr. Power Applications; Vol. 151 n° 5 September 2004. Artigo científico.
- [6] BARBI, I.; **Projetos de Fontes Chaveadas**; Edição do autor; Pags. 244 a 249; Florianópolis, INEP/UFSC, 2001.
- [7] BAKER, R. J.; JOHNSON, B. P.; **Stacking power MOSFETS for use in high speed instrumentation**; Review of Scientific Instruments; n° 63 pag 5799-5801, Dezembro 1992. Artigo científico.
- [8] BAKER, R. J.; JOHNSON, B. P.; **Series operation of power MOSFETS for high speed, high voltage switching applications**; Review of Scientific Instruments; n° 64, Julho, 1993. Artigo científico.
- [9] BAKER, R. J.; HESS, H.; **Transformerless Capacitive Coupling of Gate Signals for Series Operation of Power MOSFET Devices**; International Electric Machines and Drives Conference, pag 673-676, Seattle, Maio, 1999. Artigo científico.
- [10] BAKER, R. J.; HESS, H.; **Transformerless Capacitive Coupling of Gate Signals for Series Operation of Power MOS Devices**; IEEE Transactions on Power Electronics, Vol. 15, n° 5, pag. 1910-1915, Setembro, 2000. Artigo científico.
- [11] KEITH, W.D.; PRINGLE, D.; RICE, P.; BIRKE P.V.; **Distributed Magnetic Coupling Synchronizes a Stacked 25kV MOSFET Switch**; IEEE Transactions on Power Electronics, Vol. 15, n° 1, pag 58-61, Janeiro, 2000. Artigo científico.
- [12] GERSTER, C.; **Fast High-power/High-Voltage Switch Using Series-connected IGBTs with Active Gate-controlled Voltage-balancing**; Applied Power Electronics Conference and Exposition; Vol. 1, pag 469-472, Fevereiro, 1994. Artigo científico.
- [13] PALMER, P.R.; GITHIARI, A.N.; **The Series Connection of IGBTs With Optimized Voltage Sharing in the Switching Transient**; Power Electronics Specialist Conference, Vol. 1, pag 44-49, Junho, 1995. Artigo científico.
- [14] CONSOLI, A.; MUSUMECI, S.; ORITI, G.; TESTA, A.; **Active Voltage Balancement of Series Connected IGBTs**; Industry Applications Conference, Vol. 3, pag 2752-2758, Outubro, 1995. Artigo científico.

- [15] SASAGAWA, K.; ABE, Y.; MATSUBE, K.; **Voltage Balancing Method for IGBTs Connected in Series**; IEEE Transactions on Industrial Applications; Vol. 40, n° 4, pag 1025-1030, Julho, 2004. Artigo científico.
- [16] Voltage Multipliers INC.; **Multiplier Design Guideline**; <http://www.voltagemultipliers.com>; Março, 2007. Literatura Técnica.
- [17] GIACOMINI, N; MEZARROBA, M; SANTOS, R. J. M. dos; **Low Cost IEC61000-4-4 Compatible Pulse Generator**; IX Congresso Brasileiro de Eletrônica de Potência; Agosto-Setembro, 2007. Artigo científico.
- [18] GIACOMINI, N; MEZARROBA, M; SANTOS, R. J. M. dos; **High Voltage Ultra-Fast Turn On Fixed On-Time Power Switch**; IX Congresso Brasileiro de Eletrônica de Potência; Agosto-Setembro, 2007. Artigo científico.

7 ANEXOS

7.1 ANEXO 1 – DADOS DA FITA DE POLIÉSTER MODELO “TECTAPE1-160”



- APLICAÇÕES -

Fita produzida com filme de poliéster com 0,025 mm de espessura, revestido com adesivo acrílico termocurado, retardante à chama. Adequada para finalidades elétricas e dielétricas na classe B possibilitando melhor proteção aos produtos onde for utilizada.

Uma vez curada, resiste à ação de solventes e óleos, eliminando a degeneração molecular do adesivo e migrações do mesmo em altas temperaturas. Utilizada principalmente em: Isolamentos de condensadores elétricos, forração de ranhuras, isolamento entre fases e entre camadas intermediárias dos enrolamentos de motores, reles, transformadores e bobinas, isolamento de fendas e pontas de condensadores elétricos, proteção de condutores, etc.

- ESPECIFICAÇÕES TÉCNICAS -

Espessura total	0,040 mm
Resistência à tração	86,3 N/25mm
Alongamento	53 %
Adesão ao aço	5,5 N/25mm
Rigidez dielétrica	4.000 volts
Resistência de isolamento	1 X 106 megohms
Fator de corrosão	1,0
Classe de temperatura	130° C
Flamabilidade	Em conformidade com padrão UL-510
Cores:	amarela, branca, azul, verde, vermelha.

Obs: Ensaios executados conforme norma ASTM D-1000.

Fábricas:

DAY BRASIL S.A. - Estrada Jandira/Castelo Branco 1.515 - Barueri - SP - CEP: 06421-900

DELFITAS® da Amazônia Ind. E Com. Ltda. - Rua São José nº 169 - Aleixo - Manaus - AM - CEP: 69060-120

7.2 ANEXO 2 – TABELA ORIENTATIVA DOS FIOS FORNECIDOS PELA KCEL.

	TABELA ORIENTATIVA DE ESPECIFICAÇÕES DOS TESTES					
Norma de Referência: NBR 13950 / 1997 - NBR 13935 / 1997 - NBR 14196 / 1998						
Bitola	Fio nu		Fio Externo máximo	Acréscimo isolamento mínimo	Alongamento mínimo	Rigidez Dielétrica Mín.
	mínimo	máximo				
0,355	0,351	0,359	0,411	0,041	27,0	4375
0,400	0,396	0,404	0,458	0,043	27,0	4500
0,450	0,445	0,455	0,511	0,046	28,0	4600
0,500	0,495	0,505	0,565	0,048	28,0	4725
0,560	0,554	0,566	0,628	0,050	28,0	4850
0,630	0,624	0,636	0,701	0,053	29,0	4970
0,643	0,637	0,649	0,714	0,053	29,0	5125
0,710	0,703	0,717	0,783	0,055	29,0	5100
0,750	0,742	0,758	0,825	0,057	30,0	5230
0,800	0,792	0,808	0,878	0,058	30,0	5300
0,850	0,841	0,859	0,930	0,060	30,0	5380
0,900	0,891	0,909	0,981	0,063	31,0	5455
0,950	0,940	0,960	1,033	0,065	31,0	5600
1,000	0,990	1,010	1,085	0,066	32,0	5670
1,060	1,049	1,071	1,147	0,067	32,0	5745
1,120	1,109	1,131	1,208	0,070	32,0	5815
1,180	1,168	1,192	1,270	0,072	32,0	5880
1,250	1,237	1,263	1,343	0,073	32,0	5955
1,320	1,307	1,333	1,415	0,074	32,0	6035
1,400	1,386	1,414	1,496	0,075	33,0	6120
1,500	1,485	1,515	1,599	0,077	33,0	6215
1,600	1,584	1,616	1,703	0,080	33,0	6300
1,800	1,782	1,818	1,895	0,070	34,0	5520
2,000	1,980	2,020	2,098	0,073	34,0	5795
2,360	2,336	2,384	2,465	0,077	35,0	6155
2,500	2,475	2,525	2,606	0,078	35,0	6140
2,650	2,623	2,677	2,758	0,079	35,0	6240

7.3 ANEXO 3 – DESCRIÇÃO DO PROTOCOLO DE COMUNICAÇÃO SERIAL.

O protocolo implementado para permitir a comunicação serial possui as seguintes características:

1. Informações são recebidas em frames de 5 pacotes.
2. Possibilita a detecção e correção de erros de transmissão.
3. Baseado em identificadores.

Para o envio de um comando/dado o software residente no computador remoto deverá enviar 5 pacotes de informação cujo conteúdo deverá seguir a seguinte ordem de envio:

1º Pacote: Pacote criado para ser utilizado temporariamente como um identificador de que o frame a ser recebido está sendo encaminhado para a interface correspondente. Para versões futuras este identificador poderá assumir outras funções sem a necessidade de readaptação do número de pacotes por frame. Por hora o seu valor está fixo em 78d (decimal).

2º Pacote: Identificador de comando ou dado:

Para o caso do envio de dados este pacote deverá conter os seguintes valores:

- 1d para o envio de um dado referente à Amplitude.
- 2d para o envio de um dado referente à Frequência.
- 3d para o envio de um dado referente ao Sincronismo.
- 4d para o envio de um dado referente à Polaridade.

Para envio de comandos este pacote deverá conter os seguintes valores:

- 101d para iniciar a geração.
- 102d para parar a geração.

3º Pacote: (*ValorH*) **Parte mais significativa do dado a ser enviado ou zero no caso do envio de um comando:** Este pacote deverá conter o resultado do cálculo realizado utilizando a expressão (3-1). A escolha dos parâmetros desta expressão é descrito na sessão preparação de dados para envio, apresentada ao final da descrição dos pacotes.

$$ValorH = \mathbb{Z}_+ \left(Dado \left(\frac{163}{256} \right) \right) \quad (3-1)$$

4º Pacote: (*ValorL*) **Parte menos significativa do dado a ser enviado ou zero no caso do envio de um comando:** Este pacote deverá conter o resultado do cálculo realizado utilizando a expressão (3-2). A escolha dos parâmetros desta expressão é descrito na sessão preparação de dados para envio, apresentada ao final da descrição dos pacotes.

$$ValorL = \mathbb{Z}_+ (163 \cdot Dado - 256 \cdot ValorH) \quad (3-2)$$

5º Pacote: **Byte de CheckSum para garantir a integridade dos dados:** Deve-se enviar o valor resultante do cálculo realizado através da expressão (3-3). O software embarcado realizará o mesmo cálculo utilizando os 4 primeiros pacotes recebidos e confirmará que o frame de dados está correto quando comparar este resultado com o resultado do cálculo remoto recebido no quinto pacote. Nesta expressão é realizada a intersecção lógica (bit a bit) da soma dos 4 primeiros pacotes com um pacote de oito bits onde todos os bits são 1. Desta forma a somatória dos quatro primeiros pacotes é truncada e o valor resultante possui 8 bits.

$$Checksum = 255d \cap_b (78d + ID + ValorH + ValorL) \quad (3-3)$$

Preparação de dados para envio

O desmembramento dos dados a serem enviados em dois pacotes de oito bits é necessário para se poder estender a faixa e a resolução dos dados que podem ser enviados. Optou-se por transmitir um valor de 16 bits em dois pacotes de oito bits de forma a utilizar toda a faixa dos 16 bits permitindo a transmissão de dados com casas decimais na faixa de 6m a 400. Isto foi necessário devido ao protocolo ter sido especificado para diversos protótipos com diferentes características.

Para melhor esclarecer esta explicação deve-se verificar a Figura 3-1. Nesta figura visualiza-se o dado real antes de qualquer tratamento e o valor que ele representa depois de expandido para a faixa de 16bits na forma de inteiros.

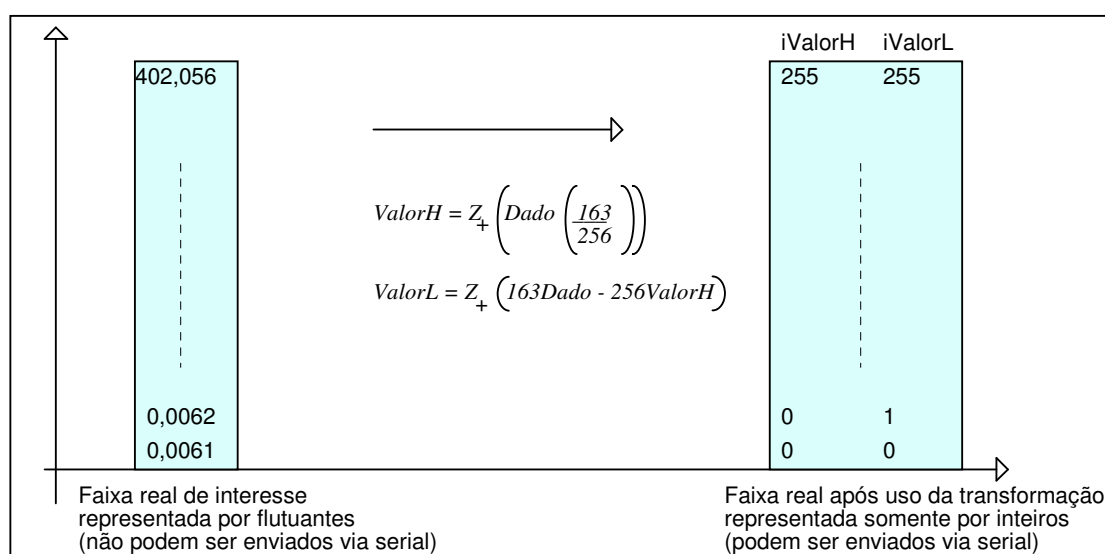


Figura 3-1 – Mudança de base para envio de dados via serial.

Exemplos de transmissão de dados e comando:

O exemplo abaixo apresenta o envio de uma configuração de amplitude de 500V. O envio das amplitudes deve ser realizado dividindo-as por 10 para que se enquadrem na faixa permitida para envio.

Pacote 1 – 78d	Identificador
Pacote 2 – 1d	Indica envio da amplitude
Pacote 3 – 31d	$\mathbb{Z}_+(50 \cdot (163/256))$
Pacote 4 – 214d	$\mathbb{Z}_+(163 \cdot Dado - 256 \cdot Pacote_2)$
Pacote 5 – 68d	$255d \cap_b (Pacote\ 1 + Pacote\ 2 + Pacote\ 3 + Pacote\ 4)$

Após o envio destes cinco pacotes deve-se aguardar o retorno de uma confirmação de recebimento, que corresponde a um pacote de valor 78d (retorno padrão para dados). Caso este não seja recebido em até 100ms, deve-se iniciar a rotina de correção de erros descrita na sessão a seguir. Se a confirmação chegar antes dos 100ms e for um erro de checksum, identificado por um pacote de valor 24d, então inicia-se imediatamente a correção de erros. Caso o pacote de retorno esteja correto, o envio de um novo dado/comando pode iniciar instantaneamente.

O envio de um comando é realizado conforme o exemplo abaixo. Neste é apresentado o envio de um comando para iniciar a geração dos pulsos.

Pacote 1 – 78d	Identificador.
Pacote 2 – 101d	Identifica o comando “Iniciar Geração”.
Pacote 3 – 0d	Zero quando enviando comandos.
Pacote 4 – 0d	Zero quando enviando comandos.
Pacote 5 – 179d	$255d \cap_b (Pacote\ 1 + Pacote\ 2 + Pacote\ 3 + Pacote\ 4)$

Após o envio destes cinco pacotes deve-se aguardar o retorno de uma confirmação de recebimento de comando, que corresponde ao próprio identificador do comando, neste caso um pacote de valor 101d. Caso este não seja recebido em até 100ms, deve-se então iniciar a rotina de correção de erros. Se a confirmação chegar antes dos 100ms e for um erro de checksum, então inicia-se instantaneamente a correção de erros. Caso o pacote de retorno esteja correto, o envio de um novo dado/comando pode iniciar instantaneamente.

Processo de recebimento e tratamento/correção de erros.

Ao receber os 5 pacotes o sistema embarcado irá recalculer o byte de CheckSum e irá compará-lo ao quinto pacote. Se a comparação for NEGATIVA, o DSC retornará o byte 24d (Padrão para erros de CheckSum), que representa um erro de comunicação, ou retornará um byte de confirmação que poderá conter:

- 78d para confirmação do recebimento de dados com sucesso
- 101d para confirmação do recebimento do comando “Iniciar Geração”
- 102d para confirmação do recebimento do comando “Parar Geração”

Caso haja algum erro e o DSC tenha enviado um pacote de erro (24d), é provável que o buffer da serial possua algum tipo de lixo de transmissão e necessite uma limpeza.

Para realizar a limpeza do buffer da serial deve-se, através da interface remota, enviar pacotes isolados, um de cada vez com intervalos controlados, de forma a detectar o retorno de um erro antes do envio de pacotes extras que possam novamente deixar o buffer com pacotes fora do padrão do protocolo.

A Figura 3-2 apresenta o processo completo do envio de um dado/comando em que ocorre um erro de transmissão. Com o correto acompanhamento do processo apresentado

pode-se compreender melhor o processo de correção de erros.

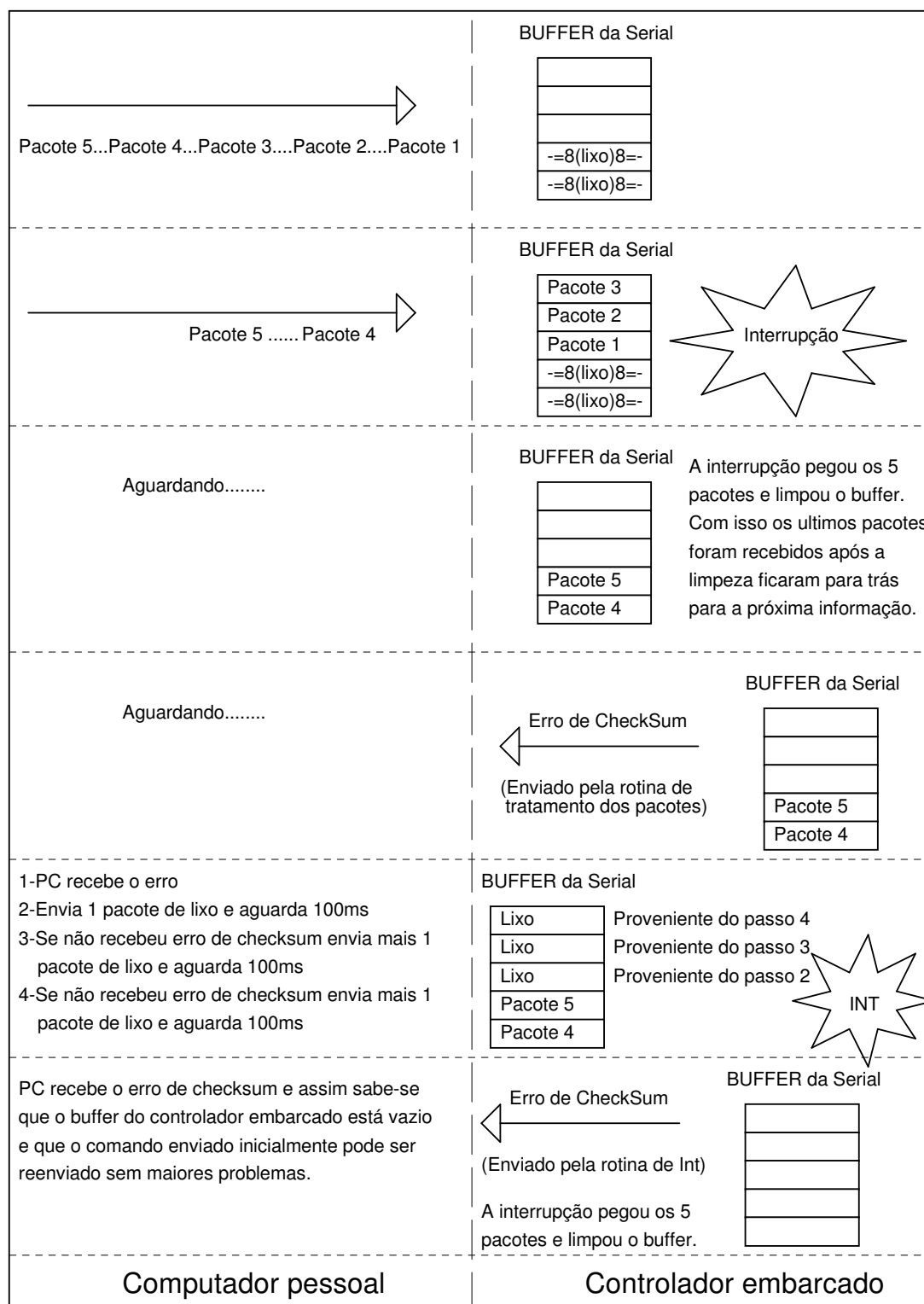


Figura 3-2 – Exemplo da correção de erro na comunicação serial.