

Estudo Comparativo de Perdas Entre Transistores de Potência GaN, IGBT e MOSFET Aplicados no Conversor Bridgeless Totem Pole PFC

Edson Jeske 1, Sérgio Vidal Garcia Oliveira 1,2

1 Universidade do Estado de Santa Catarina - UDESC

1 Nucleo de Processamento de Energia Elétrica - nPEE

2 Universidade Regional de Blumenau - FURB

Joinville, Santa Catarina, Brasil

Email: edson.eie@terra.com.br, sergio_vidal@ieee.org

Resumo—Este trabalho apresenta um estudo comparativo de perdas elétricas, entre as tecnologias de semicondutor GaN *Cascode*, IGBT e MOSFET. A avaliação é conduzida, empregando-se um conversor *Bridgeless Totem Pole PFC* monofásico de 1000W, com tensão de entrada de 220Vac, saída de 380Vdc e operação em modo de condução contínua (CCM). O objetivo principal do trabalho é identificar as principais características do transistor de potência GaN, analisando seu desempenho frente as conhecidas figuras de mérito dos MOSFETs e IGBTs. O método empregado para discretização das perdas é apresentado, bem como os resultados teóricos de rendimento do conversor para frequências de comutação de 60, 120 e 200 kHz. Por fim uma avaliação experimental é conduzida como forma de validação do trabalho.

I. INTRODUÇÃO

Nos últimos anos, grande atenção tem sido dada aos semicondutores de potência baseados nos materiais *wide-bandgap*, como Nitreto de Gálio (GaN) e Carbeto de Silício (SiC), devido suas características de comutação ultra rápida, baixas perdas de condução, capacidade de operar com altas tensões de bloqueio e altas temperaturas. Estudos recentes apontam que esta tecnologia promete revolucionar o projeto de conversores estáticos, com níveis de eficiência energética e compactação até então inconcebíveis pelos transistores de silício [1] [2] [3] [4].

De forma similar, constantes evoluções na tecnologia de MOSFETs como a *Superjunction* e nos IGBTs com tecnologia *Trench*, tem permitido níveis elevados de eficiência energética nos conversores.

Paralelo ao avanço dos semicondutores, o mercado tem demandado soluções cada vez mais eficientes, com custo reduzido e alta confiabilidade. Os órgãos regulamentadores de qualidade de energia, também tem exigido avanços nos equipamentos eletrônicos conectados a rede elétrica, no sentido de restringir cada vez mais os níveis de distorção harmônica de corrente causados pelos mesmos. Como exemplo claro nesse sentido, pode ser citada a revisão 4.0 da normativa IEC61000-3-4, que reclassifica todos os refrigeradores que utilizam inversores de frequência na classe D, a vigorar partir do ano de 2017 [5]. Tais medidas trazem grande impacto ao se-

tor, demandando o desenvolvimento de conversores altamente eficientes e compactos.

Frente a este cenário, este trabalho apresenta um estudo comparando modernos IGBTs e MOSFETs, com o transistor GaN *Cascode* em um conversor *Bridgeless Totem Pole PFC* para correção ativa de fator de potência. O estudo tem enfoque em discretizar as perdas elétricas nos semicondutores e apresentar uma análise dos benefícios e restrições das soluções avaliadas.

O conversor em questão foi selecionado devido as ótimas características de eficiência energética, simplicidade e boas figuras de compatibilidade eletromagnética [6] [7] [8]. No entanto, vários estudos reportam limitações desta topologia para operação em CCM com MOSFETs, devido as características do diodo intrínseco [6] [9] [10]. Aplicações em CCM com IGBTs são possíveis, no entanto também com limitações devido a baixa velocidade de comutação típica destes. Uma topologia *bridgeless* clássica que permite operação em CCM, pode ser realizada empregando transistores MOSFET nas posições *G2* e *M2* do conversor da figura 1, substituindo por diodos ultra-rápidos os transistores das posições *G1* e *M1*. Esta configuração no entanto apresenta elevado ruído de modo comum, praticamente inviabilizando seu uso [7].

Espera-se que o transistor GaN, viabilize a operação desse conversor em CCM com elevado rendimento, tornando-o uma excelente opção como estágio de entrada CA/CC, em conversores que necessitam atender a resolução IEC61000-3-4. Da mesma forma, deseja-se um melhor entendimento das limitações deste conversor, quando empregando recentes dispositivos MOSFETs e IGBTs.

II. CONDIÇÕES DE APLICAÇÃO E TRANSISTORES COMPARADOS

O comparativo de eficiência energética e energia de comutação, será realizado com base no conversor apresentado na figura 1, operando em modo CCM. A tabela I apresenta os requisitos de projeto que foram adotados. Os transistores sob análise serão posicionados onde ocorre a comutação em alta frequência, ou seja, nas posições *G1* e *G2* conforme figura 1.

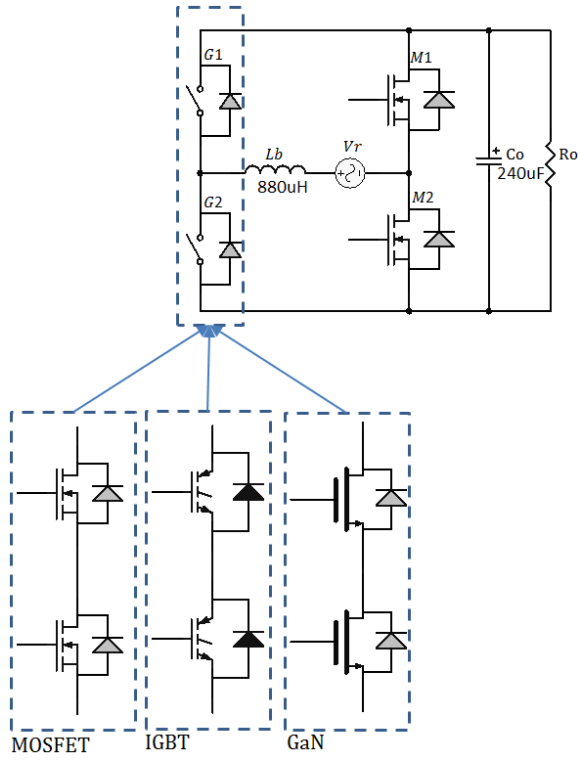


Fig. 1. Diagrama do Conversor *Bridgeless Totem Pole PFC*, com destaque para região tracejada que apresenta a posição dos transistores comparados.

Os transistores $M1$ e $M2$ são utilizados apenas para retificação síncrona e operam na frequência da rede elétrica.

Os dispositivos utilizados na comparação bem como os parâmetros adotados são apresentados na tabela II. O transistor GaN utilizado emprega uma estrutura *Cascode* [11], sendo fabricado pela empresa Transphorm. O critério adotado para seleção dos IGBTs e MOSFETs, foi manter a capacidade de corrente similar a do transistor GaN, selecionando dispositivos que melhor se adaptassem as condições de aplicação no conversor utilizado. O MOSFET IPB65R150CFD faz parte da segunda geração de dispositivos *SuperJunction* da empresa Infineon, tendo características de comutação rápida, diodo intrínseco ultra-rápido e baixo Q_{rr} [12]. O IGBT STGD10NC60 é fabricado pela empresa ST Microelectronics, sendo otimizado para aplicações de comutação em alta frequência, com correntes de cauda reduzidas, e baixa tensão de condução direta [13].

Além da frequência de comutação F_{sw} de 60 kHz, um comparativo de rendimento do conversor operando em 120 e 200 kHz também será apresentado.

III. EMBASAMENTO TEÓRICO - ESTUDO DAS PERDAS ELÉTRICAS

O comparativo será conduzido considerando as perdas elétricas de condução e comutação, sendo um detalhamento maior apresentado para as características de comutação.

TABELA I
ESPECIFICAÇÕES DE PROJETO DO CONVERSOR BRIDGELESS TOTEM POLE PFC

Descrição	Símbolo	Valor
Frequência da Rede	F_{rede}	60 Hz
Tensão Nominal de Entrada	V_r	220 Vac
Potência Nominal de Entrada	P_{nom}	1000 W
Tensão de Saída	V_o	380 V
Ondulação Máxima de Tensão de Saída	ΔV_o	38 V
Ondulação Máxima de Corrente	$\Delta I_{lb\%}$	30 %
Frequência de Comutação	F_{sw}	60 kHz
Fator de Potência em P_{nom}	PF	>0,99

TABELA II
PRINCIPAIS PARÂMETROS DOS TRANSISTORES USADOS NA COMPARAÇÃO.
(DEFINIDOS A PARTIR DE *datasheet*, PARA OPERAÇÃO A 25 °C).

Descrição	GaN	IGBT	MOSFET
Tensão de Bloq.	600V	600V	700V
Corrente	17A	20A	22A
Q_{rr} @ 11A	54nC	20nC	620nC
t_{rr} @ 11A	30ns	27ns	140ns
S	1	1,2	0,33
t_a	15ns	12ns	98ns
t_{fv}	15ns	33ns	32ns
t_r	4ns	6ns	7,6ns
t_f	4ns	82ns	5,6ns
t_{rv}	4ns	33ns	7,6ns
RDS_{on}	150 mΩ	n.a.	150 mΩ
VCE_{sat}	n.a.	ver eq. 1	n.a.
VD_{fwd}	1,6V	2V	0,9V
Fabricante	Transphorm	STM	Infineon
Modelo	TPH3006LD	STGD10NC60	IPB65R150CFD

A. Perdas de Condução

Para o IGBT, as perdas de condução são calculadas a partir da corrente média que circula pelos terminais *Collector-Emissor*. Em um dos semi-ciclos da rede, a corrente circula pelo canal VCE_{sat} , sendo a perda de condução definida por 2. No outro semi-ciclo, a corrente circula pelo diodo interno e é definida por 3. A perda total no transistor é a soma das duas parcelas conforme 4. A tensão VCE_{sat} foi modelada em função da corrente com base nas informações do *datasheet*, conforme a equação 1.

Nos transistores MOSFET e GaN, a perda de condução é calculada com base na corrente eficaz nos terminais *Drain-Source* e na resistência do canal RDS_{on} , conforme 5.

$$VCE_{sat} = 0,141 \cdot I_{Lb}(t) + 1,3 \quad (1)$$

$$P_{VCE} = \frac{1}{T_{rede}} \int_0^{T_{rede}} I_{Lb}(t) \cdot (1 - D(t)) \cdot VCE_{sat} \cdot dt \quad (2)$$

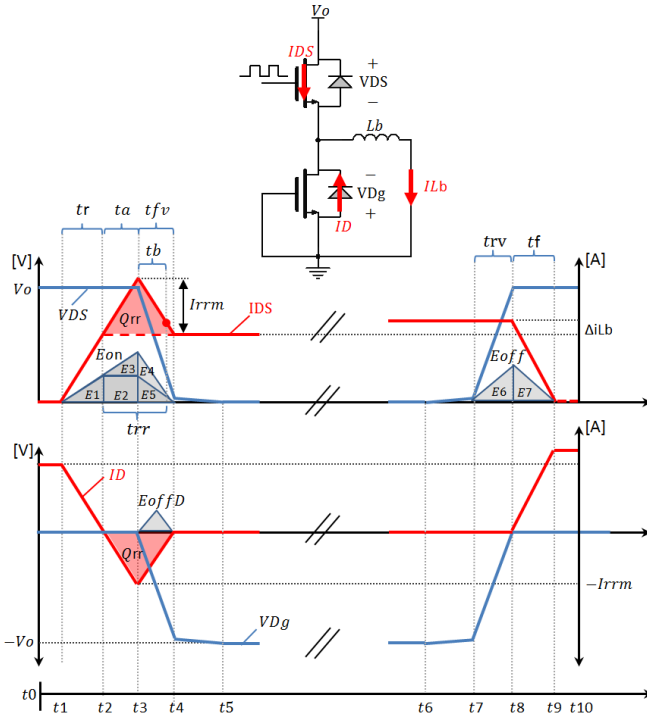


Fig. 2. Formas de onda características de entrada em condução e bloqueio de transistores para cargas indutivas e circuito para caracterização de perdas.

$$P_{VD} = \frac{1}{T_{rede}} \int_{\frac{T_{rede}}{2}}^{T_{rede}} I_{Lb}(t) \cdot D(t) \cdot VD_{fwd} \cdot dt \quad (3)$$

$$IGBT_{cond} = P_{VCE} + P_{VD} \quad (4)$$

$$MOS_{cond} = IDS_{rms}^2 \cdot RDS_{on} \quad (5)$$

B. Energia de Comutação

De forma a compreender e comparar as perdas de comutação entre os diferentes semicondutores, esta seção apresenta um detalhamento da composição da energia de entrada em condução e bloqueio de um arranjo em ponte, conforme apresentado na figura 2. Os transistores *G1* e *G2* do conversor *Bridgeless Totem Pole PFC* operando em CCM, estão expostos a esse mesmo comportamento de comutação, desta forma esse procedimento é válido para o cálculo de perdas.

Um parâmetro importante na composição das perdas em comutação forçada (*hard switch*) é a carga de recuperação reversa Q_{rr} do diodo dos transistores. A partir deste valor e do tempo de recuperação reversa t_{rr} é possível estimar a corrente I_{rrm} , que é a máxima corrente de recuperação reversa. O tempo t_{rr} representado na figura 2 é dividido em t_a e t_b . Conforme [14], estes tempos tendem a ser diferentes dependendo da tecnologia do diodo. Este fenômeno é conhecido na literatura por *snapness factor* ou *softness factor*, sendo definido pela equação 6. Em geral diodos mais *soft* ($S=1$), são mais indicados para comutação forçada, pois

tendem a apresentar um comportamento menos oscilatório, gerando menos ruído eletromagnético.

Geralmente os *datasheets* dos transistores, apresentam a carga Q_{rr} para um único ponto de operação, no entanto este é influenciado por outros parâmetros. De acordo com [15], o valor de Q_{rr} varia em função da corrente que circula pelo diodo I_{fwd} e pode ser aproximado pela equação 7, onde K_{Qrr} é uma constante que pode ser obtida a partir dos parâmetros nominais de *datasheet*, no ponto onde foi realizado o teste de caracterização de Q_{rr} . O tempo t_{rr} pode ser aproximado pela equação 8.

$$S = \frac{t_b}{t_a} \quad (6)$$

$$Q_{rr} = K_{Qrr} \cdot \sqrt{I_{fwd}} \quad (7)$$

$$t_{rr} = \sqrt{\frac{2 \cdot Q_{rr} \cdot (1 + S)}{\frac{di}{dt}}} \quad (8)$$

O valor da corrente I_{rrm} para diodos com *snapness factor* próximo de 1, pode ser estimado pela equação 9.

$$I_{rrm} = \frac{2 \cdot Q_{rr}}{t_{rr}} \quad (9)$$

De acordo com [16], a energia de comutação na entrada em condução e bloqueio de um transistor é definida pelas equações 10 e 11, sendo os limites de integração, ajustados com referência as formas de onda idealizadas apresentadas na figura 2.

$$E_{on} = \int_{t1}^{t4} I_{DS}(t) \cdot V_{DS}(t) \cdot dt \quad (10)$$

$$E_{off} = \int_{t7}^{t9} I_{DS}(t) \cdot V_{DS}(t) \cdot dt \quad (11)$$

A energia de bloqueio do diodo intrínseco *Dg* é descrita por 12:

$$E_{offD} = \int_{t3}^{t4} I_D(t) \cdot V_{Dg}(t) \cdot dt \quad (12)$$

A energia de entrada em condução e bloqueio do transistor pode ser subdividida em várias etapas, conforme representado pelas áreas denotadas por *E1* a *E7* e *EoffD* na figura 2. O valor da energia de uma área discretizada *En*, pode ser calculada resolvendo-se a equação 10, com os limites ajustados para a região de interesse.

Desta forma, define-se a energia total de entrada em condução por 13:

$$E_{on}(t) = E_1(t) + E_2(t) + E_3(t) + E_4(t) + E_5(t) \quad (13)$$

Considerando as formas de onda idealizadas apresentadas na figura 2 e também que a corrente no indutor *Lb*, tem valor constante num período de comutação, tem-se:

$$E_1(t) = \frac{1}{2} \cdot t_r \cdot V_o \cdot \left\{ I_{Lb}(t) - \frac{\Delta I_{Lb}(t)}{2} \right\} \quad (14)$$

$$E_2(t) = t_a \cdot V_o \cdot \left\{ I_{Lb}(t) - \frac{\Delta I_{Lb}(t)}{2} \right\} \quad (15)$$

$$E_3(t) = \frac{1}{2} \cdot I_{rrm}(t) \cdot V_o \cdot t_a \quad (16)$$

$$E_4(t) = \frac{1}{3} \cdot I_{rrm}(t) \cdot V_o \cdot t_{fv} \quad (17)$$

$$E_5(t) = \frac{1}{2} \cdot t_{fv} \cdot V_o \cdot \left\{ I_{Lb}(t) - \frac{\Delta I_{Lb}(t)}{2} \right\} \quad (18)$$

Da mesma forma, a energia do bloqueio pode ser dividida em E_6 e E_7 , sendo definida por 19 :

$$E_{off}(t) = E_6(t) + E_7(t) \quad (19)$$

Onde:

$$E_6(t) = t_{rv} \cdot \frac{V_o}{2} \cdot \left\{ I_{Lb}(t) + \frac{\Delta I_{Lb}(t)}{2} \right\} \quad (20)$$

$$E_7(t) = t_f \cdot V_o \cdot \frac{\left\{ I_{Lb}(t) + \frac{\Delta I_{Lb}(t)}{2} \right\}}{2} \quad (21)$$

A energia no diodo intrínseco durante a recuperação reversa E_{offD} é definida por 22:

$$E_{offD}(t) = \frac{1}{6} \cdot I_{rrm}(t) \cdot V_o \cdot t_{fv} \quad (22)$$

C. Perdas de Comutação no Conversor Bridgeless Totem Pole PFC

Considerando a operação do conversor durante o semi-ciclo positivo da rede, conforme convenção adotada na figura 1, tem-se o sinal PWM de controle aplicado no transistor G_2 , submetendo este as energias de comutação de E_1 a E_7 . No semi-ciclo negativo da rede, o transistor G_2 faz apenas função de roda livre de corrente, estando submetido somente a energia de recuperação E_{offD} do diodo interno do transistor.

Utilizando como referência o transistor G_2 , as perdas são computadas através da integração da energia de comutação durante o semi-ciclo positivo da rede, multiplicado pela frequência de comutação F_{sw} do conversor, conforme apresentado em 23. As perdas no bloqueio do diodo durante o semi-ciclo negativo, são calculadas conforme 24. Desta forma as perdas totais de comutação para o transistor G_2 são apresentadas pela equação 25. A perda de comutação em G_1 tem o mesmo valor que G_2 , pois possui operação equivalente para o semi-ciclo negativo da rede.

$$PG1p_{sw} = \frac{1}{T_{rede}} \int_0^{T_{rede}} \{E_{on}(t) + E_{off}(t)\} \cdot F_{sw} \cdot dt \quad (23)$$

$$PG1n_{sw} = \frac{1}{T_{rede}} \int_0^{T_{rede}} E_{offD}(t) \cdot F_{sw} \cdot dt \quad (24)$$

$$PG1_{sw} = PG1p_{sw} + PG1n_{sw} \quad (25)$$

IV. ANÁLISE DOS RESULTADOS TEÓRICOS

Na figura 3, são comparados os valores de energia de comutação calculados dos segmentos E_1 a E_7 e E_{offD} , para o conversor operando conforme dados da tabela I. O resultado é apresentado para o ângulo $\pi/2$ da tensão de entrada V_r , onde ocorre a máxima corrente e consequentemente máxima energia de comutação.

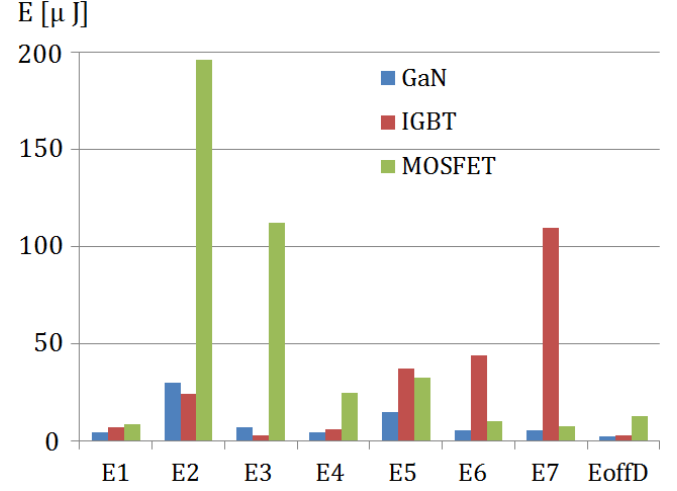


Fig. 3. Comparativo da energia de comutação máxima entre os transistores GaN, IGBT e MOSFET para potência de saída nominal - 1000W.

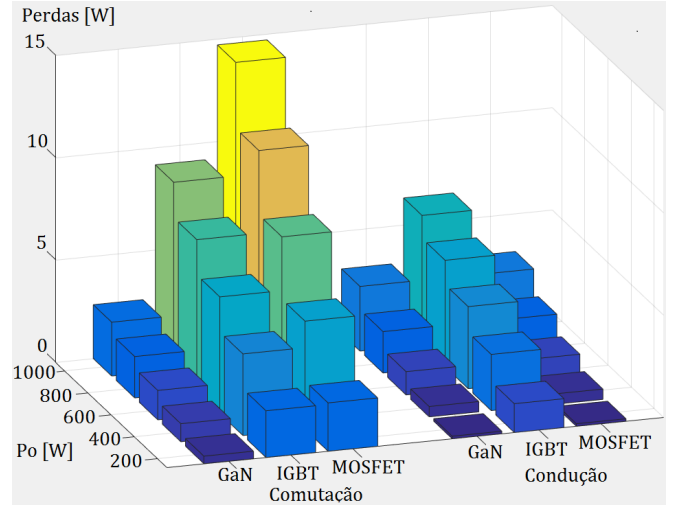


Fig. 4. Comparativo de perdas totais de comutação e condução no conversor com transistores GaN, IGBT e MOSFET. (Somatório de $G_1 + G_2$)

Vale ressaltar, que de maneira geral as formas de onda idealizadas apresentam aproximações, com o objetivo de facilitar o entendimento e a estimativa das perdas. Os valores experimentais de comutação são fortemente influenciados por uma série de fatores, como temperatura, indutâncias e capacitâncias parasitas, variações paramétricas dos componentes, circuito de comando, valores de corrente e tensão de operação e características específicas da tecnologia do semiconductor.

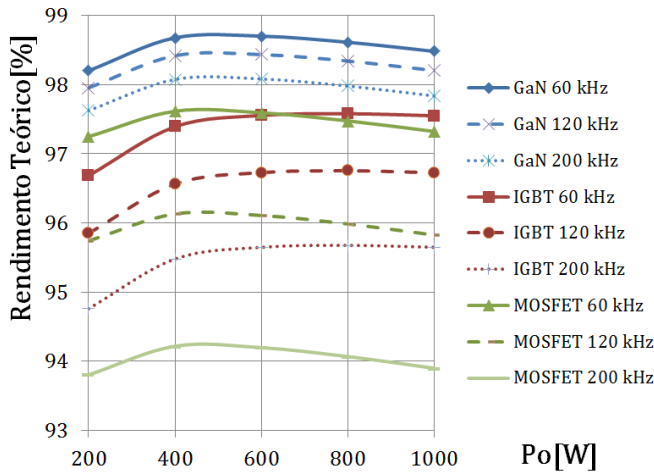


Fig. 5. Comparativo de rendimento teórico total do conversor com transistores GaN, IGBT e MOSFET, para diversos pontos de carga e frequências de comutação.

Ressaltam-se os seguintes pontos com relação a energia discretizada de comutação:

- **E1:** Esta região representa uma porção pequena da energia total de comutação, devido a parcela de tempo t_r que tende a ser bem pequena para as três configurações avaliadas. O tempo t_r é basicamente definido, pelo tempo necessário para prover a carga Q_{gs} (*Gate Source Charge*), de forma a colocar o transistor em condução [17]. Este tempo pode ser ajustado para cada transistor, através da corrente injetada no terminal *Gate*.
- **E2 e E3 :** A energia destas regiões ocorre durante o primeiro estágio de recuperação reversa do diodo interno do transistor, sendo fortemente influenciadas pela carga Q_{rr} armazenada no diodo. A região *E2* é formada pela corrente IL_b no início do ciclo de PWM, multiplicada pela tensão V_o , sendo a região *E3* composta pela corrente I_{rrm} até seu instante de valor máximo antes de inverter sua derivada.
- **E4 e E5:** Estas regiões ocorrem após a inversão da derivada de corrente no diodo, durante o estágio de recuperação reversa. *E5* representa a parcela de energia referente a corrente IL_b e *E4* a parcela devido a corrente de recuperação reversa I_{rrm} . O fenômeno de recuperação reversa no diodo, ocorre devido ao acúmulo de cargas, que devem ser removidas do semicondutor para que o diodo possa entrar em bloqueio [18]. O tempo t_{fv} de descida da tensão V_{DS} , depende também da capacitância de saída C_{oss} dos transistores.
- **E6 e E7:** Devido a característica da carga indutiva, temos inicialmente *E6* definido pelo tempo t_{rv} de bloqueio do transistor e na sequência *E7* referente ao tempo de decaimento da corrente t_f . Nos IGBTs, a característica de bloqueio devido a corrente de cauda (*tail current*) tende a aumentar as perdas de comutação [19]. Vale salientar que a energia *E7* no caso do IGBT foi calculada com as formas de onda idealizadas apresentadas na figura 2, no

entanto, espera-se um decaimento mais rápido da corrente no início de t_f , evoluindo com um formato de cauda.

- **EoffD:** Esta perda é causada no diodo interno do transistor, durante a etapa de recuperação reversa.

As perdas totais de condução e comutação no conversor, operando com frequência F_{sw} de 60 kHz são apresentados na figura 4 para vários pontos de carga.

Na figura 5, tem-se o comparativo de rendimento total do conversor para diferentes frequências de comutação. Para construção desta figura, foram consideradas as perdas totais de comutação e condução do conversor, conforme apresentadas na figura 4, além de uma parcela de perda resistiva e magnética no indutor L_b , considerada similar para as três configurações avaliadas.

Os transistores para aplicação no conversor *Bridgeless Totem Pole PFC* operando em CCM, necessitam ótimas figuras de mérito de comutação, destacando que o diodo interno seja ultra-rápido e com baixo Q_{rr} . Os MOSFETs avaliados tinham as melhores figuras de mérito para comutação forçada de sua categoria, e mesmo assim apresentaram elevadas perdas de comutação nas regiões relacionadas a recuperação reversa do diodo intrínseco (*E2*, *E3*, *E4* e *E5*), sugerindo que a tecnologia MOSFET não é adequada a esta topologia operando em modo CCM, inviabilizando seu uso nas condições avaliadas.

Os IGBTs conforme esperado, apresentam baixas perdas de comutação durante a entrada em condução, com destaque para as características do diodo interno ultra-rápido, que nos IGBTs não são intrínsecos da tecnologia, desta forma podendo ser otimizados para comutação forçada. Ainda se pode melhorar as características de recuperação reversa do IGBT, com o uso de diodos de SiC, eliminando a influência das perdas causadas pela carga Q_{rr} . Com relação ao bloqueio (regiões *E6* e *E7*), verificam-se elevadas perdas. Esta é uma característica importante da tecnologia IGBT, em grande parte, devido a corrente de cauda presente nesses transistores. No que tange a condução, a tecnologia IGBT demonstra maiores perdas elétricas quando comparado com o MOSFET e GaN, considerando essa faixa de potência de aplicação. Vale salientar que especialmente para operação em baixa carga, comparativamente os IGBTs apresentam maiores perdas de condução, devido sua característica de queda de tensão no canal V_{CEsat} , fato este que tende a penalizar aplicações que necessitem elevada eficiência nesta condição, como por exemplo, nos compressores de capacidade variável. É importante salientar no entanto, que para aplicações de maior potência, os IGBTs tendem a apresentar melhores figuras de perdas de condução do que os MOSFETs.

Os transistores GaN apresentam baixas perdas de condução e comutação, com destaque para a comutação. O arranjo *Cascode* do transistor GaN, demonstra ótima recuperação reversa do diodo interno, devido ao uso de um MOSFET de baixa tensão associado ao GaN de alta tensão. Conforme visto na figura 3, verifica-se baixa energia no bloqueio e entrada em condução, fato este não possível de ser atingido de forma simultânea na tecnologia MOSFET ou IGBT para comutação forçada.

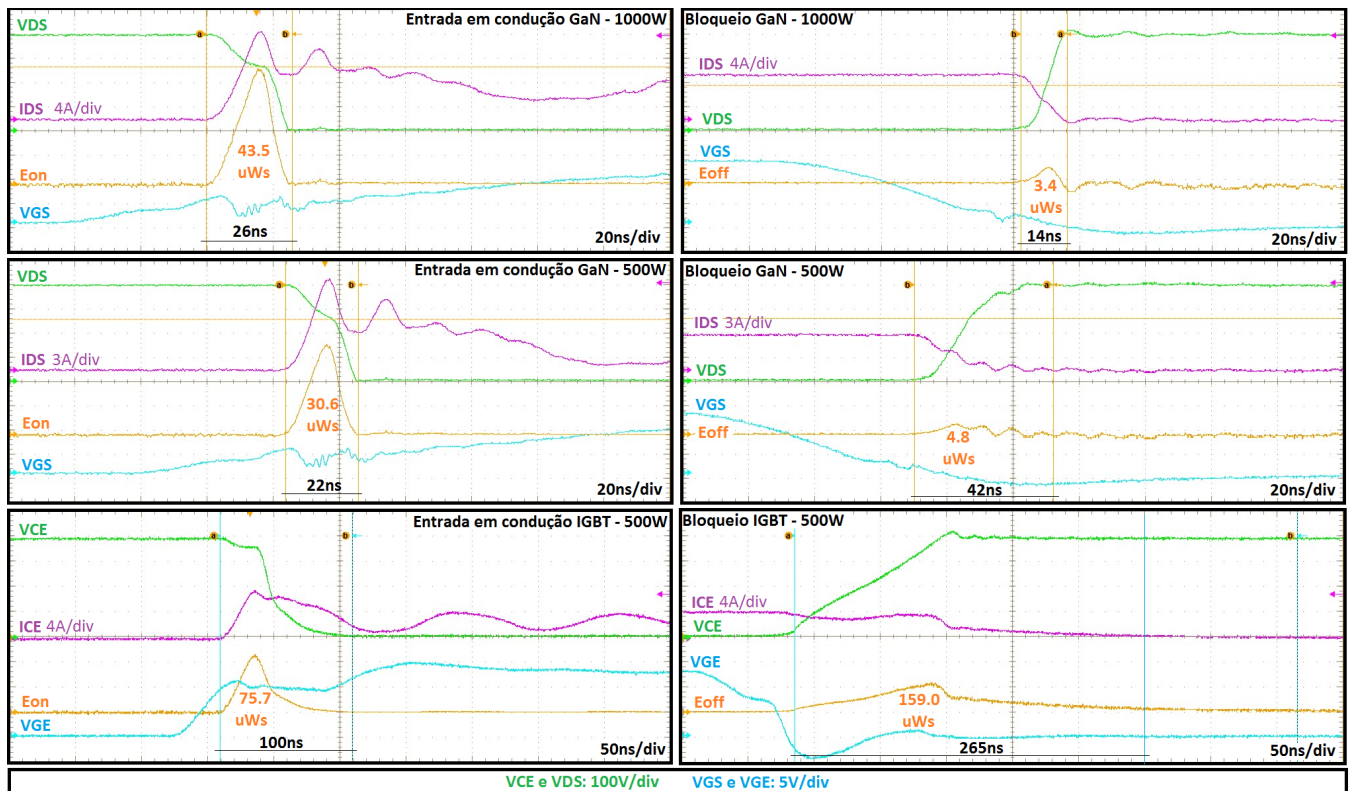


Fig. 6. Formas de onda experimentais de entrada em condução e bloqueio nos transistores, para o conversor operando com GaN em 1000W, 500W e IGBT em 500W.

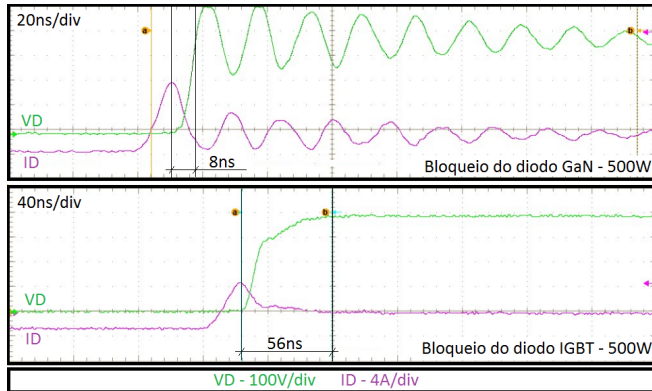


Fig. 7. Formas de onda experimentais de bloqueio do diodo dos transistores, para o conversor operando com GaN e IGBT em 500W.

Avaliando as perdas totais do conversor operando em 60 kHz na figura 4, percebem-se reduzidas perdas de comutação dos transistores GaN. Os MOSFETs apresentam perdas de comutação muito elevadas na potência nominal, praticamente inviabilizando seu uso nessa topologia operando em CCM. Os IGBTs podem ser uma solução interessante para essa aplicação, com perdas balanceadas de comutação e condução. Como destaque, os transistores GaN demonstraram perdas de comutação ao menos 4 vezes menores que os IGBTs, e ao menos 6 vezes menores que os MOSFET, resultando em um

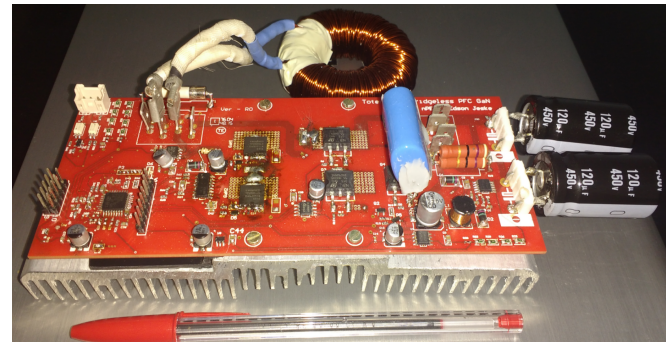


Fig. 8. Protótipo desenvolvido do conversor *Bridgeless Totem Pole PFC* monofásico de 1000W, de acordo com especificações da tabela 1.

melhor rendimento do conversor.

Analisando o rendimento teórico do conversor na figura 5, verifica-se que a tecnologia GaN apresenta o melhor rendimento entre todos, mesmo considerando uma operação em 200 kHz. Os IGBTs para frequências acima de 60 kHz, tendem a não ser uma solução interessante, limitando desta forma seu emprego nas especificações testadas. A aplicação com MOSFETs, embora tenha demonstrado rendimento praticamente similar ao IGBT em 60 kHz, apresenta elevadas perdas de comutação, que tendem a se elevar com o aumento de temperatura, praticamente inviabilizando seu uso.

V. RESULTADOS EXPERIMENTAIS

Como forma de validação dos resultados, o protótipo da figura 8 foi desenvolvido, observando-se os critérios de projeto apresentados na tabela 1. Os testes experimentais foram direcionados para avaliar a energia de comutação do conversor. A solução com MOSFETs não foi testada, visto que os resultados teóricos confirmam conclusões já amplamente divulgadas na literatura. O circuito de comando dos transistores, utilizou o *driver* Si8230 da empresa Silicon Labs, empregando resistor de *gate* de 15 ohms para o IGBT, e 91 ohms para o GaN.

Na figura 6 são apresentadas as energias de comutação na entrada em condução e bloqueio, para configurações do conversor com transistores GaN e IGBT. Na figura 7 são apresentadas as formas de onda de bloqueio do diodo dos transistores avaliados. Na tabela III tem-se um comparativo da energia de comutação, demonstrando valores experimentais versus calculados, onde E_{onC} e E_{onE} representam a energia de entrada em condução calculada e experimental respectivamente. E_{offC} e E_{offE} representam a energia de bloqueio calculada e experimental. Os valores calculados foram obtidos considerando parâmetros de *datasheet*, aproximados para a temperatura de junção observada nos testes. ($65^{\circ}C$ no GaN e $125^{\circ}C$ no IGBT).

TABELA III

COMPARATIVO ENTRE ENERGIA DE COMUTAÇÃO CALCULADA VERSUS EXPERIMENTAL, PARA O CONVERSOR OPERANDO COM GaN EM 1000W, 500W E IGBT EM 500W. (VALORES EM μWs)

Descrição	E_{onC}	E_{onE}	E_{offC}	E_{offE}
GaN - Operação em 1000W	71	43,5	10	3,4
GaN - Operação em 500W	31	30,6	5,7	4,8
IGBT - Operação em 500W	68	75,7	140	159

Na figura 9, tem-se o rendimento experimental do conversor operando em 60 kHz para as configurações testadas. Devido a uma limitação do projeto térmico do conversor, que foi otimizado para operação com transistores GaN em 60 kHz, a máxima potência alcançada com IGBT foi de 700W.

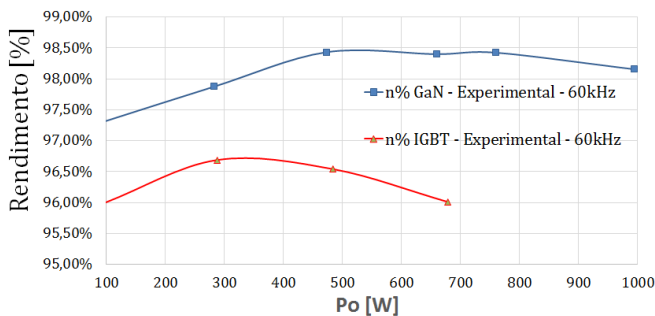


Fig. 9. Rendimento experimental do conversor com transistores GaN e IGBT, para diversos pontos de carga, operando em 60 kHz.

Em geral, os resultados medidos de energia de comutação confirmam as projeções teóricas, com baixas perdas para

o transistor GaN, tanto no bloqueio quanto na entrada em condução. Os valores absolutos comparados na tabela III apresentam boa correlação com os valores medidos experimentalmente.

VI. CONCLUSÃO

O estudo comparativo de energia de comutação e os resultados experimentais, demonstram claramente uma característica única dos transistores GaN, onde observam-se perdas muito baixas tanto na entrada em condução, quanto no bloqueio. Os efeitos do diodo intrínseco, que degradam a aplicação dos MOSFETs em comutação forçada, bem como o bloqueio lento dos IGBTs que inviabilizam sua operação em alta frequência, são fenômenos que não estão presentes no transistor GaN.

A resistência de condução (R_{DSon}) verificada neste transistor GaN avaliado, em geral é similar a vários MOSFETs disponíveis atualmente. Desta forma, em aplicações onde não se faz necessária comutação forçada, o potencial de ganho de eficiência energética devido ao emprego do transistor GaN, não se torna tão evidente.

Em geral, observa-se uma maior complexidade na aplicação desses transistores, devido a sua alta velocidade de comutação. Isto demanda um projeto de placa eletrônica (PCB) muito mais criterioso, devendo-se observar indutâncias e capacitâncias parasitas, de forma a evitar oscilações indesejáveis no circuito.

Por fim, os resultados obtidos neste trabalho, comprovam o grande potencial da tecnologia GaN *Cascode*, para uso no conversor *Bridgeless Totem Pole PFC* operando em CCM, bem como outras topologias que empregam o arranjo em ponte, como por exemplo nos inversores de frequência.

AGRADECIMENTOS

Os autores gostariam de agradecer a Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - CAPES, a Fundação Instituto Tecnológico de Joinville - FITEJ, a Fundação de Amparo à Pesquisa e Inovação do Estado de Santa Catarina - FAPESC e as empresas Embraco, ST Microelectronics, Ammon & Rizos do Brasil e Transphorm pelo suporte no desenvolvimento deste trabalho.

BIBLIOGRAFIA

- [1] J. W. Milligan, S. Sheppard, W. Pribble, Y. F. Wu, G. Muller, and J. W. Palmour, "Sic and gan wide bandgap device technology overview," in *2007 IEEE Radar Conference*, April 2007, pp. 960–964.
- [2] M. Kanamura, T. Ohki, T. Kikkawa, K. Imanishi, K. Watanabe, and K. Joshin, "Recent progress in gan hemt for high-frequency and high-power applications," in *Radio-Frequency Integration Technology (RFIT), 2012 IEEE International Symposium on*, Nov 2012, pp. 156–158.
- [3] J. Millán, P. Godignon, X. Perpiñá, A. Pérez-Tomás, and J. Rebollo, "A survey of wide bandgap power semiconductor devices," *IEEE Transactions on Power Electronics*, vol. 29, no. 5, pp. 2155–2163, May 2014.
- [4] A. Lidow, J. Strydom, M. Rooij, and Y. Ma, *GaN Transistors for Efficient Power Conversion*, first edition ed., 2012.
- [5] *IEC61000-3-2 Ed 4.0 - Electromagnetic compatibility (EMC) - Part 3-2: Limits for harmonic current emissions (equipment input current up to 16 A per phase)*, IEC, 2014.
- [6] C. Brunning, "Retificador bridgeless com elevado fator de potência utilizando one cycle control para aplicação em refrigeradores domésticos," *Dissertação de Mestrado em Engenharia Elétrica*, UDESC, 2015.

- [7] Q. Li, M. A. E. Andersen, and O. C. Thomsen, "Conduction losses and common mode emi analysis on bridgeless power factor correction," in *2009 International Conference on Power Electronics and Drive Systems (PEDS)*, Nov 2009, pp. 1255–1260.
- [8] A. F. de Souza, "Retificadores monofásicos de alto fator de potência com reduzidas perdas de condução e comutação suave." Tese de Doutorado em Engenharia Elétrica, UFSC, 1998.
- [9] B. Su and Z. Lu, "An interleaved totem-pole boost bridgeless rectifier with reduced reverse-recovery problems for power factor correction," *IEEE Transactions on Power Electronics*, vol. 25, no. 6, pp. 1406–1415, June 2010.
- [10] L. Huber, Y. Jang, and M. M. Jovanovic, "Performance evaluation of bridgeless pfc boost rectifiers," *IEEE Transactions on Power Electronics*, vol. 23, no. 3, pp. 1381–1390, May 2008.
- [11] Tph3006ld datasheet. (Data do acesso 17-maio-2016). [Online]. Available: <http://www.transphormusa.com>
- [12] Ipb65r150cfd datasheet. (Data do acesso 17-maio-2016). [Online]. Available: <http://www.infineon.com>
- [13] Stgd10nc60 datasheet. (Data do acesso 17-maio-2016). [Online]. Available: <http://www.st.com>
- [14] M. K. KAZIMIERCZUK, *Pulse-width Modulated DC–DC Power Converters*, first edition ed., J. Wiley and S. Ltd, Eds., 2008.
- [15] R. W. E. O. Al-Naseem and P. Carlin, "Prediction of switching loss variations by averaged switch modeling," *Applied Power Electronics Conference and Exposition, 2000. APEC 2000. Fifteenth Annual IEEE, New Orleans, LA, 2000*, pp. 242–248 vol.1, 2000.
- [16] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, second edition ed., I. Springer Science Business Media, Ed., 2001.
- [17] FAIRCHILD, *MOSFET Basics*, FAIRCHILD, 2013.
- [18] A. Huang, *Hard Commutation of Power MOSFET*, INFINEON, 2014.
- [19] IR, *IGBT Characteristics*, International Rectifier, 2012.