

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT
BACHARELADO EM ENGENHARIA ELÉTRICA**

FABRICIO TRENTINI

PROJETO E ANÁLISE DE DESEMPENHO DO AMPLIFICADOR CLASSE D

JOINVILLE

2017

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CENTRO DE CIÊNCIAS TECNOLÓGICAS - CCT
BACHARELADO EM ENGENHARIA ELÉTRICA**

FABRICIO TRENTINI

PROJETO E ANÁLISE DE DESEMPENHO DO AMPLIFICADOR CLASSE D

Trabalho de Conclusão de Curso submetido ao Bacharelado em Engenharia Elétrica do Centro de Ciências Tecnológicas da Universidade do Estado de Santa Catarina, para a obtenção do Grau de Engenheiro Eletricista.

Orientador: Prof. Dr. Alesssandro Luiz Batschauer

JOINVILLE

2017

AGRADECIMENTOS

Agradeço primeiramente aos meus pais, pela grande confiança, incentivo e motivação durante todas as etapas da minha vida, pois este é o principal motivo de eu ter alcançado mais esta importante etapa da minha vida, assim como realização de muitos projetos durante os meus estudos, incluindo este trabalho de conclusão de curso.

Agradeço ao meu orientador Alessandro Batschauer pela oportunidade de ingressar no nPEE no início do curso, influenciando positivamente nas minhas escolhas de especialização durante a engenharia elétrica, assim como pelos importantes momentos de orientação.

Agradeço aos meus colegas de aula, que ajudaram na motivação e persistência durante o curso, em especial ao Augusto, Guilherme, Henrique, Diana e Nilton.

Agradeço também aos integrantes do grupo nPEE, por todos os conselhos e ensinamentos durante minhas atividades. Em especial, gostaria de destacar a ajuda dos doutorandos Marcos Vinicius Bressan e Gustavo Lambert.

Por fim agradeço à banca examinadora pela disponibilidade de tempo e empenho em avaliar o meu trabalho, contribuindo de maneira positiva para este projeto.

RESUMO

TRENTINI, Fabricio. **Projeto e Análise de Desempenho do Amplificador Classe D**. Trabalho de conclusão de curso (Bacharelado em Engenharia Elétrica). Universidade do Estado de Santa Catarina. Joinville, 2017.

Este trabalho possui como objetivo o projeto de um amplificador classe D utilizando o controlador e *gate driver* IRS2092, assim como obter resultados práticos e especificações do circuito final. Este trabalho contempla o projeto de um amplificador de 100 W com frequência de comutação de 325 kHz assim como uma tensão de barramento simétrica de 35 V e uma carga resistiva de $4\ \Omega$. O projeto do filtro de saída é realizado considerando-se a máxima taxa de variação do sinal de saída. O principal ponto deste trabalho está no estudo da relação entre a ondulação de barramento e a distorção harmônica presente na forma de onda de saída, e obtém-se um resultado satisfatório onde a malha de realimentação deste amplificador é capaz de impedir a influência da ondulação do barramento sobre a qualidade da forma de onda de saída, para casos em que não exista *clipping*. Algumas dificuldades são encontradas e indicadas no decorrer dos testes, e estas são indicadas como futuros temas a serem desenvolvidos sobre o estudo realizado neste trabalho.

Palavras-chave: Amplificador de Áudio, Classe D, Modulação Auto Oscilante.

ABSTRACT

TRENTINI, Fabricio. **Performance Analysis and Design of the Class D Amplifier.** Senior thesis (Bachelor in Electrical Engineering). Santa Catarina State University. Joinville, 2017.

This senior thesis aims to design an entire amplifier using the IRS2092 IC, and extract specifications of the circuit's performance. This project involves a 100 W amplifier design with a switching frequency of 325 kHz as well as a 35 V dual power supply with a $4\ \Omega$ resistive load. The output filter is designed through the maximum slew rate required on the output. The focus of this study is to evaluate how does the bus voltage ripple affects the total harmonic distortion contained in the output audio waveform and there has been a positive result in a way that the feedback circuit is able to block this ripple from being sent to the output, whenever the circuit is operating outside the clipping zone. Some additional problems have been found and corrected during the tests and these lead to great future projects over the study presented.

Keywords: Audio Amplifier, Class D, Self Oscillating Modulation.

LISTA DE FIGURAS

1.1	Diagrama de blocos geral e simplificado de um amplificador de áudio.	18
2.1	Amplificador classe A.	22
2.2	Amplificador classe B.	22
2.3	Amplificador classe C.	24
2.4	Amplificador classe F.	25
2.5	Amplificador classe I.	26
2.6	Associação de amplificadores de corrente e tensão.	27
2.7	Vista lateral do encapsulamento DirectFET™, com dissipador.	30
3.1	Princípio de funcionamento de um amplificador classe D.	31
3.2	Arranjos do tipo meia ponte (esquerda) e ponte completa (direita).	32
3.3	Diagrama de blocos representando a modulação do tipo Delta Sigma.	33
3.4	Comparação do sinal amplificado para as modulações SPWM, delta sigma e auto oscilante.	34
4.1	Circuito de potência do amplificador classe D meia ponte.	35
4.2	Definição das regiões de operação conforme corrente de saída.	36
4.3	Etapas de operação para a região 1.	37
4.4	Formas de onda referentes à região 1.	39
4.5	Formas de onda referentes à região 2.	40
4.6	Inversor meia ponte com adição de capacitores intrínsecos.	41
4.7	Etapas de operação para a região 1 com componentes não ideais.	42
4.8	Formas de onda referentes à região 1 com componentes não ideais.	44
5.1	Diagrama de blocos completo do IRS2092.	46
5.2	Circuito típico para definição da frequência auto oscilante assim como a realimentação de tensão usando o IRS2092.	48
5.3	Circuito típico, e simplificado, visando a implementação da proteção de sobrecorrente com o IRS2092.	50
5.4	Circuito típico de aplicação do IRS2092.	52
6.1	Perdas e distorção harmônica da tensão ao longo da frequência de comutação (simulação).	54
6.2	IRF6645: $R_{DS(on)}$ ao longo de V_{gs} (a), e temperatura de junção (b).	60
6.3	Diferença na amplitude de tensão de saída ocasionada por diferentes valores de tempo morto (simulação).	62
6.4	Rendimento e distorção harmônica de acordo com a variação do tempo morto. . . .	63

6.5	Circuito de proteção de sobre e subtensão no barramento.	64
6.6	Circuitos de regulação de tensões auxiliares a partir do barramento.	65
6.7	Circuito para o filtro de saída passa baixa de segunda ordem.	65
6.8	Filtro de saída: magnitude e fase para uma forma de onda de saída em 20 kHz ao longo da variação da frequência de corte.	68
6.9	Filtro de saída: fator de amortecimento ao longo da variação da frequência de corte.	68
6.10	Diagrama de bode do filtro de saída especificado (teórico).	69
6.11	Malhas de terra sugeridas para o <i>layout</i> da placa contendo o IRS2092.	72
7.1	Circuito simulado: parte de potência.	74
7.2	Circuito simulado: parte de controle.	74
7.3	Tensão e corrente de saída simuladas.	75
7.4	Tensão e corrente de saída simuladas: para meio período de saída.	75
7.5	Tensão e corrente de saída simuladas: instante com máximo de corrente de saída.	76
7.6	Tensão e corrente de saída simuladas: instante com corrente de saída nula.	77
7.7	Simulação da razão cíclica e frequência de comutação do amplificador.	78
8.1	Fotografia do protótipo implementado (vista frontal).	80
8.2	Fotografia do protótipo implementado (vista traseira).	81
8.3	Sobretensão vista sobre o interruptor $S1$ (P_o 100 W, 1 kHz).	83
8.4	Resultados de distorção harmônica para diferentes tempos de amostragem, obtido via simulação.	85
8.5	Formas de onda experimentais para uma forma de onda de saída sem e com <i>clipping</i>	86
8.6	Formas de onda de tensão de saída e entrada (multiplicada pelo ganho) com e sem a função <i>High Resolution</i>	86
8.7	Formas de onda experimentais: tensão e corrente de saída.	87
8.8	Formas de onda da tensão de gatilho para os interruptores $S1$ e $S2$	88
8.9	Formas de onda da tensão de gatilho e dreno fonte do interruptor $S1$	89
8.10	Tensão entre o dreno e fonte dos interruptores $S1$ e $S2$, detalhando o tempo de subida e descida.	90
8.11	Resultados de distorção harmônica ao longo da variação da potência de saída.	91
8.12	Amplitudes das harmônicas presentes na saída do amplificador para diferentes potências de saída.	92
8.13	Resposta do amplificador ao longo da variação da frequência de entrada.	93
8.14	Resultados de distorção harmônica ao longo das frequências audíveis.	94
8.15	Rendimento do amplificador ao longo da variação da potência de saída (onde a Simulação 2 engloba o estágio retificador do amplificador e os reguladores de tensão).	95

8.16	Respostas de distorção harmônica ao longo da variação da ondulação no barramento.	97
8.17	Amplitude de harmônicas em 120 Hz na tensão de saída.	97
A.1	Esquemático dos canais 1 e 2 do amplificador implementado.	102
A.2	Esquemático da regulação de tensões utilizadas.	103
A.3	Esquemático do circuito de entrada de áudio e filtro de saída.	104
A.4	Esquemático das proteções de sub/sobretensão.	105
B.1	<i>Layout</i> da placa amplificadora implementada.	106
B.2	<i>Layout</i> da placa principal implementada.	107
C.1	Circuito utilizado para a modulação SPWM.	108
C.2	Circuito utilizado para a modulação delta sigma.	108
C.3	Circuito utilizado para a modulação auto oscilante.	108
D.1	Circuito utilizado para todas as simulações deste trabalho.	109

LISTA DE TABELAS

1.1 <i>Home theaters</i> recentes no mercado e suas características.	19
2.1 Evolução das <i>evaluation boards</i> da empresa Infineon (parte I).	29
2.2 Evolução das <i>evaluation boards</i> da empresa Infineon (parte II).	30
3.1 Características das topologias meia ponte e ponte completa.	32
5.1 Valores de componentes externos para definição da frequência de oscilação no IRS2092.	48
5.2 Valores de tempo morto selecionáveis a partir da tensão aplicada ao pino desta função.	51
6.1 Especificações iniciais do projeto do amplificador classe D.	53
6.2 Especificações do interruptor IRF6645 utilizado.	57
6.3 Especificações de projeto do filtro de saída do amplificador.	69
7.1 Comparação entre resultados numéricos teóricos e simulados.	79
8.1 Comparação de resultados experimentais com outros amplificadores.	96

LISTA DE ABREVIATURAS E SIGLAS

CA	Corrente Alternada
CC	Corrente Contínua
CI	Circuito Integrado
MP	Meia Ponte
PC	Ponte Completa

LISTA DE ABREVIATURAS E SIGLAS ESTRANGEIRAS

BCA	<i>Balanced Current Amplifier</i>
BTL	<i>Bridge-Tied Load</i>
MOSFET	<i>Metal-Oxide Field-Effect Transistor</i>
OTA	<i>Operational Transconductance Amplifier</i>
OVP	<i>Over Voltage Protection</i>
PFC	<i>Power Factor Correction</i>
PSRR	<i>Power Supply Rejection Rate</i>
PWM	<i>Pulse-Width Modulation</i>
RMS	<i>Root Mean Square</i>
SPWM	<i>Sinusoidal Pulse-Width Modulation</i>
THD	<i>Total Harmonic Distortion</i>
UVP	<i>Under Voltage Protection</i>

LISTA DE SÍMBOLOS

A_e	Área presente em uma seção do material magnético
B_{max}	Densidade máxima de fluxo magnético presente no núcleo do indutor de saída
C_{iss}	Capacitância de entrada do MOSFET
C_{oss}	Capacitância de saída do MOSFET
$D(\theta)$	Valor da razão cíclica em função do ângulo
E_{gate}	Energia para a transição de estado do gatilho do dispositivo
E_{off}	Energia para o bloqueio do dispositivo
E_{on}	Energia para a entrada em condução do dispositivo
G_V	Ganho de tensão do amplificador
$I_{C_{ef,retificador}}$	Corrente eficaz no capacitor do barramento de entrada
$I_{D_{ef}}$	Corrente eficaz no diodo intrínseco ao interruptor
$I_{D_{med,retificador}}$	Corrente média no diodo do retificador de entrada
$I_{D_{med}}$	Corrente média no diodo intrínseco ao interruptor
I_D	Corrente no dreno do MOSFET
$I_{L_{ef}}$	Corrente eficaz no indutor de saída
$I_{S_{ef}}$	Corrente eficaz no interruptor
$I_{S_{max}}$	Corrente máxima circulando no interruptor
$I_{S_{med}}$	Corrente média no interruptor
I_{Trip}	Corrente máxima para atuação de proteção de sobrecorrente no interruptor
$I_{carga_{max}}$	Corrente máxima presente na carga
I_g	Corrente para a carga do gatilho do interruptor
J_{max}	Densidade de corrente máxima permitida no condutor de cobre
L_{gap}	Distância do <i>air gap</i> ou entreferro
$L_{o_{critica}}$	Indutância crítica do filtro de saída do amplificador
L_o	Indutância do filtro de saída do amplificador
$L_{parasita}$	Indutância parasita das trilhas do protótipo
N_L	Número de espiras para o indutor de saída
$P_{C_{retificador}}$	Perdas totais do indutor do filtro de saída
$P_{D_{con}}$	Perdas por condução no diodo intrínseco ao interruptor
$P_{D_{retificador}}$	Perdas totais do indutor do filtro de saída
$P_{IRS2092}$	Perdas internas do circuito integrado IRS2092
$P_{S_{con}}$	Perdas por condução no interruptor
$P_{S_{totais}}$	Perdas totais sobre um interruptor do circuito

P_{ch}	Perdas por comutação no interruptor
P_{con}	Perdas por condução no interruptor
P_g	Perdas no resistor do gatilho do interruptor
P_o	Potência de saída
Q_g	Carga total do gatilho do interruptor
Q_{rr}	Carga de recuperação reversa do diodo intrínseco do interruptor
$R_{DS_{ON}}$	Resistência em condução do interruptor
R_{ESR}	Resistência série equivalente do capacitor do barramento
R_{carga}	Resistência de saída do amplificador
R_g	Resistência para o gatilho do interruptor
$R_{th_{CA}}$	Resistência térmica entre o encapsulamento do dispositivo e o ambiente
$R_{th_{JC}}$	Resistência térmica entre a junção PN e o encapsulamento do dispositivo
R_{th}	Resistência térmica
SR_{max}	<i>Slew rate</i> , ou taxa de variação máxima, da corrente de saída
S_{cu}	Área de cobre
T_{amb}	Temperatura do ambiente
T_j	Temperatura de junção do dispositivo
V_{DC}	Tensão de alimentação do barramento DC
$V_{DS_{HIGH}}$	Tensão entre dreno e fonte do interruptor superior
$V_{DS_{LOW}}$	Tensão entre dreno e fonte do interruptor inferior
$V_{DS_{max}}$	Tensão máxima entre dreno e fonte do interruptor
V_{OCSET}	Tensão de gatilho para a proteção de sobrecorrente
$V_{carga_{ef}}$	Tensão eficaz de saída do amplificador
$V_{carga_{max}}$	Tensão máxima de saída do amplificador
V_{fwd}	Tensão de polarização direta do diodo
V_{gs}	Tensão gatilho e fonte do interruptor
V_{in}	Tensão de entrada do amplificador
V_{out}	Tensão de saída do amplificador
ΔT	Variação de temperatura
μ_0	Constante de permeabilidade magnética do vácuo [$4 \cdot \pi 10^7$ H/m]
ϕ_{max}	Diâmetro máximo do condutor
ζ	Fator de amortecimento do filtro de saída
f_c	Frequência de corte do filtro de saída

$f_{o_{max}}$	Máxima frequência de saída
f_{ress}	Frequência de ressonância
f_s	Frequência de comutação dos interruptores
t_f	<i>Fall time</i> ou tempo de descida do dispositivo
t_r	<i>Rise time</i> ou tempo de subida do dispositivo

SUMÁRIO

1	INTRODUÇÃO	18
1.1	A NECESSIDADE DE AMPLIFICADORES	18
1.2	RECENTEMENTE NO MERCADO	18
1.3	OBJETIVO DESTE TRABALHO	20
2	AMPLIFICADORES DE ÁUDIO	21
2.1	CLASSES DE AMPLIFICADORES MAIS EMPREGADAS EM ÁUDIO	21
2.1.1	Classe A	21
2.1.2	Classe B	22
2.1.3	Classe AB	22
2.1.4	Classe D	23
2.2	OUTRAS CLASSES DE AMPLIFICADORES	23
2.2.1	Classe C	23
2.2.2	Classe E	23
2.2.3	Classe F	24
2.2.4	Classe G	24
2.2.5	Classe H	25
2.2.6	Classe I	25
2.3	AMPLIFICADORES HÍBRIDOS	26
2.4	PRODUTOS COMERCIAIS	28
3	AMPLIFICADORES CLASSE D	31
3.1	FUNCIONAMENTO DO AMPLIFICADOR	31
3.2	TOPOLOGIAS MEIA PONTE E PONTE COMPLETA	32
3.3	TIPOS DE MODULAÇÃO	33
4	ANÁLISE DO AMPLIFICADOR CLASSE D	35
4.1	INTRODUÇÃO	35
4.2	ETAPAS DE OPERAÇÃO	35
4.2.1	Região 1	36
4.2.2	Região 2	38
4.2.3	Região 3	39
4.3	ETAPAS DE OPERAÇÃO - COMPONENTES NÃO IDEAIS	40

5	CONTROLADOR GATE DRIVER IRS2092	45
5.1	NOMENCLATURA DOS PINOS DO IRS2092	45
5.2	GANHO SOBRE O SINAL DE ENTRADA NO IRS2092	47
5.3	MODULAÇÃO E FREQUÊNCIA DE COMUTAÇÃO NO IRS2092	47
5.4	GATE DRIVER INTERNO AO IRS2092	48
5.5	PROTEÇÃO DE SOBRECORRENTE NO IRS2092	49
5.6	TEMPO MORTO NO IRS2092	51
5.7	CAPACITOR DE <i>BOOTSTRAP</i> NO IRS2092	51
6	PROJETO DO AMPLIFICADOR	53
6.1	ESPECIFICAÇÕES DE PROJETO	53
6.2	MODULAÇÃO E FREQUÊNCIA DE COMUTAÇÃO	53
6.3	ESFORÇOS DE CORRENTE E TENSÃO NO INTERRUPTOR	55
6.4	PERDAS NO INTERRUPTOR	56
6.5	RESISTOR DE GATILHO	58
6.6	PRÉ AMPLIFICADOR E GANHO	59
6.7	PROTEÇÃO DE SOBRECORRENTE	60
6.8	SELEÇÃO DO TEMPO MORTO	61
6.9	CAPACITOR DE <i>BOOTSTRAP</i>	63
6.10	CIRCUITO DE PROTEÇÃO DE TENSÃO	64
6.11	TENSÕES AUXILIARES	64
6.12	FILTRO DE SAÍDA	65
6.13	PROJETO DO INDUTOR DO FILTRO DE SAÍDA	69
6.14	PERDAS NO IRS2092	70
6.15	RENDIMENTO DO AMPLIFICADOR	71
6.16	CUIDADOS NO <i>LAYOUT</i>	71
7	SIMULAÇÃO DO AMPLIFICADOR CLASSE D	73
7.1	CIRCUITO SIMULADO	73
7.2	FORMAS DE ONDA OBTIDAS VIA SIMULAÇÃO	74
7.3	COMPARAÇÕES	77
8	RESULTADOS EXPERIMENTAIS DO AMPLIFICADOR CLASSE D	80
8.1	CONSIDERAÇÕES DOS RESULTADOS EXPERIMENTAIS	80
8.1.1	Desequilíbrio de tensão no barramento simétrico	81
8.1.2	Sobretensão nos interruptores	81
8.1.3	Nível médio na saída do amplificador	83

8.1.4	Carga utilizada	83
8.1.5	Cálculos de THD deste trabalho	84
8.2	OPERAÇÃO DO PROTÓTIPO IMPLEMENTADO	87
8.2.1	Formas de onda de saída	87
8.2.2	Formas de onda de gatilho	88
8.2.3	Formas de onda comutação	88
8.3	ANÁLISE DOS RESULTADOS OBTIDOS	89
8.3.1	THD <i>versus</i> potência de saída	90
8.3.2	Espectro harmônico ao longo da potência de saída	91
8.3.3	Resposta na frequência	91
8.3.4	Rendimento do amplificador	93
8.3.5	Comparações com outros amplificadores classe D	95
8.3.6	Análise da ondulação no barramento	96
9	CONCLUSÃO	98
9.1	CONTRIBUIÇÕES	98
9.2	TRABALHOS FUTUROS	99
	REFERÊNCIAS	100
	APÊNDICE A – Esquemáticos	102
	APÊNDICE B – <i>Layout</i> implementado	106
	APÊNDICE C – Circuitos adicionais utilizados (PSIM)	108
	APÊNDICE D – Circuito principal utilizado (Simulink)	109

1 INTRODUÇÃO

1.1 A NECESSIDADE DE AMPLIFICADORES

Atualmente os amplificadores de áudio possuem uma ampla variedade de aplicações. Emprega-se amplificadores para fins de lazer e trabalho, como conferências, comunicação a distância, aparelhos de som residenciais, automotivos e principalmente dispositivos pessoais.

No quesito potência sonora, existem aplicações de *Milliwatts* em *smartphones* até *Kilowatts* em *racks* ou estantes de amplificadores para *shows*. Do ponto de vista da qualidade do áudio existe o grupo de audiófilos, que apreciam uma reprodução sonora mais próxima possível da realidade, com alta fidelidade, mas também há aplicações em que a qualidade não é o foco mas sim o alcance ou eficiência das ondas sonoras amplificadas.

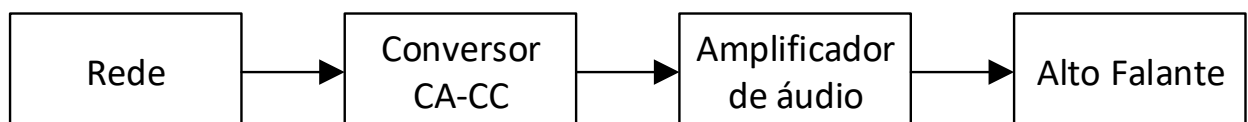
De forma geral o amplificador de áudio se torna uma maneira de sinalizar, entreter, informar e comunicar, desde aplicações destinadas às grandes massas até aparelhos pessoais de reprodução de áudio. Em vista da considerável utilização no cotidiano, fica evidente a necessidade de pesquisas e inovações, assim como um setor de mercado capaz de suprir o caminho em que esta demanda caminha.

O foco deste trabalho está em amplificadores de áudio para fins residenciais. Esta categoria envolve uma potência de som relativamente média, partindo de algumas dezenas até poucas centenas de *Watts*, buscando qualidade e eficiência.

1.2 RECENTEMENTE NO MERCADO

O arranjo da Figura 1.1 é uma forma simplificada de descrever os elementos de um amplificador de áudio.

Figura 1.1 – Diagrama de blocos geral e simplificado de um amplificador de áudio.



Fonte: próprio autor.

O amplificador de áudio frequentemente requer uma fonte de tensão contínua (Corrente Contínua (CC)) para sua operação. A fim de retificar esta forma de onda de tensão da rede de energia elétrica (Corrente Alternada (CA)), um conversor CA-CC é conectado entre a entrada e

o amplificador para fornecer este nível de tensão (referenciado por V_{DC} neste trabalho). A saída do bloco amplificador possui ligação com a carga, que se caracteriza como alto falantes.

Aparelhos comerciais possuem mais de um canal, e isto reflete em mais módulos amplificadores conectados em paralelo com a fonte de tensão contínua. Desta forma os canais podem operar de forma independente, promovendo a operação requerida.

A Tabela 1.1 é apresentada conforme a intenção de pesquisa deste trabalho, e esta apresenta de forma resumida algumas características encontradas em manuais de serviço de aparelhos *home theater* com 5.1 canais. A potência destes modelos está em *Watts Root Mean Square* (RMS) e é expressa na forma do número de alto falantes e sua potência, para os casos onde existe um alto falante, a especificação refere-se à potência do *subwoofer* do conjunto de caixas de som. Portanto a divisão das cargas de saída resulta aproximadamente em valores de potência de 150 W para alto falantes frontais, traseiros e centrais e em torno de 200 W para *subwoofers*. A banda passante de um modo geral para todos os itens da lista atende frequências de 150 Hz - 20 kHz para alto falantes, assim como de 40 Hz - 150 Hz para os *subwoofer*. Todos os amplificadores encontrados utilizam a classe D, e esta escolha está diretamente relacionada a questões de qualidade e eficiência, descritas na Seção 2.1.

Tabela 1.1 – *Home theaters* recentes no mercado e suas características.

Fabricante - Modelo	P_o (W)	Amplificador	Topologia	V_{DC}	Data
Philips - HTS3545	4x100 + 2x200	STA510A	PC	35 V	2007-03
Philips - HTS3365	4x 60 + 2x120	STA516B	PC	39 V	2008-02
Sony - DZ870M	5x142 + 1x284	CXD9883M	PC	32 V	2008-07
Samsung - HT-Z220	5x141 + 1x145	TAS5342	PC	35 V	2009-05
Samsung - HT-C460	5x141 + 1x145	IRF6645	MP	± 26 V	2010-05
LG - HB965	5x180 + 1x200	TAS5613	PC	36 V	2010-06

Fonte: próprio autor, adaptado de Philips (2007), Philips (2008), Sony Corporation (2008), Samsung Group (2009), Samsung Group (2010), LG Electronics (2010).

Nota: data aproximada de lançamento no mercado. Dados Ponte Completa (PC) e Meia Ponte (MP).

Como nota adicional sobre a Tabela 1.1, os valores de tensão de barramento V_{DC} são obtidos através da análise dos manuais de serviços (estes apresentam os esquemáticos dos produtos) referenciados na fonte da tabela.

Analisando-se as topologias empregadas nota-se uma maior utilização do conversor Ponte Completa. Isto ocorre devido ao amplificador permitir a associação em ponte de braços meia ponte, ou *Bridge-Tied Load* (BTL). Isto faz com que a operação em conjunto desses dois braços resulte em uma maior potência entregue à carga. Estes módulos amplificadores possuem transistores e *gate drivers* encapsulados em um único componente, reduzindo o tamanho e complexidade da aplicação.

A única exceção, quanto a topologia, é o *home theater* Samsung HT-C460 que utiliza componentes discretos para desempenhar a função dos módulos anteriores. Desta forma é necessário uma fonte de alimentação simétrica, conforme descrito na coluna V_{DC} . Nota-se predominantemente a utilização de alto-falantes com impedância de $3\ \Omega$ dentre os modelos listados.

No quesito distorção harmônica total, ou do inglês *Total Harmonic Distortion* (THD), é comum a especificação de 10 % para a potência nominal dos amplificadores de áudio, e todos os itens da tabela constam este valor em seus manuais de usuário. As folhas de dados dos módulos amplificadores utilizados nos produtos listados informam valores de distorção próximos de 0,01 %, mas somente para potências muito abaixo da nominal (próximas de um oitavo desta). Outros trabalhos relacionados a amplificadores classe D, como Heerdt (1997) e Schwaab (2012), apresentam resultados de distorção harmônica de saída inferiores a 1%.

1.3 OBJETIVO DESTE TRABALHO

Amplificadores de áudio residenciais devem atender as necessidades de potência, níveis de distorção, eficiência e tamanho, conforme a destinação do produto. Este trabalho engloba o projeto de um amplificador classe D e principalmente a análise de desempenho com relação a THD frente à variações de tensão no barramento CC.

Quanto ao estágio CA/CC do amplificador, não é visada a busca por um conversor elevador de fator de potência neste trabalho, desconsiderando-se a implementação de um estágio *Power Factor Correction* (PFC) na entrada do retificador. Para o objetivo específico deste trabalho, que se enquadra como a análise da qualidade da forma de onda de tensão de saída em função do valor da ondulação de tensão sobre o barramento, opta-se pela implementação de um retificador onda completa a partir da forma de onda de tensão da rede (baixa frequência). Como forma de variação desta ondulação do barramento utiliza-se diferentes associações de capacitores de barramento (V_{DC}).

Como especificações adicionais, ao decorrer deste trabalho é realizado o projeto de um amplificador de 100 W, carga de $4\ \Omega$, banda passante de 20 Hz à 20 kHz com frequência de comutação de 325 kHz. Como THD espera-se um valor abaixo de 1 % e rendimento próximo de 95 %. Esses pontos são discutidos, defendidos e projetados ao longo deste trabalho.

2 AMPLIFICADORES DE ÁUDIO

Inventado por Forest (1907), o tubo de vácuo com três eletrodos foi o primeiro dispositivo de amplificação eletrônica. A válvula permitiu o controle do fluxo de corrente entre o cátodo e o ânodo através de uma malha de controle, e com componentes adicionais, era obtido um ganho de tensão ou corrente. Este dispositivo, utilizado por empresas de rádio telefonia, foi criado com o objetivo de melhorar antenas receptoras de rádio frequência.

Patenteado em 1930 por Julius Edgar Lilienfeld (1930), o transistor de estado sólido teve como objetivo eliminar a necessidade de emitir elétrons em um tubo de vácuo. Isso refletiu em uma grande economia de energia, calor e volume implícitos nas válvulas. Esta invenção, posteriormente evoluída ao *Metal-Oxide Field-Effect Transistor* (MOSFET), definiu um novo patamar para projetos e permitiu os avanços e melhorias vistos até hoje em amplificadores, fontes de alimentação e dispositivos eletrônicos em geral.

2.1 CLASSES DE AMPLIFICADORES MAIS EMPREGADAS EM ÁUDIO

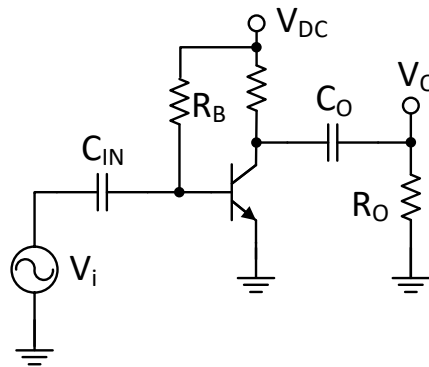
Quanto as classes de amplificadores de áudio, encontra-se A, B, AB e D como as mais utilizadas em amplificadores de áudio, e o detalhamento destas é feito com base em Boylestad e Nashelsky (2012).

2.1.1 Classe A

Os amplificadores classe A operam com a utilização de um transistor em sua região linear. Para manter a operação na região linear a polarização em torno do ponto quiescente é necessária, e também como consequência, o sinal de saída pode conter uma fase de até 360° . Desta maneira há uma corrente de polarização circulando através do interruptor até mesmo quando o sinal de entrada é nulo, o que gera perdas excessivas.

A eficiência teórica está em 50 % e em circuitos testados este número dificilmente ultrapassa de 35 %. A Figura 2.1 representa um circuito comum para amplificadores dessa classe. Um ponto muito atraente desta classe são os níveis de distorção de saída, estes são realmente baixos uma vez que sua operação é linear.

Figura 2.1 – Amplificador classe A.

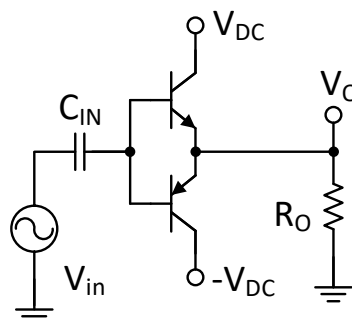


Fonte: próprio autor, adaptado de Boylestad e Nashelsky (2012).

2.1.2 Classe B

Amplificadores classe B também utilizam transistores na região linear, porém este somente amplifica 180° do sinal de entrada. Desta forma são necessários dois transistores posicionados de forma que cada um conduza durante um dos semiciclos da forma de onda de entrada, este arranjo é conhecido como *push-pull* (visto na Figura 2.2). A eficiência teórica é de 78,5 % e uma grande diferença da classe A é que não é necessário uma elevada corrente de polarização dos transistores para uma entrada nula de tensão. Uma desvantagem dessa classe é que existe uma transição entre a operação dos dois transistores, e durante esse momento ocorre uma distorção na forma de onda de saída (conhecida como *crossover distortion*), que em muitas vezes é audível.

Figura 2.2 – Amplificador classe B.



Fonte: próprio autor, adaptado de Boylestad e Nashelsky (2012).

2.1.3 Classe AB

O amplificador classe AB, como o nome sugere, provém da união das duas classes anteriores, combinando eficiência com uma baixa distorção de saída. A disposição dos componentes

é semelhante a classe B, com a utilização de dois transistores na configuração *push-pull*, porém agora ambos conduzem mais do que meio período de onda, usualmente entre 181° e 200° . Desta forma existe uma interseção de operação entre as duas chaves (operação classe A) que permite a redução do valor de distorção de saída, e durante os instantes fora dessa interseção somente uma das chaves conduz, o que reduz as perdas excessivas. Com eficiência em torno de 50 % a 70 % esta classe foi amplamente utilizada em amplificadores de áudio anteriormente aos amplificadores classe D.

2.1.4 Classe D

Frequentemente chamado de amplificador digital, amplificadores classe D utilizam pulsos de sinais digitais para controlar os transistores.

A comutação dos interruptores e a obtenção da tensão de saída provém da modulação por largura de pulso, ou do inglês, *Pulse-Width Modulation* (PWM). A sintetização da tensão de saída ocorre em alta frequência, comparado com a frequência do sinal de entrada, e por este motivo a tensão de saída apresenta uma distorção maior, necessitando assim de um filtro de saída.

Os transistores operam como chave, na região de saturação, e o amplificador permanece ligado somente por intervalos de tempo relativamente baixos. Devido a esta característica, eficiência em torno de 97 % pode ser atingida.

2.2 OUTRAS CLASSES DE AMPLIFICADORES

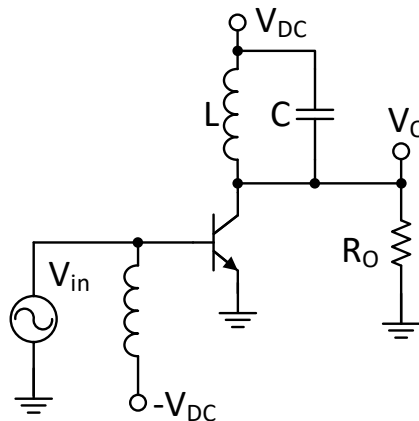
2.2.1 Classe C

Esta classe é altamente não linear, e para sua operação é necessário um circuito sintonizado ou ressonante, conforme Boylestad e Nashelsky (2012). A disposição do transistor no circuito amplifica menos da metade da forma de onda de entrada, o que não é de muito interesse para aplicações relacionadas a áudio. A eficiência de amplificadores com essa classe é de até 70 % e estes são mais utilizados em circuitos de comunicações e rádio frequência. Um exemplo de aplicação é em controles remotos para portões eletrônicos.

2.2.2 Classe E

Amplificadores classe E são uma melhoria da classe C, com a utilização do transistor como chave. Como a operação é em altas frequências, de acordo com Kubowicz (2000), o

Figura 2.3 – Amplificador classe C.



Fonte: próprio autor, adaptado de Boylestad e Nashelsky (2012).

circuito é esquematizado a fim de existir um valor de tensão baixo ou quase nulo sobre o interruptor na hora da comutação, para minimizar as perdas no dispositivo. Há também um filtro passivo ressonante que sintoniza a frequência desejada. A eficiência em circuitos práticos atinge até 70 %.

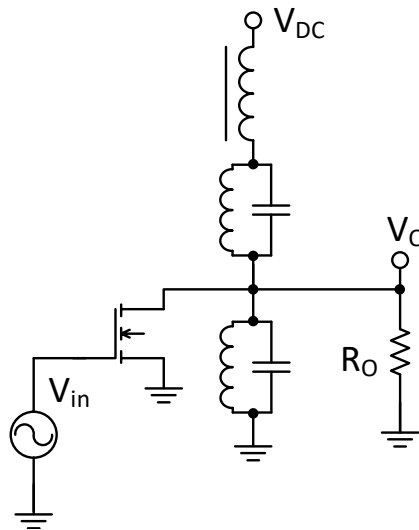
2.2.3 Classe F

Semelhante a classe E, os amplificadores classe F apresentam malhas ressonantes adicionais na saída, a fim de melhorar a eficiência geral (como pode ser visto na Figura 2.4). Teoricamente com o cancelamento de todas as frequências harmônicas indesejadas, a eficiência poderia atingir até 100 %. Devido a impedâncias parasitas, usualmente são feitas malhas ressonantes de até quinta ordem (KUBOWICZ, 2000). Amplificadores classe E e F tem como exemplo de aplicação transmissão sem fio de informações.

2.2.4 Classe G

De acordo com Peterson (2013) os amplificadores classe G são compostos por um amplificador classe AB cuja tensão de barramento é selecionável. Ou seja, pode-se caracterizar este circuito como transistores de saída em série com dois diferentes valores de tensão de barramento. Desta forma, para valores de tensão de entrada mais baixos, uma menor tensão de barramento é selecionada a fim de reduzir as perdas sobre o transistor. Já a seleção do barramento de maior valor de tensão permite a entrega de uma potência de saída maior.

Figura 2.4 – Amplificador classe F.



Fonte: próprio autor, adaptado de Kubowicz (2000).

A eficiência teórica do amplificador classe G é de 89 %. O principal ponto negativo desta configuração é que ocorrem distorções na forma de onda de saída quando ocorre uma mudança de tensão de barramento.

2.2.5 Classe H

Semelhante ao amplificador anterior, a classe H possui a tensão de barramento variável. Porém desta vez, a tensão do barramento efetivamente condiz com uma versão amplificada do sinal de entrada, e adição de um valor CC de tensão (PETERSON, 2013). Desta forma a tensão resultante sobre o transistor de saída é muito menor, permitindo perdas reduzidas para valores de tensão de entrada baixo. A configuração padrão deste circuito é caracterizada pela disposição paralela de transistores de saída, com diferentes valores de tensão de barramento.

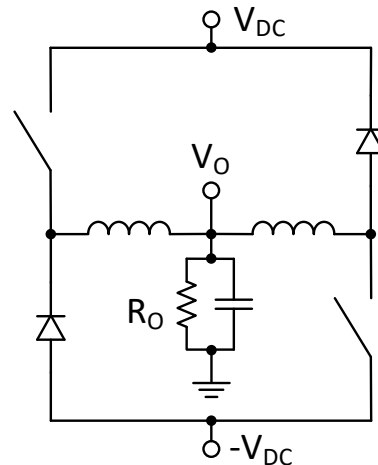
Analisando-se por outro lado esta classe requer um amplificador adicional para realizar essa variação na tensão de barramento. Também é necessário que o transistor suporte essas oscilações no barramento o que reflete em um bom valor de taxa de rejeição da fonte de alimentação, ou do inglês, *Power Supply Rejection Rate* (PSRR). O rendimento deste circuito assemelha-se muito ao amplificador classe G, ou seja, de 89 %.

2.2.6 Classe I

Patenteado em 1997 pela empresa Crown International (1997) o amplificador classe I também é conhecido como *Balanced Current Amplifier* (BCA) ou amplificador de corrente

balanceada. Trata-se de uma melhoria feita sobre o classe D, onde existem dois pares de chaves conectadas a fontes de tensão positivas e negativas, e seus pontos médios conectados a carga (Figura 2.5) configurando um arranjo *push-push*.

Figura 2.5 – Amplificador classe I.



Fonte: próprio autor, adaptado de Crown International (1997).

A operação deste amplificador possui estágios onde mais de uma fonte de tensão está conectada a carga, e a fim de evitar sobrecorrente nas chaves, indutores são colocados em série com a carga. A operação dos interruptores é de forma paralela, e com ambos ativos existe um valor maior de diferença de tensão aplicada a carga.

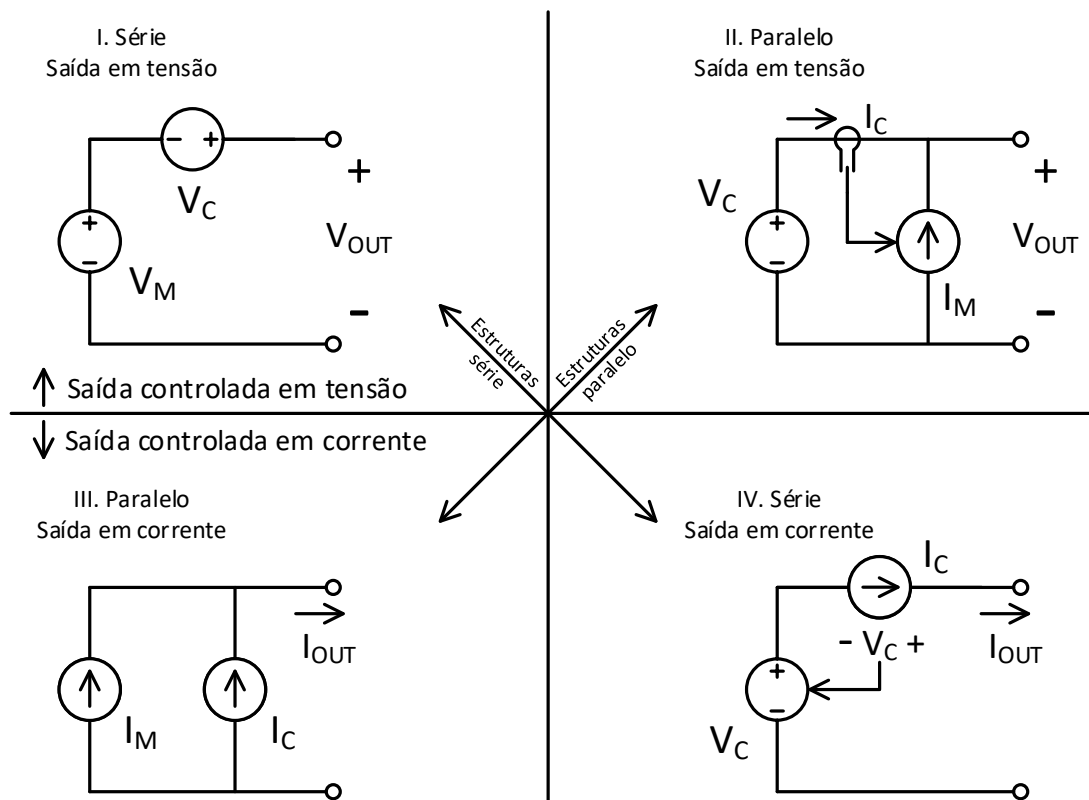
Esta topologia é empregada em produtos que oferecem elevadas potências de saída (na ordem de 4000 W), com valor de THD menor que 0,35 % para toda a banda passante audível e com eficiência de 90 %.

2.3 AMPLIFICADORES HÍBRIDOS

A fim de complementar as classes descritas nas seções anteriores, conforme visto na publicação de Yundt (1984) pode-se unir amplificadores lineares e chaveados a fim de produzir melhoramentos em termos de distorção e eficiência do mesmo. Na Figura 2.6 são exemplificadas combinações séries e paralelo de fontes de tensão e corrente.

A combinação II, por exemplo, representa a associação paralela de um amplificador linear (fonte de tensão) com um amplificador chaveado (fonte de corrente). O controle de corrente está relacionado ao amplificador linear, com o propósito de fazer com que a maior parte da potência de saída seja fornecida pela fonte de corrente, deste modo a fonte de tensão fica encarregada de reduzir a distorção de saída.

Figura 2.6 – Associação de amplificadores de corrente e tensão.



Fonte: próprio autor, adaptado de Yundt (1984).

2.4 PRODUTOS COMERCIAIS

Dentre os vários produtos pesquisados é interessante mencionar um amplificador estéreo da empresa Jeff Rowland, modelo 825 (JEFF ROWLAND, 2013) lançado em 2013. Dentre suas especificações no *website* da empresa pode-se notar uma eficiência de 93 % e THD de 0,004 %, assim como potência de 400 W em 8Ω . Este aparelho conta com um amplificador classe D, fonte de alimentação com estágio PFC, comutação com valor zero de tensão e capacitores especiais para o barramento.

No âmbito da pesquisa de amplificadores de áudio, a empresa Infineon apresenta uma grande diversidade de placas de demonstração envolvendo especificações da qualidade da forma de onda de saída muito comparáveis ao amplificador mencionado no parágrafo anterior. É visto uma grande disseminação destes modelos de circuitos amplificadores apresentados na tabela a seguir em produtos comerciais encontrados neste país, como por exemplo, amplificadores de som automotivo da empresa Soundigital Amplifiers.

Partindo-se para uma maior ênfase nos circuitos disponibilizados pela empresa Infineon, as Tabelas 2.1 e 2.2 se referem as placas de demonstração, ou *evaluation boards*. Estas placas são desenvolvidas com o intuito de exemplificar a aplicação dos produtos comercializados pela empresa.

Tem-se a relação de potência de saída em *watts* em conjunto com o número de canais (ch). Os valores de eficiência e THD são seguidos da potência em que é realizada a medição. Para a THD os testes são realizados em somente um dos canais do amplificador. Como última coluna é apresentada a data de lançamento da placa, o que permite acompanhar as mudanças ao longo do tempo.

No quesito rendimento, é interessante notar que todas as placas de demonstração apresentam alimentação CC (melhor descrito na Tabela 2.2). E este rendimento, para fins comparativos com aparelhos *home theaters*, ainda precisa ser corrigida adicionando-se o rendimento do estágio CA-CC presente (retificador de tensão de entrada).

De acordo com a Tabela 2.2, nota-se um aumento do desenvolvimento de placas com utilização de amplificadores integrados, com *gate driver* e MOSFET juntos, a partir do ano de 2012. Isto se deve ao fato da empresa passar a desenvolver placas com a linha PowIRaudio™.

Soluções deste tipo permitem um menor volume para a aplicação, assim como facilidade de montagem principalmente para o ponto de vista industrial, onde existe a redução do número de componentes a serem soldados na placa. Como consequência dessa redução de tamanho, existe uma limitação na quantidade de calor que pode ser dissipado pelo pequeno componente, e com as atuais tecnologias empregadas na fabricação dos mesmos, isto reflete em uma redução na capacidade de potência a ser processada pelo circuito.

Tabela 2.1 – Evolução das *evaluation boards* da empresa Infineon (parte I).

Placa	P_o	Rendimento	THD+N (1 kHz)	Data
IRAUDAMP1	500 W x 2ch	93% @ 350 W	0,008 % @ 100 W	2005
IRAUDAMP3	120 W x 6ch	94% @ 120 W	0,01 % @ 120 W	2005
IRAUDAMP4A	120 W x 2ch	96% @ 120 W	0,004 % @ 60 W	2009 - Dec
IRAUDAMP5	120 W x 2ch	96% @ 120 W	0,005 % @ 60 W	2007 - July
IRAUDAMP6	250 W x 2ch	96% @ 250 W	0,005 % @ 125 W	2010 - May
IRAUDAMP7D	250 W x 2ch	90% @ 500 W	0,05 % @ 60 W	2008 - Sep
IRAUDAMP7S	250 W x 2ch	90% @ 500 W	0,007 % @ 60 W	2008 - Sep
IRAUDAMP8	120 W x 4ch	90% @ 120 W	0,015 % @ 60 W	2009 - Jan
IRAUDAMP9	1.7 kW x 1ch	97% @ 1.7 kW	0,07 % @ 600 W	2011 - Mar
IRAUDAMP10	300 W x 2ch	90% @ 300 W	0,008 % @ 100 W	2011 - Mar
IRAUDAMP11	120 W x 3ch	90% @ 120 W	0,02 % @ 60 W	2011 - Mar
IRAUDAMP12	130 W x 2ch	96% @ 130 W	0,02 % @ 50 W	2012 - Apr
IRAUDAMP15	35 W x 2ch	96% @ 35 W	0,02 % @ 5 W	2012 - May
IRAUDAMP16	70 W x 2ch	96% @ 70 W	0,015 % @ 30 W	2012 - May
IRAUDAMP17	100 W x 2ch	96% @ 100 W	0,008 % @ 30 W	2012 - May
IRAUDAMP18	35 W x 2ch	96% @ 35 W	0,02 % @ 10 W	2012 - May
IRAUDAMP19	100 W x 2ch	90% @ 100 W	0,02 % @ 10 W	2012 - May
IRAUDAMP21	135 W x 2ch	88% @ 90 W	0,016 % @ 40 W	2013 - Apr
IRAUDAMP22	50 W x 2ch	88% @ 50 W	0,016 % @ 20 W	2013 - Apr

Fonte: próprio autor, adaptado de Infineon Technologies AG (2016).

A Tabela 2.2 constitui algumas características adicionais, como a impedância da carga utilizada, que reflete em um valor usual de $4\ \Omega$ adotado pela empresa, assim como a tensão de entrada. Este último apresenta uma redução de valores para a utilização de amplificadores integrados, e há alguns exemplos de amplificadores com fontes de alimentação simples.

Referente a Tabela 2.2, com uso de componentes discretos (*gate driver* e MOSFET separados), nota-se a tecnologia DirectFET™ da Infineon empregada em alguns dos MOSFETs listados. Esse tipo de encapsulamento é atualmente utilizado em transistores de baixa tensão (entre 20 V e 250 V), com resistência de condução muito baixas ($R_{DS_{ON}}$ de $100\ \text{m}\Omega$ até $0,59\ \text{m}\Omega$) (DIGIKEY, 2016).

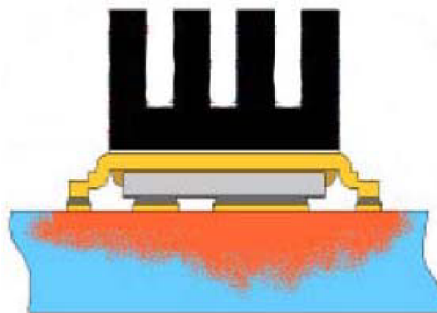
A Figura 2.7 representa a tecnologia empregada, onde ocorre transferência de calor por ambos os lados semicondutor. Isso permite que seja empregado o próprio cobre da placa do circuito como dissipador, diminuindo ainda mais o volume da aplicação.

Tabela 2.2 – Evolução das *evaluation boards* da empresa Infineon (parte II).

Placa	Carga (Ω)	Gate Driver	MOSFET	V_{DC} (V)
IRAUDAMP1	4	IR2011S	IRFB23N	$\pm 25 \sim 60$
IRAUDAMP3	4	IRS20124S	IRF6645	± 35
IRAUDAMP4A	4	IRS20957S	IRF6645	$\pm 25 \sim 35$
IRAUDAMP5	4	IRS2092S	IRF6645	$\pm 25 \sim 35$
IRAUDAMP6	8	IRS20957S	IRF6785	$\pm 38 \sim 75$
IRAUDAMP7D	4	IRS2092	IRFI4019H	$\pm 45 \sim 60$
IRAUDAMP7S	4	IRS2092	IRFI4019H	$\pm 45 \sim 60$
IRAUDAMP8	4	IRS2093M	IRF6665	$\pm 25 \sim 35$
IRAUDAMP9	2	IRS2092S	RFB4227	$\pm 48 \sim 80$
IRAUDAMP10	4	IRS2052M	IRF6775	$\pm 25 \sim 50$
IRAUDAMP11	4	IRS2053M	IRF6665	$\pm 25 \sim 35$
IRAUDAMP12	4	IR4301		$\pm 15 \sim 34$
IRAUDAMP15	4	IR4311		$18 \sim 31$
IRAUDAMP16	4	IR4302		$\pm 13 \sim 23$
IRAUDAMP17	4	IR4302		$40 \sim 52$
IRAUDAMP18	4	IR4312		$18 \sim 31$
IRAUDAMP19	4	IR4301		$41 \sim 52$
IRAUDAMP21	2	IR4321		$\pm 12 \sim 22$
IRAUDAMP22	2	IR4322		$\pm 12 \sim 13,5$

Fonte: próprio autor, adaptado de Infineon Technologies AG (2016).

Figura 2.7 – Vista lateral do encapsulamento DirectFET™, com dissipador.



Fonte: próprio autor, adaptado de Infineon Technologies AG (2016).

3 AMPLIFICADORES CLASSE D

3.1 FUNCIONAMENTO DO AMPLIFICADOR

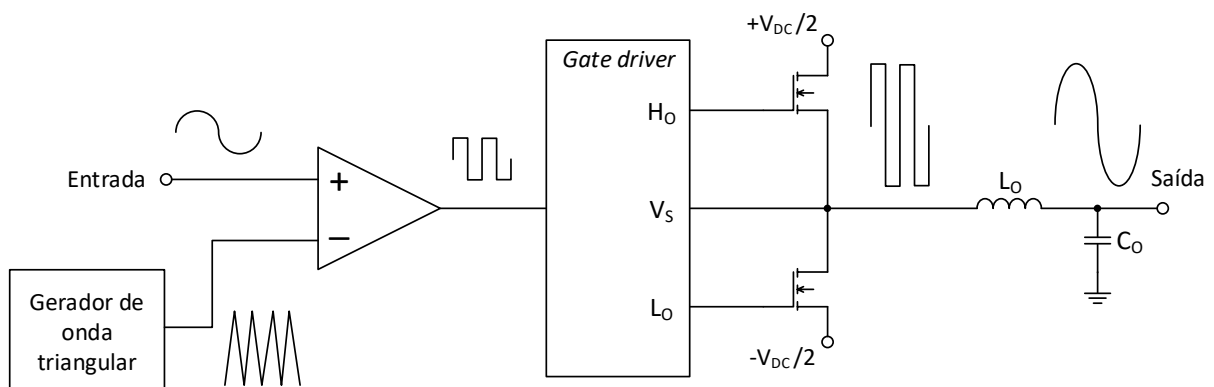
A estrutura básica de um amplificador classe D, conforme apresentado na Figura 3.1, consiste de um gerador de sinal PWM, *gate driver*, interruptores e filtro de saída.

A geração do sinal de comutação dos interruptores é realizada a partir da comparação de um sinal de referência com uma portadora. O sinal de referência é o sinal de entrada do circuito, ou sinal de áudio, que normalmente é composto por uma soma de ondas senoidais. A portadora pode variar de acordo com a modulação empregada, mas usualmente são utilizadas ondas triangulares de frequência superior ao sinal de entrada (frequência pelo menos duas vezes maior de acordo com o teorema da amostragem de Nyquist-Shannon). A comparação de uma forma de onda triangular com uma forma de onda senoidal, conforme descrito, caracteriza-se como a modulação senoidal por largura de pulsos ou *Sinusoidal Pulse-Width Modulation* (SPWM).

O sinal PWM é amplificado em *gate drivers* que precedem os interruptores. Estes últimos são conectados à fontes de alimentação simétricas e a comutação destes conecta a carga ao respectivo potencial de tensão, positivo ou negativo. A sequência e duração dos pulsos aplicados a cada interruptor irá sintetizar o sinal de entrada amplificado, porém com componentes em alta frequência devido à frequência de comutação dos interruptores.

Com a adição do filtro passa baixa de saída, as componentes harmônicas de maiores frequência são eliminadas. Isto faz com que a forma de onda se assemelhe ao sinal de entrada, como é notado ao final da Figura 3.1.

Figura 3.1 – Princípio de funcionamento de um amplificador classe D.



Fonte: próprio autor, adaptado de Andersson e Lindemark (2014).

3.2 TOPOLOGIAS MEIA PONTE E PONTE COMPLETA

Quanto as topologias que podem ser empregadas, a Tabela 3.1 realiza um comparativo entre as principais características de arranjos meia ponte e ponte completa.

Um ponto favorável da topologia ponte completa é a possibilidade de sintetizar um terceiro nível de tensão de saída. Onde este terceiro nível permite aplicar um valor de tensão zero à saída, resultando em menores comutações entre diferentes estados do amplificador o que resulta em uma redução de perdas de comutação. Este terceiro nível não é encontrado em arranjos meia ponte, onde para gerar este valor de tensão nula é necessário manter cada um dos interruptores conduzindo por metade do tempo de duração do período.

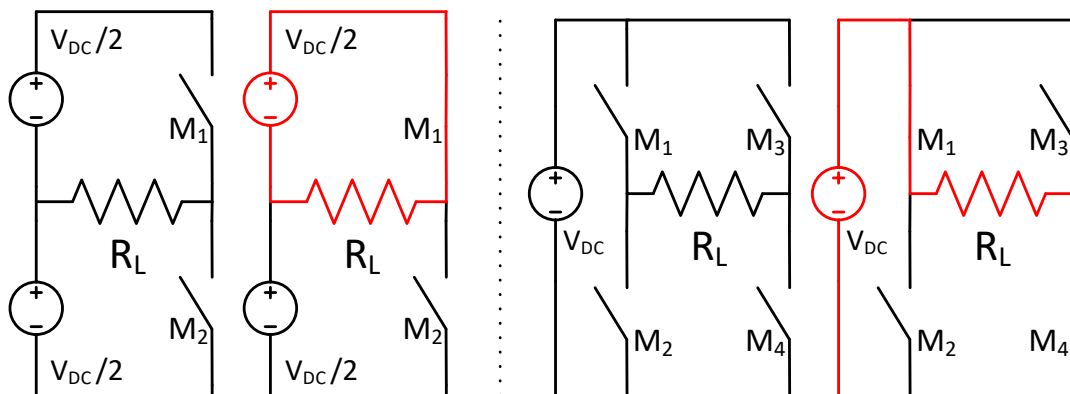
Tabela 3.1 – Características das topologias meia ponte e ponte completa.

Item	Meia Ponte	Ponte Completa
Tensão barramento	$2 \times V_{DC}/2$	$1 \times V_{DC}$
Interruptores	2/canal	4/canal
<i>gate drivers</i>	1/canal	2/canal
PWM	2 níveis	até 3 níveis
Corrente nos interruptores	1 unidade	2 unidades
Tensão modo comum de saída	precisa de ajuste	pode ser cancelado

Fonte: próprio autor, adaptado de International Rectifier (2003).

Para a topologia meia ponte nota-se um menor número de interruptores e *gate drivers*. Em contrapartida são necessárias duas fontes de tensão isoladas $V_{DC}/2$ para reproduzir os níveis de tensão de saída.

Figura 3.2 – Arranjos do tipo meia ponte (esquerda) e ponte completa (direita).



Fonte: próprio autor.

A Figura 3.2 permite visualizar que, para um mesmo valor de tensão de barramento V_{DC} , o arranjo ponte completa aplica uma tensão V_{DC} sobre a carga e a topologia meia ponte aplica

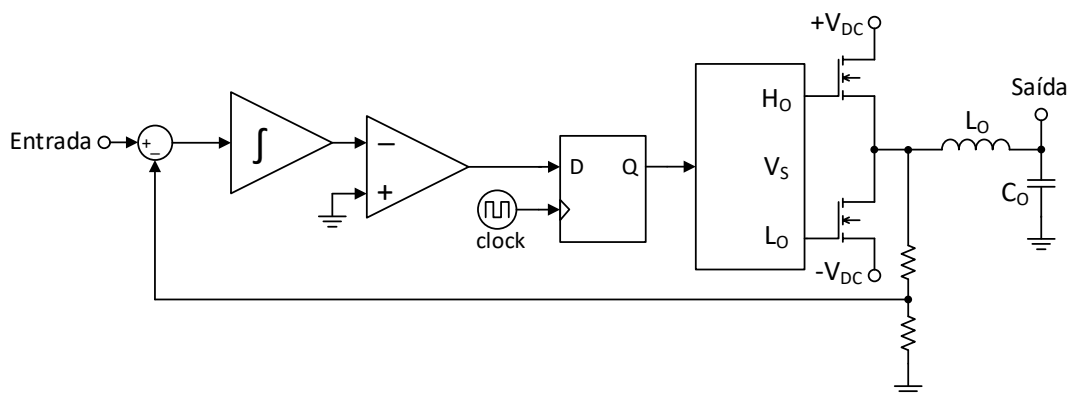
somente metade desta tensão (caminho da corrente em vermelho). Isto reflete em uma menor circulação de corrente para o primeiro arranjo, para uma carga semelhante em ambas topologias.

Conforme é avaliado com maiores detalhamentos na Seção 4.1, um dos motivos deste trabalho adotar o uso de um inversor meia ponte é a vasta utilização desta topologia específica dentro dos diversos equipamentos comerciais e placas de demonstração encontradas durante a revisão bibliográfica.

3.3 TIPOS DE MODULAÇÃO

Além da modulação SPWM da Seção 3.1, a Delta Sigma é outra modulação também empregada. Esta modulação conta com a integração da subtração do sinal de entrada com a saída não demodulada do amplificador, comparada em seguida com um nível de tensão zero, conforme Figura 3.3. Um *clock* externo transfere a saída do comparador aos interruptores. Para este caso, a frequência de comutação é facilmente definida a partir do *clock* do *latch* para a saída do amplificador.

Figura 3.3 – Diagrama de blocos representando a modulação do tipo Delta Sigma.



Fonte: próprio autor.

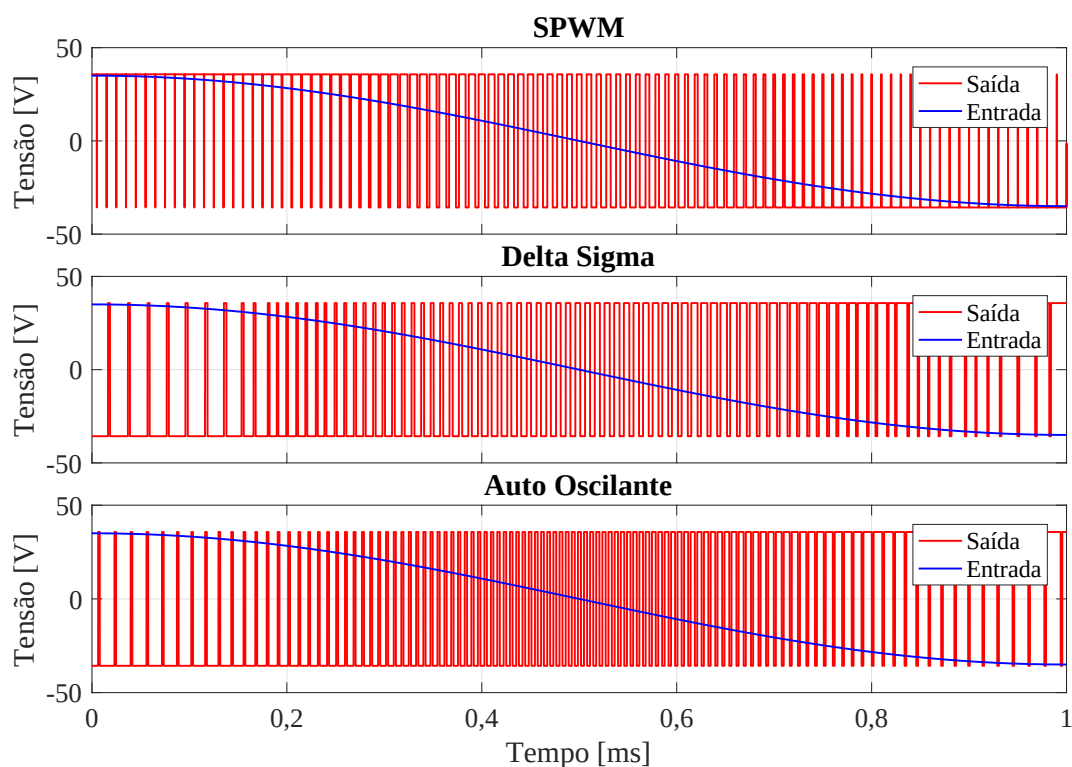
Um terceiro tipo de modulação é a auto oscilante. Esta funciona de forma semelhante à anterior (Figura 3.3), porém o sinal de saída do comparador é diretamente conectado ao *gate driver* e à saída, sem a utilização de um *clock*. Este arranjo faz com que a constante de integração, os atrasos de propagação e o valor da tensão do barramento definam a frequência de comutação do sistema.

Um fato considerável para esta última modulação é a variação da frequência de comutação de acordo com a amplitude do sinal de entrada. Como a saída do amplificador possui somente dois níveis (tensão positiva ou negativa), a subtração deste com diferentes valores de sinal de entrada resultam diferentes níveis de tensão impostos no integrador, pois existem certos instantes em que a tensão realimentada está próxima, ou muito distante do valor da referência.

Esta diferença por sua vez altera a velocidade com que a saída do integrador incrementa ou decrementa, implicando assim na tensão de entrada do comparador e portanto na frequência com que a saída alterna de estado.

Como via de esclarecimento entre as três modulações PWM exemplificadas neste trabalho, é apresentada a Figura 3.4. São apresentadas formas de onda denotadas por entrada (tensão de entrada do amplificador de áudio, multiplicada pelo ganho do circuito) assim como saída (forma de onda presente na saída do inversor meia ponte, previamente ao filtro passa baixas). A comparação fica explícita de forma que a modulação SPWM possui uma frequência de comutação fixa, para qualquer momento do período da forma de onda de entrada. Nota-se que é demonstrado apenas uma secção do período de saída, pois todo o restante possui um comportamento similar.

Figura 3.4 – Comparação do sinal amplificado para as modulações SPWM, delta sigma e auto oscilante.



Fonte: próprio autor (Maiores considerações sobre os circuitos utilizados para obtenção destas formas de onda no Apêndice C).

Já a modulação delta sigma, por possuir um limitante de frequência máxima, apresenta valores diferentes de período para maiores amplitudes de saída, devido ao integrador presente na malha de realimentação desta modulação. Por final, a auto oscilante contém valores maiores e menores de períodos de acordo com a amplitude da tensão de saída, vistos claramente para uma tensão de entrada próxima à zero (uma maior frequência de comutação).

4 ANÁLISE DO AMPLIFICADOR CLASSE D

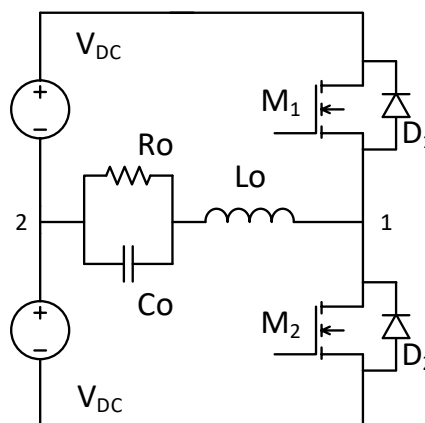
4.1 INTRODUÇÃO

Os amplificadores classe D, assim como descritos no Capítulo 3, apresentam interruptores operando na região de corte e saturação sendo comandados por pulsos modulados através do sinal de entrada. Diferentes modulações podem ser aplicadas à variadas topologias encontradas, tais como SPWM e delta-sigma, por exemplo.

A escolha da topologia depende da aplicação envolvida assim como seu nível de potência. A aplicação para este trabalho possui alto falantes como cargas e não requer que o arranjo de interruptores proporcione uma regeneração de energia, ou seja, operação somente no primeiro e terceiro quadrantes. Por este motivo assim como o número de interruptores e *gate drivers* necessários e sua grande utilização em circuitos comerciais (Seção 2.4), optou-se pela topologia meia ponte.

O circuito analisado neste capítulo é descrito na Figura 4.1. Nota-se a presença de uma carga resistiva (R_o) precedida por um filtro passa-baixas (L_o e C_o). Para esta análise simplificada são considerados componentes ideais, sem elementos parasitas adicionais. O valor da tensão aplicada à saída do amplificador é medido entre os terminais 1 e 2, ou seja, V_{12} .

Figura 4.1 – Circuito de potência do amplificador classe D meia ponte.



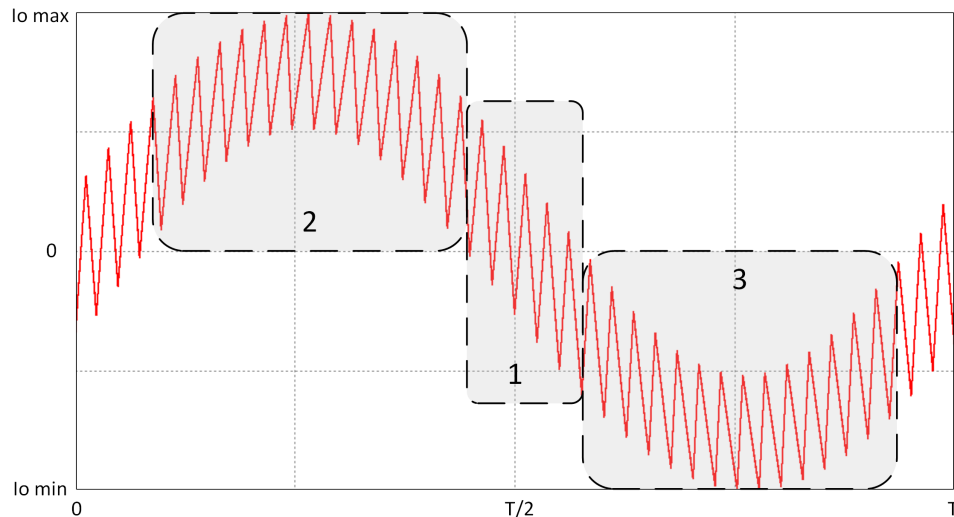
Fonte: próprio autor.

4.2 ETAPAS DE OPERAÇÃO

Esta seção apresenta o detalhamento das etapas de operação do amplificador classe D meia ponte baseado em Heerdt (1997). A Figura 4.2 representa um exemplo da forma de onda

da corrente no indutor de saída L_o para um caso genérico. São indicadas as regiões de operação 1, 2 e 3 que contêm valores diferentes de corrente ao longo da reprodução do sinal de entrada na saída.

Figura 4.2 – Definição das regiões de operação conforme corrente de saída.



Fonte: próprio autor.

O período de tempo T é referente ao sinal de entrada, e consequentemente à forma de onda amplificada na saída. As etapas de operação podem ser divididas em três regiões distintas, dependentes da corrente de carga. A descrição a seguir conta com uma carga resistiva adicionada de um filtro LC, assim como a presença de tempo morto entre os sinais de comando dos dois interruptores. É considerada a operação em modo contínuo do inversor meia ponte, ou seja, sem corrente nula no indutor de saída.

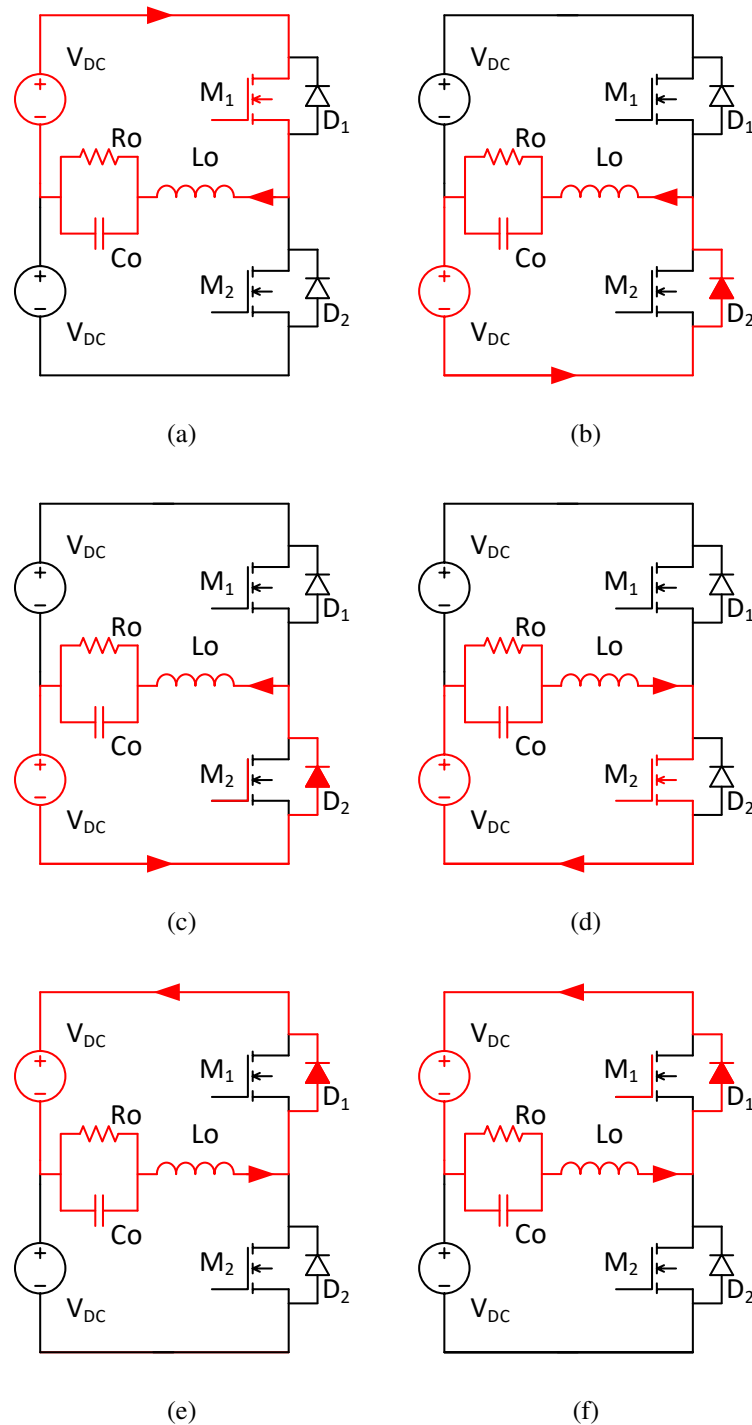
4.2.1 Região 1

Esta região de operação apresenta valores positivos e negativos de corrente sobre a carga. Uma razão cíclica de 50% submete o amplificador a esta região (assim que o regime permanente é alcançado) e faz com que o valor de corrente e tensão médios sobre a carga sejam nulos.

As etapas de operação desta região são representadas na Figura 4.3 e descritas a seguir.

- I) Figura 4.3(a): supondo este o estado inicial, o sinal de comando faz com que o interruptor M_1 permaneça em condução, assim toda a corrente da carga circula através da fonte de tensão e de M_1 . Uma tensão de V_{DC} é aplicada à carga, aumentando a corrente no indutor L_o de saída. Uma tensão nula é vista sobre os terminais de M_1 e $2V_{DC}$ é aplicado sobre M_2 .

Figura 4.3 – Etapas de operação para a região 1.



Fonte: próprio autor.

- II) Figura 4.3(b): com a adição do tempo morto esta etapa apresenta os interruptores M_1 e M_2 em bloqueio e a corrente da carga passa a circular através do diodo D_2 . Deste modo uma tensão de $-V_{DC}$ é aplicada à carga, fazendo com que sua corrente decresça. A tensão sobre o interruptor M_1 é de $2V_{DC}$, e nula para M_2 .

- III) Figura 4.3(c): o interruptor M_2 recebe sinal para entrar em condução, porém o sentido da corrente não permite sua circulação através do mesmo. A corrente de saída continua decrescendo e fluindo através do diodo intrínseco de M_2 , D_2 .
- IV) Figura 4.3(d): a partir do momento em que a corrente da carga atingir o valor zero, esta torna-se negativa, pois ainda existe tensão $-V_{DC}$ sobre V_{12} . Agora a condução de corrente de saída ocorre através de M_2 .
- V) Figura 4.3(e): ocorre o bloqueio de M_2 e novamente entra-se no intervalo de tempo morto. A corrente de saída passa a circular através de D_1 . Uma tensão de V_{DC} é aplicada à carga, incrementando a corrente de saída, que ainda possui valor negativo.
- VI) Figura 4.3(f): há sinal para o interruptor M_1 entrar em condução. Assim que a corrente de saída tornar-se positiva, esta passa a circular através de M_1 , retornando à etapa inicial.

A Figura 4.4 contém as formas de onda para a região 1. Considerando-se o regime permanente com ciclo de operação 50% A tensão média aplicada à carga é nula e a corrente no indutor muda de sentido ao longo do período. Esta corrente no indutor de saída L_o flui através de M_1 , M_2 , D_1 e D_2 ao longo do período T .

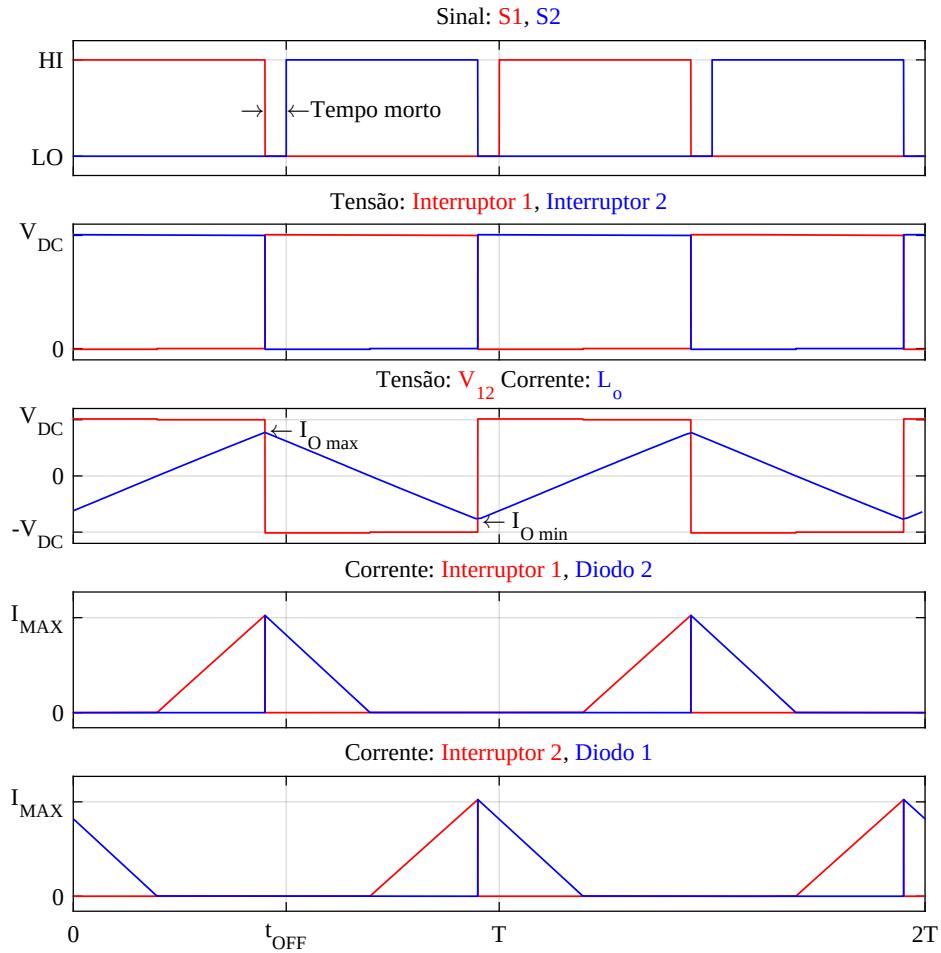
4.2.2 Região 2

A segunda região se caracteriza com a corrente da carga positiva. Devido a oposição da variação no valor de corrente no filtro indutivo, esta permanece positiva mesmo com a aplicação da tensão de entrada negativa sobre a saída. A análise a seguir é feita com a consideração de tempo morto entre o sinal de comando dos dois interruptores.

Para esta região têm-se a sequência de etapas I, II, III e II da região 1 ocorrendo. Primeiramente a corrente de saída de valor positivo circula através de M_1 e esta é posteriormente transferida para D_2 , e permanece fluindo através do diodo mesmo com o interruptor M_2 comandado a conduzir. Assim que M_1 recebe sinal para entrar em condução novamente, uma tensão positiva é aplicada ao diodo, polarizando o mesmo reversamente, e fazendo com que a corrente de carga volte a circular por M_1 .

A Figura 4.5 contém as formas de onda de tensão e corrente da região 2 de operação. É possível visualizar as tensões sobre os interruptores M_1 e M_2 , assim como a tensão aplicada à saída do amplificador. As formas de onda de corrente demonstram a não inversão de seu sentido durante todo o período de tempo.

Figura 4.4 – Formas de onda referentes à região 1.



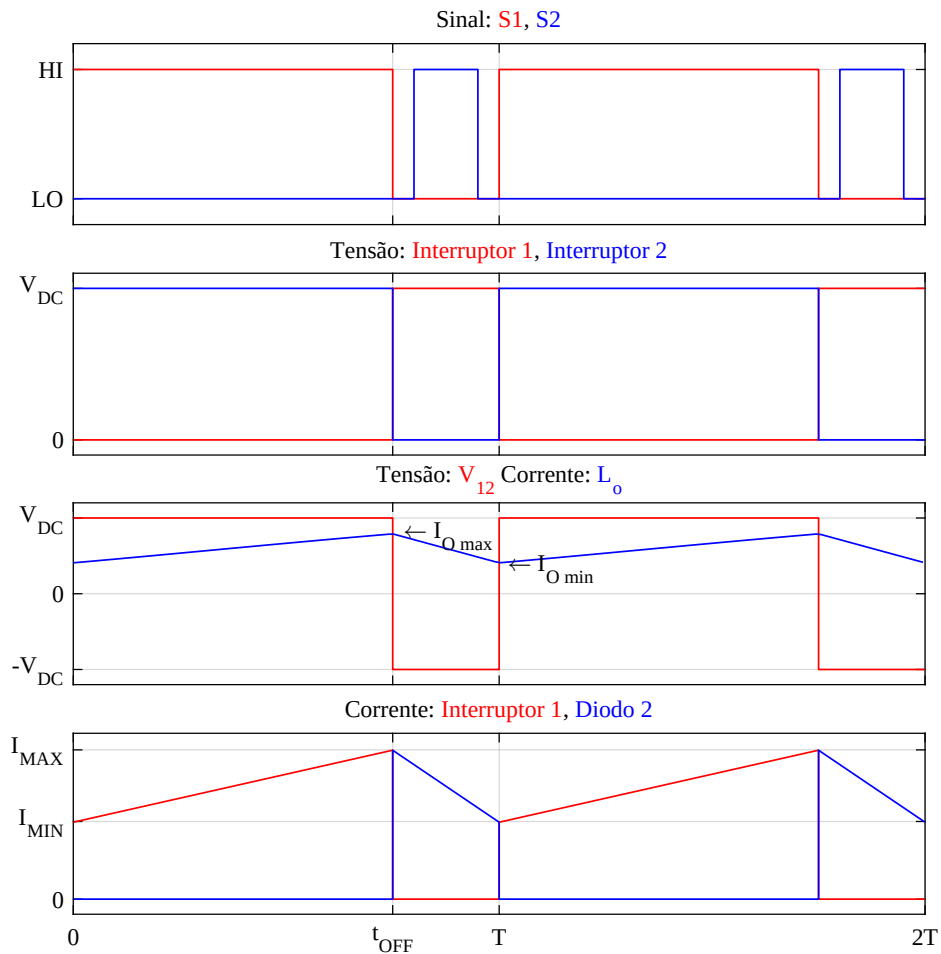
Fonte: próprio autor.

4.2.3 Região 3

A terceira região apresenta uma grande semelhança com a região 2, porém com valor negativo de corrente fluindo na carga. Desta forma todas as etapas de operação são complementares às apresentadas na região 2, ou seja, são incorporadas as etapas IV, V, VI e V respectivamente.

Com o interruptor M_2 comandado a conduzir uma tensão $-V_{DC}$ é aplicada à carga, e seu módulo de corrente é incrementado com o tempo. Durante o tempo morto, após o bloqueio de M_2 , o diodo D_1 é polarizado diretamente passando a conduzir a corrente da carga, e aplicando uma tensão positiva à mesma. Com o comando de M_1 , e apesar do incremento no módulo da corrente devido ao valor de tensão positivo aplicado a carga, a corrente permanece com valor negativo.

Figura 4.5 – Formas de onda referentes à região 2.



Fonte: próprio autor.

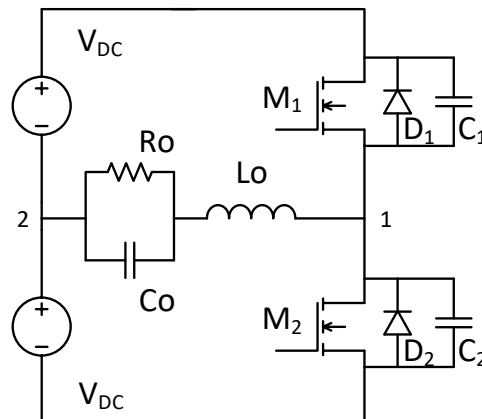
4.3 ETAPAS DE OPERAÇÃO - COMPONENTES NÃO IDEAIS

Para esta segunda análise das etapas de operação do amplificador é considerada a presença de capacitores intrínsecos dos interruptores assim como a corrente de recuperação reversa dos diodos. A Figura 4.6 apresenta o circuito a ser analisado, com as não idealidades presentes.

As regiões de operação seguem conforme apresentadas na Seção 4.2 e para fins de verificação e comparação é analisada somente a primeira região. As etapas de operação ocorrem conforme a Figura 4.7.

- I) Figura 4.7(a): possui o interruptor M_1 conduzindo. A tensão sobre os capacitores C_1 e C_2 são zero e $2V_{DC}$.
- II) Figura 4.7(b): com o bloqueio do interruptor M_1 , e a entrada no tempo morto, a corrente da carga, que atingiu seu valor máximo local, divide-se entre a carga do capacitor C_1 e a descarga de C_2 . A tensão de saída está variando de V_{DC} para $-V_{DC}$.

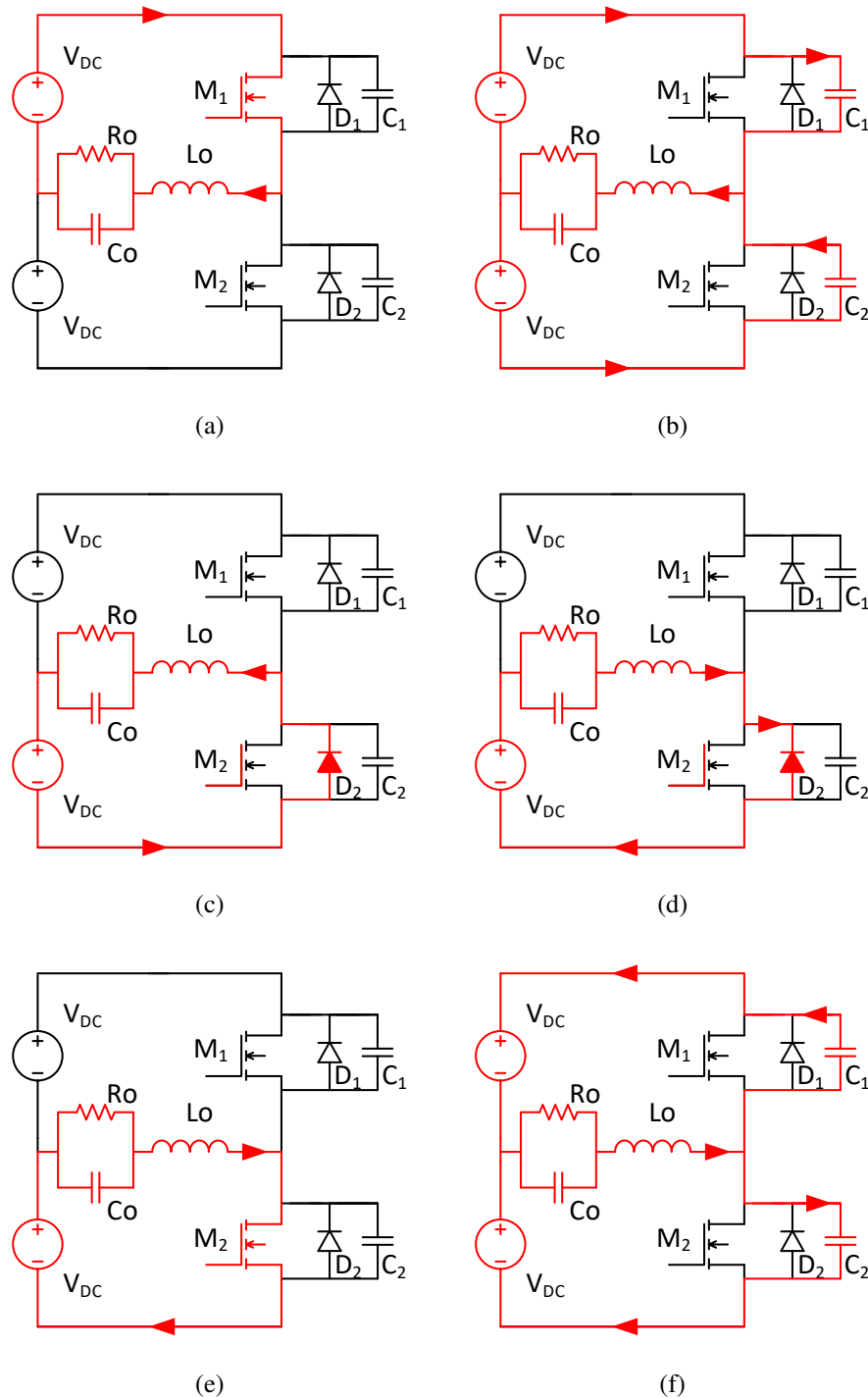
Figura 4.6 – Inversor meia ponte com adição de capacitores intrínsecos.



Fonte: próprio autor.

- III) Figura 4.7(c): o término da variação dos valores de tensão sobre os capacitores permite a polarização direta de D_2 , desta forma toda a corrente da carga flui através de D_2 . Mesmo com o fim do tempo morto, e o comando de entrada em condução de M_2 , a corrente permanece decrescendo e fluindo por D_2 .
- IV) Figura 4.7(d): esta etapa se caracteriza pela polarização reversa de D_2 , ou seja, após a corrente da carga atingir o valor zero ocorre início de uma circulação de corrente com valor negativo, alimentando a corrente de recuperação reversa do diodo D_2 .
- V) Figura 4.7(e): a corrente negativa da carga passa a circular através de M_2 , que possui comando para entrar em condução. O valor da corrente passa a diminuir com o tempo, devido ao valor de tensão negativa aplicada à carga.
- VI) Figura 4.7(f): ocorre o bloqueio do interruptor M_2 , entrando novamente no período de tempo morto. A corrente, que atingiu o valor mínimo local na carga, se divide através dos capacitores C_1 e C_2 , descarregando e carregando estes, respectivamente. Novamente ocorre variação do valor de tensão aplicada à carga, sendo esta de $-V_{DC}/2$ para $V_{DC}/2$.
- VII) Figura 4.7(g): com o término da descarga de C_1 , ocorre a polarização direta de D_1 , sendo que este passa a conduzir a corrente de carga. Mesmo com fim do tempo morto e comando para entrada em condução de M_1 , a corrente mantém-se circulando por D_1 , até atingir o valor zero. Como a tensão de saída é positiva, a da corrente de saída tem seu valor incrementado com o tempo.
- VIII) Figura 4.7(h): a partir do momento que a corrente da carga atinge o valor zero, ocorre a recuperação reversa do diodo D_1 , que passa a receber a corrente positiva da carga. O fim desta etapa condiz com o retorno à primeira etapa de operação.

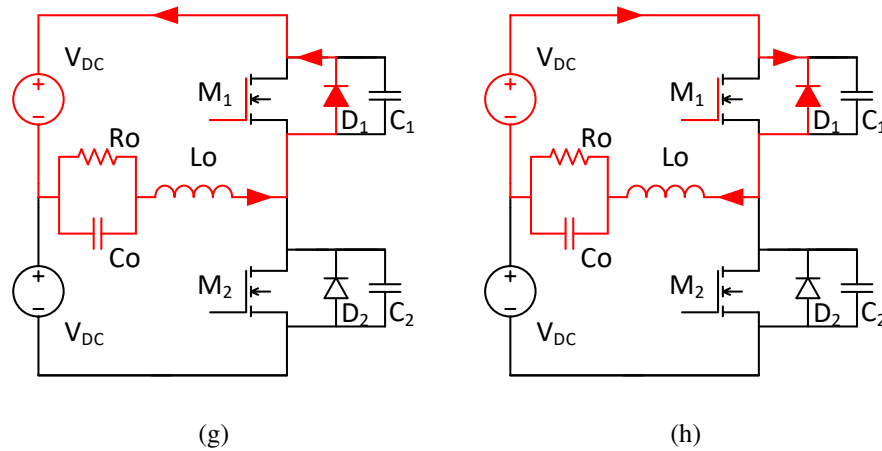
Figura 4.7 – Etapas de operação para a região 1 com componentes não ideais.



Fonte: próprio autor.

A Figura 4.8 apresenta as formas de onda para as etapas de operação descritas acima. De forma geral, as tensões sobre os interruptores e a saída V_{12} são semelhantes às da Figura 4.4. Nota-se agora a presença da corrente de recuperação reversa dos diodos (etapas IV e VIII), portanto refletindo em variações de corrente na operação do circuito.

Figura 4.7 – Etapas de operação para a região 1 com componentes não ideais (continuação).

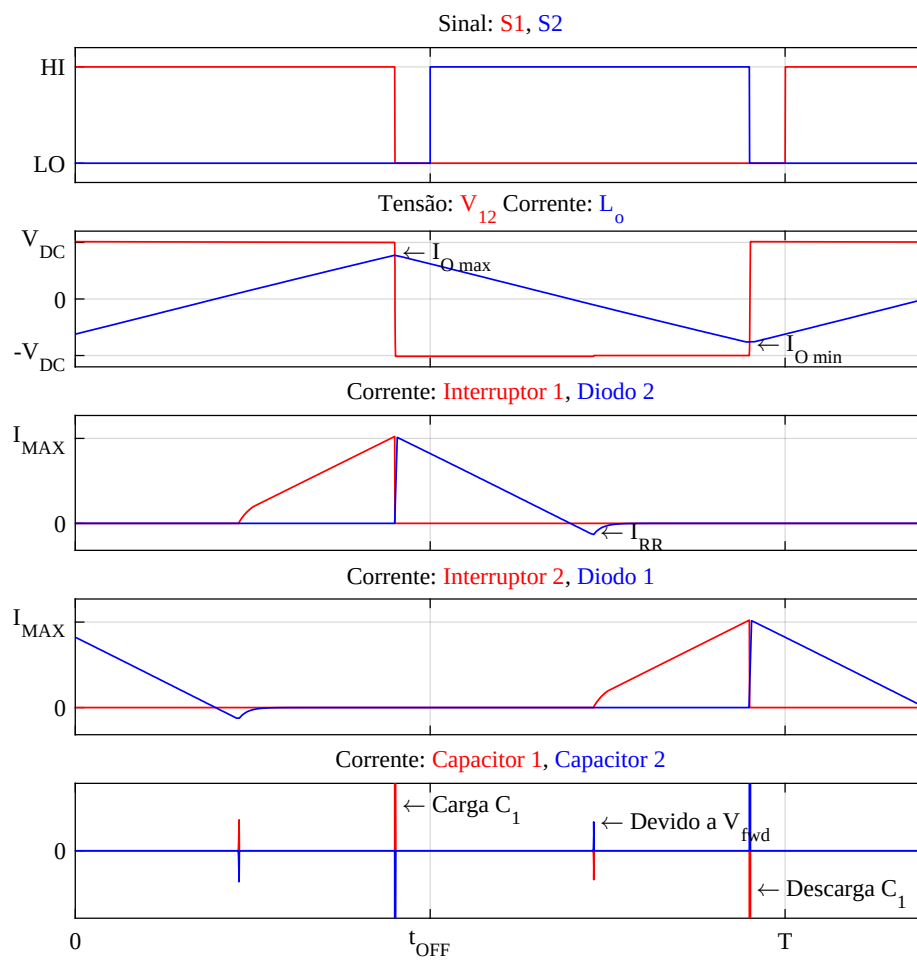


Fonte: próprio autor.

A corrente dos capacitores intrínsecos dos interruptores da Figura 4.8 demonstra o momento em que a tensão sobre os mesmos varia. Neste mesmo instante ocorre uma inflexão na corrente de carga, devido a mudança de tensão aplicada à saída. Também é visto durante o término do período de recuperação reversa do diodo, uma pequena corrente nos capacitores (seta indicada) que é resultante da descarga de C_1 e carga de C_2 com a queda de tensão V_{fwd} , referente ao diodo intrínseco que entrou em bloqueio.

É importante notar que para fins de análise são consideradas duas fontes ideais de tensão na entrada do inversor. Casos experimentais normalmente possuem capacitores em série para realizar esta função e dependendo do modo de operação assim como a corrente drenada pela saída, cuidados adicionais devem ser tomados. Um caso prático envolve o monitoramento das tensões sobre esses capacitores, tanto a diferença quanto a soma desses valores, a fim de manter a operação desejada do circuito.

Figura 4.8 – Formas de onda referentes à região 1 com componentes não ideais.



Fonte: próprio autor.

5 CONTROLADOR *GATE DRIVER* IRS2092

Durante a revisão bibliográfica deste trabalho, encontrou-se a placa de demonstração IRAUDAMP5 como sendo um dos circuitos amplificadores com a menor THD de tensão de saída (conforme a Tabela 2.1). Este é o principal motivo para a escolha deste circuito como base para a realização do projeto deste amplificador de áudio. Um motivo secundário é a disponibilidade de acesso por parte do autor deste trabalho, de um amplificador comercial que possui este mesmo controlado, o amplificador classe D da empresa Soundigital Amplifiers, SD400.1D.

O Circuito Integrado (CI) IRS2092 possui muitas funcionalidades já implementadas internamente. Isto ajuda no dimensionamento e construção do amplificador, permitindo um maior estudo dos resultados e análise do tema proposto para este trabalho.

As seções a seguir apresentam as funcionalidades do IRS2092. Este CI possui *gate drivers* internos, assim como adição de tempo morto e geração do sinal PWM a ser enviado aos interruptores. Também conta com proteção de sobrecorrente e pino para desligar o CI. As informações contidas nas seções subsequentes são informadas nas notas de aplicação do fabricante (INFINEON TECHNOLOGIES AG, 2007b).

5.1 NOMENCLATURA DOS PINOS DO IRS2092

O circuito integrado utilizado contém os seguintes pinos com as respectivas funções:

1. **VAA**: Alimentação positiva do amplificador operacional de transcondutância ou *Operational Transconductance Amplifier* (OTA) interno.
2. **GND**: Terra, ponto médio entre as duas alimentações do OTA.
3. **IN-**: Entrada inversora do OTA, usada para entrada do sinal de áudio e realimentação da saída.
4. **COMP**: Saída do OTA, também conectado à entrada inversora do comparador interno.
5. **CSD**: *Shutdown*, ativo em zero, desabilita ou habilita o CI por inteiro.
6. **VSS**: Alimentação negativa do OTA.
7. **VREF**: Saída do regulador de tensão interno de 5,1 V, consumo máximo de 0,8 mA.
8. **OCSET**: Seleção do valor da proteção de sobrecorrente do MOSFET inferior.

5.2 GANHO SOBRE O SINAL DE ENTRADA NO IRS2092

O ganho G_V do amplificador é definido a partir de R_{FB} e R_{IN} , representados na Figura 5.2 e Equação 5.1.

$$G_V = -\frac{R_{FB}}{R_{IN}} \quad (5.1)$$

Como é tratado na seção seguinte, o resistor R_{FB} influencia na definição da frequência de comutação, portanto sugere-se o dimensionamento do ganho a partir de R_{IN} somente. Nota-se neste ponto que a impedância de entrada do amplificador é dada pelo valor do resistor R_{IN} .

O manual do fabricante também sugere a adição de um capacitor C_3 a fim de remover valores de tensão contínua que possam ser injetados na entrada do CI. Capacitores cerâmicos não são recomendados para esta função devido à uma maior susceptibilidade a ruídos, o que pode ocasionar maiores distorções na saída. Outra indicação do fabricante é adicionar um par RC à montante do resistor R_{FB} , a fim de filtrar ruídos do comutação dos interruptores (este par RC é utilizado no protótipo implementado).

5.3 MODULAÇÃO E FREQUÊNCIA DE COMUTAÇÃO NO IRS2092

Este CI permite a utilização de modulações PWM do tipo Delta Sigma ou auto oscilante conforme descritas na Seção 3.3. A modulação auto oscilante, permite a seleção de uma frequência desejada através dos capacitores C_1 e C_2 e resistor R_C dispostos na Figura 5.2. A Tabela 5.1 apresenta os valores sugeridos para estes componentes, de acordo com as notas de aplicação do fabricante. Este CI permite a utilização de uma frequência de comutação de até 800 kHz, segundo a folha de dados.

Os valores de frequência da Tabela 5.1 são dados sob a condição de um barramento de alimentação simétrico de 35 V, tempo morto de 25 ns e um resistor de *feedback* de 47 kΩ. Portanto, diferentes condições podem alterar a frequência de comutação desejada, e recomenda-se a modificação do resistor R_C para um ajuste desta.

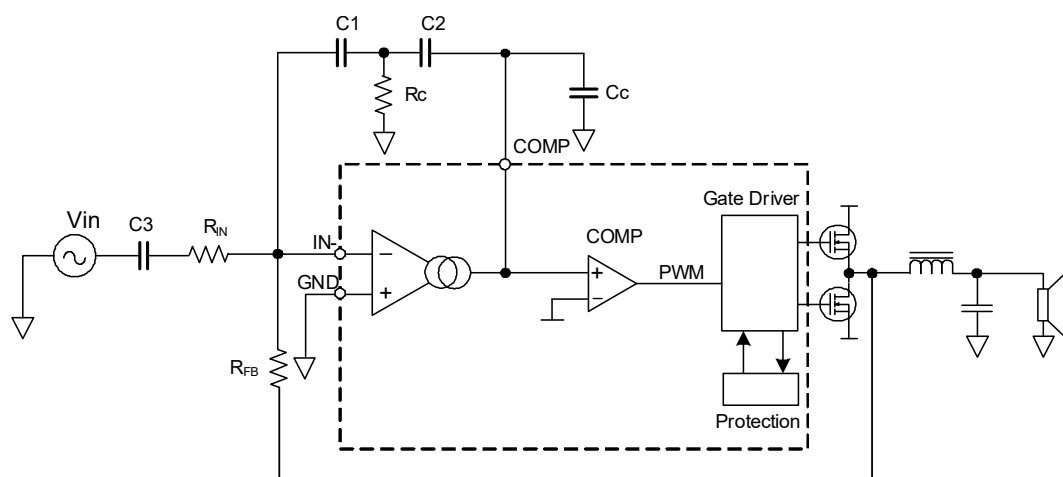
A sintetização da modulação do tipo Delta Sigma é realizada através da adição de um *clock* externo. Este *clock* é conectado em série com um par de resistor e capacitor (R_{CK} e C_{CK}) e então ligado na entrada inversora do OTA interno ao CI. Porém ressalta-se novamente que é utilizada a modulação auto oscilante para este trabalho, dispensando-se a utilização do *clock* externo.

Tabela 5.1 – Valores de componentes externos para definição da frequência de oscilação no IRS2092.

Frequência auto oscilante desejada (kHz)	$C_1 = C_2$ (nF)	R_C (Ω)
500	2,2	200
450	2,2	165
400	2,2	141
350	2,2	124
300	2,2	115
250	2,2	102
200	4,7	41,2
150	10	20,0
100	10	14,0
70	22	4,42

Fonte: próprio autor, adaptado de Infineon Technologies AG (2007b).

Figura 5.2 – Circuito típico para definição da frequência auto oscilante assim como a realimentação de tensão usando o IRS2092.



Fonte: Adaptado de Infineon Technologies AG (2007b).

A Figura 5.2 apresenta os componentes externos necessários para a definição do ganho do amplificador (via R_{IN} e R_{FB}), assim como a definição da frequência máxima de comutação, auto oscilante, conforme capacitores C_1 , C_2 e C_C e resistor R_C .

5.4 GATE DRIVER INTERNO AO IRS2092

As notas de aplicação do fabricante recomendam a utilização de até 40 nC de carga por MOSFET acionado através do *gate driver* interno ao CI. É especificado que cada saída possui

um valor de corrente máximo de 1 A para acionar o interruptor conectado, e caso uma maior demanda seja requerida, um *gate driver* externo deve ser adicionado.

5.5 PROTEÇÃO DE SOBRECORRENTE NO IRS2092

O CI possui proteção de sobrecorrente através do monitoramento da tensão dreno e fonte do MOSFET acionado. Esse tipo de proteção atua através da tensão resultante da resistência de condução (para o MOSFET) em conjunto com o valor de corrente instantânea circulando através do semiconductor. A resistência de condução em conjunto com a corrente máxima desejada para acionamento da proteção fornecem o valor de tensão de gatilho a ser verificada pelo circuito do IRS2092.

A tecnologia dos interruptores de interesse para este trabalho apresenta uma resistência de condução com coeficiente de temperatura positivo. Esta característica corresponde a um maior valor de resistência para uma maior temperatura, sob condições de operação semelhantes. Isto pode implicar em sobrecorrentes sem atuação da proteção quando o interruptor está com temperatura de junção baixa, deste modo, deve-se conhecer a temperatura de operação do interruptores do amplificador.

Devido a limitações estruturais do CI (que é desenvolvido para valores de tensão de barramento de até ± 100 V), a implementação da proteção de sobrecorrente é empregada de forma diferente para o semiciclo positivo e negativo:

O interruptor inferior é comparado com um valor de tensão definido através dos resistores R_4 e R_5 a partir de uma tensão de referência interna (5 V), como visto na Figura 5.3. Este divisor de tensão deve fornecer um valor de tensão entre 0,5 V e 5 V que corresponda a multiplicação de $R_{DS_{ON}}$ com a corrente de atuação da proteção no interruptor (I_{Trip}), representada na Equação 5.2. A soma de ambos resistores deve resultar em torno de 10 k Ω para atender as condições de corrente do pino de referência.

$$V_{OCSET} = V_{DS_{LOW}} = I_{Trip} \cdot R_{DS_{ON}} = \frac{R_5}{R_4 + R_5} \cdot 5 \text{ V} \quad (5.2)$$

Já o interruptor superior requer a adição do diodo D_1 e resistor R_1 da Figura 5.3, onde sugere-se R_1 de 10 k Ω , suficiente para a polarização deste diodo de proteção. A necessidade deste par de componentes é para evitar sobretensões no pino de sobrecorrente do lado positivo do CI durante o semiciclo negativo.

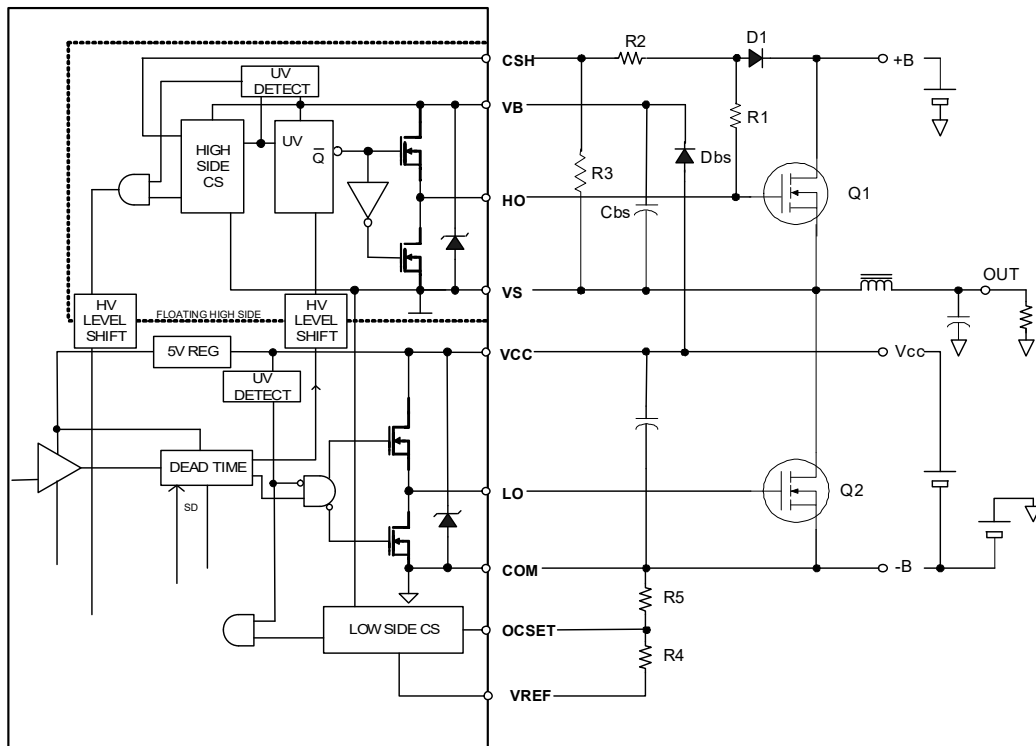
Diferentemente do lado negativo, o valor de comparação de sobrecorrente é fixo em 1,2 V e pode ser modificado com a utilização de R_2 e R_3 . O dimensionamento destes é realizado a partir do divisor de tensão com ponto médio sendo 1,2 V, partindo da tensão do interruptor

($R_{DS_{ON}}$ multiplicado pela corrente máxima para atuação da proteção) somada com a queda de tensão V_{fwd} de D_1 .

$$V_{OCSET} = 1,2\text{V} = \frac{R_3}{R_2 + R_3} \cdot (V_{DS_{HIGH}} + V_{fwd}) = \frac{R_3}{R_2 + R_3} \cdot (I_{Trip} \cdot R_{DS_{ON}} + V_{fwd_{D1}}) \quad (5.3)$$

A atuação da proteção por sobrecorrente ocorre aproximadamente 450 ns após o sinal de gatilho ser enviado ao interruptor, a fim de ignorar possíveis *overshoots* durante a transição de estado dos mesmos (este atraso pode durar até 500 ns segundo as notas de aplicação). De acordo com a folha de dados do fabricante, esse tempo é fixo internamente, não permitindo ajuste do usuário. Para altas frequências de comutação, e consequentemente pequenos valores de período, este atraso pode se tornar considerável a ponto de inviabilizar a utilização dessa funcionalidade do CI. Ou seja, deve-se considerar inatividade da proteção de sobrecorrente durante um ciclo de trabalho muito reduzido. Porém frequências assim altas não são empregadas neste projeto.

Figura 5.3 – Circuito típico, e simplificado, visando a implementação da proteção de sobrecorrente com o IRS2092.



Fonte: Adaptado de Infineon Technologies AG (2007b).

5.6 TEMPO MORTO NO IRS2092

O tempo morto é configurável externamente, e a utilização dessa funcionalidade é dada através de um divisor de tensão resistivo a partir do valor de tensão do pino VCC ao $-V_{DC}$. A folha de dados fornece valores fixos de tempo para diferentes percentuais de tensão do pino VCC aplicados ao pino do tempo morto do CI, representados na Tabela 5.2.

Tabela 5.2 – Valores de tempo morto selecionáveis a partir da tensão aplicada ao pino desta função.

Tempo morto (ns)	Intervalo de VCC
105	0 % e 23 %
75	23 % e 36 %
45	36 % e 57 %
25	57 % e 100 %

Fonte: próprio autor, adaptado de Infineon Technologies AG (2007b).

Uma corrente de polarização maior do que 0,5 mA é sugerida nas notas de aplicação do IRAUDAMP5 (placa de demonstração apresentada na Tabela 2.1). É importante notar que o tempo morto informado inclui o tempo de descida do interruptor (composto pelo atraso de *turn on* e adicionado do tempo de descida da corrente sobre interruptor complementar), portanto o tempo morto efetivo é dado através da subtração do tempo de descida com o tempo morto informado na folha de dados.

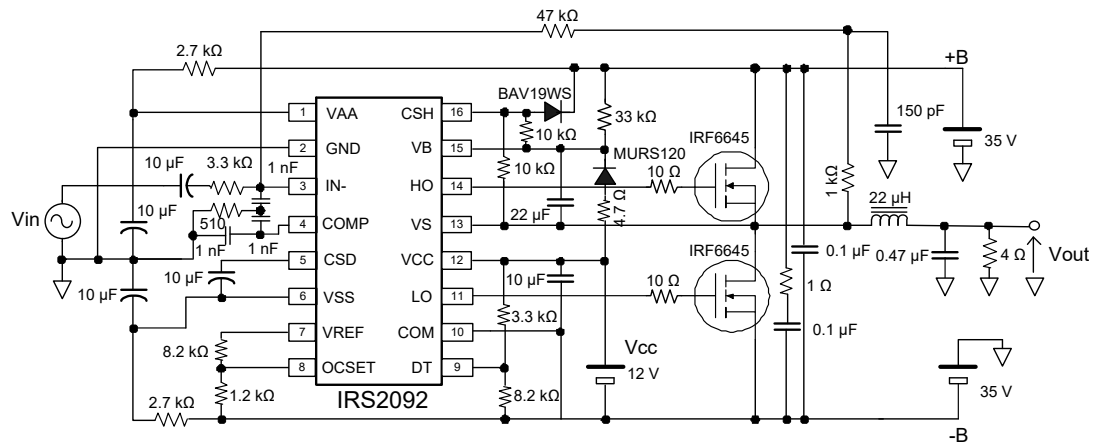
5.7 CAPACITOR DE *BOOTSTRAP* NO IRS2092

O CI possui o *gate driver* superior isolado internamente do inferior, pois envolve um braço meia ponte. Desta forma pode-se utilizar um par diodo e capacitor de *bootstrap*, a fim de adequar os níveis de tensão, para acionar o *driver* superior. Assim é dispensada a utilização de uma fonte de alimentação isolada adicional. Nota-se a necessidade de um diodo rápido suficiente, de acordo com a frequência de comutação máxima empregada. Isto define o *driver* como sendo de ponto de tensão flutuante.

O uso do capacitor flutuante permite a carga do mesmo (C_{bs}) ao longo das comutações do amplificador. O momento em que o interruptor inferior está em condução, existe a polarização direta do diodo D_{bs} da Figura 5.3, conectando a fonte de alimentação do *driver* inferior com este. Durante o semiciclo positivo, ocorre a descarga, pois a energia é utilizada para o acionamento do interruptor superior do amplificador.

Por final, a Figura 5.4 apresenta o circuito típico sugerido pelo fabricante deste CI.

Figura 5.4 – Circuito típico de aplicação do IRS2092.



Fonte: Adaptado de Infineon Technologies AG (2007b).

Os componentes externos ao CI são dimensionados no Capítulo 6, e o circuito final é apresentado no Apêndice A com maiores explicações sobre a funcionalidade de cada circuito implementado no protótipo deste trabalho. Alguns componentes adicionais, como capacitor de entrada, capacitores de desacoplamento das tensões de alimentação do IRS2092, são utilizados conforme a Figura 5.4, sem um detalhamento adicional no seu dimensionamento.

6 PROJETO DO AMPLIFICADOR

As seções a seguir apresentam o dimensionamento dos componentes a serem utilizados no amplificador de áudio deste trabalho. Alguns componentes adjacentes ao CI possuem como base a placa de demonstração IRAUDAMP5 da Infineon (INFINEON TECHNOLOGIES AG, 2005), assim como o módulo amplificador SD400.1D da empresa brasileira Soundigital Amplifiers, conforme Soundigital Amplifiers (2016).

6.1 ESPECIFICAÇÕES DE PROJETO

A Tabela 6.1 apresenta as especificações iniciais deste projeto, valores necessários para a definição dos componentes e implementação do amplificador de áudio. Valores de potência e impedância têm como base principal o IRAUDAMP5, e a amplitude do sinal de entrada é visada para compatibilidade com aparelhos eletrônicos que possam ser ligados ao amplificador.

Por motivos de simplificação, este trabalho possui como foco a utilização de uma impedância de saída puramente resistiva. Denota-se então a impedância de saída como R_{carga} , uma carga resistiva.

Tabela 6.1 – Especificações iniciais do projeto do amplificador classe D.

Especificação	Valor
Potência de saída	100 W
Resistência de saída	4 Ω
Amplitude do sinal de entrada	1 V

Fonte: próprio autor.

6.2 MODULAÇÃO E FREQUÊNCIA DE COMUTAÇÃO

Conforme a Seção 5.3 é empregada a modulação do tipo auto oscilante devido a sua variação de frequência de comutação, permitindo menores perdas nos semicondutores. Outro motivo muito pertinente para a utilização desta modulação é a sua implementação facilitada, devido à utilização do CI controlador IRS2092 para este trabalho. Ao selecionar a frequência de comutação alguns pontos devem ser considerados, e são destacados os seguintes:

- Perdas de condução e comutação dos interruptores

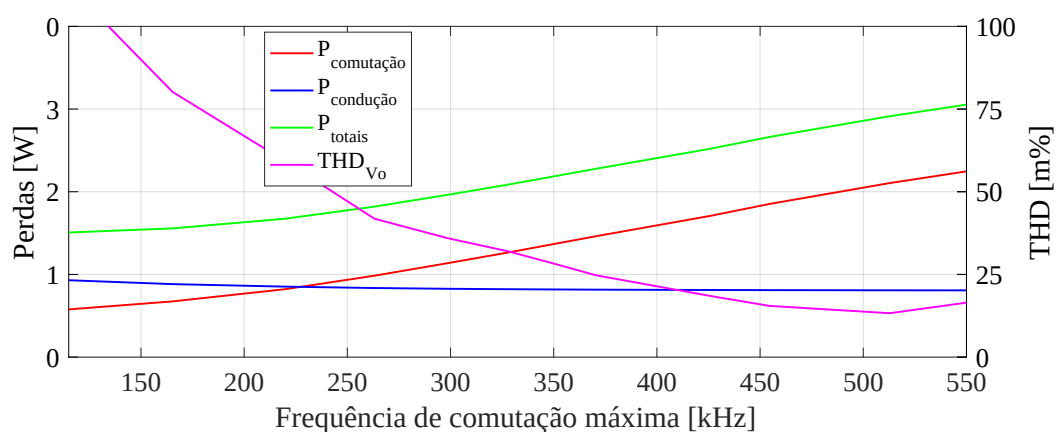
- Banda passante do amplificador
- Ondulação de corrente e perdas no indutor de saída
- Temperatura do CI, que possui *gate drivers* internos

As notas de aplicação Infineon Technologies AG (2007b), sugerem a utilização da *Self-Oscillating* PWM ou modulação por largura de pulso auto oscilante, em torno de 400 kHz. Este tipo de modulação é encontrada em aparelhos comerciais assim como o IRAUDAMP5 (INFINEON TECHNOLOGIES AG, 2005).

A Figura 6.1 apresenta uma série de simulações a fim de comparar as perdas de comutação e condução em um dos interruptores, em conjunto com a distorção harmônica total de tensão de saída para uma forma de onda senoidal de 1 kHz. Essas duas características são calculadas ao longo da variação da frequência máxima de comutação, a fim de demonstrar sua relação.

Como considerações sobre o valor de THD apresentado nesta figura, destaca-se a utilização do filtro de saída projetado no decorrer deste capítulo. Mede-se a distorção harmônica presente na forma de onda da tensão de saída do amplificador, operando na potência nominal de projeto. Este cálculo inclui as harmônicas da fundamental até uma frequência máxima de 20 kHz como THD.

Figura 6.1 – Perdas e distorção harmônica da tensão ao longo da frequência de comutação (simulação).



Fonte: próprio autor.

Nota-se um equilíbrio entre perdas de comutação e condução próximo da frequência de 225 kHz, porém, limitou-se as perdas em aproximadamente 2 W por interruptor (ou um rendimento de 96 %), implicando na escolha de uma frequência de comutação próxima de 325 kHz.

6.3 ESFORÇOS DE CORRENTE E TENSÃO NO INTERRUPTOR

Para o dimensionamento do circuito de potência do amplificador, são desprezadas as ondulações de tensão e corrente, assumindo-se uma forma de onda senoidal e com valor médio nulo na carga resistiva. Para uma potência e carga de saída conforme a Tabela 6.1, define-se a tensão eficaz e máxima na carga (Equações 6.1 e 6.2, respectivamente).

$$V_{carga_{ef}} = \sqrt{P_o \cdot R_{carga}} = 20 \text{ V} \quad (6.1)$$

$$V_{carga_{max}} = V_{carga_{ef}} \sqrt{2} = 28,284 \text{ V} \quad (6.2)$$

Para suprir a tensão máxima de saída, e ao mesmo tempo evitar uma razão cíclica de 100 % (ocasionando maior ondulação na saída), uma alimentação simétrica de $\pm 35 \text{ V}$ é escolhida. A corrente de pico no interruptor possui o mesmo valor de corrente de pico da carga, e pode ser calculada através da tensão máxima e a carga utilizada, vide Equação 6.3.

$$I_{S_{max}} = \frac{V_{carga_{max}}}{R_{carga}} = 7,071 \text{ A} \quad (6.3)$$

Para uma dada razão entre a tensão de barramento V_{DC} e a tensão máxima na carga $V_{carga_{max}}$ (também chamado de índice de modulação), pode-se calcular a variação na razão cíclica do controle, partindo-se de uma oscilação senoidal, de acordo o sinal de entrada e a tensão de barramento (Equação 6.4).

$$D(\theta) = \frac{1}{2} + \frac{1}{2} \cdot \frac{V_{carga_{max}}}{V_{DC}} \cdot \text{sen}\theta \quad (6.4)$$

Esta ondulação ocorre na mesma frequência de saída, definindo assim a corrente pulsada no interruptor (MARTINS; BARBI, 2005). Cada interruptor da topologia meia ponte conduz durante a metade do período portanto, o valor médio é dado através da Equação 6.5, e o eficaz via Equação 6.6.

$$I_{S_{med}} = \frac{1}{2 \cdot \pi} \cdot \int_0^\pi I_{S_{max}} \cdot \text{sen}\theta \cdot D(\theta) d\theta = 1,84 \text{ A} \quad (6.5)$$

$$I_{S_{ef}} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^\pi (I_{S_{max}} \cdot \text{sen}\theta)^2 \cdot D(\theta) d\theta} = 3,246 \text{ A} \quad (6.6)$$

O diodo intrínseco de cada interruptor também conduz corrente em determinadas etapas de operação deste amplificador. Considerando-se uma fonte de corrente como carga, nota-se que o diodo conduz a corrente complementar do interruptor oposto, conforme descrito na Equação 6.7 para a corrente média, e Equação 6.8 para a eficaz.

$$I_{D_{med}} = \frac{1}{2 \cdot \pi} \cdot \int_0^\pi I_{S_{max}} \cdot \sin \theta \cdot (1 - D(\theta)) d\theta = 0,411 \text{ A} \quad (6.7)$$

$$I_{D_{ef}} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^\pi (I_{S_{max}} \cdot \sin \theta)^2 \cdot (1 - D(\theta)) d\theta} = 1,401 \text{ A} \quad (6.8)$$

A tensão máxima que o interruptor está submetido durante o bloqueio é a soma das duas tensões de barramento utilizadas no amplificador, conforme Equação 6.9. Pode-se notar que qualquer indutância parasita presente entre as conexões adjacentes aos pinos do interruptor podem produzir algum valor de sobretensão que será somada a esse valor máximo. Esse problema deve ser evitado durante o desenvolvimento do *layout* da placa.

$$V_{DS_{max}} = 2 \cdot V_{DC} = 70 \text{ V} \quad (6.9)$$

6.4 PERDAS NO INTERRUPTOR

As perdas no interruptor provém da interseção entre tensão e corrente no componente, e são divididas entre perdas de condução e de comutação do interruptor.

A corrente não é fixa para todo instante em que o interruptor comuta, portanto o valor médio da corrente no MOSFET é utilizado. A energia dissipada é calculada com a tensão entre os terminais do dispositivo, sua corrente, assim como o tempo de duração desta transição, vide Equação 6.10. Para o caso da entrada em condução, é adicionada a carga de recuperação reversa do diodo, de acordo com a Equação 6.11.

$$E_{off} = V_{DS_{max}} \cdot \frac{1}{2} \cdot I_{S_{med}} \cdot t_f \quad (6.10)$$

$$E_{on} = V_{DS_{max}} \cdot \left(\frac{1}{2} \cdot I_{S_{med}} \cdot t_r + Q_{rr} \right) \quad (6.11)$$

As perdas totais por comutação resultam na soma de E_{on} e E_{off} para um número de vezes por período (f_s), vide Equação 6.12.

$$P_{ch} = (E_{on} + E_{off}) \cdot f_s \quad (6.12)$$

Durante a condução a $R_{DS_{ON}}$ em conjunto com a corrente de dreno ocasionam as perdas por efeito *Joule*. Para este cálculo utiliza-se a corrente eficaz do interruptor, Equação 6.13.

$$P_{D_{con}} = R_{DS_{ON}} \cdot I_{S_{ef}}^2 \quad (6.13)$$

Para as perdas de condução do diodo intrínseco ao interruptor, utiliza-se a tensão de polarização direta do dispositivo em conjunto com sua corrente média. A Equação 6.14 apresenta as perdas para um período de operação.

$$P_{S_{con}} = V_{fwd} \cdot I_{D_{med}} \quad (6.14)$$

A perda de condução total é dada através da Equação 6.15.

$$P_{con} = P_{S_{con}} + P_{D_{con}} \quad (6.15)$$

A Tabela 6.2 apresenta as especificações conforme a folha de dados do fabricante para o interruptor utilizado.

Tabela 6.2 – Especificações do interruptor IRF6645 utilizado.

Símbolo	Especificação	Valor
V_{DSmax}	Tensão máxima entre os terminais	100 V
I_D	Corrente contínua no dreno	5,7 A (25 °C*) 2,5 A (125 °C*)
$R_{DS_{ON}}$	Resistência de condução ($I_D = 3,4$ A)	28 mΩ (25 °C*) 50 mΩ (125 °C*)
t_r	Tempo de subida	5,1 ns
t_f	Tempo de descida	5 ns
Q_{rr}	Carga de recuperação reversa do diodo	40 nC
V_{fwd}	Tensão de polarização direta do diodo	0,7 V
C_{iss}	Capacitância de entrada	890 nF
Q_g	Carga para ligar o dispositivo	14 nC

Fonte: próprio autor, adaptado de Infineon Technologies AG (2006).

Nota: * Temperatura de junção (T_j).

Utilizando-se das equações definidas anteriormente, as especificações do interruptor escolhido e os esforços de tensão e corrente, pode-se calcular as energias para a entrada em condução e o bloqueio:

$$E_{on} = 4,313 \mu J \quad (6.16)$$

$$E_{off} = 1,513 \mu J \quad (6.17)$$

Via simulação, obteve-se a variação de frequência para um período da senoide de saída com potência nominal. As perdas por comutação são definidas para uma frequência média de

comutação de 189,4 kHz (de acordo com validações próprias do autor, via simulações), resultando em perdas por comutação conforme a Equação 6.18.

$$P_{ch} = 1,103 \text{ W} \quad (6.18)$$

A Equação 6.19 resulta as perdas de condução do interruptor e diodo intrínseco.

$$P_{con} = 0,815 \text{ W} \quad (6.19)$$

Por final, as perdas totais em um dos interruptores são de 1,918 W. As correntes utilizadas nestes equacionamentos provém dos cálculos dos esforços sobre o interruptor, da Seção 6.3, assim como o tempo de subida e descida do interruptor já possuem a correção de acordo com o resistor de gatilho calculado na Seção 6.5.

O cálculo da elevação de temperatura sobre o interruptor é realizado de acordo com a resistência térmica e a potência dissipada no dispositivo. Para este MOSFET, considera-se as perdas de comutação do interruptor, e as perdas de condução do diodo intrínseco e da chave. As perdas sobre a carga e descarga da capacitância de entrada do interruptor (C_{iss}) são basicamente dissipadas sobre o resistor de gatilho, não se enquadrando nestes cálculos de elevação de temperatura.

Considerando uma temperatura ambiente de 30 °C, a temperatura de junção do interruptor é expressa na Equação 6.20. Este valor encontra-se dentro dos limites especificados na folha de dados do fabricante.

$$T_j = T_{amb} + P_{S_{totais}} \cdot (R_{thJC} + R_{thCA}) = 68,361 \text{ °C} \quad (6.20)$$

6.5 RESISTOR DE GATILHO

Utilizando uma alimentação de 12 V para os *drivers*, a corrente limite de 1 A para o IRS2092 assim como a capacitância de entrada do MOSFET, pode-se calcular o tempo de subida do interruptor na Equação 6.21. Este é o menor tempo possível de se atingir com esta configuração de *driver* escolhido.

$$t_r = \frac{C_{iss} \cdot V_{gs}}{I_g} = 10,68 \text{ ns} \quad (6.21)$$

Este tempo de subida resulta em um resistor de gatilho no valor de 5,455 Ω. Porém conforme recomendações do fabricante para segurança de operação do IRS2092, define-se o resistor de gatilho para 10 Ω. Este valor de resistência, somado com a resistência interna do

gate driver de $2\ \Omega$, infere em um tempo de subida conforme a Equação 6.22, ou seja, para cálculos de perda e tempo morto, utiliza-se este tempo.

$$t_r = 23,496\text{ ns} \quad (6.22)$$

A carga do gatilho do interruptor em conjunto com a tensão de alimentação dos *drivers* definem a energia do gatilho E_{gate} , na Equação 6.23. Esta carga é utilizada para o bloqueio ou entrada em condução do interruptor, ou seja, duas vezes a cada comutação.

$$E_{gate} = Q_g \cdot V_{gs} \quad (6.23)$$

De acordo com Infineon Technologies AG (2007c), metade desta energia absorvida pelo gatilho é dissipada no resistor de gatilho ao fluir através deste. Portanto as perdas em um dos resistores R_g para a frequência de comutação da Seção 6.4.

$$P_g = E_{gate} \cdot f_s = 0,032\text{ W} \quad (6.24)$$

6.6 PRÉ AMPLIFICADOR E GANHO

A fim de melhorar a performance em termos de qualidade do áudio, é desejável que o sinal de entrada possua uma grande amplitude, reduzindo a necessidade de um elevado ganho no amplificador. Um menor ganho reflete em uma menor amplificação dos ruídos introduzidos através do amplificador.

Escolheu-se uma tensão de entrada de $3,5\text{ V}$, a fim de não se aproximar muito do limite de $\pm 4,5\text{ V}$ conforme a alimentação do CI. Um dos principais motivos da escolha da adição de um pré amplificador está no ruído inserido pelo próprio amplificador, ao passo que uma maior tensão de entrada resulta em um menor ganho necessário para o CI. Assume-se que um menor ganho implicará em menores distorções.

Devido ao efeito inversor da malha de realimentação do IRS2092, o pré amplificador utilizado neste trabalho é um amplificador inversor com o amplificador operacional TL074. Assumindo uma entrada em tensão de $3,5\text{ V}$ e tensão máxima de saída de $28,284\text{ V}$ o ganho teórico G_V do amplificador é de:

$$G_V = -\frac{R_{FB}}{R_{IN}} = -\frac{V_{carga_{max}}}{V_{in}} = -8.081 \quad (6.25)$$

Na Seção 5.3 é sugerido um resistor de *feedback* de $47\text{ k}\Omega$, porém com a adição do filtro RC indicado na Seção 5.2 têm se um resistor de $1\text{ k}\Omega$ em série. Portanto o resistor de realimentação R_{FB} para os cálculos é de $48\text{ k}\Omega$.

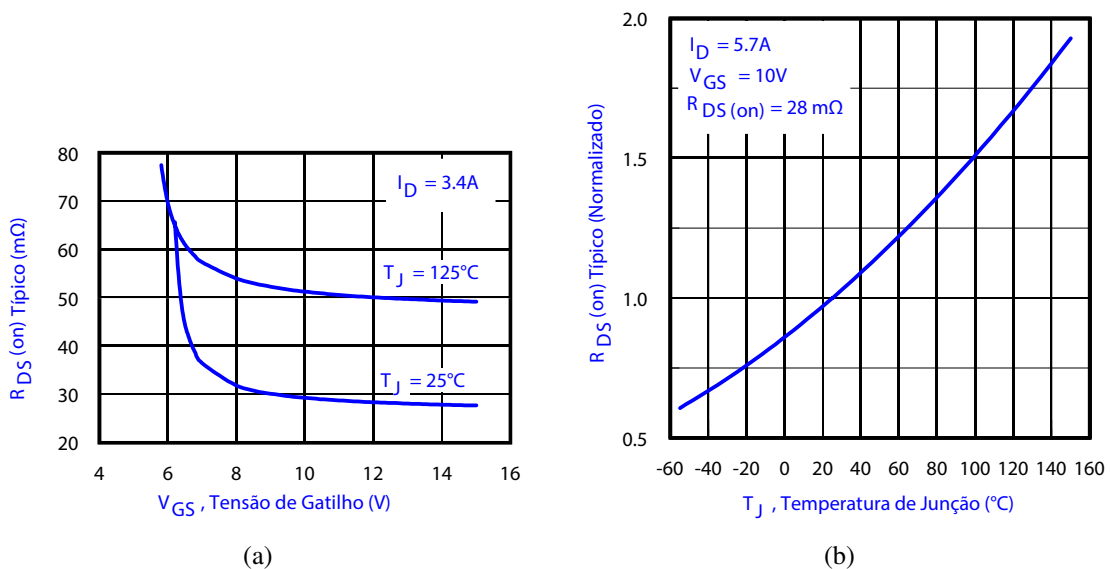
A partir deste resistor, em conjunto com o ganho definido, a Equação 6.25 resulta em um resistor de entrada R_{IN} de 5,94 k Ω . Portanto o valor comercial escolhido para R_{IN} é de 5,6 k Ω . O capacitor C_3 adicionado em série com esta resistência é de 10 μ F, a fim de bloquear a injeção de níveis CC na entrada do amplificador.

6.7 PROTEÇÃO DE SOBRECORRENTE

Conforme descrito na Seção 5.5, a tensão dreno fonte do interruptor deve ser dimensionada para uma certa corrente (I_{Trip}) e resistência de condução ($R_{DS(on)}$). A corrente máxima é definida pela potência de saída e carga conectada, já a resistência do interruptor possui relação direta com a temperatura de operação do amplificador.

A Figura 6.2 apresenta os dados fornecidos pelo fabricante para o interruptor escolhido (IRF6645). Sendo representada na Figura 6.2(a) a resistência de condução ao longo da tensão de gatilho aplicada (para duas temperaturas), e a Figura 6.2(b) a resistência de condução normalizada (base 28 m Ω) ao longo da temperatura de junção do interruptor.

Figura 6.2 – IRF6645: $R_{DS(on)}$ ao longo de V_{gs} (a), e temperatura de junção (b).



Fonte: próprio autor, adaptado de Infineon Technologies AG (2006).

Nota-se uma dependência direta com a temperatura de junção do interruptor, assim como a tensão de gatilho. Pode-se estimar uma resistência $R_{DS(on)}$ para uma faixa de operação com tensão de gatilho de 12 V assim como temperatura mais elevada de junção, prevendo condições adversas para os momentos de atuação desta proteção (uma temperatura de junção acima do calculado). Define-se um valor de 50 m Ω para a $R_{DS(on)}$.

Dadas as informações do interruptor a ser utilizado, escolhe-se uma corrente máxima de 10 A. Seguindo as equações da Seção 5.5, tem-se o seguinte dimensionamento das proteções de sobrecorrente:

Para o lado negativo, assumindo a soma de R_4 e R_5 igual a $10\text{ k}\Omega$, a Equação 6.26 define o valor do resistor R_5 .

$$R_5 = \frac{R_5 + R_4}{5} \cdot I_{Trip} \cdot R_{DS_{ON}} = \frac{10k}{5} \cdot 10 \cdot 50m = 1\text{ k}\Omega \quad (6.26)$$

Portanto utiliza-se um valor para o resistor R_5 igual a $1\text{ k}\Omega$ e consequentemente R_4 sendo $9,1\text{ k}\Omega$, aproximação para o valor comercial mais próximo. Já para a proteção do lado positivo, assumindo novamente a soma de R_2 e R_3 igual a $10\text{ k}\Omega$, a Equação 6.27 define o valor de R_3 .

$$R_3 = V_{OCSET} \cdot \frac{R_3 + R_2}{I_{Trip} \cdot R_{DS_{ON}} + V_{fwd_{D1}}} = 1.2 \cdot \frac{10k}{10 \cdot 50m + 0.7} = 10\text{ k}\Omega \quad (6.27)$$

O valor comercial $10\text{ k}\Omega$ pode ser utilizado em R_3 e portanto R_2 é de $0\text{ }\Omega$.

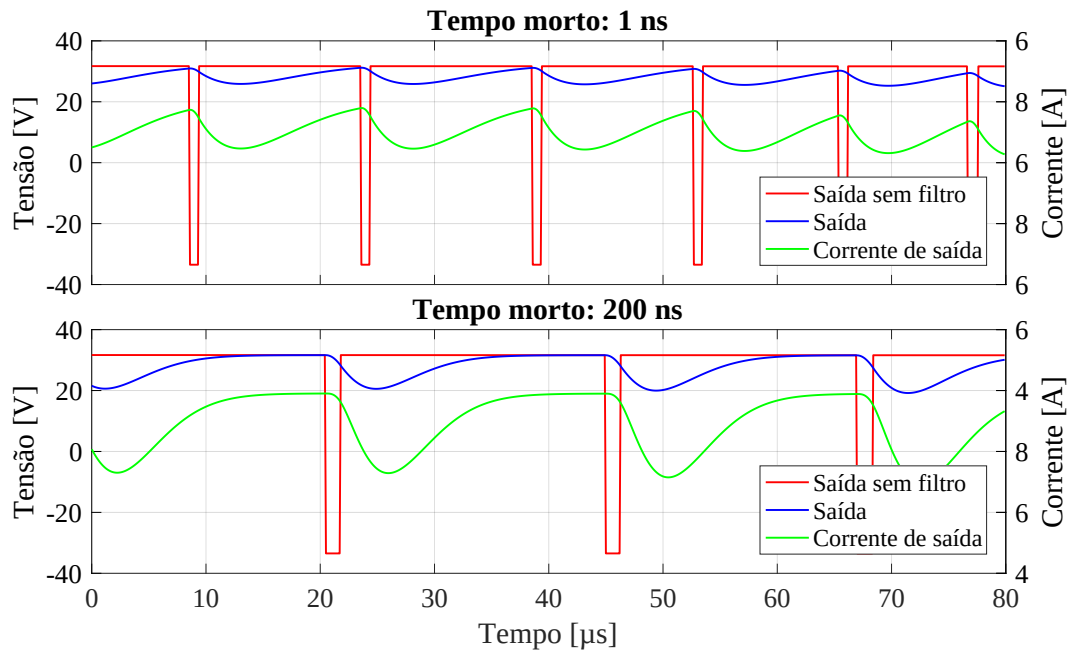
6.8 SELEÇÃO DO TEMPO MORTO

O utilização do tempo morto é necessária para evitar curto circuito entre a alimentação simétrica do amplificador através do acionamento simultâneo dos interruptores. A definição do tempo morto ótimo provém do equilíbrio entre uma duração mínima e o tempo necessário para a descida e subida dos interruptores em segurança. Um menor tempo morto acarreta em menores não linearidades adicionadas à tensão de saída, porém o tempo mínimo é definido pela tempo de comutação do interruptor, que por sua vez é dependente da corrente que flui através do mesmo.

Um fato importante a ser notado é a introdução de uma distorção no ganho para valores longos de tempo morto. Para um valor diferente de zero, têm-se um espaçamento entre o envio de um novo pulso para o transistor complementar, e a tensão de saída é definida pelo sentido da corrente do indutor L_o , conforme detalhado nas etapas de operação na Seção 4.2, dentro das regiões 2 e 3 da Figura 4.2 (corrente de saída não cruzando o zero).

Dado este regimento da tensão de saída, nota-se que para uma corrente positiva têm se maiores períodos (durante o tempo morto) de tensão negativa aplicada à carga. Este efeito causa uma menor tensão de saída tanto para o semiciclo positivo quanto o negativo, ou seja, uma redução no ganho. A Figura 6.3 apresenta duas formas de onda de saída para uma mesma condição de operação, somente com valores diferentes de tempo morto selecionados, ambas obtidas via simulação. Para o caso de 1 ns têm-se uma tensão média de saída (da forma de onda vista no gráfico) de $27,94\text{ V}$, já o caso de 200 ns possui uma tensão de $27,59\text{ V}$.

Figura 6.3 – Diferença na amplitude de tensão de saída ocasionada por diferentes valores de tempo morto (simulação).



Fonte: próprio autor.

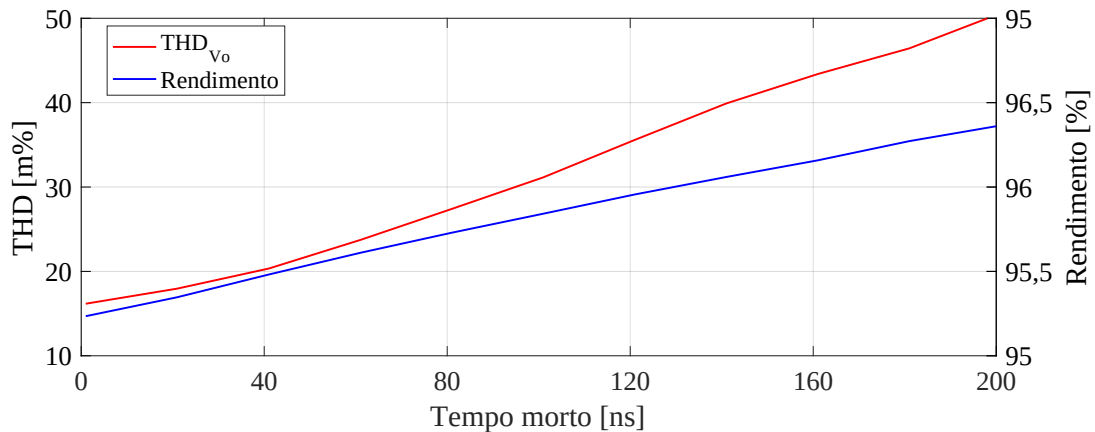
A diferença na frequência de comutação dos dois casos também é ocasionada pelo tempo morto, visto que isto influencia a tensão aplicada à realimentação da malha de controle do IRS2092. De forma geral, conclui-se que o tempo morto diferente de zero introduz distorções na forma de onda de saída, através da mudança do valor do ganho do amplificador. As diferentes THD resultantes das duas condições apresentadas são expressas na Figura 6.4.

A fim de verificar a influência do tempo morto sobre o amplificador, é realizada uma simulação conforme demonstra a Figura 6.4. Os resultados são obtidos por meio de simulações do circuito projetado, para uma potência nominal de saída, variando-se o parâmetro de tempo morto. Nota-se uma introdução de distorção harmônica ao longo do incremento deste tempo, assim como uma influência no rendimento do amplificador. Conclui-se então que este parâmetro influencia na qualidade da tensão de saída, e para este trabalho, procura-se utilizar o menor tempo morto possível.

A alteração sobre o rendimento do amplificador se deve ao fato de que um menor tempo morto resulta em uma maior frequência de comutação máxima. Esta alteração provém da malha de controle auto-oscilante, que depende da tensão de saída, onde a tensão de saída é alterada conforme o valor do tempo morto (discutido a seguir, na Figura 6.3). Esta maior frequência de comutação implica em maiores perdas de comutação nos interruptores.

A Tabela 6.2 contém as informações gerais do IRF6645, assim como o menor tempo de descida possível para este interruptor. Por outro lado, com a alteração do resistor de gatilho

Figura 6.4 – Rendimento e distorção harmônica de acordo com a variação do tempo morto.



Fonte: próprio autor.

conforme a Seção 6.5, calcula-se um tempo de comutação de 23,496 ns, como sendo uma primeira especificação para o tempo morto. Como um segundo limitante, por via de medições e alterações durante os primeiros experimentos (conforme a Subseção 8.1.2) utiliza-se, ao invés do tempo de comutação calculado, o maior tempo de comutação medido experimentalmente para este projeto, ou seja, de 60 ns.

Como medida de proteção, é necessário fixar um tempo morto superior, e conforme a Tabela 5.2, define-se o nível de tensão do divisor resistivo à ser aplicado ao pino de tempo morto do CI. Escolhendo um tempo morto de 105 ns requer um divisor com 100 % do valor de tensão do pino VCC, ou seja, um curto entre VCC e o pino de tempo morto, com um resistor de 10 kΩ para o GND.

6.9 CAPACITOR DE *BOOTSTRAP*

O projeto do valor da capacitância de *Bootstrap* possui como base as notas de aplicação genéricas para *gate drivers* isolados da empresa Infineon (Infineon Technologies AG (2007c)). A Equação 6.28 é retirada desta fonte, e indica o valor mínimo de capacitância de projeto.

$$C_{BS} \geq \frac{2 \cdot (2 \cdot Q_g + I_{qbs}/f_c + Q_{is} + I_{fuga}/f_c)}{V_{cc} - V_{fwd} - V_{DSHIGH} - V_{min}} \quad (6.28)$$

Para este cálculo são consideradas as energias do gatilho do interruptor, corrente do gatilho, carga do *level shifter* interno (Q_{is}), e corrente de fuga do capacitor eletrolítico (C_{BS}). A tensão deste cálculo envolve a queda sobre o interruptor inferior, sobre o diodo de *bootstrap* assim como a tensão fornecida ao *gate driver* inferior. Dadas estas considerações, obtêm-se o seguinte valor de capacitância mínima:

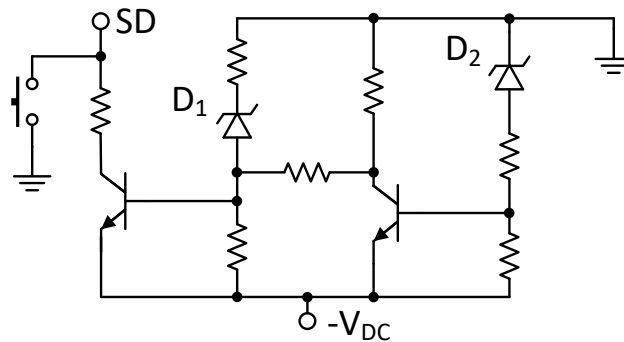
$$C_{BS} \geq 37,8 \mu\text{F} \quad (6.29)$$

O capacitor *bootstrap* escolhido para este trabalho é de $47 \mu\text{F}$, devido à disponibilidade em laboratório e por apresentar um valor maior do que o mínimo especificado.

6.10 CIRCUITO DE PROTEÇÃO DE TENSÃO

A proteção de sobretensão ou *Over Voltage Protection* (OVP) e subtensão ou *Under Voltage Protection* (UVP) atua sobre os dois barramentos $\pm V_{DC}$ do amplificador. Usando como base o IRAUDAMP5, o circuito da Figura 6.5 realiza esta função.

Figura 6.5 – Circuito de proteção de sobre e subtensão no barramento.



Fonte: próprio autor, adaptado de Infineon Technologies AG (2007b).

O circuito está conectado em um dos barramentos V_{DC} . Através dos diodos *zener* D_1 e D_2 ocorre a polarização do transistor de saída no evento de uma tensão não esperada, descarregando desta forma o capacitor conectado ao pino que habilita o IRS2092. A seleção da tensão de proteção é realizada de acordo com a tensão *zener* de cada diodo posicionado, sendo D_1 para sobretensão e D_2 para subtensão.

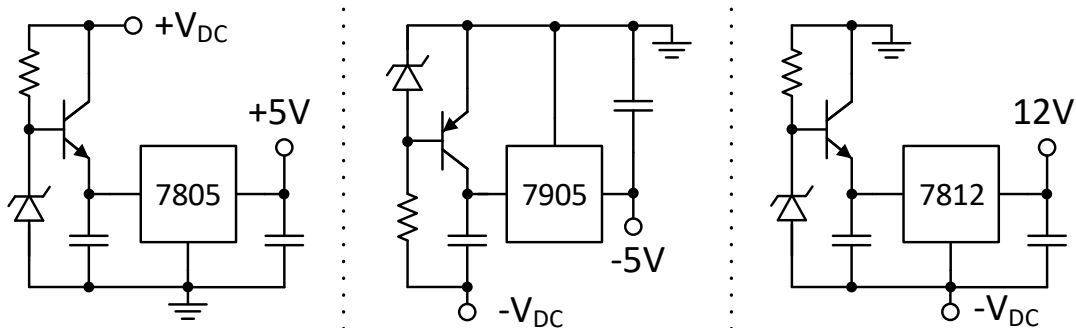
Este arranjo permite a adição de *push button*, a fim de reiniciar o CI manualmente. É previsto um circuito semelhante a estrutura da Figura 6.5 para o barramento positivo do amplificador, que opera de forma semelhante.

6.11 TENSÕES AUXILIARES

O CI utilizado necessita de níveis de tensão diferentes da tensão do barramento para o seu funcionamento correto. É necessário uma alimentação simétrica de $\pm 5\text{V}$ nos pinos de VSS e VDD, conforme indicado na Seção 5.1, assim como uma tensão de 12V referenciada ao barramento negativo para o acionamento do MOSFET inferior e circuito de *bootstrap*.

Por motivos de facilidade de implementação, utilizou-se reguladores lineares a partir da tensão do barramento principal, conforme demonstrado na Figura 6.6.

Figura 6.6 – Circuitos de regulação de tensões auxiliares a partir do barramento.

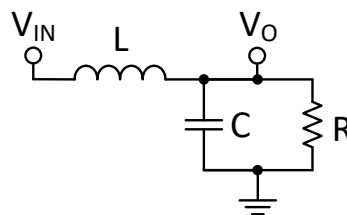


Fonte: próprio autor.

6.12 FILTRO DE SAÍDA

O filtro de saída deve possuir a capacidade de remover as componentes harmônicas de alta frequência do sinal entregue à carga de acordo com os requisitos da aplicação. Utiliza-se de um filtro passa baixa devido a sua linearidade ao longo da banda passante assim como resposta criticamente amortecida ao longo da frequência, o que é de interesse para amplificadores de áudio. Quanto à ordem, a interseção entre complexidade e atenuação suficiente de frequências indesejadas para este projeto se enquadra como um filtro de segunda ordem, representado na Figura 6.7.

Figura 6.7 – Circuito para o filtro de saída passa baixa de segunda ordem.



Fonte: próprio autor.

A Equação 6.30 apresenta a função de transferência, no domínio da frequência, resultante do filtro passa baixa de segunda ordem.

$$\frac{V_o(s)}{V_{in}(s)} = \frac{1/(L \cdot C)}{s^2 + s/(R \cdot C) + 1/(L \cdot C)} \quad (6.30)$$

Comparando a função de transferência obtida com a Equação 6.31, pode-se definir a frequência de corte em conjunto com o fator de amortecimento.

$$\frac{Vo(s)}{Vin(s)} = \frac{\omega_o^2}{s^2 + 2 \cdot \zeta \cdot \omega_o \cdot s + \omega_o^2} \quad (6.31)$$

As Equações 6.32 e 6.33 apresentam a forma de calcular estes parâmetros do filtro de saída.

$$\omega_o = 2 \cdot \pi \cdot f_o = \frac{1}{\sqrt{L \cdot C}} \quad (6.32)$$

$$f_c = \frac{1}{2 \cdot \pi \cdot \sqrt{L \cdot C}}$$

$$\zeta = \frac{1}{2 \cdot R} \cdot \sqrt{\frac{L}{C}} \quad (6.33)$$

Para a escolha dos valores de capacitância e indutância do filtro de saída, deve-se considerar as seguintes características de interesse:

- Taxa máxima de variação de corrente
- Frequência de corte do filtro
- Defasagem entre as tensões de saída e entrada
- Fator de amortecimento ζ
- Valores comerciais de componentes

Tratando sobre a taxa de variação da corrente, especifica-se uma indutância máxima a ser utilizada no filtro de saída, permitindo a sintetização de uma corrente de saída, com valor de pico igual a corrente máxima para potência nominal. A Equação 6.34 representa a corrente de saída, simplificando a forma de onda para uma senoide.

$$I_o(t) = I_{carga_{max}} \cdot \text{sen}(2 \cdot \pi \cdot f \cdot t) \quad (6.34)$$

Para estimar a taxa de variação máxima necessária na saída do amplificador, utiliza-se a corrente de saída em sua frequência máxima de operação, de 20 kHz, limitada à frequência audível. Com a derivada da equação inicial, e identificação de seu ponto máximo, calcula-se a taxa de variação máxima de frequência em razão do tempo.

$$I'_o(t) \Big|_{I''_o(t)=0} = SR_{max} = 0,889 \text{ A}/\mu\text{s} \quad (6.35)$$

Desta forma, pode-se calcular a indutância limite do filtro de saída, conforme Equação 6.36. Utiliza-se a tensão sobre o indutor como a tensão do barramento V_{DC} , dado o instante de tempo em que a taxa de variação da corrente de saída é máxima.

$$L_{o_{critica}} = \frac{V_L}{di/dt} = \frac{V_L}{SR_{max}} = 39,389 \mu\text{H} \quad (6.36)$$

A frequência de corte f_c deve estar situada acima da frequência máxima audível, porém não deve ser grande suficiente a fim de enviar componentes de alta frequência à carga. Já o fator de amortecimento ζ define a resposta do filtro, alternando entre sobreamortecido, criticamente amortecido e subamortecido. Deseja-se uma resposta próxima de criticamente amortecido, a fim de evitar *overshoot* ou *undershoot* para certos valores de frequência. Para a definição destas duas grandezas, utiliza-se as Equações 6.32 e 6.33.

Quanto à defasagem entre a tensão de entrada e saída do filtro, procura-se estabelecer o mínimo de diferença entre estas. Porém é visto que as diferenças de fase são dificilmente perceptíveis ao ouvido humano, conforme encontrado em diversos relatos informais encontrados durante a revisão bibliográfica. Deste modo é reduzida a prioridade desta característica para o amplificador.

Como especificações deste filtro define-se uma magnitude próxima a 0 dB para toda a banda passante, diferença de fase menor que 45° , fator de amortecimento próximo de 0.707 e valores de frequência de corte entre 20 kHz e 50 kHz. Porém nota-se que existem diversas combinações de valores de indutância e capacitância capazes de satisfazer as condições definidas anteriormente.

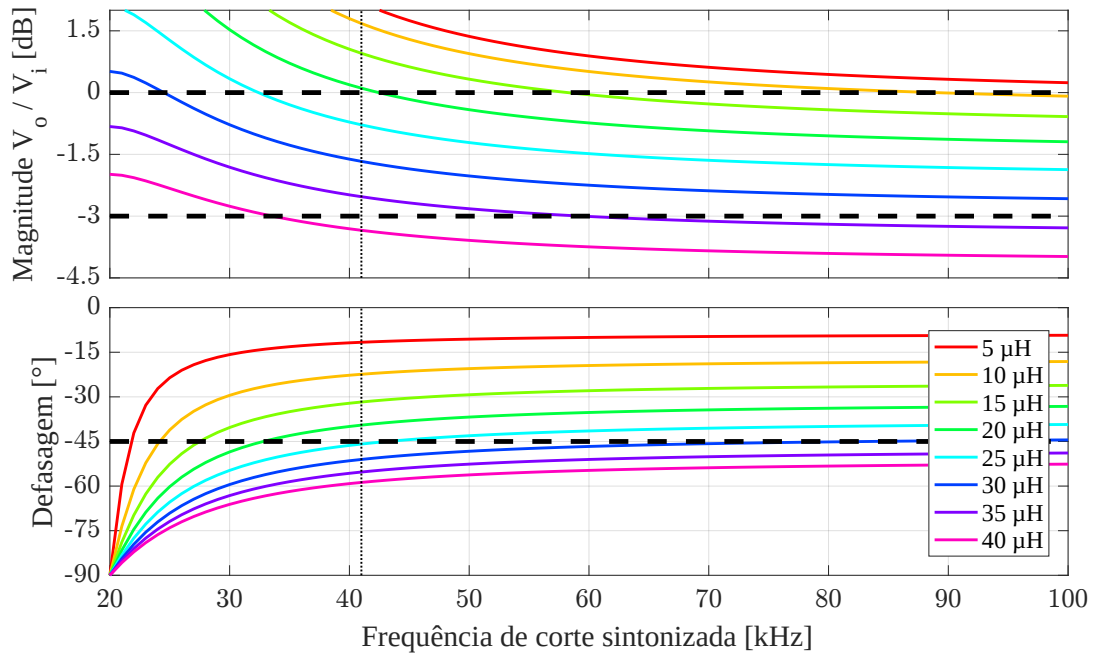
Para o projeto deste filtro de saída optou-se por gerar gráficos fixando um valor de indutância, e variando o valor do capacitor do filtro, a fim de produzir diferentes valores de frequência de corte. Os valores de indutância são utilizados abaixo da indutância crítica de $39,389 \mu\text{H}$ definida. São mensurados os valores de magnitude, defasagem e fator de amortecimento, e os gráficos obtidos possuem como abscissa a frequência de corte f_c . Nota-se que o valor da magnitude e defasagem conforme a Figura 6.8 são dados para máxima frequência de saída deste projeto, ou seja, 20 kHz.

A Figura 6.8 em conjunto com a Figura 6.9 mostra que valores de indutância próximos de $L_{o_{critica}}$ a defasagem, magnitude e fator de amortecimento não apresentam valores de interesse. Uma aproximação para menores valores de indutância demonstra que apesar de um baixo valor de defasagem, existe uma magnitude maior devido ao elevado fator de amortecimento.

A solução encontrada é um valor intermediário de indutância em conjunto com o aumento da frequência de corte, permitindo assim um balanço entre as características de interesse. O filtro é escolhido de acordo com a linha pontilhada vertical das figuras anteriores, para um indutor próximo à $20 \mu\text{H}$, resultando nas especificações da Tabela 6.3.

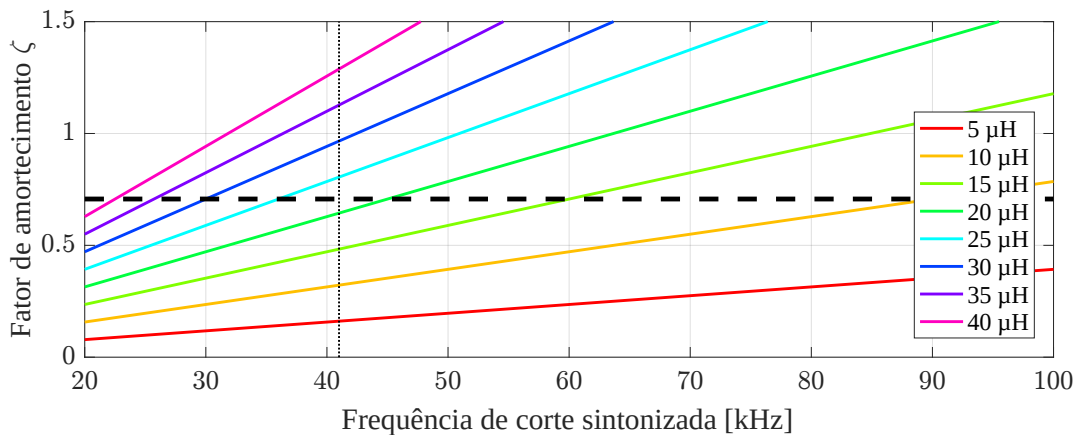
O diagrama de bode da Figura 6.10 apresenta a magnitude e a fase do filtro escolhido ao longo da frequência. É destacado de acordo com a linha pontilhada a frequência de corte

Figura 6.8 – Filtro de saída: magnitude e fase para uma forma de onda de saída em 20 kHz ao longo da variação da frequência de corte.



Fonte: próprio autor.

Figura 6.9 – Filtro de saída: fator de amortecimento ao longo da variação da frequência de corte.



Fonte: próprio autor.

deste (magnitude em -3 dB). O filtro projetado apresenta uma grande linearidade e magnitude constante para toda a faixa de frequências audíveis, conforme esperado, e a partir da frequência de corte, queda de -40 dB por década.

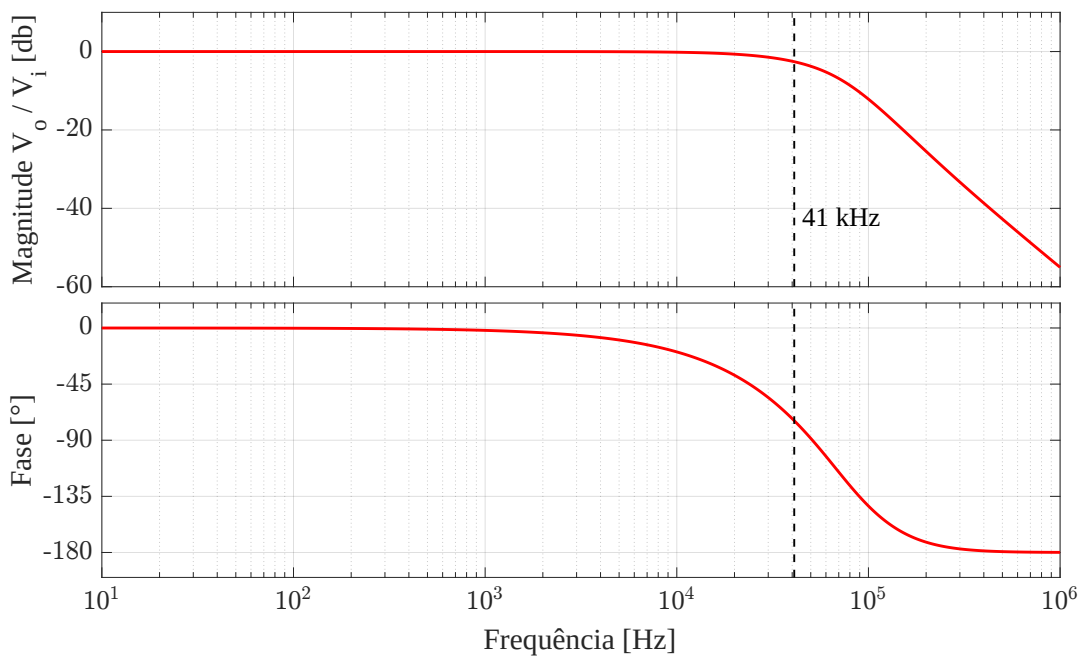
A partir do diagrama de Bode pode-se avaliar o nível atenuação sobre ondulações na frequência de comutação nas formas de onda de saída. Como este amplificador de áudio possui variação nesta frequência, verificou-se uma atenuação de -5,283 dB para 50,9 kHz e -36,058 dB para 327,9 kHz, sendo estas duas as frequências mínima e máxima de comutação simuladas, respectivamente.

Tabela 6.3 – Especificações de projeto do filtro de saída do amplificador.

Especificação	Valor
Indutância	22 μ H
Capacitância	680 nF
Frequência de corte (f_c)	41,149 kHz
Fator de amortecimento (ζ)	0,703
Magnitude em 20 kHz	-0,257 dB
Defasagem em 20 kHz	-42,143°

Fonte: próprio autor.

Figura 6.10 – Diagrama de bode do filtro de saída especificado (teórico).



Fonte: próprio autor.

6.13 PROJETO DO INDUTOR DO FILTRO DE SAÍDA

Com a intenção de reciclar um indutor já confeccionado no laboratório, utiliza-se um núcleo do tipo E, modelo NEE 42/21/20, do fabricante Thornton. Optou-se por manter o espaçamento do entreferro já presente no indutor, conforme expresso na Equação 6.37.

$$L_{gap} = 2 \cdot 0,3 = 0,6 \text{ mm} \quad (6.37)$$

Para uma indutância de saída de 22 μ H e A_e de 2,4 cm², têm-se o número de espiras necessário (Equação 6.38).

$$N_L = \sqrt{\frac{L_{gap} \cdot L_o}{\mu_0 A_e}} = 6,616 \text{ espiras} \quad (6.38)$$

Como este componente está em série com a saída do amplificador, sua corrente é aproximadamente a mesma prevista para a carga, sendo uma corrente com valor eficaz de 3,246 A. E desta forma a Equação 6.39 expressa o valor da máxima densidade de fluxo magnético no núcleo, dentro do valor máximo especificado pelo fabricante.

$$B_{max} = \frac{L_o \cdot I_{carga_{max}}}{N_L \cdot A_e} = 0,098 \text{ T} \quad (6.39)$$

Pode-se calcular o diâmetro máximo do condutor a ser utilizado, para uma frequência máxima de saída (20 kHz).

$$\phi_{max} = \frac{15}{\sqrt{f_{o_{max}}}} = 0,106 \text{ cm} \quad (6.40)$$

O resultado indica que no máximo um fio AWG18 pode ser utilizado. Porém, com o intuito de reutilizar o material disponível, utilizou-se AWG20. O cálculo da área de cobre necessária é expressa na Equação 6.41. Dado J_{max} igual a 400 A/cm².

$$S_{cu} = \frac{I_{L_{ef}}}{J_{max}} = 1,25 \text{ mm}^2 \quad (6.41)$$

A partir da razão entre a área do cobre necessária e a área presente em um fio do condutor escolhido, obtém-se um valor de 3 fios em paralelo. Porém, com o intuito de reciclar um indutor já confeccionado, utilizou-se 24 condutores em paralelo.

As perdas totais do indutor projetado, para uma forma de onda de saída de 1 kHz, são de 67 mW. Este valor é obtido através de cálculos teóricos a partir das equações e do processo utilizado por Barbi, Font e Alves (2002).

6.14 PERDAS NO IRS2092

As perdas no CI IRS2092 envolvem os seguintes fatores, de acordo com as notas de aplicação do fabricante (Infineon Technologies AG (2007b)):

- Flutuação do sinal de entrada
- OTA
- *Level shifter* internos
- Circuitos lógicos
- *gate drivers* internos

Seguindo as equações recomendadas, é obtida a potência dissipada no CI conforme Equação 6.42.

$$P_{IRS2092} = 0,082 \text{ W} \quad (6.42)$$

Esta potência dissipada em conjunto com a resistência térmica do CI ao ambiente, reflete em uma elevação de temperatura conforme a Equação 6.43.

$$\Delta T_{IRS2092} = R_{thIRS2092} \cdot P_{IRS2092} = 31,917^\circ\text{C} \quad (6.43)$$

6.15 RENDIMENTO DO AMPLIFICADOR

O rendimento do amplificador é um resultado percentual que relaciona a potência de saída com as perdas em todo o circuito. Para este projeto, são consideradas as perdas para cada interruptor por condução e comutação, para os resistores de gatilho, no CI IRS2092, assim como no indutor de saída. A Equação 6.44 representa a razão destas perdas para a potência de saída nominal.

$$\eta_{\%} = 100 \cdot \frac{P_o - [2 \cdot (P_{con} + P_{ch} + P_g) + P_{IRS2092} + P_{Lo}]}{P_o} = 96,018 \% \quad (6.44)$$

Nota-se um resultado teórico eficiente, e dentro dos padrões encontrados em amplificadores classe D conforme vistos na literatura no início deste trabalho (sendo Heerdt (1997) um destes). Um dos valores mais expressivos que contribuiu à este resultado de rendimento é o de perdas de comutação dos interruptores. Estas perdas podem ser reduzidas com o dimensionamento de uma menor frequência de comutação, ou então com a redução do tempo de comutação dos interruptores.

6.16 CUIDADOS NO *LAYOUT*

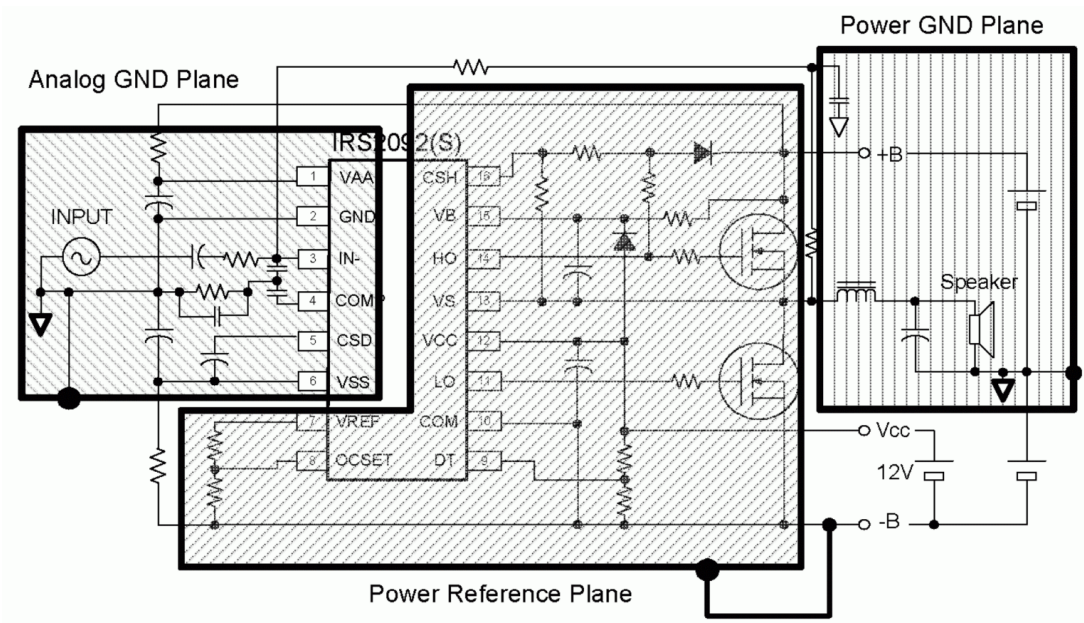
Para a disposição dos componentes e *layout* da placa de circuito impresso deste projeto, seguiu-se as sugestões das notas de aplicação da Infineon para amplificadores classe D (Infineon Technologies AG (2007a)). Dentre os cuidados tomados, denota-se maior importância para:

- Posicionamento de circuitos sensíveis a ruído / circuitos geradores de ruído
- Terras diferenciados, com interligação em um ponto comum (aterramento tipo estrela)
- Capacitores de desacoplamento próximos às entradas de fontes de tensão no CI
- Capacitor entre o barramento, próximo dos interruptores a fim de absorver a corrente de recuperação reversa dos diodos

- Posicionamento de componentes sensíveis a temperatura

Os capacitores de desacoplamento próximos ao CI, são dispostos nos pinos VAA, VSS, VCC e VB que representam entradas de fontes de alimentação.

Figura 6.11 – Malhas de terra sugeridas para o *layout* da placa contendo o IRS2092.



Fonte: Adaptado de Infineon Technologies AG (2007b).

O Apêndice B apresenta o *layout* aplicado ao protótipo, contendo as indicações expressas nesta seção.

7 SIMULAÇÃO DO AMPLIFICADOR CLASSE D

Os resultados deste capítulo provém de simulações principalmente realizadas com a ferramenta Simulink[®] do MATLAB[®]. Inicialmente montou-se o circuito em outros dois *softwares*, o PSIM[®] e o Orcad[®] PSpice[®], a fim de confirmar a implementação correta no MATLAB[®].

Uma vez que não é disponibilizado o modelo de simulação do controlador IRS2092 através do fabricante, faz-se necessário a construção e validação de um novo modelo criado pelo autor deste trabalho presente, através da utilização dos diagramas e circuitos exemplificados no guia de aplicação do fabricante Infineon Technologies AG (2007b). Deste modo, a utilização de três softwares é vista como necessária como método de validação do circuito implementado via *software*.

A partir do momento que os três diferentes *softwares* apresentaram os mesmos resultados de simulação, é considerado validado o modelo implementado. Desta forma, todas as formas de onda presentes neste capítulo, assim como valores finais expressos como comparação nos próximos capítulos, provém essencialmente de simulações realizadas com a ferramenta Simulink[®] do MATLAB[®].

O circuito completo utilizado em todas as simulações deste trabalho é apresentado no Apêndice D. Este circuito possui inúmeros parâmetros relacionados com uma rotina programada via MATLAB[®], desta forma utiliza-se laços para realizar diversas iterações, tais como variação de tempo morto, frequência de entrada, amplitude do sinal de entrada, frequência máxima de comutação e etc.

7.1 CIRCUITO SIMULADO

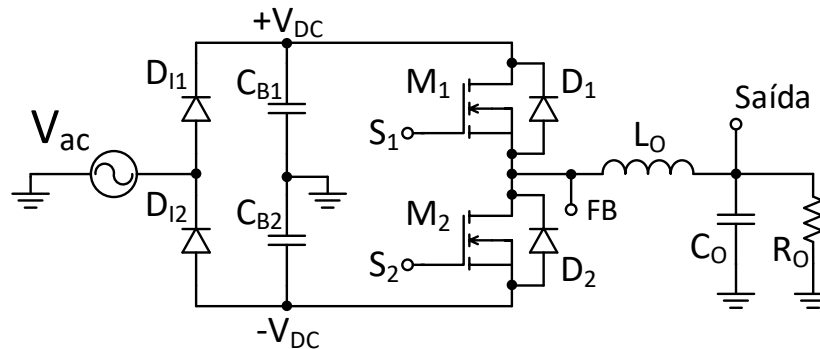
A Figura 7.1 contém o circuito retificador de entrada, o inversor meia ponte e o filtro de saída, simulados.

Já a Figura 7.2 apresenta o modelo equivalente do CI IRS2092, limitado somente à operação do controle do inversor. Este modelo contém o atraso interno do CI, implementação do tempo morto, e componentes externos. Estes componentes definem a frequência de comutação a partir da tensão de entrada e realimentação da saída do amplificador (previamente do filtro passa baixas).

Para as simulações deste trabalho são considerados alguns fatores não ideais, tais como:

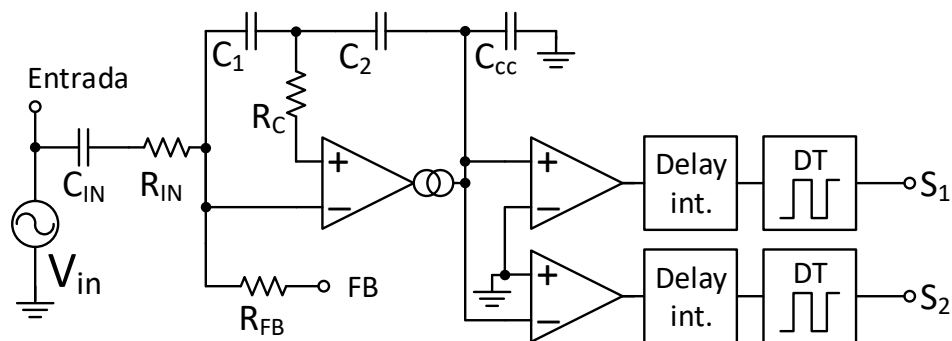
- Tensão de polarização direta dos diodos intrínsecos e do circuito

Figura 7.1 – Circuito simulado: parte de potência.



Fonte: próprio autor.

Figura 7.2 – Circuito simulado: parte de controle.



Fonte: próprio autor.

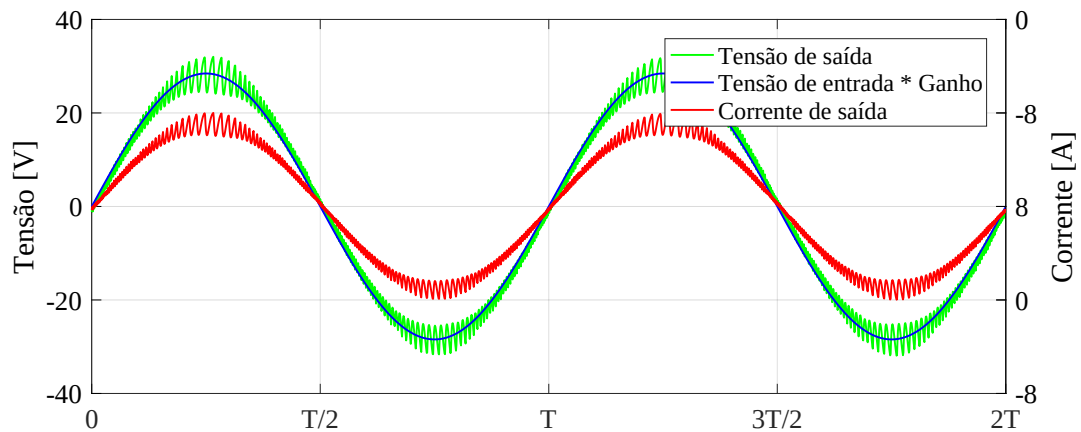
- Barramentos de alimentação não ideais, contendo ondulação
- Tempo morto entre o acionamento dos interruptores
- Resistência de condução $R_{DS_{ON}}$ dos interruptores

7.2 FORMAS DE ONDA OBTIDAS VIA SIMULAÇÃO

A Figura 7.3 apresenta a tensão de entrada do CI assim como a tensão e corrente na carga conectada à saída do amplificador. A escala de tempo está definida para dois períodos de forma de onda, com frequência de 1 kHz.

Ajusta-se uma tensão de entrada a fim de resultar em uma potência nominal de saída (P_o 100 W) com uma carga resistiva de 4 Ω . Obtém-se uma tensão de saída eficaz de 20,05 V com um pico de 32,32 V, devido às ondulações em alta frequência. A corrente de saída apresentou valor eficaz de 5,01 A com valor máximo de 8,08 A.

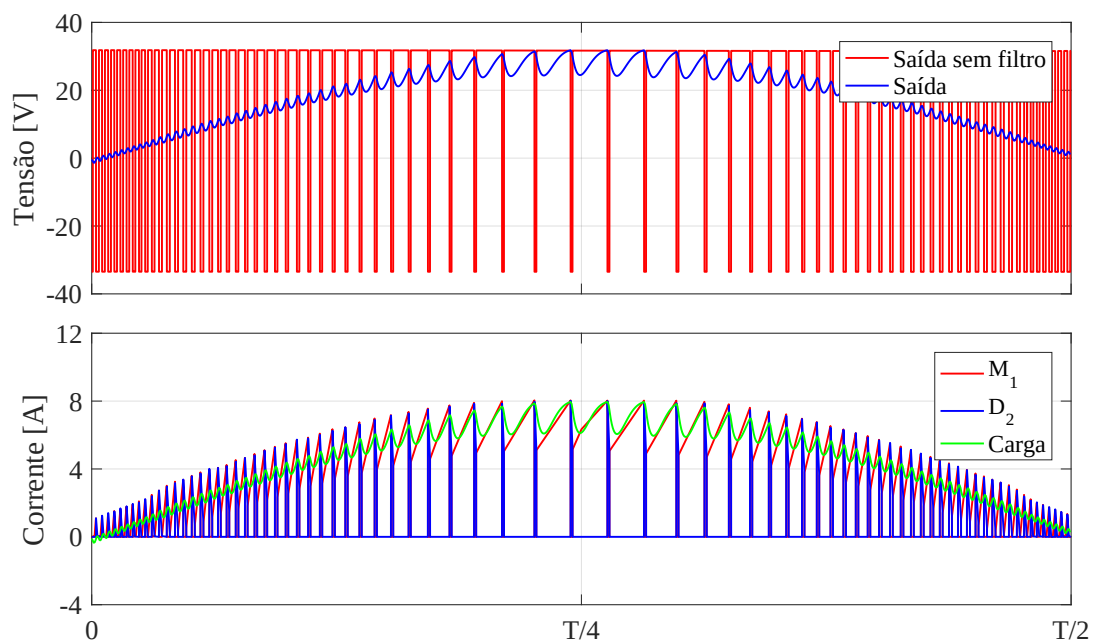
Figura 7.3 – Tensão e corrente de saída simuladas.



Fonte: próprio autor.

Já com a Figura 7.4, vide a tensão de saída antes do filtro de saída, nota-se claramente a variação da frequência de comutação dos interruptores, resultado da atuação da modulação auto oscilante do IRS2092. Também são demonstradas as formas de onda de corrente circulando através do interruptor M_1 , do diodo complementar D_2 e do resistor de carga. Diferentemente da figura anterior, a Figura 7.4 é reproduzida para meio período de forma de onda, visualizando-se somente o semiciclo positivo, ressaltando-se que o mesmo ocorre com o par M_2 e D_1 para o semiciclo negativo de forma de onda na saída.

Figura 7.4 – Tensão e corrente de saída simuladas: para meio período de saída.

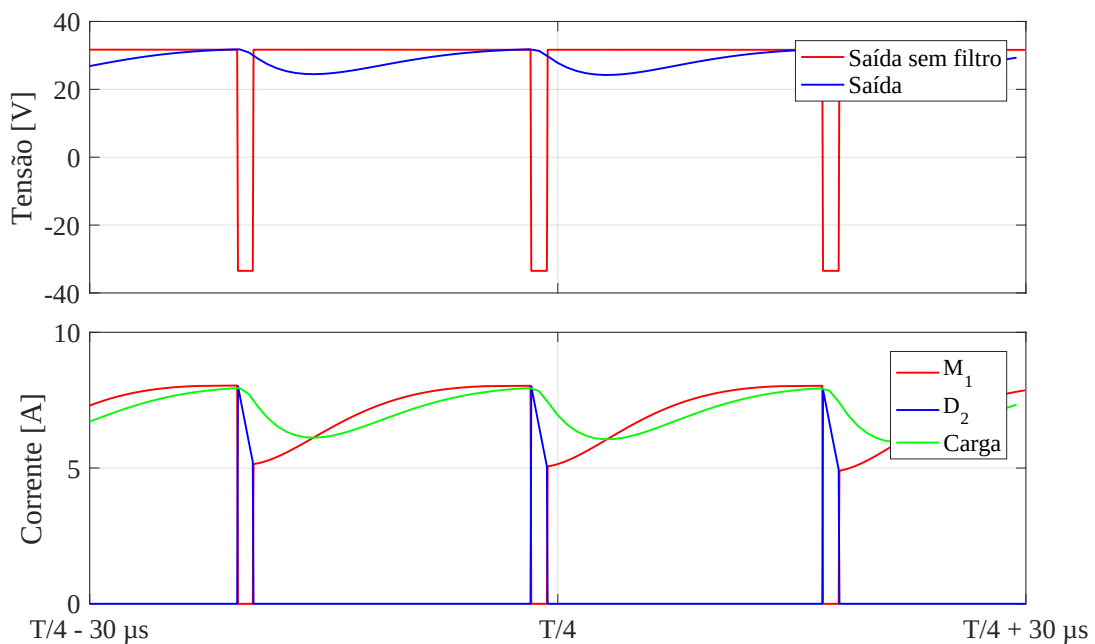


Fonte: próprio autor.

Uma aproximação visual é realizada para o momento em que a corrente de saída está em torno de seu valor máximo, para um quarto do período, conforme a Figura 7.5. Nota-se uma mudança no valor do ciclo de trabalho para este instante, onde este valor máximo resulta na obtenção do valor de pico da tensão senoidal de saída. Para esta figura é possível visualizar claramente a operação do par complementar M_1 e D_2 , quanto à alternância de condução da corrente de saída.

Outro fator notável na Figura 7.5 é a ondulação em alta frequência na forma de onda da corrente e tensão filtrada de saída. Esta frequência é um dos pontos mínimos do inversor, atingindo até 50,9 kHz. Já a Figura 7.6 apresenta uma aproximação para a metade do período de saída. Esta região possui uma maior frequência de comutação, em torno de 327,9 kHz, e desta forma ocorre uma menor ondulação nas formas de onda da tensão e corrente de saída.

Figura 7.5 – Tensão e corrente de saída simuladas: instante com máximo de corrente de saída.

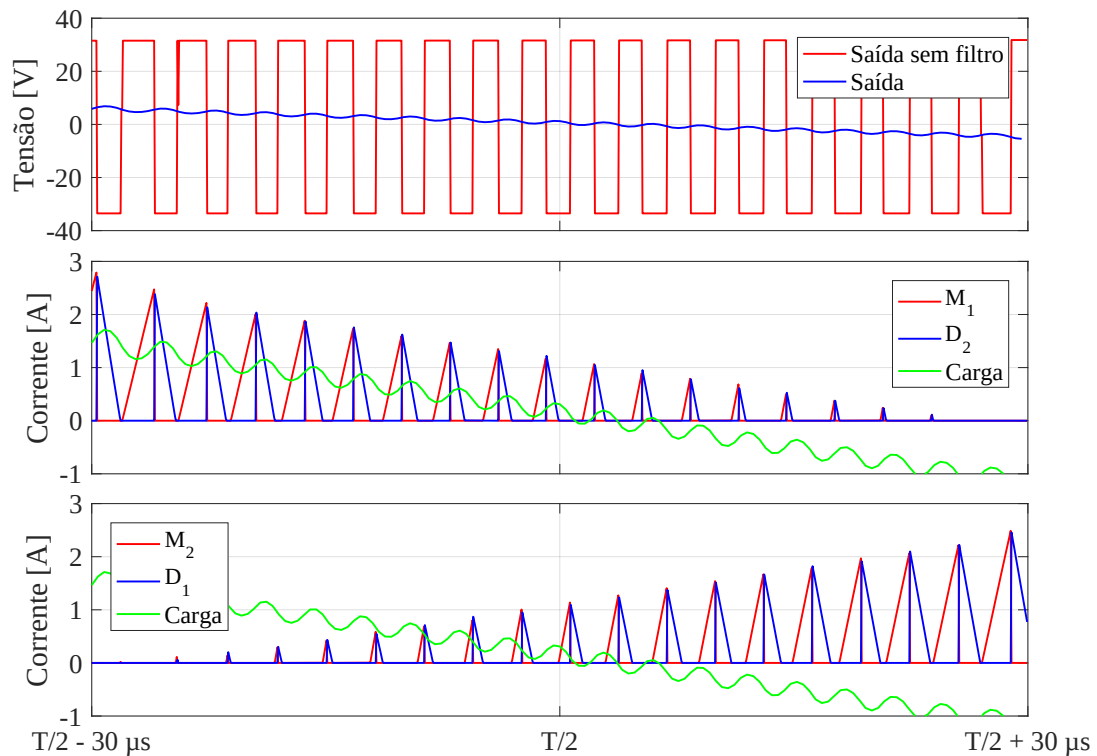


Fonte: próprio autor.

Nota-se também que para valores de tensão de saída próximas de zero (Região 1) a corrente nos semicondutores atinge zero, ou seja, ocorre uma mudança no sentido da corrente do indutor. Esta alternância faz com que o segundo par complementar M_2 e D_1 entre em condução, de acordo com o sinal de comando dos interruptores.

Partindo para uma análise mais detalhada mediu-se as distorções harmônicas, de forma semelhante aos métodos explicados na Subseção 8.1.5. Para 100 W de potência saída obteve-se uma THD de 31,92 m%, atingindo seu menor de 18,44 m% para 60 W de saída. Com uma potência acima do nominal este valor aumentou para 244,3 m% (com 120 W).

Figura 7.6 – Tensão e corrente de saída simuladas: instante com corrente de saída nula.



Fonte: próprio autor.

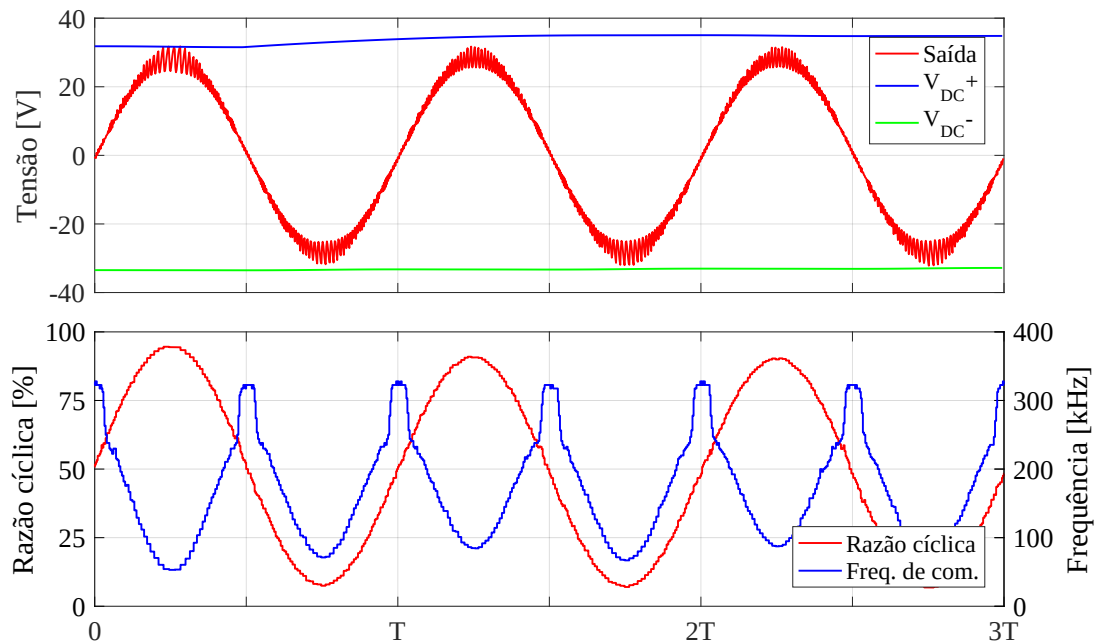
Através da Figura 7.7 nota-se, conforme esperado, a variação da razão cíclica assim como da frequência de comutação do amplificador. Para esta imagem é detectado cada transição de estado da forma de onda presente antes do filtro de saída, ou seja, existem algumas pequenas diferenças em relação ao sinal enviado ao gatilho do interruptor, tais como tempo morto e atraso de comutação.

A razão cíclica apresenta uma variação senoidal de acordo com forma de onda de entrada, com máximos e mínimos coincidentes. Já a frequência de comutação apresenta vales para maiores amplitudes de tensão de saída e máximos próximos à tensão nula. Uma distorção é vista através de um degrau de frequência para todas essas regiões de máximos, e isto se deve à transição do amplificador das regiões 2 ou 3 para a região 1 (conforme descrito na Figura 4.2). Outro ponto que pode ser extraído da frequência de comutação é que esta apresenta diferentes valores de mínimo, devido à ondulação presente no barramento simétrico do amplificador.

7.3 COMPARAÇÕES

A fim de verificar a proximidade dos cálculos realizados com os valores obtidos via simulação, é apresentada a Tabela 7.1. Nota-se a ondulação de saída não é considerada no projeto, desta forma existe uma maior diferença entre valores máximos de tensão de saída e correntes

Figura 7.7 – Simulação da razão cíclica e frequência de comutação do amplificador.



Fonte: próprio autor.

do interruptor e saída. Para basicamente todos os valores existe uma grande proximidade, o que implica em dizer que o modelo estudado e projetado confere com a simulação.

É informado que os valores representados na coluna "Teórico" são obtidos através de equações previamente definidas durante o Capítulo 6, desenvolvidas em planilhas de cálculos. Já a coluna "Simulado" é obtida através da ferramenta Simulink em conjunto com *scripts* do MATLAB, a fim de calcular perdas de comutação com valores instantâneos, contabilizar o número de comutações para perdas de gatilho, assim como medir valores de ondulações, correntes e tensões sobre os componentes do circuito.

O valor do rendimento, tanto o teórico quanto o simulado segue o mesmo procedimento apresentado na Seção 6.15. Onde são consideradas perdas de comutação e condução sobre os interruptores, perdas internas do CI IRS2092, perdas sobre o resistor de gatilho assim como perdas no indutor de saída. Desta forma o rendimento apresentado contempla somente o estágio inversor, desconsiderando-se as perdas existentes no retificador de entrada e reguladores de tensão adicionais.

Tabela 7.1 – Comparação entre resultados numéricos teóricos e simulados.

Medição	Tipo	Teórico	Simulado
Tensão de saída	Eficaz	20 V	20,05 V
	Máximo	28,284 V	32,32 V
	Ondulação	-	7,41 V
Corrente de saída	Eficaz	5 A	5,01 A
	Ondulação	-	1,85 A
Corrente no interruptor	Eficaz	3,246 A	3,34 A
	Médio	1,84 A	1,88 A
	Máximo	7,071 A	8,57 A
Corrente no diodo	Eficaz	1,401 A	1,34 A
	Médio	0,411 A	0,38 A
Tensão no interruptor	Máximo	70 V	69,8 V
Ganho	-	8,081	8,57
Rendimento	-	96,018 %	95,87 %
Potência de saída	Médio	100 W	100,55 W

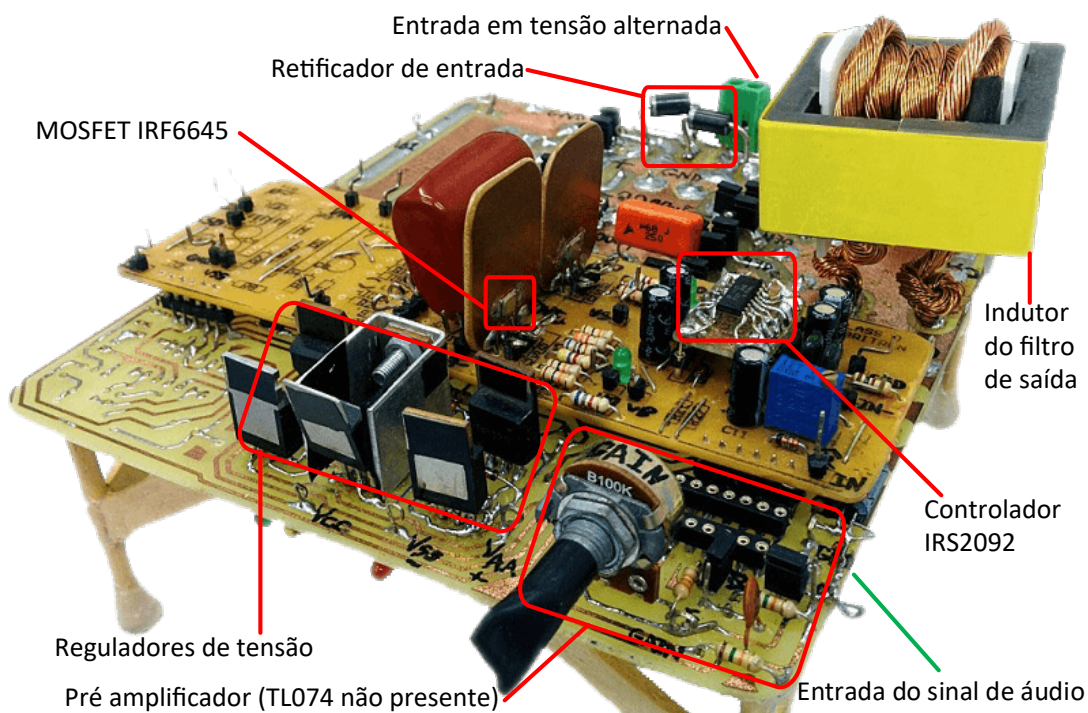
Fonte: próprio autor.

8 RESULTADOS EXPERIMENTAIS DO AMPLIFICADOR CLASSE D

Este capítulo contém os dados experimentais do amplificador classe D construído para este trabalho. Dividiu-se os resultados em três seções, contendo primeiramente considerações e métodos de extração de resultados, formas de onda da operação nominal do amplificador, e por último, uma análise mais detalhada das especificações do amplificador obtido.

O protótipo implementado é representado na Figura 8.1. A Figura 8.2 apresenta um detalhamento adicional para os capacitores utilizados no barramento.

Figura 8.1 – Fotografia do protótipo implementado (vista frontal).



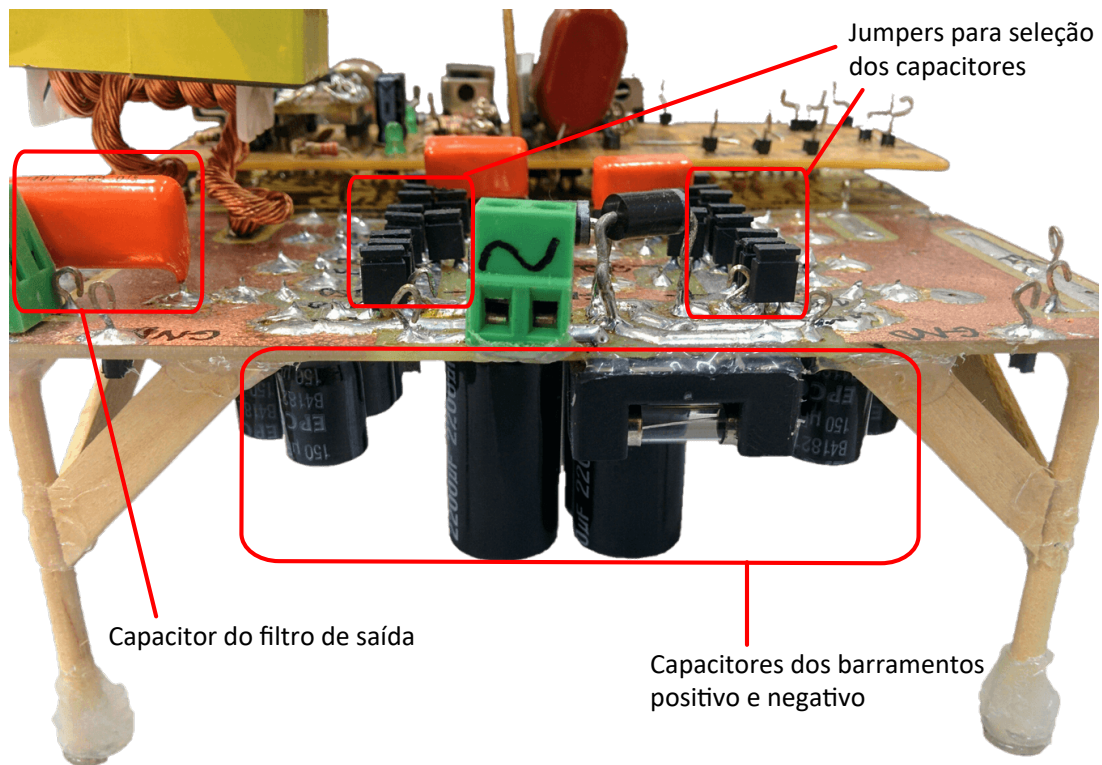
Fonte: próprio autor.

8.1 CONSIDERAÇÕES DOS RESULTADOS EXPERIMENTAIS

Esta seção apresenta as dificuldades iniciais enfrentadas durante a implementação e operação do protótipo construído no laboratório assim como pequenas modificações de projeto ao longo dos primeiros testes. São detalhados os principais equacionamentos utilizados para a extração dos resultados de medição expressos na Seção 8.3.

Com a disponibilidade de um gerador de sinais digital do laboratório, optou-se em não utilizar o pré amplificador projetado, nem o estágio de inversão da tensão de entrada. Portanto,

Figura 8.2 – Fotografia do protótipo implementado (vista traseira).



Fonte: próprio autor.

a forma de onda da saída apresenta uma defasagem de 180° que é removida via *software* para a representação em fase nas formas de onda dos resultados.

8.1.1 Desequilíbrio de tensão no barramento simétrico

O projeto inicial para o retificador de entrada, era um retificador onda completa, a quatro diodos, sobre o barramento completo ($2 V_{DC}$) e sem ponto médio. Porém um dos primeiros testes realizados com este circuito de entrada apresentou um grande desbalanço de tensão entre os dois barramentos, causado por diferentes consumos de corrente destes e também por não haver nenhum tipo de controle por parte do amplificador, sobre a tensão dos barramentos. A solução proposta é a alteração para um retificador meia onda, à dois diodos, com ponto central (também chamado de dobrador de tensão). A adição do ponto central garantiu um melhor equilíbrio de tensão durante os testes.

8.1.2 Sobretensão nos interruptores

Com a presença de diodos roda livre, intrínsecos aos interruptores, esperava-se uma sobretensão nula. Porém outra dificuldade vista durante os primeiros testes é a presença de so-

bretensão nos terminais dos interruptores. Os seguintes fatores são possíveis causadores deste efeito:

- Indutância parasita nas trilhas
- Velocidade de comutação dos interruptores
- Corrente de recuperação reversa do diodo intrínseco

Quanto à indutância parasita, tentou-se ao máximo reduzir os comprimentos das trilhas assim como adicionar capacitores de desacoplamento sobre o barramento completo (fonte do interruptor $S1$ e dreno de $S2$), porém sem sucesso na correção deste problema. Quanto à corrente de recuperação reversa do diodo intrínseco, poderia ser trocado o interruptor por outro que apresentasse um diodo com melhores características, porém esta não é uma solução de interesse à este projeto.

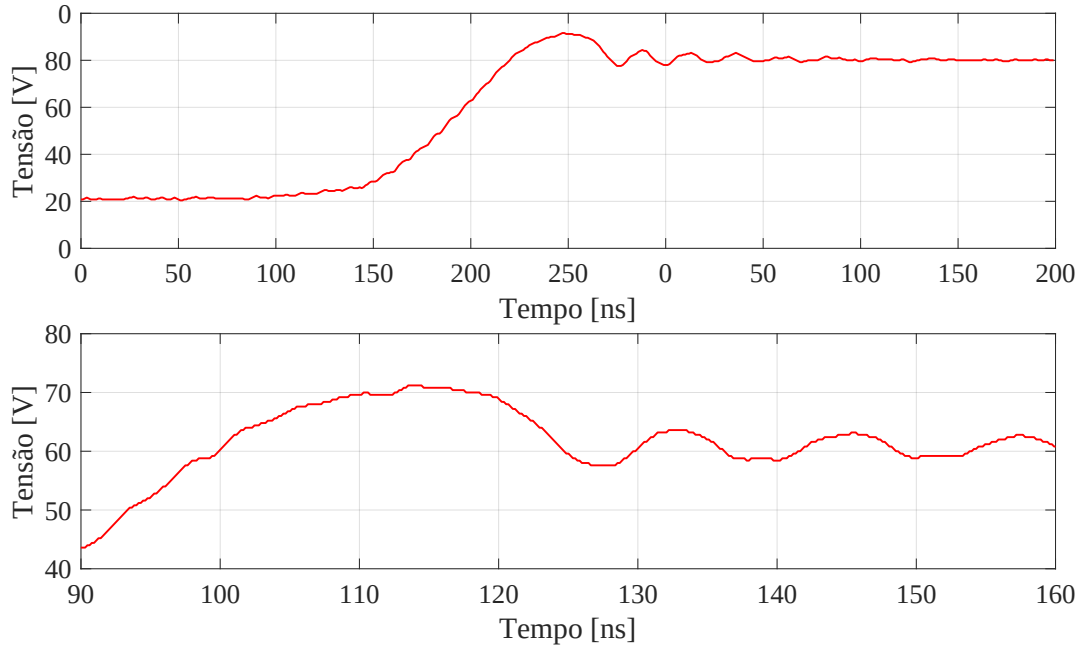
Portanto é escolhido alterar a velocidade de comutação do interruptor utilizado. Esta ação acarreta na diminuição da derivada de corrente no circuito, permitindo assim menores variações de corrente às indutâncias parasitas presentes, reduzindo então os valores de sobretensão. Como método de redução procurou-se aumentar o resistor de gatilho, e por via de testes e ajustes, chegou-se ao valor de $68\ \Omega$ como solução. Este novo valor de resistência de gatilho aumenta os tempos de subida e descida para até 60 ns. Desta forma torna-se necessário alterar a configuração de tempo morto no IRS2092 para 105 ns por motivos de prevenção ao curto de braço.

Sem a correção do resistor de gatilho atingiu-se valores de tensão de pico sobre os interruptores de até 80 V para somente 20 W de potência de saída, sendo 50 V a tensão do barramento (V_{DC}) e os 30 V adicionais de sobretensão devido á derivadas de corrente sobre indutâncias parasitas. A Figura 8.3 apresenta o valor de sobretensão com a correção do resistor de gatilho.

Para a operação com potência nominal do amplificador (100 W) mediu-se um valor de tensão de pico de 70,4 V sobre os interruptores. Deste total, 60 V pertencem ao barramento V_{DC} , e os 10,4 V adicionais provém da interação com indutâncias parasitas. Portanto a correção via resistor de gatilho mostrou-se efetiva.

Através da forma de onda de sobretensão aproximada, nota-se uma ressonância em alta frequência, causada por indutâncias parasitas em série com o interruptor com o seu valor de capacitância de saída. Esses fatores são relacionados de acordo com a Equação 8.1. O baixo valor de indutância obtido é característico de uma trilha, evidenciando a existência destas indutâncias parasitas.

Figura 8.3 – Sobretensão vista sobre o interruptor S1 (P_o 100 W, 1 kHz).



Fonte: próprio autor.

$$f_{ress} = \frac{1}{2 \cdot \pi \sqrt{L_{parasita} \cdot C_{oss}}} \quad (8.1)$$

$$L_{parasita} = 35,27 \text{ nH}$$

8.1.3 Nível médio na saída do amplificador

Outro problema evidenciado é a presença de um nível médio na tensão de saída do amplificador, chegando em até 1 V para a tensão eficaz nominal de saída (20 V). Notou-se que o gerador de sinais acoplado à entrada não apresentava nível médio suficiente para ser amplificado pelo ganho e explicar este valor médio na saída, e também que o capacitor C_{IN} de entrada não apresentava nível médio. Como o circuito do amplificador projetado carece de um controle de nível médio de saída, não sendo considerado o foco deste trabalho, optou-se por adicionar um nível médio na entrada suficiente para anular o valor médio da saída. Este procedimento é realizado para todos os dados obtidos experimentalmente.

8.1.4 Carga utilizada

Este amplificador é projetado e operado com uma carga resistiva. Sabe-se que os alto falantes apresentam impedâncias diferentes, e podem ser modelados e utilizados como parte do filtro de saída Bertoldi (2016), porém este não é o objetivo principal deste trabalho. Portanto,

utiliza-se uma carga puramente resistiva. O primeiro banco de cargas utilizado nos experimentos resultou em uma resposta ao longo da frequência muito diferente do esperado teoricamente, através do projeto do filtro de saída. Ao realizar a medição da impedância desta carga supostamente resistiva, obteve-se um valor de $3,7932/1,64^\circ$, ou seja, para um modelo série, uma indutância de $17,27 \mu\text{H}$, afetando drasticamente o filtro de saída projetado.

Buscando uma alternativa para a carga, optou-se por uma resistência comercial de chuveiro. Uma nova medição apresentou $3,9782/0,35^\circ$, reduzindo a indutância para $3,8677 \mu\text{H}$. Apesar de ainda não ser uma carga puramente resistiva, optou-se por continuar os experimentos com esta carga, por sua redução no valor parasita de indutância. Este valor é então inserido nas simulações assim como no traço da curva teórica, conforme apresentados em sequência nos resultados.

8.1.5 Cálculos de THD deste trabalho

O cálculo da THD da tensão de saída é expresso na Equação 8.2. Onde o primeiro termo somado representa o nível CC da forma de onda, e as amplitudes adicionais são as amplitudes das harmônicas encontradas.

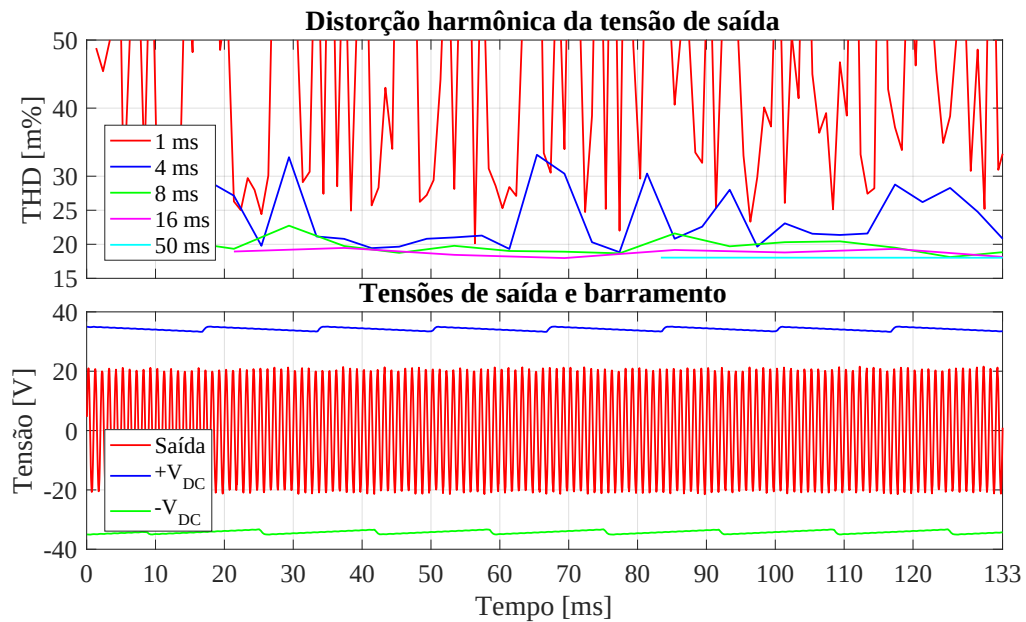
$$THD_{\%} = 100 \cdot \sqrt{\left(\frac{V_0}{V_1}\right)^2 + \sum_{n=2}^{\infty} \left(\frac{V_n}{V_1}\right)^2} \quad (8.2)$$

Este processo é realizado para harmônicas que possuam frequências audíveis, ou seja, para valores de até 20 kHz. Portanto a frequência teste de 1 kHz utiliza o somatório das vinte primeiras harmônicas.

Quanto ao número de períodos para o cálculo da distorção harmônica, optou-se por uma simulação para verificar o melhor período a ser inserido como a base de cálculo. A Figura 8.4 apresenta o valor da THD para diferentes tempos de amostragem, indicado no primeiro gráfico. Já o segundo gráfico contém as formas de onda de tensão de saída assim como os valores dos barramentos, que oscilam de acordo com a potência consumida.

É visível que períodos menores levam em consideração pontos que possuem uma maior distorção, causando uma grande oscilação no valor da THD (1 ms). Opta-se por um valor maior de período, como o de 50 ms, pois as medições de THD apresentam uma menor variação entre si. Desta forma são inclusos três períodos completos da ondulação de entrada (causada pelo retificador meia onda, 60 Hz) assim como um número inteiro de períodos de forma de onda de saída, 50 para 1 kHz. É visto que períodos maiores de cálculo, como de 64 ms, os resultados apresentam-se semelhantes.

Figura 8.4 – Resultados de distorção harmônica para diferentes tempos de amostragem, obtido via simulação.



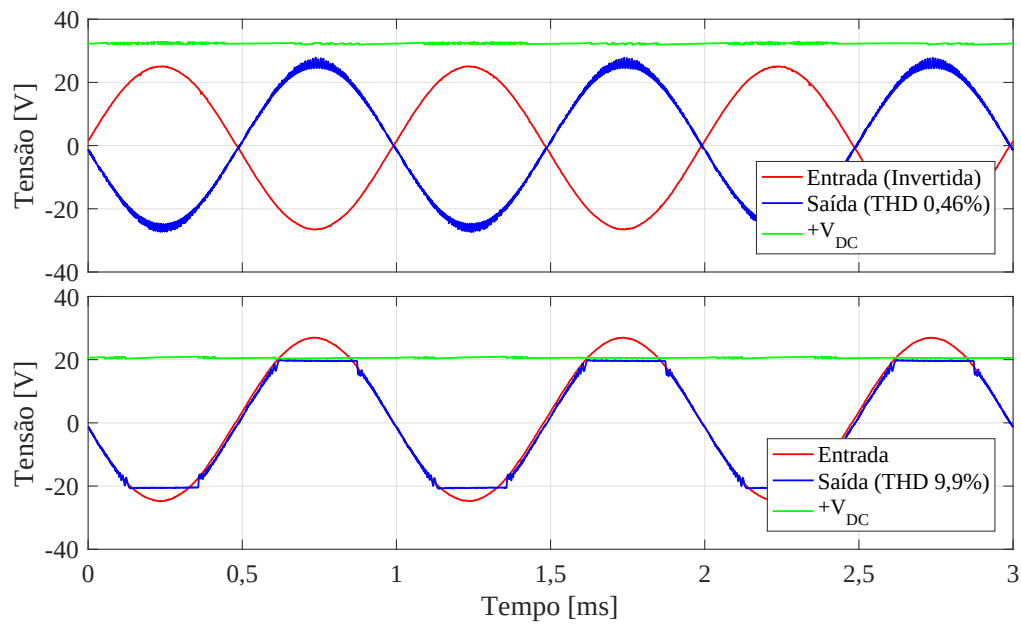
Fonte: próprio autor.

Entretanto este procedimento de cálculo faz com que períodos de saída que apresentem grande distorção influenciem com menor peso sobre o valor final de THD. A Figura 8.5 apresenta um mesmo valor de tensão de entrada, para diferentes valores de tensão de barramento (gerados por uma fonte de tensão CC, com ondulação menor que 2 %). Nota-se que uma tensão de barramento menor que o valor de pico à ser sintetizado na saída faz com que o efeito de saturação prevaleça no amplificador, fenômeno conhecido como *clipping*. Como detalhamento adicional, é visto a saturação da ação de controle de tensão durante o instante em que a tensão de saída deixa de apresentar *clipping*, este mesmo fenômeno é verificado via simulação através do incremento da referência interna, causada pelo efeito integrador do controle implementado.

Quanto à aquisição de dados experimentais, utilizou-se um osciloscópio com maior capacidade de armazenagem de pontos. As formas de onda salvas apresentam pelo menos três períodos de forma de onda na frequência da rede, incluindo os 50 períodos da forma de onda de saída (1 kHz). Para estes dados, são obtidos arquivos com um milhão de pontos, garantindo uma amostragem de 100 ns. Outro ponto é a utilização da função *high resolution* presente no osciloscópio utilizado, Tektronix MSO 3014. Através da Figura 8.6 nota-se que o valor calculado de distorção harmônica não apresentou modificação (valor entre parênteses na legenda). Portanto conclui-se que esta função não influencia nos resultados experimentais, em termos de distorção harmônica.

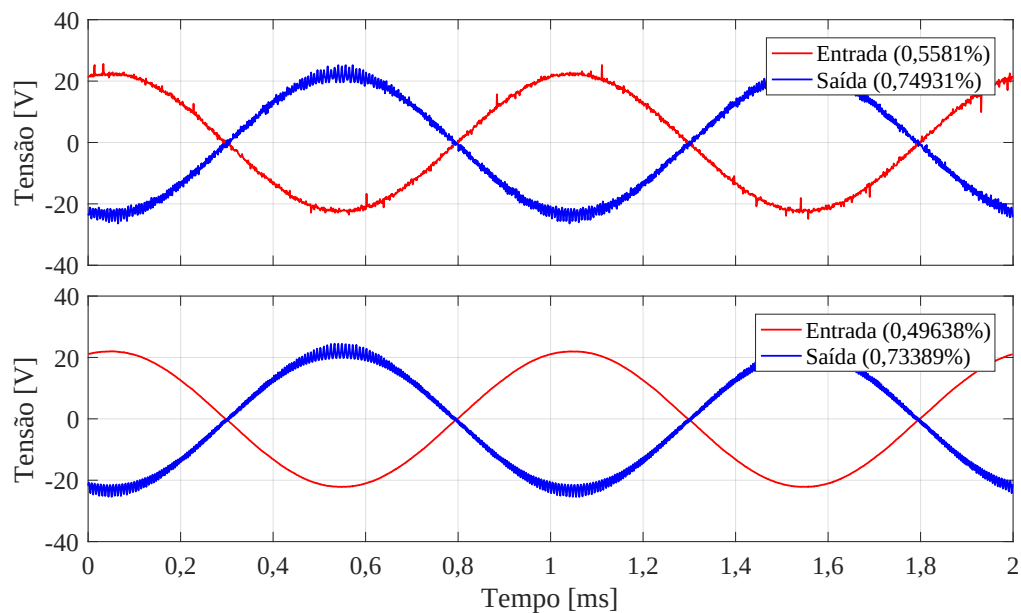
Como última consideração sobre o cálculo da THD, é evidenciado que o sinal inserido na entrada do amplificador contém uma distorção harmônica diferente de zero. A fim de apresentar

Figura 8.5 – Formas de onda experimentais para uma forma de onda de saída sem e com *clipping*.



Fonte: próprio autor.

Figura 8.6 – Formas de onda de tensão de saída e entrada (multiplicada pelo ganho) com e sem a função *High Resolution*.



Fonte: próprio autor.

resultados somente da distorção gerada pelo amplificador, optou-se pela subtração das componentes harmônicas de entrada, do sinal de saída, sendo aquelas multiplicadas pelo ganho do inversor. Este procedimento é explicitado na Equação 8.3. Como o sinal de entrada apresenta

um nível CC para compensar a saída, não é realizada esta subtração para o nível CC do sinal de saída.

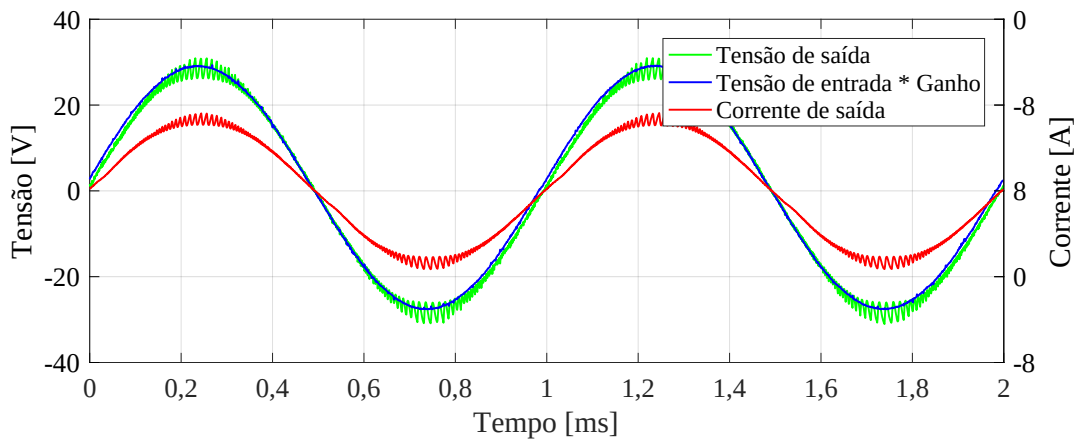
$$THD_{\%} = 100 \cdot \sqrt{\left(\frac{V_{out_0}}{V_{out_1}}\right)^2 + \sum_{n=2}^{\infty} \left(\frac{V_{out_n} - G_V \cdot V_{in_n}}{V_{out_1}}\right)^2} \quad (8.3)$$

8.2 OPERAÇÃO DO PROTÓTIPO IMPLEMENTADO

8.2.1 Formas de onda de saída

A Figura 8.7 apresenta as tensões de entrada e saída do amplificador, assim como a corrente de saída. Estas formas de onda são obtidas experimentalmente para a operação próximo à nominal (medição de 94,32 W) do protótipo. O valor da tensão de entrada é multiplicado pelo ganho do amplificador, a fim de permitir uma comparação com o formato da tensão de saída.

Figura 8.7 – Formas de onda experimentais: tensão e corrente de saída.



Fonte: próprio autor.

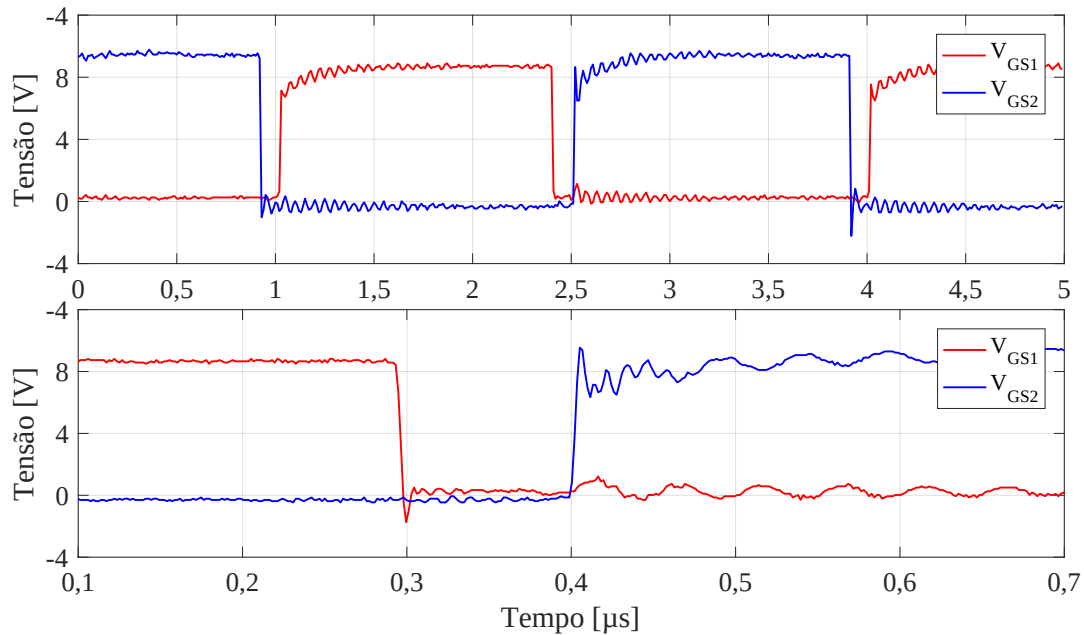
Desta forma de onda apresentada, é medido um valor de tensão eficaz de saída de 20,04 V, e corrente eficaz de 4,71 A. As ondulações de tensão e corrente de saídas apresentam valores de 5,63 V e 1,18 A, respectivamente. A simulação apresentou resultados de 7,41 V e 1,85 A, respectivamente, onde esta não proximidade é explicada via diferença do valor eficaz da corrente de saída, refletindo em seu valor de pico, assim como suas ondulações.

Nota-se uma grande fidelidade quanto à forma de onda senoidal imposta na entrada do amplificador, assim como esperado. Também é visível a variação na ondulação da corrente de saída, atingindo seu valor máximo no pico da senóide de saída, e valores menores mais próximos de zero de tensão de saída. Este valor de tensão de saída é obtido através de um sinal de entrada de 2,35 V, garantindo um ganho de 8,54, próximo ao valor projetado de 8.081.

8.2.2 Formas de onda de gatilho

A Figura 8.8 apresenta as formas de onda experimentais do gatilho dos interruptores. Esta forma de onda é obtida com um sinal nulo de entrada no amplificador, a fim de demonstrar a máxima frequência de comutação deste amplificador.

Figura 8.8 – Formas de onda da tensão de gatilho para os interruptores S1 e S2.



Fonte: próprio autor.

Pode-se verificar um período de aproximadamente 3 μs , o que resulta em uma frequência de 333,33 kHz, conforme especificado no projeto. Nota-se também o valor do tempo morto selecionado de aproximadamente 100 ns, através da forma de onda ampliada. É visto uma menor tensão sobre o gatilho do MOSFET, o que pode ser ocasionado por quedas de tensão provindas do regulador linear LM7812 utilizado.

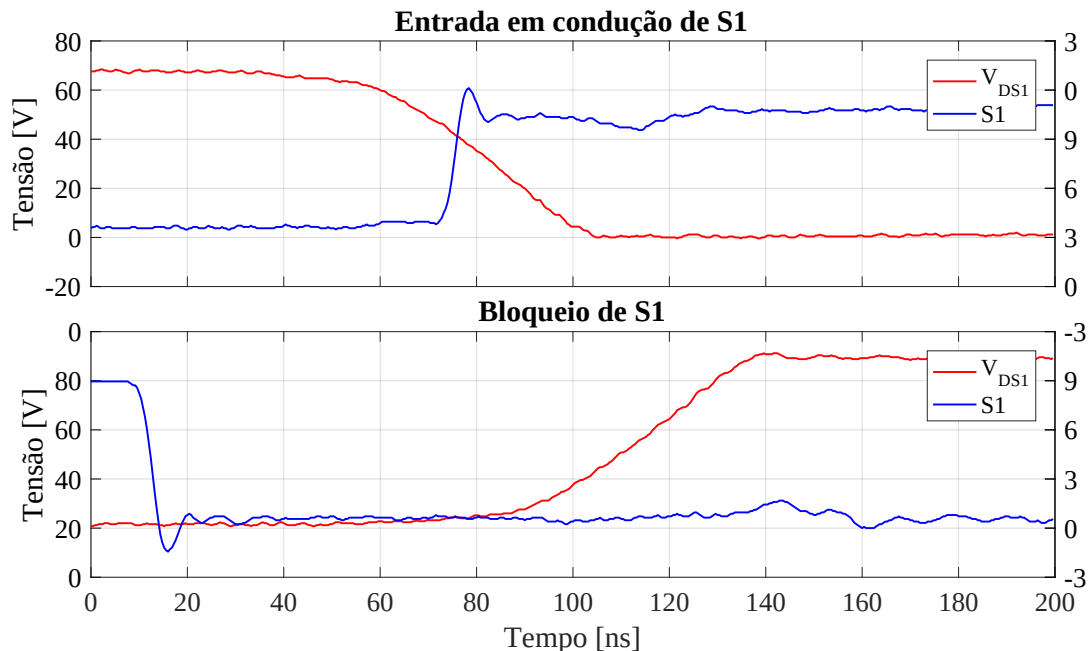
8.2.3 Formas de onda comutação

A fim de verificar a comutação dos interruptores, mediu-se os pulsos de gatilho em conjunto com a tensão entre o dreno e fonte do interruptor, conforme a Figura 8.9. Nota-se uma operação conforme as etapas esperadas, com descidas e subidas entre 0 V e 70 V de acordo com os comandos de entrada em condução e bloqueio, respectivamente.

Uma nota adicional é dada para o bloqueio do interruptor, onde é visto um atraso entre o comando e a ocorrência do evento devido ao tempo morto existente em conjunto com a corrente não mudando de sentido na saída do amplificador. Já para a entrada em condução, nota-se uma

antecedência da queda de tensão sobre o dreno e fonte do interruptor, o que se deve ao fato de ocorrer o bloqueio do interruptor complementar por motivos da corrente sobre o mesmo atingir o valor nulo.

Figura 8.9 – Formas de onda da tensão de gatilho e dreno fonte do interruptor S1.



Fonte: próprio autor.

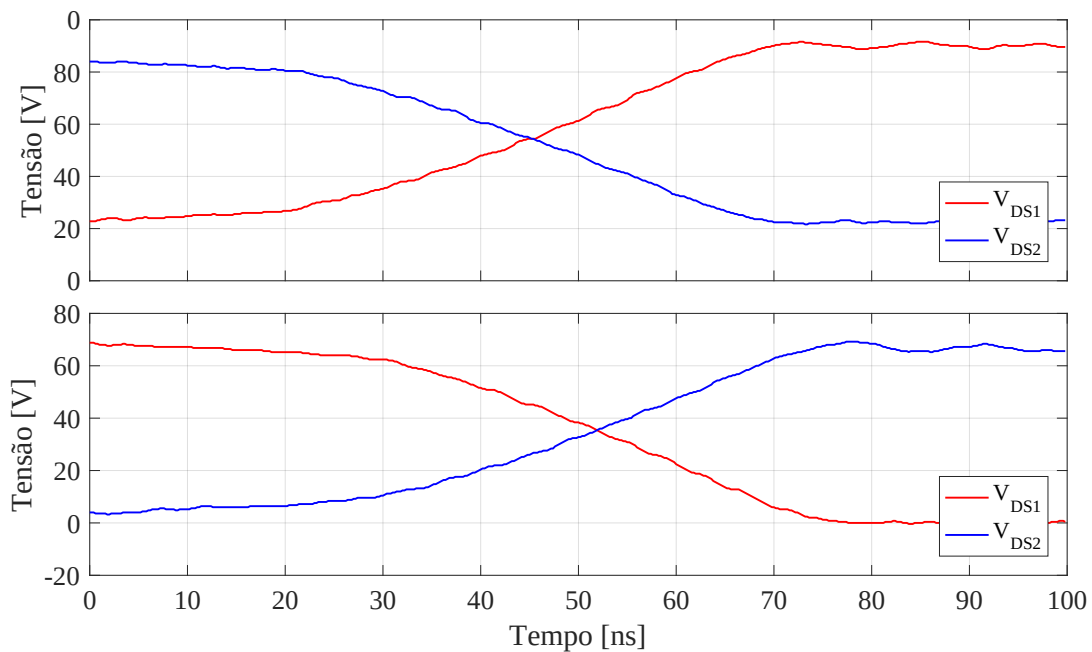
Para verificar o tempo de comutação do interruptor utilizado (IRF6645), utiliza-se as formas de onda da Figura 8.10. Conforme as considerações anteriores e a subsequente mudança do resistor de gatilho, devido à sobretensão existente, mediu-se experimentalmente os tempos de comutação, obtendo-se valores médios de tempo de subida de 39,76 ns, e tempo de descida de 45,42 ns. Os tempos são medidos a partir de 10 % até 90 % do sinal.

Durante as medições, verifica-se uma variação deste tempo de comutação conforme a corrente fluindo através do semiconductor, isto se deve ao comportamento específico do componente. Estes tempos prolongados de transição de estado atingem até 60 ns, reforçando a escolha de um tempo morto de 105 ns.

8.3 ANÁLISE DOS RESULTADOS OBTIDOS

Após a verificação da operação regular do protótipo conforme o projeto, realiza-se diversas medições sob condições específicas de operação a fim de se obter curvas de desempenho deste amplificador. Todos os testes são executados com a mesma carga resistiva (conforme descrito na Subseção 8.1.4). A fonte de entrada é um retificador meia onda, com nível de tensão ajustado através de um transformador com número de voltas variável em 35 V de pico. Os

Figura 8.10 – Tensão entre o dreno e fonte dos interruptores $S1$ e $S2$, detalhando o tempo de subida e descida.



Fonte: próprio autor.

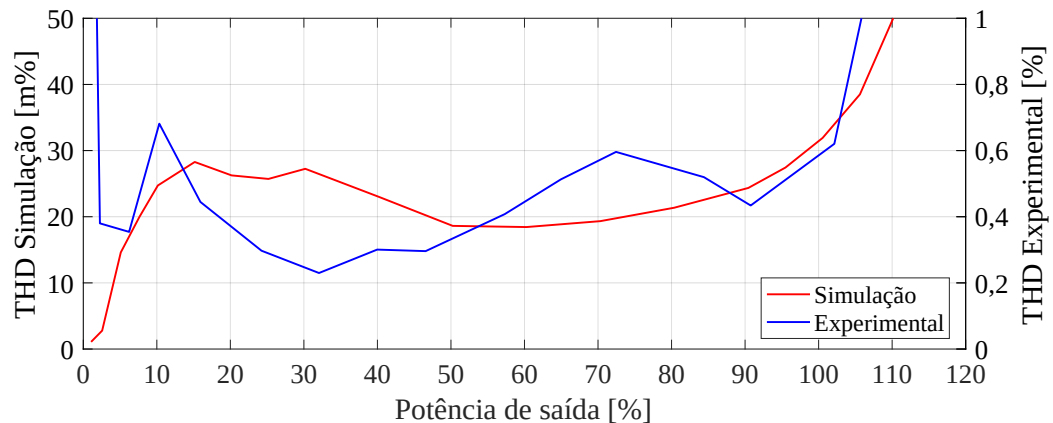
testes são realizados para uma frequência de entrada de 1 kHz (quando não especificado) no amplificador, provinda de um gerador de sinais digital (Tektronix AFG 3021B). Utiliza-se de ventilação forçada durante as medições, para evitar o sobreaquecimento do amplificador.

8.3.1 THD *versus* potência de saída

Primeiramente é avaliada a THD de saída ao longo da variação da potência entregue à carga conectada, conforme a Figura 8.11. Experimentalmente fica clara uma região de vale com um valor de distorção harmônica de 0,230 % para 32 W. Este vale apresenta-se um pouco deslocado para os dados obtidos via simulação, com o valor central do vale em torno da metade potência nominal.

Verifica-se via simulação uma grande redução do nível de distorção harmônica para valores de potência menores que 15 W. A explicação para este acontecimento está na amplitude do sinal de saída, onde para estas potências, só existe a operação do amplificador sobre a região 1, conforme a Figura 4.2. Portanto, como não existe distorção no ganho do amplificador, pois não existe alternância de região de operação, têm-se idealmente uma redução dos níveis de THD. Por outro lado, nos resultados experimentais não houve este comportamento, e isto se deve à presença de ruídos de medição para estas faixas de tensão de saída assim baixas, não considerados via simulação.

Figura 8.11 – Resultados de distorção harmônica ao longo da variação da potência de saída.



Fonte: próprio autor.

A operação nominal (100 W) do protótipo resultou em uma THD de 0,620 %, e de 4,879 % para 120 W, para uma carga de $4\ \Omega$ (frequência de 1 kHz). Um dos principais motivos do aumento de THD para a operação acima do nominal provém da grande ondulação de tensão no barramento, ocasionando grandes regiões de *clipping*. Uma discussão mais detalhada sobre a ondulação é realizada posteriormente.

8.3.2 Espectro harmônico ao longo da potência de saída

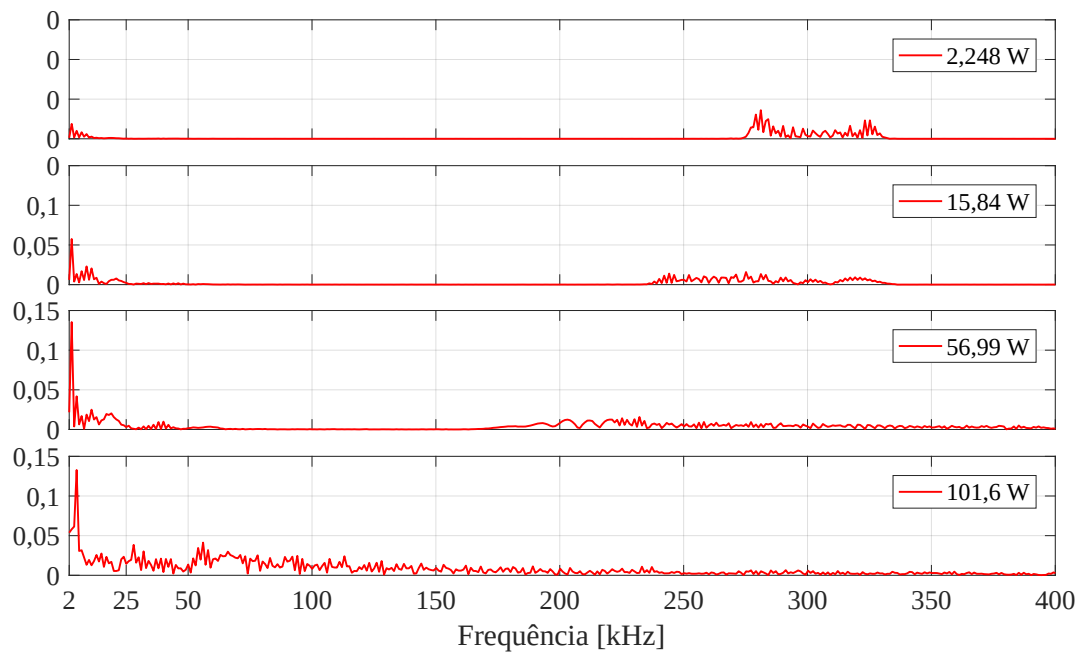
A fim de verificar o conteúdo harmônico da forma de onda de tensão de saída, apresenta-se a Figura 8.12. As amplitudes dos harmônicos são expressas em tensão de pico, e são expostas harmônicas posteriores à fundamental. Pode-se visualizar a mudança da distribuição das harmônicas com o aumento da potência de saída. Como fator determinante para o aumento da distorção harmônica de saída existe um aumento da amplitude das harmônicas dentro da faixa audível.

Nota-se uma maior distribuição ao longo da frequência de comutação, devido à mudanças na mesma decorrente da modulação auto oscilante. Também é possível visualizar um aumento do conteúdo harmônico em torno de 25 kHz e 100 kHz, porém esta faixa não influencia nos cálculos de THD, pois estes consideram harmônicas somente até 20 kHz.

8.3.3 Resposta na frequência

Uma análise para a resposta do amplificador é realizada na Figura 8.13 onde existem curvas para os dados teóricos, simulados e experimentais ao longo de uma varredura na frequência. Os testes são realizados para uma potência de saída de 50 W e a carga projetada de $4\ \Omega$. O com-

Figura 8.12 – Amplitudes das harmônicas presentes na saída do amplificador para diferentes potências de saída.



Fonte: próprio autor.

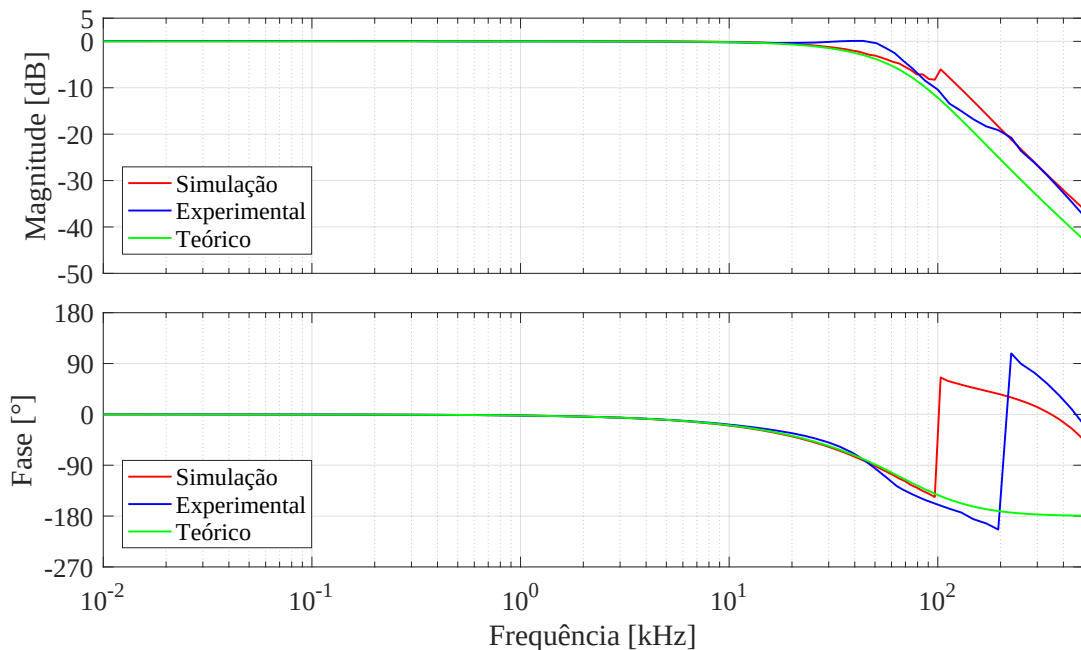
portamento de ganho fixo para todas as frequências audíveis é evidenciado para os resultados experimentais e de simulação.

Conforme detalhado na Subseção 8.1.4, a carga conectada não apresenta um comportamento exclusivamente resistivo, sendo que uma das principais influências é a indutância série existente. Porém este valor adicional de indutância é inserido ao modelo teórico e representado na curva demonstrada. Conforme testes adicionais, nota-se que o comportamento visto experimentalmente é típico para um sistema com uma resistência de saída maior, por exemplo, $6\ \Omega$. Conclui-se então que a carga utilizada está sofrendo influências do efeito *skin* ou pelicular, de forma que a alta frequência aplicada ao condutor implica em uma redução da área de condução efetiva de energia, refletindo em um aumento de resistência.

Este efeito ocorre para frequências acima de 40 kHz e ocasiona um aumento na frequência de corte do filtro, projetado para uma carga fixa de $4\ \Omega$. Uma maneira efetiva de impedir a emissão de altas frequências (acima do limite de audição) para a saída, é atenuar estas frequências na entrada do amplificador, através da introdução de um filtro passa baixas, porém esta solução não é aplicada neste trabalho.

Através da varredura apresentada ao longo da frequência pode-se extrair a banda passante do amplificador como sendo de 64 kHz, sendo que a banda passante do filtro de saída é teoricamente de 44 kHz (com a adição da indutância série presente na carga).

Figura 8.13 – Resposta do amplificador ao longo da variação da frequência de entrada.



Fonte: próprio autor.

A Figura 8.14 quantifica os valores de THD para a faixa de frequência de interesse de um amplificador de áudio, de 20 Hz a 20 kHz. Os valores apresentados possuem conteúdos harmônicos até 20 kHz somente, e nota-se que experimentalmente obteve-se uma distribuição semelhante ao resultado via simulação. Para a resposta experimental, a THD manteve-se em torno de 0,2 % para frequências menores que 2 kHz.

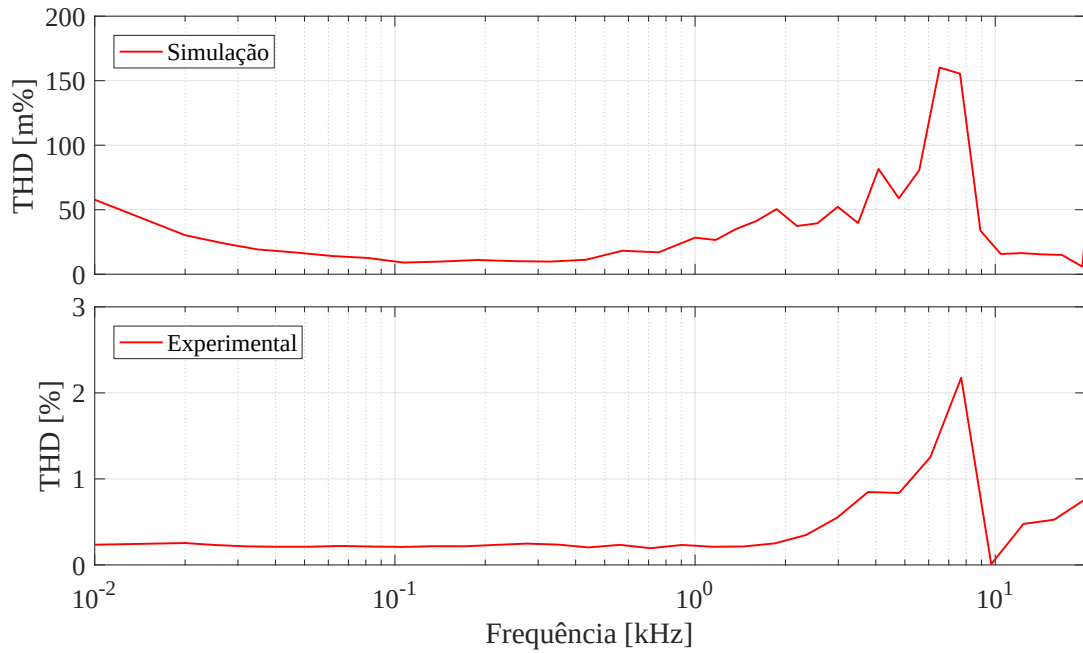
8.3.4 Rendimento do amplificador

O rendimento do protótipo do amplificador classe D é apresentado na Figura 8.15. O rendimento experimental é obtido através do analisador de energia Tektronix PA4000, com a utilização de cálculos internos e em tempo real da entrada e saída do amplificador. Nota-se claramente uma grande semelhança no formato dos resultados experimentais em comparação com a simulação deste amplificador. Como principais resultados têm-se o valor de 87,42 % para uma potência nominal de saída (100 W), assim como o valor máximo de 87,81 % visto para uma potência de saída de 119,8 W.

A curva denominada Simulação 1 apresenta os resultados de rendimento simulados somente para o estágio inversor do amplificador de áudio.

Porém um aspecto dos resultados experimentais que não está incluso nas simulações, é a geração dos níveis de tensão auxiliares para a polarização do circuito de controle. Estes possuem reguladores lineares para +5 V, -5 V e +12 V, todos partindo de um dos barramentos de

Figura 8.14 – Resultados de distorção harmônica ao longo das frequências audíveis.



Fonte: próprio autor.

± 35 V. Como a corrente consumida por cada um desses reguladores não é medida experimentalmente, nem informado precisamente pelo fabricante, o cálculo do rendimento se torna menos direto de se realizar.

Uma solução é a medição da temperatura presente nesses reguladores de tensão a fim de estimar, em conjunto com a resistência térmica do encapsulamento, as perdas devido ao efeito Joule sobre estes componentes do circuito. Apesar desta solução, optou-se em não realizar estas medições térmicas, devido a incerteza da resistência térmica para a disposição de todos estes componentes na placa (todos muito próximos) pois desta forma existem diferentes gradientes de temperatura nas proximidades, influenciando no calor dissipado ao ambiente.

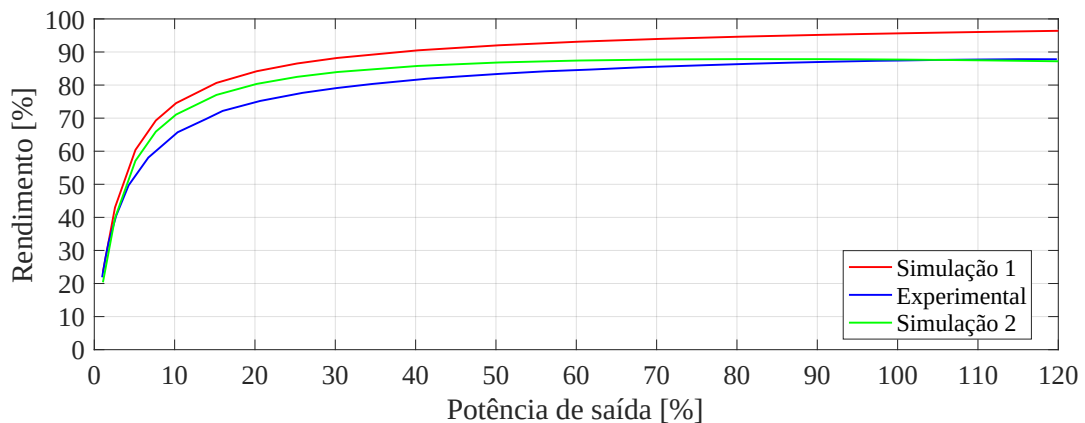
Porém, por mérito de comparação, estipula-se um consumo de 25 mA para as fontes de 5 V e 50 mA para a restante, e estima-se uma potência dissipada de 3,13 W, e este valor é incluso na segunda curva de simulação apresentada na Figura 8.15. Outro ponto importante é que o valores obtidos experimentalmente englobam o estágio retificador do amplificador, portanto, por mérito de comparação (curva denominada Simulação 2), são consideradas as perdas no retificador dobrador de tensão, assim como os capacitores do barramento, conforme a Equação 8.4.

$$\begin{aligned} P_{D_{\text{retificador}}} &= I_{D_{\text{med,retificador}}} \cdot V_{fwd} \\ P_{C_{\text{retificador}}} &= I_{C_{\text{ef,retificador}}}^2 \cdot R_{ESR} \end{aligned} \quad (8.4)$$

Considera-se como tensão de polarização direta do diodo 1 V, e a associação de capacitores do barramento resultando em uma resistência série equivalente de 20 m Ω , assim como

a presença de dois diodos e dois barramentos. Desta forma, em conjunto com os valores de correntes eficaz e média obtidos via simulação, obtém-se a curva de rendimento total do amplificador englobando os dois estágios presentes, assim como as perdas nos reguladores de tensão. Esta curva é denominada Simulação 2.

Figura 8.15 – Rendimento do amplificador ao longo da variação da potência de saída (onde a Simulação 2 engloba o estágio retificador do amplificador e os reguladores de tensão).



Fonte: próprio autor.

Como nota adicional, é informado que a simulação da Figura 8.15 apresenta valores de tempo de descida e subida do interruptor ajustados de acordo com o novo resistor de gatilho. Outros fatores como tempo morto, ondulação do barramento e não linearidade da carga (adição de uma pequena indutância parasita série) também são inclusos neste cálculo de rendimento via simulação.

Portanto nota-se uma grande semelhança do valor simulado de eficiência ao considerar-se as perdas envolvidas no estágio retificador. Como resultado para a operação em potência nominal (de 100 W) tem-se 87,42 % experimental e um valor de 88,11 % obtido via simulação.

8.3.5 Comparações com outros amplificadores classe D

A Tabela 8.1 apresenta uma comparação em termos de rendimento e THD encontradas neste trabalho, assim como nos demais amplificadores estudados ao decorrer da revisão bibliográfica.

Nota-se um elevado valor de rendimento para o estágio inversor dos amplificadores de áudio, acima de 95 %. Este valor é alcançado neste trabalho por meio de cálculos teóricos, uma vez que os resultados práticos envolvem o estágio retificador. É visto que a eficiência obtida está de acordo com projetos similares em potência de saída. Sobre a THD denota-se um valor

menor que 1 % para todos amplificadores, onde este é considerado um limite em termos de qualidade de áudio.

Tabela 8.1 – Comparação de resultados experimentais com outros amplificadores.

Amplificador	Potência nominal	Rendimento	THD (1 kHz) Valor - Potência
JEFF ROWLAND (2013)	750 W	93 %	0,004 % - 750 W
Soundigital Amplifiers (2016)	400 W	95 %	0,01 % - 60 W
Infineon Technologies AG (2005)	120 W	96 %*	0,005 % - 60 W
Heerdt (1997)	100 W	89 %	0,984 % - 5 W
Schwaab (2012)	100 W	95,4 %*	0,26 % - 80 W
Bertoldi (2016)	84 W	95,11 %*	-
Este trabalho	100 W	87,81 %	0,230 % - 32 W

Fonte: próprio autor.

Nota: *O rendimento refere-se somente ao estágio inversor do amplificador, os demais valores são do amplificador como um todo.

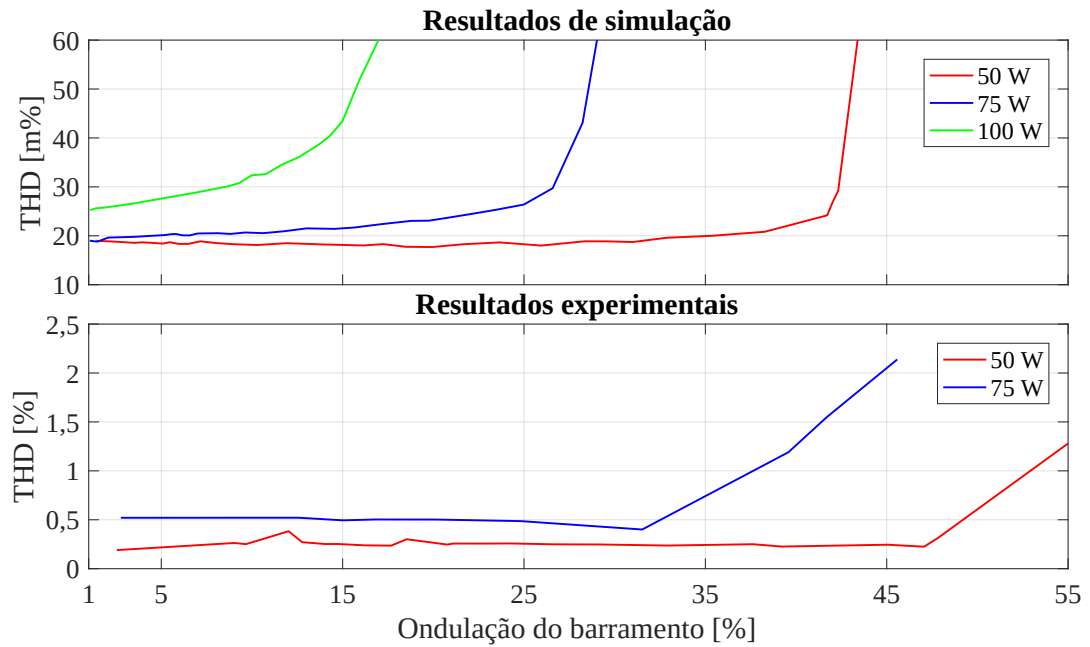
8.3.6 Análise da ondulação no barramento

A partir da Figura 8.16 pode-se analisar a influência da ondulação no barramento sobre a THD da forma de onda de tensão de saída. Para estes testes, utilizou-se diferentes valores de capacitâncias a fim de causar diferentes valores de ondulação do barramento. Em todas as curvas do gráfico, nota-se um ponto em que ocorre um grande incremento no valor da distorção harmônica, isto é causado pelo valor mínimo do barramento atingir o valor de pico da forma de onda da tensão de saída, ou até menos, gerando *clipping*.

Como uma potência de 100 W na saída não permite uma grande janela de variações na ondulação, optou-se por extrair resultados experimentais somente para 50 W e 75 W. Nota-se que os resultados experimentais apresentaram uma grande concordância com os valores obtidos via simulação. Uma grande conclusão que pode ser extraída destes testes é a independência da ondulação no barramento sobre a distorção harmônica presente na saída. Ou seja, uma grande ou pequena ondulação em baixa frequência no barramento implica em uma mesma grandeza de THD produzida na saída, pois a ação de controle é capaz de conter esta influência.

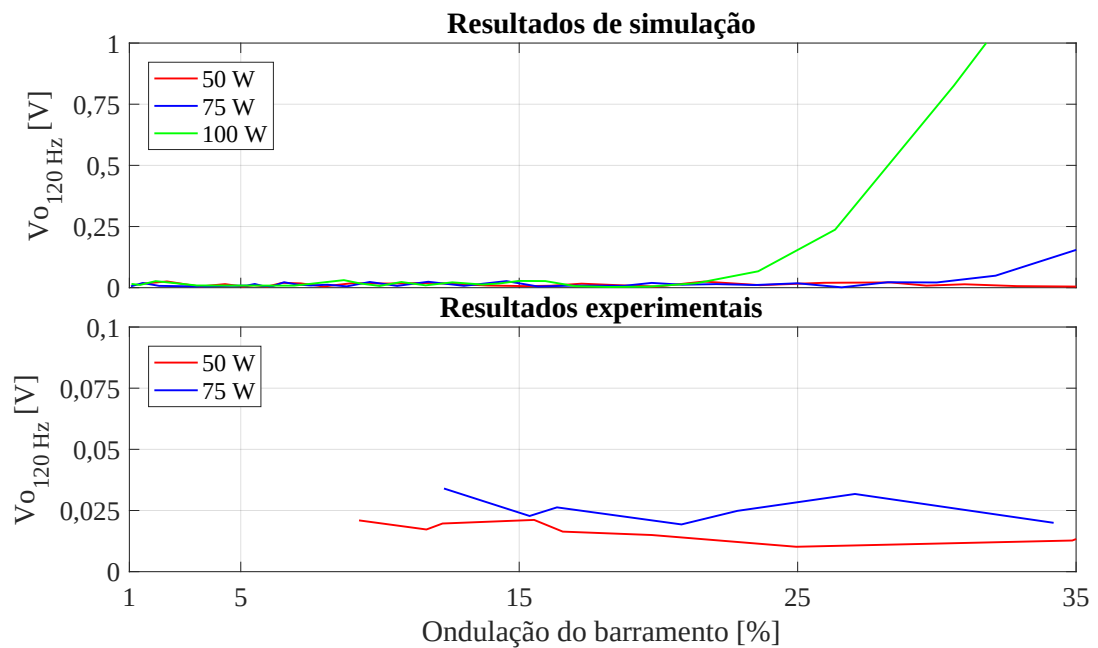
Como análise adicional pode-se verificar a amplitude da componente harmônica de 120 Hz (resultante da ondulação no barramento com o retificador de entrada conectado à rede de 60 Hz) presente na forma de onda de tensão de saída. A Figura 8.17 apresenta esses resultados, e pode-se notar, como esperado, que o controlador deste amplificador é capaz de remover essas harmônicas da tensão de saída, pois a sua amplitude não é afetada ao longo da variação da ondulação sobre o barramento.

Figura 8.16 – Respostas de distorção harmônica ao longo da variação da ondulação no barramento.



Fonte: próprio autor.

Figura 8.17 – Amplitude de harmônicas em 120 Hz na tensão de saída.



Fonte: próprio autor.

9 CONCLUSÃO

Este trabalho apresenta um estudo dos amplificadores classe D aplicados à fins residenciais. O estudo começa por uma revisão bibliográfica das diferentes classes de amplificadores de áudio, contendo uma breve explicação e aplicação de cada uma, seguindo para uma detalhada explicação do amplificador enfatizado pelo trabalho. É visto uma crescente utilização de amplificadores classe D e isto é uma das principais motivações deste trabalho.

Ao decorrer do trabalho nota-se que apesar da complexidade em projetar detalhadamente os componentes do circuito, existem muitas soluções oferecidas no mercado de amplificadores que integram grande parte do circuito em um só encapsulamento, até mesmo com MOSFETs internos. Dentro deste aspecto é evidente que o aumento do desenvolvimento de produtos utilizando destas soluções. Verifica-se também que o CI modulante utilizado é uma alternativa barata e simplificada de se implementar um amplificador, utilizado inclusive em produtos comerciais.

O circuito do amplificador proposto tem seu funcionamento comprovado através de diversas simulações assim como da implementação prática de um protótipo. Apesar das dificuldades iniciais encontradas, houveram correções que levaram o circuito a ser funcional em sua totalidade. Com todo o circuito funcionando adequadamente realiza-se uma análise mais aprofundada dos parâmetros do amplificador, especificando a banda passante, ganho, rendimento, assim como diversas varreduras ao longo de diferentes tensões e frequências de entrada.

Um dos principais desfechos deste trabalho, considerado o foco principal deste trabalho, é a análise da qualidade da forma de onda de saída em termos da especificação da regulação do barramento aplicado ao amplificador. Onde o controle via realimentação auto oscilante do IRS2092 é capaz de garantir uma baixa distorção harmônica independente da ondulação na entrada (garantindo-se a não ocorrência de *clipping*). O estudo é realizado com um CI comercial a fim de esclarecer as especificações de um estágio retificador em termos da THD de saída.

9.1 CONTRIBUIÇÕES

Os seguintes pontos são destacados como contribuições:

- Projeto de um amplificador classe D com poucos componentes externos, e de baixo custo.
- Avanços em termos de esclarecimentos de especificações do estágio retificador, precedente do amplificador de áudio.

- Detalhamentos e explicações de possíveis fontes de introdução de distorção harmônica em amplificadores classe D.

9.2 TRABALHOS FUTUROS

Como itens a serem melhorados ou implementados à este trabalho, sugere-se:

- Adição de uma malha de controle externa ao IRS2092, a fim de remover o nível médio da saída.
- Adição de uma fonte auxiliar, partindo do barramento, para entregar os níveis de tensão necessários para o CI de controle de forma mais eficaz.
- Testar outros tipos de modulação, a fim de verificar a qualidade da tensão de saída com a ondulação do barramento.
- Garantir o balanço entre os níveis de tensão do barramento, através de controle.
- Realizar testes semelhantes porém com um alto falante comercial como carga.
- Realizar testes com um amplificador ponte completa, ou a partir da conexão em ponte de dois meia ponte.
- Melhorias no *layout* desenvolvido, a fim de reduzir as indutâncias parasitas encontradas neste trabalho.

REFERÊNCIAS

- ANDERSSON, S.; LINDEMARK, T. **Improving idle power consumption in class D audio amplifiers**. Dissertação (Mestrado) — Chalmers University of Technology, Göteborg, Sweden, 2014.
- BARBI, I.; FONT, C.; ALVES, R. **Projeto Físico de Indutores e Transformadores**. Florianópolis, SC: Instituto de Eletrônica de Potência, 2002.
- BERTOLDI, B. **Estudo de um amplificador classe D destinado a instrumentos musicais de corda**. Trabalho de Conclusão de Curso (TCC) — Universidade do Estado de Santa Catarina (UDESC), Joinville, SC, 2016.
- BOYLESTAD, R. L.; NASHELSKY, L. **Electronic Devices and Circuit Theory**. 11. ed. [S.l.]: Pearson, 2012. ISBN 9780132622264.
- CROWN INTERNATIONAL, INC. **Opposed current power converter**. United States Patent 5657219, 12 ago. 1997.
- DIGIKEY. 2016. Disponível em: <<http://www.digikey.com/short/3b7hmn>>. Acesso em: 14 out. 2016.
- FOREST, L. D. **Wireless Telegraphy**. United States Patent 0841386, 15 jan. 1907.
- HEERDT, F. W. **Amplificadores chaveados para aplicações em áudio**. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Florianópolis, SC, 1997.
- INFINEON TECHNOLOGIES AG. **IRAUDAMP5 - 120W x 2 Channel Class D Audio Power Amplifier Using the IRS2092S and IRF6645**. 2005. Rev. 3.3.
- INFINEON TECHNOLOGIES AG. **IRF6645 - Datasheet**. 2006.
- INFINEON TECHNOLOGIES AG. **AN-1135 - PCB Layout with IR Class D Audio Gate Drivers**. 2007.
- INFINEON TECHNOLOGIES AG. **AN-1138 - IRS2092(S) Functional Description**. 2007.
- INFINEON TECHNOLOGIES AG. **AN-978 - HV Floating MOS-Gate Driver ICs**. 2007.
- INFINEON TECHNOLOGIES AG. **AUIRS2092 - Datasheet**. 2011.
- INFINEON TECHNOLOGIES AG. **Amplifier Reference Designs**. 2016. Disponível em: <<http://www.infineon.com/cms/en/applications/consumer/home-entertainment/audio-amplifier/>>. Acesso em: 5 set. 2016.
- INTERNATIONAL RECTIFIER. **Class D Audio Amplifier Design**. 2003. (Class D amplifier design basics). Disponível em: <www.irf.com/product-info/audio/classdtutorial.pdf>.
- JEFF ROWLAND DESIGN GROUP. **Model 825 Stereo Amplifier**. 2013. Disponível em: <<http://jeffrowlandgroup.com/us/amplifiers-model-825-stereo-amplifier.html>>. Acesso em: 17 out. 2016.

KUBOWICZ, R. **Class-E Power Amplifier**. Tese (Doutorado) — University of Toronto, 2000.

LG ELECTRONICS. **HB965 - Service Manual**. 2010.

LILIENFELD, J. E. **Method and Apparatus for Controlling Electric Currents**. United States Patent 1745175, 28 jan. 1930.

MARTINS, D.; BARBI, I. **Introdução ao Estudo dos Conversores CC-CA**. 3. ed. Florianópolis, SC: Instituto de Eletrônica de Potência, 2005.

PETERSON, C. **Design and Analysis of a Dual Supply Class H Audio Amplifier**. Tese (Doutorado) — Arizona State University, 2013.

PHILIPS. **HTS3545 - Service Manual**. 2007.

PHILIPS. **HTS3365 - Service Manual**. 2008.

SAMSUNG GROUP. **HT-Z220 - Service Manual**. 2009.

SAMSUNG GROUP. **HT-C460 - Service Manual**. 2010.

SCHWAAB, E. **Estudo e Implementação de um Amplificador de Áudio Classe D**. Trabalho de Conclusão de Curso (TCC) — Universidade do Estado de Santa Catarina (UDESC), Joinville, SC, 2012.

SONY CORPORATION. **HCD-DZ860W - Service Manual**. 2008.

SOUNDIGITAL AMPLIFIERS. **SD400.1D - Manual do usuário**. 2016.

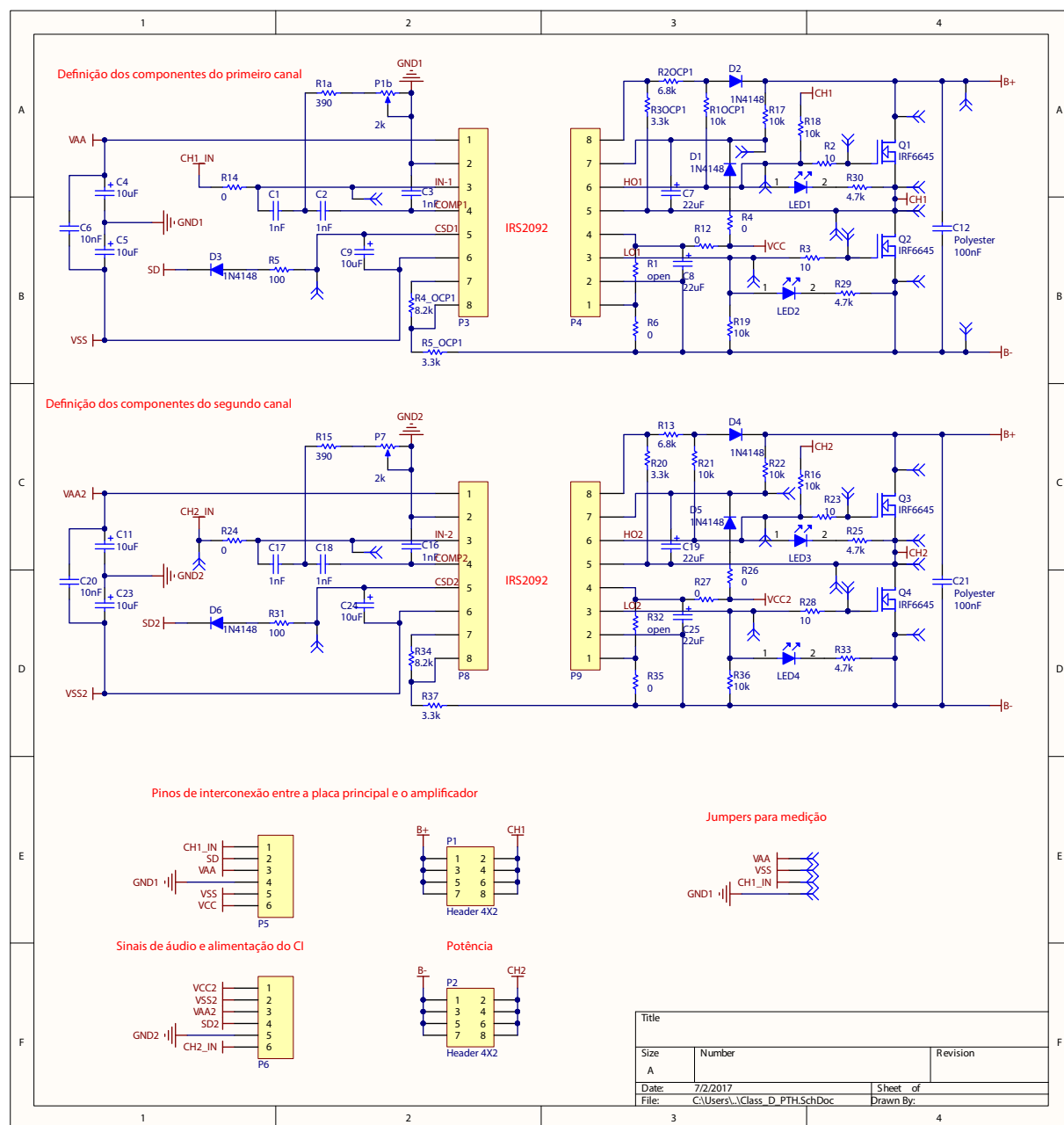
YUNDT, G. B. Series parallel connected composite amplifiers. In: **Power Electronics Specialists Conference, 1984 IEEE**. [S.l.: s.n.], 1984. p. 121–128. ISSN 0275-9306.

APÊNDICE A – Esquemáticos

A partir do projeto de todos os parâmetros e componentes do circuito, é possível gerar os esquemáticos para o protótipo. Com base no amplificador IRAUDAMP5 (INFINEON TECHNOLOGIES AG, 2005) optou-se por dividir o circuito em duas placas, sendo a placa amplificadora e a placa principal.

A placa amplificadora (Figura A.1) contém o CI controlador e todo os componentes adicionais para o seu correto funcionamento, assim como os interruptores de potência.

Figura A.1 – Esquemático dos canais 1 e 2 do amplificador implementado.

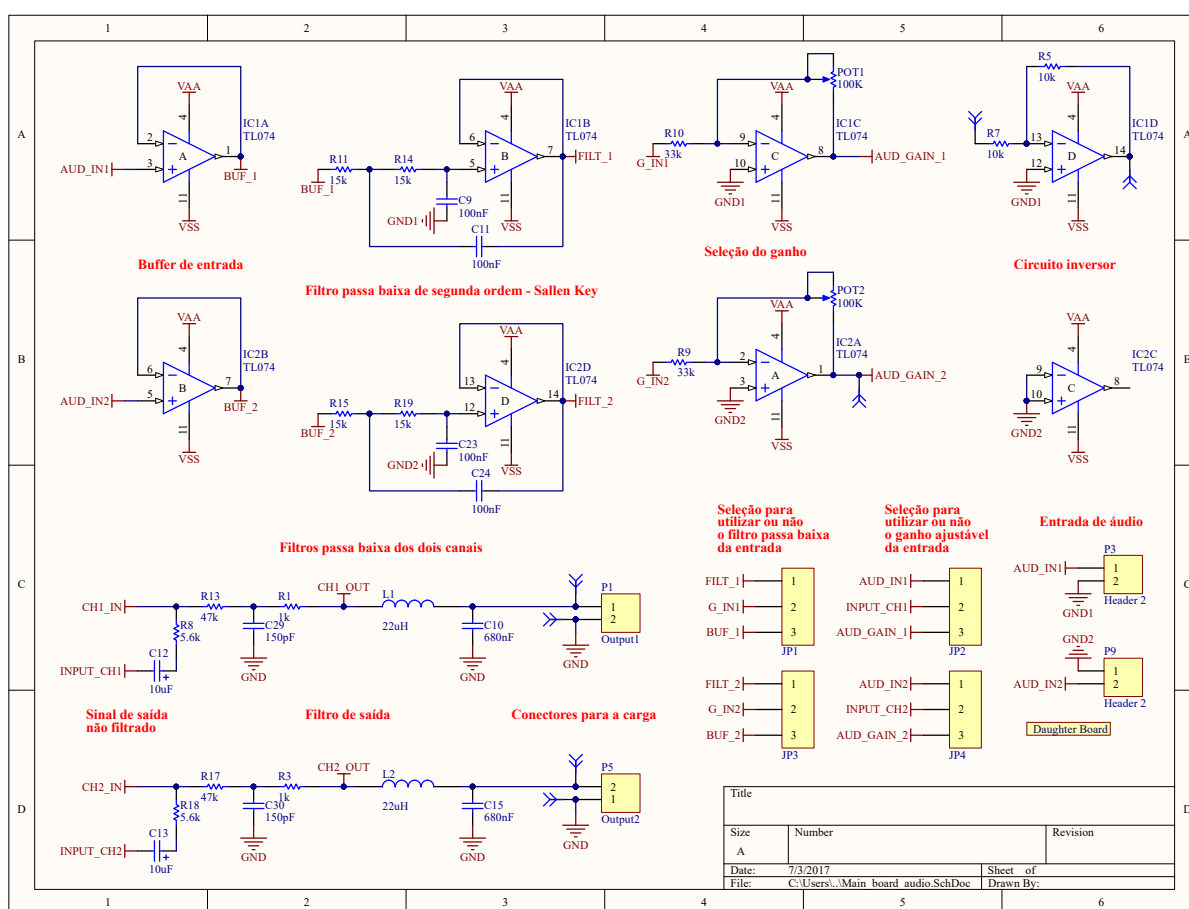


Fonte: próprio autor.

Já a placa principal (Figuras A.2, A.3 e A.4) possui o retificador de entrada, capacitores de barramento, reguladores de tensão, o circuito pré amplificador e também o filtro passa baixa de saída.

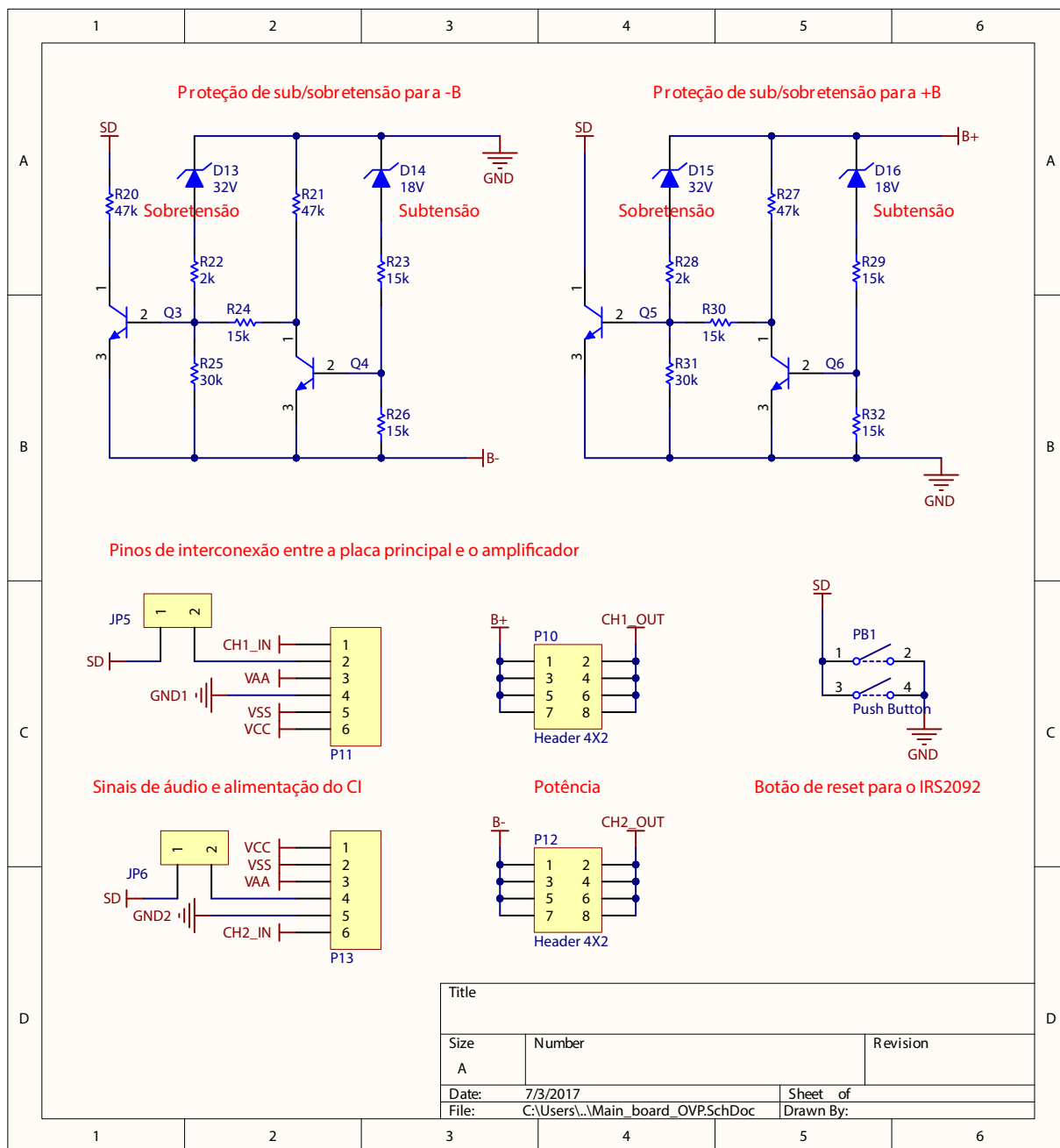
Fonte: próprio autor.

Figura A.3 – Esquemático do circuito de entrada de áudio e filtro de saída.



Fonte: próprio autor.

Figura A.4 – Esquemático das proteções de sub/sobretensão.

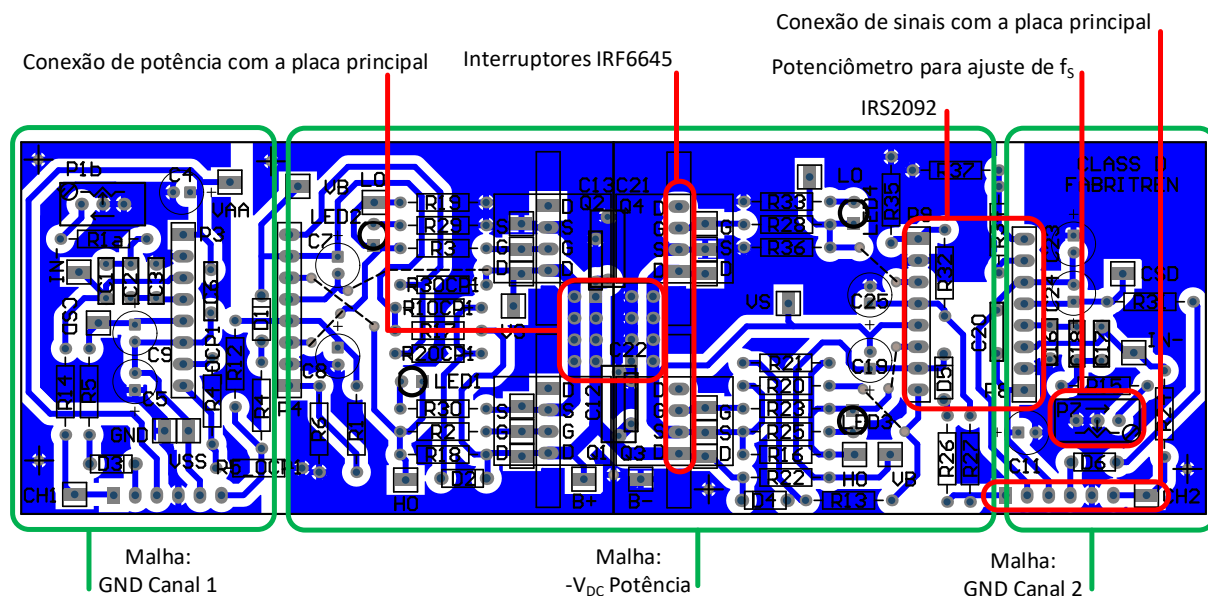


Fonte: próprio autor.

APÊNDICE B – *Layout* implementado

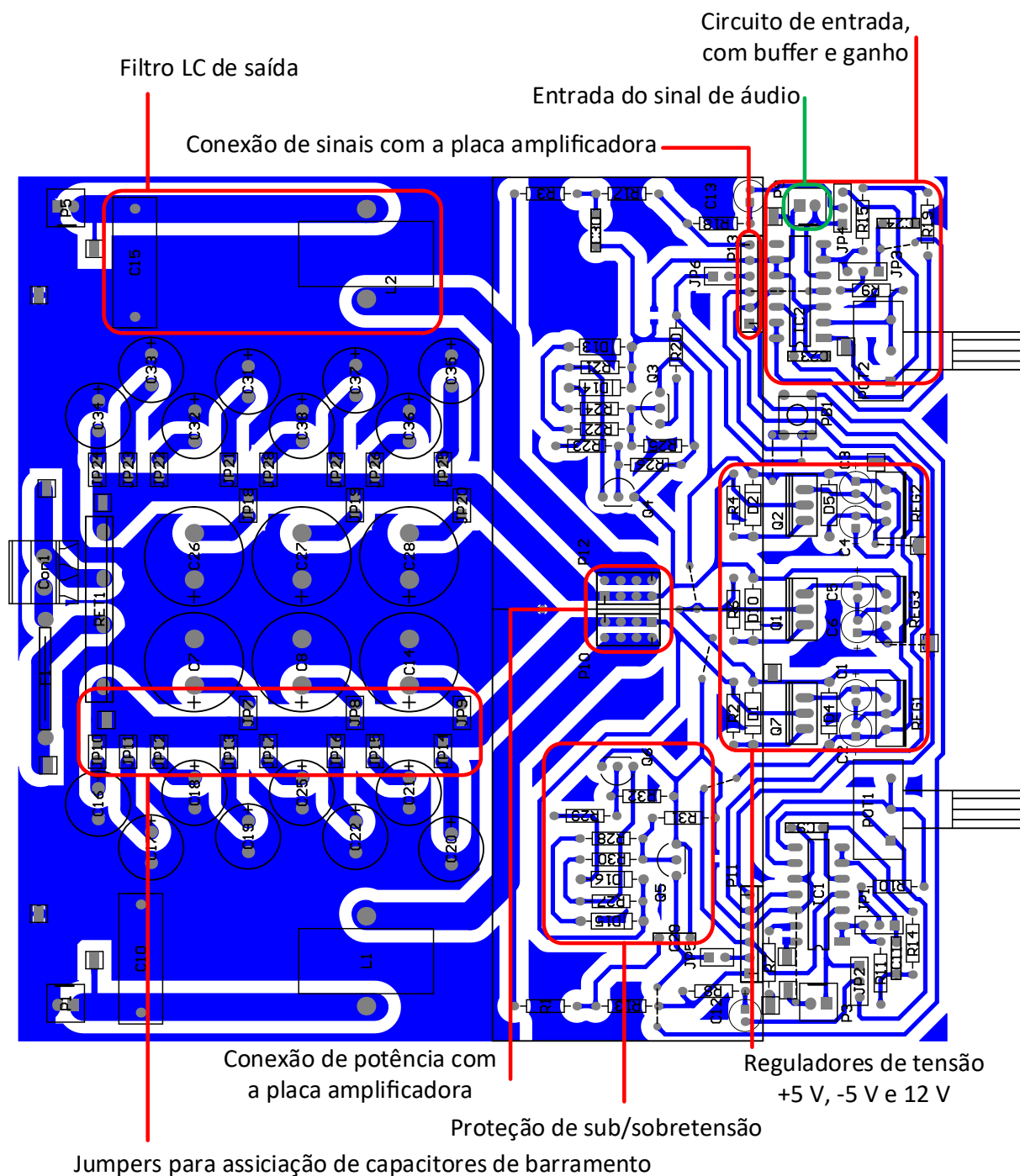
O *layout* do protótipo implementado teve como base o amplificador IRAUDAMP5 (INFINEON TECHNOLOGIES AG, 2005), e as duas placas mencionadas nos esquemáticos são apresentadas nas Figuras B.1 e B.2.

Figura B.1 – *Layout* da placa amplificadora implementada.



Fonte: próprio autor.

Figura B.2 – *Layout* da placa principal implementada.

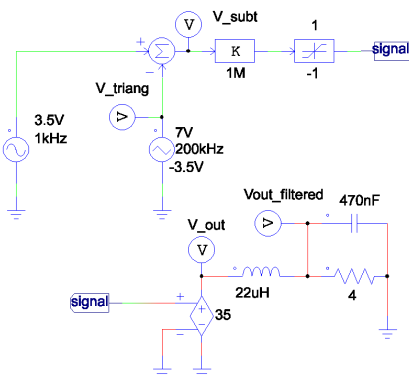


Fonte: próprio autor.

APÊNDICE C – Circuitos adicionais utilizados (PSIM)

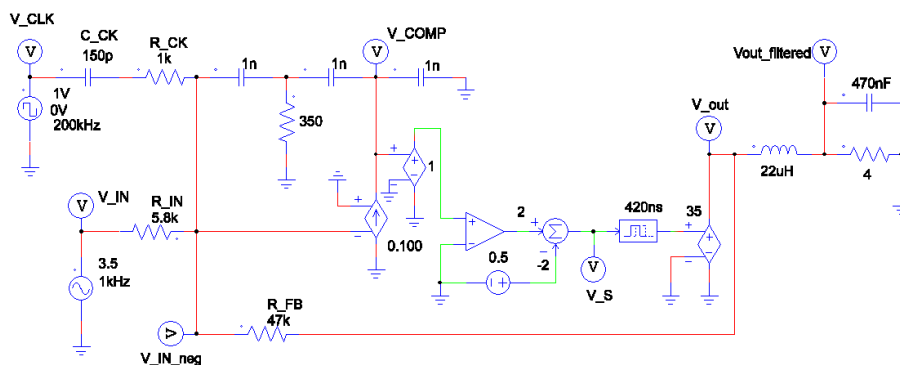
As figuras contidas neste anexo representam os circuitos simulados via PSIM para a obtenção das formas de onda da Figura 3.4.

Figura C.1 – Circuito utilizado para a modulação SPWM.



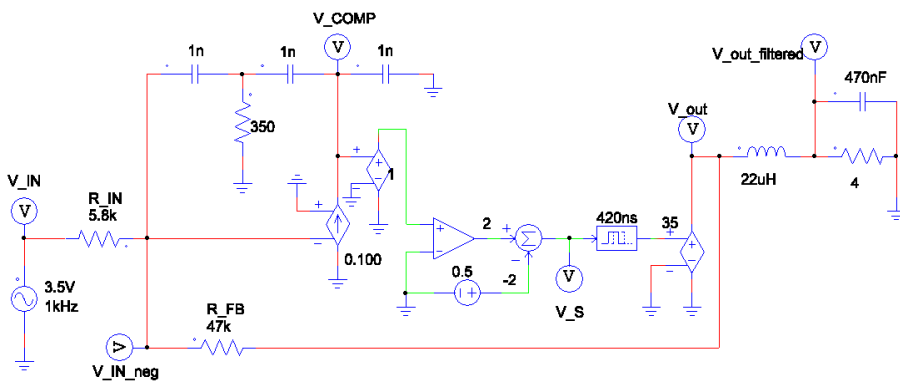
Fonte: próprio autor.

Figura C.2 – Circuito utilizado para a modulação delta sigma.



Fonte: próprio autor.

Figura C.3 – Circuito utilizado para a modulação auto oscilante.

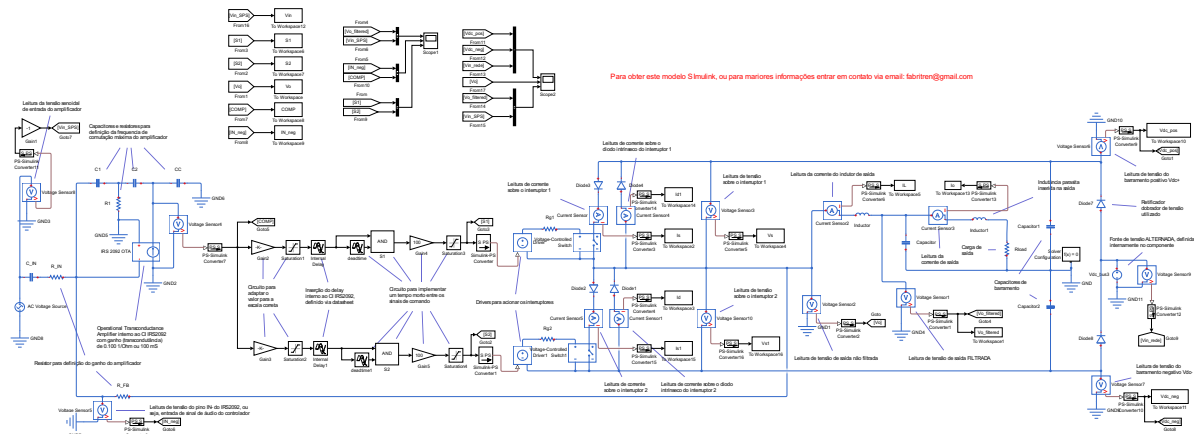


Fonte: próprio autor.

APÊNDICE D – Circuito principal utilizado (Simulink)

A Figura D.1 apresenta o circuito implementado para as simulações deste trabalho. Todas as formas de onda e gráficos apresentados no Capítulo 7 provém de iterações deste modelo Simulink em conjunto com um *script* MATLAB.

Figura D.1 – Circuito utilizado para todas as simulações deste trabalho.



Fonte: próprio autor(para melhor visualização utilize a versão digital deste trabalho, pois a figura possui propriedades vetoriais, permitindo uma grande aproximação).